



UNIVERSITÀ DEGLI STUDI DI PADOVA

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE
CORSO DI LAUREA IN INGEGNERIA DELL'INFORMAZIONE

Caratterizzazione DC e dinamica di dispositivi di potenza su GaN

Laureando:
Biagio GRASSI

Matricola:
611175

Relatore:
Prof. Gaudenzio MENEGHESSO

Anno accademico 2012/2013

Non riesco a concepire un vero scienziato senza una fede profonda. La situazione può esprimersi con un'immagine: la scienza senza la religione è zoppa; la religione senza la scienza è cieca.

Albert Einstein

Indice

Introduzione:	
L'Elettronica di Potenza	v
1 Dispositivi di Potenza	1
1.1 Gli interruttori controllabili	2
1.2 I Power MOSFET	3
1.2.1 Struttura MOSFET	3
1.3 Applicazioni	5
1.3.1 Applicazioni per sistemi Fotovoltaici	7
1.3.2 Applicazioni automotive	8
2 Dispositivi laterali e verticali su Si e GaN HEMT	11
2.1 Tecniche di RESURF	11
2.2 Lateral Power MOS (LDMOS)	11
2.3 Vertical Power MOS	13
2.4 GaN HEMT	14
2.4.1 Nitruro di Gallio	14
2.4.2 Struttura HEMT	15
3 Sistemi di misura	19
3.1 Caratterizzazione DC	19
3.2 Caratterizzazione Dinamica	23
4 Grafici e Confronti	27
4.1 Caratterizzazione DC	29
4.2 Caratterizzazione Dinamica	35
4.3 Confronto dei dati	41
Bibliografia	47

Introduzione: L'Elettronica di Potenza

Il compito dell'elettronica di potenza è quello di gestire e controllare il flusso di energia elettrica, fornendo tensioni e correnti in una forma che si addice ai carichi utilizzatori.

Negli ultimi anni, il campo dell'elettronica di potenza ha avuto un ampio sviluppo, grazie a rivoluzionari miglioramenti nelle metodologie della microelettronica e a significativi progressi nella tecnologia di fabbricazione dei semiconduttori. Tutto ciò ha permesso di incrementare le prestazioni in corrente e tensione, ma anche la frequenza di commutazione, che tanto influisce sull'efficienza nei sistemi di conversione dell'energia.

Nello stesso tempo, il mercato dell'elettronica di potenza si è espanso in modo significativo in conseguenza a vari fattori:

- Richiesta di alimentatori statici in corrente continua e gruppi di continuità. Con l'avvento dei computer e di tutte le apparecchiature elettroniche, alimentatori di potenza regolabili e dispositivi che devono garantire la continuità dell'alimentazione sono diventati indispensabili.
- Risparmio energetico. L'aumento dei costi dell'energia e il sempre crescente interesse per la salvaguardia dell'ambiente hanno indotto a dare priorità al risparmio energetico.
- Controllo di processo e automazione industriale, in cui c'è sempre più richiesta di dispositivi elettromeccanici ad alte prestazioni.
- Trasporti. L'uso della trazione elettrica per i treni, prima, e per i normali veicoli privati, adesso, ha richiesto e richiede tuttora un grande impegno da parte dei progettisti di elettronica di potenza.

Se il miglioramento delle prestazioni e la diminuzione dei costi dei dispositivi saranno tali da interessare non solo le grandi aziende, ma anche le piccole realtà industriali, nei prossimi anni è previsto un alto incremento dell'utilizzo di sistemi basati sull'elettronica di potenza. Ecco perchè negli ultimi anni si sta spendendo molto lavoro di ricerca in questo campo.

Capitolo 1

Dispositivi di Potenza

I dispositivi di potenza a semiconduttore rappresentano il “cuore” dell’elettronica di potenza moderna, in quanto il loro uso è ampiamente collegato alle conversioni di energia e alla loro efficienza.

In circuiti di potenza, i dispositivi a semiconduttore operano generalmente da interruttori, ovvero, in *on-state* (chiuso) o in *off-state* (aperto). Questo tipo di funzionamento permette di gestire e manipolare grandi quantità di energia con una dissipazione di potenza molto minore rispetto ai tradizionali convertitori.

L’efficienza dei convertitori di potenza è, infatti, considerata un’importante figura di merito ed ha un significativo impatto sulle prestazioni totali del sistema. Scarsa efficienza e grandi quantità di perdite di potenza in forma di calore danno come risultato una o più delle seguenti conseguenze:

- Incremento del costo dell’energia dovuto al maggior consumo.
- Complicazioni aggiuntive di design dovute specialmente al posizionamento dei dispositivi dedicati alla dissipazione del calore.
- Aumento di dimensioni, peso e costi del sistema.
- Diminuzione della densità di potenza.
- Alte perdite di potenza forzano gli interruttori ad operare a basse frequenze e quindi il sistema risulta a banda limitata, con risposta lenta. Questa è un’importantissima limitazione, perchè con basse frequenze di commutazione sono necessari componenti magnetici e capacitivi molto grandi.
- Ridotta affidabilità di componenti e del sistema.

Classificazione dei dispositivi

Si possono classificare i dispositivi di potenza a semiconduttore in tre gruppi, in base alla loro modalità di controllo:

- **diodi**: lo stato di conduzione (on) e di blocco (off) è determinato dal circuito di potenza;
- **tiristori**: un segnale di controllo li innesca (on), ma il blocco (off) è determinato dal circuito di potenza;
- **interruttori controllati o controllabili**: un segnale di controllo li chiude (on) e li apre (off).

La categoria degli interruttori controllabili comprende molti tipi di dispositivi, tra i quali troviamo i transistor BJT, MOSFET, e anche i dispositivi in fase di sviluppo che utilizzano come base un semiconduttore composto: il nitruro di gallio (GaN).

1.1 Gli interruttori controllabili

Gli interruttori controllabili vengono generalmente rappresentati con il simbolo in Figura 1.1.

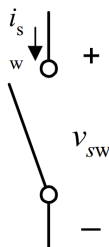


Figura 1.1: Schema di un generico interruttore controllabile

Quando l'interruttore è aperto nessuna corrente passa al suo interno, e quando è chiuso essa può passare solo nel verso indicato dalla freccia. Un interruttore controllabile ideale deve avere alcune caratteristiche:

- quando è in on-state, deve condurre correnti di qualsiasi valore e la caduta di tensione ai suoi capi deve essere nulla;
- quando è in off-state, deve resistere a qualsiasi valore di tensione e non deve lasciar scorrere nessuna corrente di perdita (leakage current);
- quando è comandato, passa in modo istantaneo dalla posizione aperta a quella chiusa e viceversa, e quindi non deve avere limiti in termini di velocità di funzionamento;
- deve richiedere bassa potenza dal circuito di controllo.

I dispositivi reali non potrebbero avere queste caratteristiche. Per quanto grandi, infatti, avranno comunque una limitata capacità nella gestione delle alte potenze, una limitata velocità di funzionamento, resistenze di *on* e *off-state* di valore finito e perdite di potenza non nulle. Tuttavia, dalle caratteristiche ideali, discende una lunga lista di caratteristiche molto desiderabili in un dispositivo reale:

- Piccola corrente inversa durante lo stato di blocco ($I_{D_{LEAK}}$).
- Piccola caduta di tensione diretta V_{ON} per rendere minime le perdite di conduzione, che si traduce in una bassa resistenza di conduzione R_{ON} .
- Brevi tempi di commutazione, che permettono al dispositivo di funzionare ad alte frequenze.
- Capacità di *bloccare* elevati valori di tensioni dirette e inverse quando si trova in *off-state*. Questo rende minima la necessità di collegare in serie parecchi dispositivi per sostenere più tensione.
- Elevato valore della massima corrente diretta. Nelle applicazioni a corrente elevata questo rende minima la necessità di collegare parecchi dispositivi in parallelo per ripartire la corrente.

- Piccola potenza di controllo richiesta per comandare il dispositivo.
- Capacità di sopportare contemporaneamente la tensione e la corrente nominale durante la commutazione. Questo evita di progettare altri circuiti esterni di protezione del dispositivo stesso.

Nella progettazione dei circuiti di potenza, quindi, è molto importante considerare l'applicazione per la quale il sistema dovrà funzionare, quali dispositivi di potenza sono disponibili e quali sono le loro caratteristiche.

1.2 I Power MOSFET

I dispositivi che oggi sono più indicati per svolgere la funzione di interruttori controllabili sono i Power MOSFET. Lo sviluppo della tecnologia Metallo-Ossido-Semiconduttore per la microelettronica, infatti, ha aperto anche la strada allo sviluppo della stessa tecnologia a livelli di potenza ben più alti di quelli per cui è nata.

1.2.1 Struttura MOSFET

A differenza dei dispositivi MOSFET utilizzati nella maggior parte dei circuiti integrati, in cui i terminali di source, gate e drain sono sulla stessa superficie del wafer di silicio, i power MOSFET utilizzano una struttura verticale, in cui source e drain sono collocati alle estremità opposte del wafer per aumentare la potenza nominale. La struttura elementare dei più comuni power MOSFET è rappresentata in Figura 1.2

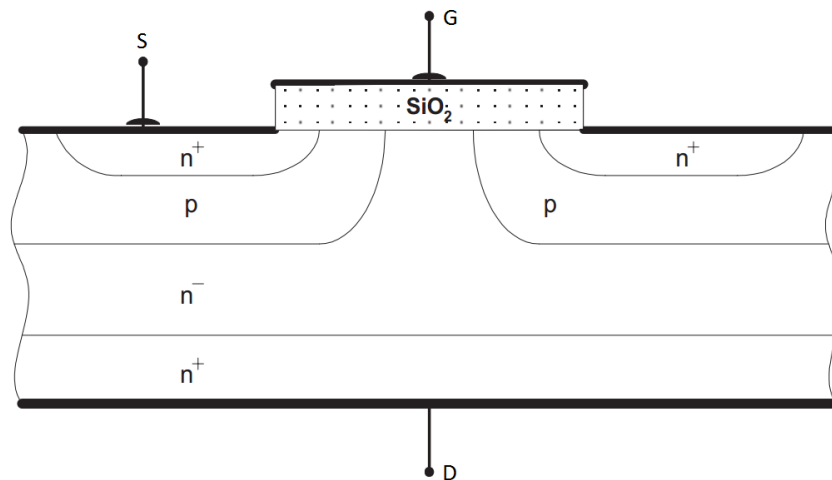


Figura 1.2: Struttura elementare POWER MOSFET

La giunzione che provvede a bloccare le tensioni dirette e inverse quando il dispositivo è in off-state è la giunzione pn presente tra il bulk di tipo p e la cosiddetta *drift-region* di tipo n^- . La *drift-region* è debolmente drogata per ottenere elevate prestazioni in termini di bloccaggio di tensione.

Quando gate e source sono allo stesso potenziale ($V_{GS}=0$), nella regione del bulk sottostante all'ossido di gate non è presente lo strato di inversione e quindi il canale non è formato e non c'è passaggio di corrente. Quando, invece, il canale è formato, la I_D scorre dal drain al source tramite le regioni n^+ prima e n^- , canale n , n^+ dopo.

Regioni di funzionamento del MOSFET

Per condurre corrente, il MOS necessita del canale n . Questo è formato quando la tensione tra gate e source V_{GS} è maggiore della tensione di soglia V_{TH} . In tal caso, il dispositivo può essere in due regioni diverse di funzionamento:

- Regione di triodo, ovvero la regione in cui il dispositivo presenta una resistenza di conduzione costante e che possiamo esprimere come

$$V_{DS} < V_{GS} - V_{TH} \quad e \quad V_{GS} > V_{TH}.$$

- regione di saturazione, in cui il canale si strozza e il dispositivo va in pinch-off

$$V_{DS} > V_{GS} - V_{TH} \quad e \quad V_{GS} > V_{TH}.$$

Quando il canale non è formato, il MOS lavora in una terza regione, detta di cut-off

$$V_{GS} < V_{TH}.$$

Le curve I_D - V_D nelle quali individuiamo le tre regioni di funzionamento sono rappresentate in Figura 1.3.

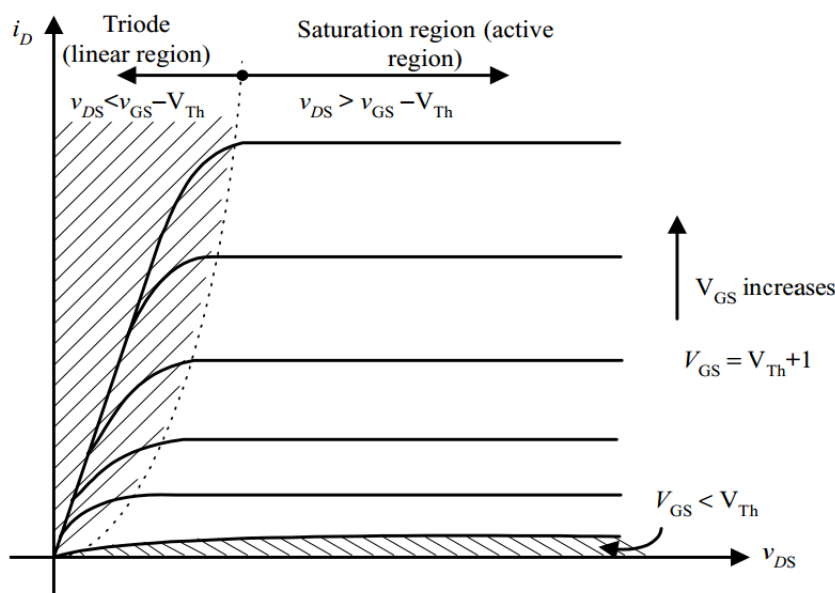


Figura 1.3: Caratteristica I_D - V_{DS}

Quando i dispositivi sono usati da interruttore, le regioni che si usano sono la regione di cut-off, per avere l'*off-state* e la regione di triodo (resistenza costante), per avere l'*on-state*.

Resistenza di conduzione

Per il funzionamento del dispositivo da interruttore, la regione che introduce maggiori perdite di potenza è la regione di triodo, in cui è presente sempre una certa resistenza di conduzione, anche detta *on-resistance*, non nulla. Questa resistenza, indicata con R_{ON} si può estrapolare dalla caratteristica I_D - V_{DS} , usando la relazione

$$R_{ON} = \frac{\partial v_{DS}}{\partial i_D} \Big|_{v_{GS}=\text{Costante}}.$$

Ad essa corrisponde una perdita di potenza

$$P_{on_{loss}} = I_D^2 R_{ON}.$$

Proprio da qui deriva l'elevata importanza della on-resistance, che può variare da valori di decine di milliohm a qualche ohm, rispettivamente, per dispositivi a bassa e alta tensione.

1.3 Applicazioni

Le applicazioni in cui i dispositivi di potenza possono essere usati sono molteplici, e in continua espansione. Si va dall'ottimizzazione dei sistemi già esistenti, come regolatori DC, sistemi fotovoltaici, ecc., alla riprogettazione totale di altri sistemi, come avviene ormai sempre più spesso nel settore automotive. Quest'ultimo settore, insieme a quello delle sempre crescenti energie rinnovabili, rappresenta sicuramente uno dei terreni più fertili per lo sviluppo dell'elettronica di potenza.

Regolatore di tensione DC ad interruttore

L'applicazione più semplice che si possa immaginare per un dispositivo MOS ad alta potenza è quella del regolatore di tensione DC. Esistono varie filosofie riguardanti i principi base su cui questi dispositivi funzionano, e le più diffuse sono, purtroppo, anche le meno efficienti in termini di perdite di potenza. In Figura 1.4 sono rappresentati dei regolatori di tensione DC tradizionali. Si supponga di voler ottenere in uscita dal regolatore una tensione $V_O = 12\text{ V}$, con una tensione di ingresso $V_{in} = 24\text{ V}$.

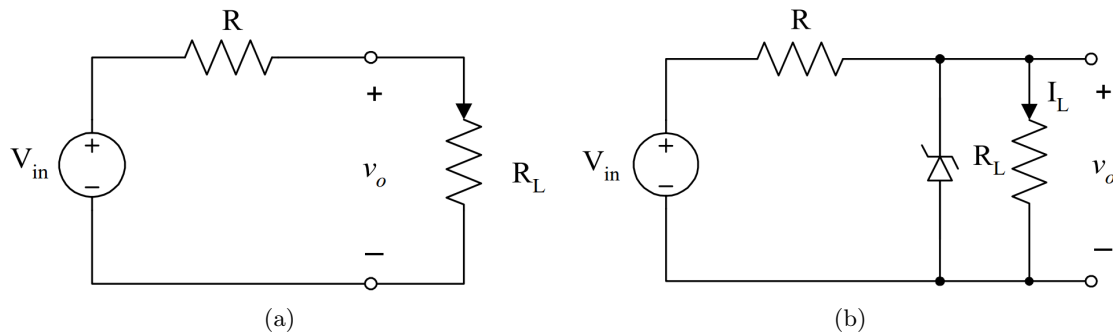


Figura 1.4: Regolatori DC tradizionali

Calcolando l'efficienza di tali dispositivi:

- Per il regolatore di tensione a partitore in Figura 1.4(a), la potenza generata da V_{in} si distribuisce su R ed R_L in base al loro valore, e l'efficienza è pari a:

$$\eta_a = \frac{P_L}{P_{in}} = \frac{R_L}{R_L + R} = 0.5 = 50\%,$$

perchè, in questo caso, bisogna avere in uscita esattamente metà della tensione che in ingresso e quindi $R_L = R$.

- Per il regolatore di tensione a diodo zener in Figura 1.4(b), si consideri il diodo con una tensione zener $V_Z = 12\text{ V}$ ed una corrente minima $I_Z = 0.2\text{ A}$ e si supponga la resistenza di carico $R_L = 6\ \Omega$. La potenza in uscita P_L è pari a

$$P_L = \frac{V_O^2}{R_L} = 24\text{ W},$$

ma la potenza fornita da V_{in} è

$$P_{in} = V_{in} \cdot (I_L + I_Z) = 24 V \cdot 2.2 A = 52.8 W.$$

Rapportando le due, si ottiene un'efficienza di

$$\eta_b = \frac{P_L}{P_{in}} = \frac{24 W}{52.8 W} = 0.455 = 45.5 \%.$$

Questi due tipi di regolatore sono altamente inefficienti.

Un'idea per ovviare a questo problema è quello di usare un circuito simile a quello di Figura 1.5, in cui l'interruttore S, realizzato con un Power MOS, è acceso, per un tempo τ , in un periodo di lunghezza T .

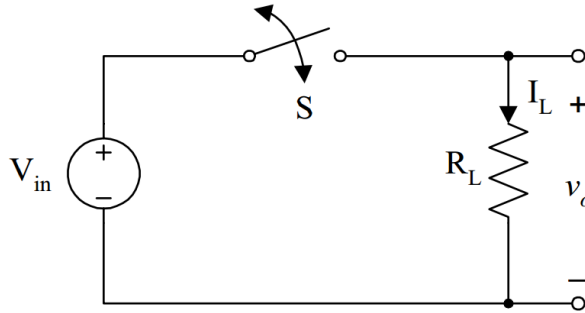


Figura 1.5: Regolatore DC ad interruttore

La forma della tensione V_O in uscita sarà un'onda quadra, con *duty-cycle*

$$D = \frac{\tau}{T}.$$

La V_O media in uscita avrà una particolarità:

$$V_{O_{avg}} = \frac{1}{T} \int_0^T V_{in} dt = \frac{V_{in}}{T} \int_0^\tau dt = V_{in} \cdot \frac{\tau}{T} = V_{in} \cdot D$$

In questo caso, per avere una tensione media di $12 V$ in uscita, è necessario che $D = 50 \%$:

$$V_{O_{avg}} = 24 V \cdot 0.5 = 12 V.$$

Poichè la corrente erogata da V_{in} , non ha nessun altro cammino, è la medesima che scorre in R_L : ciò significa che nel calcolo delle potenze generata e dissipata dal circuito si considera la stessa tensione V_{in} e la stessa corrente I_L . Non è presente, quindi, nessuna perdita di potenza sull'interruttore, e il dispositivo è altamente efficiente. Il calcolo delle potenze porge:

$$P_{in_{avg}} = P_{O_{avg}} = \frac{1}{T} \int_0^T \frac{V_{in}^2}{R_L} dt = \frac{V_{in}^2}{T \cdot R_L} \int_0^\tau dt = \frac{V_{in}^2 \cdot \tau}{T \cdot R_L} = \frac{V_{in}^2 \cdot D}{R_L} = 48 W$$

e di conseguenza:

$$\eta = \frac{P_{L_{avg}}}{P_{in_{avg}}} = 1 = 100 \%.$$

Le potenze e le tensioni prese in considerazione sono, però, potenze e tensioni **medie**; la potenza istantanea in uscita dal circuito è una potenza impulsata tra 0 e $96 W$.

Una soluzione per ottenere un'erogazione costante di potenza, priva delle componenti di ripple che questo circuito produce (la tensione in uscita è per intero una tensione di ripple), esiste, ed è il filtraggio. Filtrando la tensione in uscita, infatti, si riesce ad ottenere una forma d'onda molto simile a quella costante.

Nella pratica, la miglior soluzione è quella di interporre, tra l'uscita di questo circuito e il carico utilizzatore, un filtro LC del secondo ordine. Esso accumula energia quando il power MOSFET è acceso, per poi rilasciarla al carico quando il MOSFET è spento. Dato che la pulsazione di taglio di un filtro passa-basso del secondo ordine è pari a

$$\omega_t = \sqrt{\frac{1}{LC}}$$

è chiaro che affinché essa sia molto bassa, si richiede un valore elevato di L e di C. Per ovviare a questo problema si può aumentare la frequenza di oscillazione del circuito, cosicché la componente primaria dell'onda quadra sia grande abbastanza da poter essere filtrata, ottenendo in uscita una tensione poco disturbata.

Ecco spiegata la fondamentale importanza che la frequenza ha nelle applicazioni di potenza. Essa deve essere aumentata il più possibile per poter permettere di utilizzare componenti dinamici di piccole dimensioni.

Quello appena analizzato è il caso in cui sono state considerate solo le caratteristiche ideali dell'interruttore controllato, ma che fa capire quanto questa idea diversa, e per certi versi rivoluzionaria, possa ottimizzare uno dei dispositivi più richiesti nelle conversioni di potenza elettrica.

1.3.1 Applicazioni per sistemi Fotovoltaici

Il protocollo di Kyoto, del 1997, sancisce alcuni importanti punti in materia di salvaguardia ambientale e uso di energie rinnovabili. Negli ultimi anni, infatti, il mercato delle energie rinnovabili è significativamente cresciuto rispetto al passato, e con esso, anche lo sviluppo di nuove applicazioni che necessitano dell'elettronica di potenza.

I sistemi fotovoltaici, sono tra quelli per cui è di fondamentale importanza l'uso di un'elettronica efficiente per ottenere prestazioni ottimali.

Analizzando la curva corrente-tensione di una cella fotovoltaica, si può scoprire qual'è la prima applicazione dell'elettronica di potenza in questo campo. In Figura 1.6 è rappresentata la corrente-tensione e potenza-tensione di una cella fotovoltaica, per una data illuminazione della stessa.

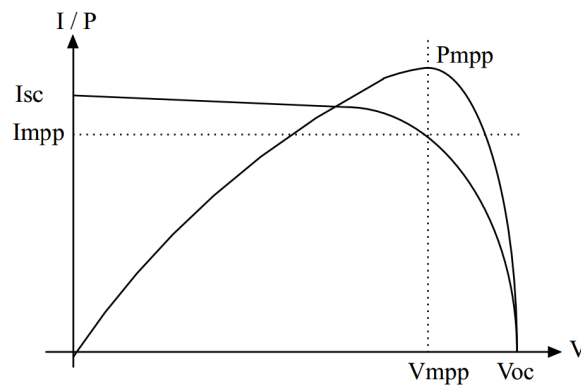


Figura 1.6: Caratteristica corrente-tensione e potenza-tensione

Dato l'alto costo di una cella PV (*PhotoVoltaics*) è necessario che essa operi nella regione di funzionamento in cui eroga la massima potenza; guardando il grafico, tale condizione si trova in corrispondenza di una corrente I_{mpp} erogata ad una tensione V_{mpp} (*Maximum-Power-Point*). Il compito dell'elettronica di potenza è quello di forzare la cella a funzionare in questa condizione, in modo da avere una conversione di energia luminosa in energia elettrica efficiente.

Altre applicazioni dei dispositivi power in questo campo dipendono dal tipo di sistema con il quale si ha a che fare:

- Stand-alone, ovvero il caso in cui il sistema fotovoltaico non è connesso alla rete elettrica tradizionale. In tal caso, l'elettronica di potenza converte e accumula l'energia elettrica, oltre a trasformare la tensione continua fornita dalla cella in tensione sinusoidale a 220 V e 50 Hz, tramite inverter.
- Hybrid, in cui oltre alla cella fotovoltaica è presente un generatore Diesel che fornisce energia durante le ore di non illuminazione. I dispositivi power vengono, qui, usati per controllare e gestire al meglio tutto il sistema, al fine di contenere i consumi di carburante e accumulare l'energia non usata nei momenti di massima illuminazione. Il generatore e le celle sono connessi al carico e tra di loro tramite tali dispositivi, che decidono quale dei due sistemi utilizzare, e adattano le loro tensioni e correnti in base alle necessità.
- Grid connected, che, praticamente, è la tecnologia più utilizzata, in quanto il sistema è sempre connesso alla rete tradizionale, e, quando è in grado di fornire energia in eccesso, la cede alla rete, mentre quando ne ha bisogno, la preleva. Questa filosofia permette di eliminare gli accumulatori di energia elettrica e tutti i problemi ad essi legati: gli accumulatori sono, infatti, i componenti più delicati e costosi dell'intero sistema, e anche quelli che richiedono più manutenzione. In questo caso, l'elettronica di potenza deve interfacciare il sistema PV alla rete elettrica, tramite inverter e trasformatori ad alta potenza e alta frequenza.

1.3.2 Applicazioni automotive

Le moderne automobili, come risaputo, hanno complessi sistemi elettronici, che consistono in un gran numero di carichi elettrici, di fondamentale importanza per la gestione del veicolo, la sicurezza dei passeggeri e il comfort. L'elettronica di potenza, infatti, sta giocando un ruolo sempre più importante nel settore automotive, e sta permettendo lo sviluppo di tecnologie per un ampio raggio di nuove caratteristiche e funzioni.

Proiettori HID

Una tra le più rilevanti nuove funzioni che l'elettronica di potenza permette di sviluppare su un'automobile è quella dei proiettori HID (High Intensity Discharge). Tale tecnologia di proiettori ha cominciato ad apparire per anabbaglianti e fendinebbia, in quanto offre una migliore affidabilità, una vita più lunga e una flessibilità stilistica maggiore rispetto alle tradizionali lampadine alogene. Inoltre i proiettori HID forniscono una miglior efficienza luminosa a parità di potenza assorbita. La lampada HID non sfrutta il tipico filamento incandescente, ma genera la luce grazie ad un arco elettrico che attraversa un mix di mercurio, xenon e metalli alogenuri vaporizzati. Per potersi attivare, l'arco elettrico necessita di una tensione impulsata che varia dai 10 ai 30 kV, e per rimanere attivo di una tensione continua di 85 V. È chiaro, quindi, che non è possibile alimentare e gestire i proiettori HID tramite il tradizionale sistema a 12 V: sarà compito dell'elettronica di potenza permettere la conversione e la gestione efficiente di energia per la loro alimentazione.

Valvole elettromeccaniche

Con le nuove motorizzazioni e i nuovi sviluppi nei sistemi di alimentazione, come quelli della FIAT per il TwinAir e molti altri, è richiesto un sempre più preciso controllo delle valvole di aspirazione e di scarico, al fine di ridurre i consumi e le emissioni di CO_2 .

Nei nuovi sistemi, infatti, una CPU gestisce dati come temperatura, regimi di rotazione, pressione sull'acceleratore, e in base ad essi sceglie la configurazione di apertura e chiusura delle valvole che più si addice al momento.

L'elettronica di potenza, in questo caso, si interpone tra la CPU, dispositivo prettamente a bassa potenza, e le valvole elettromagnetiche-meccaniche vere e proprie, che, date le alte pressioni a cui lavorano, richiedono un'elevata potenza elettrica per poter essere comandate.

Quelle appena elencate sono solo alcune delle applicazioni per le quali l'elettronica di potenza è indispensabile in campo fotovoltaico e automotive. Si potrebbe scrivere una sconfinata letteratura senza trattare approfonditamente tutte le applicazioni e gli sviluppi che l'elettronica di potenza può avere in questi ambiti. Basti pensare, infatti, che non sono stati considerati altri sistemi che sfruttano fonti energetiche rinnovabili, come l'eolica o l'idraulica, oppure veicoli ibridi ed elettrici, di cui l'elettronica di potenza diventa parte fondamentale e, quasi, "unica".

Capitolo 2

Dispositivi laterali e verticali su Si e GaN HEMT

2.1 Tecniche di RESURF

I dispositivi laterali e verticali su Si si basano sul concetto di RESURF (REduced SURface Field), ovvero sulla riduzione del campo elettrico all'interfaccia di una giunzione pn .

Quando il dispositivo è in *off-state* e deve bloccare alti valori di tensione, il massimo campo elettrico si concentra tipicamente sulla superficie della giunzione pn presente tra *bulk* e *drift-region*. Per resistere in questa zona di funzionamento ed evitare il breakdown del dispositivo, l'approccio più semplice è quello di aumentare le dimensioni dei dispositivi e di diminuire il numero di impurità nella loro struttura. Questo, ovviamente, porta ad un aumento drammatico della *on-resistance* R_{ON} , e quindi ad alte cadute di tensione e alte perdite di potenza.

Per ridurre il campo elettrico all'interfaccia *bulk-drift region*, bisogna cambiare il layout del dispositivo affinché, nello stato di blocco, la regione di carica spaziale si estenda nel bulk e nella *drift-region*. Si crea così, una distribuzione di carica che determina una caduta di potenziale attraverso l'intero bulk e non solo sulla superficie della giunzione. A parità di tensione ai terminali, si genera un campo elettrico più equilibrato nel dispositivo, riducendone fortemente i picchi. In tal modo, si possono ridurre le dimensioni del dispositivo e incrementare la quantità di drogante, riducendo, così, la *on-resistance* R_{ON} .

Tale principio è usato, in modi diversi, nel layout dei dispositivi di potenza con geometria laterale e verticale, che saranno qui analizzati, nei quali si può chiaramente riconoscere la struttura elementare di un normale Power MOSFET, ma con alcune differenze.

2.2 Lateral Power MOS (LDMOS)

La sigla LDMOS significa Laterally Diffused Metal Oxide Semiconductor. Questo fa riferimento alla struttura particolare dei dispositivi LDMOS, rappresentata in Figura 2.1. Questa tipologia di dispositivi riesce a gestire tranquillamente tensioni di bloccaggio di 1200 V, e correnti dirette di 12 A.

A differenza dei Power MOSFET tradizionali, i quali hanno struttura verticale, gli LDMOS hanno una struttura laterale, che ricorda un MOSFET a bassa potenza.

La p-well del bulk copre la regione dal lato del source fino ad arrivare sotto il gate. Qui forma la regione di canale standard. La differenza del dispositivo LDMOS riguarda il *drain interno*, che si estende dal canale, fino al drain vero e proprio. Il drain interno è formato da una *drift region* molto sottile di tipo n, al di sopra della quale troviamo una zona di ossido detta LOCOS

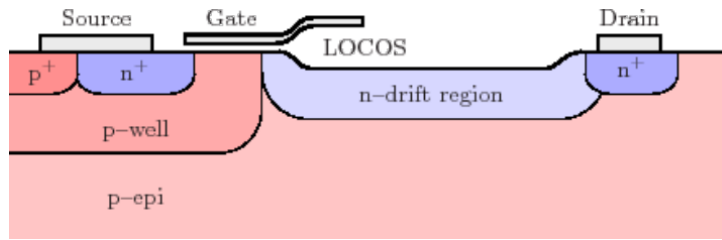


Figura 2.1: Struttura interna di un dispositivo LDMOS

(LOCAl Oxidation of Silicon). Sotto di essa, è presente, invece, lo strato di tipo p che costituisce il bulk.

La *drift region*, per il principio del RESURF, è ampia e comprende due differenti sezioni: la prima è la *thin-gate-oxide drift region* (nel seguito *TGO*), ovvero la parte appena sotto l'ossido di gate, e la seconda è la *thick-field-oxide drift region* (nel seguito *TFO*), ovvero la parte sotto il LOCOS.

Fisica del dispositivo

Al di sopra della tensione di soglia gli elettroni scorrono, attraverso il canale di inversione, dal source verso la drift region; con l'estensione del gate sulla drift region si forma uno strato di accumulazione all'interfaccia sotto il *TGO*. Ad un certo punto nella *TGO* si verifica lo svuotamento, quindi lo strato di accumulazione sparisce, e di conseguenza gli elettroni diffondono gradualmente nella *TGO* e nella *TFO*, spargendosi nell'intera drift region fino ad arrivare nel drain.

Dato che il LOCOS, se comparato all'ossido di gate sottile, è molto più spesso, il potenziale applicato al gate non ha alcuna influenza sugli elettroni presenti nella *TFO*. Questo permetterà di considerare la corrente costante in questa regione, in modo da poterla modellizzare come un resistore. Per simulare il comportamento di un dispositivo LDMOS ad alta tensione è usato il modello rappresentato in Figura 2.2

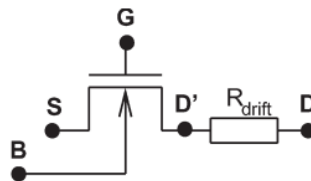


Figura 2.2: Modello equivalente di un dispositivo LDMOS

Come accennato in precedenza, in tale circuito equivalente, la resistenza R_{drift} simula il comportamento della *TFO*, e D' indica il *drain interno*

Quando la tensione di gate è minore della tensione di soglia, invece, il dispositivo si trova in off-state come qualsiasi altro transistor MOS. Tuttavia, per comprendere la differenza tra un MOSFET convenzionale e un LDMOS, consideriamo il dispositivo in off-state, con una tensione V_{DS} positiva molto elevata (centinaia di V). In tal caso, in un MOS convenzionale, le regioni di source e drain sono collegate tra loro da due giunzioni *pn* con l'anodo in comune; ciò significa che all'interfaccia della giunzione *Gate-Drain* cade gran parte della tensione V_{DS} applicata. In un dispositivo LDMOS, questo è vero solo per quanto riguarda la parte interna, ovvero se si considera il drain interno D' . Dato il modello della drift region costituito da un resistore, è proprio su di esso che adesso si distribuirà la maggior parte del campo elettrico presente.

Ecco applicato il principio di RESURF, che permette al dispositivo di distribuire (quasi) uniformemente il campo elettrico al suo interno e di resistere a tensioni di bloccaggio maggiori.

2.3 Vertical Power MOS

Nei dispositivi su Si a geometria verticale, il principio del RESURF viene applicato tramite la cosiddetta *Superjunction*, ovvero supergiunzione. Questa tipologia di transistor ha il pregio di rompere il legame matematico non lineare che esiste tra la *on-resistance* R_{ON} e tensione di *breakdown* V_{BR} presente in tutti i MOSFET elementari, che presenta questa dipendenza:

$$R_{ON} \sim V_{BR}^{2.5}$$

Questa relazione, nei transistor verticali, diventa lineare:

$$R_{ON} \sim V_{BR}$$

Questa tecnologia di dispositivi gestisce tensioni di bloccaggio di 600 V, e correnti dirette di ben 30 A.

La supergiunzione utilizzata in questa tipologia di dispositivi è praticamente una combinazione di strisce drogate di tipo p^- e n^- in parallelo. La struttura verticale è rappresentata in Figura 2.3

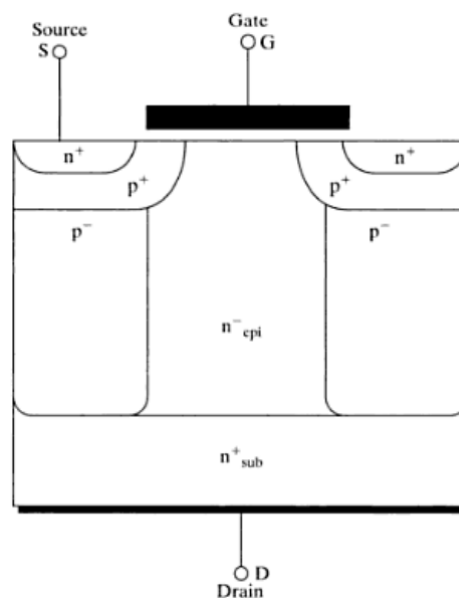


Figura 2.3: Struttura di un dispositivo verticale su Si

In pratica, la conduttività della *drift region* (che nei dispositivi a canale n è drogata di tipo n) può essere significativamente migliorata se viene strutturata a colonne alterne drogate di tipo $p^-n^-p^-$. L'effetto di tale disposizione è quello di raggiungere un livello molto più elevato di drogaggio nella regione n^- , che deve essere controbilanciato da altrettanto elevato drogaggio nelle regioni p^- . In tal modo viene a crearsi una componente orizzontale del campo elettrico, che non altera quella verticale che serve per il funzionamento intrinseco della struttura MOS. Data questa indipendenza delle componenti orizzontale e verticale, si può ottimizzare il dispositivo sia per la R_{ON} che per la tensione V_{BR} .

Fisica del dispositivo

Quando il dispositivo è in off-state, si forma un campo elettrico orizzontale all'interno della struttura, che porta le cariche elettriche presenti nella *drift region* sui confini con le regioni p^- . Oltre un certo valore di tensione, questo strato di carica si diffonde nell'intera struttura a strisce p^-/n^- e tende a confinarsi nelle zone p^- . In tal modo, la *drift region* è completamente svuotata di portatori e costituisce lo strato che sostiene la tensione da bloccare.

Se la tensione al drain cresce ancora, il campo elettrico verticale cresce linearmente senza, però, influire sulla posizione orizzontale della carica, senza possibilità alcuna per la corrente di scorrere attraverso la drift region.

Si comprende che la massima tensione inversa alla quale può resistere il transistor dipende fortemente dalla carica netta all'interno dell'intera struttura, che a sua volta dipende dalla differenza tra le concentrazioni di drogante nelle regioni di tipo opposto. La massima tensione di bloccaggio può essere ottenuta quando le concentrazioni di drogante tra le regioni opposte sono uguali.

Quando, invece, il dispositivo è in on-state, la *drift region* non è svuotata e gli elettroni scorrono, sotto l'elettrodo di gate, dal source fino al terminale di drain. Dato che nella progettazione si è tenuto conto del RESURF, la *drift region* ha un drogaggio molto elevato da cui scaturisce una conduttività più alta, dunque una R_{ON} più bassa. Come per la tipologia LDMOS, possiamo considerare il vertical power MOS in on-state come un MOSFET convenzionale, con una drift region addizionale.

2.4 GaN HEMT

La tecnologia base degli HEMT (High Electron Mobility Transistor) fece la sua prima comparsa attorno al 1980, sul semiconduttore GaAs (Arseniuro di Gallio)

L'architettura degli HEMT era del tutto innovativa e richiedeva sofisticate tecniche di produzione, per cui, all'epoca, si prevedevano tempi lunghi per l'introduzione sul mercato di questa nuova tecnologia. Tuttavia, già nella seconda metà degli anni '80 gli HEMT venivano largamente utilizzati in trasmettitori e ricevitori satellitari.

Attualmente, data l'espansione dei sistemi di comunicazione a banda larga, si sta focalizzando l'attenzione sullo sviluppo della tecnologia HEMT su *Nitruro di Gallio (GaN)*, materiale che ha straordinarie caratteristiche in grado di esaltare le qualità della struttura HEMT.

2.4.1 Nitruro di Gallio

Il nitruro di gallio è un composto binario la cui molecola è formata da un atomo di gallio (Ga) e uno di azoto (N). A temperatura ambiente si presenta in forma solida, con struttura sia amorfa che cristallina. Essendo un materiale polimorfo, esso cristallizza in due forme, la wurtzite e la zincoblenda. La struttura cristallina usata per lo sviluppo dei dispositivi di potenza è la wurtzite, data la sua maggiore stabilità. La cella elementare ha simmetria esagonale e la natura dei legami atomici è di tipo ionico ad energia molto elevata: questo permette una grande stabilità della struttura, e un numero limitato di difetti all'interno del reticolo cristallino.

Proprietà elettriche

Alcune proprietà del GaN, lo rendono molto interessante per svariate applicazioni: l'alta conduttività termica e gli alti campi di breakdown permettono a questo materiale di resistere ad alti livelli di potenza, e, l'eccellente mobilità degli elettroni, gli permette di operare ad alte frequenze.

È fondamentale osservare che la molecola di GaN ha una natura polare: quando un cristallo presenta una dissimmetria nella localizzazione della carica elettrica, infatti, si manifesta una polarizzazione spontanea.

Oltre a quest'ultima caratteristica, il GaN presenta una polarizzazione aggiuntiva, detta piezoelettrica, che si crea quando viene sottoposto a tensioni meccaniche.

Queste sono due caratteristiche fondamentali per il funzionamento dei dispositivi su GaN.

In Tabella sono confrontate le proprietà elettriche di silicio e nitruro di gallio:

Proprietà	Si	GaN
Bandgap [eV]	1.1	3.49
Mobilità elettronica (a 300 K) [$cm^2/V \cdot s$]	1500	1000 ÷ 2000
Velocità di saturazione [$10^7 cm/s$]	1	1.3
Campo di breakdown [MV/cm^2]	0.3	3
Conducibilità termica [$W/cm \cdot K$]	1.5	>1.5

Da notare che i tutti parametri di interesse sono maggiori rispetto al silicio. Il campo di breakdown è, addirittura, un ordine di grandezza superiore. Inoltre, la mobilità elettronica e la velocità di saturazione dei portatori maggiori, rendono il dispositivo più adatto a utilizzi ad alta frequenza, e la conducibilità termica permette di dissipare meglio il calore. A parità di dimensioni geometriche dei dispositivi, quindi, i dispositivi su GaN hanno bisogno di dissipatori di calore più piccoli, fattore che facilita di molto la progettazione di un intero sistema.

Questa “supremazia” del GaN rispetto al silicio, lo rende più adatto per un utilizzo in applicazioni ad alta potenza ed alta tensione di bloccaggio.

2.4.2 Struttura HEMT

Un HEMT si basa su un'eterostruttura, ovvero su una combinazione di due differenti semiconduttori, aventi livelli diversi di energy gap, cresciuti uno sull'altro. Un HEMT su GaN, quindi, si basa su un'eterostruttura in cui i due materiali semiconduttori in contatto sono il GaN e l'AlGaN. Essa è rappresentata in Figura 2.4

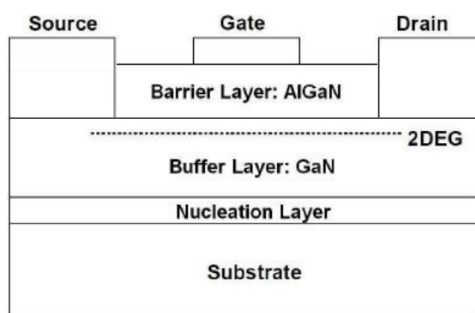


Figura 2.4: Struttura di un HEMT su GaN

In questa struttura, tra l'altro molto semplificata rispetto a quella reale, si trova un substrato, che può essere di Zaffiro (Al_2O_3) o Carburo di Silicio (SiC), sul quale vengono cresciuti tre strati:

- uno, detto *nucleation layer*, solitamente di $AlGaN$, che serve per ridurre il *mismatch reticolare* tra substrato e GaN ;
- uno strato, detto *buffer layer*, di GaN ;

- uno strato, detto *barrier layer*, di $AlGaN$, drogato tipicamente di tipo n .

In questa configurazione, si sfruttano entrambe le componenti di polarizzazione che caratterizzano il GaN.

Per la sua struttura reticolare, il cristallo può avere due tipi di superfici, una con atomi di gallio (Ga-face) e l'altra con atomi di Azoto (N-face): ad ognuna di esse corrisponde una diversa polarità spontanea.

Dato che il GaN è, ora, in contatto con l' $AlGaN$, tra di essi sarà presente un mismatch reticolare che darà origine alla polarizzazione piezoelettrica. Nel caso in esame, in cui si trova un'interfaccia tra GaN (Ga-face) e $AlGaN$, le due polarizzazioni si sommano, e l'effetto prodotto è quello di un piegamento delle bande tale per cui si ha la formazione di un gas elettronico bidimensionale (2DEG) che viene confinato all'interfaccia (in una *buca quantica*).

Bisogna tener conto anche del piegamento di banda dovuto al drogaggio del buffer: è indispensabile, infatti, che la banda di conduzione della barriera ($AlGaN$), sia ad un livello energetico maggiore rispetto alla banda di conduzione del buffer (GaN), per poter confinare gli elettroni nel canale. Il diagramma a bande dell'eterostruttura è rappresentato in Figura 2.5.

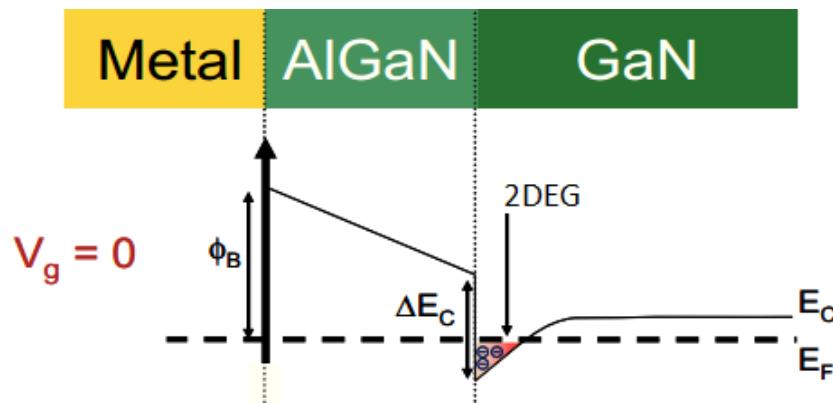


Figura 2.5: Diagramma a bande dell'eterostruttura $AlGaN/GaN$

Nel 2DEG, la mobilità degli elettroni è molto elevata in quanto essi sono fisicamente separati dalle impurità che li hanno generati, e quindi non risentono del loro campo elettrico.

Come evidenziato in Figura 2.5, essendo il 2DEG già presente nel buffer layer e confinato all'interfaccia, in assenza di qualsiasi tensione ai capi del dispositivo, il canale conduttivo è già formato.

Fisica del dispositivo

Quando la tensione al gate $V_G = 0 V$, in corrispondenza dell'interfaccia $AlGaN/GaN$, la banda di conduzione del GaN è piegata fin sotto al livello di Fermi: in questo modo si forma una buca quantica in cui sono confinati gli elettroni, i quali vanno a formare il 2DEG. Questo vuol dire che c'è un'alta concentrazione di portatori e il dispositivo è in *on-state* (Figura 2.5).

Si considerano, ora, i casi in cui la $V_G \neq 0$ (Figura 2.6)

Quando la tensione V_G cresce ($V_G > V_{TH}$), il livello di Fermi del metallo scende e porta ad un piegamento verso il basso della banda di conduzione del GaN ancora più marcata, cosicché cresce la concentrazione del 2DEG nella buca quantica, e nel dispositivo può scorrere più corrente.

Se, invece, $V_G < V_{TH}$, il livello di Fermi del metallo sale, e si ha un piegamento verso l'alto delle bande del GaN . La banda di conduzione passa al di sopra del livello di Fermi eliminando la buca quantica, e di conseguenza il 2DEG. In tal caso il dispositivo non può condurre corrente a causa della mancanza del canale, ed è, quindi, in *off-state*.

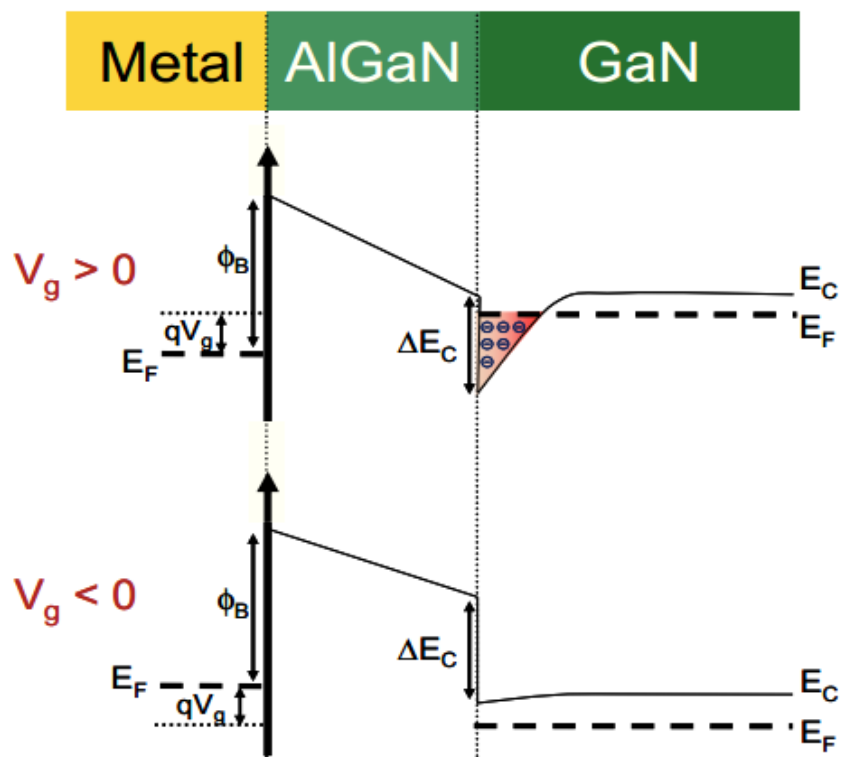


Figura 2.6: Diagramma a bande dell'eterostruttura AlGaN/GaN polarizzata

Capitolo 3

Sistemi di misura

3.1 Caratterizzazione DC

La caratterizzazione DC consiste in una serie di misure atte a rilevare il comportamento statico del dispositivo e a valutarne lo stato di vita. Tramite questo tipo di misura vengono estratti i principali parametri DC caratteristici del dispositivo (corrente di Drain, transconduttanza, ecc.). Attraverso il confronto tra questi parametri, poi, è possibile verificare la ripetibilità di tali misure su dispositivi uguali.

Lo strumento che viene usato per le misure DC è l'*Agilent B1505A*, mostrato in Figura 3.1, un Power Device Analyzer, capace di caratterizzare i dispositivi di potenza in un ampissimo range di correnti e tensioni. Esso supporta, infatti, vari moduli (SourceMeasureUnit, *SMU*), dall'high voltage SMU, all'high current SMU, oltre ad altre high power SMU. I valori massimi di tensione e corrente per ogni SMU sono indicati nella Figura 3.2

Il circuito di prova che viene usato per queste misure è mostrato in Figura 3.3.

È facile immaginare che al gate sarà collegata la high power SMU dello strumento, mentre al drain, sarà collegata l'high current SMU.

In questa configurazione, e con questo circuito, si ottengono due caratteristiche del dispositivo:

- la I_D-V_D , o più comunemente chiamata *out*, in cui si impostano certi valori di V_G e si tracciano le caratteristiche I_D-V_D rispettive;
- la I_D-V_G in cui si impostano certi valori di V_D e si tracciano le caratteristiche I_D-V_G rispettive.

Tuttavia, le misure DC che vengono fatte sui dispositivi power, non sono vere e proprie misure DC: dato che le potenze in gioco sono molto elevate, è impensabile poter tracciare una

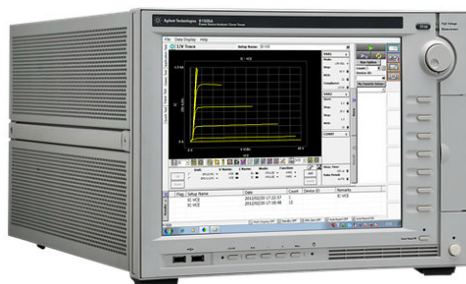


Figura 3.1: Agilent B1505A

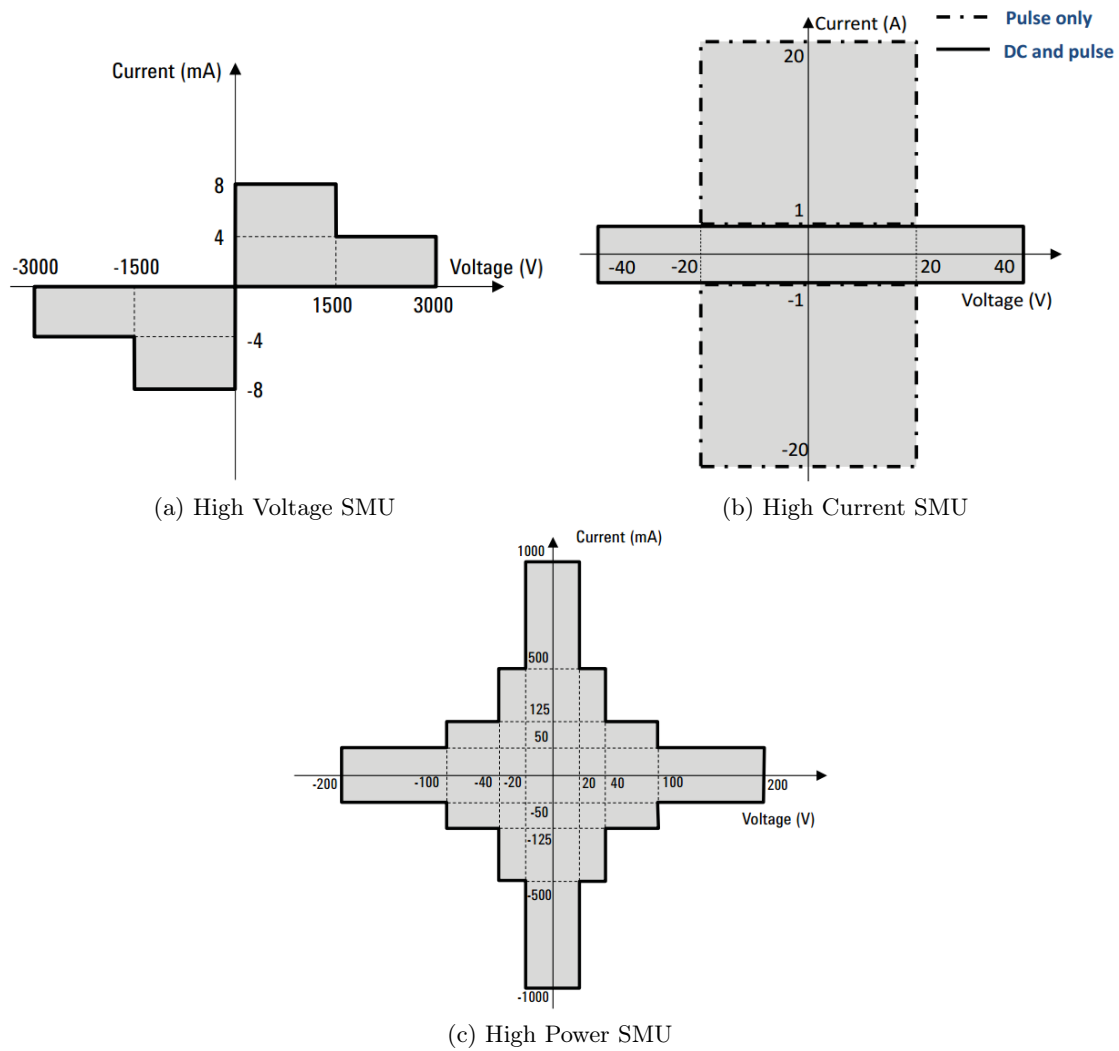


Figura 3.2: Range corrente-tensione SMU

curva continua in un'unica fase. Allo scopo di evitare che il dispositivo dissipì troppa potenza, fino a danneggiarsi, per correnti maggiori di 1 A, la misura DC dell'*out* viene eseguita in questo modo:

- si fissa la tensione V_G che sarà costante per tutto il tempo necessario a tracciare la caratteristica corrispondente;
- si manda un treno di impulsi crescenti al drain in modo da tracciare per punti la caratteristica I_D-V_D , ovvero, si esegue lo *sweep* sul drain. Gli impulsi devono avere una durata tale per cui il dispositivo lavori in una condizione di lavoro priva di transistori, durante la quale si effettua la misura vera e propria delle I_D e V_D effettive;
- si aumenta il valore di V_G e si ripete lo sweep, finchè non si ottengono tutte le curve di interesse.

Il procedimento per ottenere la caratteristica I_D-V_G sarà identico, con V_G e V_D invertite.

Da notare che, per alcuni dispositivi, i quali tendono a oscillare durante queste misure, lo strumento dà la possibilità di usare delle resistenze da 1 o 100 k Ω sul gate, al fine di stabilizzare

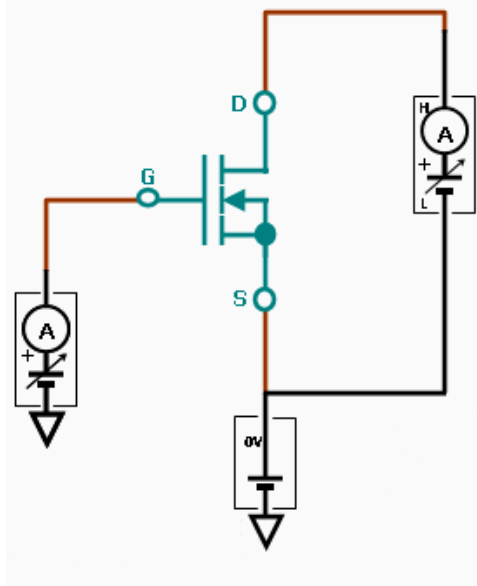


Figura 3.3: Circuito per test DC.

il sistema; dato che la corrente di gate per i dispositivi testati è dell'ordine di alcune μA e che le misure sono in potenza, possiamo tranquillamente trascurare l'effetto che essa provoca.

Estrazione dei parametri

Come accennato in precedenza, sulla base delle caratteristiche DC, è possibile calcolare alcuni dei parametri più interessanti dei dispositivi power. Si parla, in questo caso, di:

- R_{ON} : è risaputo che la resistenza di conduzione si calcola tramite la derivata:

$$R_{ON} = \left. \frac{\partial v_{DS}}{\partial i_D} \right|_{v_{GS}=\text{Costante}},$$

ma, dati alla mano, si può semplificare il calcolo considerando una regione in cui la caratteristica è lineare, in concomitanza della massima V_{GS} applicata. In riferimento alla Figura 3.4, si può scrivere:

$$R_{ON} = \frac{V_{DS2} - V_{DS1}}{I_{D2} - I_{D1}}.$$

Dato che, generalmente tutte le caratteristiche passano per $(I_{D1}, V_{DS1}) = (0, 0)$:

$$R_{ON} = \frac{V_{DS2}}{I_{D2}}.$$

- $g_{m_{MAX}}$: per definizione la transconduttanza è

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{v_{DS}=\text{Costante}}$$

Nel caso del B1505, durante la valutazione della caratteristica I_D-V_G , la g_m viene estratta puntualmente tramite elaborazione software. La $g_{m_{MAX}}$ è, quindi, il valore massimo tra quelli forniti dallo strumento.

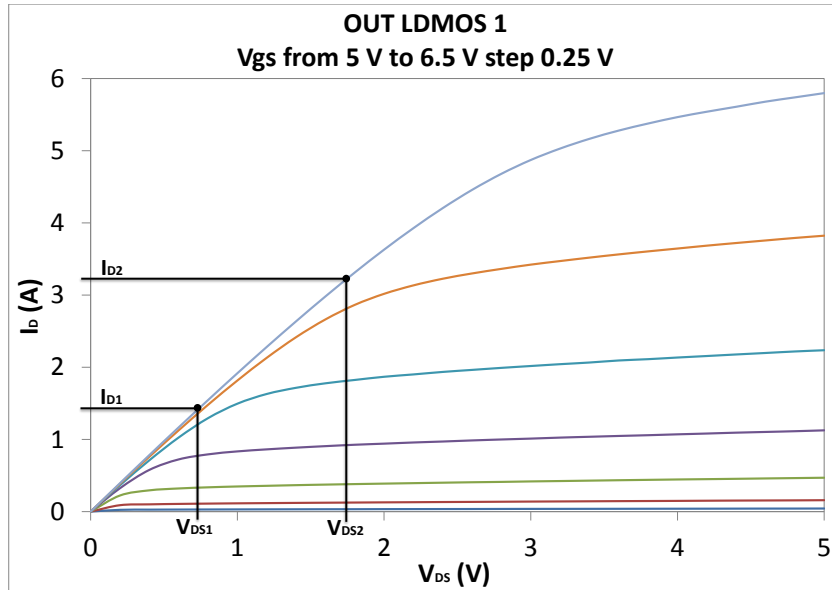


Figura 3.4: Estrazione di R_{ON}

- V_{TH} : questo è uno dei parametri che, in base alle misure fatte, non è univoco. Infatti, non esiste mai una tensione di soglia tale per cui al di sotto di essa il transistor è spento, e al di sopra è in conduzione. Il passaggio tra uno stato e l'altro è graduale, per cui, stabilire con precisione il valore di tale tensione non è cosa semplice. Tuttavia, essa può essere definita come la tensione per cui il transistor conduce un certo valore di corrente I_{Dref} , come illustrato in Figura 3.5. La I_{Dref} sarà scelta in base alla tecnologia e alla geometria del dispositivo. È proprio questo il modo usato per estrarre la V_{TH} dai dati disponibili.

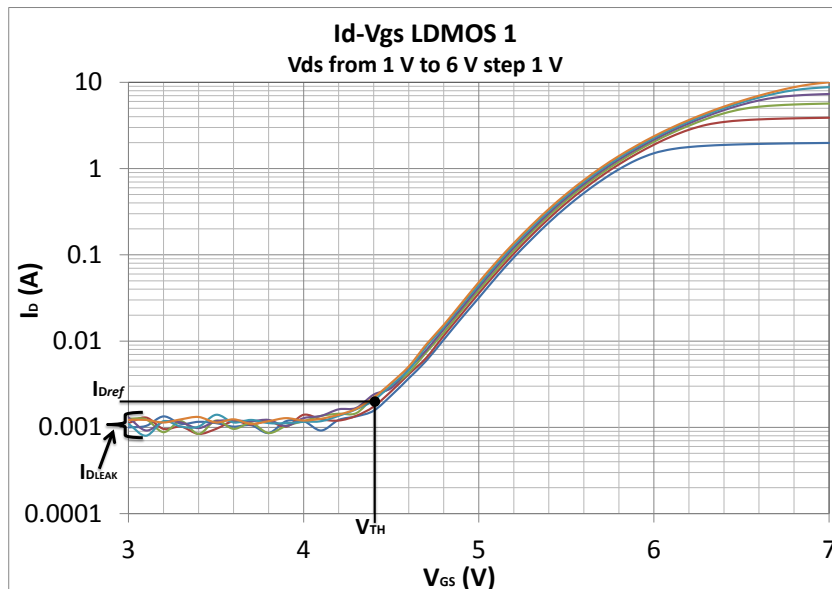


Figura 3.5: Estrazione di V_{TH} e I_{DLEAK}

- I_{DLEAK} : è la corrente di perdita attraverso il drain quando il dispositivo è spento. Si può

ricavare dalla caratteristica I_D-V_G , osservando la corrente corrispondente alla condizione di massima tensione al drain e minima tensione al gate.

3.2 Caratterizzazione Dinamica

Le misure dinamiche, o anche dette misure *double pulse*, vengono effettuate tramite un altro strumento specifico, l'MC2-High power system, rappresentato in Figura 3.6.



Figura 3.6: MC2-High power system

Questo strumento è in grado di fornire delle tensioni e correnti impulsive, fino a $10A/600V$ al drain e $40mA/12V$ al gate. Il circuito usato per il test è pressochè lo stesso di quello usato per le misure DC rappresentato in Figura 3.3.

Con la caratterizzazione dinamica si stabiliscono le prestazioni dinamiche dei dispositivi, come la velocità di risposta, o la presenza di stati trappola, che, però, non sono oggetto di questo elaborato.

La misura avviene in questo modo:

- Inizialmente il dispositivo è in uno stato di quiete, detto *baseline*, caratterizzato da un valore ben preciso di V_{DS} e V_{GS} . Generalmente si sceglie una baseline in cui il dispositivo è in *off-state* e con una tensione V_{DS} (in questo caso la V_{DS} è la tensione di bloccaggio) parecchio elevata.
- Una volta che nel dispositivo hanno avuto fine tutti i fenomeni transitori, vengono applicati degli impulsi sincronizzati al gate e al drain. Questi impulsi di tensione hanno un'ampiezza ben precisa: lo scopo, è infatti quello di tracciare le caratteristiche I_D-V_D e I_D-V_G , come avviene per la caratterizzazione DC. Mentre l'impulso è applicato su gate e drain, vengono misurate la corrente I_D e le tensioni V_D o V_G effettive.
- Il dispositivo è riportato alla baseline, e successivamente viene applicato il nuovo impulso, finchè si traccia tutta la curva.

L'impulso viene applicato in modo sincrono a gate e drain e il suo andamento temporale è rappresentato in Figura 3.7.

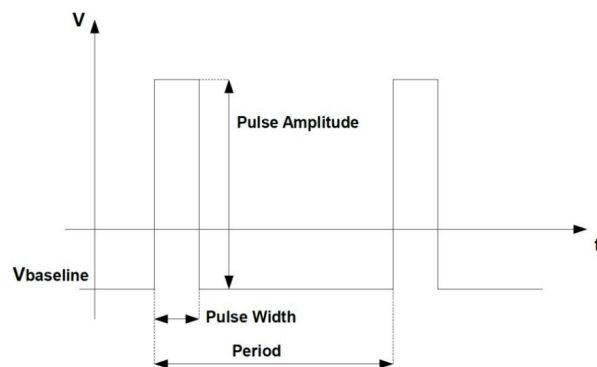


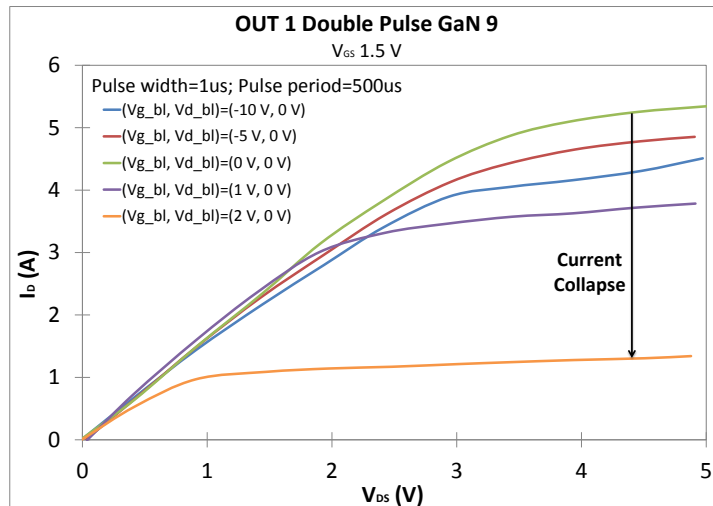
Figura 3.7: Andamento temporale dell'impulso.

Generalmente, il Pulse Width (t_{ON}) è molto minore del Period (T), in modo che il dispositivo si stabilizzi nella baseline e rimanga commutato per poco tempo.

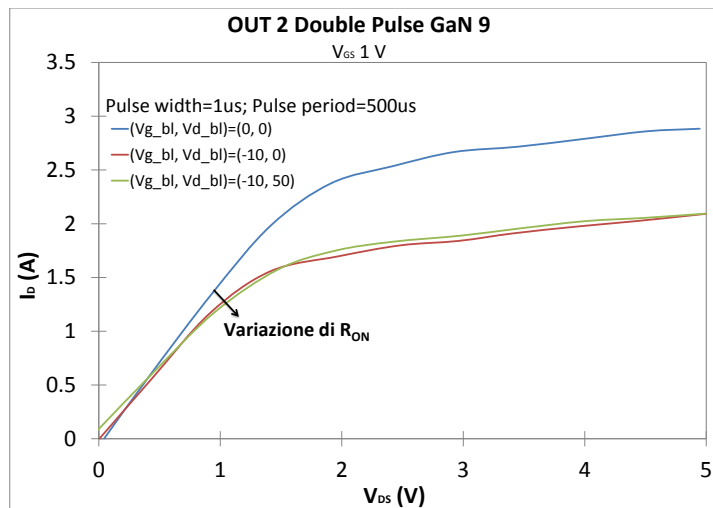
Grazie a questo sistema di misure, si va, quindi, a testare il comportamento del dispositivo come interruttore. Nella fase di *off* (baseline) l'interruttore è aperto e deve sostenere una tensione di drain elevata; nella fase di *on* l'interruttore è chiuso e deve garantire una risposta rapida, priva di fenomeni parassiti. Si possono osservare principalmente tre problematiche in queste condizioni di lavoro:

- *Current Collapse*, o collasso di corrente: nella caratteristica I_D-V_D , ad una V_G costante si possono osservare diverse curve in dipendenza delle baseline;
- *aumento della R_{ON}* : in relazione alle baseline prese in considerazione, la pendenza della caratteristica I_D-V_D , può variare;
- *shift di V_{TH}* : nella caratteristica I_D-V_G , si può osservare uno spostamento verso destra o verso sinistra della tensione di soglia.

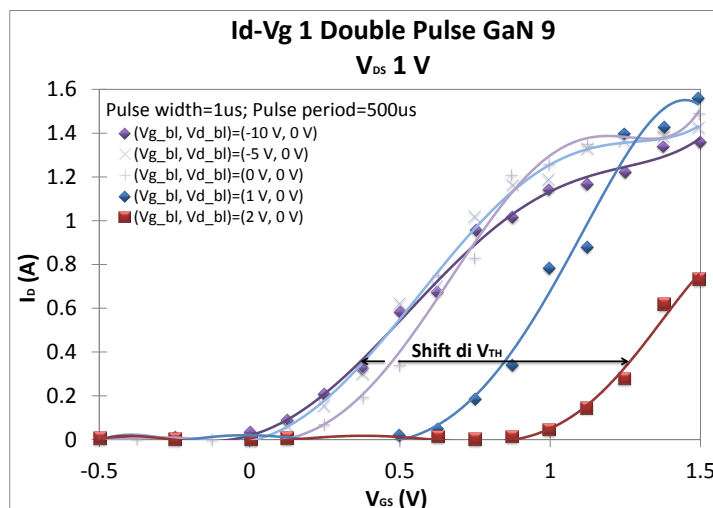
I fenomeni si possono osservare in Figura 3.8



(a) Current Collapse



(b) Variazione di R_{ON}



(c) Shift di V_{TH}

Figura 3.8: Effetti delle misure double pulse

Capitolo 4

Grafici e Confronti

Vengono ora presentati i dati, riordinati e graficati, ottenuti dalle misure fatte in laboratorio di microelettronica. Sono stati oggetto del test cinque dispositivi laterali ST, quattro dispositivi verticali COOLMOS e due dispositivi sperimentali su GaN.

Misure effettuate

I test DC eseguiti sono stati praticamente gli stessi su tutti i dispositivi ed hanno previsto la traccia dell'*OUT* e dell' I_D - V_G , mentre sono stati differenziati, in base alla tecnologia, quelli dinamici. Infatti, la caratterizzazione dinamica ha previsto misure double pulse con baseline:

- LDMOS: *OUT* e I_D - V_G
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 0\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 50\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 100\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 590\text{ V})$
- COOLMOS: *OUT* e I_D - V_G
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 0\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 50\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 100\text{ V})$
- HEMT GaN: *OUT* e I_D - V_G
 - $(V_{G_{bl}}, V_{D_{bl}}) = (-10\text{ V}, 0\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (-5\text{ V}, 0\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 0\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (1\text{ V}, 0\text{ V})$
 - $(V_{G_{bl}}, V_{D_{bl}}) = (2\text{ V}, 0\text{ V})$

OUT e I_D - V_G con baseline

- $(V_{G_{bl}}, V_{D_{bl}}) = (0\text{ V}, 0\text{ V})$
- $(V_{G_{bl}}, V_{D_{bl}}) = (-10\text{ V}, 0\text{ V})$
- $(V_{G_{bl}}, V_{D_{bl}}) = (-10\text{ V}, 50\text{ V})$

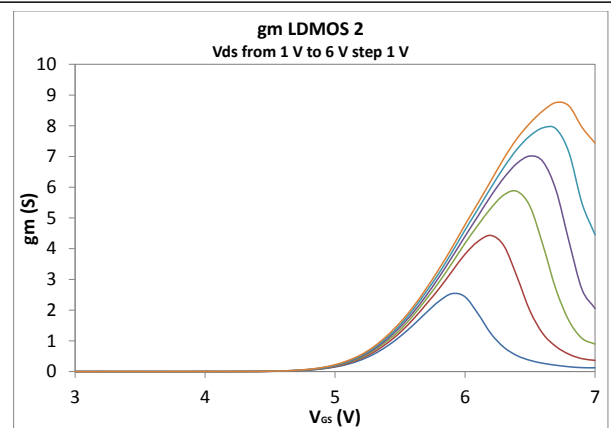
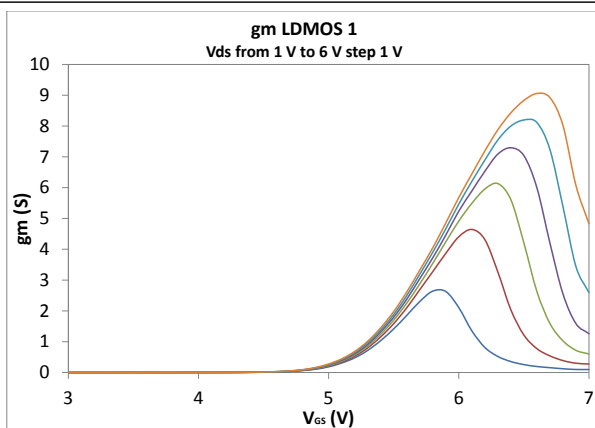
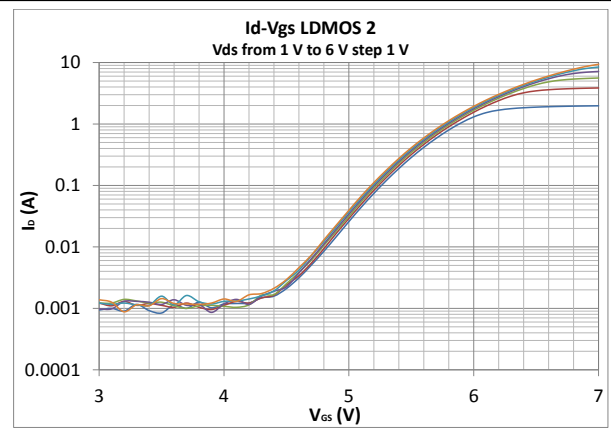
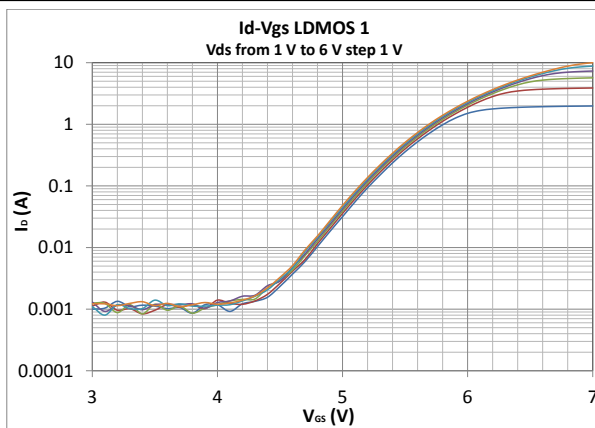
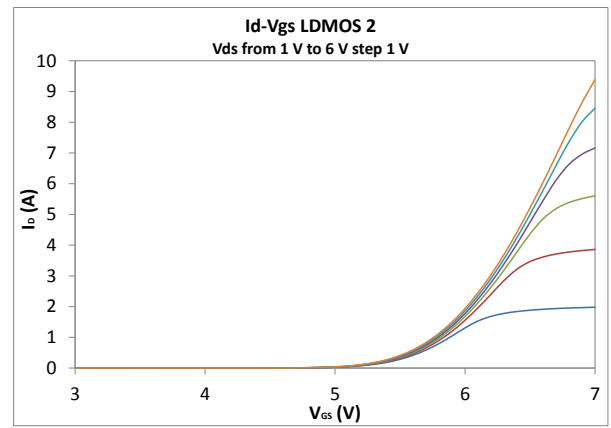
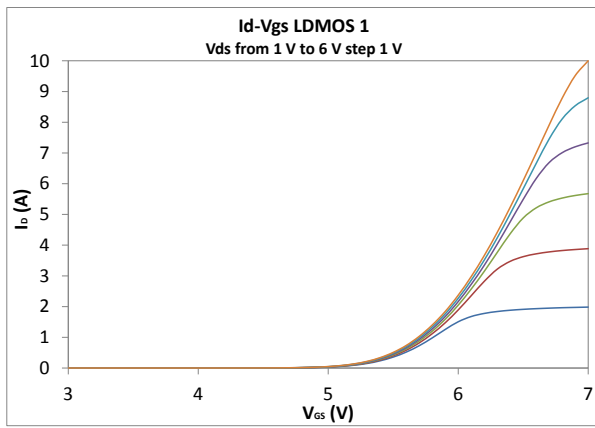
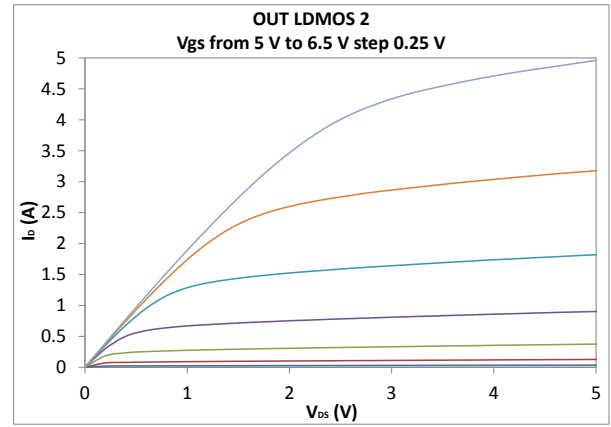
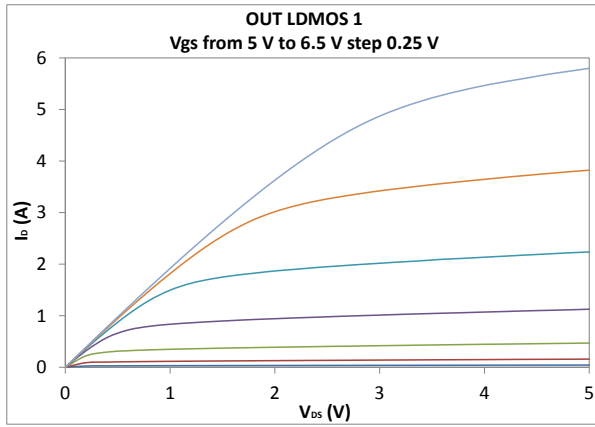
Per quanto riguarda i GaN HEMT sono state prese in considerazione più baseline per osservare quanto un certo regime di funzionamento influisce sul comportamento futuro del dispositivo. Infatti, nelle prime misure double pulse (N° 1), la tensione di baseline a variare è solo quella di gate, mentre nella seconda serie di misure (N° 2) varia sia la tensione di gate che quella si drain. Da pagina seguente sono mostrati tutti i grafici ottenuti dalle misure e sui quali sono stati eseguiti i confronti tra le tecnologie.

4.1 Caratterizzazione DC

Caratteristiche DC

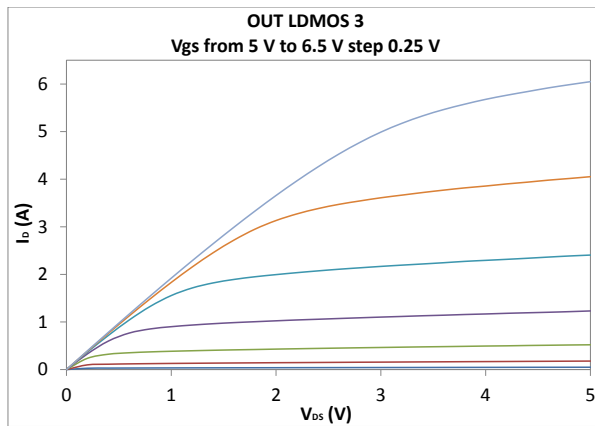
LDMOS N°1

LDMOS N°2

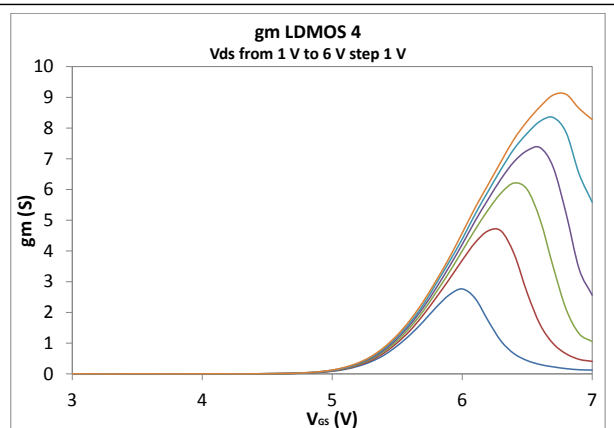
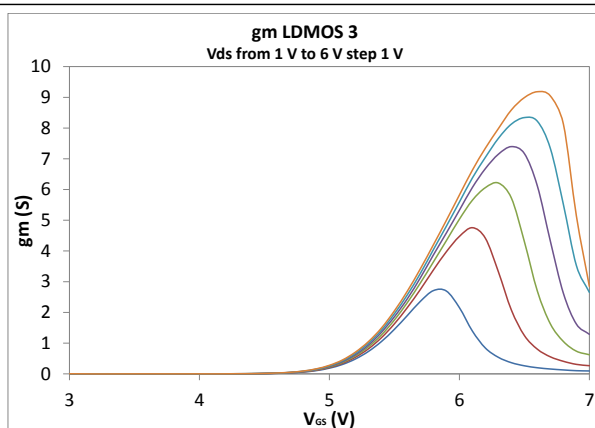
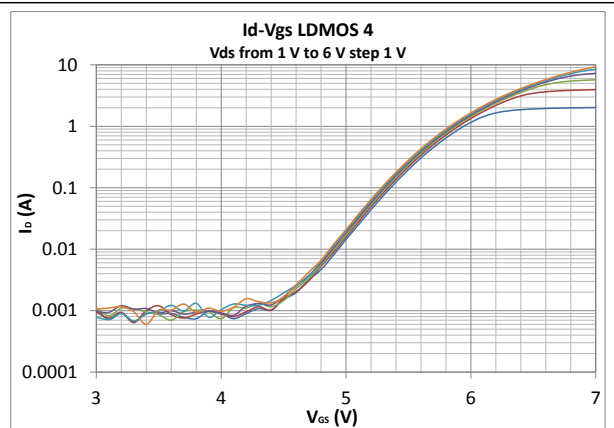
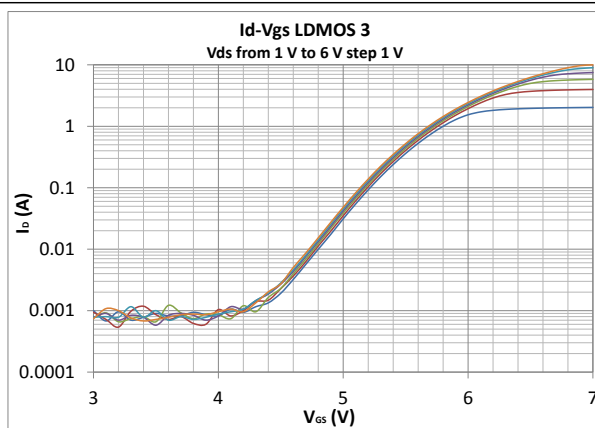
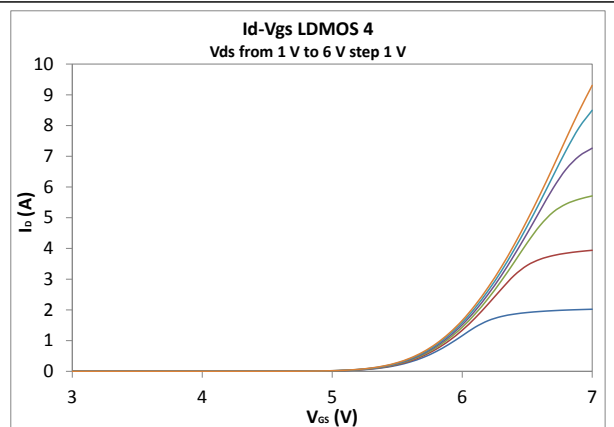
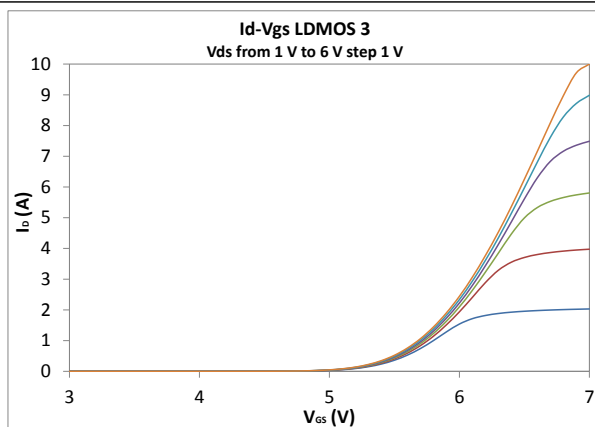
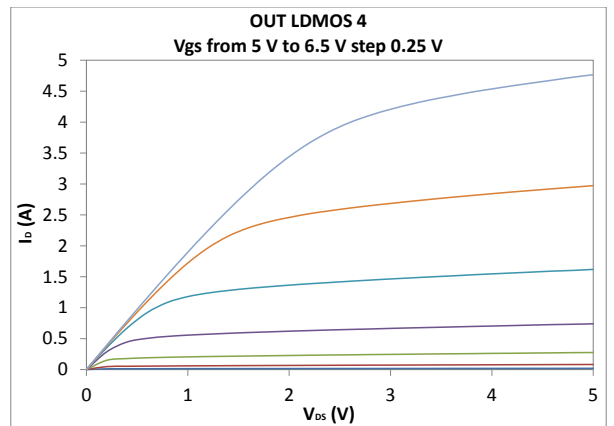


Caratteristiche DC

LDMOS N°3

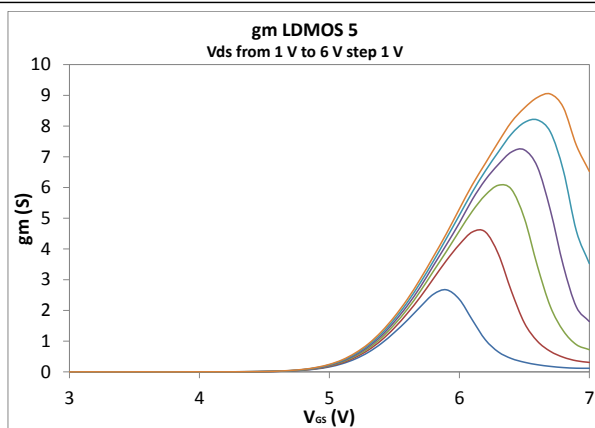
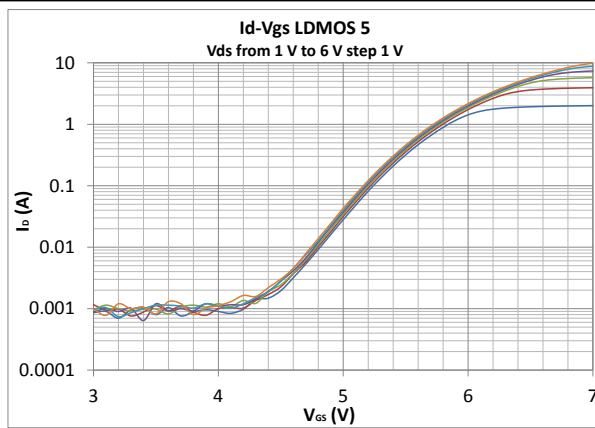
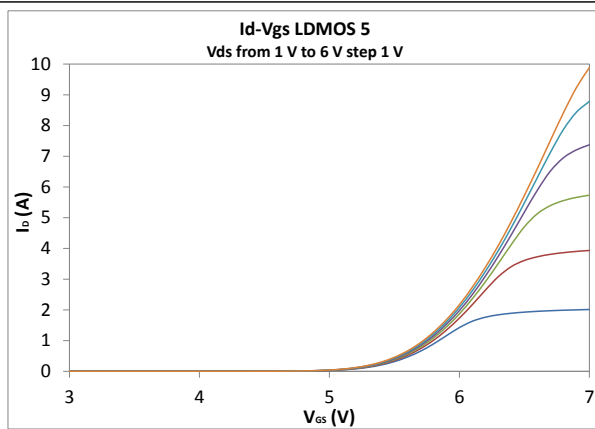
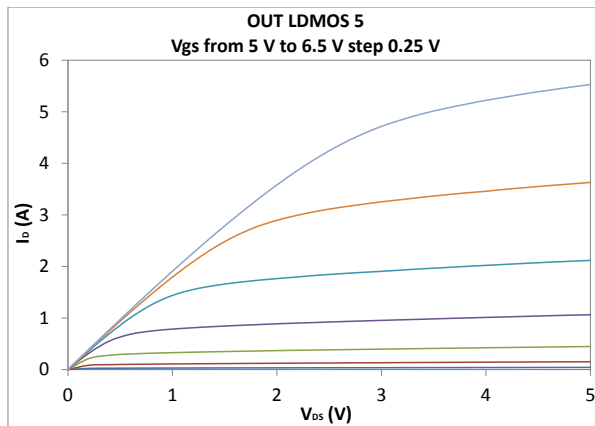


LDMOS N°3



Caratteristiche DC

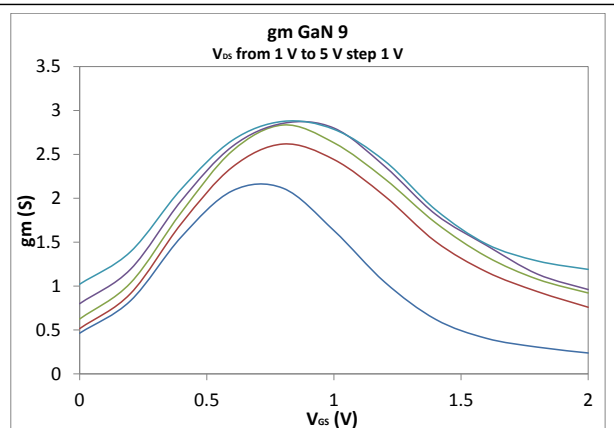
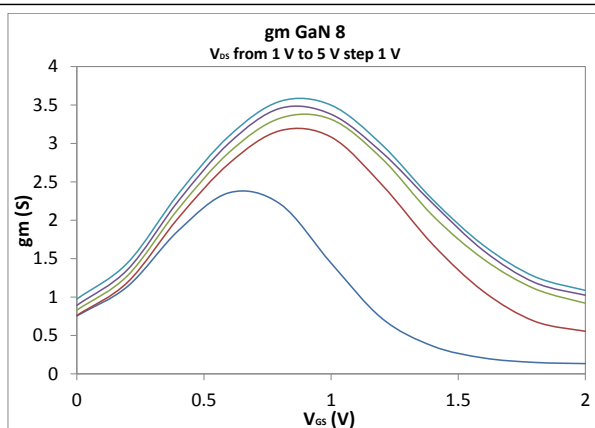
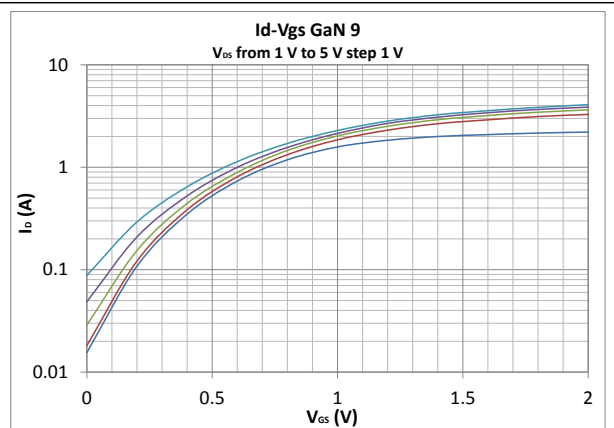
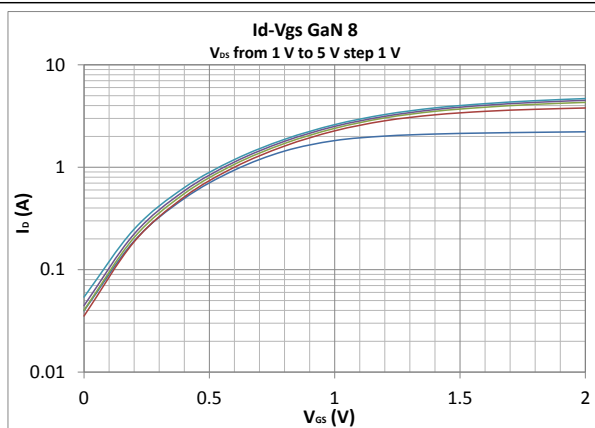
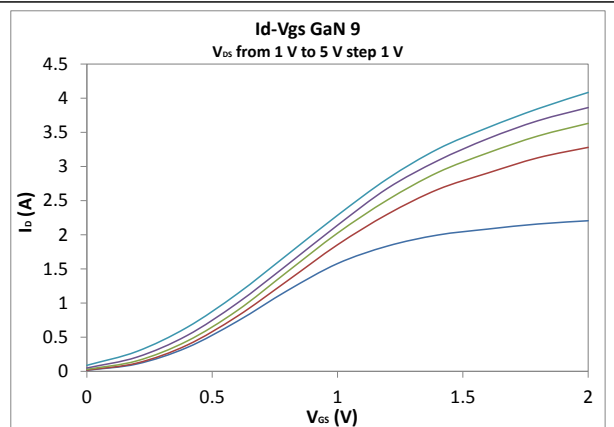
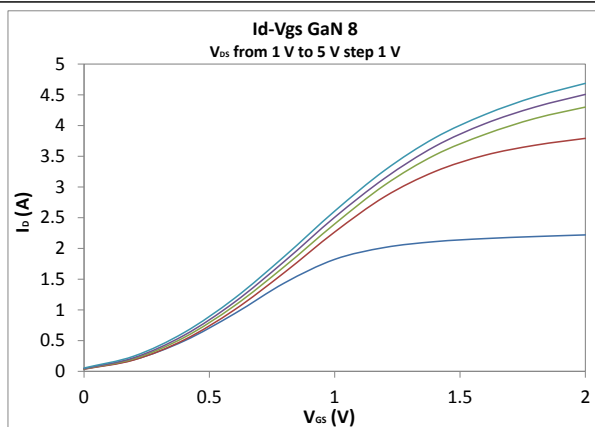
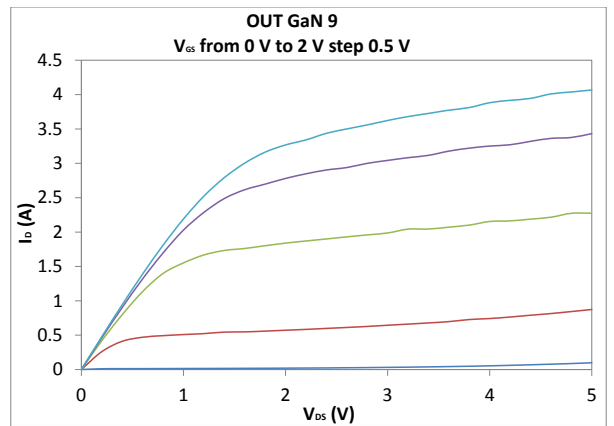
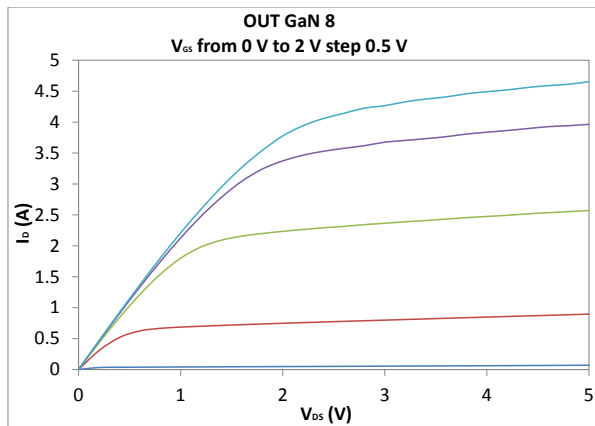
LDMOS N°5



Caratteristiche DC

HEMT GaN N°8

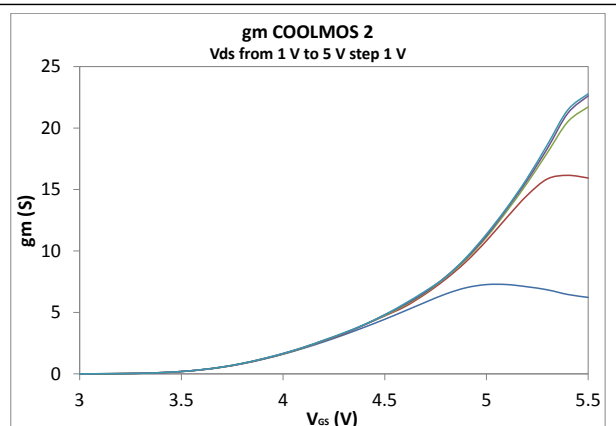
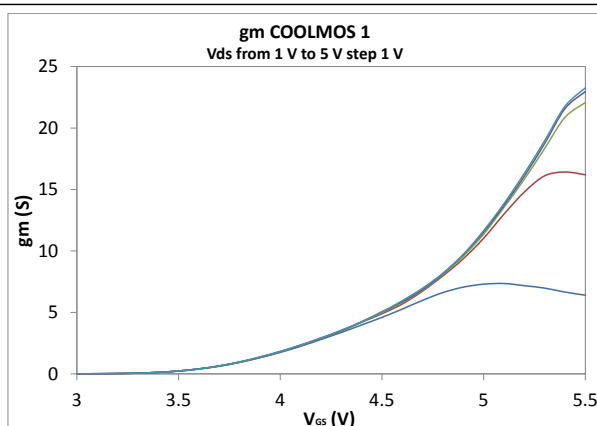
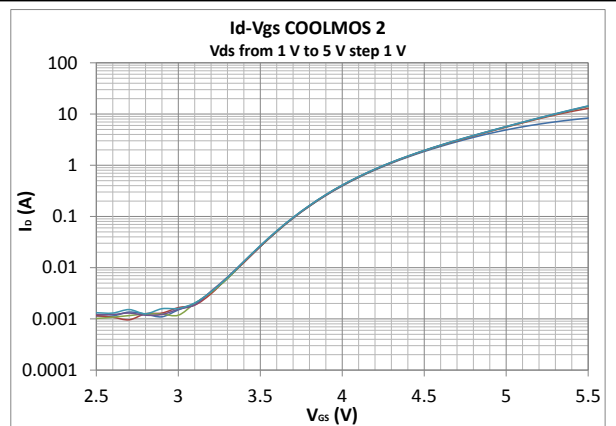
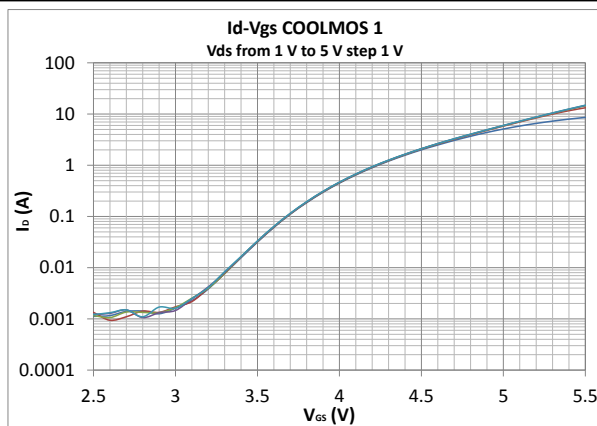
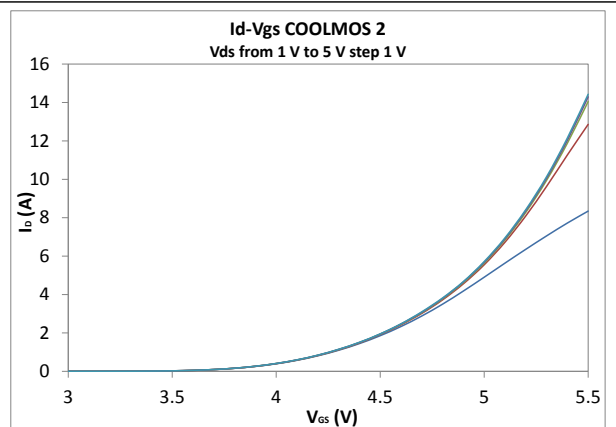
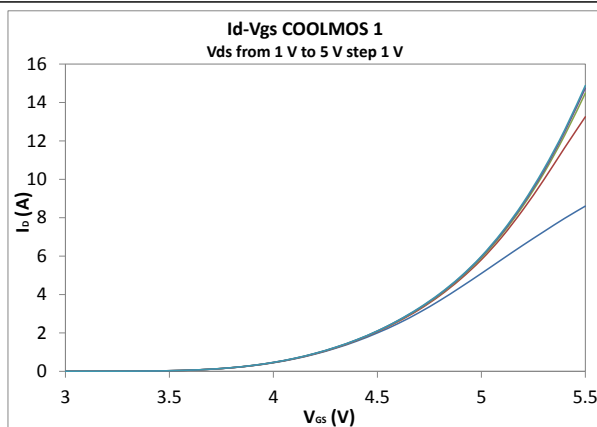
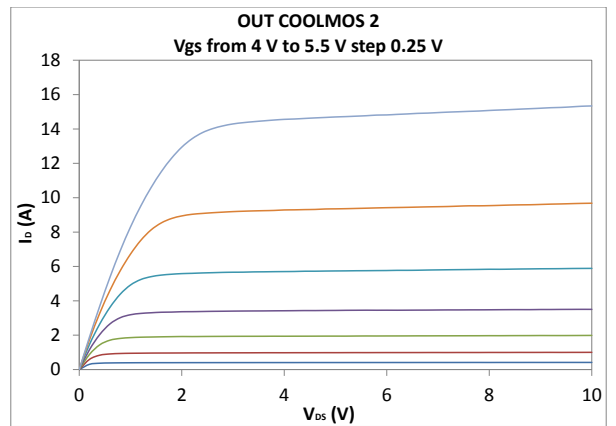
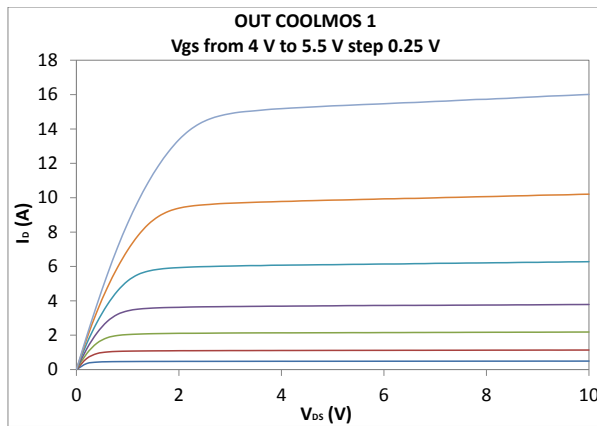
HEMT GaN N°9



Caratteristiche DC

COOLMOS N°1

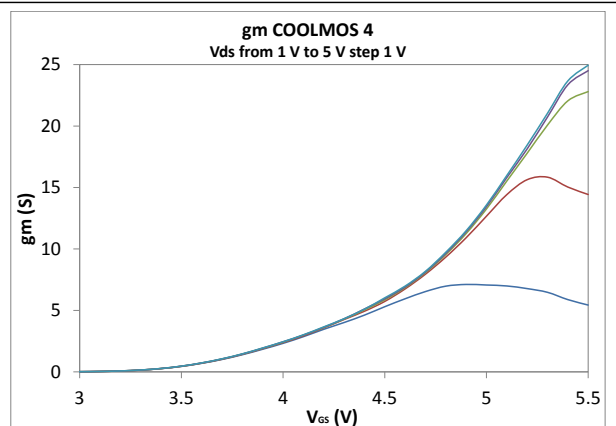
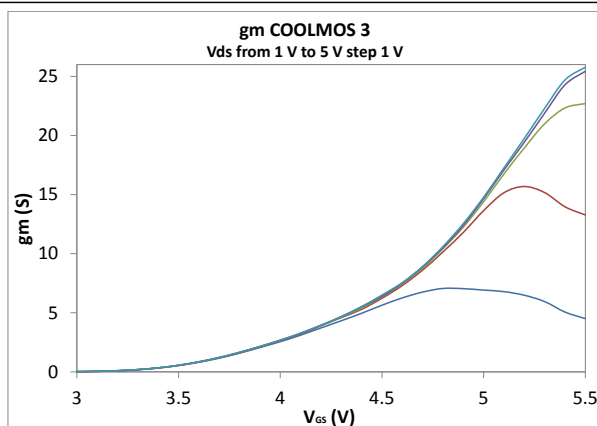
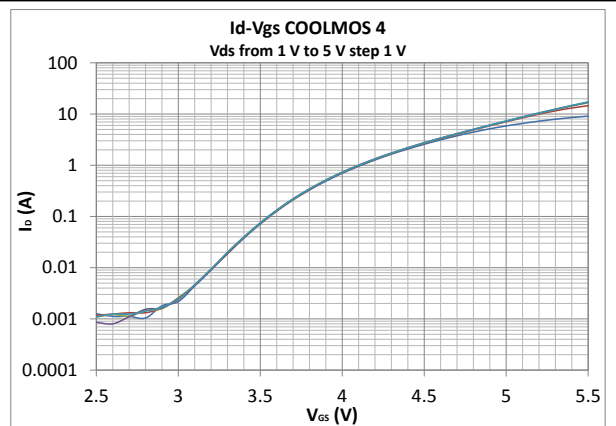
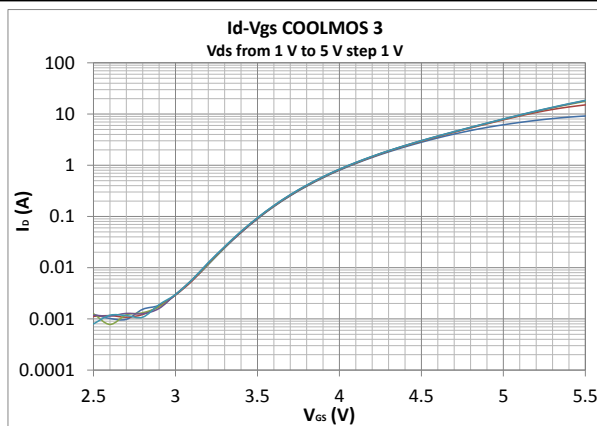
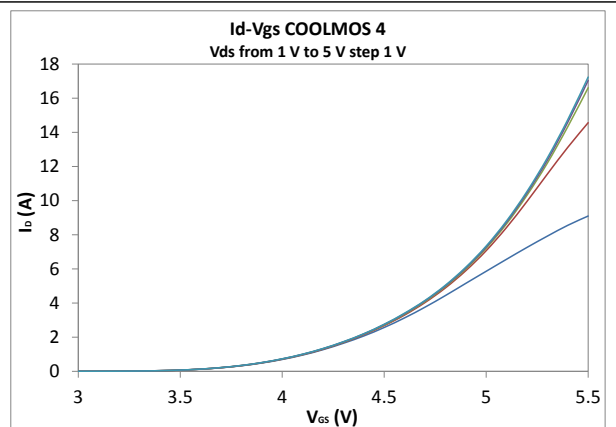
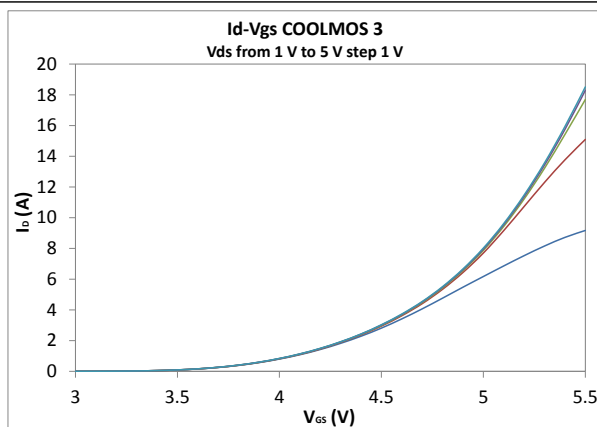
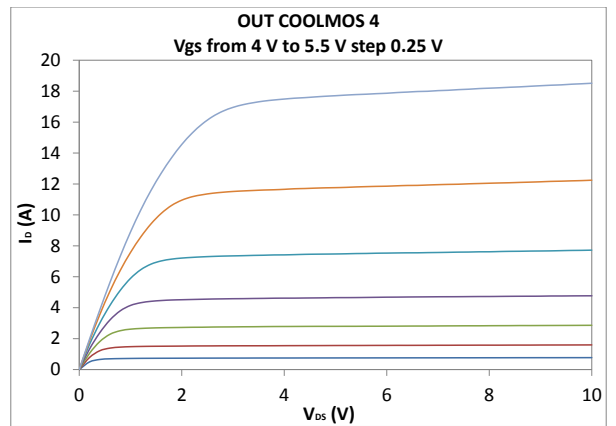
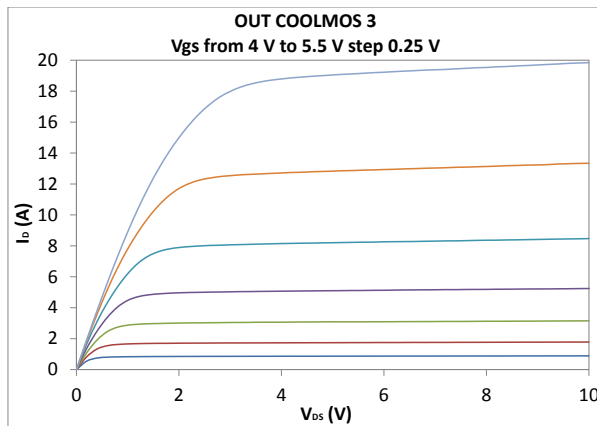
COOLMOS N°2



Caratteristiche DC

COOLMOS N°3

COOLMOS N°4

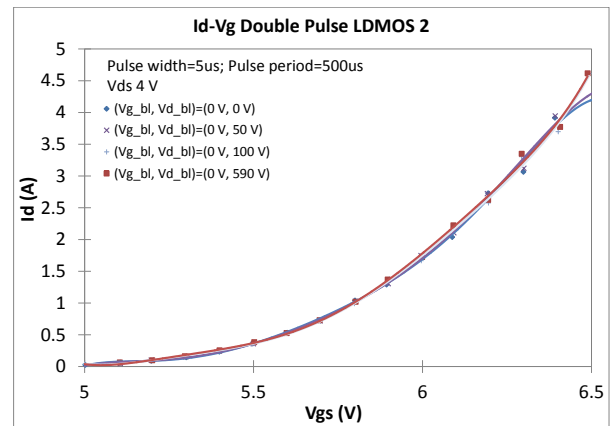
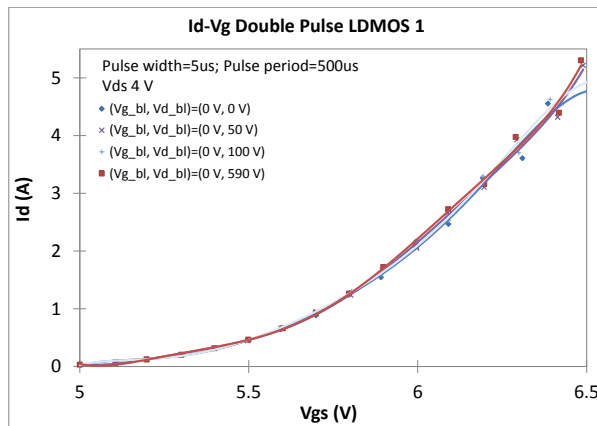
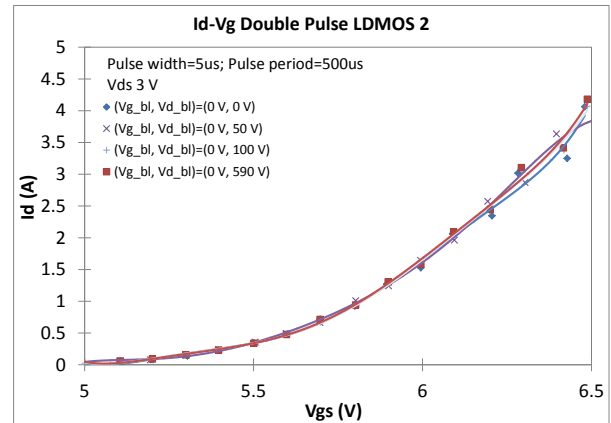
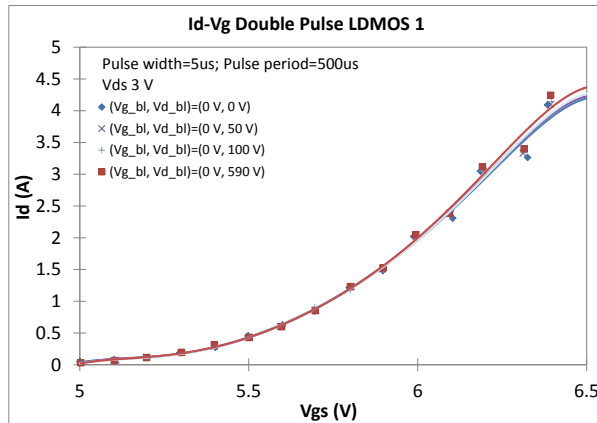
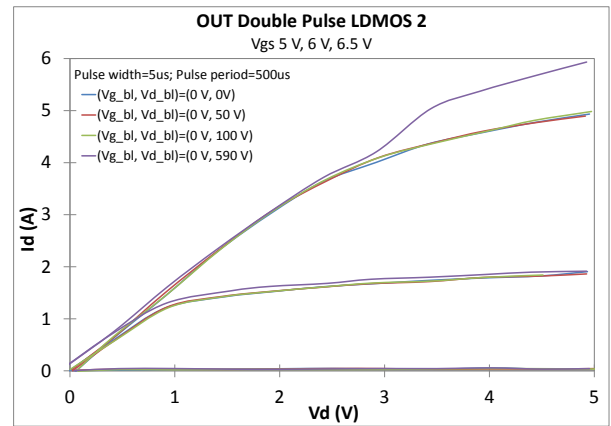
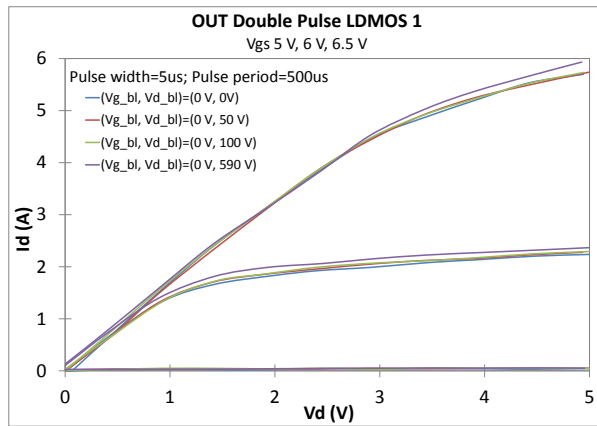


4.2 Caratterizzazione Dinamica

Caratteristiche Dinamiche

LDMOS N°1

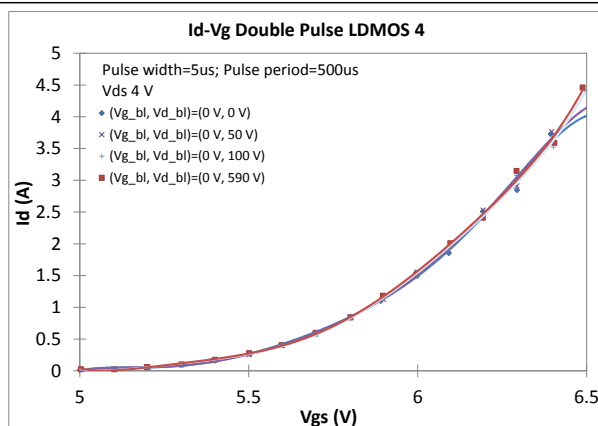
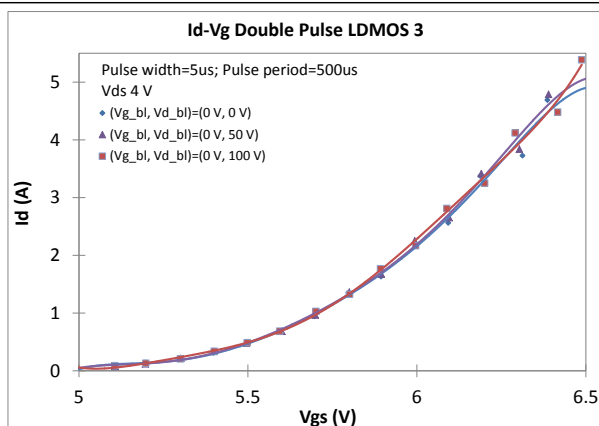
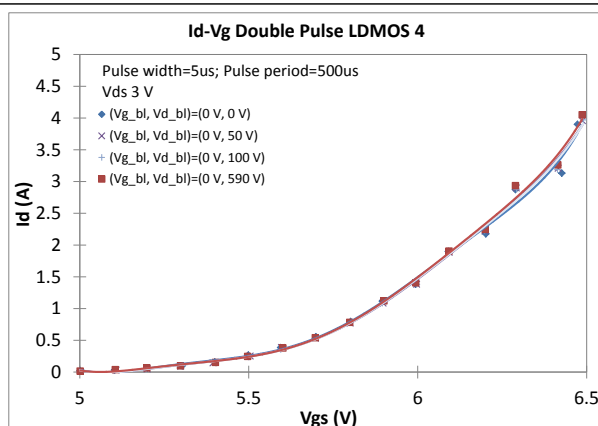
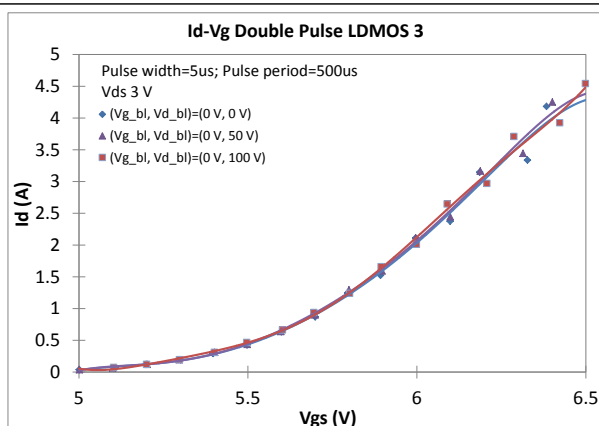
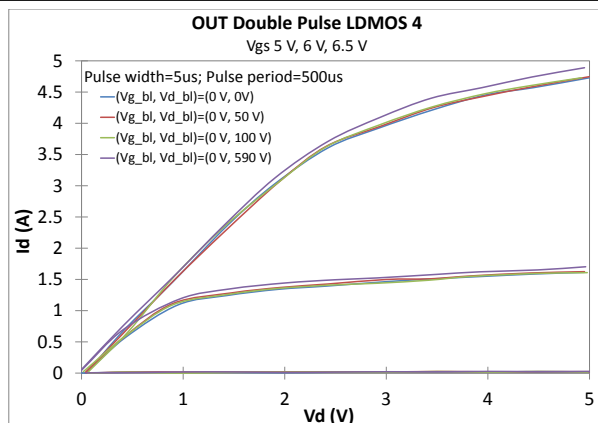
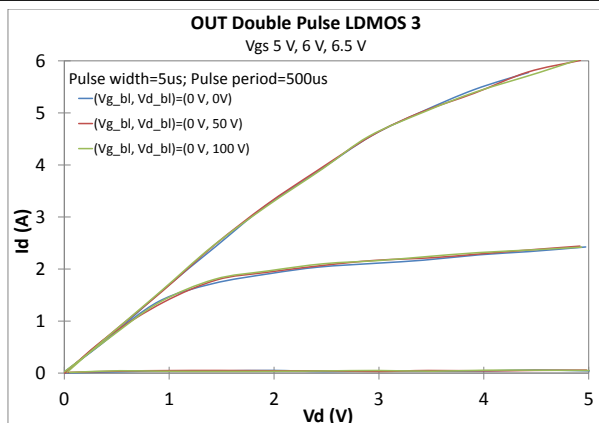
LDMOS N°2



Caratteristiche Dinamiche

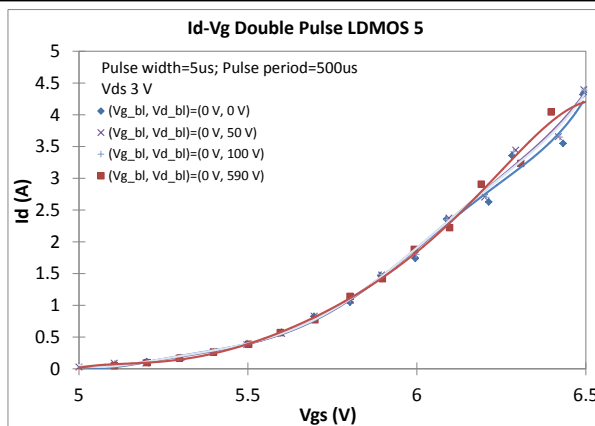
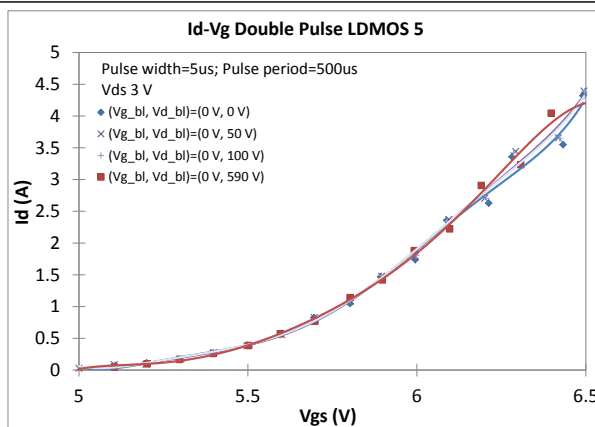
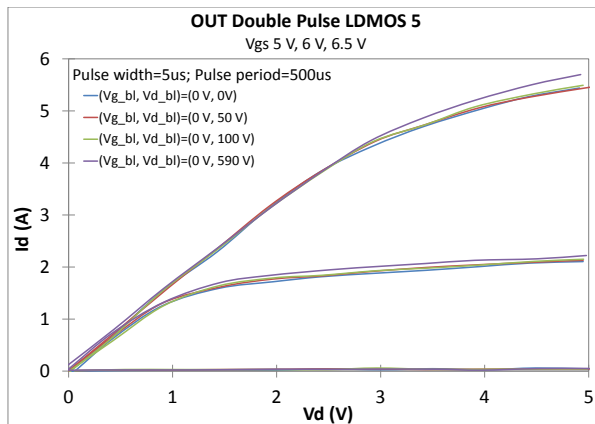
LDMOS N°3

LDMOS N°4



Caratteristiche Dinamiche

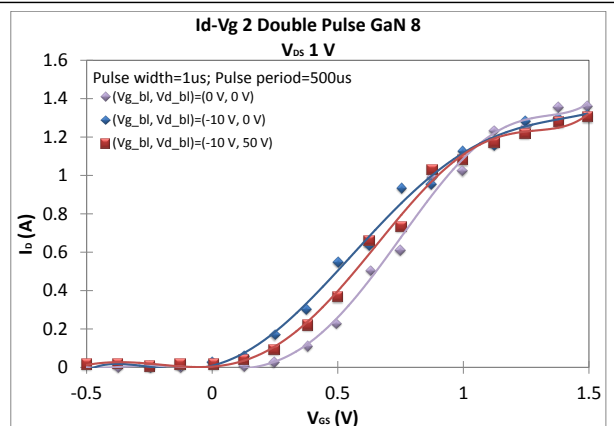
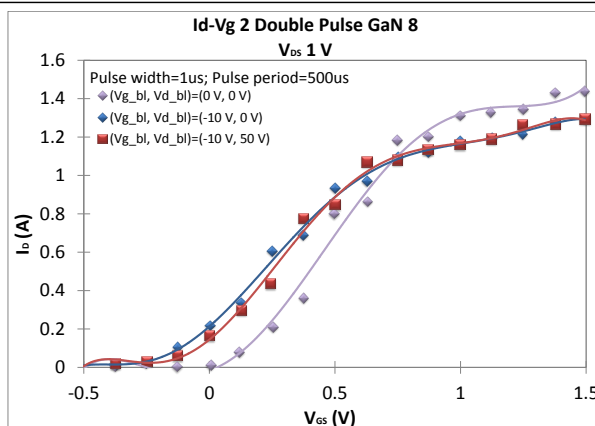
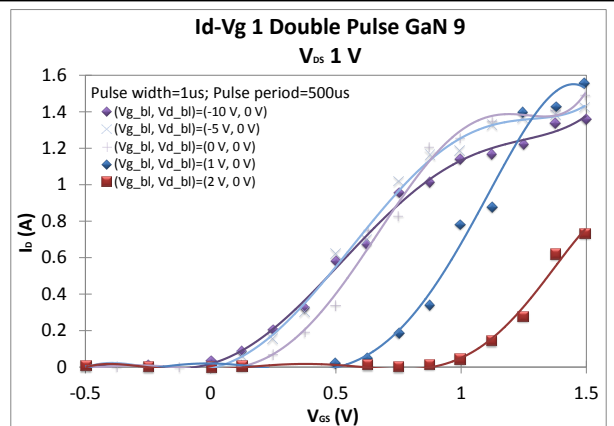
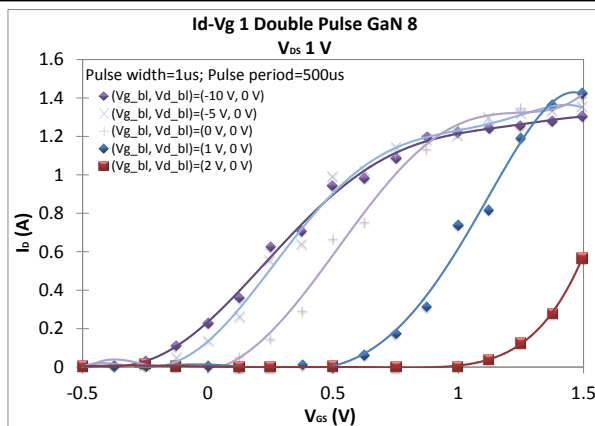
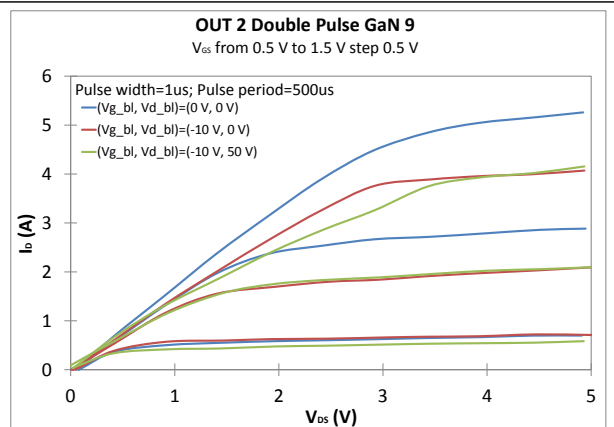
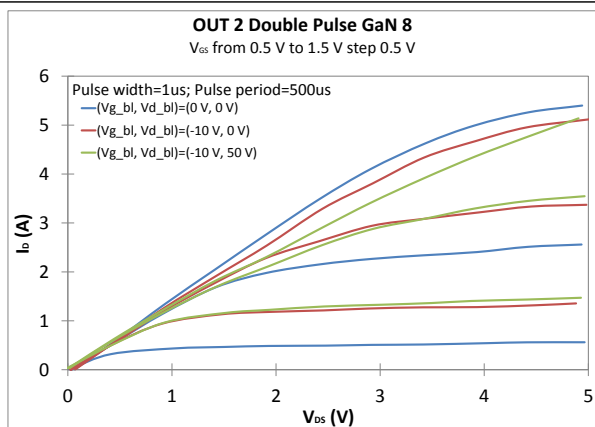
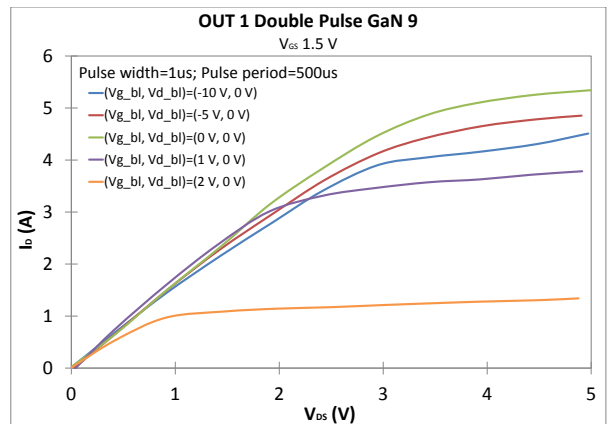
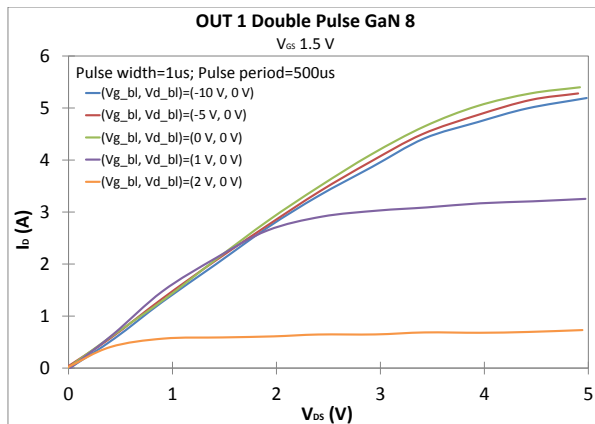
LDMOS N°5



Caratteristiche Dinamiche

HEMT GaN N°8

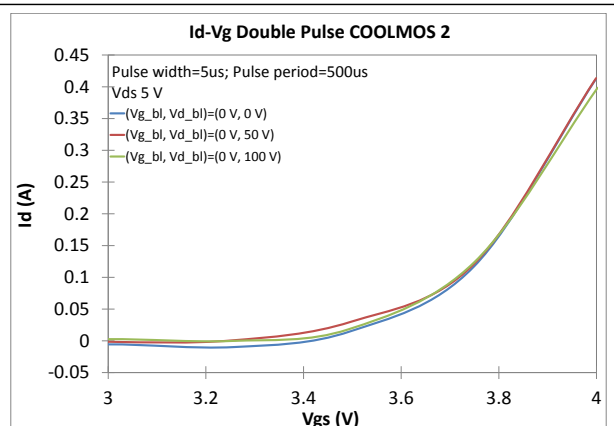
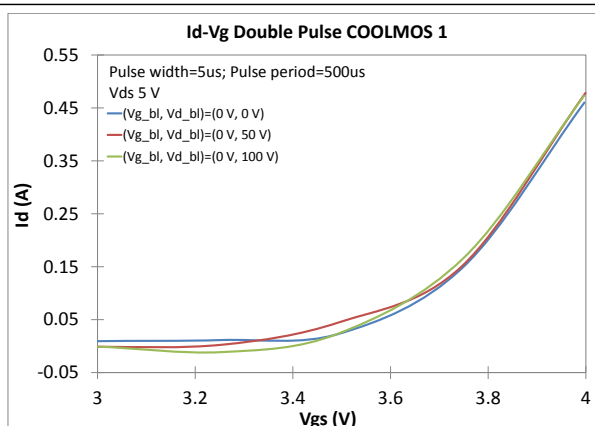
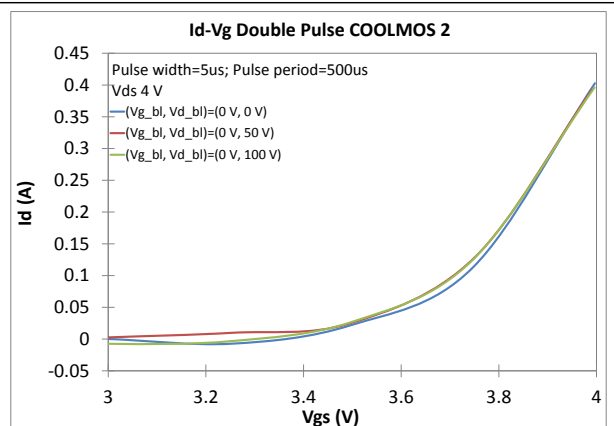
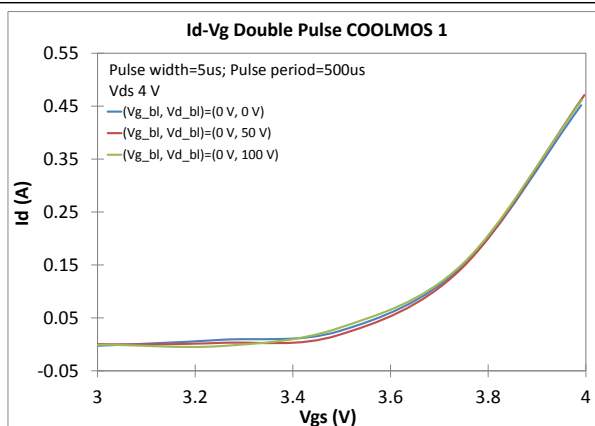
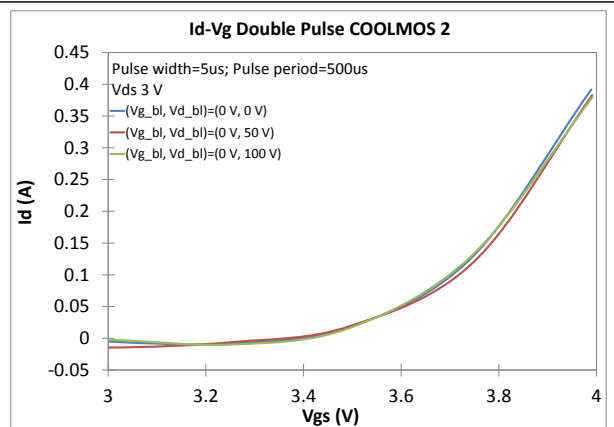
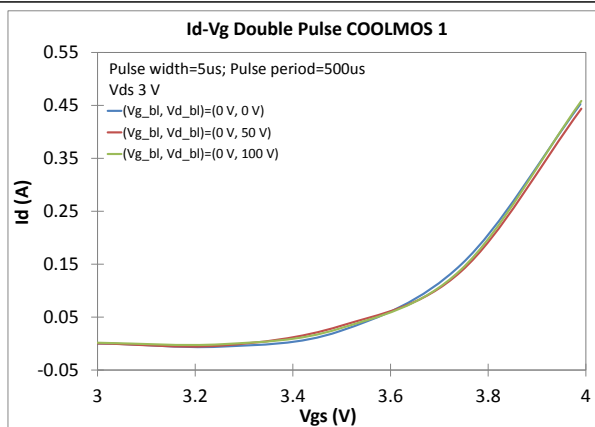
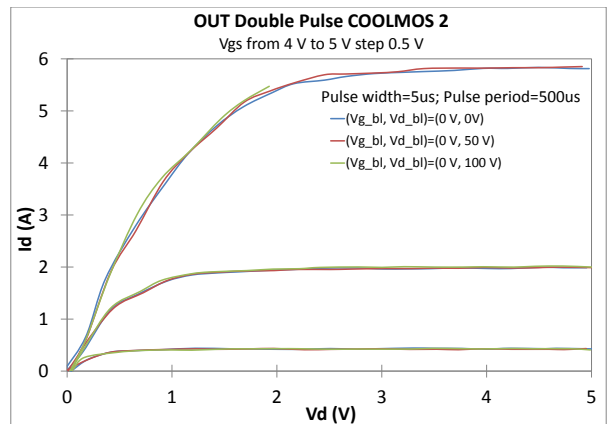
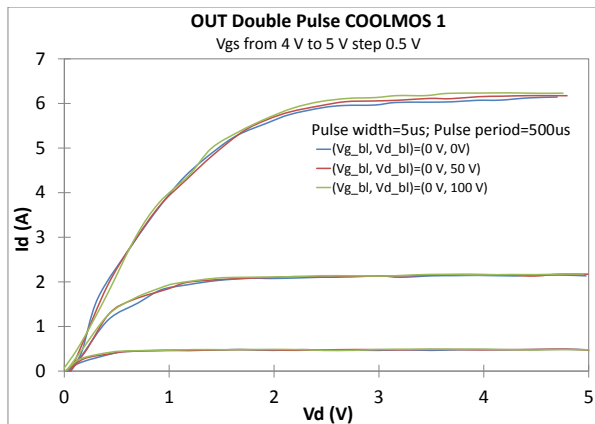
HEMT GaN N°9



Caratteristiche Dinamiche

COOLMOS N°1

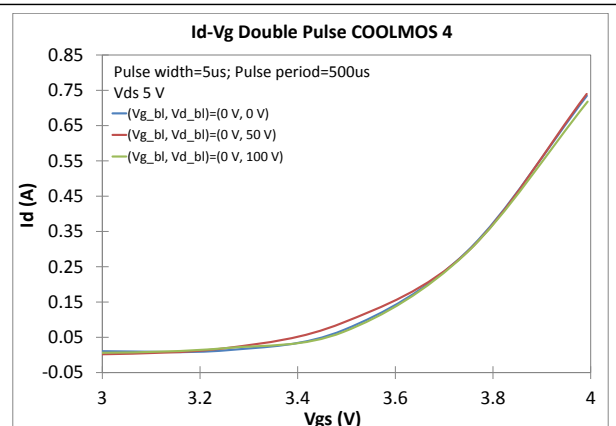
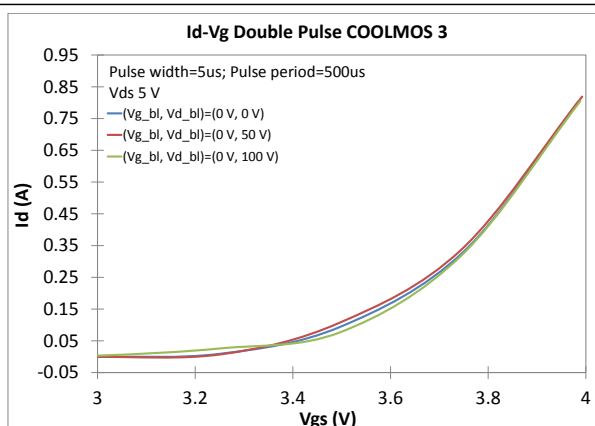
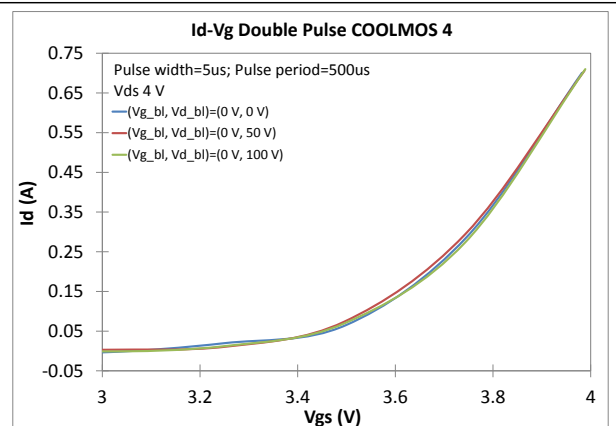
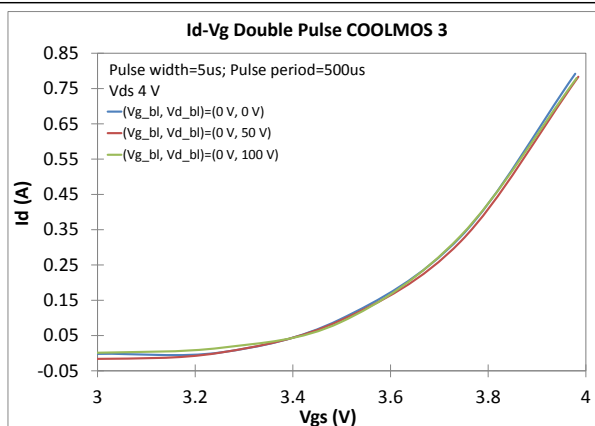
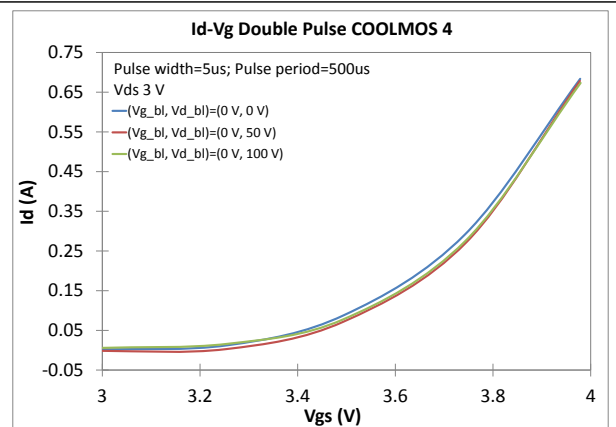
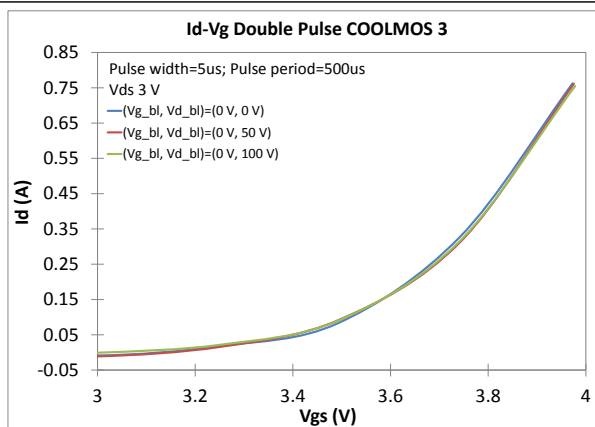
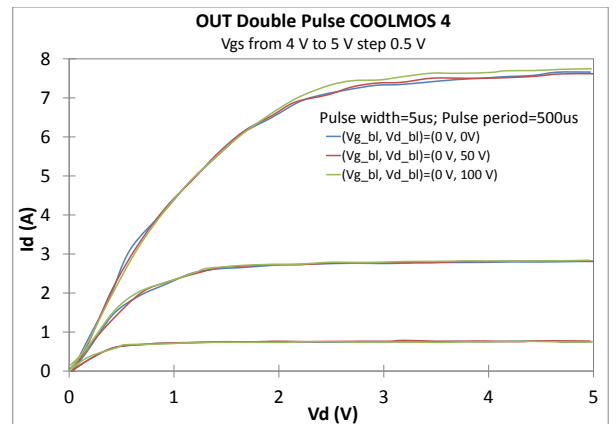
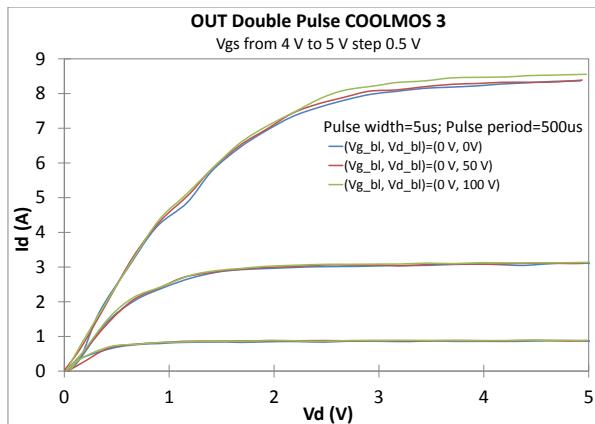
COOLMOS N°2



Caratteristiche Dinamiche

COOLMOS N°3

COOLMOS N°4



4.3 Confronto dei dati

Dalle misure eseguite, è apparso evidente che i dispositivi su GaN non hanno ancora le prestazioni di quelli su silicio. La tecnologia su Si ha, ormai, raggiunto l'apice della sua maturità, e perciò tali dispositivi risulteranno più stabili e performanti rispetto a quelli su GaN. Tuttavia, se si considerano due fattori:

- la tecnologia su GaN è ancora in fase di sviluppo;
- i parametri che rendono, già adesso, gli HEMT su GaN effettivamente migliori dei POWER MOS (es. velocità di risposta), non sono apprezzabili dalle misute eseguite,

allora si può affermare con certezza che comunque i dispositivi su GaN hanno prestazioni di tutto rispetto e, soprattutto, promettono bene per il prossimo futuro.

Da notare è il fatto che i dispositivi testati in questo lavoro, non possono essere numericamente confrontati, in quanto essendo dispositivi commerciali quelli su Si, non si è a conoscenza della loro geometria, e quindi è impossibile normalizzare i parametri estratti.

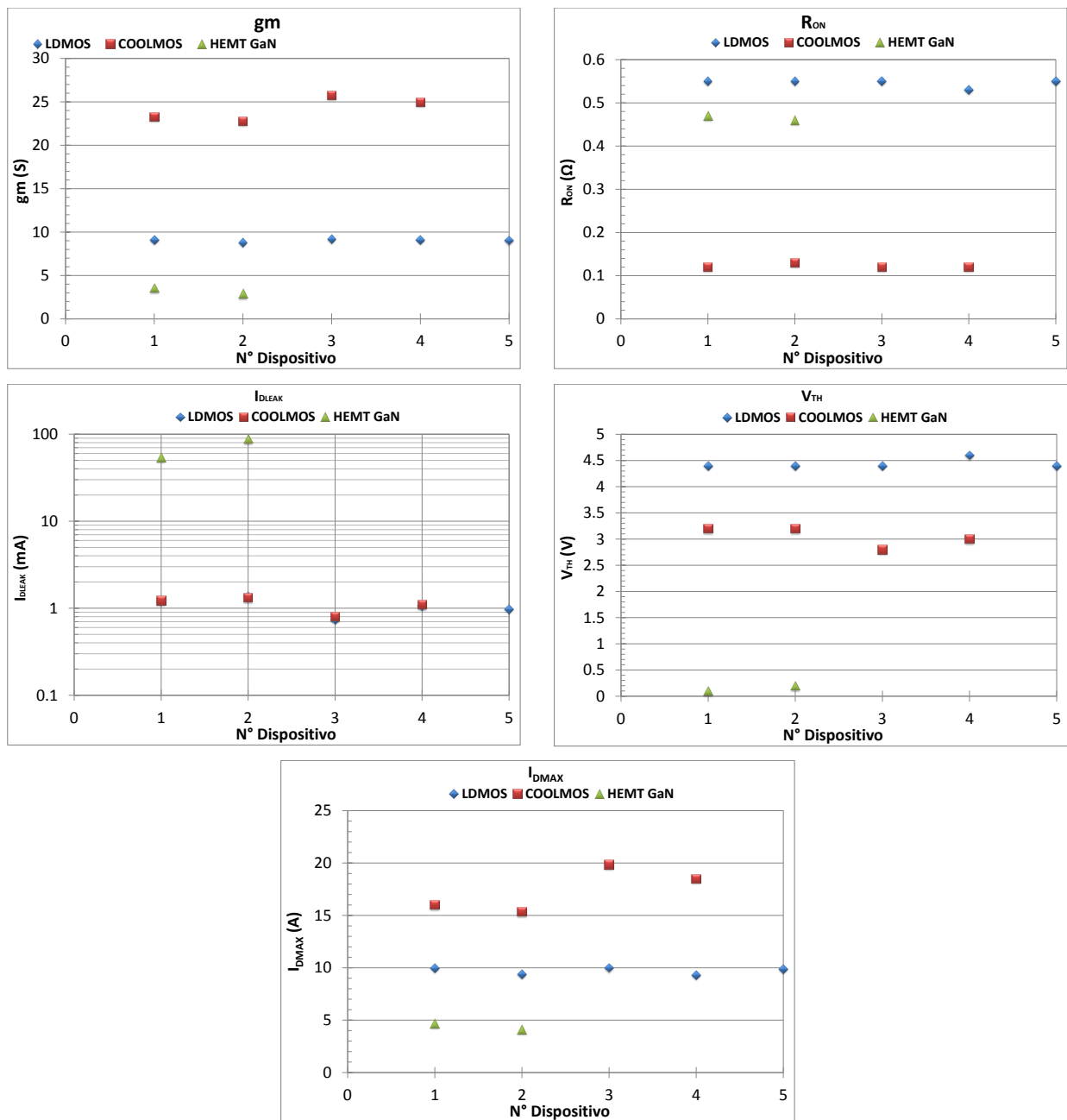
Confronto dei dati DC

Una volta graficati i dati DC, si possono estrarre tutti i parametri di interesse, come illustrato nel capitolo 3. La seguente tabella mostra tali parametri:

Tecnologia	N°	$g_{m_{MAX}}$ (S)	R_{ON} (Ω)	$I_{D_{LEAK}}$ (mA)	$I_{D_{MAX}}$ (A)	V_{TH} (V)	$I_{D_{ref}}$ (mA)
LDMOS	1	9.06	0.55	1.22	9.99	4.4	
	2	8.76	0.55	1.38	9.38	4.4	
	3	9.18	0.55	0.74	10	4.4	2
	4	9.1	0.53	1.06	9.3	4.6	
	5	9.04	0.55	0.98	9.88	4.4	
		9.028	0.546	1.076	9.71	4.44	
GaN HEMT	8	3.55	0.47	54	4.68	0.1	
	9	2.88	0.46	88	4.08	0.2	100
		3.215	0.465	71	4.38	0.15	
COOLMOS	1	23.26	0.12	1.22	16.01	3.2	
	2	22.78	0.13	1.32	15.34	3.2	
	3	25.77	0.12	0.8	19.84	2.8	2
	4	24.95	0.12	1.1	18.51	3	
			24.19	0.123	1.11	17.43	3.05

A pagina seguente, è presentato un confronto diretto dei parametri di tutti i singoli dispositivi.

Confronto DC dei singoli dispositivi



Dai grafici riassuntivi si può osservare che:

- La transconduttanza g_m è costante sulle tipologie di dispositivi analizzati, quindi si possono eseguire misure ripetibili su tutta la tecnologia. Inoltre, i dispositivi LDMOS hanno un valore di g_m maggiore degli HEMT GaN, ma comunque non possono competere con i COOLMOS, in quanto questi ultimi hanno una transconduttanza maggiore del doppio.
- Anche per quanto riguarda la R_{ON} si può notare che essa non varia di tanto all'interno della stessa tecnologia. Al contrario del caso precedente, qui, sono gli HEMT GaN ad avere una R_{ON} migliore rispetto agli LDMOS, ma ancora una volta non c'è competizione rispetto ai COOLMOS.

- Un discorso a parte va fatto per la $I_{D_{LEAK}}$: il grafico è presentato in scala logaritmica, data la abissale differenza tra i dispositivi LDMOS e COOLMOS, e gli HEMT GaN. I primi hanno una corrente di perdita praticamente dello stesso valore (i punti sono sovrapposti nel grafico) che si aggira attorno al valore di 1 mA , mentre i secondi arrivano ben 50 e 80 mA . Tale fenomeno, tuttavia, è in parte da attribuire al fatto che gli HEMT, a $V_{GS} = 0\text{ V}$ (tensione di gate con la quale parte la caratteristica I_D-V_G) si trovano con il canale non ancora chiuso, ma già formato anche se debolmente.
- È presentato anche un confronto tra le massime correnti I_D che riescono a fluire attraverso i dispositivi. È chiaro che le condizioni di lavoro sono diverse per ogni tecnologia, ma anche qui si nota una certa omogeneità dei dati per ogni tipologia di dispositivo.
- Dal grafico delle tensioni di soglia si nota chiaramente che l'effetto della polarizzazione spontanea e di quella piezoelettrica, negli HEMT GaN, è quello di abbassare la tensione di soglia fino ad un valore quasi nullo. Essi sono considerati, per questo, dispositivi *normally-on*.
Per l'estrazione di V_{TH} si è presa in considerazione una corrente I_{Dref} pari a circa il doppio delle correnti di perdita $I_{D_{LEAK}}$ dei dispositivi.

Confronto dati Double Pulse

Dai grafici ottenuti tramite le misure double pulse si può notare che i dispositivi commerciali, sono molto più stabili rispetto agli HEMT.

Questo dato è principalmente da attribuirsi al fatto che i dispositivi su silicio, hanno raggiunto il loro massimo sviluppo, e quindi, tutti i problemi relativi al comportamento dinamico sono già stati risolti.

Essendo gli HEMT su GaN, ancora in fase di sviluppo, essi presentano ancora tutti i loro difetti dovuti agli intrappolamenti di carica.

Osservando i grafici double pulse, infatti, si nota che sia i dispositivi LDMOS che i COOLMOS, non presentano fenomeni di *current collapse*, di variazione di R_{ON} o di *shift di V_{TH}* ; tuttavia, si osserva qualche irregolarità in queste curve, ma esse sono da attribuirsi alla scarsa risoluzione dello strumento con correnti "piccole".

I dispositivi su GaN, d'altra parte, presentano tutti questi fenomeni:

- Osservando l'*OUT N°1* double pulse (paragrafo 4.2) di entrambi i dispositivi, si nota che il current collapse va a modificare fortemente la I_D , di un valore di ben 4.4 A nel primo caso, e di 3 A nel secondo.

Da notare, anche, che le baseline che risentono in modo più marcato del current collapse rispetto alla $(0\text{ V}, 0\text{ V})$ sono quelle a $V_{G_{bl}}$ positiva, ovvero i casi:

$$(V_{G_{bl}}, V_{D_{bl}}) = (1\text{ V}, 0\text{ V})$$

$$(V_{G_{bl}}, V_{D_{bl}}) = (2\text{ V}, 0\text{ V}).$$

- Osservando l'*OUT N°2* si può notare un altro fenomeno interessante, che è nettamente più marcato nel grafico del GaN9: fatta eccezione, infatti, per il caso di GaN8 a $V_{GS} = 1.5\text{ V}$, in tutti gli altri casi è osservabile che l'effetto del current collapse è tanto maggiore, tanto quanto è maggiore la V_{GS} .

Infatti, se nel grafico di Figura 4.1, a $V_{DS} = 5\text{ V}$, si confrontano gli effetti del current collapse, si nota che:

- per $V_{GS} = 0.5\text{ V}$, il collasso di corrente è di $0,2\text{ A}$, ovvero il 25% della I_D massima;
- per $V_{GS} = 1\text{ V}$, il collasso di corrente è di $0,9\text{ A}$, ovvero il 28% della I_D massima;

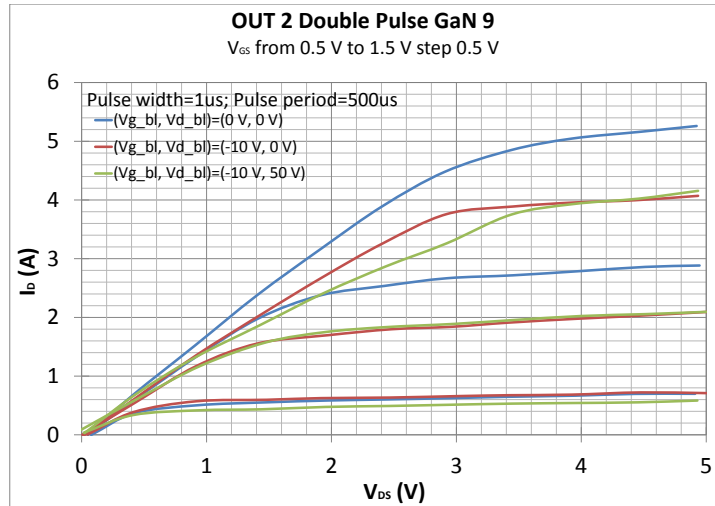


Figura 4.1

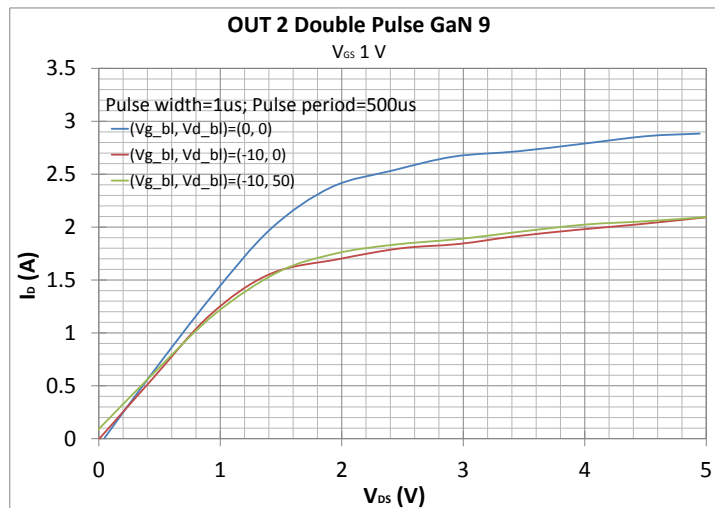


Figura 4.2: Variazione di R_{ON} del dispositivo GaN 9

- per $V_{GS} = 1.5 V$, il collasso di corrente è di $1,2 A$, ovvero il 23% della I_D massima;

Si può dire, quindi, che l'effetto del current collapse dipende da quanto il canale è aperto: più il canale è aperto e più l'effetto del current collapse si fa sentire. In percentuale rispetto alla massima corrente che fluisce attraverso il dispositivo, il collasso di corrente rimane comunque costante.

Tuttavia, il current collapse è un fenomeno che incide di più nel funzionamento in regione di saturazione. Nelle applicazioni power il dispositivo funziona nella regione di triodo, e quindi gli effetti del collasso sono molto inferiori. Più importante nelle applicazioni power è invece

- la variazione di R_{ON} . Osservando il grafico di Figura 4.2, che riporta la caratteristica I_D - V_D a $V_{GS} = 1V$ del dispositivo GaN9, si può notare che c'è una variazione della R_{ON} del dispositivo. Infatti i valori estratti per ogni baseline sono:

- $(V_{G_{bl}}, V_{D_{bl}}) = (0 V, 0 V)$, $R_{ON} = 0,69 \Omega$;

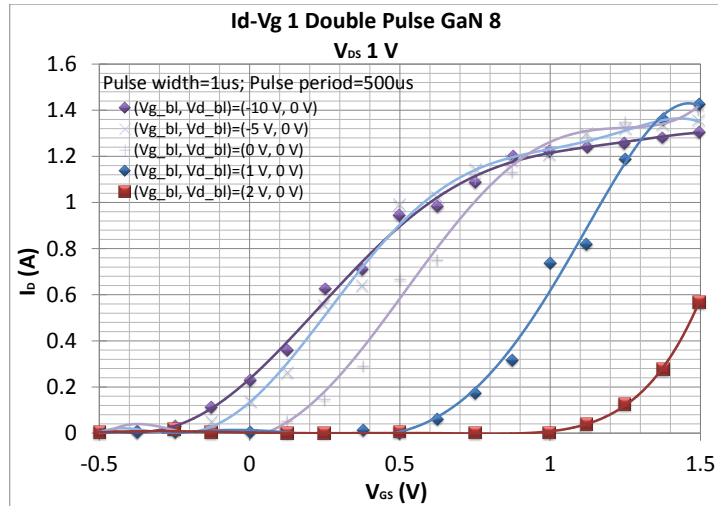


Figura 4.3: I_D - V_G N°1

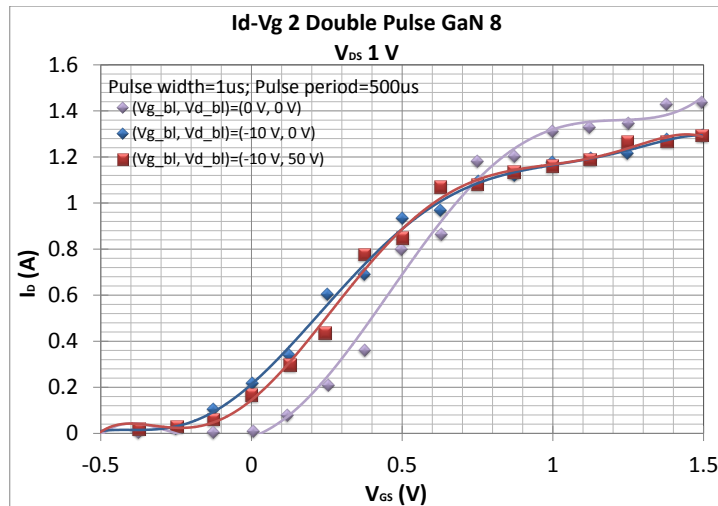


Figura 4.4: I_D - V_G N°2

- $(V_{G_{bl}}, V_{D_{bl}}) = (-10 \text{ V}, 0 \text{ V})$, $R_{ON} = 0,78 \Omega$;
- $(V_{G_{bl}}, V_{D_{bl}}) = (-10 \text{ V}, 50 \text{ V})$, $R_{ON} = 0,81 \Omega$.

- Esaminando l' I_D - V_G N°1, in Figura 4.3 è immediato notare che si verifica uno shift di V_{TH} sia a destra che a sinistra di quella nominale. Lo shift verso destra è dovuto a baseline con V_G positive, mentre quello a sinistra da baseline con V_G negative. Misurando, inoltre, il valore dello shift, si registra che le baseline con V_G positive, influiscono molto di più sul valore dello shift rispetto a quelle con V_G negative. Si ha uno shift, nei vari casi:

- $(V_{G_{bl}}, V_{D_{bl}}) = (-10 \text{ V}, 0 \text{ V})$, di 0,15 V circa verso sinistra;
- $(V_{G_{bl}}, V_{D_{bl}}) = (-5 \text{ V}, 0 \text{ V})$, di 0,03 V circa verso sinistra;
- $(V_{G_{bl}}, V_{D_{bl}}) = (1 \text{ V}, 0 \text{ V})$, di 0,65 V circa verso destra;
- $(V_{G_{bl}}, V_{D_{bl}}) = (2 \text{ V}, 0 \text{ V})$, di 1,23 V circa verso destra.

- Considerando i grafici I_D - V_G N°2 (Figura 4.4) e confrontandoli con quelli I_D - V_G N°1 (Figura 4.3) si può vedere che con le medesime baseline considerate in entrambe le misure,

ovvero $(V_{G_{bl}}, V_{D_{bl}}) = (-10 V, 0 V)$ e $(V_{G_{bl}}, V_{D_{bl}}) = (0 V, 0 V)$, le corrispondenti curve sui due grafici compiono percorsi diversi. Tale fenomeno può essere spiegato ancora con la presenza di cariche intrappolate e dimostra il fatto che in un certo senso il dispositivo ha “memoria” dei regimi di funzionamento a cui è stato sottoposto in precedenza.

In conclusione, l’osservazione più interessante che si può trarre da questo elaborato è che la tecnologia su GaN, seppure con tutte le caratteristiche teoriche abbastanza promettenti, non è matura a tal punto da sostituire quella su Si. Tuttavia, data l’elevata omogeneità delle misure tra i due dispositivi su GaN, si può affermare che i processi che vengono usati nella sua produzione sono ripetibili ed affidabili.

Bibliografia

- [1] Annemarie C.T. Aarts and Willy J. Kloosterman (2006), Compact Modelling of High-Voltages LDMOS Devices Including Quasi-Saturation, IEEE.
- [2] L. Lorenz, G. Deboy, A. Knapp and M. Marz (1999), COOLMOS - a new milestone in high voltage Power MOS, IEEE.
- [3] L. Lorenz, I. Zverev, A. Mittal, J. Hancock (2000), CoolMOS - a new approach towards system miniaturization and energy saving, IEEE.
- [4] Bobby J. Daniel, Chetan D. Parikh and Mahesh B. Patil (2002), Modeling of the CoolMOS Transistor - Part I: Device Physics, IEEE.
- [5] Holger Kapels, Superjunction MOS devices - From device development towards system optimization, IEEE.
- [6] Ned Mohan, Tore M. Undeland, William P. Robbins (2005), Elettronica di potenza convertitori e applicazioni, HOEPLI.
- [7] Muhammad H. Rashid (2001), Power Electronics Handbook, ACADEMIC PRESS.
- [8] Richard C. Jaeger, Travis N. Blalock (2009), Microelettronica (Terza Edizione), McGraw-Hill.
- [9] Federico Crivellaro (2011), Affidabilità e studio degli effetti parassiti su GaN HEMT con barriera e buffer ottimizzati, Università degli studi di Padova.
- [10] Giuseppe Greco (2012), AlGa_N/Ga_N heterostructures for enhancement mode transistors, Università degli Studi di Catania.
- [11] OLIVER TRIEBL, Reliability Issues in High-Voltage Semiconductor Devices, <http://www.iue.tuwien.ac.at/phd/triebl/main.html>