

UNIVERSITÀ DEGLI STUDI DI PADOVA

FACOLTÀ DI INGEGNERIA

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE



**Caratterizzazione ed affidabilità
di transistor ad alta mobilità
realizzati su GaN (Ga-Polar e N-Polar)**

Relatore: Prof. Meneghesso Gaudenzio

Correlatore: Dott. Ronchi Nicolò

Laureando: Malandrino Alberto

Anno Accademico 2010/2011

*Alla mia famiglia
e ai miei amici*

Indice

Sommario	1
1 Nitruro di Gallio	9
1.1 Struttura cristallina	9
1.2 Diagramma a bande	12
1.3 Proprietà elettroniche	14
1.4 Substrati	19
1.5 Tecniche di crescita epitassiale	22
2 Dispositivi GaN MESFET e GaN HEMT	27
2.1 MESFET	27
2.1.1 Struttura dei MESFET	28
2.1.2 Prestazioni dei MESFET	31
2.2 HEMT	32
2.2.1 Eterostruttura degli HEMT	34
2.2.2 Eterostruttura AlGa _N /Ga _N	37
2.2.3 Prestazioni GaN HEMT	44
2.3 Contatti	45
2.4 Fenomeni di intrappolamento di carica	47

2.5	Fenomeni di degrado	55
2.5.1	Hot electrons	56
2.5.2	Effetto piezoelettrico inverso	61
3	Ga-Polar e N-Polar HEMT	65
3.1	Ga-Polar HEMT	67
3.1.1	Prestazioni dei Ga-Polar HEMT	73
3.2	N-Polar HEMT	74
3.2.1	Prestazioni degli N-Polar HEMT	82
4	Descrizione dei wafer e dei sistemi di misura	85
4.1	Descrizione del wafer N-Polar HEMT	85
4.2	Descrizione del wafer MESFET	90
4.3	Strumentazione per la caratterizzazione DC	93
4.4	Strumentazione per le misure dinamiche	95
4.5	Strumentazione per le misure C-V	98
4.6	Strumentazione per le misure di elettroluminescenza	100
4.7	Strumentazione per le misure degli spettri di elettroluminescenza .	102
5	N-Polar HEMT: misure di caratterizzazione ed affidabilità	105
5.1	Caratterizzazione DC	106
5.2	Misure dinamiche	123
5.3	Affidabilità: step stress in tensione con misure di elettroluminescenza	128
5.4	Conclusioni	165
6	MESFET: misure di caratterizzazione ed affidabilità	167
6.1	Caratterizzazione DC	169

6.2	Misure dinamiche	190
6.3	Misure C-V	195
6.4	Misure di elettroluminescenza: spettri di emissione	198
6.5	Conclusioni	203
	Conclusioni	205
	Bibliografia	211

Sommario

Il presente lavoro dà conto dello studio condotto su due diverse tipologie di transistor realizzati su Nitruro di Gallio (**GaN**): i **N-Polar HEMT** ed i **MESFET**.

I transistor su GaN, ed in particolar modo gli HEMT, sono da preferirsi per le ottime caratteristiche del materiale e della struttura che li costituisce ed hanno dimostrato elevate densità di potenza ed elevate frequenze operative raggiungibili. Questo li colloca al di sopra delle altre tecnologie esistenti (Si e GaAs) per la realizzazione di applicazioni ad alta potenza ed alta frequenza.

La tecnologia **N-Polar**, poi, che si distingue da quella **Ga-Polar** per l'opposta orientazione di crescita dei cristalli di GaN, è estremamente promettente per applicazioni a frequenze ancora maggiori, che si ottengono con lo *scaling* delle dimensioni dei transistor.

I due wafer a oggetto delle misurazioni sono stati realizzati dall'UCSB (*University of California, Santa Barbara*), nell'ambito di un progetto in collaborazione con l'ONR (*The Office of Naval Research*) statunitense.

Per entrambi i wafer si sono effettuate misure preliminari di caratterizzazione statica e dinamica, in modo da ottenere informazioni generali sulle performance dei dispositivi, sull'uniformità di comportamento all'interno dei wafer e sul manifestarsi di fenomeni di intrappolamento di carica, che provocano una diminuzione delle prestazioni dei dispositivi stessi.

SOMMARIO

Per i transistor N-Polar, sono stati poi effettuati dei *reverse bias step-stress* in tensione, con misure di elettroluminescenza, per testare la loro risposta a determinati stress e per indagare i fenomeni di degrado derivanti.

I dispositivi MESFET, infine, sono stati sottoposti a misure di spettri di emissione, al fine di indagare il manifestarsi di fenomeni di radiazione collegati alla presenza nel canale di *hot electrons*, che possono condurre a meccanismi di degrado.

Introduzione

Le applicazioni ad alta frequenza ed alta potenza sono soggette ad un continuo sviluppo e trovano una diffusione sempre più crescente in diversi ambiti: nelle telecomunicazioni, nei sistemi di comunicazione e di accesso a reti senza fili a banda larga, nei sistemi di comunicazione UWB (Ultra Wide Band), nelle comunicazioni satellitari, nei campi della sicurezza e dei sistemi *electronic warfare* (es. radar), nell'imaging, nella radio astronomia, ecc.

La continua domanda di prestazioni in tali campi ha spinto tra l'altro la ricerca e lo sviluppo di nuovi materiali da impiegare nei dispositivi che compongono le suddette applicazioni, in grado di superare alcune limitazioni incontrate con il Silicio; il Silicio è infatti il materiale capostipite nella tecnologia dei circuiti integrati, che però non riesce a soddisfare i nuovi requisiti richiesti di elevata potenza e frequenza operative, di alta efficienza ed affidabilità, distabilità ad alte temperature.

Nel corso degli ultimi anni sono stati quindi studiati e sviluppati alcuni semiconduttori composti, quali GaAs, InP, SiGe, SiC, GaN; fra questi, il **Nitruro di Gallio (GaN)** si presenta come il materiale più promettente, grazie alle particolari proprietà elettroniche derivanti dalla sua struttura cristallina.

Il Nitruro di Gallio è un semiconduttore composto III-V, che gode di valori elevati di mobilità e soprattutto di velocità di saturazione ($2.5 \cdot 10^7$ cm/s) dei portatori,

che lo rendono adatto ad applicazioni ad alte frequenze. Inoltre ha un elevato energy gap, che gli consente di ottenere valori elevati di campo di breakdown (3.3 MV/cm), offrendo la possibilità di operare a tensioni maggiori e permettendo così un forte incremento della potenza gestibile dai dispositivi (o ugualmente la creazione di dispositivi più piccoli a parità di potenza). In aggiunta il Nitruro di Gallio ha bassa resistenza termica, che consente di gestire le elevate potenze in gioco, ed ha grande stabilità ad alte temperature, con migliori effetti di rumore. Tali caratteristiche fanno del Nitruro di Gallio il materiale principe nelle applicazioni di potenza a radiofrequenza e microonde (approssimativamente da 300 kHz ad oltre i 300 GHz), nel cui ambito rappresenta ai giorni nostri lo stato dell'arte della tecnologia.

I dispositivi realizzati per le alte frequenze ed alte potenze che possono sfruttare le caratteristiche vantaggiose del GaN rappresentano delle varianti dei transistor FET e sono principalmente costituiti da **MESFET** (**ME**tal **S**emiconductor **F**ield **E**ffect **T**ransistor) ed **HEMT** (**H**igh **E**lectron **M**obility **T**ransistor); in particolare quest'ultimi rappresentano la tecnologia più promettente ed in grado di assicurare prestazioni di gran lunga superiori.

Mentre i MESFET sono dispositivi il cui funzionamento è basato sulla realizzazione di una giunzione Schottky metallo-semiconduttore, con la possibilità di controllare un canale conduttivo formato su di un substrato omogeneo, gli HEMT sfruttano i vantaggi del Nitruro di Gallio nel realizzare eterostrutture. Infatti i transistor HEMT sono chiamati anche **HFET** (**H**eterostructure **F**ield **E**ffect **T**ransistor) e la loro eterostruttura porta alla formazione, in corrispondenza dell'eterogiunzione GaN/AlGa_N, di un gas elettronico 2DEG, caratterizzato da mobilità elettroniche e densità dei portatori (10^{13} cm^{-2}) elevate. La combinazione di

queste due caratteristiche porta ad una elevata densità di corrente e ad una bassa resistenza di canale, fattori molto importanti in applicazioni ad alta frequenza e alta potenza. Queste ottime proprietà del 2DEG sono conseguenza della forte natura polare del cristallo di GaN e degli stress meccanici che si generano nella deposizione di materiali con costanti reticolari diverse per formare l'eterostruttura, che portano ad una ulteriore polarizzazione di natura piezoelettrica.

Inoltre, il GaN consente di realizzare eterostrutture di due polarità diverse, **Ga-Polar** e **N-Polar**; mentre in un primo tempo si sono concentrate le attenzioni quasi esclusivamente sulla tecnologia Ga-Polar, che gode di migliori qualità elettriche e di stabilità dei materiali, con lo sviluppo delle tecniche di crescita epitassiale la realizzazione di transistor N-Polar ha aperto a nuove possibilità e soluzioni di progettazione; in particolare, procedendo con la riduzione delle dimensioni dei dispositivi e con l'aumento delle frequenze operative, gli N-Polar consentono di superare alcuni limiti che si incontrano con i transistor Ga-Polar, garantendo basse resistenze dei contatti ed un miglior confinamento elettronico nel canale 2DEG.

Ciò considerato, si è ritenuto di particolare interesse procedere allo studio del funzionamento dei dispositivi realizzati su GaN, con speciale attenzione ai livelli di affidabilità e con indagine rivolta anche ai meccanismi di degrado cui possono incorrere tali dispositivi, così da individuare soluzioni che consentano alla tecnologia di raggiungere robustezza e prestazioni sempre migliori.

Il presente lavoro riporta quindi le analisi effettuate, tramite misure di caratterizzazione ed affidabilità, su due tipi di dispositivi: MESFET e N-Polar HEMT, entrambi forniti dall'UCSB (*University of California, Santa Barbara*), nell'ambito di un progetto in collaborazione con l'ONR (*The Office of Naval Research*)

statunitense.

Nel **capitolo 1** viene descritto il materiale oggetto del recente utilizzo nei dispositivi in questione: il Nitruro di Gallio; ne vengono riportate la struttura cristallina, il diagramma a bande derivante, le proprietà elettroniche e le caratteristiche vantaggiose che lo rendono adatto ad applicazioni ad alta frequenza e ad alta potenza; vengono presentate inoltre le tecniche principali utilizzate per la sua crescita epitassiale ed il tipo di substrato utilizzato.

Nel **capitolo 2** sono trattati due tipi di dispositivi realizzati su GaN, i MESFET e gli HEMT; ne sono descritte le strutture e le caratteristiche principali; ne è spiegato il principio di funzionamento e sono fornite indicazioni sulle prestazioni raggiunte; vengono poi considerati i contatti utilizzati per questi dispositivi ed infine sono analizzati i fenomeni di intrappolamento di carica e di degrado che possono portare a un deterioramento delle prestazioni e delle strutture dei materiali.

Nel **capitolo 3** vengono analizzate le due possibili realizzazioni dei dispositivi HEMT: Ga-Polar, derivanti da cristalli di GaN cresciuti in maniera tale da ottenere superfici costituite da atomi di Gallio (Ga-face) e N-Polar, con superfici costituite da atomi di Azoto (N-face). Sono confrontate poi le differenti eterostrutture derivanti dalle due diverse polarità del Nitruro di Gallio, che comportano differenti possibilità di progettazione e diverse prestazioni raggiungibili.

Nel **capitolo 4** sono descritti i due wafer (uno contenente dispositivi N-Polar,

l'altro contenente dispositivi MESFET) oggetto delle misurazioni, nonché le strumentazioni e le modalità di misura utilizzate per le diverse analisi.

Nel **capitolo 5** sono riportati ed analizzati tutti i risultati delle misurazioni di caratterizzazione (statica e dinamica) e di affidabilità (tramite stress in tensione con misure di elettroluminescenza) ottenuti per i dispositivi N-Polar HEMT.

Nel **capitolo 6**, infine, sono riportati ed analizzati i risultati delle misurazioni effettuate sui dispositivi MESFET (caratterizzazione statica e dinamica, misure di spettri di emissione).

Capitolo 1

Nitruro di Gallio

1.1 Struttura cristallina

Il Nitruro di Gallio è un semiconduttore composto ed è formato dall'unione di un atomo di Gallio ($Z=31$, gruppo III) e uno di Azoto ($Z=7$, gruppo V).¹ I semiconduttori composti, rispetto a quelli tradizionali come il Silicio ed il Germanio, sono intrinsecamente più predisposti alla creazione di coppie elettrone/lacuna, data la presenza di due elementi diversi con proprietà elettriche diverse, e generalmente sono dotati di mobilità elettroniche più elevate e masse efficaci più ridotte. Il Nitruro di Gallio, in particolare, è un semiconduttore ad alto gap energetico che si presenta, a temperatura ambiente, in due strutture reticolari diverse nella fase solida cristallina: **Wurtzite** e **Zincoblenda**.

La Zincoblenda è rara e non utilizzata in quanto è un composto metastabile; pertanto il suo punto di equilibrio non corrisponde ad un minimo di energia e col tempo tende ad assumere la forma di Wurtzite.

La Wurtzite è invece stabile e quindi è proprio la struttura utilizzata per la costruzione di dispositivi optoelettronici e di potenza.

¹Il numero atomico (Z) di un elemento indica il numero di protoni all'interno del nucleo atomico; in un atomo corrisponde al numero di elettroni.

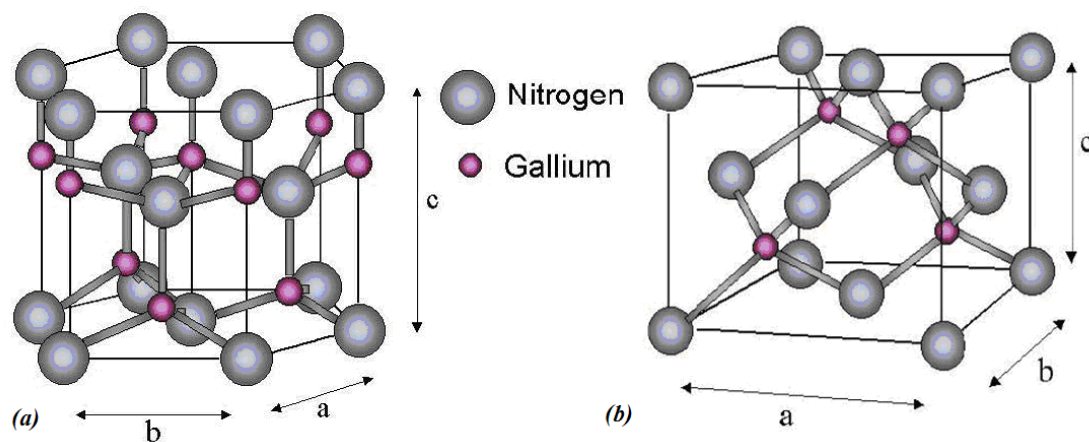


Figura 1.1: Struttura del GaN nella forma (a) Wurtzite e (b) Zincoblenda.

Considerando la cella elementare della struttura a Wurtzite (Figura 1.1 (a)), si può vedere come essa sia a simmetria esagonale, al cui interno si distinguono piani formati da uno stesso elemento. La struttura generale è data, infatti, dalla compenetrazione di due reticoli esagonali di due elementi distinti. Si può osservare poi nella Figura 1.1 (a) come ogni atomo di Azoto sia legato a quattro atomi di Gallio disposti secondo i vertici di un tetraedro. Per descrivere il solido reticolare del GaN si utilizzano 3 costanti a , b , c e 3 angoli, α , β , γ , chiamati coefficienti reticolari, che definiscono distanza e posizione reciproca delle celle elementari. Essi nel caso della Wurtzite sono: $a = b \neq c$ e $\alpha = \beta = 90^\circ$ e $\gamma = 120^\circ$.

La cella nella forma Zincoblenda (Figura 1.1 (b)) invece ha una struttura cubica a facce centrate; considerando quella a facce centrate degli atomi di azoto, a ciascuno di essi sono legati quattro atomi di Gallio, disposti anche in questo caso a tetraedro. La struttura reticolare, però, può ora essere pensata come compenetrazione di due reticoli cubici. I coefficienti reticolari risultano essere: $a = b = c$ e $\alpha = \beta = \gamma = 90^\circ$.

Le proprietà elettroniche dei materiali sono fortemente legate ai valori delle

costanti reticolari. Ad esempio questi ultimi aumentano all'aumentare della temperatura; il reticolo in questo caso si espande e ciò comporta una diminuzione dell'*energy gap*.

I legami atomici in queste strutture sono di tipo covalente con energie elevate (2.3 eV). Come conseguenza, il movimento di dislocazione e la formazione di difetti all'interno del reticolo sono ridotti; questi, peraltro, sono la principale causa di degradazione nei semiconduttori del gruppo III-V se sottoposti a correnti elevate ed è quindi importante riuscire a limitarli. Il Nitruro di Gallio risulta avere quindi una grande stabilità, che lo promuove ad applicazioni di potenza.

1.2 Diagramma a bande

Nell'analisi dei meccanismi di conduzione che coinvolgono i portatori (elettroni e lacune) in un semiconduttore, è utile fare riferimento al modello a bande energetiche. In particolare esistono due tipi diversi di diagrammi a bande: ad *energy gap diretto* e ad *energy gap indiretto*.

La differenza consiste nel fatto che nei primi si ha il minimo della banda di conduzione in corrispondenza, per vettore d'onda k , al massimo della banda di valenza, consentendo la ricombinazione radiativa dei portatori; nei secondi il minimo ed il massimo non si affacciano ad uno stesso valore di quantità di moto, e pertanto la ricombinazione deve coinvolgere una vibrazione del reticolo, descritta da una quasi particella chiamata fonone.

Il Nitrato di Gallio è un semiconduttore ad *energy gap diretto* e dunque le transizioni dei portatori tra le bande comportano solamente uno scambio di energia e non di quantità di moto. Tuttavia, a causa degli elevati stress dovuti al campo elettrico del reticolo, esistono altre bande, non allineate, verso cui i portatori possono dirigersi, comportando delle variazioni alle proprietà chimiche e fisiche del materiale.

Il modello a bande riflette le proprietà della struttura cristallina corrispondente: questo legame si può osservare nella Figura 1.2, dove sono confrontati i diagrammi a bande del GaN nella prima zona di Brillouin rispettivamente della forma Wurtzite (a) e della forma Zincoblenda (b). Le diverse strutture ed il diverso gap tra le bande rispecchiano la differenza delle distanze reticolari, maggiori nel secondo caso.

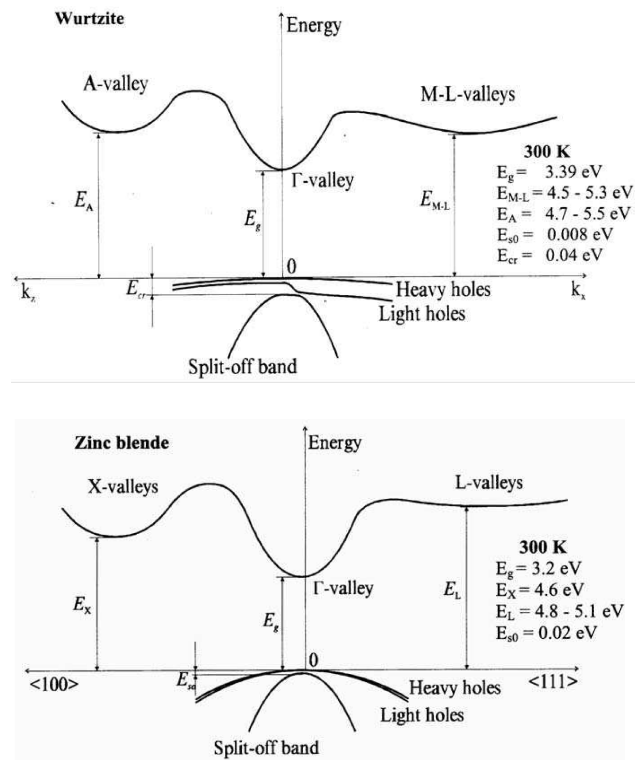


Figura 1.2: Diagrammi a bande di wurtzite e zincoblenda nella prima zona di Brillouin.

La caratteristica principale del Nitruro di Gallio è la degenerazione della banda di valenza (in particolare nella struttura a Wurtzite) in tre livelli (*Heavy Holes*, *Light Holes* e *Split-off*) a causa del forte campo elettrico indotto dalla struttura cristallina. Per questo il GaN può essere considerato un materiale caratterizzato da una deformazione (*strain*) elettrica intrinseca.

1.3 Proprietà elettroniche

I vantaggi maggiori nell'utilizzo del GaN come materiale semiconduttore sono dati in termini di frequenza e potenza operative: l'elevata mobilità dei portatori e l'elevato valore della tensione di *breakdown* consentono di operare a tensioni e frequenze maggiori. Il grande *bandgap* che caratterizza il GaN (3.49 eV), infatti, permette di raggiungere campi elettrici molto intensi prima di una eventuale ionizzazione, aumentando così la soglia del *breakdown*, ed elevate velocità per i portatori. Il GaN e altri semiconduttori ad elevato *gap*, come il SiC, hanno subito spinto numerose ricerche per approfondire le conoscenze delle loro proprietà. Quello che porta il GaN a prevalere potenzialmente sul SiC è la possibilità di creare eterostrutture (il SiC può solo creare omostrutture con drogaggi diversi, come nei MESFET) [3]; le eterostrutture verranno trattate nel Capitolo 3.

Nella Tabella 1.1 si possono osservare e confrontare alcune proprietà del GaN e di altri semiconduttori. I valori di *bandgap* e di campo di *break down* sono maggiori rispetto ai semiconduttori consueti. La mobilità dei portatori è invece confrontabile se non inferiore a quella degli altri; tuttavia questo viene compensato da una maggiore velocità di saturazione dei portatori e, come si vedrà in seguito nelle eterostrutture, da una concentrazione elevata dei portatori.

L'elevato campo di *breakdown* si riflette sulla possibilità di usare tensioni più alte, permettendo un forte incremento della potenza gestibile dal dispositivo, o egualmente la creazione di dispositivi più piccoli a parità di potenza. Questo ultimo aspetto è un ulteriore vantaggio, in quanto dispositivi più piccoli comportano la riduzione nelle dimensioni, nei costi, e l'aumento delle impedenze equivalenti. L'aumento delle impedenze, nei sistemi ad alta frequenza, è molto importante in

Proprietà (300°K)	Sigla	Si	GaAs	SiC	GaN
Energia di <i>Bandgap</i>	E_g [eV]	1.1	1.42	3.26	3.49
Costante dielettrica relativa	ϵ_r	11.8	12.8	10.0	9.0
Concentrazione di portatori intrinseci	n_i [cm^{-3}]	$1 \cdot 10^{10}$	$2 \cdot 10^{16}$	$2 \cdot 10^{16}$	$1.9 \cdot 10^{18}$
Velocità di saturazione	v_{sat} [$\times 10^7 cm/s$]	1	1.3	2	2.5
Mobilità elettronica	μ_n [$\frac{cm^2}{V \cdot s}$]	1500	8500	700	1200÷2000
Campo di <i>breakdown</i>	ϵ_1 [$\times 10^6 \frac{V}{cm}$]	0.3	0.4	3.0	3.3
Conducibilità termica	k [$\frac{W}{cm \cdot ^\circ K}$]	1.5	0.43	4.5	1.5
Johnson's Figure of Merit	JM	1	2.7	20	27.5

Tabella 1.1: Parametri fisici dei semiconduttori [1].

quanto consente un migliore e più facile adattamento in alta frequenza dei sistemi di comunicazione [1] [4]. Da un punto di vista termico, il GaN ha una bassa resistenza termica che permette di gestire agevolmente le elevate potenze in gioco. Inoltre l'alto gap permette di lavorare ad alte temperature, con migliori effetti sul rumore rispetto al GaAs (materiale concorrente per la creazione di dispositivi ad alta potenza e frequenza).

La Figura 1.3 consente di visualizzare graficamente come il GaN presenti proprietà vantaggiose sotto diversi aspetti se confrontato con i materiali semiconduttori finora utilizzati nel campo delle alte frequenze o alte potenze, quali il Silicio e l'Arseniuro di Gallio.

Continuando a considerare la Tabella 1.1, si può osservare l'alto valore assunto dal parametro JM, ossia il *Johnson's Figure of merit*. Questo valore permette di

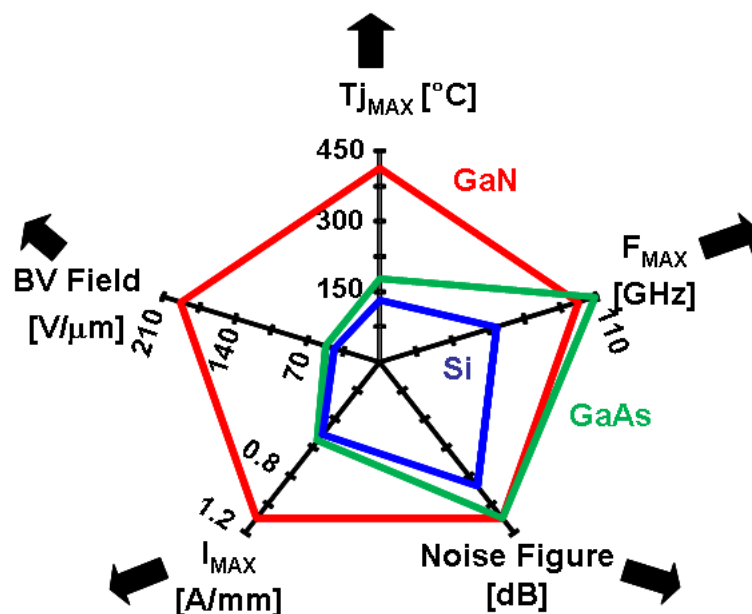


Figura 1.3: Confronto fra alcune proprietà di GaN, GaAs e Si.

comparare diversi materiali in base ai loro limiti sulle frequenze e sulle potenze operative. La JM, quindi, fornisce un indice di prestazione in potenza e frequenza basato solo sulle proprietà del materiale, potendo così confrontarne l'applicazione su dispositivi nel campo delle microonde.

Infine, un'ultima proprietà da tenere in considerazione, in quanto fondamentale per il funzionamento dei dispositivi ad alta mobilità dei portatori, è la polarizzazione spontanea del materiale.

Essa conferisce al materiale un comportamento a dipolo, dovuto alle forti differenze di elettronegatività tra i due elementi che lo costituiscono; si creano pertanto dei legami covalenti con più o meno forte accento polare e questo dà origine ad una distribuzione di carica non omogenea. Ne consegue che il solido semiconduttore è caratterizzato da un vettore di polarizzazione opportunamente orientato che, come si vedrà nel paragrafo 2.2.2, è uno dei contributi per la formazione del canale conduttivo. L'orientazione positiva viene solitamente considerata quella

che va dal catione (Ga) al più vicino anione (N) sull'asse c . La polarizzazione spontanea, poi, tende anche a distorcere un po' le proporzioni ideali del reticolo esagonale, comportando una variazione dei parametri a e c ($c/a = 1.633$). I valori di polarizzazione spontanea predetti, come si vede in Tabella 1.2, sono negativi e in modulo sempre più grandi dal GaN al AlN, con conseguente maggiore distorsione del reticolo e maggiore disuniformità nella distribuzione di carica (effetto dipolo maggiore) [5].

Wurtzite	AlN	GaN	InN
a_0 (Å)	3.112	3.189	3.54
c_0 (Å)	4.982	5.185	5.705
c_0/a_0	1.601	1.627	1.612
P_{sp} (C/m ²)	-0.081	-0.029	-0.032

Tabella 1.2: Parametri fisici dei semiconduttori [5].

L'ultima proprietà elettronica analizzata è la velocità di deriva degli elettroni nel GaN.

Nella Figura 1.4 è illustrato come il suo andamento inizialmente aumenti con il campo elettrico, raggiunge un massimo di $3 \cdot 10^7$ cm/s per poi calare. Il valore di campo elettrico al quale è raggiunto il massimo è diverso per la forma di Wurtzite e Zinoblenda. L'andamento descritto è dovuto al fatto che gli elettroni possono acquistare, per elevati valori di campo elettrico, energia sufficiente da passare alla valle superiore della banda di conduzione aumentando di conseguenza la loro massa efficace e risultando quindi più lenti. Infine nei due grafici di Figura 1.5 e Figura 1.6 è mostrata la dipendenza della mobilità e della velocità di deriva dalla temperatura per il GaN drogato con $N_d = 10^{18}$ cm⁻³.

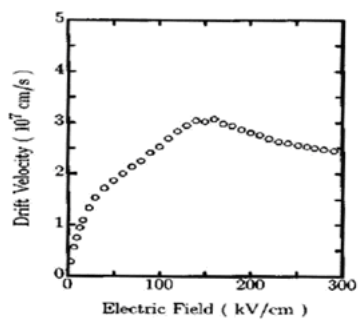


Figura 1.4: Velocità di deriva in funzione del campo elettrico [6].

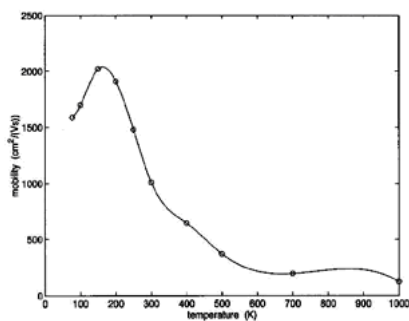


Figura 1.5: Mobilità in funzione della temperatura [7].

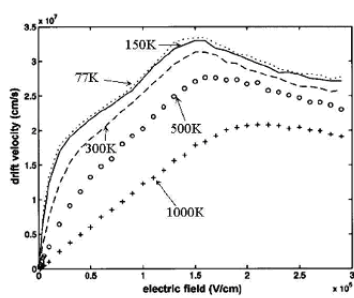


Figura 1.6: Velocità di deriva in funzione del campo elettrico per diverse temperature [7].

1.4 Substrati

La scelta del materiale da usare come substrato deve essere effettuata seguendo dei criteri che consentano di evitare, in fase di crescita (che avviene ad elevate temperature e pressioni), la formazione di dislocazioni. Queste ultime, infatti, costituiscono dei difetti nel reticolo che modificano in maniera rilevante le caratteristiche del dispositivo finale, ad esempio riducendone la mobilità dei portatori o aumentandone le correnti di perdita. Pertanto il substrato deve essere il più possibile simile se non coincidente con il GaN per costanti reticolari, forma esagonale della cella, e per parametri associati alle dilatazioni termiche, considerate le alte temperature alle quali avviene la deposizione.

Per questi motivi, considerata la difficoltà nel crescere un cristallo di solo GaN con caratteristiche adatte per la formazione di eterostrutture, i materiali più utilizzati come substrato sono lo **Zaffiro** e il **Carburo di Silicio**, nonostante sia però stato reintrodotta il Silicio che, malgrado le forti differenze reticolari, presenta grandi comodità costruttive.

Il Carburo di Silicio (SiC), utilizzato come materiale per il substrato, presenta dei vantaggi legati all'elevato grado di matching reticolare (3% di *mismatch*) e termico con il GaN. Si ottengono perciò poche dislocazioni e pochi difetti reticolari nel GaN fattovi crescere sopra. Inoltre il SiC è un buon conduttore sia termico che elettrico; in particolare l'elevata conducibilità termica lo rende preferibile per applicazioni di potenza, dove la dissipazione di calore è un aspetto fondamentale. Lo svantaggio principale del Carburo di Silicio è l'alto costo di produzione: esso infatti soffre di un processo costruttivo complesso per quanto riguarda la realizzazione di strati sufficientemente puri e privi di difetti; inoltre non si è ancora

riusciti a costruire wafer sufficientemente grandi (50 mm).

Lo Zaffiro (Al_2O_3) invece presenta un costo di produzione ridotto, anche per l'alta disponibilità in natura, e permette la formazione di wafer più grandi. Inoltre ha una buona stabilità alle temperature ed alle pressioni richieste, ma bassa conduttività termica. Nonostante la struttura cristallina a simmetria esagonale, il *mismatch* reticolare con il GaN è notevole (15%) e porta alla formazione di diverse dislocazioni e vacanze nella struttura cresciuta. Data la minor conducibilità, pure il *mismatch* termico è alto.

Nella Tabella 1.3 sono messe a confronto le caratteristiche principali dei due substrati appena descritti.

Parametri	Zaffiro (Al_2O_3)	Carburo di Silicio (6H – SiC)
Simmetria	esagonale	esagonale
Costante reticolare a	4.758 Å	3.08 Å
Costante reticolare b	12.99 Å	15.12 Å
Densità	3.98 g/mm ³	3.21 g/mm ³
Punto di fusione	2050 °C	2850 °C
Calore specifico a 20°C	0.16 cal/g	0.16 cal/g
Capacità termica	16.32 cal/mol K	6.4 cal/mol K
Conduttività termica	0.412 W/cm K	4.9 W/cm K
Coeff. di espansione termica a	$7.5 \times 10^{-6} K^{-1}$	$4.68 \times 10^{-6} K^{-1}$
Coeff. di espansione termica c	$8.5 \times 10^{-6} K^{-1}$	$4.2 \times 10^{-6} K^{-1}$
Densità di difetti all'interfaccia	$10^8-10^{10} cm^{-2}$	$10^8-10^{10} cm^{-2}$

Tabella 1.3: Caratteristiche di Zaffiro e Carburo di Silicio [8].

Per limitare le problematiche riguardanti al *matching*, viene utilizzata la deposizione di uno o più opportuni sottili strati *buffer* (tipicamente in AlN o AlGaIn)

tra substrato e GaN, detto *nucleation layer*, per rendere più graduale la variazione delle costanti reticolari.

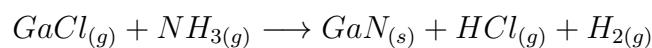
1.5 Tecniche di crescita epitassiale

La crescita epitassiale è la deposizione di sottili strati di materiale cristallino su un substrato massivo, anch'esso cristallino, che ne indirizza la crescita e ne determina le proprietà strutturali.

Le tecniche che nel corso degli anni sono state utilizzate e progressivamente migliorate per la crescita del GaN, sono la *Metal Organic Chemical Vapor Deposition* (**MOCVD**) e la *Molecular Beam Epitaxy* (**MBE**).

Esse sono risultate le più idonee per la crescita di strati di materiali con costanti reticolari diverse, consentendo di ottenere buone caratteristiche interfacciali e bassa concentrazione di difetti.

Tuttavia una delle prime tecniche utilizzate per la crescita del Nitruro di Gallio fu l'*Hydrogen Vapor Phase Epitaxy* (**HVPE**), introdotta negli anni '70. Gli atomi da depositare, che devono trovarsi in fase gassosa come il nome della tecnica lascia intendere, provengono da materiali molto comuni: per ottenere il Gallio si sfrutta il GaCl, prodotto dalla reazione tra Ga metallico e Acido Cloridico (HCl) alla temperatura di circa 850 °C. Successivamente il GaCl viene portato in prossimità della superficie del substrato dove reagisce con l'Ammoniaca (NH_3) a $900 \div 1100$ °C formando il GaN. La reazione è:



Questo metodo è stato abbandonato già negli anni '80 perchè, pur presentando una velocità di crescita molto elevata, circa $30 \mu m/h$ (due ordini di grandezza superiore agli altri processi), gli strati ottenuti hanno una bassa qualità reticolare. Oggi viene utilizzata esclusivamente per produrre substrati di GaN, il quale viene fatto crescere su substrato di Zaffiro, successivamente rimosso. Il Nitruro di

Gallio così prodotto è utilizzato per la crescita omoepitassiale, sfruttando il fatto che crescendo grandi spessori gli strati superiori presenteranno meno difetti e dislocazioni [9].

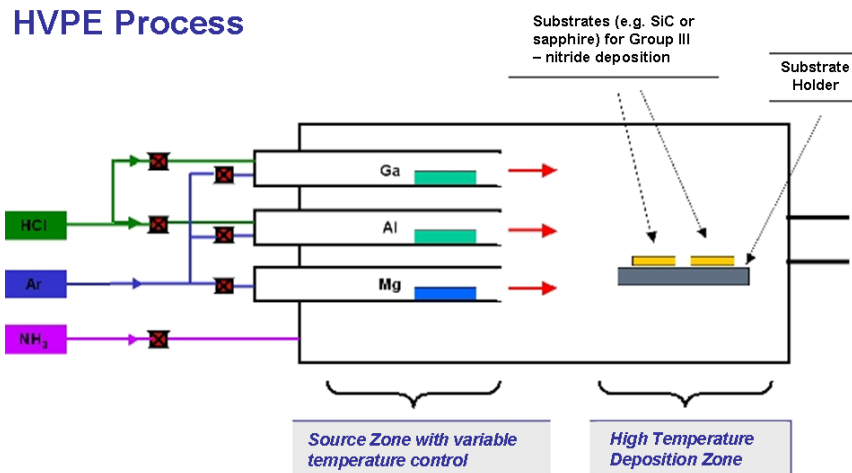


Figura 1.7: Hybrid Vapour Phase Epitaxy.

La **MOCVD** fa parte delle tecniche di deposizione da fase vapore, infatti è chiamata anche **MOVPE** (*Metal Organic Vapor Phase Epitaxy*).

Essa è stata introdotta nel 1960 ed si basa sulla reazione in fase di vapore di alcali del III gruppo con idruri del V gruppo in una camera di crescita portata a temperature elevate e a pressione atmosferica, nella quale si trova il substrato. Su di esso si depositano i prodotti della reazione, facendo crescere il film in maniera costante e rendendo possibile la riproduzione del reticolo sottostante.

I precursori utilizzati sono composti metallorganici dei metalli che si intendono crescere: il Trimetilgallio (TMG, formula chimica $Ga(CH_3)_3$) come fonte di Gallio, il Trimetilalluminio (TMA, $Al(CH_3)_3$) come fonte di Alluminio e l'Ammoniaca (NH_3) per l'Azoto; questi devono essere il più possibile puri per garantire il minor numero di impurità nel solido creato. Essi reagiscono con un flusso secondario

di Azoto (N_2) e Idrogeno (H_3), che arriva perpendicolare al substrato, portando così i gas sorgenti a contatto in modo uniforme con il substrato stesso. Esso a sua volta si trova sopra di un supporto di grafite rotante (*suscettore*), con lo scopo di favorire l'uniformità delle concentrazioni degli elementi nel film cresciuto.

Le temperature tipiche si attestano attorno ai 1000 °C per il GaN (500 °C per i *nucleation layer*) e le velocità di crescita si assestano attorno ai 3 $\mu m/h$. Da un lato dunque con questa tecnica si ha la possibilità di ottenere una crescita relativamente rapida, dall'altro si formano dislocazioni e difetti in quantità non trascurabile a causa delle elevate temperature richieste per rompere il legame N-H. Inoltre per ottenere buone caratteristiche del film finale, il rapporto tra le concentrazioni di atomi del gruppo III e V deve essere maggiore di 1000 per il GaN e l'AlGaN (quest'ultimo però presenta una crescita molto più lenta).

I primi film di GaN ottenuti con MOCVD presentavano un elevato drogaggio n non intenzionale e una bassa mobilità; questo era dovuto alle alte velocità dei flussi gassosi che non permettevano la crescita uniforme del cristallo. I problemi furono risolti da alcune modifiche introdotte al processo da Nakamura nel 1990, il quale ideò il *Two Flow MOCVD* (**TF-MOCVD**), nel quale si separarono i due flussi gassosi, quello contenente gli elementi precursori, e l'altro, contenente Azoto e Idrogeno, perpendicolare al substrato (Figura 1.8); si arrivarono così ad ottenere valori della mobilità di circa 200 cm^2/Vs e della concentrazione dei portatori liberi pari a $n = 10^{18} cm^{-3}$.

L'epitassia da fasci molecolari (**MBE**), differentemente dalla tecnica MOCVD, può essere realizzata a temperature molto inferiori (500 ÷ 600 °C), riducendo la generazione di difetti indesiderati (la velocità di crescita scende però a 0.5 ÷ 2 $\mu m/h$) e viene effettuata in una camera di crescita in ultra vuoto, in modo

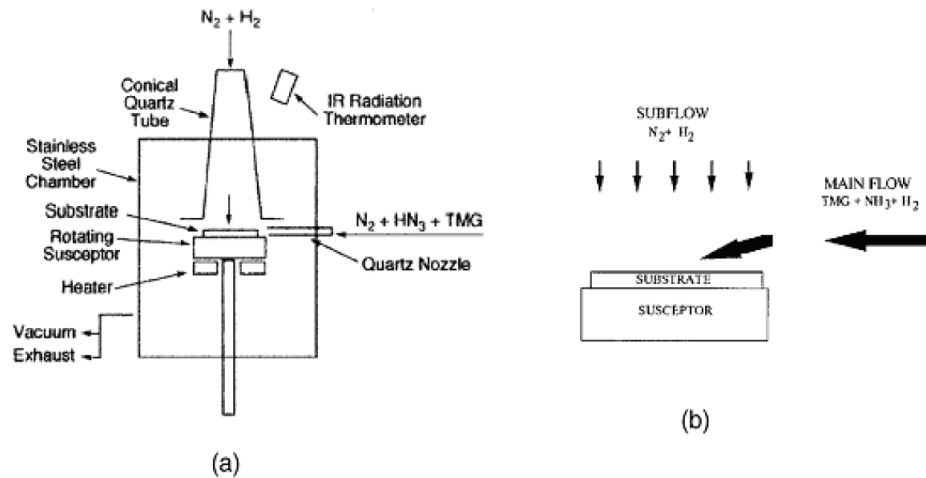


Figura 1.8: Metallorganic Chemical Vapour Deposition (a) e dettaglio della Two Flow MOCVD (b).

tale a ottenere un bassissimo livello di drogaggio indesiderato.

Gli elementi costituenti sono presenti all'interno di opportune *source cell* e vengono iniettati nella camera di crescita attraverso opportuni otturatori (*shutters*) che ne controllano il flusso. Essi poi reagiscono sotto forma di ioni o atomi sul substrato opportunamente riscaldato. Nella camera devono essere presenti tutti gli elementi necessari per la crescita dello strato e la superficie del substrato deve essere il più possibile priva di imperfezioni.

Inizialmente, come sorgente di Azoto, fu utilizzata l'Ammoniaca, in quanto lavorando a basse temperature non si riusciva a rompere il forte legame del N_2 . Successivamente fu possibile utilizzare Azoto molecolare, dissociando preliminarmente la molecola N_2 con sorgenti al plasma a radiofrequenza (**PMBE**, *Plasma-Assisted MBE*).

La crescita eteroepitassiale del GaN direttamente su Zaffiro o SiC tramite MBE non dà risultati altrettanto buoni quanto quelli ottenuti grazie al MOVPE in termini di qualità elettriche ed ottiche.

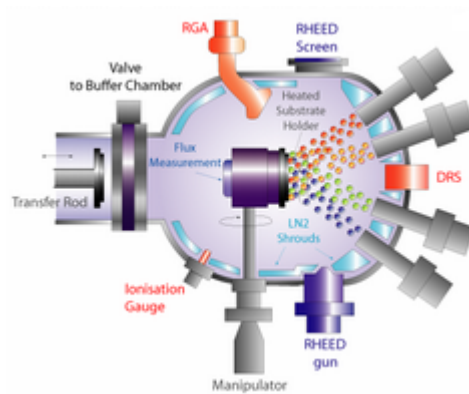


Figura 1.9: Molecular Beam Epitaxy.

Le due tecniche presentano un'ulteriore differenza: la MOCVD crea strati **Ga-face**, ovvero strati che terminano sulla superficie con un piano di Gallio (preferibile per conducibilità, presenza di difetti e imperfezioni), mentre la MBE crea strati **N-face**, ovvero strati che terminano in superficie con un piano a base di Azoto.

Attraverso l'uso di un *nucleation layer* in AlN, è poi eventualmente possibile anche con questa seconda tecnica, arrivare alla formazione di strati Ga-face.

Le diversità della struttura e delle proprietà fra gli strati Ga-face e N-face saranno affrontate in seguito, nei Capitoli 2 e 3.

Capitolo 2

Dispositivi GaN MESFET e GaN HEMT

2.1 MESFET

Il MESFET (*Metal-Semiconductor Field-Effect Transistor*) è nato negli anni '60 come evoluzione del MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) dall'esigenza di impiegare materiali diversi dal silicio nella produzione di transistor ad alta frequenza [10].

La scelta dei materiali III-V permette di raggiungere mobilità elevate ed alte velocità di saturazione dei portatori; i MESFET basati su questi materiali, pertanto, possono operare fino a frequenze di circa 45 GHz e sono componenti spesso utilizzati per la costruzione di sistemi a microonde [11].

2.1.1 Struttura dei MESFET

La mancanza di un ossido nativo stabile e la presenza di numerosi stati trappola sull'interfaccia con altri materiali, si sono rivelati problemi non banali nella riproduzione della struttura MOS per dispositivi basati ad esempio su composti del III-V gruppo. L'innovazione è consistita nell'utilizzo di una barriera Schottky come contatto per il Gate.

In pratica è stata depositata una metallizzazione direttamente sullo strato attivo del dispositivo. Le trappole all'interfaccia metallo-semiconduttore formano uno strato di svuotamento sotto al Gate (Figure 2.1 e 2.2) che non ostacola l'effettiva modulazione indotta dalla polarizzazione del Gate. La tensione applicata al Gate cambia l'ampiezza della regione di svuotamento causando una variazione nella corrente tra Source e Drain. Dal momento che la mobilità degli elettroni (nel GaN sotto forma di Wurtzite è minore o uguale a $1000 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$) è sensibilmente maggiore rispetto a quella delle lacune ($200 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$), i dispositivi ad alte performance vengono solitamente realizzati con un canale di tipo n.

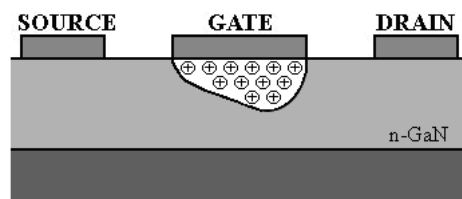


Figura 2.1: Struttura di un MESFET.

Nei MESFET con funzionamento *depletion* il canale è conduttivo per $V_{GS} = 0$, e deve essere applicata una polarizzazione negativa al contatto di Gate per far aumentare l'ampiezza dello svuotamento fino a raggiungere l'interfaccia col GaN inattivo e chiudere così il canale. Nell'altro tipo di MESFET, quello di tipo

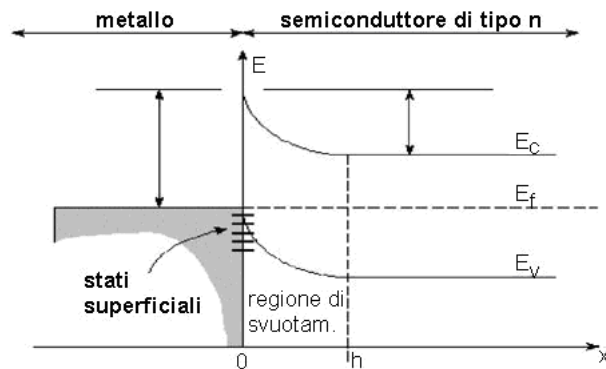


Figura 2.2: Diagramma a bande di un MESFET.

enhancement, il potenziale di *built-in* del diodo Schottky, formato dal contatto di Gate, è sufficiente a svuotare tutta la regione di canale fino al substrato semi-isolante. In questi MESFET, bisogna applicare una polarizzazione positiva al Gate per indurre una corrente nel canale. La tensione V_{GS} , positiva o negativa a seconda che il dispositivo sia di tipo *enhancement* o *depletion* rispettivamente, viene detta tensione di soglia e indicata con V_T .

Il Drain è normalmente polarizzato a tensioni positive rispetto al Source. Di conseguenza la regione di svuotamento sotto il Gate risulta avere spessore maggiore nella direzione del Drain. La corrente attraverso il MESFET viene espressa come:

$$I_{DS} = q\mu n \frac{W}{L} a \left\{ V_{DS} - \frac{2}{3} \sqrt{\frac{2\epsilon}{qn}} [(\phi_i - V_{GS} + V_{DS})^{1.5} - (\phi_i - V_{GS})^{1.5}] \right\} \quad (2.1)$$

(q è la carica elettronica, W , L , a sono rispettivamente larghezza, lunghezza e spessore del canale, n è il drogaggio, ϵ è la permeabilità del materiale, ϕ_i è il potenziale intrinseco, μ è la mobilità). Quindi la corrente dipende essenzialmente da due variabili: V_{DS} e V_{GS} . A seconda di che grandezza si assuma come variabile

indipendente si parlerà di misura delle caratteristiche di uscita (out) se la variabile indipendente è V_{DS} o di transcaratteristica ($I_D - V_{GS}$) se è V_{GS} ; da quest'ultima misura è poi possibile ricavare l'andamento della transconduttanza (g_m).

2.1.2 Prestazioni dei MESFET

La tecnologia MESFET è attualmente fra le più diffuse nelle applicazioni ad alta velocità e per microonde. E' relativamente semplice ed economica per quanto riguarda la realizzazione.

Rispetto al MOSFET, il vantaggio di un MESFET sta nella maggiore mobilità dei portatori nel canale. Dal momento che i portatori localizzati nella regione di inversione di un MOSFET hanno una funzione d'onda che si estende dentro l'ossido, la loro mobilità (anche indicata come mobilità superficiale) è circa metà della mobilità del materiale che costituisce il bulk. Nei MESFET invece la zona di svuotamento separa i portatori dalla superficie, per cui la loro mobilità è simile a quella del bulk. La maggiore mobilità implica corrente, transconduttanza e frequenza di transito maggiori.

La presenza del contatto Schottky nella struttura del MESFET costituisce d'altro canto uno svantaggio: la polarizzazione del Gate è limitata dalla tensione di accensione del diodo, che costituisce dunque un vincolo stringente per la tensione di soglia del dispositivo. Per tal motivo è preferibile costruire MESFET di tipo *depletion* piuttosto che di tipo *enhancement*.

Per applicazioni a basso rumore, alta potenza e alta frequenza, il MESFET è da ritenersi in generale una scelta molto diffusa anche se trovano sempre più spazio nuove tecnologie quali HBT (*Heterojunction Bipolar Transistor*) e HEMT (*High Electron Mobility Transistor*) [12].

2.2 HEMT

Gli HEMT (*High Electron Mobility Transistor*) furono presentati per la prima volta nel 1980.

Nonostante la loro struttura innovativa e la necessità di elaborare nuove tecniche di crescita del materiale e di processo, a soli cinque anni di distanza fu commercializzato il primo HEMT su Arseniuro di Gallio come amplificatore *low-noise* per radio telescopi.

A partire dal 1987 gli HEMT furono largamente utilizzati all'interno di ricevitori e trasmettitori satellitari a microonde e iniziò la loro produzione su larga scala che in breve tempo raggiunse le 100 milioni di unità per anno.

Tuttavia la tecnologia per gli HEMT era ancora agli inizi e presentava parecchi punti deboli, soprattutto legati ai costi di fabbricazione. Le macchine MBE usate per crescere i wafer erano infatti costruite solo a scopo di ricerca e la loro produzione era estremamente bassa. Solo dopo la scoperta al radio-osservatorio di Nobeyama (NRO), in Giappone, di una nuova molecola interstellare, gli HEMT furono installati con successo nei radiotelescopi di tutto il mondo. La scoperta fu possibile infatti grazie alla realizzazione di un amplificatore criogenico *low-noise*, installato appunto al NRO di Nagano, che sfruttava le straordinarie caratteristiche di basso rumore alla temperatura dell'azoto liquido che caratterizzano gli HEMT.

In seguito gli HEMT vennero richiesti anche in altri campi applicativi, dove però erano necessari migliori prestazioni e minor costi. Furono così costruite macchine MBE in grado di realizzare produzioni di massa e fu sviluppata la tecnica di crescita ad alta produzione MOCVD. Fu inoltre proposta una struttura

a *recessed-gate*, nella quale uno strato molto drogato, atto a ridurre la resistenza parassita, viene rimosso solo dalle regione di gate. Questa tecnica, che richiede un preciso controllo di *dry-etching* per ottenere caratteristiche uniformi nel dispositivo, fu un vero passo avanti per la produzione di massa degli HEMT.

Oggigiorno l'attenzione è focalizzata nel campo degli amplificatori di potenza a radiofrequenza e microonde. Le applicazioni ad alta potenza e ad alta frequenza possibili coprono diversi campi; ad esempio dispositivi HEMT a transistor discreti o nella forma *Monolithic Microwave Integrated Circuit* (MMIC) possono essere impiegati nelle telecomunicazioni e nelle comunicazioni satellitari, nelle reti wireless a banda larga, nelle apparecchiature delle *Base Station*, nel settore *automotive* e dei dispositivi di potenza, nei campi della sicurezza, della difesa e dei sistemi *electronic warfare* (es. radar), nella radio astronomia, nell'*imaging*, ecc.

Gli HEMT su GaN sono preferiti rispetto agli altri per le migliori caratteristiche del materiale e della struttura, ormai ottimizzata, del dispositivo; inoltre hanno dimostrato un'efficienza e una densità di potenza al di sopra di tutte le altre tecnologie esistenti (Si e GaAs).

2.2.1 Eterostruttura degli HEMT

Il termine HEMT (*High Electron Mobility Transistor*) indica transistor ad alta mobilità dei portatori, costituiti da un'eterostruttura, ossia da strati più o meno sottili di materiali semiconduttori, tipicamente ad elevato *gap*, alternati uno sopra l'altro in una direzione detta *direzione di crescita*.

Per questo motivo essi vengono chiamati anche HFET (*Heterostructure Field Effect Transistor*).

Con questa struttura si ha la possibilità di beneficiare contemporaneamente dell'alta concentrazione dei portatori (elettroni) di un semiconduttore drogato e dell'alta mobilità di un semiconduttore non drogato, nel quale vengono fatti confluire i portatori stessi.

Nei tradizionali dispositivi FET, infatti, viene formato un canale conduttivo su di un substrato omogeneo, drogato fortemente per ottenere un'elevata densità dei portatori; questo influisce negativamente sulla mobilità, deteriorata a causa di fenomeni di *scattering*.

Nel caso degli HEMT, invece, si ha un semiconduttore, con modulazione di tipo n, nel quale i portatori ed i centri di *scattering*, dovuti alla presenza del drogante, sono spazialmente separati.

Dunque i dispositivi che ne risultano, da una parte possono raggiungere alti livelli di tensione e corrente, permettendone l'impiego in sistemi ad elevate potenze, grazie alle caratteristiche peculiari dei materiali adoperati, dall'altra possono lavorare ad alte frequenze, grazie all'elevata mobilità e velocità dei portatori.

Varie eterostrutture sono state sviluppate negli ultimi anni, come ad esempio AlGaAs/GaAs, InGaAs/InP, SiGe/Si, AlGaN/GaN. In tutte queste, è l'etero-

giunzione, ossia l'interfaccia tra i due composti, a giocare un ruolo chiave nei comportamenti del dispositivo e a influenzarne fortemente le caratteristiche. Generalmente, dunque, in un'eterostruttura possono essere individuati due semiconduttori a contatto tra loro, con stessa orientazione cristallografica e con costanti reticolari compatibili, ma con *energy gap* E_g diversi: un materiale ad *energy gap* elevato, chiamato strato barriera, ed uno a gap minore, che viene chiamato strato canale o strato buffer.

In Figura 2.3, in linea del tutto generale, è riportato l'esempio dell'eterostruttura AlGaAs/GaAs, formata da uno strato buffer di GaAs non drogato, al di sopra del quale è stato depositato lo strato barriera di AlGaAs, drogato con atomi donori. Dal pigamento e dalla differenza delle bande di conduzione dei due materiali, deriva un trasferimento dallo strato drogato a quello non drogato di elettroni, con il confinamento di questi in una buca quantica di pochi nanometri. In questa zona si forma un canale nel quale ai portatori è proibito muoversi in direzione ortogonale all'interfaccia; ogni movimento può invece avvenire nello spazio bidimensionale del piano dell'eterogiunzione, ossia all'interno della buca. Il canale conduttivo che si forma è perciò chiamato *two dimensional electron gas* (2DEG) e, se sottoposto a tensioni ai suoi due capi, consente il passaggio di forti quantità di corrente grazie all'assenza di *scattering* con ioni o impurità, e con alti valori di mobilità, vicini a quelli del semiconduttore intrinseco. Per diminuire lo *scattering coulombiano* causato dagli atomi donori ionizzati e dalle impurità e per favorire ulteriormente il confinamento dei portatori (innalzando ancor più la barriera), uno strato *spacer* può essere inserito tra il canale non drogato e lo strato barriera drogato. Al di sotto dell'eterostruttura, invece, è presente un substrato adeguato alla deposizione dello strato *buffer*, e talvolta può essere presente

un sottile strato detto *nucleation layer* che ha lo scopo di ridurre il *mismatch* reticolare tra *buffer* e substrato, limitando perciò imperfezioni del cristallo e la presenza e propagazione di difetti.

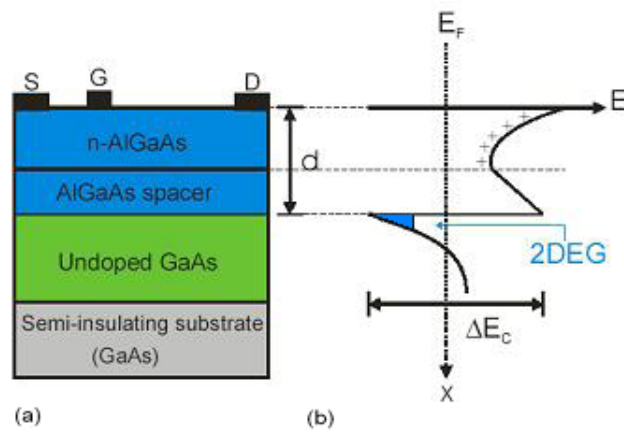


Figura 2.3: Struttura del dispositivo (a) e diagramma a bande (b) di un AlGaAs/GaAs HEMT.

2.2.2 Eterostruttura AlGa_N/Ga_N

I Nitruri sono ormai i materiali più utilizzati nella costruzione di eterostrutture per le loro potenziali applicazioni in elettronica ed ottica. Questi materiali ricoprono un *energy gap* che spazia da 0.8 eV fino a 6.2 eV e sono utilizzabili per l'emissione di luce in tutto il range del visibile. L'elevato *energy gap*, l'elevato campo di *breakdown*, la buona conduttività termica e le ottime proprietà di trasporto degli elettroni, fanno del GaN un materiale adatto per applicazioni ad alta frequenza in condizioni di alta tensione, di alta temperatura e di elevata potenza.

Nelle eterostrutture AlGa_N/Ga_N, la formazione del 2DEG alla superficie è diversa dai sistemi basati su AlGaAs/GaAs. La proprietà che rende unico il cristallo di GaN, come esposto nel paragrafo 1.3, è l'esistenza di un forte campo di polarizzazione, che crea uno sbilanciamento di carica significativo tra le due estremità del materiale. Questa polarizzazione spontanea (P_{sp}) conferisce al materiale un comportamento a dipolo, dovuto alle forti differenze di elettronegatività tra i due elementi che lo costituiscono. Ne consegue che il solido semiconduttore è caratterizzato da un vettore di polarizzazione opportunamente orientato (l'orientazione positiva viene solitamente considerata quella che va dal catione (Ga) al più vicino anione (N) sull'asse c nel reticolo di Wurtzite). I valori dei campi di polarizzazione spontanea sono elevati e comparabili in ampiezza a quelli dei materiali ferroelettrici.

Pure il cristallo di AlGa_N presenta polarizzazione spontanea dovuta alla natura polare dei legami del suo reticolo. Questo effetto è inoltre più marcato a causa dell'alluminio presente nella lega.

Per la sua struttura reticolare e polare, il cristallo di GaN può presentare due

tipi di superfici esposte, o costituite da atomi di Gallio (Ga-face) o da atomi di Azoto (N-face); per tale ragione possono esistere due tipi diversi di polarità. Se la superficie è del tipo Ga-face, il vettore polarizzazione punta dalla superficie verso il substrato, viceversa nel caso di N-face la direzione di polarizzazione è opposta (Figura 2.4).

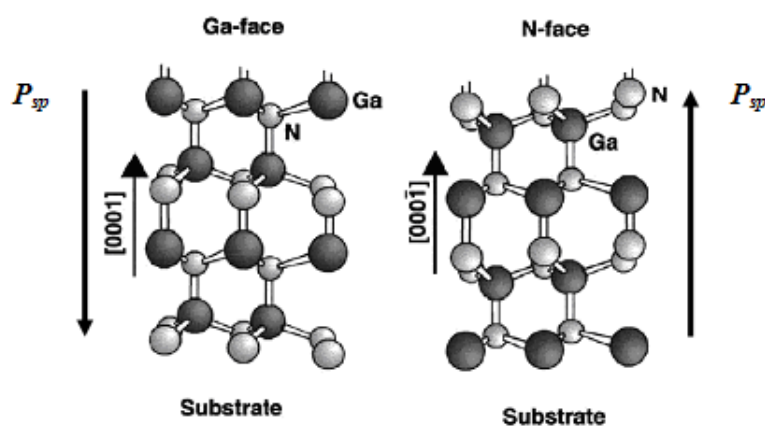


Figura 2.4: Struttura cristallina del GaN in forma Wurtzite nelle polarità Ga e N.

La sola polarizzazione spontanea, tuttavia, non riesce a spiegare la formazione del 2DEG; un ulteriore contributo viene dato dallo stress meccanico (tensile o compressivo) che si genera nella deposizione di materiali con costanti reticolari diverse per formare l'eterostruttura, inducendo differenze di potenziale nel reticolo per *effetto piezoelettrico*.¹ In Figura 2.5 è spiegata la differenza tra stress tensile e stress compressivo. Nello stress compressivo il materiale depositato ha

¹La piezoelettricità (la parola deriva dal greco *piezo*, premere, comprimere) è la proprietà di alcuni cristalli di generare una differenza di potenziale quando sono soggetti ad una deformazione meccanica. Tale effetto è reversibile e si verifica su scale dell'ordine dei nanometri. Il funzionamento di un cristallo piezoelettrico è abbastanza semplice: quando viene applicata una pressione (o decompressione) esterna, si posizionano, sulle facce opposte, cariche di segno opposto. Al contrario, quando si applica una differenza di potenziale al cristallo, esso si espande o si contrae (*effetto piezoelettrico inverso*).

un parametro reticolare maggiore del substrato ed è costretto quindi a comprimersi, nello stress tensivo, invece, il materiale depositato ha parametro reticolare minore e subisce una specie di dilatazione.

Si manifesta così nel GaN una seconda componente di polarizzazione, che per la sua natura è detta polarizzazione piezoelettrica P_{pz} .

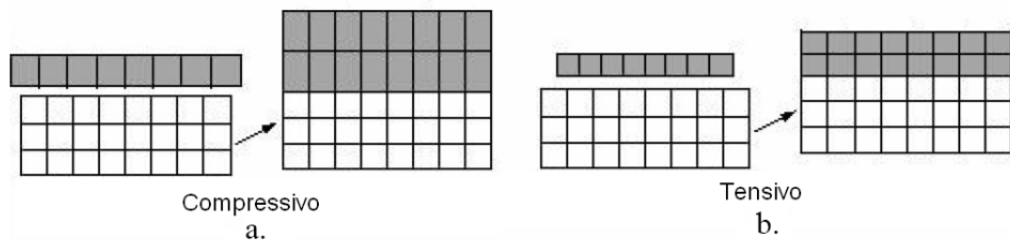


Figura 2.5: Stress compressivo (a) e tensivo (b).

Questi due contributi di polarizzazione, grazie alle particolari strutture e proprietà del GaN, sono maggiori rispetto ad altre eterostrutture e, se i rispettivi vettori di polarizzazione sono concordi in verso, essi si sommano (Figura 2.6) e possono essere indotte, così, forti concentrazioni di carica sull'interfaccia AlGaIn/GaN, raggiungendo densità superficiali di 10^{13} cm^{-2} e superiori, senza nessun drogaggio intenzionale.

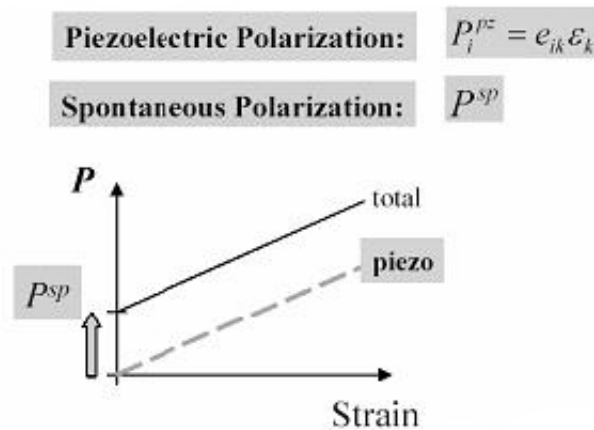


Figura 2.6: Polarizzazione piezoelettrica e spontanea [14].

Data la diversa orientazione del vettore polarizzazione spontanea P_{sp} a seconda della faccia esposta del GaN, si possono formare diverse combinazioni possibili con il vettore polarizzazione piezoelettrica P_{pz} ; esse sono mostrate in Figura 2.7.

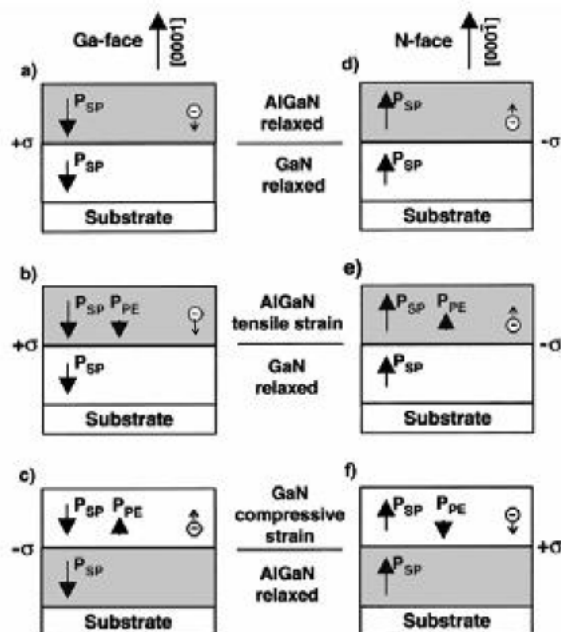


Figura 2.7: Orientazioni dei vettori P_{sp} e P_{pz} e densità di carica superficiale indotta dalla polarizzazione per eterostrutture AlGaIn/GaN Ga-face ((a), (b), (c)) e N-face ((d), (e), (f)), con entrambi gli strati rilassati ((a) e (d)), con stress tensile su AlGaIn ((b) ed (e)), con stress compressivo su GaN ((c) e (d)) [13].

Nel caso di cristalli Ga-face, come già detto, la polarizzazione spontanea punta verso il substrato, mentre il verso della polarizzazione piezoelettrica dipende dal tipo di sforzo applicato, negativo per trazioni e positivo per compressioni. Il caso ottimale è dunque dato dalla deposizione di AlGaIn su GaN (Figura 2.7 (b)) che porta allo *stress* tensile, date le minori dimensioni del reticolo di AlGaIn, e all'allineamento dei vettori.

Nel caso di cristalli N-face, data la diversa orientazione del vettore P_{sp} , si potrebbe essere indotti a pensare che il caso ottimale sia quello dato dalla depo-

sizione di GaN su AlGa_N, che produrrebbe uno stress compressivo del secondo e consentirebbe il richiamo di carica all'interfaccia tra i due materiali (Figura 2.7 (f)). Tuttavia il vettore P_{pz} , in questo caso, avrebbe verso contrario al vettore P_{sp} , riducendone l'effetto e attirando dunque una minor quantità di carica all'interfaccia. Perciò il caso migliore è ancora dato dalla deposizione di AlGa_N su GaN (Figura 2.7 (e)), che ha tutti i vettori allineati e che consente il richiamo di carica sull'interfaccia superiore dell'AlGa_N, sul quale deve essere depositato un ulteriore strato di GaN, con funzione di strato canale.

La differenza di polarizzazione tra GaN e AlGa_N porta alla formazione di uno strato di carica positiva sulla superficie dell'AlGa_N che attrae elettroni per la compensazione di carica. All'interfaccia tra i due materiali si forma il canale conduttivo a causa del piegamento della banda di conduzione del GaN. Tale banda si piega fino a scendere sotto il *livello di Fermi* (E_f), creando una grande concentrazione di elettroni, liberi di muoversi in banda di conduzione. I portatori sono intrappolati sotto lo strato barriera poichè esiste un potenziale che li attira verso la barriera, che non è tuttavia sufficientemente grande da permettere di oltrepassarla (Figura 2.8).

L'effetto di avere entrambe le polarizzazioni allineate è quello di un maggiore piegamento delle bande tanto da avere formazione del 2DEG senza necessità di drogare lo strato barriera AlGa_N. In Figura 2.9 si può vedere come l'andamento dell'estremo inferiore della banda di conduzione in corrispondenza dell'interfaccia AlGa_N/GaN, porti alla formazione di una significativa buca di potenziale solo con la presenza di entrambi gli effetti di polarizzazione. La presenza di questi contributi di polarizzazione indotti solo dai materiali in gioco crea uno strato 2DEG molto buono, che compensa la minor mobilità dei portatori rispetto al

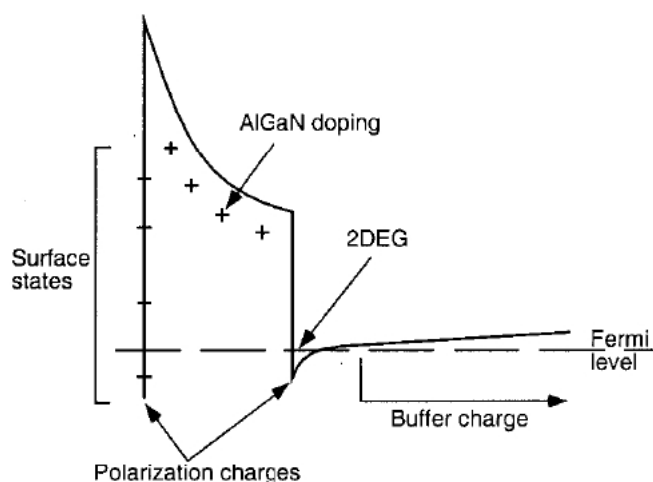


Figura 2.8: Diagramma a bande di un'eterostruttura AlGaN/GaN (caso Ga-face).

GaAs, e porta a densità di correnti fino all' A/mm .

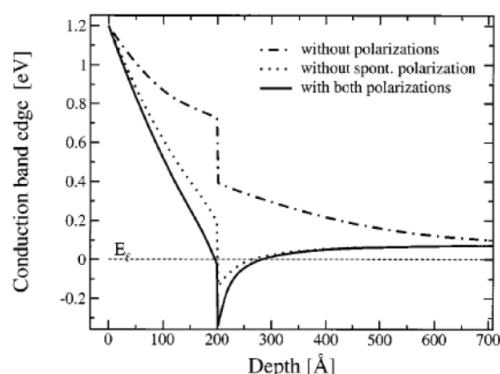


Figura 2.9: Influenza degli effetti di polarizzazione sull'andamento della banda di conduzione nell'eterostruttura AlGaN/GaN (caso Ga-face).

Un fattore di controllo per il 2DEG è la percentuale di Alluminio nella lega $Al_xGa_{1-x}N$. Dati sperimentali [15] dimostrano che aumentando la percentuale di Al, la concentrazione dei portatori N_s nel 2DEG aumenta (Figura 2.10) a causa dell'aumento delle costanti piezoelettriche. Tuttavia, se la presenza di Al diventa troppo grande, ad un certo punto la mobilità cala a causa di fattori quali lo *scattering* nel reticolo, disordine nello strato stesso, ecc. Esiste perciò un inter-

vallo di valori di x ottimo per le prestazioni del dispositivo, che massimizza la densità di carica presente nel 2DEG e che, di conseguenza, rende massima la corrente che il dispositivo può erogare.

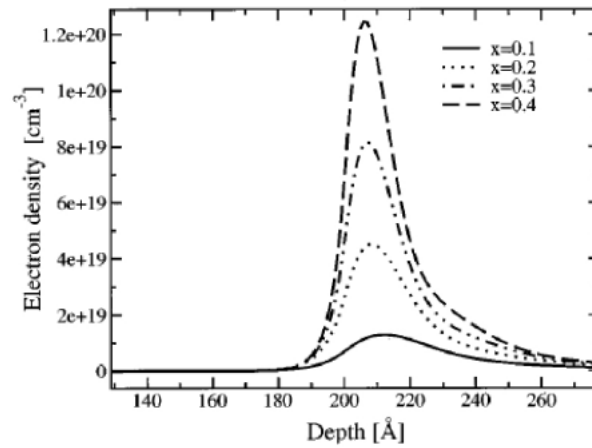


Figura 2.10: Legame tra frazione di Alluminio nell'AlGa_xN e densità di portatori del 2DEG.

2.2.3 Prestazioni GaN HEMT

Le prestazioni riportate per dispositivi GaN HEMT sono ben superiori a quelle ottenute con i concorrenti dispositivi GaAs HEMT.

Le caratteristiche vantaggiose dei sistemi che utilizzano i nitruri, assieme allo sviluppo delle tecnologie di *field plate* e *passivazione*, hanno permesso di raggiungere valori massimi di 40 W/mm in potenza, correnti di uscita superiori ai 2 A/mm ed alte tensioni di *breakdown* (oltre i 100 V) [16].

La forte riduzione delle lunghezze di Gate L_G ed il corrispondente *scaling* dello *structural aspect ratio*, hanno portato ad alte performance in frequenza, con f_T e f_{max} massime ² sui 150 GHz [17] [18] ed alti valori di efficienza.

Di contro, la tecnologia dei dispositivi su GaN è ancora immatura rispetto alla ben assestata tecnologia dei dispositivi su GaAs e necessita di ulteriori studi riguardo l'affidabilità. Infatti la presenza di forti vettori di polarizzazione e forti stress nel materiale possono favorire la crescita e la propagazione di difetti, compromettendo le prestazioni dei dispositivi.

² f_T : frequenza di taglio della corrente intrinseca;

f_{max} : frequenza di taglio del guadagno in potenza.

2.3 Contatti

Dato che il Nitruro di Gallio viene utilizzato in sistemi nei quali sono necessarie giunzioni metallo-semiconduttore, sia nei dispositivi MESFET che HEMT, si possono trovare due tipi diversi di contatti: il **contatto ohmico** e il **contatto Schottky rettificante**.

Il *contatto ohmico*, utilizzato per il Source e il Drain, deve essere un contatto a minor resistenza possibile, per favorire il passaggio dei portatori senza limitare la conduttanza del dispositivo. Per creare questo tipo di giunzione si usano metalli con bassa funzione lavoro, spesso combinati in leghe per ottimizzare la resistenza di contatto, come il Ni/Au, Ti/Al/Ni/Au o Ti/Al/Ti/Au. Altrimenti si realizza un contatto ohmico per effetto tunnel, ottenuto drogando fortemente il semiconduttore ed utilizzando un metallo con alta funzione lavoro; a contatto con il metallo il piegamento di bande è tale per cui è reso trascurabile l'effetto della barriera Schottky che si forma, favorendo l'effetto tunnel, grazie al quale l'elettrone può passare attraverso la barriera di potenziale.

In Figura 2.11 è rappresentata la caratteristica I-V della giunzione formata dal GaN con alcuni metalli. Più tale caratteristica è lineare e a pendenza elevata (che equivale a bassa resistività) migliore sarà il contatto ohmico.

Il *contatto Schottky rettificante*, formato da semiconduttore n e da un metallo con funzione lavoro maggiore rispetto a quella del semiconduttore, è utilizzato invece per la giunzione di Gate con lo scopo di fornire il controllo sul canale, limitando però il più possibile il *leakage* attraverso tale terminale. Per questa giunzione si adoperano metalli ad elevata funzione lavoro, come Ni ($\Phi_m = 5.15 \text{ eV}$), Pt ($\Phi_m = 5.65 \text{ eV}$) e Pd ($\Phi_m = 5.12 \text{ eV}$). Anche in questo caso, oltre a ottimiz-

zare l'altezza di barriera, si usano delle soluzioni a multi-strato per migliorare la stabilità termica (Ti) o la conduttività del contatto (Al, Au).

I contatti realizzati attualmente non hanno tuttavia un comportamento regolare e stabile e soffrono di elevate correnti di *leakage* se polarizzati a tensione inversa. Queste correnti risultano dannose in quanto possono danneggiare il contatto e impedire al gate di controllare in modo corretto il canale aumentando il consumo di potenza.

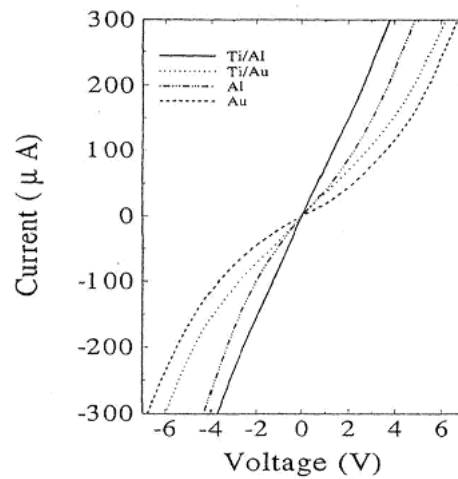


Figura 2.11: Caratteristica I-V della giunzione tra GaN e alcuni metalli usati per contattarlo.

2.4 Fenomeni di intrappolamento di carica

Nei dispositivi elettronici a semiconduttore, la presenza di difetti nel reticolo forma livelli trappola nel diagramma a bande che possono deteriorare anche significativamente le prestazioni. Essi possono avere origine di varia natura, come la presenza di elementi indesiderati, la vacanza di atomi nel reticolo, la presenza di legami pendenti sulle superfici (Figura 2.12).

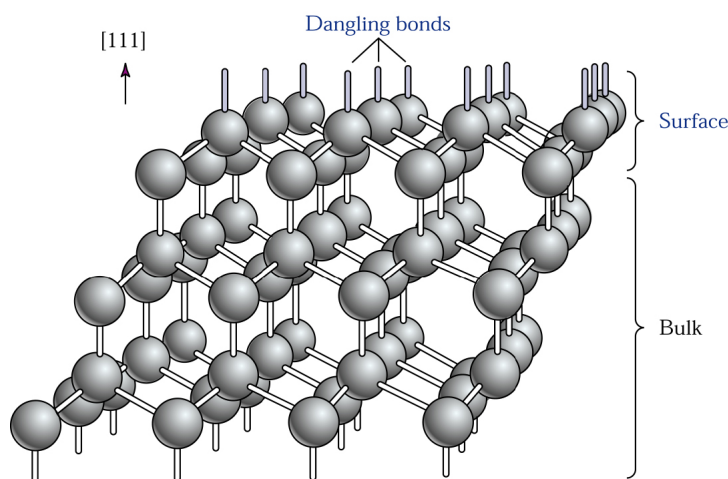


Figura 2.12: Legami pendenti alla superficie di un semiconduttore.

Nelle eterostrutture, in aggiunta, essendo esse composte da strati di materiali diversi, con diverse costanti reticolari, cresciuti epitassialmente l'uno sull'altro, si determinano *mismatch*, forti stress interfacciali e quindi possibili difetti .

Le interfacce dei materiali, infatti, costituiscono delle zone critiche, per la formazione di legami liberi o incompleti dovuti all'interruzione della periodicità del reticolo (Figura 2.13).

Gli stati trappola associati ai difetti si collocano nel diagramma a bande all'interno dell'*energy gap*, tra banda di valenza e banda di conduzione, fornendo così delle vie alternative di ricombinazione ai portatori; pertanto possono avere affetti

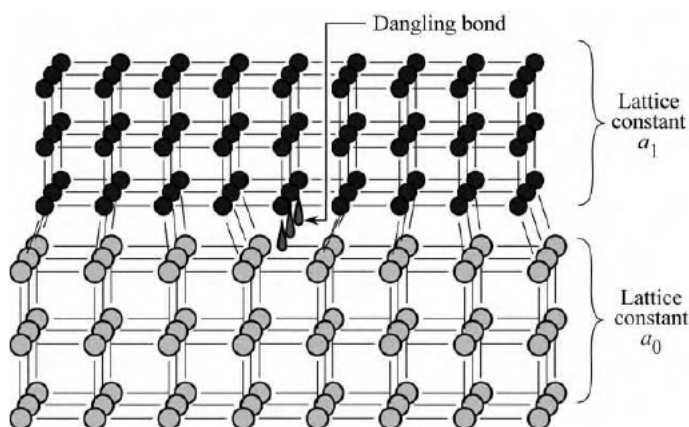


Figura 2.13: Illustrazione di due cristalli con costanti reticolari diverse e conseguente formazione di dislocazioni e legami incompleti all'interfaccia.

negativi, limitando la corrente massima raggiungibile o la massima frequenza di lavoro.

Considerando in particolare i dispositivi HEMT, Le trappole si possono trovare all'interfaccia superficiale, nello strato barriera AlGa_xN, all'interfaccia AlGa_xN/GaN, e nello strato buffer (Figura 2.14).

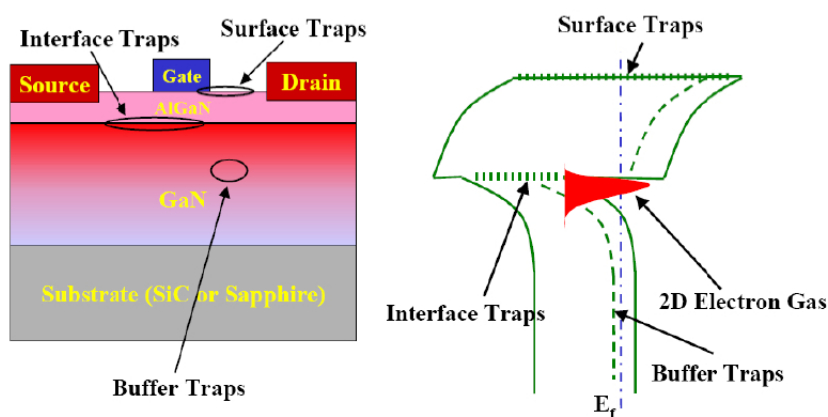


Figura 2.14: Difetti e stati trappola negli HEMT.

I difetti hanno effetti diversi sul funzionamento del dispositivo a seconda della loro posizione e di conseguenza anche il loro studio cambia in base al tipo di in-

trappolamento che si vuole osservare. Va precisato che tutt'oggi l'associazione del fenomeno fisico di intrappolamento osservato al tipo di difetto che l'ha generato è ancora in fase di indagine.

I fenomeni principali osservabili associati alle trappole sono la limitazione nell'escursione della corrente di Drain e di conseguenza della potenza di uscita alle alte frequenze. Inoltre si riscontrano ritardi nella risposta del dispositivo a causa di processi di *trapping/detrapping*, che limitano le applicazioni alle alte frequenze.

Gli effetti più evidenti di degradazione delle performance dei dispositivi sono il **kink** e il **current collapse** [14].

Con *kink* si intende quel fenomeno di riduzione della corrente di Drain in condizioni DC che risulta dall'applicazione di elevate tensioni Drain-Source. Come si vede in (Figura 2.15), aumentando lo *sweep* della tensione V_{DS} , si crea una deformazione nella parte iniziale della caratteristica di uscita, dovuta al calo della corrente, che altrimenti, con uno *sweep* minore, non si presenterebbe.

Questa degradazione delle caratteristiche DC si considera legata alla presenza di trappole nello strato buffer che, attivate dall'elevato campo elettrico, catturano gli elettroni comportando un calo della corrente.

Questo fatto comporta una diminuzione di portatori nel canale e quindi una riduzione di corrente finché non si raggiungono tensioni tali da liberare gli elettroni intrappolati nel buffer.

L'uso di sorgenti luminose a diverse lunghezze d'onda e lo studio in temperatura hanno permesso, poi, di identificare le energie associate alle trappole e di riportare le correnti ai livelli massimi.

Una conferma del fatto che questo fenomeno è legato alle trappole del buffer

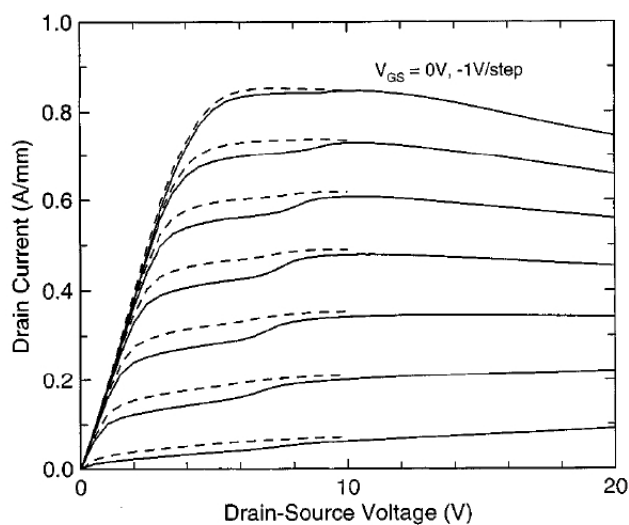


Figura 2.15: Fenomeno di *kink* in AlGaIn/GaN HEMT: le linee tratteggiate si riferiscono ad una misura con V_{DS} massima pari a 10 V, mentre le linee continue, dove si vede bene il *kink*, si riferiscono ad una misura con V_{DS} fino a 20V [19].

e non a quelle superficiali, deriva dal fatto che, confrontando le caratteristiche tra dispositivo passivato e non passivato, si nota un innalzamento delle curve di corrente ma il *kink* permane (Figura 2.16).

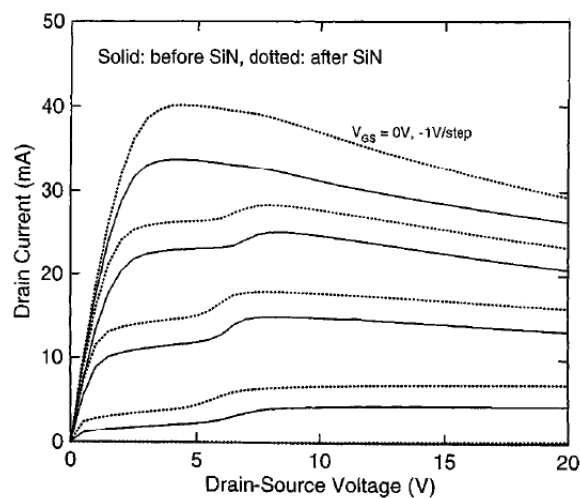


Figura 2.16: Fenomeno di *kink* in AlGaIn/GaN HEMT prima e dopo passivazione superficiale [19].

Il *current collapse*, o *dispersione in frequenza*, è invece un fenomeno di riduzione delle caratteristiche di corrente tanto maggiore quanto si alza la frequenza. In questo caso le trappole ritenute maggiormente responsabili di questo fenomeno sono le trappole superficiali. Infatti i livelli superficiali, in presenza di escursioni della tensione di Gate ad elevate frequenze, non riescono a seguire le variazioni imposte e causano un calo della corrente nel dispositivo.

La spiegazione che viene teorizzata è questa: in condizioni di canale formato, i livelli superficiali agiscono come dei livelli donori, caricandosi positivamente per compensare la formazione del 2DEG; in condizioni di canale chiuso e alto campo elettrico tra Gate e Drain, invece, gli elettroni presenti al Gate tendono a migrare negli stati superficiali presenti. A causa delle costanti di tempo lunghe associate alle trappole, alla successiva riaccensione (su tempi molto ridotti), i livelli superficiali non riescono istantaneamente a ritornare alla condizione di partenza (la velocità di formazione del canale è maggiore della velocità di *detrapping*) creando un accumulo di carica negativa sulla superficie, che limita la formazione del canale e quindi la corrente di uscita. Il fenomeno può essere modellizzato con un secondo Gate, detto *Gate virtuale*, in serie al Gate vero; si può pensare che il potenziale del Gate reale sia controllato dalla tensione applicata, mentre il potenziale del *Gate virtuale* sia controllato dal livello di carica intrappolata.

Misurando le caratteristiche a frequenza fissa e portando il dispositivo da spento ad acceso partendo da diversi punti di polarizzazione, si può constatare l'entità della degradazione; confrontando le caratteristiche DC con quelle impulsate si osserva un abbassamento della corrente più o meno marcato (Figura 2.18) a seconda della densità degli stati superficiali.

Un'ulteriore indagine sugli effetti parassiti indotti dalle trappole che portano

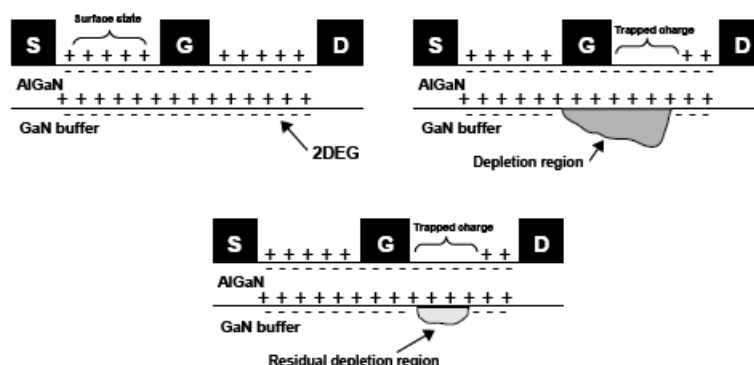


Figura 2.17: Fenomeno del *current collapse* [20].

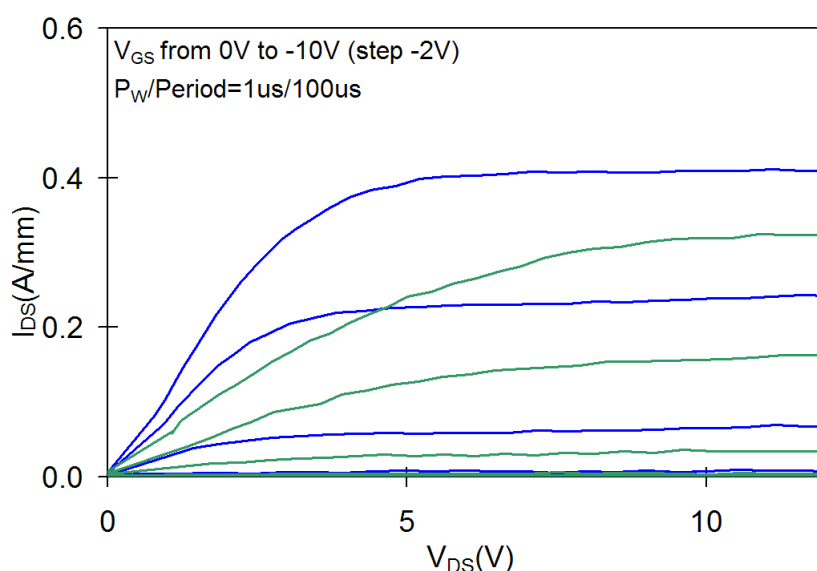


Figura 2.18: *Current collapse*: confronto caratteristica DC (linea blu) - impulsata (linea verde).

alla dispersione in frequenza, può essere fatta osservando le caratteristiche ottenute attraverso misure impulsate della transconduttanza (g_m) e della tensione di soglia (V_T). Come mostrato in Figura 2.19, le trappole superficiali possono provocare un calo della transconduttanza, attraverso l'incremento delle resistenze serie R_S e R_D , ma non possono incidere, teoricamente, sulla tensione di soglia, a meno che la lunghezza di Gate L_G sia sufficientemente corta. Diversamente,

le trappole all'interno dell'eterostruttura affliggono sia la trasconduttanza che la tensione di soglia.

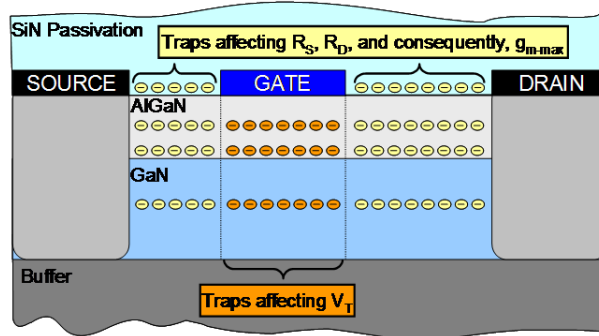


Figura 2.19: Le trappole superficiali incidono sulla transcoduttanza (g_m), mentre le trappole interne hanno effetti anche sulla tensione di soglia V_T .

Per ridurre i fenomeni legati alle trappole, in particolare la degradazione $DC-RF$ causata dalle trappole superficiali, possono essere adottate diverse soluzioni.

La più utilizzata è la passivazione, che consiste nella deposizione di un film isolante tipicamente Nitruro di Silicio (Si_3N_4), creando un'interfaccia dielettrico/semiconduttore quasi ottima che neutralizza la carica superficiale data da legami pendenti, difetti superficiali e cariche residue, generati dalla brusca interruzione del reticolo. Tuttavia non sempre si ottengono risultati uniformi, e pertanto il processo di deposizione e la qualità dei materiali e delle superfici hanno un ruolo importante per il buon funzionamento del dispositivo. In ogni modo si ottengono miglioramenti dal 20 % al 100 % sulle caratteristiche finali, in base alla frequenza.

Un'altra tecnica utilizzata prevede l'uso del **field plate**, un Gate a forma di T o Γ che copre parzialmente la zona Gate-Drain. In questo modo viene ridistribuito il campo elettrico tra Gate e Drain, che è la causa principale della migrazione delle

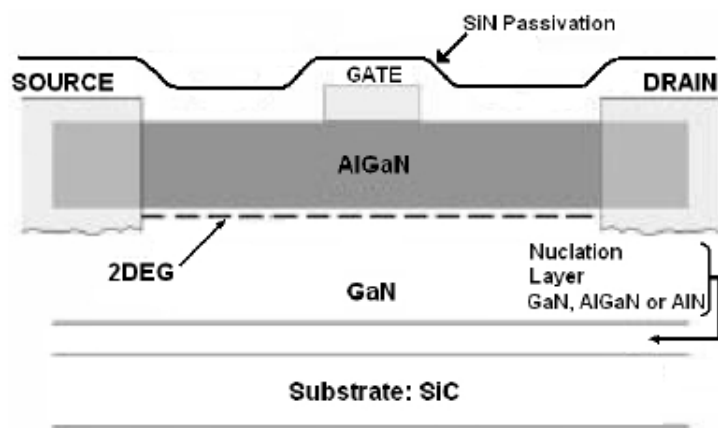


Figura 2.20: Passivazione di un HEMT [4].

cariche dal Gate alle trappole.

Questo strato permette di limitare il picco di campo presente sopra al Gate e di distribuirlo, con entità minore, per tutta l'estensione del *field plate*.

Un terzo metodo per limitare gli effetti superficiali è il **gate recess**, una tecnica che consiste nello spostare lo strato barriera più in profondità, inserendo altri strati di AlGaN o GaN e allontanando così la superficie dal canale.

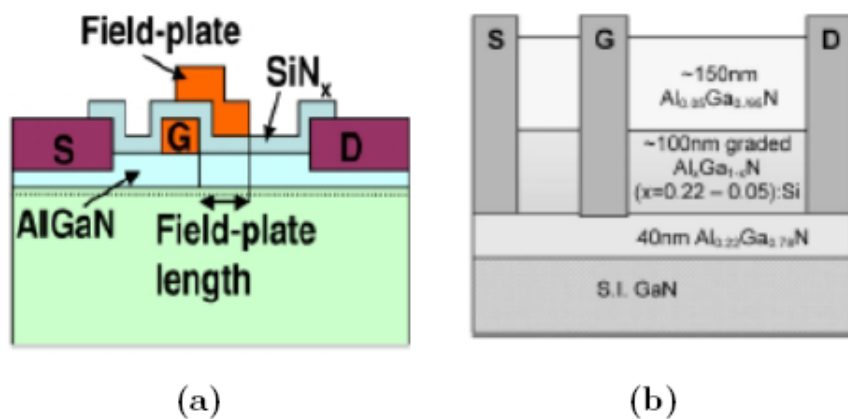


Figura 2.21: Esempi di *Field plate* (a) e *Gate recess* (b) [1].

2.5 Fenomeni di degrado

Oltre all'intrappolamento di carica, vi sono altri meccanismi di degrado dei dispositivi realizzati su GaN, sostanzialmente dovuti agli elevati campi elettrici che possono instaurarsi tra Gate e Drain, portando al deterioramento della struttura cristallina dei materiali, con conseguenze negative sul funzionamento dei dispositivi stessi.

In particolare, gli elevati campi elettrici raggiungibili, considerando le ridotte dimensioni dei dispositivi (quali la lunghezza di Gate e la distanza Gate-Drain), possono condurre a meccanismi di degrado legati alla presenza di **hot electrons** o all'**effetto piezoelettrico inverso**.

I due fenomeni sono analizzati nei paragrafi seguenti.

Altre situazioni di degrado sono poi legate al comportamento irregolare od instabile dei **contatti**, che soffrono di elevate correnti di *leakage* se polarizzati a tensione inversa. Queste correnti risultano dannose in quanto possono danneggiare il contatto stesso e impedire al Gate di controllare in modo corretto il canale, aumentando il consumo di potenza o compromettendo il corretto funzionamento del dispositivo.

2.5.1 Hot electrons

Polarizzando un dispositivo in condizioni di funzionamento in zona di saturazione (ON state), sottoposto ad alte tensioni Drain-Source, l'elevato campo elettrico che ne deriva può formare nel canale degli *hot electrons*, ossia elettroni altamente accelerati, che interagiscono con il reticolo, deformandolo e generando stati trappola. La loro presenza dunque può risultare dannosa per il dispositivo, causando fenomeni di degrado e formazione di trappole e difetti nel reticolo. Di seguito sono descritte delle tecniche di misura che consentono di determinare l'incidenza degli *hot electrons* durante il funzionamento del dispositivo, valutando l'entità di alcuni effetti da essi provocati.

Le elevate energie raggiunte da questi elettroni fortemente accelerati dal campo elettrico, consentono, in seguito all'interazione col reticolo, di generare coppie elettrone-lacuna per **ionizzazione da impatto**. Il fenomeno è detto anche di *moltiplicazione a valanga*, poiché gli elettroni e le lacune generate da un urto sono accelerati dal campo elettrico e possono acquisire a loro volta un'energia sufficiente per ionizzare altri atomi.

I portatori secondari così creati sono raccolti al Drain, assieme a quelli primari, mentre le lacune sono accelerate verso il Source ed il Gate. Dato che la ionizzazione da impatto avviene nella zona in cui il campo elettrico è massimo, vicino al Gate dalla parte del Drain, la maggior parte delle lacune prodotte è trascinata al Gate dal campo elettrico (nella Figura 2.22 è rappresentata la ionizzazione da impatto nel caso di un dispositivo MESFET). Gli effetti della ionizzazione ad impatto possono essere dunque caratterizzati andando a misurare la corrente negativa (uscente) di Gate dovuta alla raccolta di lacune [21].

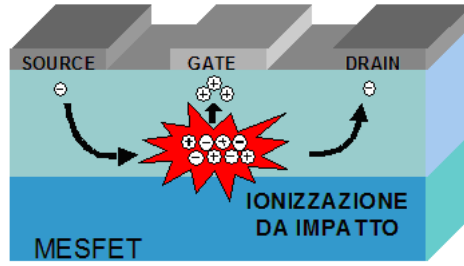


Figura 2.22: Ionizzazione da impatto in un MESFET.

Il tasso di ionizzazione da impatto, cioè il rapporto $|I_G|/I_D$ è proporzionale al prodotto $\alpha \cdot L_{eff}$, dove α è il coefficiente di ionizzazione da impatto degli elettroni del canale (rappresenta il numero di coppie elettrone-lacuna prodotte da un portatore nell'unità di lunghezza) e L_{eff} è l'estensione della regione di canale dove ha luogo la ionizzazione:

$$\frac{|I_G|}{I_D} \cong \alpha \cdot L_{eff} \cong L_{eff} \cdot e^{-\frac{1}{\xi}} \cong L_{eff} \cdot e^{-\frac{L_{eff}}{V_{DS} - V_{DSAT}}} \quad (2.2)$$

con ξ campo elettrico longitudinale nella regione L_{eff} , V_{DSAT} tensione di saturazione e $(V_{DS} - V_{DSAT})$ è la caduta di potenziale nella regione di *pinch-off*.

In accordo con questa formula, graficando $\ln(|I_G|/I_D)$ in funzione di $1/(V_{DS} - V_{DSAT})$, si ottiene una linea retta.

Il meccanismo secondo il quale avviene il fenomeno della ionizzazione da impatto è tuttavia di difficile osservazione e dimostrazione per dispositivi realizzati su GaN; un altro metodo che può essere utilizzato per studiare gli effetti degli *hot electrons* sfrutta misure di elettroluminescenza (questo metodo deve necessariamente essere usato con i GaN HEMT, per i quali la corrente di Gate è dominata da meccanismi di iniezione per effetto tunnel).

Applicando una tensione tra Drain-Source, secondo condizioni di funzionamento opportune, che garantiscono che il dispositivo sia acceso e polarizzato in

zona di saturazione (ON state), esso emette luce in corrispondenza della regione di Gate, lato Drain.

Sotto questa regione, infatti, si ha il picco di intensità del campo elettrico che si instaura tra Gate e Drain in seguito alla polarizzazione; questo è dovuto al fatto che la tensione applicata al Drain, attraverso il canale conduttivo, si riporta uguale in corrispondenza della zona sotto al Gate.

L'emissione di luce si verifica secondo il fenomeno della **radiazione di frenamento** degli elettroni che, accelerati dal campo elettrico, interagiscono con il reticolo e subiscono degli urti (*scattering*), e quindi si può pensare che vengano frenati per opera dei campi coulombiani dei nuclei atomici. L'energia degli *hot electrons* è tale da procurare emissioni radiative in determinate regioni dello spettro elettromagnetico.

Possono essere pertanto misurati gli spettri di emissione, rilevando l'intensità della radiazione emessa in funzione dell'energia dei portatori; si ottengono dei grafici che, come nel caso visto in precedenza della ionizzazione da impatto, rappresentano linee rette (Figura 2.23), ad indicare una distribuzione di tipo *maxwelliana* dell'intensità dei fotoni, proporzionale al *fattore di Boltzmann*:

$$E.L. \propto e^{-\left(\frac{E}{kT}\right)} \quad (2.3)$$

con $E.L.$ ad indicare l'intensità di elettroluminescenza [u.a.], E l'energia degli elettroni [eV], K la costante di *Boltzmann* e T la temperatura [K].

Questi spettri possono poi essere rilevati al variare della distanza Gate-Drain L_{GD} o della tensione V_D , per studiare come varia la distribuzione degli *hot electrons* al variare dei vari parametri; ad esempio, al diminuire della prima il cam-

po elettrico aumenta e di conseguenza aumenta l'energia dei portatori; questo cambiamento può essere rilevato da una diminuzione della pendenza delle rette ottenute.

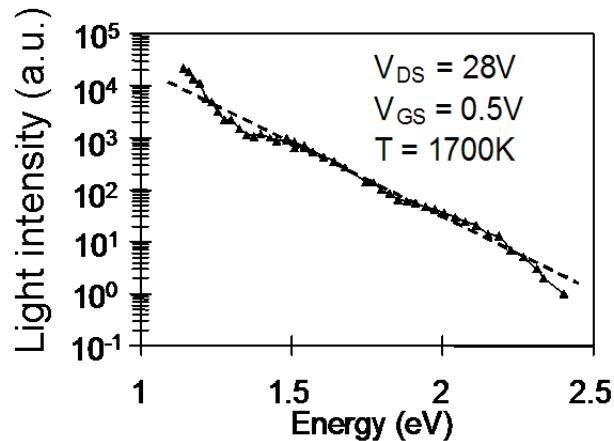


Figura 2.23: Spettri di emissione d'energia degli *hot electrons*.

Un altro metodo per studiare qualitativamente gli *hot electrons*, consiste nel misurare l'emissione al variare di V_{GS} mantenendo V_{DS} costante, riportando graficamente l'intensità luminosa in funzione di V_{GS} . Si ottiene in questo modo un andamento a campana (Figura 2.24). Ciò si spiega considerando che per valori della tensione Gate-Source inferiori alla soglia, la tensione e il campo elettrico tra Gate e Drain sono massimi, ma non essendoci portatori nel canale, il dispositivo non emette luce. Facendo salire V_{GS} sopra la tensione di soglia, il canale inizia a formarsi e a popolarsi di portatori. Quest'ultimi sono progressivamente accelerati dall'alto campo elettrico longitudinale diventando sempre più energetici. In accordo con la presenza di *hot electrons*, viene rilevata emissione luminosa la cui intensità aumenta all'aumentare della V_{GS} . Aumentando V_{GS} aumenta il numero di elettroni nel canale, ma contemporaneamente cala il campo elettrico. Di conseguenza superato un certo valore, l'intensità della luce emessa inizierà a calare

perché gli elettroni risulteranno meno energetici.

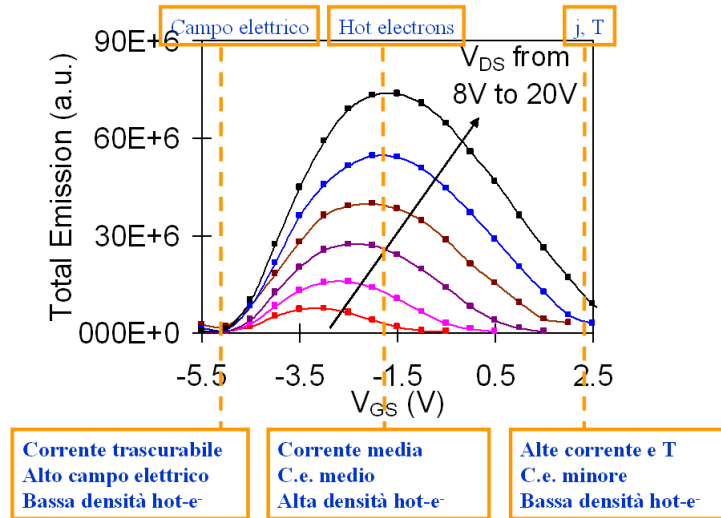


Figura 2.24: Grafico a campana dell'intensità dell'emissione in funzione di V_{GS} , per diversi valori di V_{DS} .

Gli *hot electrons* possono generare trappole, aumentando così il collasso di corrente e la dispersione in frequenza, ma possono anche essere intrappolati in superficie, nel GaN o nell'AlGaN da trappole preesistenti, variando il campo elettrico interno ed alterando le performance.

2.5.2 Effetto piezoelettrico inverso

Un meccanismo di degradazione è stato riscontrato effettuando dei test sui dispositivi HEMT, applicando alte tensioni negative al Gate. Esso non può essere spiegato da fenomeni associati alla presenza di *hot electrons* in quanto le condizioni di polarizzazione sono tali da mantenere il dispositivo spento, senza dunque la formazione di un canale dotato di portatori (OFF-state).

In particolare questa degradazione consiste in un catastrofico, improvviso ed irreversibile aumento delle correnti di *leakage* del Gate, accompagnato da una invece leggera e più graduale degradazione delle caratteristiche DC quali la diminuzione delle correnti di Drain I_D e della transcoduttanza g_m ed un incremento della resistenza di Drain R_D . Il valore di tensione per il quale inizia il degrado è costante per dispositivi dello stesso wafer e generalmente è indicato come *critical voltage* [35].

Misure di elettroluminescenza hanno dimostrato che l'iniezione delle correnti di *leakage* avviene attraverso degli *hot spots* lungo i bordi del Gate [22] (Figura 2.25), ossia regioni circoscritte a forma di *spot* attraverso le quali si riscontra emissione di fotoni. La densità di questi *spot* incrementa durante i test ed è correlata all'incremento della I_G , della intensità luminosa e di un aumento degli effetti di intrappolamento quali il *current collapse*. Il degrado delle caratteristiche DC di I_D , g_m e R_D avviene in tono minore e sembra non avere una correlazione ben definita con la formazione degli *hot spots*, suggerendo che essi abbiano un'influenza limitata sul trasporto dei portatori.

Gli *spot* di emissione sono dovuti a difetti localizzati che si creano durante i test in *reverse bias step-stress* nel reticolo cristallino; la loro origine si pensa

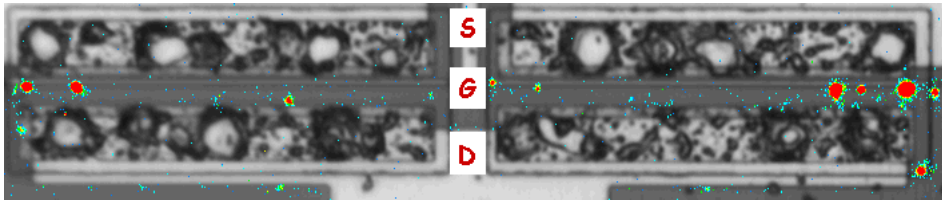


Figura 2.25: Presenza di *hot spots* localizzati tra Gate e Drain in un dispositivo HEMT in seguito a stress in OFF-state.

sia dovuta all'effetto piezoelettrico inverso, causato dall'intenso campo elettrico longitudinale che si forma sotto al bordo del Gate, tra Gate e Drain.

In queste ipotesi, l'intenso campo elettrico, per effetto piezoelettrico inverso, introduce un ulteriore sforzo tensivo alla barriera di AlGa_N, dovuto al *mismatch* del reticolo tra lo strato in AlGa_N in tensione sullo strato in Ga_N. L'energia elastica della barriera dunque aumenta e se supera un valore critico, si possono formare difetti cristallografici che favoriscono il *tunneling* tra Gate e canale attraverso la barriera in AlGa_N e che possono diventare delle trappole per gli elettroni (degradando le caratteristiche DC). I difetti che si formano nel reticolo, infatti, costituiscono un cammino per i portatori e hanno l'effetto equivalente di un abbassamento dell'altezza della barriera Schottky del Gate (Figura 2.26).

Va specificato che questa teoria è applicabile ad eterostrutture Ga-face, che hanno lo strato barriera di AlGa_N in tensione collocato sopra allo strato rilassato in Ga_N; nelle eterostrutture N-face, al contrario, la diversa orientazione dei vettori di polarizzazione, fa sì che lo strato barriera in tensione di AlGa_N sia collocato al di sotto del canale, mentre gli strati superiori siano rilassati (ad esclusione del *cap*). Pertanto non si dovrebbero creare dei cammini di perdita dovuti a deformazioni e rotture per effetto piezoelettrico inverso, il quale non interessa gli strati sovrastanti il canale.

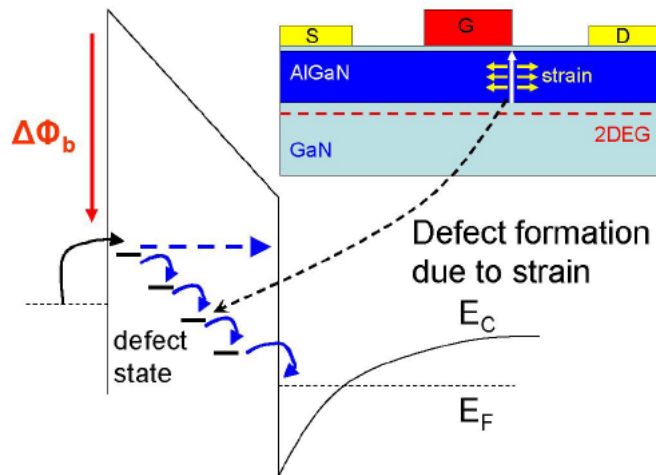


Figura 2.26: Diagramma a bande: effetto piezoelettrico inverso [36].

Tuttavia il fenomeno di degrado per effetto piezoelettrico deve essere ancora ben indagato e, a maggior ragione, devono ancora essere posti sotto indagine i meccanismi di degrado della più recente tecnologia N-face.

Inoltre si riscontra che procedendo con l'evoluzione delle tecniche di produzione dei dispositivi HEMT, meccanismi di degradazione conducibili all'effetto piezoelettrico inverso stanno scomparendo, innalzando a valori elevati di tensione (in modulo) la soglia del *critical voltage*, e lasciando presupporre che altri meccanismi legati alla qualità della tecnologia produttiva possano contribuire al miglioramento dell'affidabilità dei dispositivi.

Capitolo 3

Ga-Polar e N-Polar HEMT

Si è visto nel paragrafo 2.2.2 riguardante l'eterostruttura AlGaN/GaN, che i cristalli dei due materiali utilizzati presentano due possibili orientamenti: uno che porta ad avere la superficie superiore costituita da atomi di Gallio (Ga-face) e l'altro da atomi di Azoto (N-face); questo comporta, nei due casi, orientazioni opposte del vettore polarizzazione spontanea P_{sp} , il cui verso va dal catione al più vicino anione lungo la direzione c del reticolo.

Come mostrato in Figura 2.4 di pagina 38, la direzione positiva di polarizzazione punta verso la superficie negli strati terminanti in Ga-face, dove i cationi Ga sono in cima alla superficie stessa; al contrario, gli strati terminanti in N-face, con gli anioni N in cima alla superficie, determinano come direzione positiva quella che punta verso il substrato. Questo comporta diverse direzioni di crescita e diverse terminazioni degli strati atomici nei vari film che vengono utilizzati nelle eterostrutture.

Perciò, date queste differenze, in linea generale, è possibile formare due tipi diversi di eterostrutture AlGaN/GaN: una che utilizza materiali Ga-face, con i quali si realizzano dispositivi Ga-Polar, ed una che si avvale di materiali N-face, costituendo dispositivi N-Polar.

Ad oggi, gran parte dei dispositivi GaN HEMT fabbricati sono di tipo Ga-Polar e su di loro si sono perciò concentrati la maggior parte degli studi.

Questo è dovuto alla maggiore stabilità delle strutture Ga-face rispetto a quelle N-face, che consente di crescere materiali di maggiore qualità, con tecnologie ormai consolidate (paragrafo 1.5). Sebbene dispositivi N-Polar siano stati realizzati con successo con tecniche di crescita epitassiali quali MBE e MOCVD [24] [25], la crescita è tuttavia più sensibile alle condizioni di processo e spesso i film ottenuti esibiscono un'alta ruvidità superficiale [26].

Tuttavia, come si vedrà in seguito, la possibilità di utilizzare dispositivi N-polar offre la possibilità di superare le limitazioni che comunemente si incontrano man mano che si procede con lo *scaling* tecnologico dei Ga-Polar, che prevede di diminuire sempre più la lunghezza di Gate (L_G) pur mantenendo un preciso rapporto tra tale lunghezza e distanza Gate-canale (*structural aspect ratio*), al fine di arrivare a frequenze operative più elevate. Sugli N-Polar pertanto si stanno volgendo molte attenzioni e sono stati così recentemente sviluppati nuovi metodi e processi di crescita, per poter così usufruire dei vantaggi e delle potenzialità offerti da questi dispositivi.

3.1 Ga-Polar HEMT

Come illustrato nel paragrafo 2.2.2, un'eterostruttura AlGa_N/Ga_N Ga-face è realizzata tramite la deposizione di AlGa_N su Ga_N (Figura 2.7 (b)) che porta allo *stress* tensivo dello strato AlGa_N, date le minori dimensioni del suo reticolo, e all'allineamento dei vettori di polarizzazione spontanea e piezoelettrica.

La struttura base di un HEMT Ga-Polar è pertanto quella raffigurata in Figura 3.1. Si nota subito lo strato di AlGa_N (strato barriera) cresciuto su Ga_N (strato buffer o canale) che forma l'eterostruttura. Il substrato è tipicamente in Zaffiro o Carburo di Silicio (SiC). Molto spesso tra substrato e strato buffer viene cresciuto un *nucleation layer* al fine di ridurre il mismatch reticolare. Curando molto il *nucleation layer* si possono ottenere HEMT di ottima qualità con poca dispersione e basse correnti di perdita. In aggiunta, per diminuire lo *scattering coulombiano* causato dagli atomi donori ionizzati e dalle impurità, e per favorire ulteriormente il confinamento dei portatori innalzando ancor più la barriera, uno strato *spacer* può essere inserito tra il canale e lo strato barriera.

Dopo la deposizione di AlGa_N vengono cresciuti i contatti: in particolare due contatti ohmici per il Source e il Drain e un contatto rettificante (diodo *Schottky*) per il Gate (si veda il paragrafo 2.3). È molto importante ridurre al minimo la resistenza di contatto per non introdurre una resistenza in serie al canale conduttivo e limitarne le prestazioni in conducibilità. I contatti di Source e Drain, diversamente da quello di Gate, vanno a contattare direttamente il 2DEG in quanto la loro deposizione sullo strato di AlGa_N non rimane in superficie ma penetra internamente tramite dei *via* nell'AlGa_N.

Per ridurre i fenomeni di degrado associati alle trappole superficiali, date

da legami pendenti, difetti e cariche residue, può essere depositato in superficie un film isolante tipicamente di Nitruro di Silicio (Si_3N_4), effettuando così la *passivazione*.

Altrimenti può essere utilizzato un *field plate*, che consiste nell'uso di un gate a forma di T o Γ che copre parzialmente la zona Gate-Drain, ridistribuendo il campo elettrico su tutto il *field plate* stesso.

Ancora, con la tecnica del *gate recess*, lo strato barriera viene spostato più in profondità, allontanando la superficie del canale.

Parametri geometrici tipici di un HEMT sono la lunghezza (L_G) e la larghezza (W_G) di canale, la distanza Gate-Drain (L_{GD}), tra i quali i formano i campi elettrici massimi, lo spessore dell'AlGaN e la concentrazione dei portatori nel 2DEG N_s . Il rapporto tra L_G e tale spessore è definito *structural aspect ratio*.

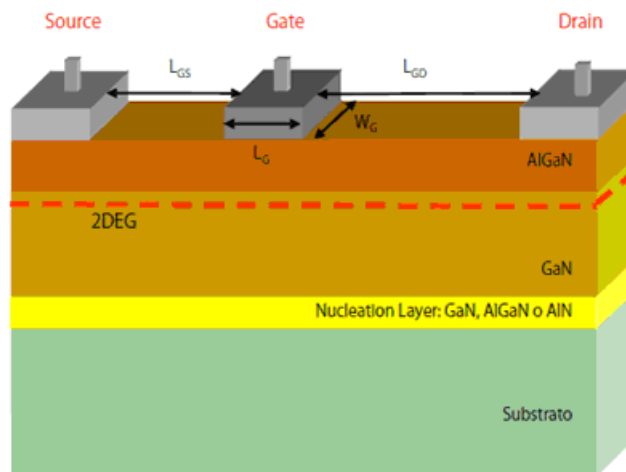


Figura 3.1: Struttura base di un HEMT Ga-Polar.

Lo strato *spacer*, menzionato precedentemente, può essere realizzato in **AlN**, composto con la maggiore costante di polarizzazione spontanea, che da sola permette di raggiungere concentrazioni di portatori N_s sui $2.5 \times 10^{13} \text{ cm}^{-2}$ con $P_{sp} = 4.54 \times 10^{13} \text{ cm}^{-2}$.

Il AlN, inoltre, possiede una *temperatura di Curie* superiore ai 1000 °C, indicando un'elevata stabilità chimico/termica che si ripercuote su tutta la struttura. Ancora, con l'introduzione di uno strato intermedio di AlN è stato possibile incrementare la mobilità dei portatori nel 2DEG. Infatti per raggiungere elevati livelli di corrente è necessario avere elevate concentrazioni di portatori nel 2DEG, e un'elevata mobilità che consenta ai portatori di lavorare in condizioni di saturazione di velocità. Con l'uso di AlN si è passati da valori della mobilità nei primi dispositivi assestati sui 200 – 300 cm^2/Vs a valori superiori ai 1000 cm^2/Vs . L'effetto dello strato di AlN infatti è quello di diminuire la ruvidità residua dell'interfaccia, diminuendo lo *scattering* residuo. Questa azione di *smoothing* incrementa la mobilità e dipende dallo spessore dell'AlN stesso. Come si vede in Figura 3.2, si ha un picco della mobilità per strati spessi 1 nm.

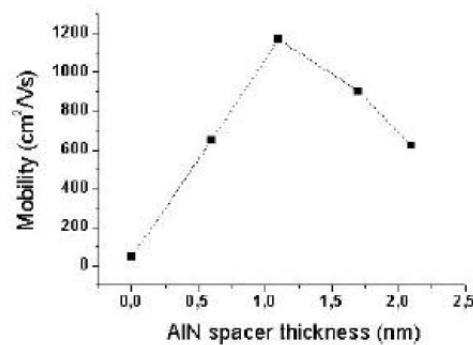


Figura 3.2: Mobilità elettronica in funzione dello spessore dello spacer in AlN [27].

La natura polare dei due strati utilizzati nell'eterostruttura, unito al fenomeno piezoelettrico dovuto allo stress tensile dell'AlGaN su GaN, creano alla loro interfaccia, lato AlGaN, una densità di carica positiva nel caso Ga-face. Questa viene bilanciata dal canale 2DEG di elettroni, costituito in prossimità dell'interfaccia stessa, laddove la banda di conduzione scende sotto il *livello di Fermi* formando

una buca quantica.

Ibbetson et al [28] studiarono teoricamente e sperimentalmente la formazione del 2DEG nelle eterostrutture AlGaN/GaN Ga-Polar ed ipotizzarono la sorgente di elettroni negli stati donori superficiali nell'AlGaN (Figura 2.8).

Secondo questo modello, la densità di carica superficiale dipende dallo spessore dello strato di AlGaN, che influisce a sua volta anche sul piegamento delle bande. Finché gli stati donori superficiali rimangono sotto il livello di Fermi non possono cedere il loro elettrone (Figura 3.3 (a)). Aumentando lo spessore barriera, fino al raggiungimento di un determinato spessore critico, l'energia dei donori sale al di sopra del livello di Fermi e gli elettroni sono, così, in grado di passare alla banda di conduzione (Figura 3.3 (b)). Si creano così da una parte una densità carica positiva superficiale dovuta alla ionizzazione degli stati trappola superficiali dell'AlGaN, dall'altra il 2DEG costituito da elettroni.

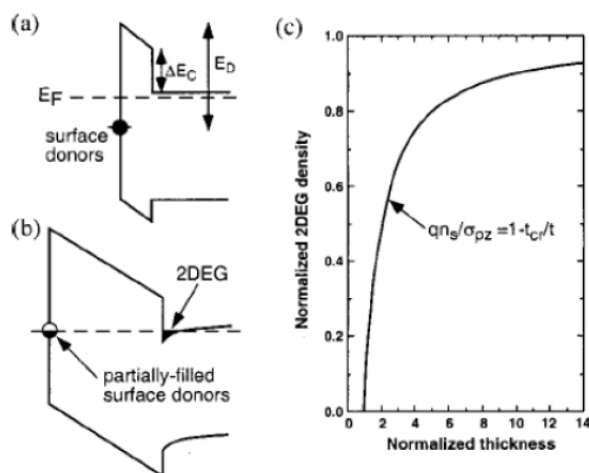


Figura 3.3: Formazione del gas elettronico in funzione dello spessore dell'AlGaN.

All'aumentare dello spessore dello strato barriera, aumenta il numero di elettroni che possono essere trasferiti.

Nel caso, però, lo spessore aumenti troppo, la relazione non è più valida, come si vede in Figura 3.3 (c), in quanto subentrano altri effetti quali il rilassamento meccanico ed una schermatura elettrostatica che diminuiscono il campo elettrico, deteriorando mobilità e densità dei portatori.

Dunque la presenza di una distribuzione di carica netta positiva all'interfaccia AlGaN/GaN dovuta alla differenza di polarizzazione dei due strati ($Q_\pi(\text{AlGaN})$ e $Q_\pi(\text{GaN})$), consente di attirare elettroni e mantenerli confinati nella buca quantica, bilanciando così i vari contributi di carica (Figura 3.4).

La distribuzione di carica positiva all'interfaccia AlGaN/GaN è data da:

$$Q_\pi(\text{net}) = Q_\pi(\text{AlGaN}) - Q_\pi(\text{GaN}) \quad (3.1)$$

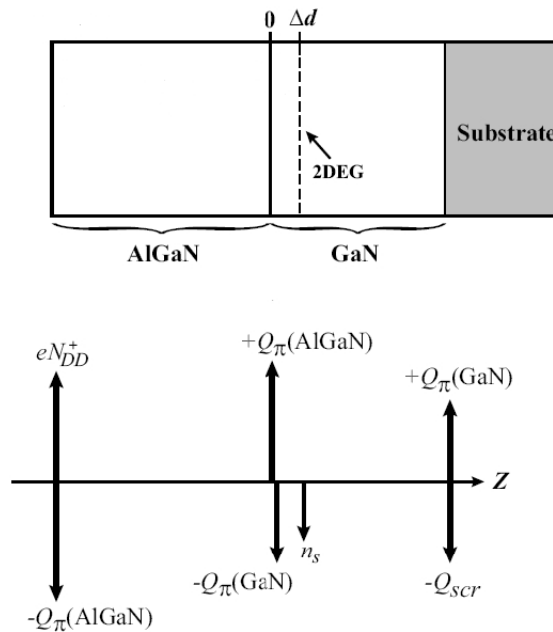


Figura 3.4: Distribuzione di carica di un eterostruttura AlGaN/GaN Ga-face [2].

Un'ulteriore considerazione riguarda lo *scaling* della L_G , al fine di poter arrivare a frequenze operative maggiori. E' infatti importante diminuire lo spessore

dello strato barriera, contemporaneamente alla riduzione di L_G , per mantenere un determinato *structural aspect ratio*.

La presenza di livelli superficiali nei dispositivi, impedisce tuttavia la riduzione dello spessore dello strato barriera al di sotto dei 25 nm, in corrispondenza del quale i livelli superficiali cominciano a svuotarsi, diminuendo la concentrazione dei portatori nel 2DEG.

Per impedire che il livello superficiale venga occupato da un elettrone, si sono sviluppate le tecniche già menzionate di *passivazione* e *gate recess*; tuttavia quest'ultima tecnica presenta molti problemi nella procedura di scavo nell'AlGa_N, con la conseguente creazione di molti nuovi difetti.

La sostituzione dello strato barriera AlGa_N con uno di tipo **InAlN** permette la riduzione dello spessore della barriera ben al di sotto 25 nm (arrivando vicini al limite del tunnel), in aggiunta all'aumento della concentrazione dei portatori del canale derivante dalle caratteristiche ancor più vantaggiose dell'AlN presente nella lega [23].

3.1.1 Prestazioni dei Ga-Polar HEMT

Con i dispositivi Ga-Polar GaN HEMT si riportano prestazioni ben superiori di quelle ottenute con i dispositivi su GaAs.

Grazie alle caratteristiche vantaggiose dei sistemi basati sui nitruri, assieme allo sviluppo delle tecniche di *field plate* e *passivazione*, sono stati raggiunti valori massimi di 40 W/mm in potenza, correnti di uscita superiori ai 2 A/mm ed alte tensioni di *breakdown* (oltre i 100 V) [16].

La forte riduzione delle lunghezze di Gate L_G al di sotto dei 100 nm ed il corrispondente *scaling* dello *structural aspect ratio* hanno permesso alte *performance* in frequenza, con frequenza di taglio della corrente intrinseca f_T e frequenza di taglio del guadagno in potenza f_{max} entrambe sui 150 GHz [17], con alti valori di efficienza.

Tuttavia, proseguendo con la diminuzione della L_G , è importante poter garantire ed incrementare il confinamento del gas bidimensionale, per mantenere efficiente la modulazione del canale tramite il Gate.

Una soluzione possibile prevede l'inserimento di una retro-barriera in **InGaN** [18], che permette di ridurre l'iniezione di corrente nel buffer, alzando il bordo della banda di conduzione nella parte sottostante allo strato canale; tuttavia questa tecnica introduce delle difficoltà nella crescita del materiale e diminuisce le performance del dispositivo.

Infine, un altro problema riguarda la difficoltà nel realizzare basse resistenze di contatto ohmico, costituendo l'AlGaIn, materiale a gap molto ampio, una barriera al flusso di elettroni.

3.2 N-Polar HEMT

La grande opportunità offerta dalla tecnologia N-Polar consiste nel poter superare alcuni limiti alle performance incontrati procedendo con lo *scaling* dei dispositivi HEMT, sfruttando le particolari caratteristiche dell'eterostruttura N-face e permettendo così di raggiungere alte frequenze operative, che vanno al di là delle possibilità Ga-Polar.

I vantaggi introdotti dalle eterostrutture N-face sono principalmente due:

- miglior confinamento elettronico del 2DEG;
- minor resistenza dei contatti ohmici.

Questi benefici derivano dalla diversa conformazione dell'eterostruttura, che viene qui di seguito analizzata.

Come illustrato nel paragrafo 2.2.2, la situazione ottimale per quanto riguarda l'orientamento dei vettori di polarizzazione spontanea e piezoelettrica per materiali N-face, è costituita da un'eterostruttura GaN/AlGa_{0.3}N/GaN: alla base uno strato buffer GaN, su di esso uno strato barriera AlGa_{0.3}N e sopra ancora un ulteriore strato GaN per il canale. Questa è, peraltro, la struttura dei dispositivi N-Polar sui quali sono state effettuate le misurazioni descritte nei capitoli successivi.

Una delle strutture possibili di un HEMT N-Polar è pertanto quella raffigurata in Figura 3.5

Il grande momento di dipolo nello strato Al_{0.3}Ga_{0.7}N sottoposto ad una tensione di stiramento, permette la formazione del 2DEG appena sopra la sua interfaccia superiore con il GaN, attraverso la ionizzazione degli stati trappola donori a 60 meV dal bordo della banda di valenza nell'interfaccia opposta.

MOCVD SiN_x 5nm
2 nm Al_{0.6}Ga_{0.4}N cap
10 nm GaN channel
2 nm AlN
10 nm Al_{0.3}Ga_{0.7}N
43 nm AlGa_{0.3}N graded from 5 → 30 % Si: 4 × 10¹⁸ cm⁻³
10 nm GaN:Si 3 × 10¹⁸ cm⁻³
GaN buffer

Figura 3.5: Tipica eterostruttura N-Polar HEMT.

Essendo nel *bulk*, questi stati non rispondono alle alte frequenze e il loro *charging/discharging* durante il funzionamento del transistor porta a dispersione DC e RF (e dunque a fenomeni simili al *current collapse*). Perciò si ricorre al *doping* degli strati sottostanti la barriera $Al_{0.3}Ga_{0.7}N$, al fine di prevenire la modulazione di questi stati trappola prossimi alla banda di valenza e lenti nel rispondere alle alte frequenze, abbassando il loro livello energetico rispetto al livello di Fermi (Figura 3.6). Con il drogaggio, inoltre, si rifornisce di cariche il 2DEG e contemporaneamente si soddisfa la richiesta di cariche positive per il bilanciamento del sistema.

La grande differenza rispetto alle eterostrutture Ga-face consiste proprio nel posizionamento invertito dello strato barriera rispetto al canale 2DEG. Nel diagramma a bande, dunque, la buca di potenziale che raccoglie gli elettroni del canale ha una retro-barriera intrinseca, in quanto è lo stesso layout della struttura che la forma (senza dover ricorrere a soluzioni aggiuntive, come avviene nei Ga-face, quali eterostrutture doppie (Figura 3.7) o l'uso di uno strato InGa_{0.5}N come retro-barriera).

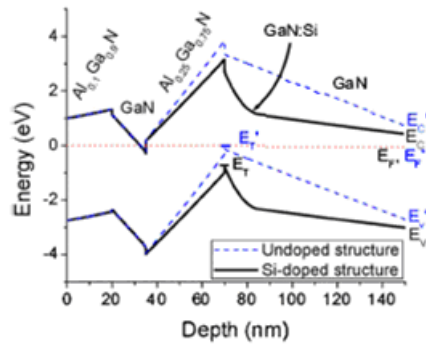


Figura 3.6: Diagramma a bande di un N-Polar HEMT con e senza drogaggio con Silicio. Il Si-doping evita che gli stati trappola donori (E_T) siano modulati dal segnale RF che li porta sotto e sopra al livello di Fermi, durante il funzionamento del transistor [29].

La presenza della retro-barriera intrinseca è molto importante, in quanto consente la diminuzione dell'iniezione di corrente nel buffer incrementando il confinamento del gas elettronico 2-D. Inoltre, il forte momento di dipolo della barriera di AlGa_xN, consente di poterne usare solamente uno strato sottile per raggiungere comunque forti potenziali di confinamento.

In questo modo l'efficienza della modulazione del Gate è salvaguardata e si evitano *effetti di canale corto*, quali shift della tensione di soglia V_T verso valori negativi, alta *corrente di sottosoglia*, *soft pinch-off*, alta conduttanza di uscita [30] [31], tutto questo in particolare sotto alti campi elettrici. Pertanto, la presenza della retro-barriera intrinseca è importante nei dispositivi con *scaling* spinto, laddove la riduzione di L_G è fondamentale per ottenere buone prestazioni ad alte frequenze.

Inoltre, si è visto che nei dispositivi Ga-Polar (paragrafo 3.1) si raggiunge un significativo miglioramento della risposta in frequenza, soltanto diminuendo contemporaneamente L_G e la larghezza della barriera, mantenendo lo *structural*

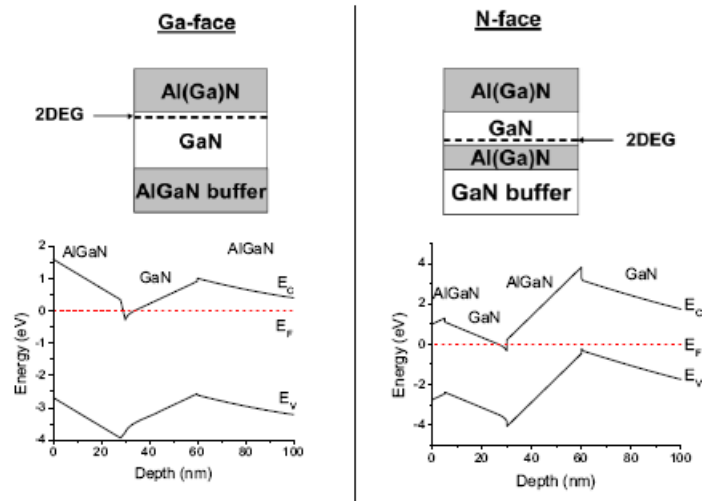


Figura 3.7: Strato buffer AlGaN spesso (sinistra) usato in una eterostruttura doppia AlGaN/GaN/AlGaN Ga-face e strato retro-barriera AlGaN sottile (destra) usato in una struttura AlGaN/GaN N-face [29].

aspect ratio invariato. Non è però possibile diminuire lo spessore della barriera di AlGaN sotto i 25 nm perché ciò causerebbe la riduzione sia della mobilità sia della densità dei portatori nel 2DEG. Questo problema è superato con i dispositivi N-Polar, in quanto lo strato canale si trova più vicino al Gate (mantenendo dunque alto il valore dello *structural aspect ratio*) e non è più quindi necessario procedere con l'ulteriore diminuzione dello spessore della barriera, la quale non si trova più tra Gate e canale, ma al di sotto del canale stesso.

L'altro grande vantaggio di questa disposizione invertita di strato canale e strato barriera data dalla polarizzazione dei materiali N-face, consiste nel fatto che la connessione metallo-2DEG non passa attraverso un materiale a largo band-gap come l'AlGaN. I contatti ohmici sono depositati sullo strato GaN, il cui più stretto bandgap minimizza le barriere di potenziale al flusso di elettroni.

Nidhi et al. [32] hanno dimostrato valori della resistenza dei contatti ohmici di 0.1 Ωmm per gli N-Polar HEMT, che risultano essere inferiori ai valori tipici dei

contatti ohmici su Ga-Polar ($0.3 \div 0.5 \Omega mm$).

Nell'Articolo [33] è introdotta una tecnologia *gate first self-aligned*¹ per N-Polar GaN MIS-HEMT² che esibisce resistenze di contatti ultra-basse pari a $23 \Omega \mu m$, comparabili alle tecnologie a bandgap più stretto.

Il processo *gate first self-aligned* di formazione del Gate coinvolge la deposizione di $W/Cr/SiO_2/Cr$ usando *sputtering* (W), *e-beam evaporation* (Cr), *plasma-enhanced chemical vapor deposition* (SiO_2). Le strisce di Gate sono poi definite otticamente. Lo stretto strato di Cr agisce come maschera per l'*etching* di $SiO_2/Cr/W$ per formare lo *stack* del Gate. *Spacer* laterali di SiN_x cresciuti con PECVD sono formati per isolare il metallo di Gate dalla regione di ricrescita.

Dopo la formazione del Gate, strati di **InGaN** con *cap* in **InN** sono cresciuti nelle regioni di accesso tramite *plasma assisted molecular beam epitaxy*. Come mostrato in Figura 3.8(b), la crescita di InGaN e InN aiuta ad eliminare la barriera al flusso di elettroni attraverso i contatti. I passi successivi della fabbricazione coinvolgono l'*etching* dell'InGaN per isolare Source e Drain e la deposizione di contatti *Ti-based*.

La tecnica appena descritta, inoltre, aiuta a ridurre al minimo la regione di accesso, ottenendo significativi miglioramenti delle prestazioni alle alte frequenze.

Nella Figura 3.5 si può osservare che tra strato canale e strato barriera è inserito un sottile strato **spacer** di **AlN**, come avviene anche sui Ga-Polar. In questo

¹Il self-aligned gate è un processo di fabbricazione di transistor, nel quale la regione di elettrodo di Gate è utilizzata come maschera per il drogaggio di Drain e Source attorno ad essa. Questa tecnica assicura che il Gate sia leggermente sovrapposto ai bordi del Drain e Source.

²L'inserimento di uno strato isolante nella regione di Gate per ottenere una struttura *Metal Insulator Semiconductor* HEMT, permette di limitare le correnti di *leakage*, consentendo l'applicazione di tensioni superiori, innalzando la tensione di *breakdown*. Di contro si abbassa la tensione di soglia e si ha un lieve calo della transcoduttanza.

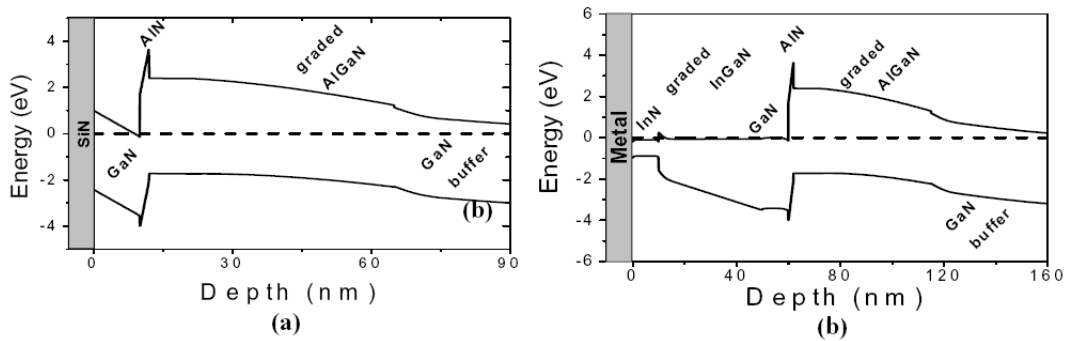


Figura 3.8: Diagramma a bande del dispositivo sotto il Gate (a) e nella regione di accesso dopo la ricrescita di InGaN e InN (b), eliminando la barriera al flusso di elettroni [33].

modo il 2DEG è confinato all'interfaccia GaN/AlN. L'uso di un materiale binario per il confinamento del 2DEG, elimina lo *scattering* che invece si crea all'interfaccia della lega GaN/AlGaN e migliora ulteriormente il confinamento stesso degli elettroni; come risultato finale la mobilità del 2DEG aumenta.

Lo schema del diagramma a bande di un N-Polar con AlN spacer è riportato in Figura 3.9. La discontinuità tra le bande di conduzione del GaN con il AlN (ΔE_{C2}), più grande rispetto a quella con la lega AlGaN ($\Delta E_{C2} > \Delta E_{C1}$), insieme al grande momento di dipolo (ΔE_P) del AlN in tensione sul GaN (dovuto ai grandi valori dei coefficienti di polarizzazione del AlN), consentono che un sottile strato di AlN costituisca una retro-barriera per il confinamento elettronico più efficace rispetto a quella formata dalla lega AlGaN [25]. Secondo una simulazione [34], il potenziale di confinamento che si ottiene in questo modo è stimato essere maggiore dell'*energy-gap* del GaN. Se poi si inserisce un ulteriore strato spacer di GaN, formando un'eterostruttura del tipo *GaN(canale)/AlN(spacer)/GaN(spacer)/AlGaN(barriera)/GaN(buffer)*, gli elettroni, la cui funzione d'onda penetra nel AlN, presentano una massa efficace mi-

nore rispetto al caso semplice senza GaN *spacer*. Si possono perciò raggiungere velocità degli elettroni maggiori.

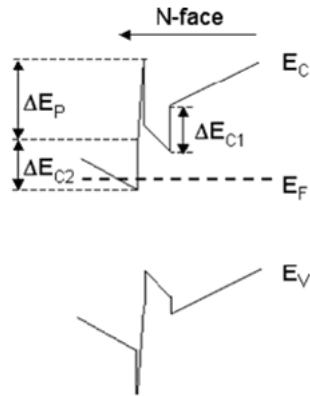


Figura 3.9: Diagramma a bande di un N-Polar HEMT con AlN spacer [25].

Oltre agli strati menzionati precedentemente, osservando ancora la Figura 3.5, notiamo un sottile film, l'**AlGaN cap**, sopra allo strato canale. Questo permette di formare una barriera Schottky più alta di quella del GaN e minimizzare lo svuotamento del 2DEG grazie alla polarizzazione inversa sotto al Gate, ai fini della riduzione del *leakage*. La più alta stabilità termica della lega AlGaN comparata a quella del GaN, la rende adatta come strato di protezione della superficie per processi ad alte temperature, come la deposizione di dielettrico come isolante. L'utilizzo di uno strato cap AlGaN, inoltre, permette la creazione di dispositivi N-polar ad *enhancement*, senza l'uso di *gate recess*, evitando il difficile controllo della tensione di soglia relativo a questa ultima tecnica.

Un'ultima differenza con i Ga-Polar, è costituita dal buffer costituito da GaN, che fornisce una conduttività termica più alta rispetto all'AlGaN.

Considerando il processo di fabbricazione degli N-Polar, tipicamente si utilizzano substrati in SiC su cui operare una crescita epitassiale tramite Plasma-Assisted MBE. L'utilizzo, poi, di un *nucleation layer N-rich* in AlN porta ad una

bassa incorporazione di impurità dal substrato al buffer, realizzando un *Semi Insulating buffer* in GaN. Tuttavia sono stati riportati dispositivi N-Polar ad alte prestazioni anche utilizzando la crescita MOCVD su substrato in Zaffiro.

Nell'Articolo [26] viene riportato un processo di fabbricazione di strutture N-face particolare, chiamato *Layer Transfer Technology*, che in sintesi consiste nel trasferire un sottile strato di GaN ($2\mu\text{m}$) da un substrato in Si(111) ad uno in Si(100), ribaltando la sua faccia da Ga-face a N-face. Dopo lo *spin coating*³ del HSQ (*Hydrogen Silsesquioxane*), un ossido fluidificabile con eccellente stabilità termica che viene utilizzato per formare un legame adesivo, un *plasma* di SF_6 è utilizzato per l'*etching selettivo* del substrato in Si(111). Possono essere utilizzati anche altri materiali per il substrato con funzione di *carrier wafer*, come il SiC e lo Zaffiro. Questa tecnica è schematizzata in Figura 3.10.

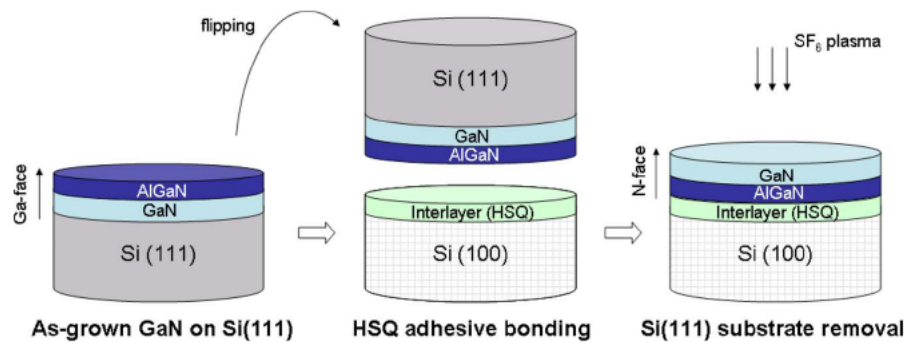


Figura 3.10: Layer Transfer Technology [26].

³Il Rivestimento per rotazione (*spin coating*), è una procedura utilizzata per applicare un film sottile e uniforme ad un substrato solido piano, che è messo in rapida rotazione da un apposito *spin coater* (detto anche *spinner*).

3.2.1 Prestazioni degli N-Polar HEMT

I dispositivi N-Polar consentono di superare le limitazioni che incontrano i dispositivi Ga-Polar al diminuire delle lunghezze L_G di Gate (mantenendo un determinato *structural aspect ratio*), al fine di aumentare le frequenze operative. Questa tecnologia si presenta come un candidato promettente nell'elettronica ad alta frequenza, nella progettazione di amplificatori di potenza e di dispositivi per lo *switching* a bassa tensione.

Il miglior confinamento del 2DEG consente, infatti, di poter garantire la corretta modulazione del canale tramite il Gate, scongiurando effetti di canale corto, con un incremento della densità e della velocità dei portatori. Infatti la mobilità degli elettroni a temperatura ambiente raggiunta è di $1700 \text{ cm}^2/Vs$. Questi aspetti considerati assumono un'importanza ancora maggiore procedendo con lo *scaling* delle dimensioni dei dispositivi.

I valori delle correnti massime di Drain e delle frequenze f_T e f_{max} ottenuti sono paragonabili a quelli dello stato dell'arte dei Ga-Polar.

I contatti ohmici raggiungono valori inferiori ai $0.3 \div 0.5 \Omega mm$ dei dispositivi Ga-Polar e il derivante flusso di elettroni tra Drain (o Source) e canale non è ostacolato da barriere di potenziale. Addirittura gli N-Polar MIS-HEMT fabbricati con tecnologia *gate first self-aligned InGaN ohmic contact regrowth* raggiungono valori molto bassi ($23 \Omega \mu m$) [33], paragonabili a quelli di tecnologie a bandgap più stretto.

I limiti maggiori degli N-Polar sono relativi alla minore qualità dei materiali e alle peggiori proprietà elettriche delle eterostrutture N-face. Inoltre la crescita di nitruri N-face è molto più problematica rispetto a quella collaudata delle più

stabili strutture Ga-face, essendo molto più sensibile alle condizioni di processo e col rischio di formare superfici che esibiscano alta ruvidità. Pertanto si ritiene importante procedere con lo studio dell'affidabilità sui dispositivi N-Polar, per comprendere meglio la natura dei meccanismi di degrado che possono affliggere la struttura e le conseguenze che possono avere sulle performance dei dispositivi.

Capitolo 4

Descrizione dei wafer e dei sistemi di misura

I dispositivi analizzati appartengono a due wafer costruiti e processati dall'UCSB (*University of California, Santa Barbara*), in un progetto in collaborazione con l'ONR (*The Office of Naval Research*) statunitense; detti dispositivi, entrambi realizzati su Nitruro di Gallio, sono di due tipi: un wafer è costituito da dispositivi N-Polar HEMT, l'altro da MESFET.

4.1 Descrizione del wafer N-Polar HEMT

I dispositivi N-Polar HEMT sono stati realizzati dall'UCSB.

Essi presentano la struttura epitassiale schematizzata in Figura 4.1, che ricalca la configurazione dell'eterostruttura N-Polar descritta nel paragrafo 3.2. Come raffigurato, i vari strati sono stati cresciuti su di uno strato di GaN semi-isolante. Uno strato spesso 20 nm di AlGaN drogato con Silicio è stato usato per ridurre gli effetti della dispersione DC-RF causati dagli stati trappola all'interfaccia dell'eterostruttura AlGaN/GaN. Uno strato sottile (0.7 nm) di AlN, inserito tra lo stato barriera $Al_{0.3}Ga_{0.7}N$ e lo strato canale GaN (25 nm), ha lo scopo di

4 DESCRIZIONE DEI WAFER E DEI SISTEMI DI MISURA

eliminare lo scattering della lega all'interfaccia e migliorare il confinamento del 2DEG, innalzando la mobilità degli elettroni nel canale. Infine, un AlGaN *cap* (2 nm) è stato cresciuto in cima allo strato canale, al fine di aumentare l'altezza della barriera Schottky e ridurre così le componenti di perdita verso il Gate. I dispositivi sono stati passivati con 120 nm di Nitruro di Silicio.

Per una descrizione più dettagliata delle funzionalità dei diversi strati vedasi paragrafo 3.2.

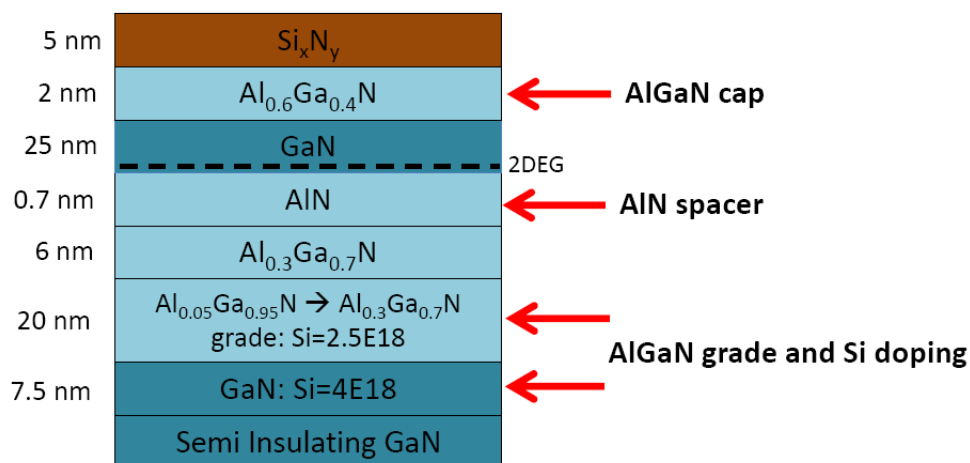


Figura 4.1: Struttura epitassiale degli N-Polar HEMT costruiti da UCSB misurati.

Di seguito sono riportate un'immagine del wafer N-Polar HEMT (Figura 4.2) ed una sua rappresentazione schematica (Figura 4.3).

Nella Figura 4.3 le aree in bianco sono *die* nei quali non sono stati sviluppati dispositivi; le aree colorate, invece, indicano la presenza di dispositivi (funzionanti o non funzionanti). Complessivamente a disposizione per le misure ci sono 5 *die*. Ad ognuno di essi, per l'identificazione, è associato un nome che riporta il numero della riga e la lettera della colonna di appartenenza del *die* stesso nel wafer. I cinque *die* contenenti dispositivi funzionanti sono: R3CC, R6CB, R6CD, R7CE, R8CF.

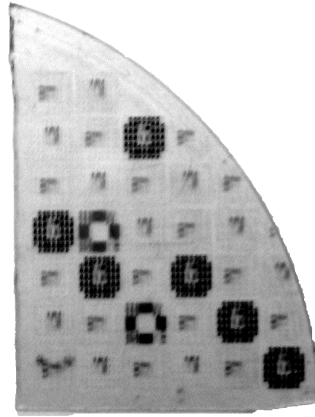


Figura 4.2: Wafer N-Polar HEMT.

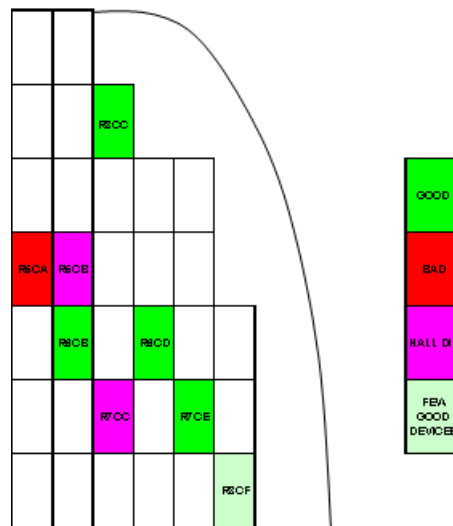


Figura 4.3: Rappresentazione schematica del wafer N-Polar HEMT. I *die* contenenti dispositivi funzionanti sono segnati con colore verde.

Ogni zona contiene 12 dispositivi accessibili per le misurazioni; su di loro sono state eseguite le misure di caratterizzazione e i test di affidabilità. Il layout del singolo *die* è raffigurato in Figura 4.4.

Ciascun *die* ha due diversi tipi di transistor:

- "F", caratterizzati da una lunghezza di Gate costante ($L_G = 0.7 \mu m$) e una distanza Gate-Drain L_{GD} che incrementa da 1 a 6 μm ;

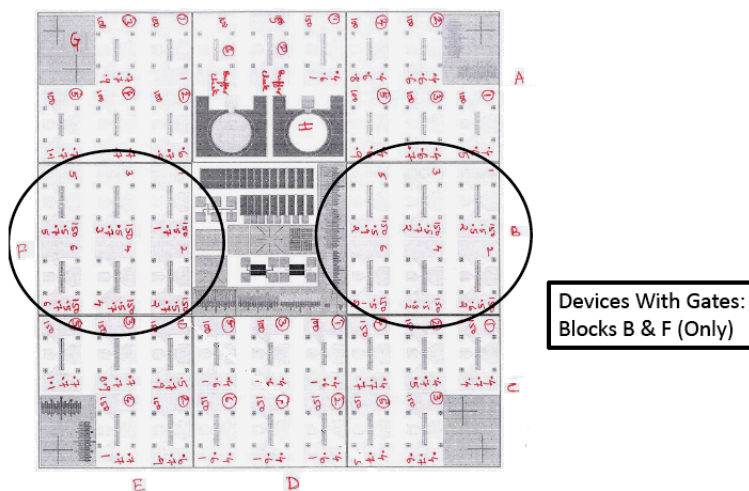


Figura 4.4: Die layout (N-Polar HEMT).

- "B", caratterizzati da una costante $L_{GD} = 2 \mu m$ ed una L_G che aumenta da 0.5 a $1 \mu m$.

La larghezza di Gate, invece, è la stessa per tutti i dispositivi ($W_G = 150 \mu m$) e così pure la distanza Gate-Source ($L_{GS} = 0.5 \mu m$); la collocazione dei transistor nella maschera e la descrizione delle dimensioni sono indicate rispettivamente in Figura 4.5 e Figura 4.6.

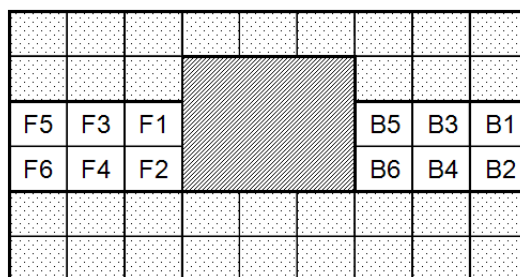


Figura 4.5: Disposizione dei transistor N-Polar HEMT all'interno del *die*.

Di seguito, in Figura 4.7 viene riportato il layout di un dispositivo visto al microscopio e contattato con punte DC.

4.1 DESCRIZIONE DEL WAFER N-POLAR HEMT

F5	Lg=0.7 Lgs=0.5 Lgd=5	F3	Lg=0.7 Lgs=0.5 Lgd=3	F1	Lg=0.7 Lgs=0.5 Lgd=1	B5	Lg=0.9 Lgs=0.5 Lgd=2	B3	Lg=0.7 Lgs=0.5 Lgd=2	B1	Lg=0.5 Lgs=0.5 Lgd=2
F6	Lg=0.7 Lgs=0.5 Lgd=6	F4	Lg=0.7 Lgs=0.5 Lgd=4	F2	Lg=0.7 Lgs=0.5 Lgd=2	B6	Lg=1 Lgs=0.5 Lgd=2	B4	Lg=0.8 Lgs=0.5 Lgd=2	B2	Lg=0.6 Lgs=0.5 Lgd=2

Figura 4.6: Geometrie dei transistor N-Polar HEMT.

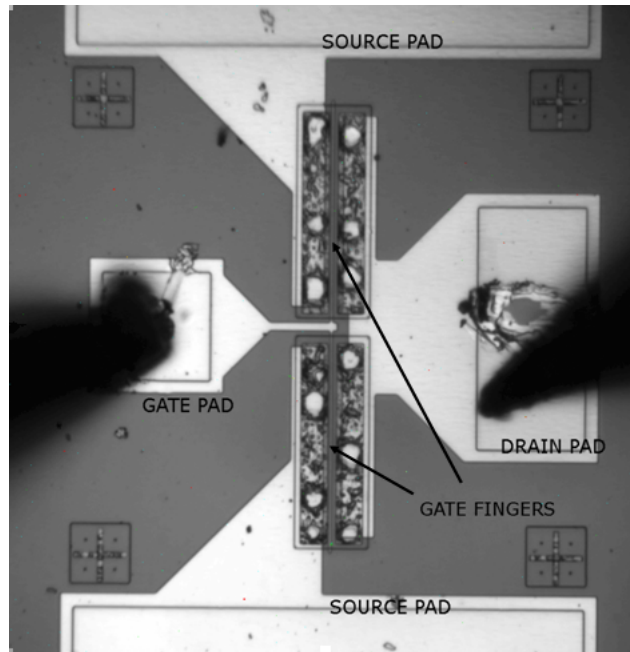


Figura 4.7: Dispositivo N-Polar HEMT visualizzato al microscopio.

Nell'immagine, nella parte di sinistra si osserva il contatto di Gate, a destra quello di Drain, sopra e sotto i due contatti di Source. Al centro si possono riconoscere le due dita di Gate.

Ogni dispositivo analizzato è *double finger* ($W_G = 2 \times 75 \mu m$).

4.2 Descrizione del wafer MESFET

I dispositivi MESFET analizzati sono caratterizzati da uno strato n-GaN con spessore di circa 200 nm , concentrazione dei portatori $n_s = 3.5 \cdot 10^{12}\text{ cm}^{-2}$ e mobilità dei portatori $\mu = 500\text{ cm/Vs}$.

Di seguito viene riportata un'immagine del wafer MESFET (Figura 4.8) ed una sua rappresentazione schematica (Figura 4.9).

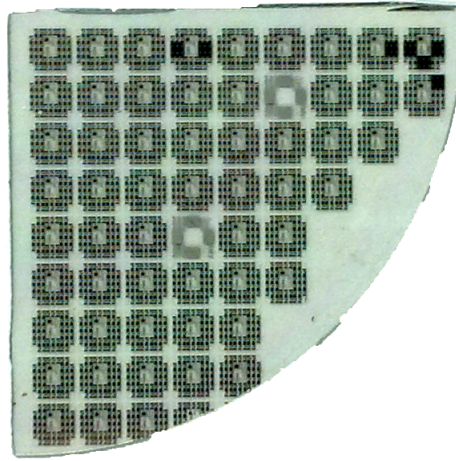


Figura 4.8: Wafer MESFET.

Complessivamente a disposizione per le misure ci sono 56 die ; ogni zona contiene 27 dispositivi accessibili per le misurazioni; su questi dispositivi sono state eseguite le misure per la caratterizzazione e l'affidabilità.

Il layout del singolo *die* è raffigurato in Figura 4.10.

R1CA	R1CB	R1CC	R1CD	R1CE	R1CF	R1CG	R1CH	R1CI
R2CA	R2CB	R2CC	R2CD	R2CE		R2CG	R2CH	R2CI
R3CA	R3CB	R3CC	R3CD	R3CE	R3CF	R3CG	R3CH	
R4CA	R4CB	R4CC	R4CD	R4CE	R4CF	R4CG		
R5CA	R5CB	R5CC		R5CE	R5CF			
R6CA	R6CB	R6CC	R6CD	R6CE	R6CF			
R7CA	R7CB	R7CC	R7CD	R7CE				
R8CA	R8CB	R8CC	R8CD	R8CE				
R9CA	R9CB	R9CC						

Figura 4.9: Rappresentazione schematica del wafer MESFET. Le aree bianche sono *die* contenenti dispositivi (funzionanti o non funzionanti).

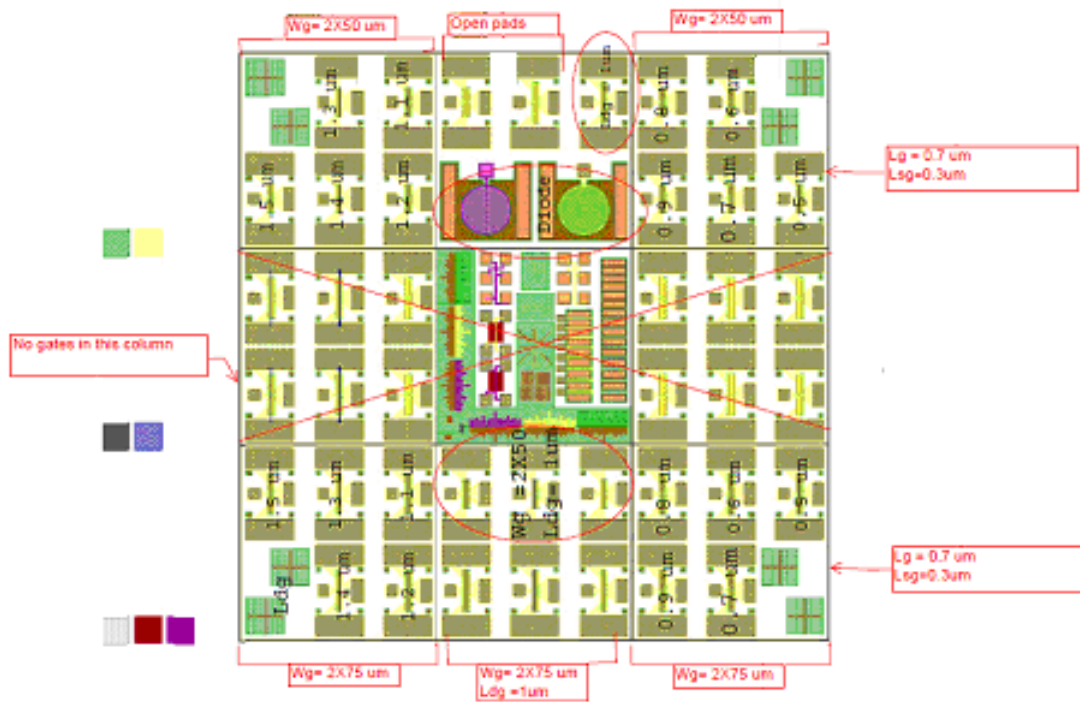


Figura 4.10: Die layout (MESFET).

I dispositivi sono caratterizzati da $L_G = 0.7 \mu m$ e $L_{GS} = 0.3 \mu m$.

L_{GD} invece varia a seconda delle zone (A, B, C, D, E, F) da 0.5 a 1.5 μm .

4 DESCRIZIONE DEI WAFER E DEI SISTEMI DI MISURA

Tutti i transistor sono *double finger* con $W_G = 2 \times 50 \mu m$ o $W_G = 2 \times 75 \mu m$. Nella Figura 4.11 è rappresentata la collocazione dei transistor nella maschera; nella Figura 4.12, invece, sono riportate tutte le dimensioni associate ad ogni dispositivo all'interno di un *die*.

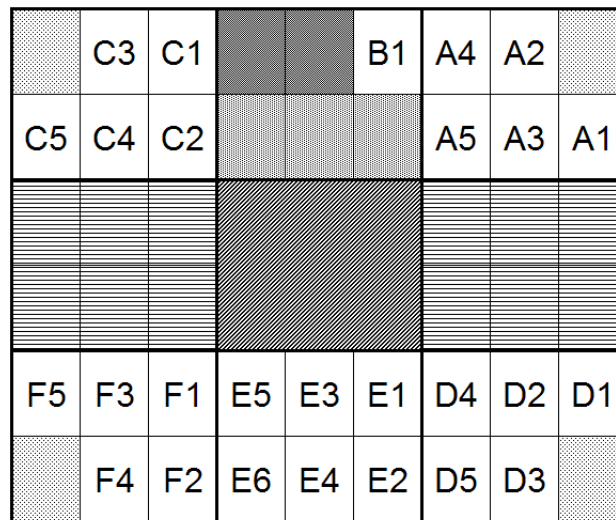


Figura 4.11: Disposizione dei transistor MESFET all'interno del *die*.

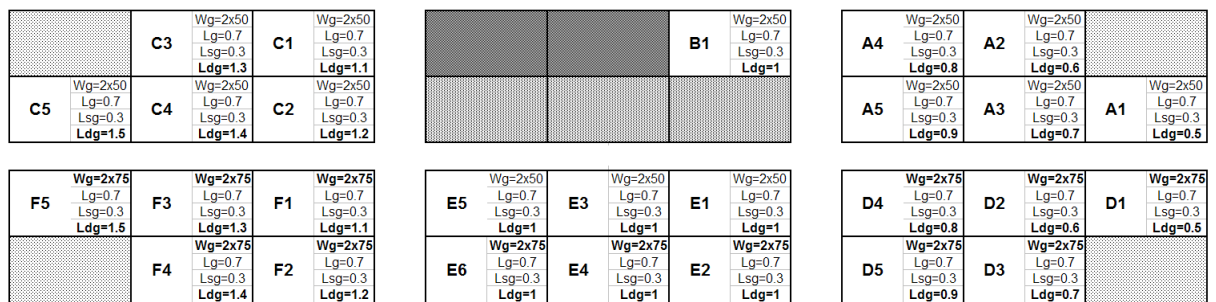


Figura 4.12: Geometrie dei transistor MESFET.

4.3 Strumentazione per la caratterizzazione DC

La caratterizzazione DC consiste in una serie di misure che rilevano il comportamento statico del dispositivo. Tramite essa viene verificato se effettivamente il transistor funziona, e vengono estratti i principali parametri DC caratteristici del dispositivo (corrente di Drain, transconduttanza, corrente di perdita attraverso il Gate, caratteristica del diodo Gate-Source).

Attraverso poi il confronto di determinati parametri caratteristici (quali la corrente di Drain massima o la transconduttanza massima) è possibile stimare l'uniformità del processo costruttivo, all'interno del wafer.

Questo tipo di misure sono effettuate in una *probe station Karl Suss* (foto di Figura 4.13), all'interno della quale è presente una piastra di supporto, detta *chuck*, dove viene sistemato il dispositivo da testare. Il wafer è fissato al *chuck* da un sistema di aspirazione e i pad di Gate, Drain e Source del dispositivo sono contattati con delle punte. Esistono due diversi tipi di punte: DC o RF. Le punte DC sono in tungsteno e hanno una banda passante di circa 100 *kHz*. Per dispositivi MESFET ed HEMT con configurazione RF sono state tuttavia utilizzate punte RF, che presentano una banda passante molto più ampia, circa 40 *GHz*. Esse hanno una forma a tridente, essendo costituite da tre terminali nella configurazione *ground-signal-ground*: il terminale centrale contatta il pad di Gate o di Drain, mentre i due esterni contattano i pad di Source e sono connessi alla massa dello strumento.

La connessione del dispositivo avviene attraverso due micro-manipolatori (fissati alla probe da un magnete o grazie al sistema di aspirazione che crea un fissaggio a vuoto) che muovono le micropunte, controllati attraverso un microscopio presente

all'interno della *probe station*. Le punte sono infine connesse all'esterno della probe mediante cavetti BNC biassiali e successivamente ad un *parameter analyzer* esterno tramite cavi triassiali.

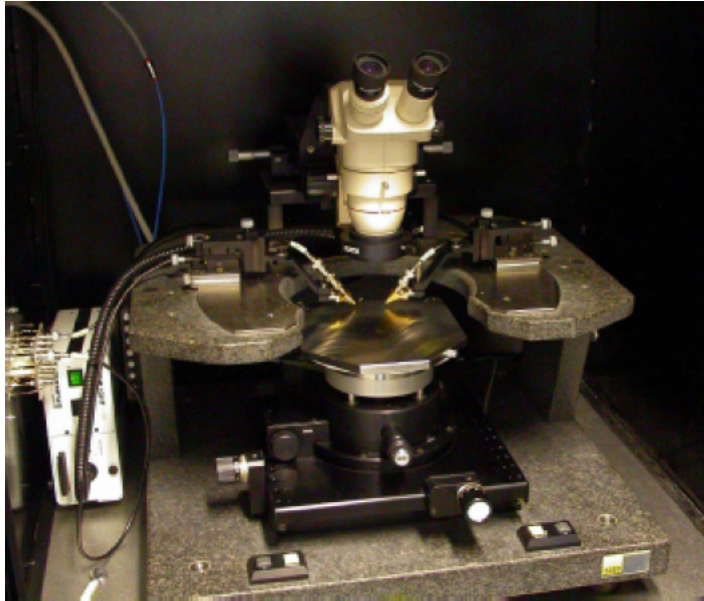


Figura 4.13: *Probe station Karl Suss.*

Il *parameter analyzer* utilizzato per le misure è un *Agilent E5263A*, equipaggiato di due Source Monitor Unit (SMU): E5290A High Speed High Power SMU per connettere il Drain, e E5291A High Speed Medium Power SMU per connettere il Gate. Ciascuna SMU è in grado di pilotare tensione (o corrente) continua o impulsata, e di misurare la corrispondente corrente (o tensione) associata. Il *parameter analyzer* poi è collegato, attraverso un cavo GP-IB, ad un PC dove un *virtual instrument* (VI) creato in *LabView*, permette di controllare il processo di misura DC e trasferire i dati ottenuti su un file di testo.

4.4 Strumentazione per le misure dinamiche

Le misure dinamiche hanno lo scopo principale di indagare l'eventuale verificarsi di fenomeni di intrappolamento di carica, dovuti a stati trappola superficiali o interni al *bulk* del dispositivo, che si manifestano nel fenomeno della dispersione DC-RF (o *current collapse*).

A tal fine viene utilizzato un sistema di misura denominato *Double Pulse*, attraverso il quale si effettuano misure I-V dinamiche sul campione, e che si basa sulla contemporanea polarizzazione, attraverso due impulsatori, dei terminali di Gate e di Drain.

Inizialmente il dispositivo viene polarizzato ad un livello di tensioni di *baseline* (una coppia di valori (V_{GS}, V_{DS}) , propriamente chiamato *quiescent point*); da tale livello, poi, le tensioni di Gate e Drain vengono portate, rapidamente, in modo sincrono e per un breve intervallo di tempo, a valori voluti di tensione V_G e V_D , per i quali si misura il valore della corrente di Drain istantanea.

Nel dettaglio, gli impulsi di Gate che si susseguono vengono portati, partendo dal valore di *baseline*, ad un livello fisso di tensione; gli impulsi di Drain, sincronizzati con quelli al Gate, pur partendo anch'essi dal valore di *baseline*, si portano invece a livelli di tensione che incrementano ad ogni impulso con un passo fisso. Per ogni coppia di impulsi, si misura il valore della corrente che scorre nel canale e passo dopo passo viene misurata tutta la caratteristica $I_D - V_D$, con V_G fissa. Cambiando la tensione raggiunta dal Gate, poi, è possibile costruire la completa caratterizzazione dinamica. Inoltre, tenendo ferma la tensione di Drain e variando la tensione di Gate, è possibile misurare, nello stesso modo, la trans-caratteristica $I_D - V_G$.

Il treno di impulsi utilizzato sia al Drain che al Gate, è costituito da una successione di impulsi rettangolari di ampiezza diversa, e di periodo e *duty-cycle* definibili (Figura 4.14); i valori tipici impostati sono $T = 100 \mu s$ e $\delta = 1 \%$.

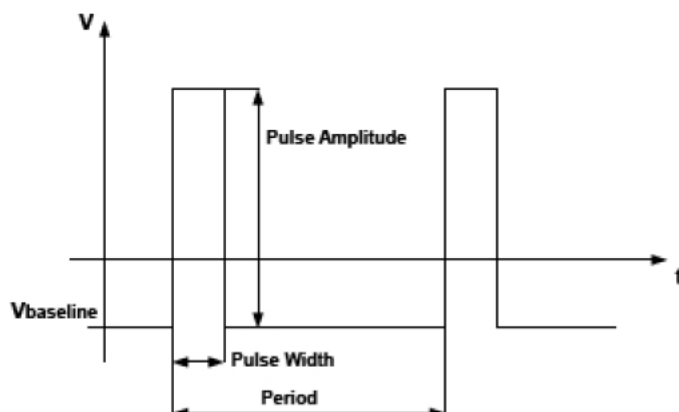


Figura 4.14: Esempio di impulso di Gate o Drain nelle misure con *Double Pulse System*.

Il *Double Pulse System*, che utilizza due impulsi per fornire tensione ai terminali di Gate e Drain, è stato creato per emulare il molto più costoso sistema di misurazione *Dynamic IV Analyzer* (DIVA). Con il *Double Pulse System* si riesce polarizzare il dispositivo in punti di quiete (a canale strozzato o corrente di Drain nulla), evitando surriscaldamenti che possono influenzare le misure.

Le misure sono eseguite all'interno di una *probe station* simile a quella descritta nel paragrafo 4.3; inoltre, sono utilizzati due *pulser* (HP8110A *pulser* e HP8114A *pulser*) e un oscilloscopio per monitorare i segnali imposti e quelli misurati (*Tektronix TD654C oscilloscope*), secondo la configurazione schematizzata in Figura 4.15.

Il transistor sotto analisi è connesso in configurazione da amplificatore in classe A, cioè ha il Source collegato a massa e il Drain collegato all'alimentazione

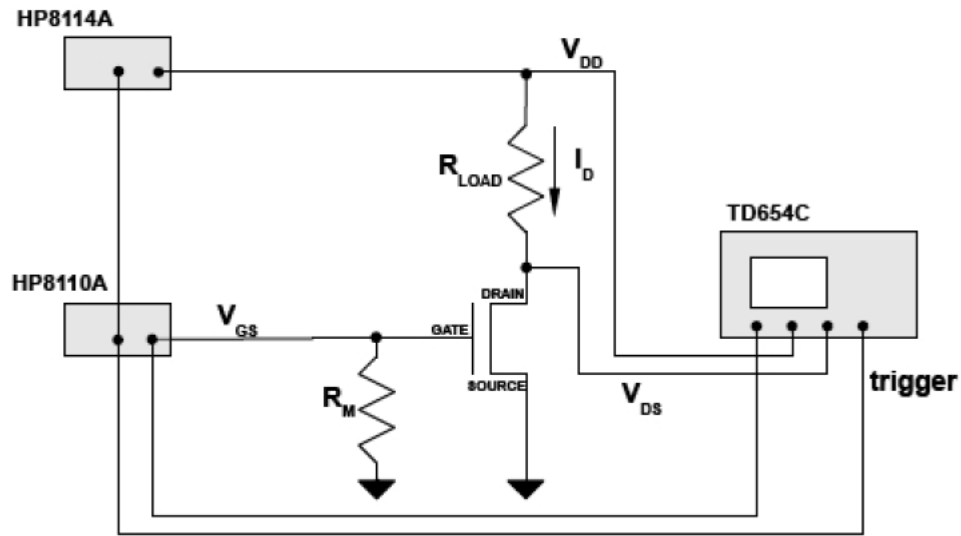


Figura 4.15: Configurazione del sistema di misura *Double Pulse*; R_M è una resistenza di adattamento.

V_{DD} tramite una resistenza di carico da 50Ω (R_{LOAD}). Il segnale di Gate, fornito dal *pulser* HP8110A, è usato anche come *trigger* per l'oscilloscopio e per il secondo *pulser*, HP8114A, garantendo così una perfetta sincronizzazione tra gli strumenti. La tensione V_{DD} è fornita dal *pulser* HP8114A mentre l'oscilloscopio misura V_{GS} , V_{DD} e V_{DS} . La caduta di tensione su R_{LOAD} è data da $V_{DD} - V_{DS}$ e così si ricava la corrente di Drain:

$$I_D = \frac{V_{DD} - V_{DS}}{R_{LOAD}} \quad (4.1)$$

Tutti gli strumenti sono poi collegati tramite cavi GP-IB ad un PC dove uno strumento virtuale (VI) creato in *Labview* controlla e registra i valori misurati. In tale programma sono impostabili le *baseline*, il *duty cycle* degli impulsi ed il periodo di ripetizione.

4.5 Strumentazione per le misure C-V

Le misure capacità-tensione sono effettuate sui diodi ad elevata area presenti nei wafer.

Durante la misura, il dispositivo viene sottoposto ad uno *sweep* di tensione, passando da una condizione di polarizzazione diretta a una di polarizzazione inversa e viceversa; sovrapposto alla componente continua viene applicato un piccolo segnale sinusoidale di frequenza prefissata. In queste condizioni la misura di capacità viene ottenuta dallo sfasamento fra i segnali di tensione e corrente.

Lo strumento impiegato per la misura è un HP4248A *LCR meter* con cui è possibile condurre misure sino ad una frequenza massima di 1MHz. Questo strumento misura una qualsiasi impedenza sfruttando diversi modelli (per esempio reale/immaginario o ampiezza/fase); il modello utilizzato è il parallelo capacità-conduttanza $C_P - G_P$ (vedasi Figura 4.16).

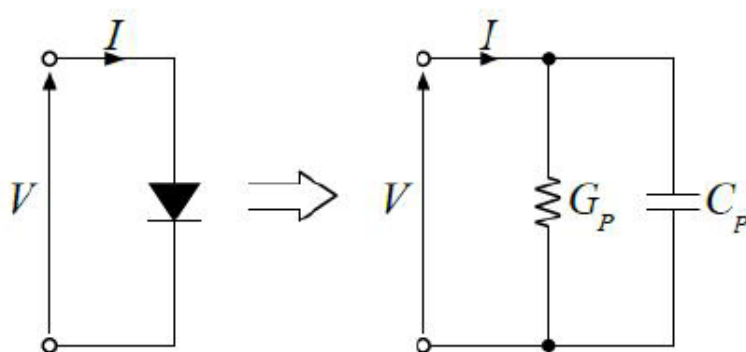


Figura 4.16: Modello equivalente ai piccoli segnali di un diodo.

Tali misure vengono effettuate in una configurazione a quattro terminali, due dei quali (H_P e L_P) sono utilizzati per imporre la tensione, comprensiva di polarizzazione e segnale, mentre gli altri due (H_C e L_C) consentono la misura della corrente.

Per quanto riguarda la connessione del dispositivo alla strumentazione di misura non è possibile l'impiego delle micropunte RF: durante le misure di impedenza, infatti, lo strumento mantiene in *virtual ground* il terminale L_P . Utilizzando le micropunte RF il conduttore L_P , dunque, verrebbe posto direttamente a massa, di fatto impedendo il corretto funzionamento dello strumento. Le micropunte DC, invece, non portano a questo inconveniente, ma limitano la massima frequenza di misura a 100 kHz a causa della loro ridotta banda passante. L'*LCR meter* consente di effettuare un'operazione di calibrazione preliminare alla misura che permette di tener conto degli elementi parassiti (introdotti da cavi, connettori, punte, ecc.) per un calcolo più accurato dei parametri C_P e G_P .

4.6 Strumentazione per le misure di elettroluminescenza

Le misure di elettroluminescenza (E.L.) di un dispositivo sono eseguite durante la procedura di *step-stress* in tensione (il dispositivo viene polarizzato in determinate condizioni per determinati intervalli temporali), al fine di andare ad indagare i fenomeni di degrado, come ad esempio l'*effetto piezoelettrico inverso* (vedasi paragrafo 2.5.2), che avviene quando il dispositivo sotto test è sottoposto ad elevati campi elettrici e che può essere associato ad emissioni a *hot spots* (si veda la Figura 2.25 a pagina 62).

Perciò il dispositivo è posto all'interno di una *probe station* contenente un microscopio a emissione *Hamamatsu Emission Microscopy System PHEMOS P200*, dotato di un sensore per il conteggio dei fotoni (CCD) raffreddato a $-50\text{ }^{\circ}\text{C}$. All'interno dello strumento, il dispositivo è collegato attraverso 4 punte DC (Gate, Drain, e 2 per il Source) (Figura 4.17).

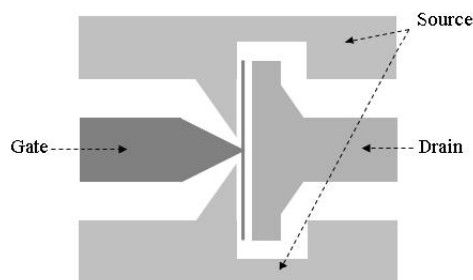


Figura 4.17: Zone di contatto per le misure DC a 4 terminali.

Il transistor in esame è collegato, attraverso cavi BNC (all'interno della *probe station*) e triassiali (all'esterno della *probe station*), al *parameter analyzer* (HP4142) a sua volta connesso ad un PC con cavo GP-IB. Lo strumento è co-

4.7 STRUMENTAZIONE PER LE MISURE DI ELETTROLUMINESCENZA

mandato tramite il programma di gestione ICS che permette di eseguire qualsiasi misura di caratterizzazione DC.

Il microscopio del PheMos permette di scegliere tra quattro ingrandimenti: 5X, 10X, 50X, 100X; esso, poi, può essere pilotato sia frontalmente sia via software (con un 10X di ingrandimento in più), tramite PC. I dispositivi vengono polarizzati staticamente in diversi punti di lavoro per un certo intervallo di tempo, utilizzando il *parameter analyzer*; il sensore ottico del PHEMOS conteggia i fotoni emessi dal transistor polarizzato ed in seguito, una volta spente le tensioni imposte, viene acquisita una figura d'emissione di fondo (*dark image*) che il software provvede a sottrarre dall'immagine d'emissione precedente per eliminare il rumore di buio di fondo, potendo così visualizzare direttamente le zone di maggior emissione sulla regione attiva del dispositivo, riducendo notevolmente il rumore di misura e il rumore di fondo (bassa temperatura della CCD).

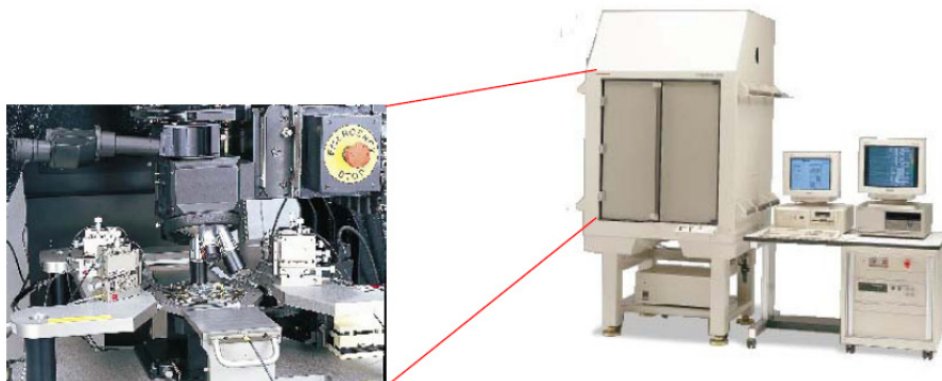


Figura 4.18: *Hamamatsu Emission Microscopy System PHEMOS P200.*

4.7 Strumentazione per le misure degli spettri di elettroluminescenza

La misura dello spettro di elettroluminescenza consiste nell'acquisizione da parte di una telecamera ad alta definizione dell'emissione complessiva del dispositivo sotto indagine e nella misura della rispettiva intensità di emissione ad ogni passo di lunghezza d'onda desiderato; in particolare questa ultima operazione è resa possibile da un filtro variabile, che può essere sintonizzato automaticamente nella lunghezza d'onda desiderata a cui si vuole misurare l'intensità di emissione. Ripetendo queste acquisizioni per tutte le frequenze di interesse è possibile infine ricostruire lo spettro elettromagnetico del dispositivo e confrontarne forma e intensità tra diversi campioni.

La telecamera ad alta definizione utilizzata a questo scopo è una LUCA EMCCD (*Electron Multiplying CCD*) prodotta dalla *Andor Technology*. Questo strumento, il cui sensore è costituito da un CCD che lavora ad una temperatura di $-20\text{ }^{\circ}\text{C}$, permette l'acquisizione di immagini ad elevata risoluzione ed ha la capacità di rilevare intensità di luce estremamente deboli. Ha infatti una sensibilità che arriva all'ordine del singolo fotone, grazie alla tecnologia EMCCD, che permette di amplificare segnali di luce molto deboli mediante un principio di moltiplicazione degli elettroni simile alla ionizzazione da impatto. Inoltre la telecamera è direttamente interfacciabile con un pc mediante connessione USB e quindi le misure possono essere gestite in maniera automatica mediante appositi programmi *Labview*.

Adiacente alla telecamera, viene posto il filtro a cristalli liquidi sintonizzabile CRI-VARISPEC: esso ha la capacità di variare la lunghezza d'onda di trasmissio-

4.7 STRUMENTAZIONE PER LE MISURE DEGLI SPETTRI DI ELETTROLUMINESCENZA

ne con una sensibilità dell'ordine del singolo nanometro. Grazie a questo componente combinato con la telecamera LUCA è possibile acquisire delle immagini che mostrano l'emissione del dispositivo per un intervallo molto stretto di lunghezze d'onda.

Per contattare e polarizzare il dispositivo è stato utilizzato lo stesso sistema di misura impiegato per le misure DC, ovvero una *probe station Karl Suss PM5*, con 2 punte RF, e un *parameter analyzer Agilent E5263A*.

La telecamera LUCA ed il filtro utilizzati per le misure sono riportati in Figura 4.19.

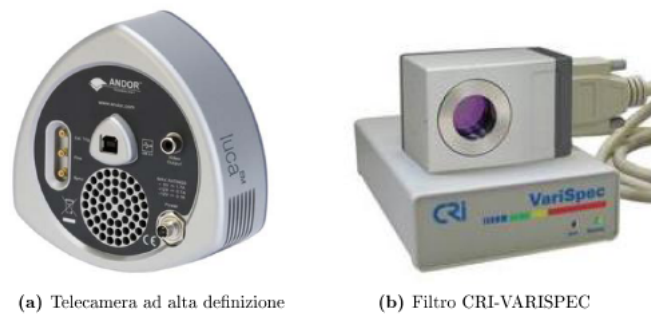


Figura 4.19: Strumentazione per le misure degli spettri di elettroluminescenza: telecamera LUCA (a) e filtro (b).

4 DESCRIZIONE DEI WAFER E DEI SISTEMI DI MISURA

Capitolo 5

N-Polar HEMT: misure di caratterizzazione ed affidabilità

Il Wafer N-Polar è stato sottoposto a tre tipi di misurazioni:

- caratterizzazione DC preliminare, in modo da poter verificare il funzionamento dei dispositivi, ricavare alcuni loro parametri principali e confrontare alcuni parametri caratteristici per stimare l'uniformità del processo costruttivo;
- caratterizzazione dinamica, al fine di indagare sui fenomeni di dispersione DC-RF legati all'intrappolamento di carica;
- *reverse bias step-stress* in tensione, con misure di elettroluminescenza tramite *Hamamatsu Emission Microscopy System PHEMOS P200*, per testare l'affidabilità del dispositivo sottoposto a determinati stress ed indagare i fenomeni di degrado derivanti.

Tutte le misurazioni sono state effettuate secondo le modalità ed utilizzando le strumentazioni descritte nel Capitolo 4.

5.1 Caratterizzazione DC

Tutti i dispositivi N-Polar HEMT sono stati testati attraverso misurazioni DC, in modo da ottenere una visione generale delle prestazioni DC e vedere il numero effettivo di dispositivi funzionanti.

In Figura 5.1 sono indicati, con colori diversi, i transistor funzionanti e non funzionanti; nel totale i dispositivi disponibili per le misurazioni non sono risultati molti, all'incirca una quarantina, ripartiti in cinque *die*. Di questi, sei dispositivi hanno presentato caratteristiche di correnti di uscita con valori tali da presupporre il funzionamento di una sola delle due dita di Gate; successive misure di elettroluminescenza hanno confermato tale ipotesi.

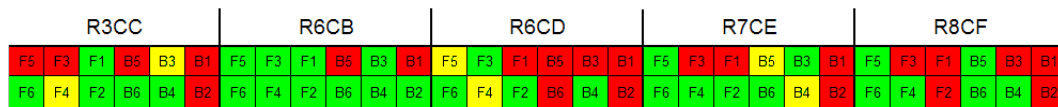


Figura 5.1: Dispositivi funzionanti (verde) e dispositivi non funzionanti (rosso); in giallo i dispositivi con funzionante un solo *Gate finger*.

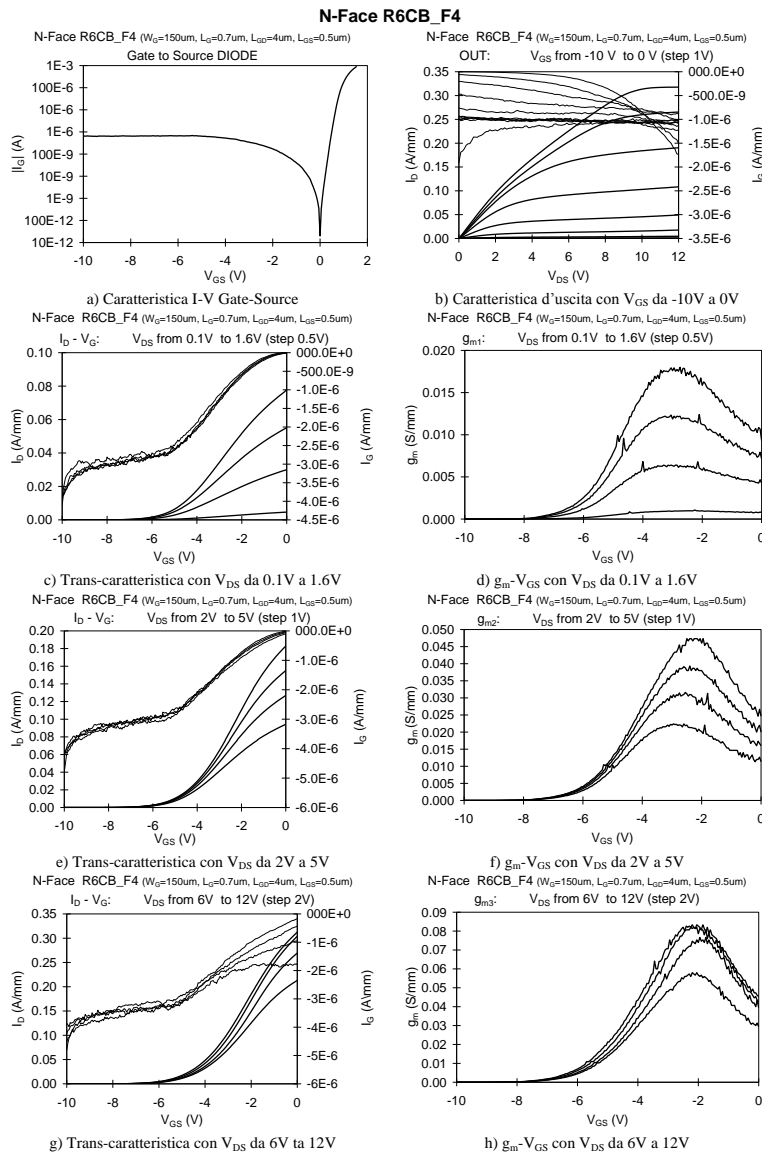
Dalle misure DC dei dispositivi funzionanti si sono ricavati i grafici delle seguenti caratteristiche:

- a) **Diodo Gate-Source:** caratteristica I-V del diodo Schottky Gate-Source.
- b) **Out:** caratteristica di uscita della corrente I_D per V_{DS} da 0 V a 12 V, al variare di V_{GS} da -10 V a 0 V, con passo di 2 V.
- c) $I_D - V_{GS}$ **in regione lineare:** trans-caratteristica al variare di V_{DS} da 0.1 V a 1.6 V (passo 0.5 V).

- d) g_m **in regione lineare**: transconduttanza in funzione di V_{GS} al variare di V_{DS} da 0.1 V a 1.6 V (passo 0.5 V).
- e) $I_D - V_{GS}$ **in regione di ginocchio**: trans-caratteristica al variare di V_{DS} da 2 V a 5 V (passo 1 V).
- f) g_m **in regione di ginocchio**: transconduttanza in funzione di V_{GS} al variare di V_{DS} da 2 V a 5 V (passo 1 V).
- g) $I_D - V_{GS}$ **in regione di saturazione**: trans-caratteristica al variare di V_{DS} da 6 V a 12 V (passo 2 V).
- h) g_m **in regione di saturazione**: transconduttanza in funzione di V_{GS} al variare di V_{DS} da 6 V a 12 V (passo 2 V).
- i) **Corrente di sottosoglia in regione lineare**, V_{DS} da 0.1 V a 1.6 V (passo 0.5 V), in scala logaritmica.
- j) **Corrente di sottosoglia in regione di ginocchio**, V_{DS} da 2 V a 5 V (passo 1 V), in scala logaritmica.
- k) **Corrente di sottosoglia in regione di saturazione**, V_{DS} da 6 V a 12 V (passo 2 V), in scala logaritmica.

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

Di seguito, sono riportate le caratteristiche DC di due dispositivi N-Polar HEMT rappresentativi del wafer.



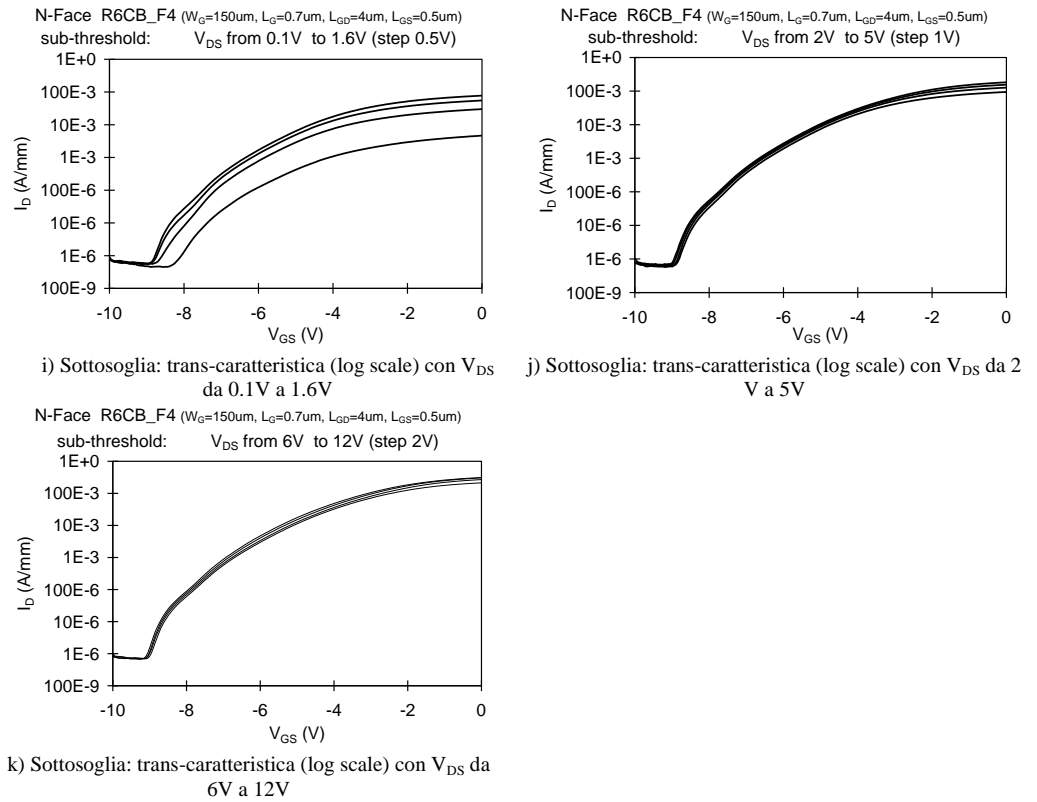
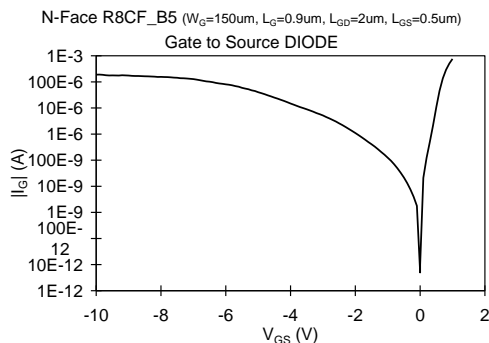


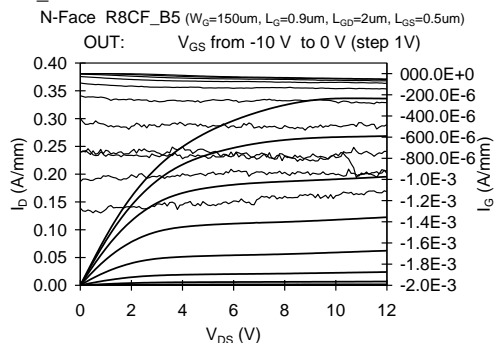
Figura 5.2: Caratterizzazione DC del dispositivo N-Polar R6CB F4.

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

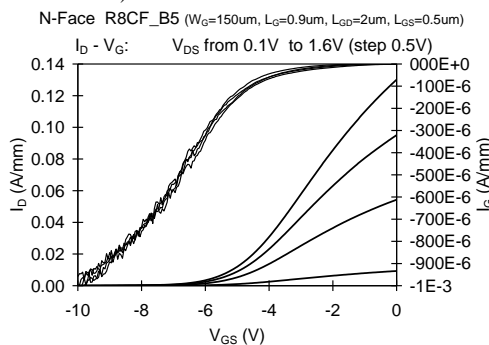
N-Face R8CF_B5



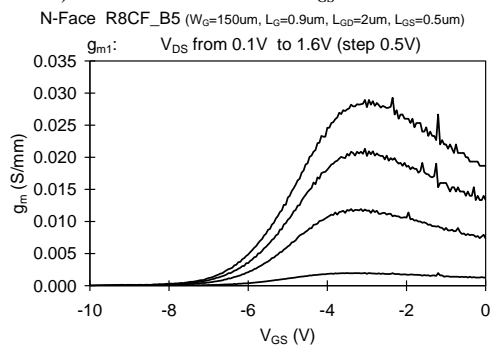
a) Caratteristica I-V Gate-Source



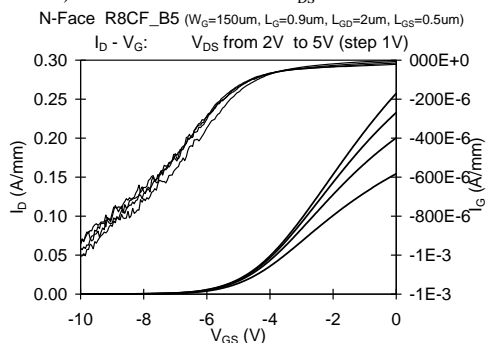
b) Caratteristica d'uscita con V_{GS} da -10V a 0V



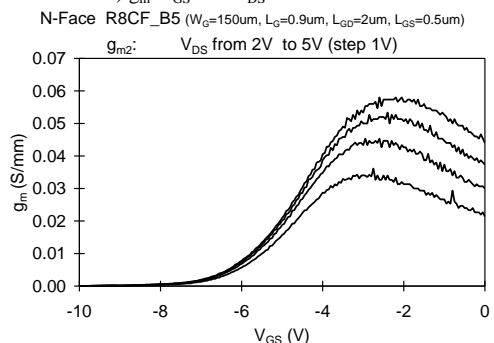
c) Trans-caratteristica con V_{DS} da 0.1V a 1.6V



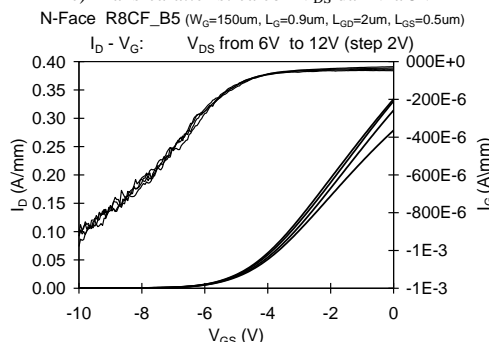
d) $g_{m1} - V_{GS}$ con V_{DS} da 0.1V a 1.6V



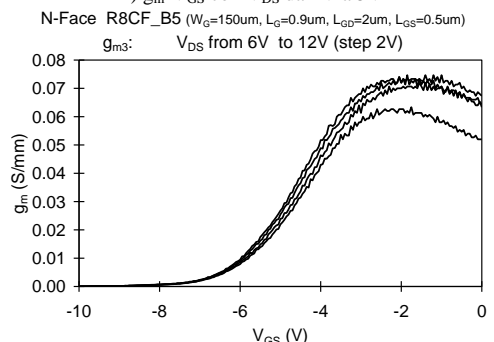
e) Trans-caratteristica con V_{DS} da 2V a 5V



f) $g_{m2} - V_{GS}$ con V_{DS} da 2V a 5V



g) Trans-caratteristica con V_{DS} da 6V ta 12V



h) $g_{m3} - V_{GS}$ con V_{DS} da 6V ta 12V

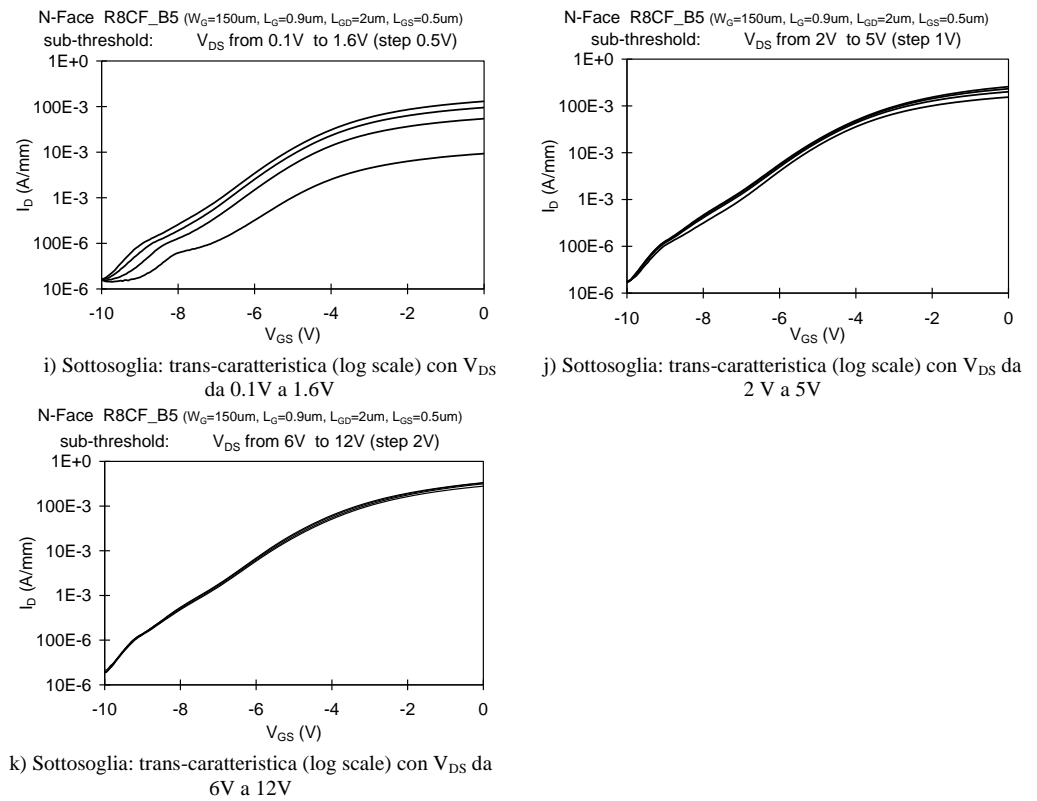


Figura 5.3: Caratterizzazione DC del dispositivo N-Polar R8CF B5.

Per ogni caratterizzazione vengono estratti alcuni parametri DC caratteristici, che possono essere utilizzati per un confronto fra i vari dispositivi, verificando l'uniformità del processo costruttivo; questi parametri caratteristici sono:

- a) densità della corrente di saturazione I_{Dsat4} , misurata a $V_{DS} = 4V$, $V_{GS} = 0V$;
- b) densità della corrente di saturazione I_{Dsat8} , misurata a $V_{DS} = 8V$, $V_{GS} = 0V$;
- c) densità della corrente di saturazione I_{Dsat12} , misurata a $V_{DS} = 12V$, $V_{GS} = 0V$;
- d) picco di transconduttanza g_{m1MAX} , misurato a $V_{DS} = 0.1V$;
- e) picco di transconduttanza g_{m3MAX} , misurato a $V_{DS} = 10V$;
- f) densità della corrente di *leakage* $I_{GleakON}$, misurata a $V_{DS} = 12V$, $V_{GS} = 0V$
(ON state);
- g) densità della corrente di *leakage* $I_{GleakOFF}$, misurata a $V_{DS} = 12V$, $V_{GS} = -10V$
(OFF state);
- h) tensione di soglia V_{th} , misurata come interpolazione lineare della caratteristica a $V_{DS} = 2V$.

Nelle Tabelle 5.1 e 5.2 sono riportati i parametri caratteristici estratti dalle due caratterizzazioni mostrate precedentemente.

5.1 CARATTERIZZAZIONE DC

	I_{Dsat4}	I_{Dsat8}	I_{Dsat12}	g_{m1MAX}
	$V_{DS} = 4V, V_{GS} = 0V$	$V_{DS} = 8V, V_{GS} = 0V$	$V_{DS} = 12V, V_{GS} = 0V$	$V_{DS} = 0.1V$
	A/mm	A/mm	A/mm	S/mm
R6CB F4	0.17	0.28	0.32	0.00108

	g_{m3MAX}	$I_{GleakON}$	$I_{GleakOFF}$	V_{th}
	$V_{DS} = 10V$	$V_{DS} = 12V, V_{GS} = 0V$	$V_{DS} = 12V, V_{GS} = -10V$	$V_{DS} = 2V$
	S/mm	A/mm	A/mm	V
R6CB F4	0.08333	1.74×10^{-6}	1.05×10^{-6}	-4.87543

Tabella 5.1: Parametri caratteristici del dispositivo N-Polar R6CB F4.

	I_{Dsat4}	I_{Dsat8}	I_{Dsat12}	g_{m1MAX}
	$V_{DS} = 4V, V_{GS} = 0V$	$V_{DS} = 8V, V_{GS} = 0V$	$V_{DS} = 12V, V_{GS} = 0V$	$V_{DS} = 0.1V$
	A/mm	A/mm	A/mm	S/mm
R8CF B5	0.25	0.32	0.34	0.00198

	g_{m3MAX}	$I_{GleakON}$	$I_{GleakOFF}$	V_{th}
	$V_{DS} = 10V$	$V_{DS} = 12V, V_{GS} = 0V$	$V_{DS} = 12V, V_{GS} = -10V$	$V_{DS} = 2V$
	S/mm	A/mm	A/mm	V
R8CF B5	0.07467	50.6×10^{-6}	1.12×10^{-3}	-5.0281

Tabella 5.2: Parametri caratteristici del dispositivo N-Polar R8CF B5.

Va evidenziato che si è riscontrata una certa difficoltà nell'estrazione del valore della tensione di soglia V_{th} , interpolata dalla caratteristica $I_D - V_G$, perchè i dispositivi in esame non hanno una chiusura del canale netta. In riferimento alle Figure 5.2 e 5.3, osservando i grafici delle correnti di sottosoglia (i), (j) e (k), si può notare come le correnti non abbiano una variazione brusca nella regione di sottosoglia, ma il loro andamento sia lineare; così pure i grafici delle transconduttanze (d), (f) ed (h), mostrano delle curve che non raggiungono alti valori e

in modo graduale, dimostrando una modulazione del canale che avviene su range di V_G elevati; tutto si ripercuote in una chiusura graduale del canale, che avviene effettivamente qualche volt al di sotto della soglia V_{th} estrapolata e riportata fra i parametri.

Dalle misurazioni effettuate si ricava un valore della corrente di saturazione I_{Dsat} massima che si attesta attorno ai $0.35 A/mm$; tuttavia, all'interno del wafer, ad esempio nella zona R8CF, alcuni dispositivi raggiungono i $0.50 A/mm$. Così pure, ad esempio, la corrente di *leakage* al Gate si attesta mediamente attorno a valori dell'ordine di grandezza dei $\mu A/mm$; tuttavia si sono riscontrati valori che si discostano anche di due ordini di grandezza da tale livello.

Infatti, spostandosi di zona, talvolta, i parametri caratteristici mostrano alcune variazioni, ad indicare un processo costruttivo non del tutto uniforme.

Nella Figura 5.4 è evidenziata questa disuniformità, confrontando la densità della corrente di *leakage* nel diodo di Gate di due transistor N-Polar selezionati; nella Figura 5.5 un altro confronto viene effettuato per le misure di transconduttanza.

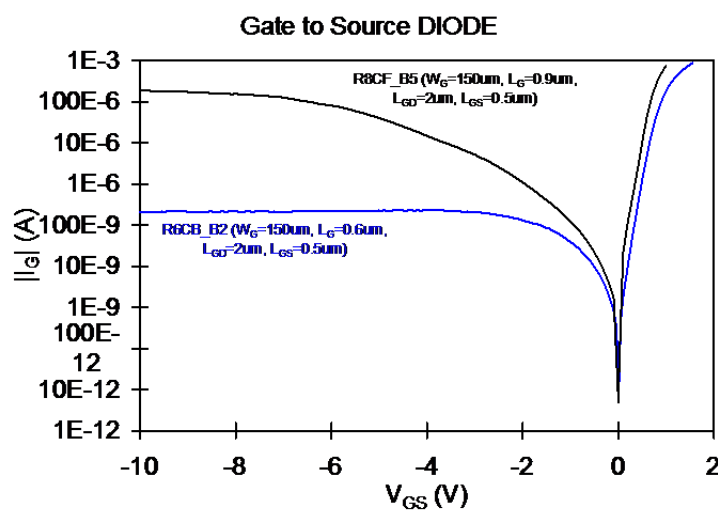


Figura 5.4: Confronto fra le correnti del diodo Gate-Source di due transistor N-Polar.

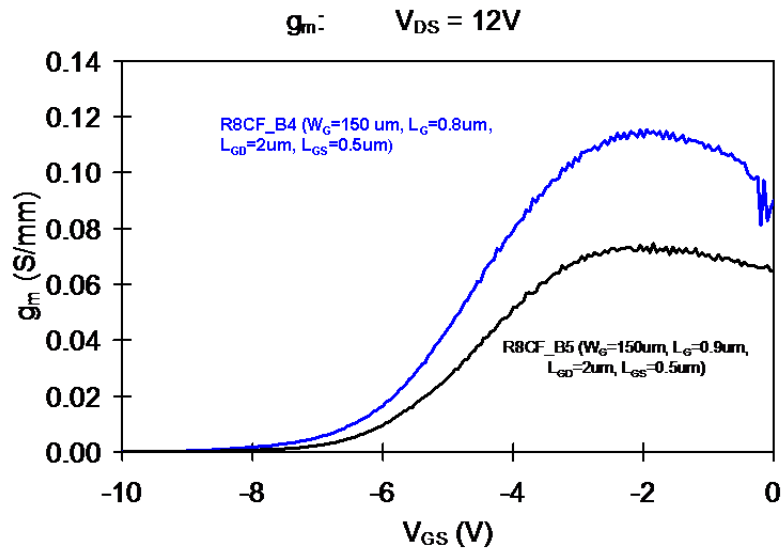


Figura 5.5: Confronto fra le transconduttanze di due transistor N-Polar.

Un'indagine sull'uniformità del comportamento statico dei dispositivi, può dunque essere affrontata confrontando i parametri caratteristici di un determinato transistor (ossia con determinate dimensioni) all'interno dei diversi *die*, per osservare se la variazione del funzionamento sia legata alla zona del wafer nella quale risiede, indipendentemente dalla variazione delle dimensioni. Questo potrebbe indicare eventualmente un processo costruttivo non uniforme o la presenza di impurità nei materiali o difetti in concentrazioni diverse, spostandosi nel wafer. Le Figure 5.6 e 5.7 visualizzano tramite istogrammi questo confronto, effettuato per dispositivi con due geometrie diverse (B4 e F6).

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

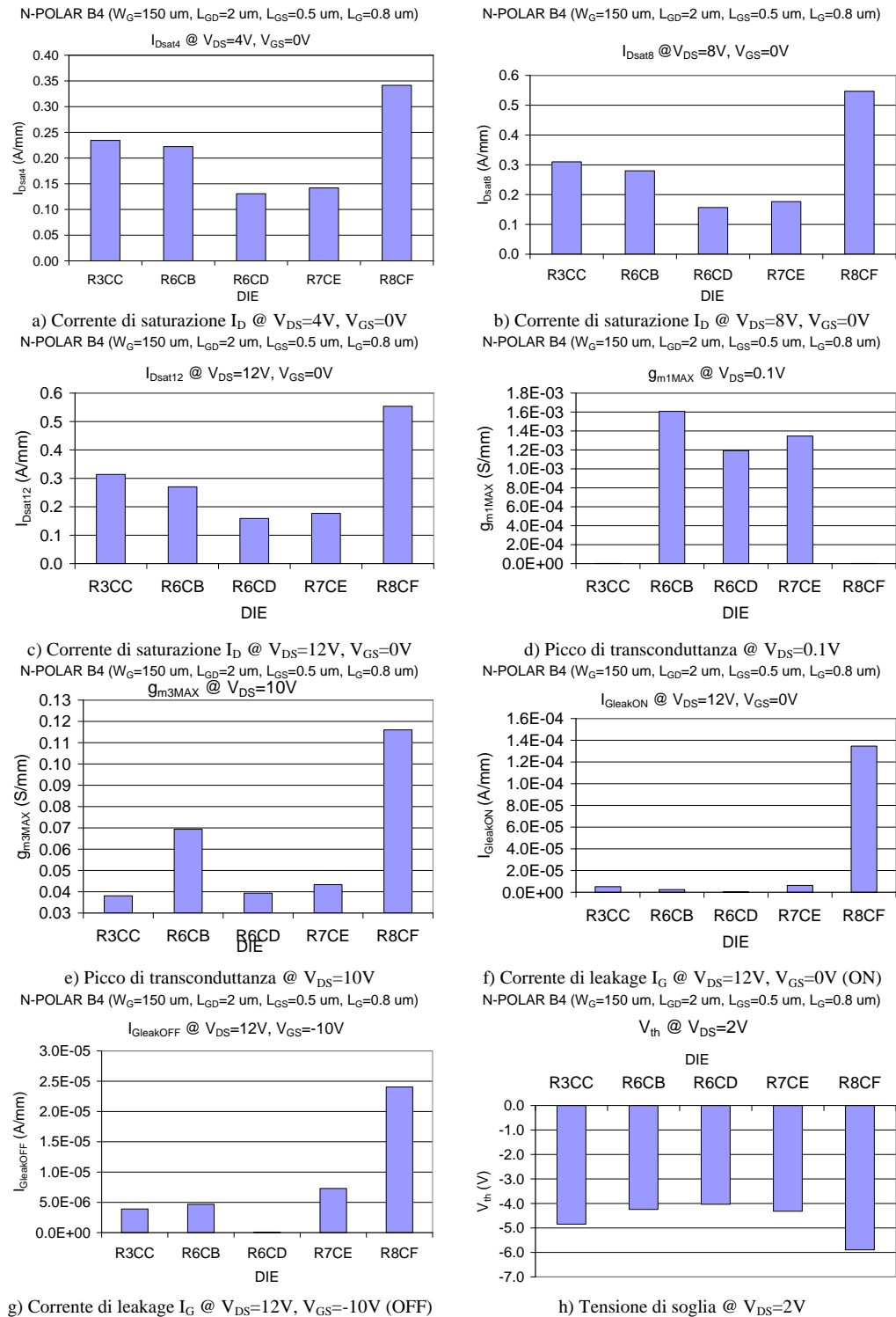


Figura 5.6: Confronto dei parametri caratteristici del transistor B4 ($W_G = 150 \mu m, L_{GD} = 2 \mu m, L_{GS} = 0.5 \mu m, L_G = 0.8 \mu m$) in cinque zone diverse.

5.1 CARATTERIZZAZIONE DC

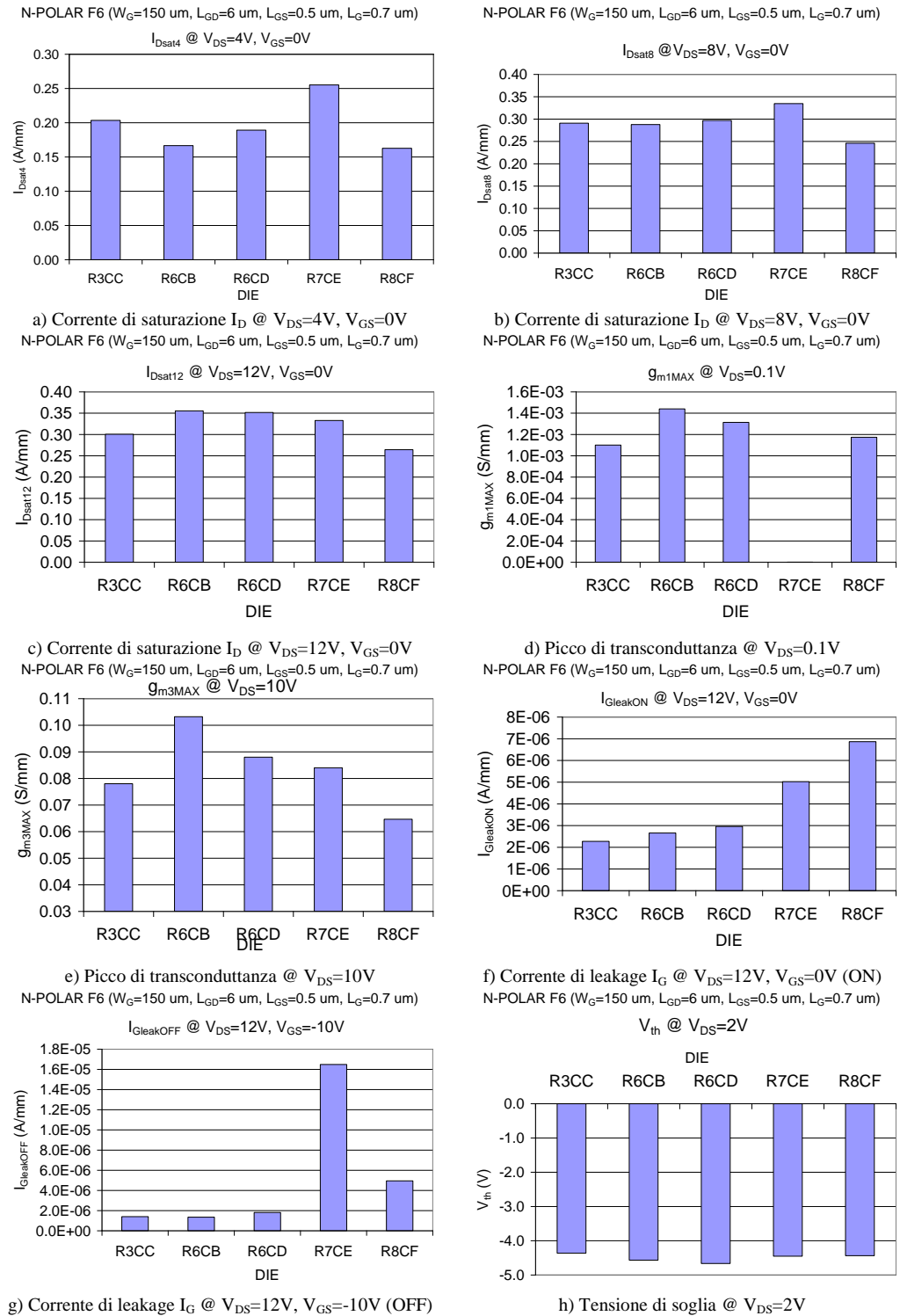


Figura 5.7: Confronto dei parametri caratteristici del transistor F6 ($W_G = 150 \mu m$, $L_{GD} = 6 \mu m$, $L_{GS} = 0.5 \mu m$, $L_G = 0.7 \mu m$) in cinque zone diverse.

Dai grafici si può notare come ci siano variazioni (anche significative) dei valori dei parametri selezionati (in particolare le correnti di *leakage*), spostandosi in zone diverse.

Un'ulteriore indagine può essere effettuata confrontando gli stessi parametri per transistor diversi collocati all'interno di un determinato *die*. In questo modo è possibile osservare se le variazioni del comportamento statico siano legate alle dimensioni dei dispositivi (lunghezza di Gate L_G e distanza Gate-Drain L_{GD}). A tale scopo, sono state selezionate le aree R6CD F, R8CF B e R6CB B-F; i risultati sono riportati rispettivamente nelle Figure 5.8, 5.9, 5.10 e 5.11.

Dall'osservazione dei grafici, sembra confermata l'ipotesi di una disomogeneità nel comportamento statico dei dispositivi legata soprattutto alla zona del wafer nella quale sono stati costruiti. E' possibile riconoscere qualche trend al variare di L_{GD} e L_G ; tuttavia i trend al variare della L_{GD} sono opposti, ad indicare appunto la scarsa uniformità del wafer. Nel *die* R6CB (Figure 5.10 e 5.11) le variazioni dei parametri al variare delle dimensioni sono minime (ad eccezione della corrente di *leakage* al Gate), considerate le variazioni negli altri due *die* selezionati (Figure 5.8 e 5.9). La zona R6CB, dunque, risulta essere una zona con caratteristiche migliori e questo è confermato dal fatto che in essa è presente il maggior numero di dispositivi funzionanti per *die* (10 su 12).

5.1 CARATTERIZZAZIONE DC

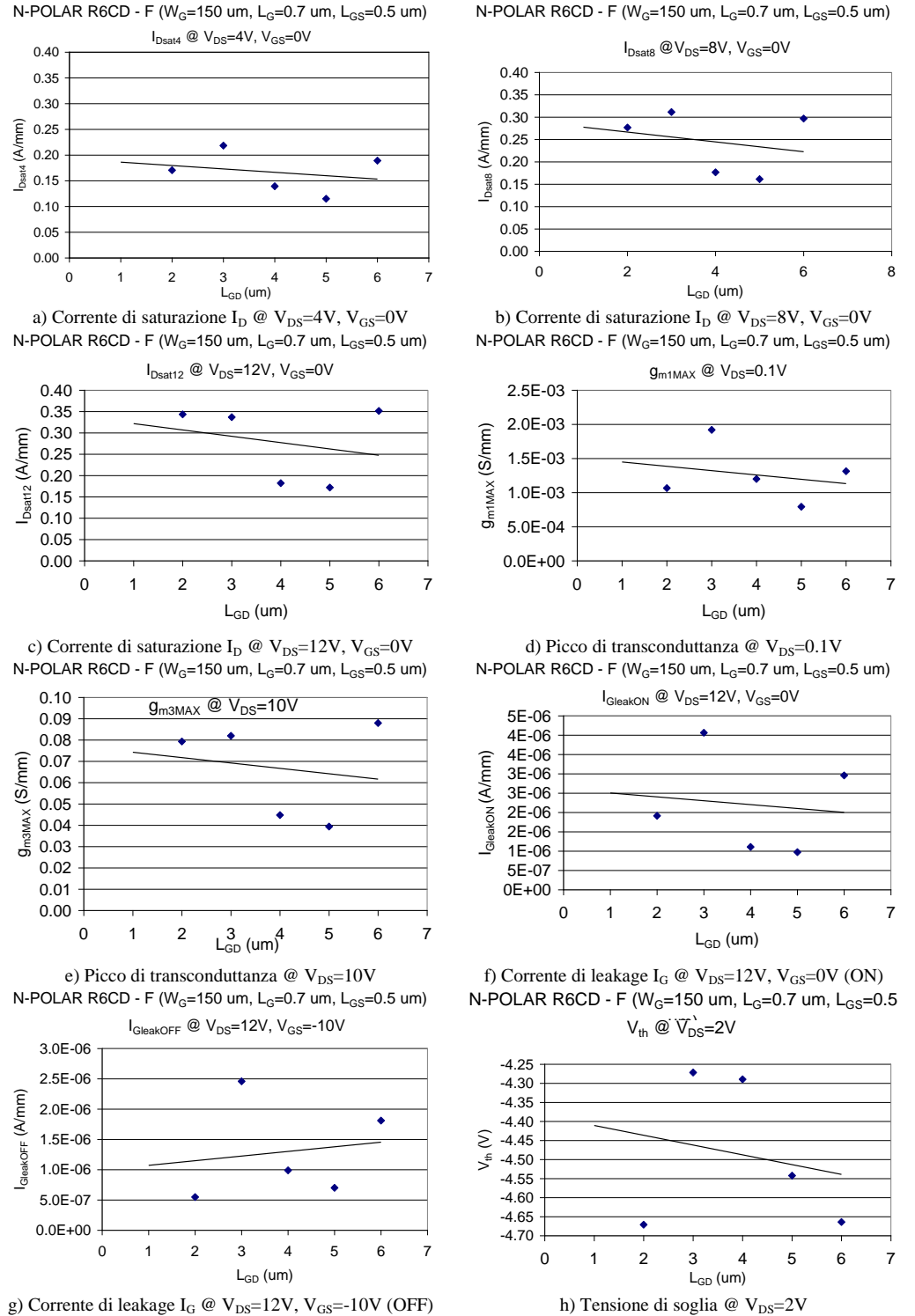


Figura 5.8: Variazione dei parametri caratteristici all'aumentare della lunghezza di Gate L_G nel *die* R6CD.

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

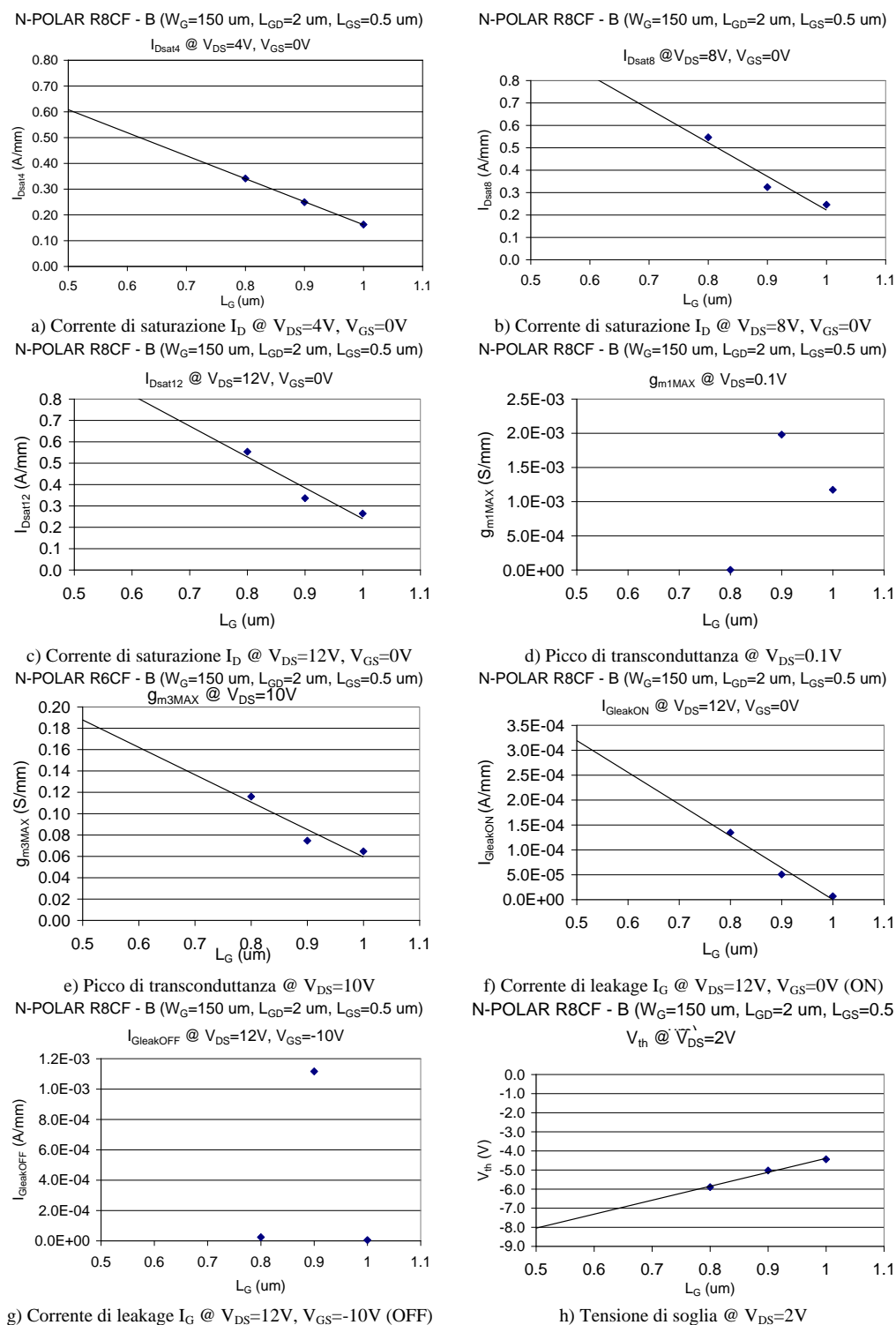


Figura 5.9: Variazione dei parametri caratteristici all'aumentare della distanza Gate-Drain L_{GD} nel *die* R8CF.

5.1 CARATTERIZZAZIONE DC

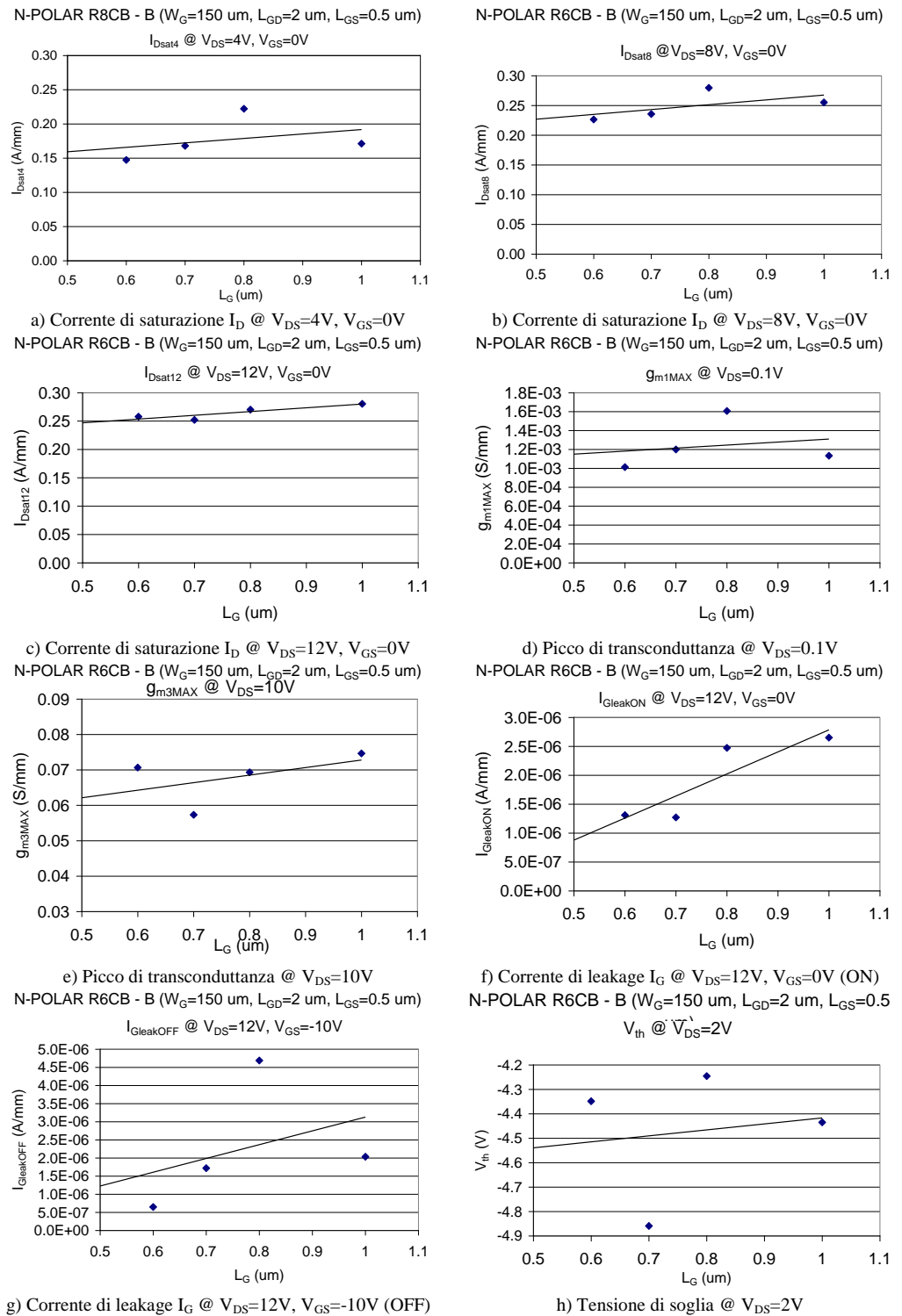


Figura 5.10: Variazione dei parametri caratteristici all'aumentare della lunghezza di Gate L_G nel *die* R6CB.

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

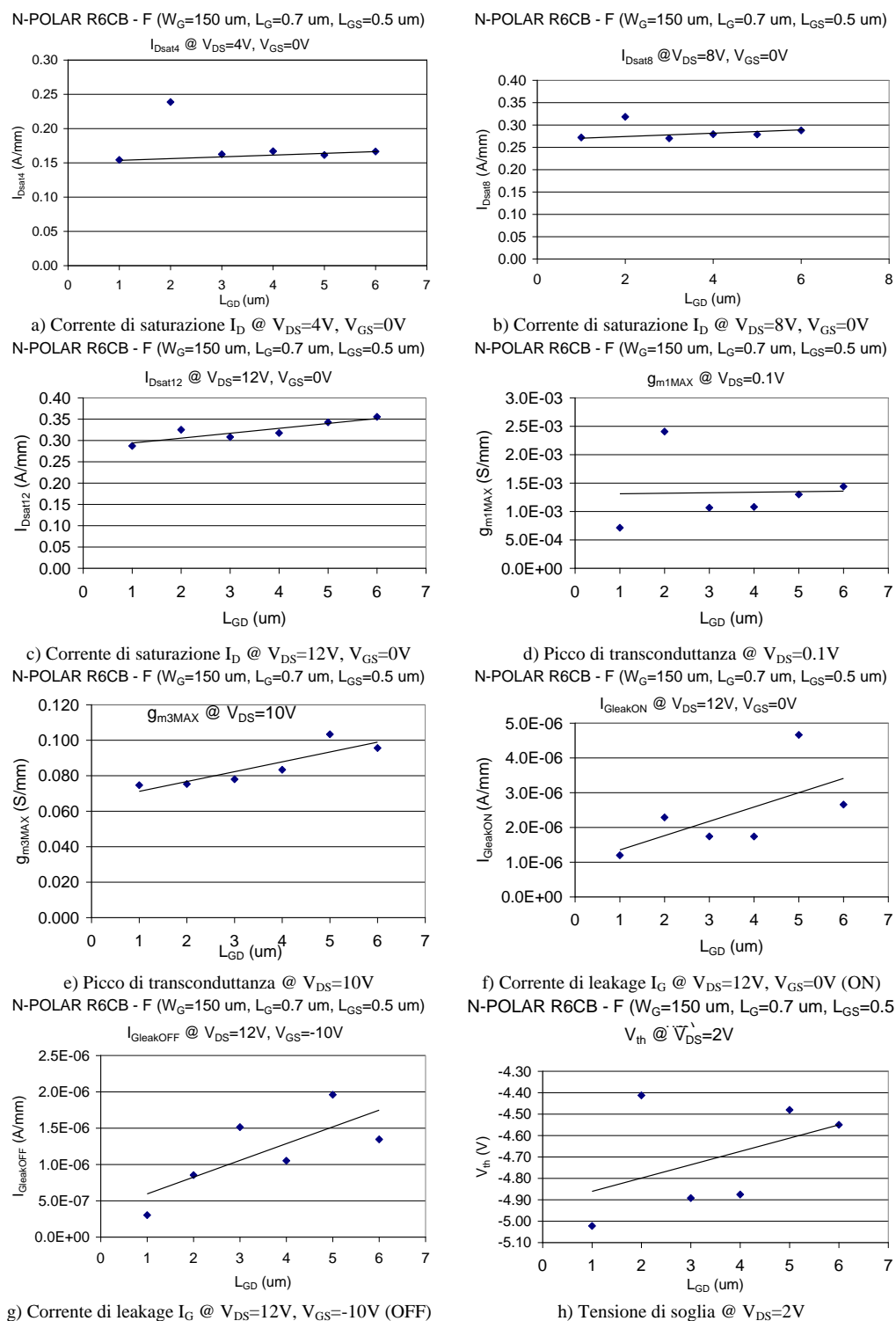


Figura 5.11: Variazione dei parametri caratteristici all'aumentare della distanza Gate-Drain L_{GD} nel *die* R6CB.

5.2 Misure dinamiche

Sono state effettuate delle misure dinamiche allo scopo di valutare l'entità dell'intrappolamento di carica nei dispositivi N-Polar a disposizione, indagando sul fenomeno del *current collapse* (o *dispersione in frequenza*), descritto nel paragrafo 2.4. In questo modo è possibile valutare l'efficacia della passivazione superficiale con Si_xN_y , depositata al di sopra dei transistor N-Polar forniti. E' stato poi possibile valutare l'entità del calo della transconduttanza g_m e dello *shift* della tensione di soglia V_{th} , per stabilire se contribuiscano alla dispersione DC-RF le sole trappole superficiali oppure anche le trappole interne al *bulk* dell'eterostruttura. Per le misurazioni, è stata utilizzata la configurazione degli strumenti detta *Double Pulse System*, esposta nel paragrafo 4.4.

La caratterizzazione dinamica è stata effettuata sui dispositivi indicati in Figura 5.12.

R3CC						R6CB						R6CD						R7CE						R8CF					
F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1
F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2

Figura 5.12: Caratterizzazione dinamica: dispositivi misurati tramite il *Double Pulse System* (blu); in rosso sono indicati i dispositivi non funzionanti.

Dalle misure tramite impulsi, effettuate secondo le modalità descritte nel paragrafo 4.4, sono estratti i seguenti grafici caratteristici del funzionamento di ogni dispositivo:

- OUT: caratteristica della corrente di uscita per V_{DS} da 0 V a 12 V, con valori della tensione di Gate V_{GS} da 0 V a -10 V (passo di -2 V);
- $I_D - V_{GS}$: trans-caratteristica valutata con V_{GS} tra -10V e 0V e V_{DS} a 4V;

c) g_m : transconduttanza con V_{GS} da -10V a 0V e V_{DS} a 4 V.

Le misure sono tutte state effettuate con le 3 *baseline*:

1. curva blu: $(V_{G-bl}; V_{D-bl}) = (0V; 0V)$;
2. curva verde: $(V_{G-bl}; V_{D-bl}) = (-10V; 0V)$;
3. curva rossa: $(V_{G-bl}; V_{D-bl}) = (-10V; 12V)$;

Gli impulsi di Gate sono di periodo 100 μs e durata 1 μs (1% *duty-cycle*). Per confrontare le caratteristiche dinamiche dei dispositivi è stato estratto un parametro definito *Slump Ratio* (S.R.), che quantifica il calo della corrente indotto dalla presenza delle trappole:

$$S.R. = \frac{I_{DSS0}(V_{G-bl}=-10V; V_{D-bl}=12V)}{I_{DSS0}(V_{G-bl}=0V; V_{D-bl}=0V)} \quad (5.1)$$

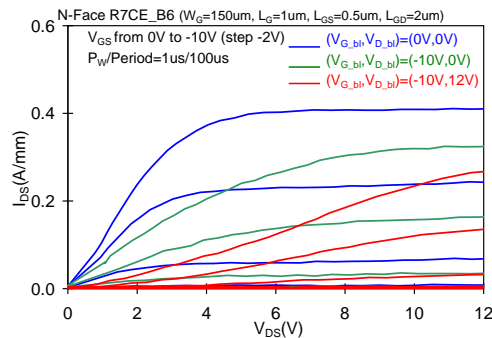
con $I_{DSS0} = I_{DS} @ V_{DS} = 4V, V_{GS} = 0V$

Lo S.R. è un indice di quanto siano buone le caratteristiche dinamiche del dispositivo in esame ed è dato dal rapporto tra la corrente di Drain in condizione di massimo intrappolamento ($V_{G-bl}=-10V; V_{D-bl}=12V$) e quella in condizione di minimo intrappolamento ($V_{G-bl}=0V; V_{D-bl}=0V$).

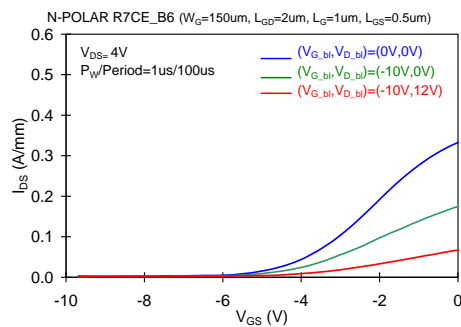
Tale parametro assume valori compresi tra 0 ed 1: per valori alti (tendenti ad 1) il *current collapse* è ridotto e le caratteristiche dinamiche sono quindi buone; altrimenti, per piccoli valori, il *current collapse* è accentuato, indice della presenza di trappole superficiali (ed interne), riempite da elettroni, che creano un Gate virtuale e chiudono parzialmente il canale.

Di seguito è riportata la caratterizzazione dinamica di due dispositivi rappresentativi del wafer N-Polar HEMT.

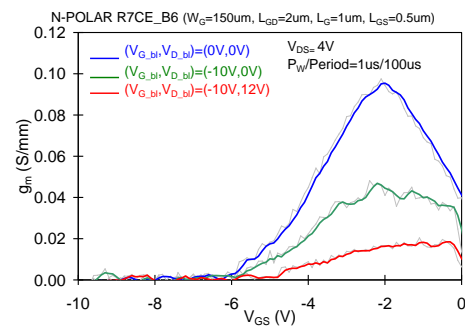
N-POLAR R7CE B6



a) Caratteristica I_D - V_D ottenuta tramite *Double Pulse System*.
Quiescent point: blu (V_{GS_bl} , V_{DS_bl}) = (0V, 0V), verde (-10V, 0V) e rosso (-10V, 12V).



b) Trans-caratteristica I_D - V_G ottenuta tramite *Double Pulse System*.
Quiescent point: blu (V_{GS_bl} , V_{DS_bl}) = (0V, 0V), verde (-10V, 0V) e rosso (-10V, 12V).

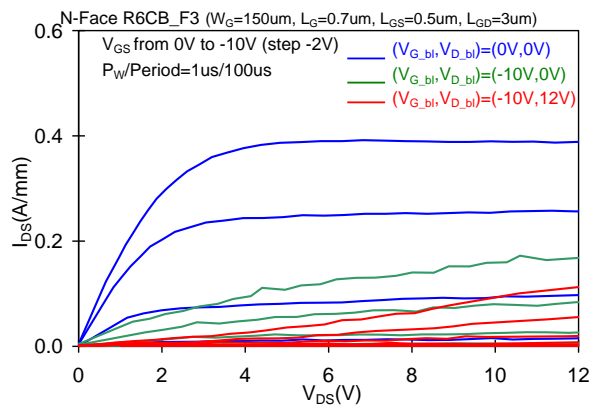


c) Transconduttanza g_m - V_G ottenuta tramite *Double Pulse System*.
Quiescent point: blu (V_{GS_bl} , V_{DS_bl}) = (0V, 0V), verde (-10V, 0V) e rosso (-10V, 12V).

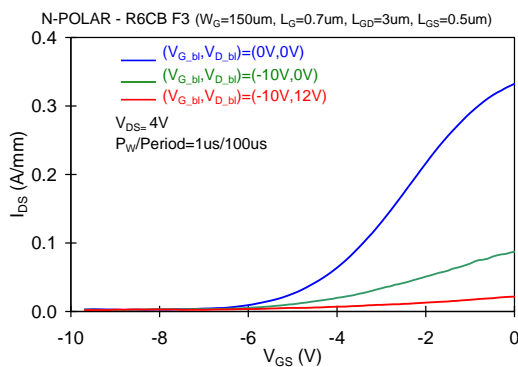
Figura 5.13: Misure dinamiche con *Double Pulse System* del dispositivo N-Polar HEMT R7CE B6.

E' stata riscontrata una dispersione delle caratteristiche dinamiche molto alta in tutti i dispositivi testati, nonostante fossero passivati; in riferimento alle Figure 5.13 e 5.14, osservando i grafici impulsati della caratteristica di uscita (a), si può notare un forte fenomeno di *current collapse*. Dall'osservazione dei grafici relativi

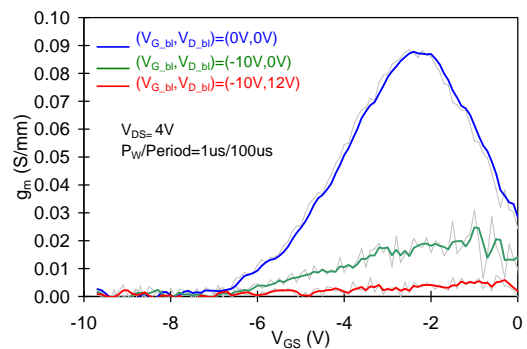
N-POLAR R6CB F3



a) Caratteristica I_D - V_D ottenuta tramite *Double Pulse System*.
Quiescent point: blu (V_{GS_bl} , V_{DS_bl}) = (0V, 0V), verde (-10V, 0V) e rosso (-10V, 12V).



b) Trans-caratteristica I_D - V_G ottenuta tramite *Double Pulse System*.
Quiescent point: blu (V_{GS_bl} , V_{DS_bl}) = (0V, 0V), verde (-10V, 0V) e rosso (-10V, 12V).



c) Transconduttanza g_m - V_G ottenuta tramite *Double Pulse System*.
Quiescent point: blu (V_{GS_bl} , V_{DS_bl}) = (0V, 0V), verde (-10V, 0V) e rosso (-10V, 12V).

Figura 5.14: Misure dinamiche con *Double Pulse System* del dispositivo N-Polar HEMT R6CB F3.

la transcaratteristica $I_D - V_G$ (b) e la transconduttanza $g_m - V_G$ (c), si può determinare dove siano localizzate le trappole: la dispersione in frequenza sembra principalmente essere dovuta alla presenza di trappole superficiali, visto il forte calo del picco della transconduttanza, mentre sembra che lo *shift* della tensione di soglia (relativo alla presenza di trappole al di sotto del Gate ed interne al *bulk*) sia minimo.

A testimonianza dell'accentuato *current collapse*, i valori, molto bassi, dello S.R. dei due dispositivi analizzati precedentemente sono: 0.20 per il dispositivo R7CE B6 e 0.07 per il dispositivo R6CB F3.

In Figura 5.15 si confrontano in un istogramma i valori dello S.R. per tutti i dispositivi sottoposti a misure dinamiche. Si può osservare come la presenza di trappole superficiali determini valori dello S.R. molto bassi per tutti gli N-Polar testati, ad indicare che la passivazione dei transistor non è stata effettuata efficacemente.

Effettuando nuovamente una caratterizzazione DC per i dispositivi misurati tramite il *Double Pulse System*, si è riscontrato il verificarsi di un fenomeno di degrado inaspettato; i dispositivi in esame sembrano non sostenere gli impulsi utilizzati (o le oscillazioni che da questi impulsi derivano), che non raggiungono valori eccessivi delle tensioni, tuttavia si ripetono per una durata complessiva di un'ora (considerando le tre *baseline* utilizzate per ciascuna delle due caratterizzazioni $I_D - V_D$ e $I_D - V_G$). Si riscontra in particolare una degradazione che porta ad un aumento delle correnti di *leakage* e delle correnti dei diodi Gate-Source e Gate-Drain. Questa degradazione, che non si verifica in altri HEMT analizzati, deve pertanto essere oggetto di future indagini.

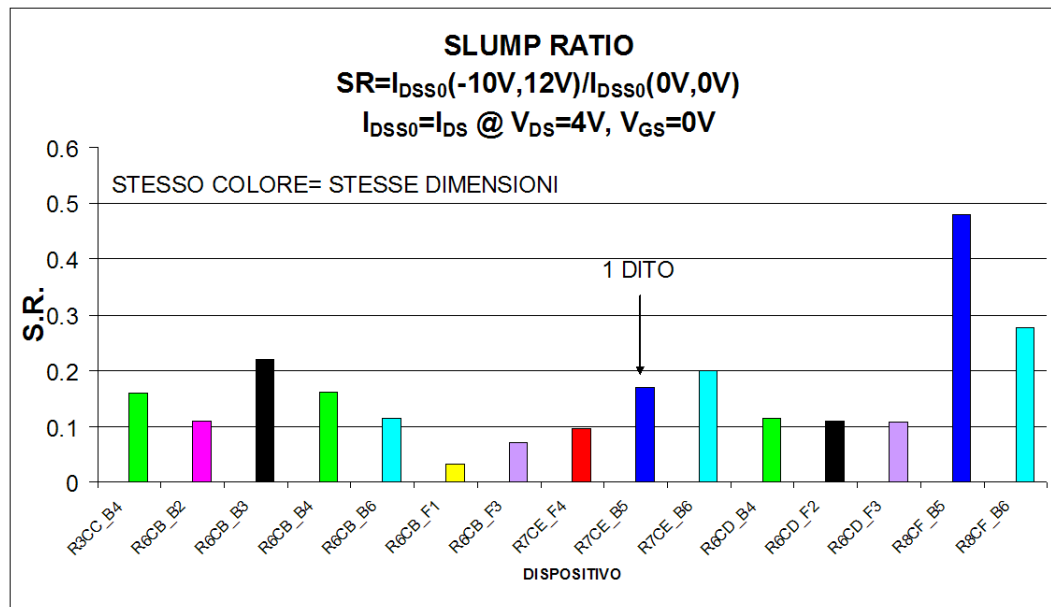


Figura 5.15: Confronto dello Slump Ratio dei dispositivi misurati tramite *Double Pulse system*.

5.3 Affidabilità: step stress in tensione con misure di elettroluminescenza

I dispositivi N-Polar HEMT a disposizione, in seguito alla caratterizzazione statica e dinamica, sono stati sottoposti a misure di affidabilità.

Esse hanno lo scopo di verificare il comportamento dei transistor durante e dopo degli stress procurati da campi elettrici tra Gate e Drain di intensità sempre maggiore, che possono portare al deterioramento delle performance del dispositivo o della struttura cristallina dei materiali che compongono l'eterostruttura. Se le caratteristiche del dispositivo si mantengono, invece, sostanzialmente inalterate, la struttura risulta avere buona stabilità, che risulta importante per poter avviare il transistor verso l'applicazione pratica. In particolare devono ancora essere ben indagati i meccanismi di degrado legati alla più recente tecnologia N-Polar,

considerando la diversa disposizione degli strati che compongono l'eterostruttura, dovuta all'orientazione del vettore polarizzazione dei materiali N-face, opposta a quella dei Ga-face.

Per alcuni dispositivi selezionati nel wafer sono stati effettuati, dunque, degli *step stress* in tensione inversa sul Gate, associati a misure DC (tramite il *parameter analyzer* HP4142) e di elettroluminescenza (tramite il microscopio ad emissione *Hamamatsu Emission Microscopy System PHEMOS P200*), con conteggio di fotoni (per una descrizione più dettagliata della strumentazione utilizzata, consultare paragrafo 4.6).

Lo *step stress* è una procedura particolare utilizzata per provocare un invecchiamento accelerato dei componenti. Il dispositivo viene polarizzato a tensioni passo dopo passo crescenti (in modulo), per intervalli di tempo regolari. In particolare sono state applicate tensioni negative al Gate (V_{stepx}), crescenti in modulo a partire da -10 V fino a -100 V (od oltre), con passi da -10V o -5V, mantenendo il Drain a massa ed il Source flottante. La durata dello stress è fissata ad un tempo $t_{stress} = 120$ s. In queste condizioni il canale non è formato ed il transistor è spento (OFF-state). Tuttavia, la regione tra Gate e Drain è interessata, in questo modo, per l'intervallo di tempo t_{stress} , da campi elettrici passo dopo passo maggiori, che raggiungono il picco dell'intensità nella zona sottostante al Gate. Il diodo Gate-Drain si porta, così, in condizione di polarizzazione inversa sempre più degradante e si possono valutare gli effetti di degrado associati agli alti campi elettrici.

La procedura prevede che, in seguito ad ogni stress, il dispositivo venga polarizzato ad una condizione fissa di funzionamento ON-state e, successivamente, ad una condizione fissa di spegnimento OFF-state, per determinati intervalli di

tempo (rispettivamente t_{ON} e t_{OFF}), al fine di osservare gli effetti dello stress attraverso le emissioni sia nel dispositivo acceso, sia spento.

Le tre condizioni di polarizzazione statica utilizzate ad ogni passo sono, perciò, nell'ordine:

- **stress in OFF-state:** $t_{stress} = 120\text{ s}$, $V_G = V_{stepx}$, $V_D = 0\text{ V}$, $V_S = \text{flottante}$;
- **ON state:** $t_{ON} = 30\text{ s}$, $V_{GS} = 0\text{ V}$, $V_{DS} = 11\text{ V}$;
- **OFF state:** $t_{OFF} = 120\text{ s}$, $V_G = -10\text{ V}$, $V_D = 0\text{ V}$, $V_S = \text{flottante}$.

Ad ogni polarizzazione vengono misurati dal *parameter analyzer 4142* gli andamenti temporali delle correnti I_D e I_G , mentre il microscopio ad emissione *Phemos 200* rileva i fotoni emessi dal dispositivo, visualizzando, nello schermo del PC connesso, le zone di maggior emissione sulla regione attiva del dispositivo e fornendo un conteggio dei fotoni; tali misure consentono di poter rilevare ed analizzare fenomeni di degrado del dispositivo, che possono manifestarsi tramite emissione di fotoni, dovute, ad esempio, a difetti localizzati che si creano nel reticolo cristallino, piuttosto che ad altre degradazioni che si formano nelle zone dei contatti, ecc.

Per ogni passo, inoltre, subito dopo lo stress, si effettua una caratterizzazione DC completa, per vedere come variano (e verificare se eventualmente degradino) le caratteristiche statiche del dispositivo, al procedere dello *step stress*.

La procedura completa di stress è riportata schematicamente in Figura 5.16. Si può vedere che si inizia con una misurazione DC che viene subito salvata, per avere la caratterizzazione del dispositivo prima di essere sottoposto ai vari stress. Nello step 1, il primo stress consiste nella polarizzazione in OFF-state per 120 s, con una V_G dunque pari a -10V. A partire dallo step 2, invece, si incrementa

5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

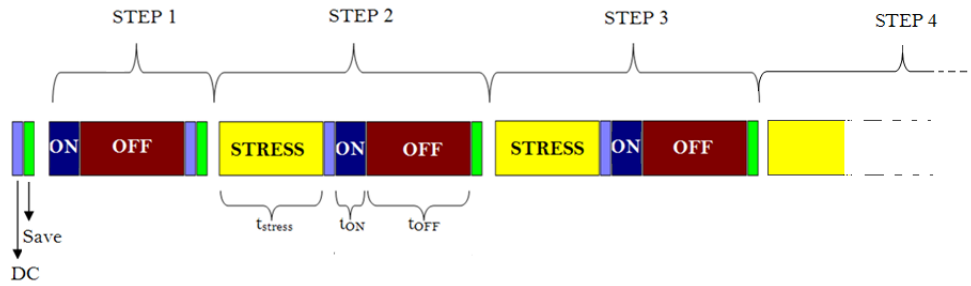


Figura 5.16: Schema temporale della procedura di step stress adottata.

(in modulo) il valore di V_G di 10V, cosicché $V_{step2} = -20V$; V_{step3} vale quindi -30V e così via. Arrivati al valore di $V_{step5} = -50V$, dallo step 6 in poi, i passi diventano di 5V, perché si è riscontrato che in alcuni N-Polar a partire dal valore $V_G = -50V$ cominciano a presentarsi delle degradazioni; dunque $V_{step6} = -55V$, $V_{step7} = -60$ e così via. Dopo ogni stress viene effettuata la caratterizzazione DC per vedere come variano le caratteristiche statiche, mentre il salvataggio completo dei dati del singolo stress si effettua ovviamente per ultimo, dopo la polarizzazione in OFF-state. Come menzionato precedentemente, durante ogni polarizzazione, contemporaneamente vengono eseguite le misure di elettroluminescenza.

Gli step stress sono stati effettuati sui dispositivi indicati col colore viola nella Figura 5.17.

R3CC						R6CB						R6CD						R7CE						R8CF											
F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1	F5	F3	F1	B5	B3	B1
F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2	F6	F4	F2	B6	B4	B2

Figura 5.17: Affidabilità: dispositivi sottoposti a stress e misure di elettroluminescenza tramite *Phemos P200* (viola); in rosso sono indicati i dispositivi non funzionanti.

Al fine di analizzare gli effetti totali degli stress, per ogni dispositivo testato si ricavano i grafici delle caratteristiche statiche prima e dopo la procedura di *step*

stress:

- a) **Diodo Gate-Source:** caratteristica I-V del diodo Gate-Source.
- b) **Diodo Gate-Drain:** caratteristica I-V del diodo Gate-Drain.
- c) **End resistance R_D e R_S :** resistenze di Drain e di Source per V_{GS} e V_{GD} da 1.3 V a 1.7 V.
- d) **Out:** caratteristica di uscita della corrente di Drain I_D per V_{DS} da 0 V a 12 V al variare di V_{GS} da -10 V a 0 V, con passo di 2 V.
- e) **$I_D - V_{GS}$ in regione lineare:** trans-caratteristica al variare di V_{DS} da 0.5 V a 1.5 V (passo 1 V).
- f) **g_m in regione lineare:** transconduttanza in funzione di V_{GS} al variare di V_{DS} da 0.5 V a 1.5 V (passo 1 V).
- g) **$I_D - V_{GS}$ in regione di ginocchio:** trans-caratteristica al variare di V_{DS} da 2 V a 5 V (passo 3 V).
- h) **g_m in regione lineare:** transconduttanza in funzione di V_{GS} al variare di V_{DS} da 2 V a 5 V (passo 3 V).
- i) **$I_D - V_{GS}$ in regione di saturazione:** trans-caratteristica al variare di V_{DS} da 6 V a 12 V (passo 6 V).
- j) **g_m in regione di saturazione:** transconduttanza in funzione di V_{GS} al variare di V_{DS} da 6 V a 12 V (passo 6 V).

Inoltre vengono ricavati i grafici degli andamenti di alcuni parametri DC significativi, misurati subito dopo ogni stress, e gli andamenti delle correnti I_G

5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

e delle misure di elettroluminescenza (E.L.), durante l'intera procedura di step stress (per stress, OFF-state ed ON-state):

- a) Variazione della corrente I_D , valutata per $V_{DS} = 4V$ e $V_{GS} = 0V$.
- b) Variazione della corrente I_D , valutata per $V_{DS} = 12V$ e $V_{GS} = 0V$.
- c) Variazione del picco della transconduttanza g_{mMAX} , valutata per $V_{DS} = 0.5V$.
- d) Variazione del picco della transconduttanza g_{mMAX} , valutata per $V_{DS} = 2V$.
- e) Variazione del picco della transconduttanza g_{mMAX} , valutata per $V_{DS} = 12V$.
- f) Variazione della tensione di soglia V_{TH} , valutata per $V_{DS} = 0.5V$.
- g) Variazione della tensione di soglia V_{TH} , valutata per $V_{DS} = 2V$.
- h) Variazione della tensione di soglia V_{TH} , valutata per $V_{DS} = 12V$.
- i) Variazione della corrente del diodo Gate-Source I_{GS} , valutata per $V_{GS} = -30V$.
- j) Variazione della corrente del diodo Gate-Drain I_{GD} , valutata per $V_{GD} = -30V$.
- k) Variazione della corrente I_{G-on} , valutata per $V_{DS} = 12V$, $V_{GS} = 0V$.
- l) Variazione della corrente I_{G-off} , valutata per $V_{DS} = 12V$, $V_{GS} = -10V$.
- m) Variazione delle resistenze R_D ed R_S (valore medio su V_{GS} da 1.3V a 1.7V).
- n) Variazione della corrente I_G (valore medio) e del totale delle emissioni (E.L.), considerati durante le polarizzazioni di stress.
- o) Variazione della corrente I_G nel tempo, considerata durante le polarizzazioni di stress.

- p) Variazione della corrente I_G (valore medio) e del totale delle emissioni (E.L.), considerati durante le polarizzazioni di OFF-state.

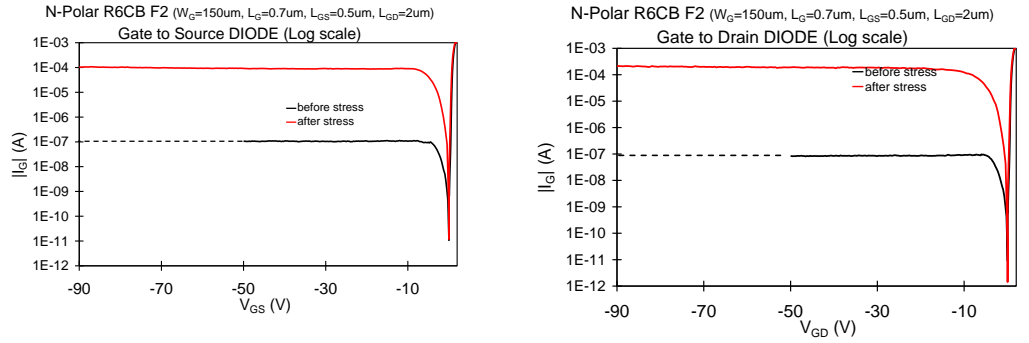
- q) Variazione del totale delle emissioni (E.L.), considerate durante le polarizzazioni di ON-state.

Il comportamento dei dispositivi sottoposti a stress è risultato variabile, da campione a campione.

Di seguito sono riportati i grafici ricavati durante gli step stress per i dispositivi (di uguale grandezza, in zone diverse del wafer) R6CB F2, R3CC F2 e R7CE F2. Si riportano, inoltre, le immagini ricavate al microscopio delle emissioni durante gli stress e le misure in OFF-state a $V_G = -10V$.

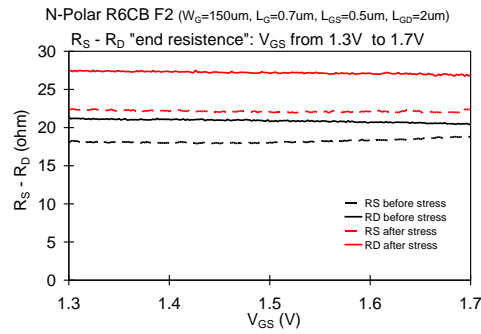
5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

N-Face R6CB_F2

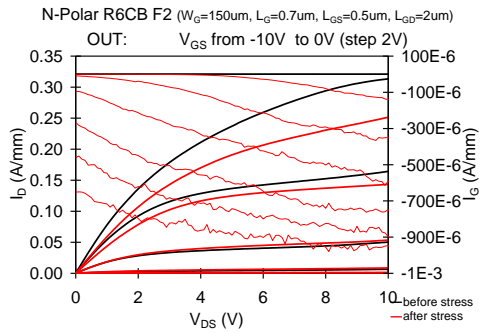


a) Caratteristica I-V diodo Gate-Source

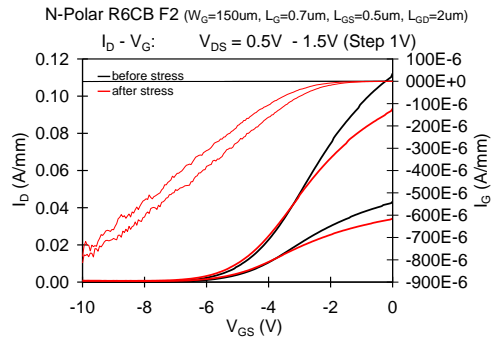
b) Caratteristica I-V diodo Gate-Drain



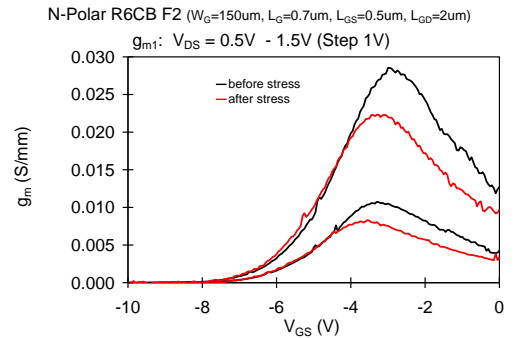
c) R_d R_s End-Resistance



d) Caratteristica d'uscita I_D - V_{DS} , per V_{GS} da -10V a 0V



e) Trans-caratteristica I_D - V_{GS} , per V_{DS} da 0.5V a 1.5V



f) Transconduttanza g_m - V_{GS} , per V_{DS} da 0.5V a 1.5V

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

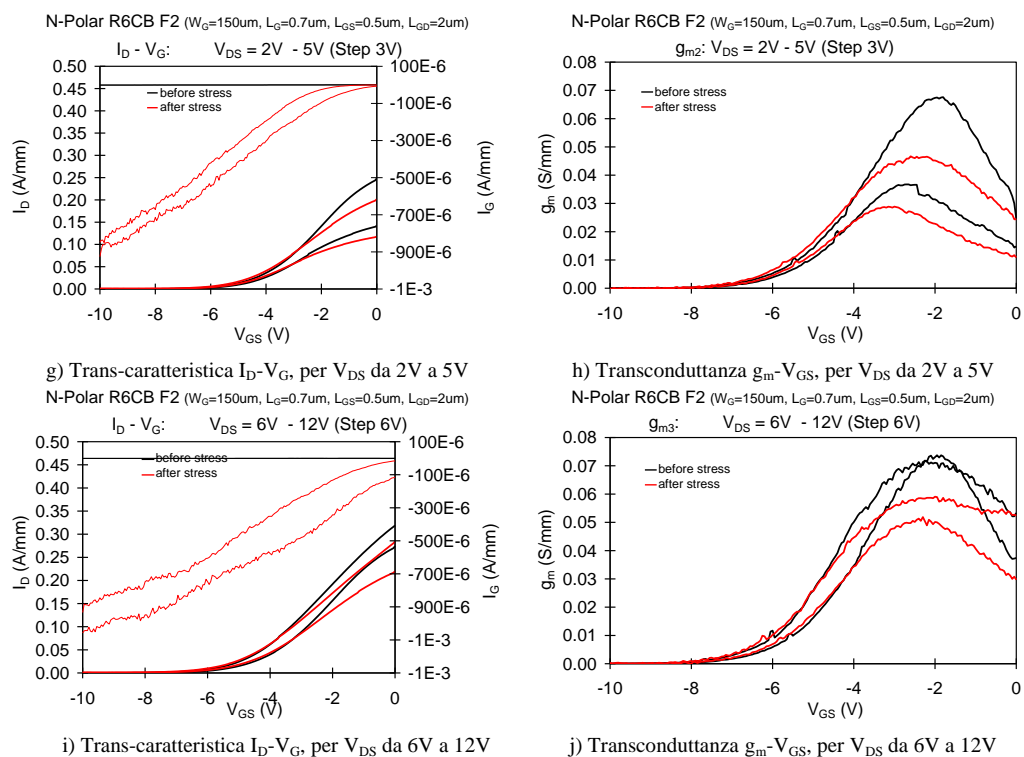
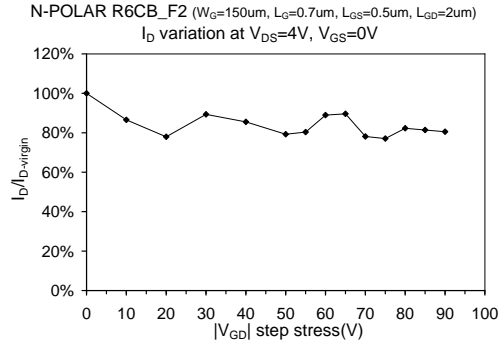
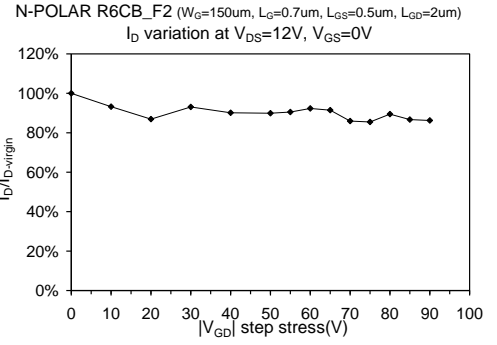


Figura 5.18: Caratterizzazione DC prima e dopo lo stress del dispositivo R6CB F2 N-Polar HEMT.

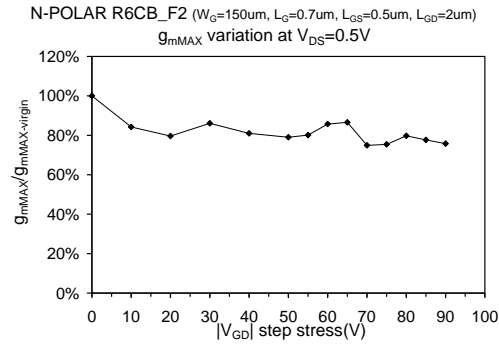
5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA



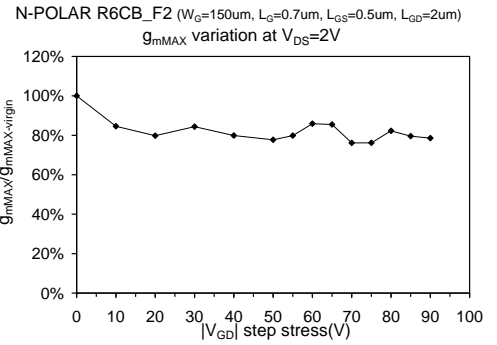
a) Variazione corrente I_D a $V_{DS}=4\text{V}$ e $V_{GS}=0\text{V}$



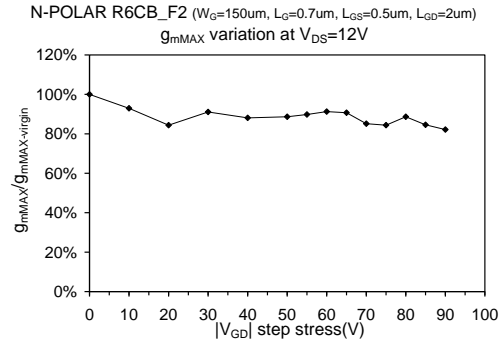
b) Variazione corrente I_D a $V_{DS}=12\text{V}$ e $V_{GS}=0\text{V}$



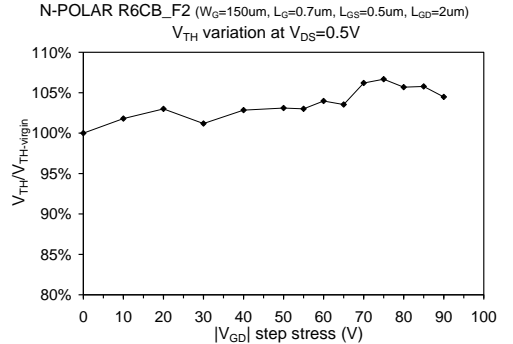
c) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=0.5\text{V}$



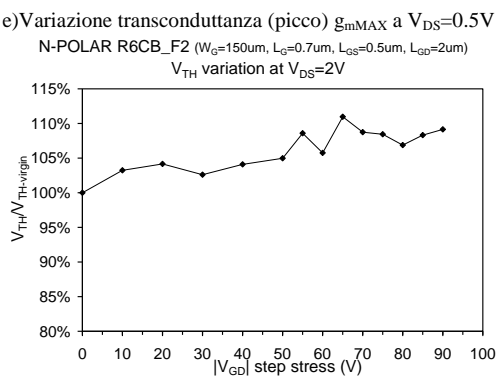
d) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=2\text{V}$



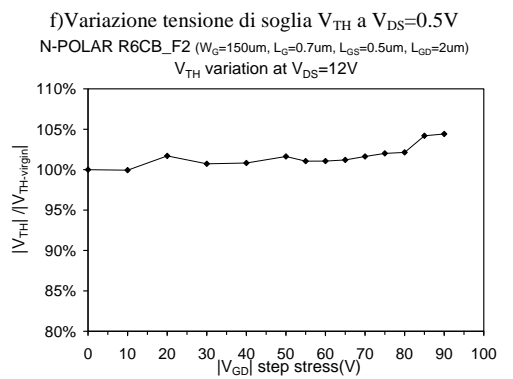
e) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=12\text{V}$



f) Variazione tensione di soglia V_{TH} a $V_{DS}=0.5\text{V}$

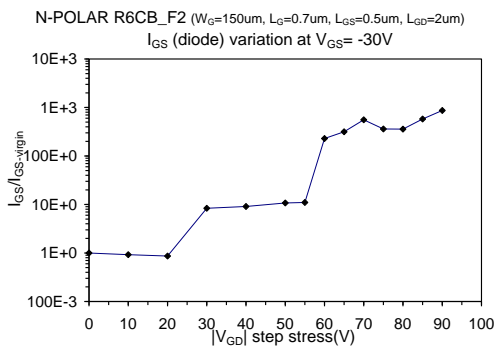


g) Variazione tensione di soglia V_{TH} a $V_{DS}=2\text{V}$

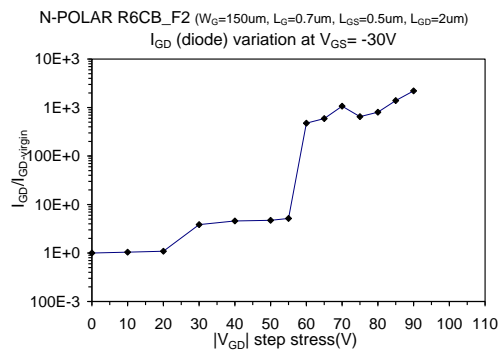


h) Variazione tensione di soglia V_{TH} a $V_{DS}=12\text{V}$

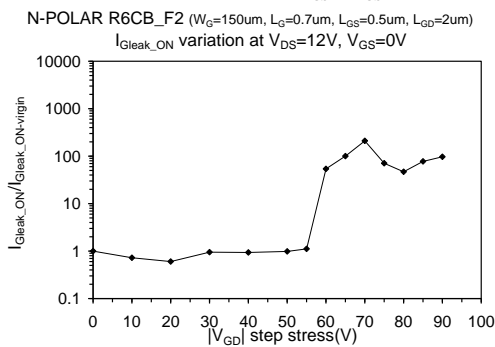
5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



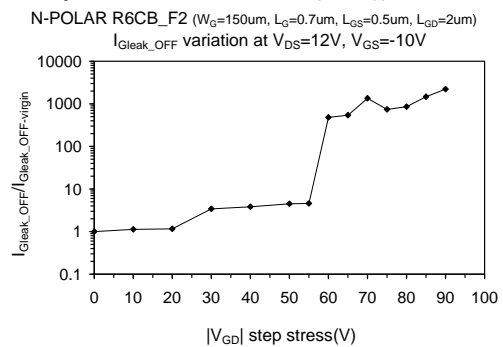
i) Variazione corrente diodo I_{GS} a $V_{GS}=-30\text{V}$



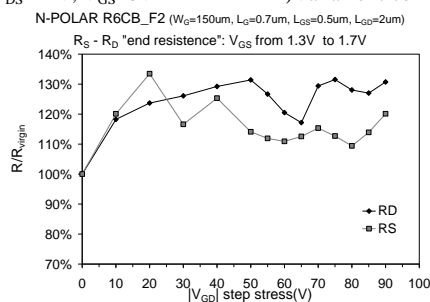
j) Variazione corrente diodo I_{GD} a $V_{GS}=-30\text{V}$



k) Variazione corrente I_G a $V_{DS}=12\text{V}$, $V_{GS}=0\text{V}$



l) Variazione corrente I_G a $V_{DS}=12\text{V}$, $V_{GS}=-10\text{V}$



m) R_d R_s End-Resistance a V_{GS} da 1.3V a 1.7V

5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

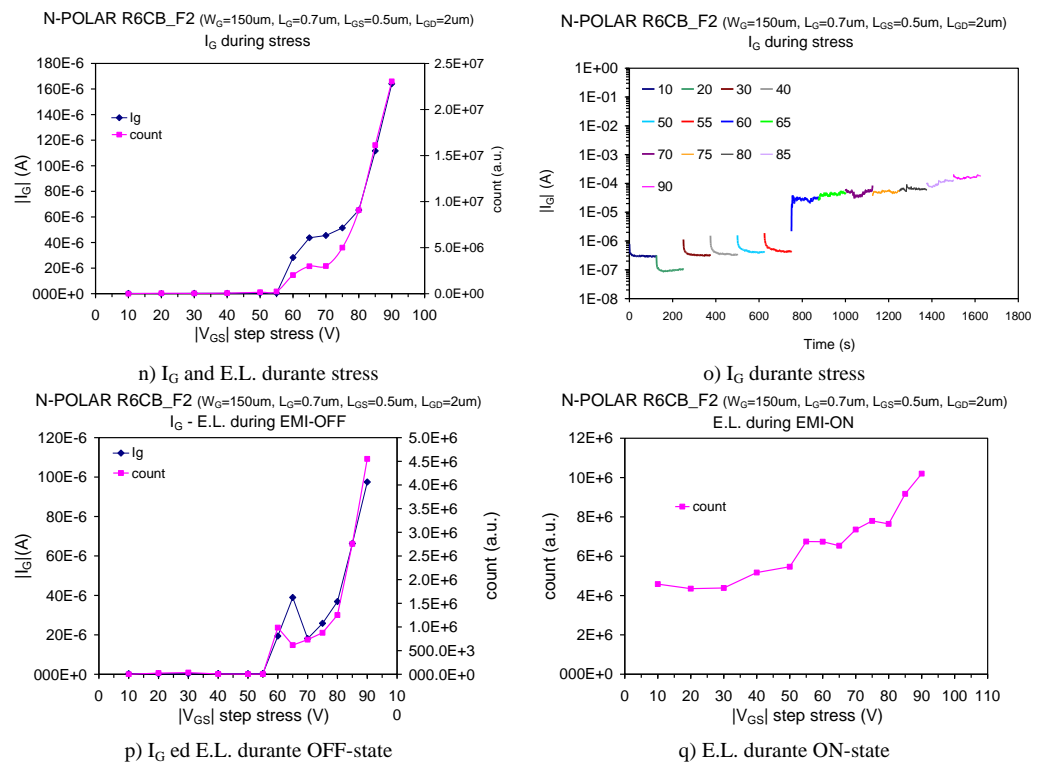
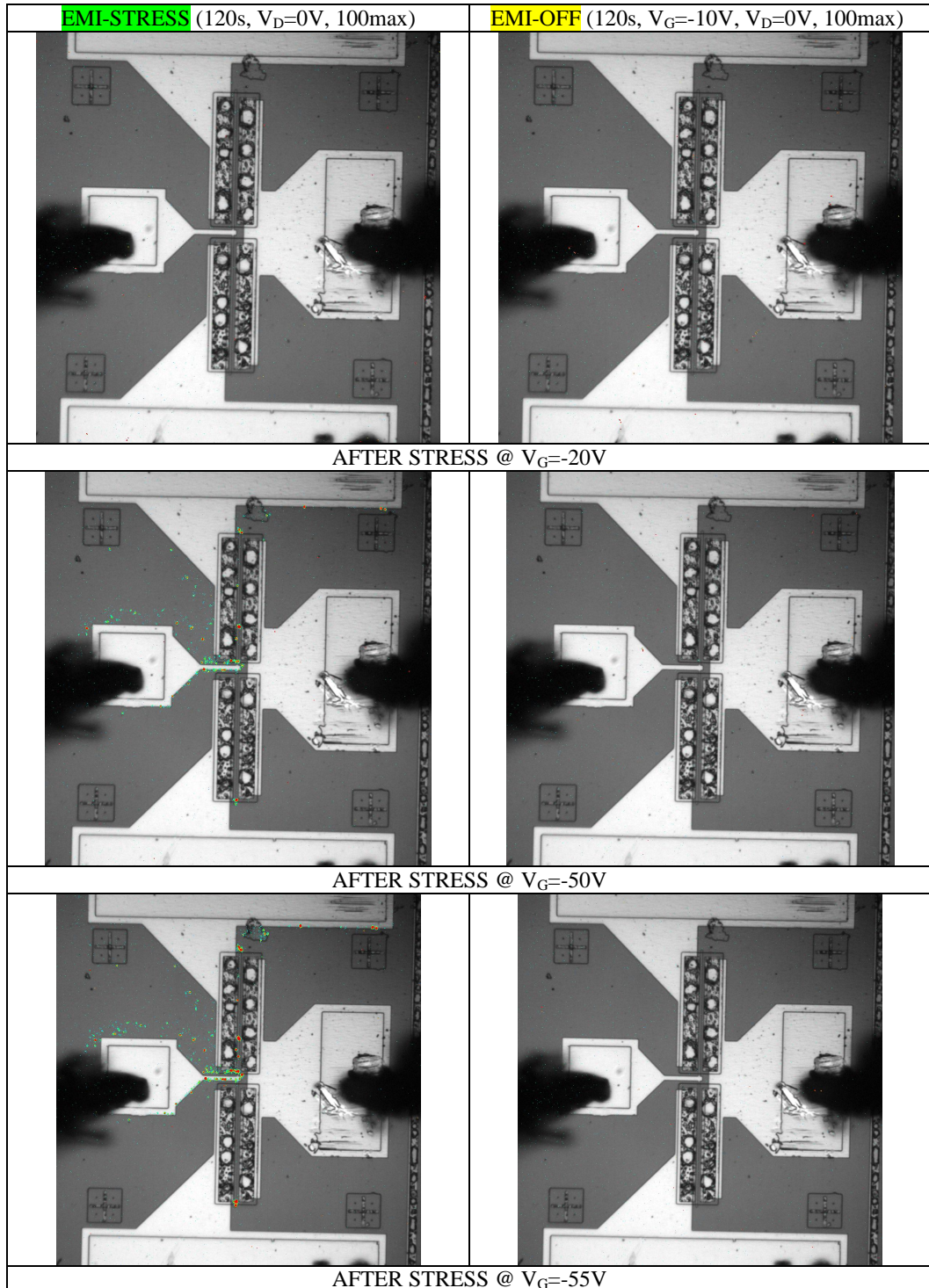
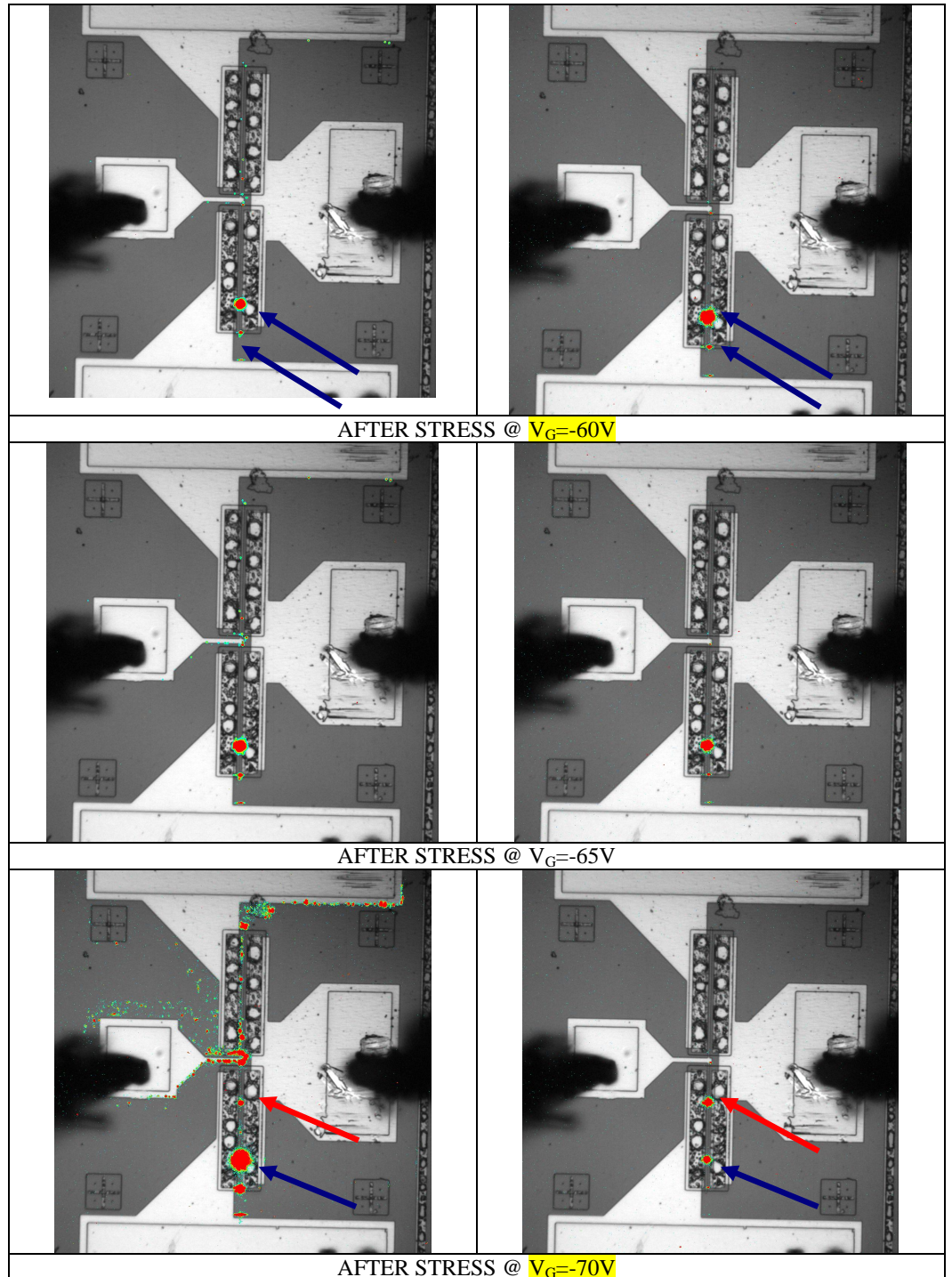


Figura 5.19: Dispositivo N-Polar HEMT R6CB F2: variazione di alcuni parametri DC durante lo step stress; variazioni delle correnti I_G (valore medio) e del totale delle emissioni, durante lo step stress, considerati per le polarizzazioni di stress, OFF-state e ON-state.

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA



5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

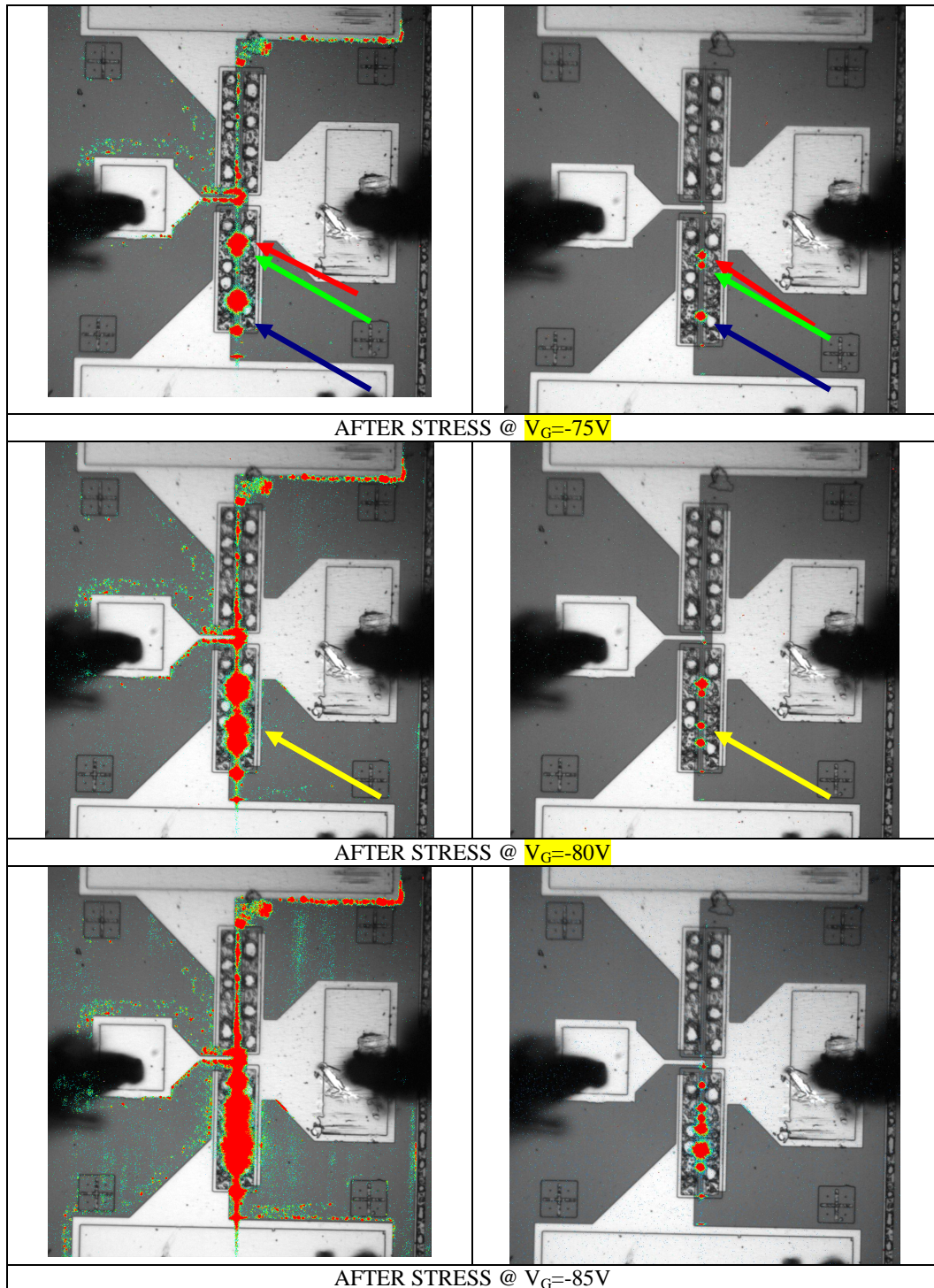


Figura 5.20: Confronto emissioni durante stress e OFF-state del dispositivo R6CB F2 N-Polar HEMT.

Il transistor R6CB F2, come si può vedere dai grafici riportanti le variazioni dei parametri DC (Figura 5.19), procedendo con gli stress, presenta una graduale diminuzione delle caratteristiche di I_{Dsat} (grafici a), b)), g_{mMAX} (grafici c), d), e)), un graduale aumento delle resistenze R_D ed R_S (grafico m)) ed un graduale shift della V_{TH} (grafici f), g), h)). Queste variazioni avvengono in tono minore se paragonate invece all'improvviso e marcato aumento delle correnti di *leakage* (correnti dei diodi I_{GD} , I_{GS} (grafici j), i)) e correnti di Gate I_{G-off} , I_{G-on} (grafici l), k))), che avviene a partire dallo step 7, dopo uno stress ad una tensione di polarizzazione $V_G = -60V$. In questo punto, l'aumento delle correnti di perdita è grande, più di due ordini di grandezza. Osservando, infatti, i confronti delle caratteristiche DC prima e dopo lo stress (Figura 5.18), si può vedere nei grafici a) e b) delle correnti dei diodi Gate-Source e Gate-Drain, che si passa da valori iniziali attorno ai $0.1\mu A$ a valori finali sui $0.1mA$.

Considerando i grafici n) e p) di Figura 5.19, si può inoltre vedere che gli andamenti delle curve rappresentanti le variazioni delle correnti di Gate (linee blu), durante lo stress e durante la polarizzazione in OFF-state, sono simili fra loro; a ciascuna delle due curve, corrisponde l'andamento dell'intensità luminosa ottenuta dalle misure di emissione (linea rosa).

Considerate queste osservazioni per il dispositivo N-Polar R6CB F2, risulta una degradazione che si manifesta in maniera simile a quella già riscontrata per i dispositivi Ga-Polar e dovuta all'effetto piezoelettrico inverso. La Figura 5.20, che riporta le immagini delle emissioni acquisite al *Phemos*, mostra che allo step $V_G = -60V$ (ossia in corrispondenza dell'aumento delle correnti di perdita, Figura 5.21), compaiono degli *hot spots* per le emissioni, sia durante lo stress sia durante l'OFF-state, collocati nello stesso punto dell'area prossima al dito di

Gate, tra Gate e Drain.

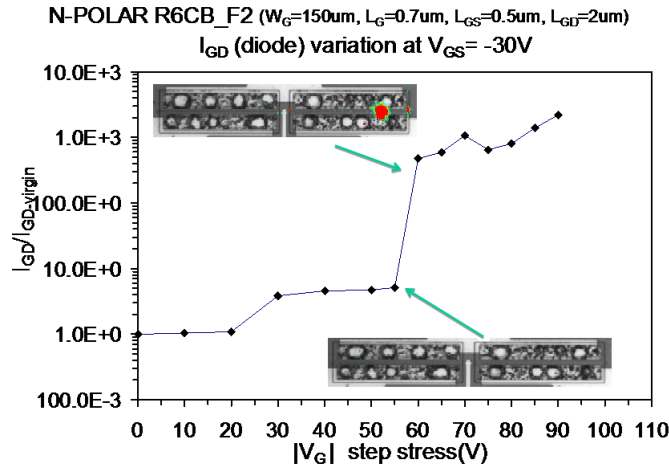
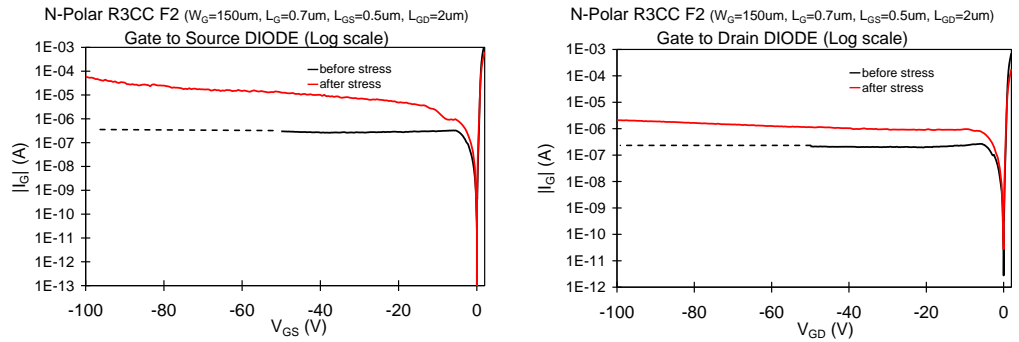


Figura 5.21: Corrispondenza tra formazione di *hot spots* in OFF-state ed aumento delle correnti di perdita.

Andando avanti con lo step stress, compaiono altri *hot spots* (ad esempio per $V_G = -70V$), mantenendo la corrispondenza tra stress ed OFF-state. Queste emissioni a macchia potrebbero essere indice della formazione di difetti cristallografici che favoriscono il passaggio delle correnti di perdita verticali dal Gate al canale e che si creano in condizione di dispositivo spento per effetto piezoelettrico inverso, dati gli elevati campi elettrici sottostanti al Gate durante lo step stress. Come esposto nel paragrafo 2.5.2, però, i dispositivi N-Polar, avendo lo strato barriera di AlGaN in tensione collocato al di sotto dello strato canale, non dovrebbero essere interessati da questo tipo di degrado. Lo strato di GaN al di sopra del canale è infatti rilassato; potrebbe essere interessato dall'effetto piezoelettrico inverso lo strato AlGaN cap, che è molto sottile (2 nm), ma è costituito da un'alta percentuale di Alluminio (60%).

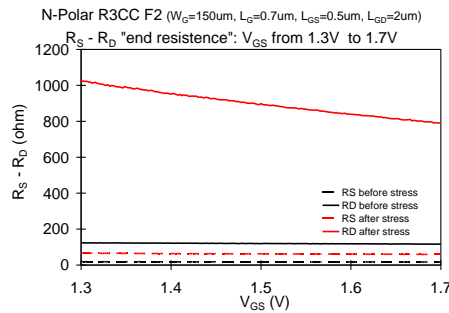
5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

N-Face R3CC_F2

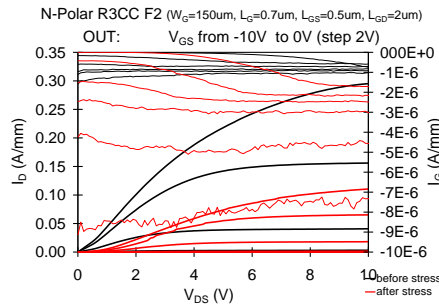


a) Caratteristica I-V diodo Gate-Source

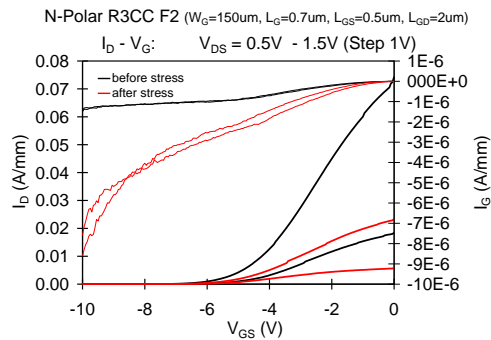
b) Caratteristica I-V diodo Gate-Drain



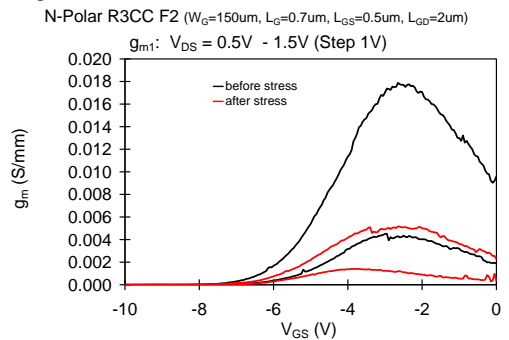
c) R_d R_s End-Resistance



d) Caratteristica d'uscita I_D - V_{DS} , per V_{GS} da -10V a 0V



e) Trans-caratteristica I_D - V_{GS} , per V_{DS} da 0.5V a 1.5V



f) Transconduttanza g_m - V_{GS} , per V_{DS} da 0.5V a 1.5V

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

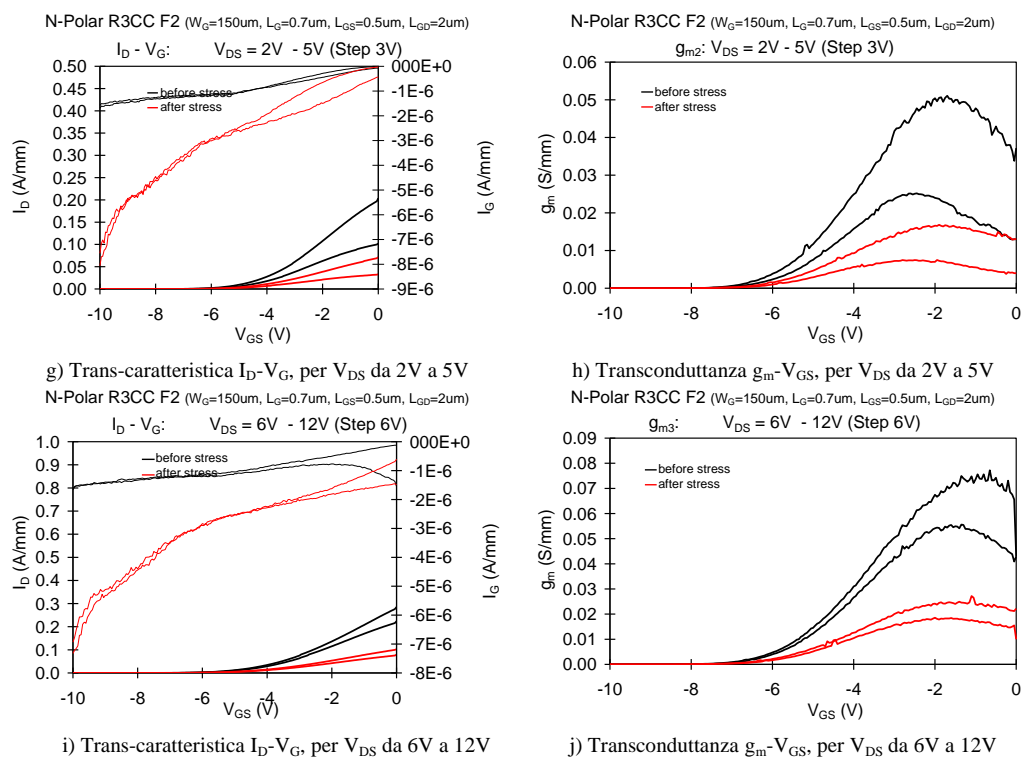
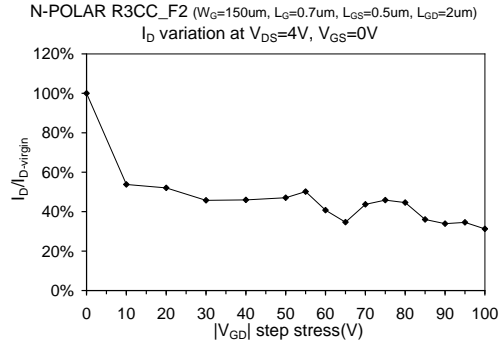
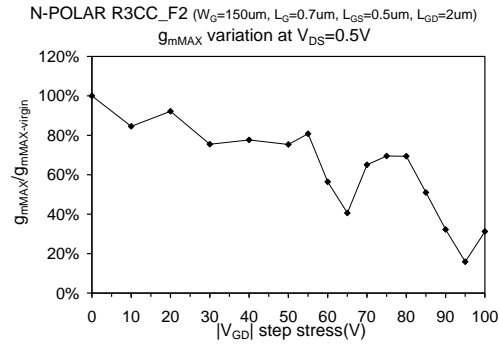


Figura 5.22: Caratterizzazione DC prima e dopo lo stress del dispositivo R3CC F2 N-Polar HEMT.

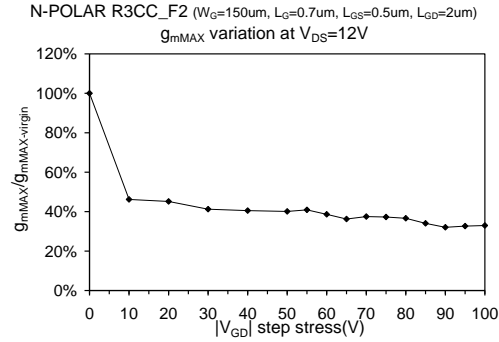
5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA



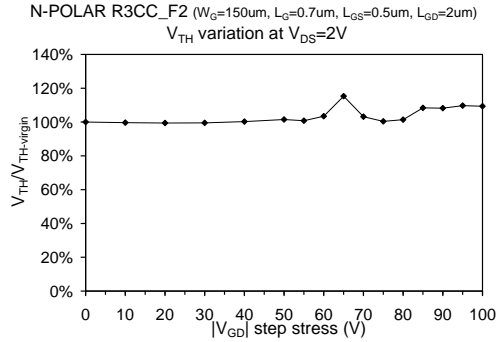
a) Variazione corrente I_D a $V_{DS}=4\text{V}$ e $V_{GS}=0\text{V}$



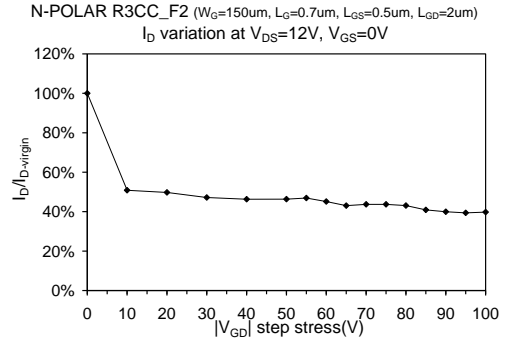
c) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=0.5\text{V}$



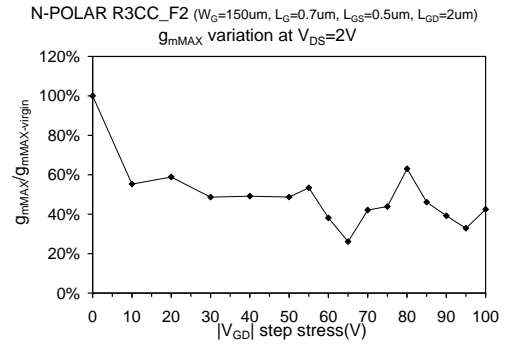
e) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=0.5\text{V}$



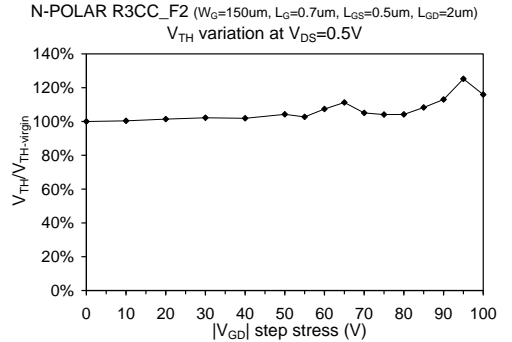
g) Variazione tensione di soglia V_{TH} a $V_{DS}=2\text{V}$



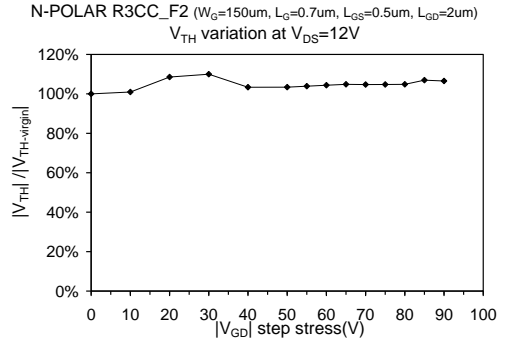
b) Variazione corrente I_D a $V_{DS}=12\text{V}$ e $V_{GS}=0\text{V}$



d) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=2\text{V}$



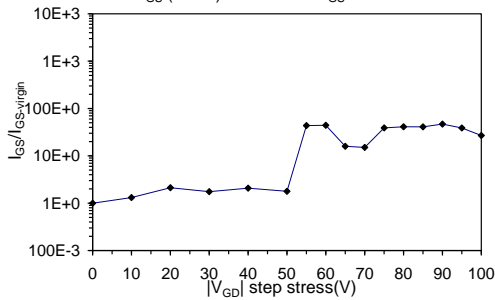
f) Variazione tensione di soglia V_{TH} a $V_{DS}=0.5\text{V}$



h) Variazione tensione di soglia V_{TH} a $V_{DS}=12\text{V}$

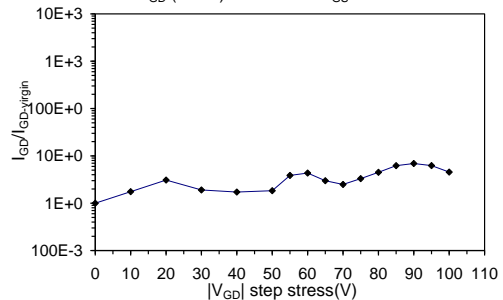
5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

N-POLAR R3CC_F2 ($W_G=150\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GS}=0.5\mu\text{m}$, $L_{GD}=2\mu\text{m}$)
 I_{GS} (diode) variation at $V_{GS}=-30\text{V}$



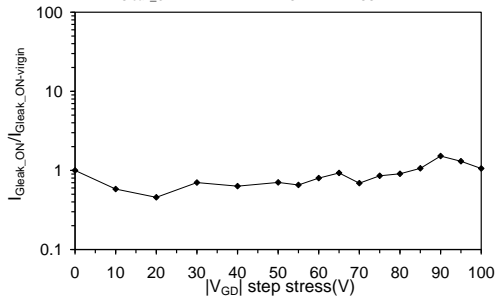
i) Variazione corrente diodo I_{GS} a $V_{GS}=-30\text{V}$

N-POLAR R3CC_F2 ($W_G=150\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GS}=0.5\mu\text{m}$, $L_{GD}=2\mu\text{m}$)
 I_{GD} (diode) variation at $V_{GS}=-30\text{V}$



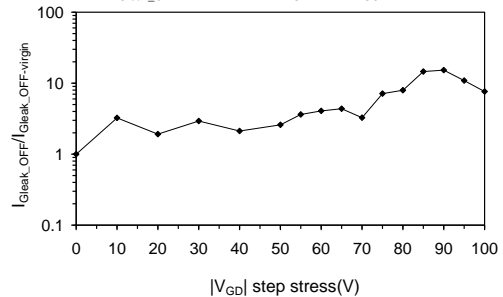
j) Variazione corrente diodo I_{GD} a $V_{GS}=-30\text{V}$

N-POLAR R3CC_F2 ($W_G=150\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GS}=0.5\mu\text{m}$, $L_{GD}=2\mu\text{m}$)
 I_{Gleak_ON} variation at $V_{DS}=12\text{V}$, $V_{GS}=0\text{V}$

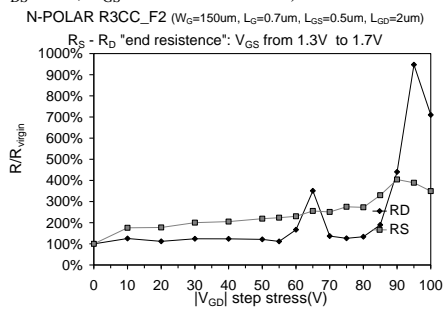


k) Variazione corrente I_G a $V_{DS}=12\text{V}$, $V_{GS}=0\text{V}$

N-POLAR R3CC_F2 ($W_G=150\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GS}=0.5\mu\text{m}$, $L_{GD}=2\mu\text{m}$)
 I_{Gleak_OFF} variation at $V_{DS}=12\text{V}$, $V_{GS}=-10\text{V}$



l) Variazione corrente I_G a $V_{DS}=12\text{V}$, $V_{GS}=-10\text{V}$



m) R_d , R_s End-Resistance a V_{GS} da 1.3V a 1.7V

5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

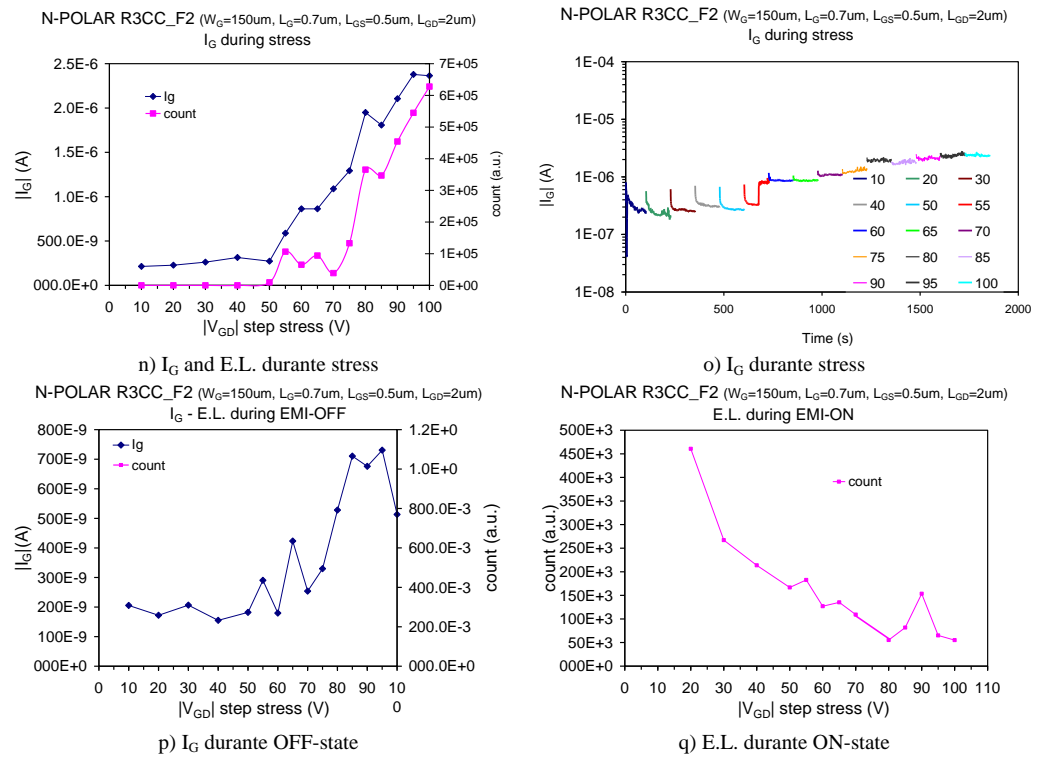
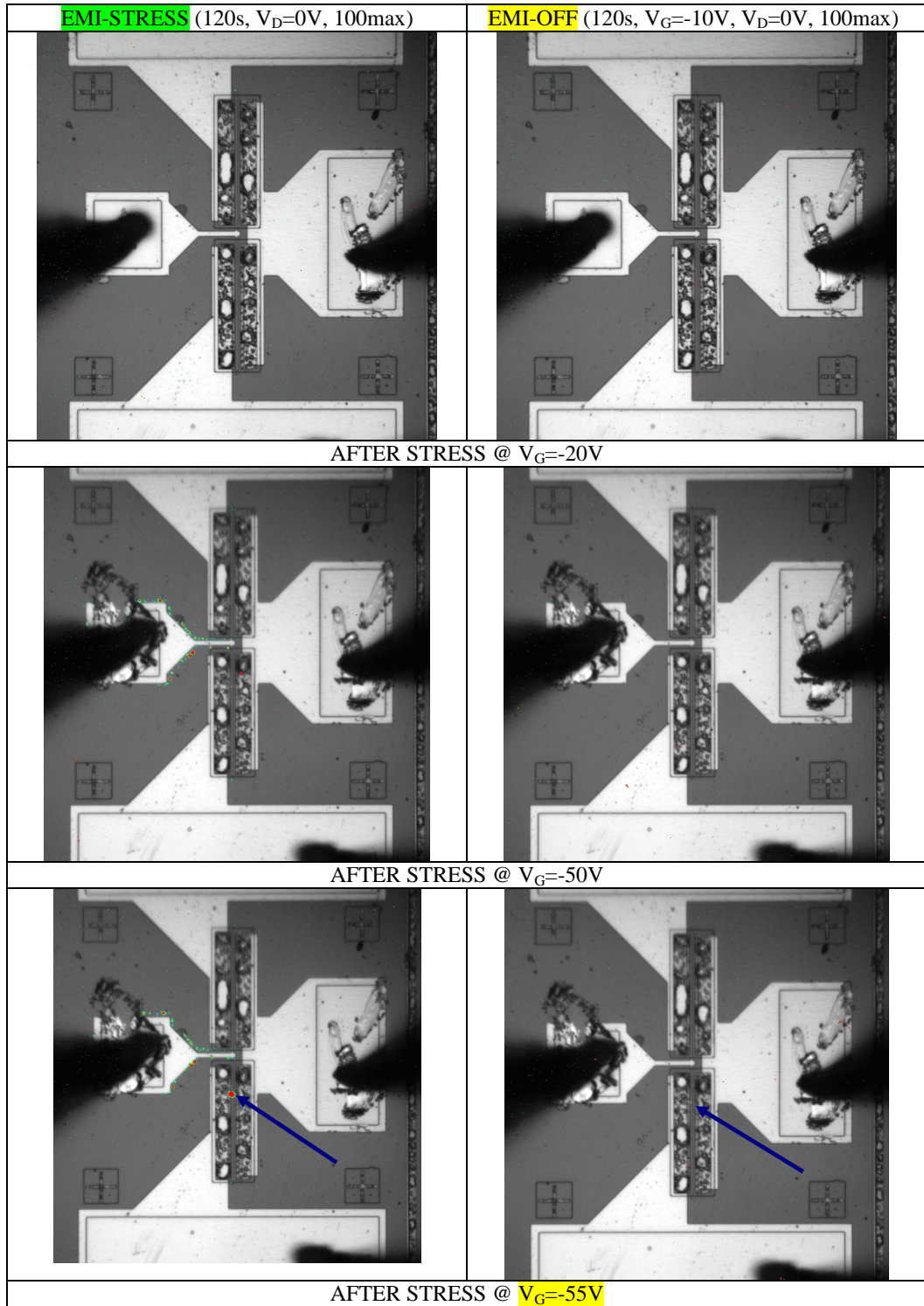
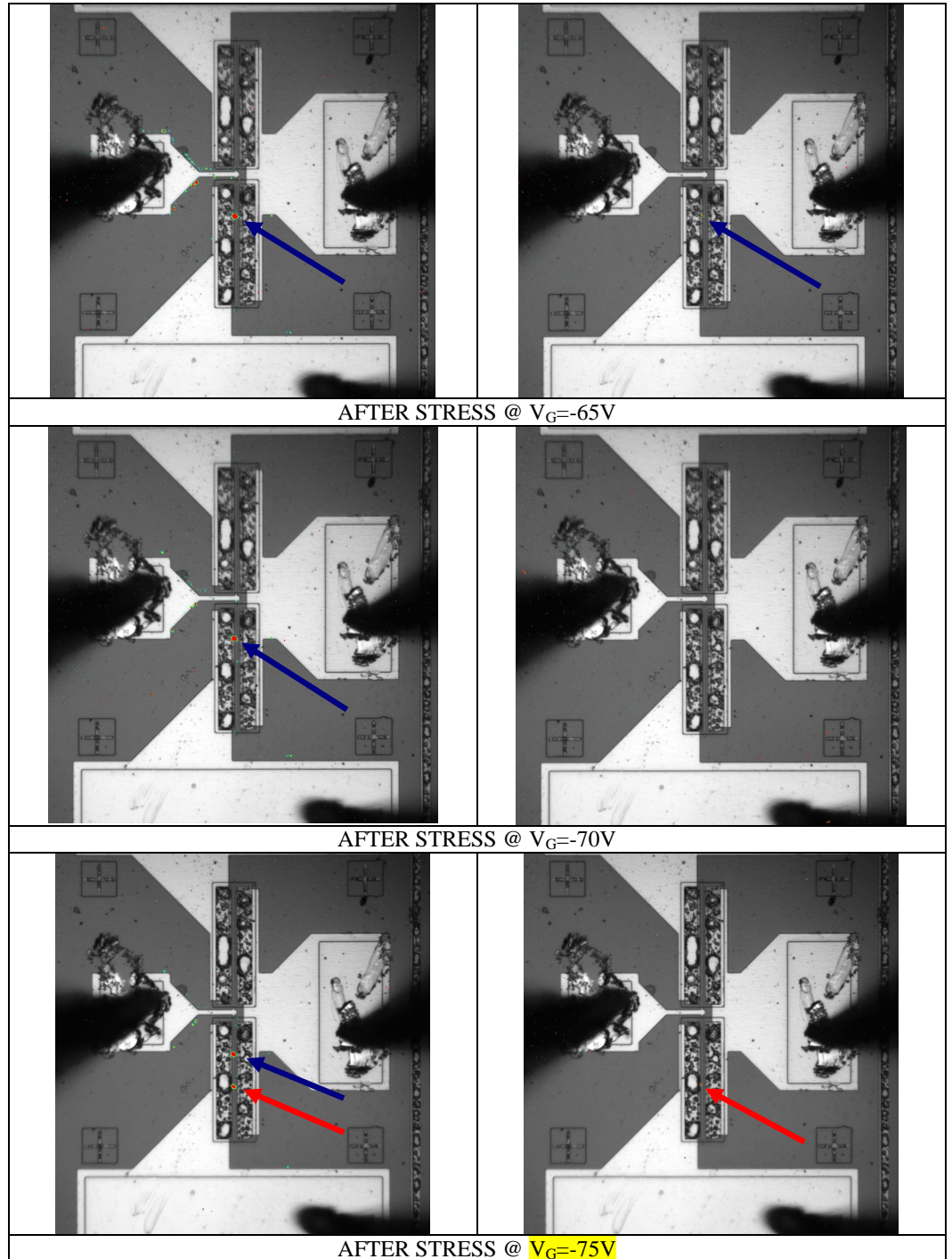


Figura 5.23: Dispositivo N-Polar HEMT R3CC F2: variazione di alcuni parametri DC durante lo step stress; variazioni delle correnti I_G (valore medio) e del totale delle emissioni, durante lo step stress, considerati per le polarizzazioni di stress, OFF-state e ON-state.

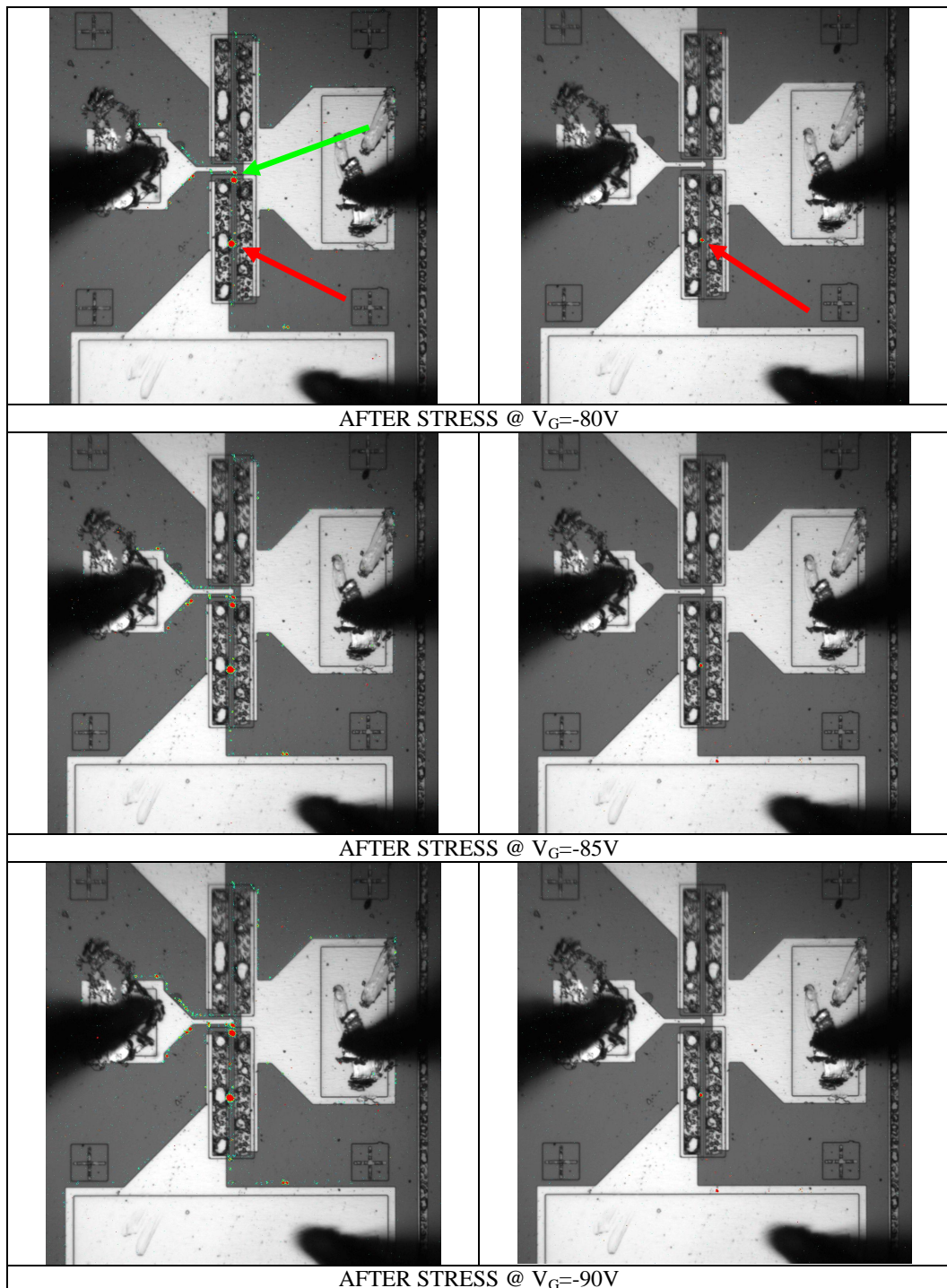
5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA



5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

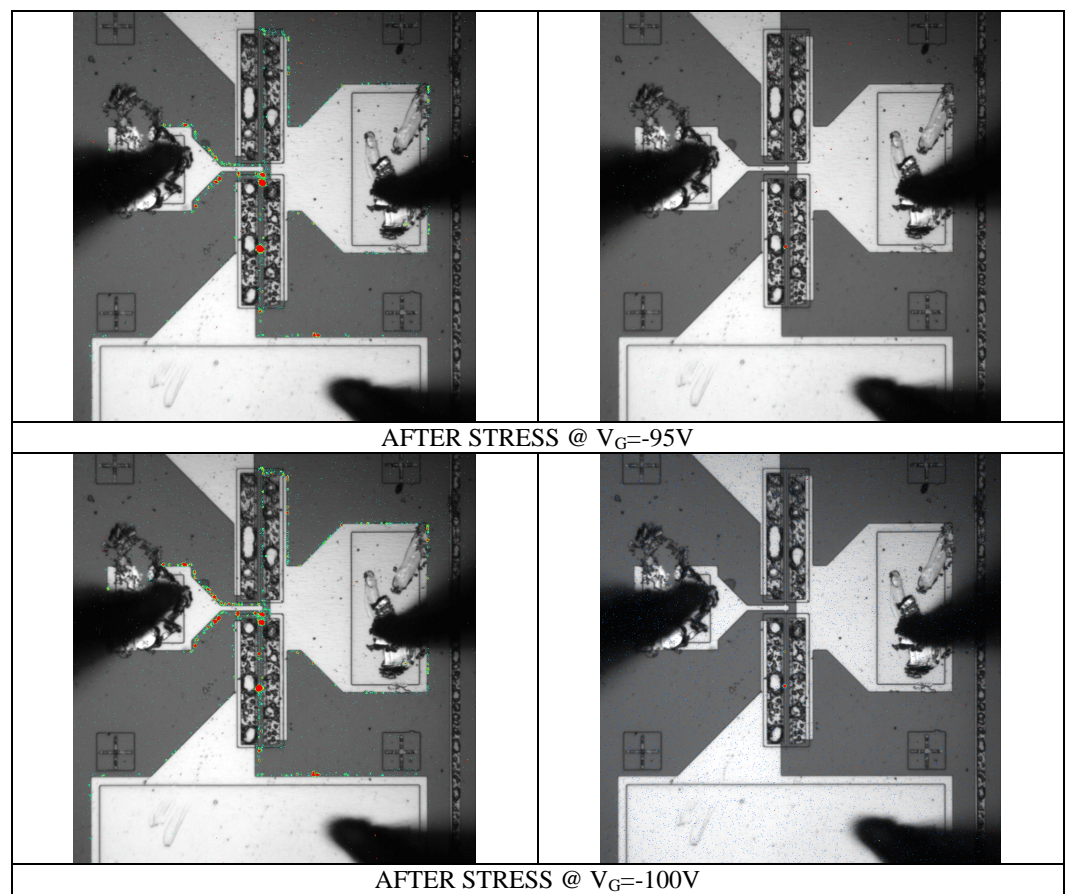


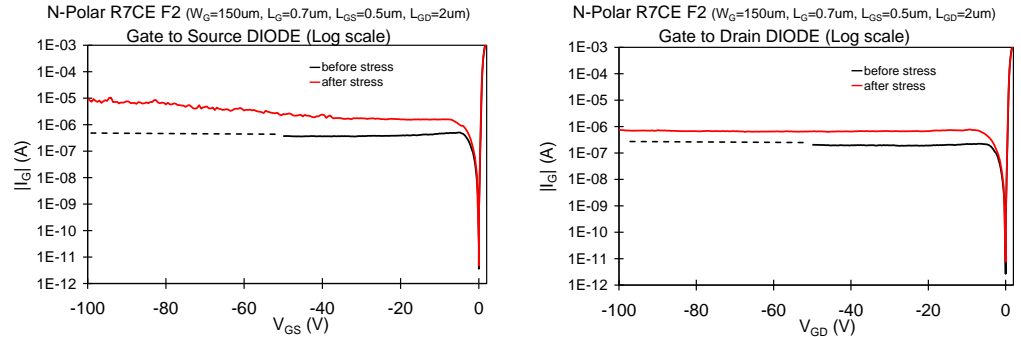
Figura 5.24: Confronto emissioni durante stress e OFF-state del dispositivo R3CC F2 N-Polar HEMT.

Il transistor R3CC F2 si degrada in maniera simile al transistor R6CB F2, analizzato precedentemente, anche se l'aumento delle correnti di perdita I_G e delle correnti dei diodi è minore (circa un ordine di grandezza). Anche le emissioni sono inferiori e gli *spots* riportati dalle immagini sono più piccoli. Si osserva un valore critico di tensione di polarizzazione al Gate, per l'aumento delle correnti di perdita e formazione di *hot spots*, di $V_G = -55V$, vicino a quello riscontrato precedentemente ($V_G = -60V$).

Le caratteristiche DC I_{Dsat} e g_{mMAx} sono interessate da diminuzioni più accentuate e da un brusco calo iniziale; inoltre si verifica un grande incremento di R_S e R_D ; la tensione di soglia, invece, varia molto poco. Queste variazioni potrebbero essere dovuti a fenomeni di *trapping*.

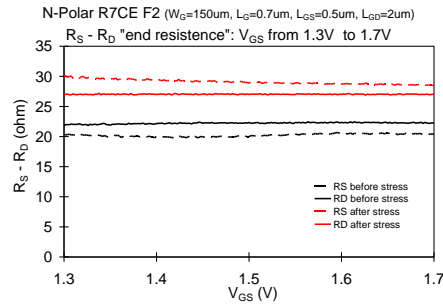
5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

N-Face R7CE_F2

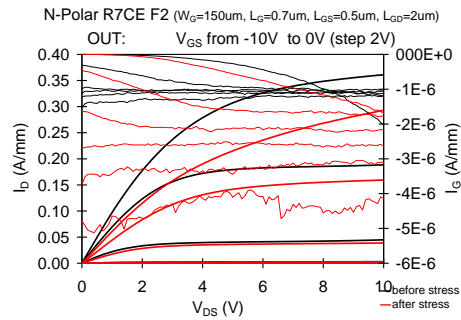


a) Caratteristica I-V diodo Gate-Source

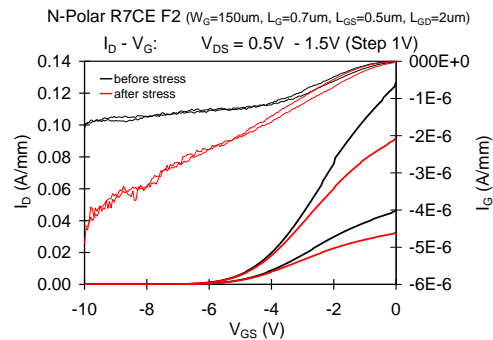
b) Caratteristica I-V diodo Gate-Drain



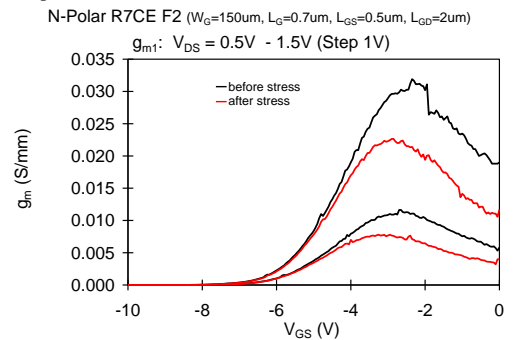
c) R_d R_s End-Resistance



d) Caratteristica d'uscita I_D - V_{DS} , per V_{GS} da -10V a 0V



e) Trans-caratteristica I_D - V_{GS} , per V_{DS} da 0.5V a 1.5V



f) Transconduttanza g_m - V_{GS} , per V_{DS} da 0.5V a 1.5V

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

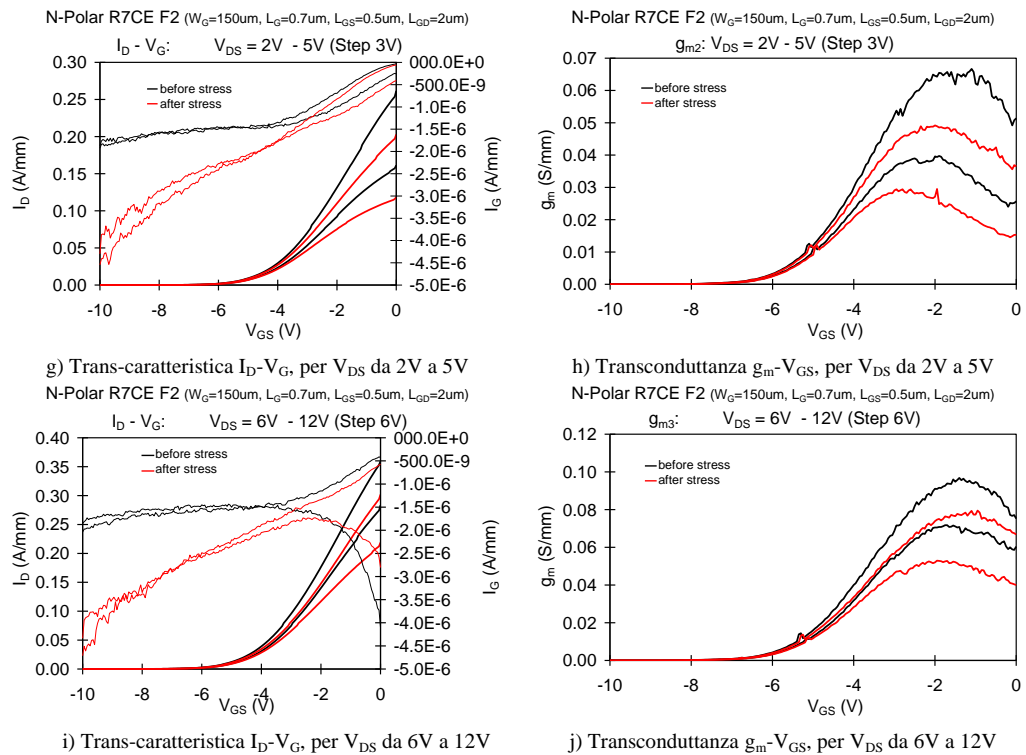
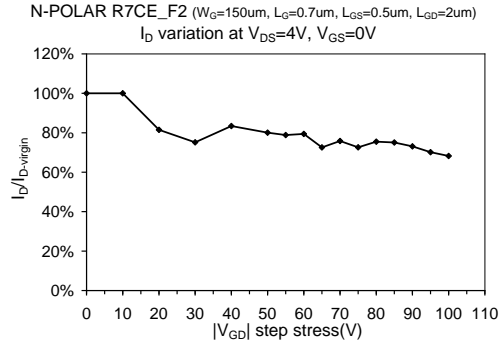
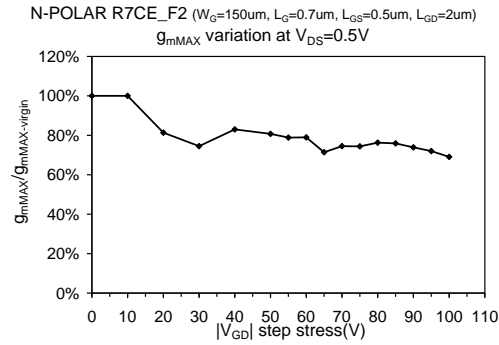


Figura 5.25: Caratterizzazione DC prima e dopo lo stress del dispositivo R7CE F2 N-Polar HEMT.

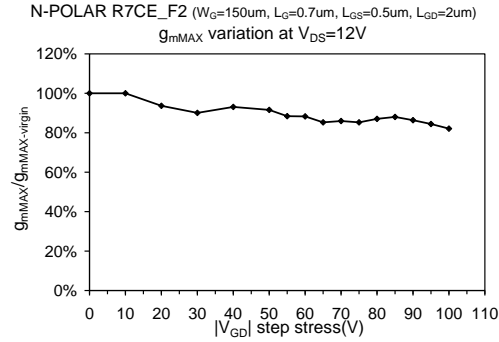
5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA



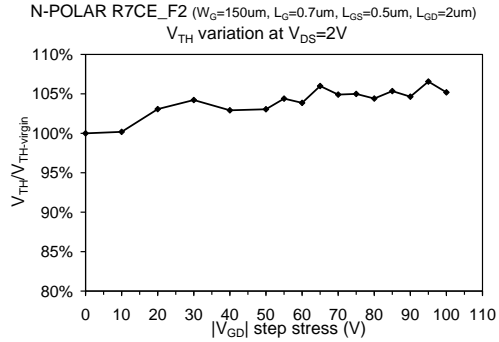
a) Variazione corrente I_D a $V_{DS}=4\text{V}$ e $V_{GS}=0\text{V}$



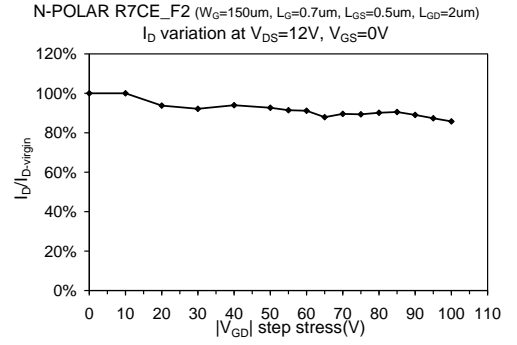
c) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=0.5\text{V}$



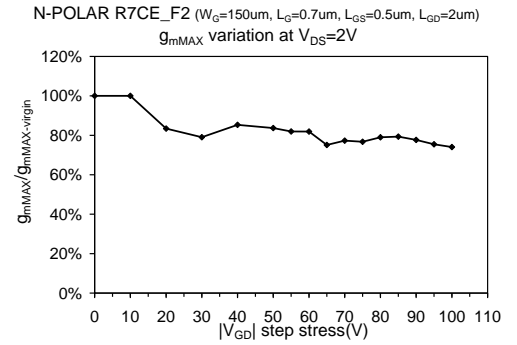
e) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=12\text{V}$



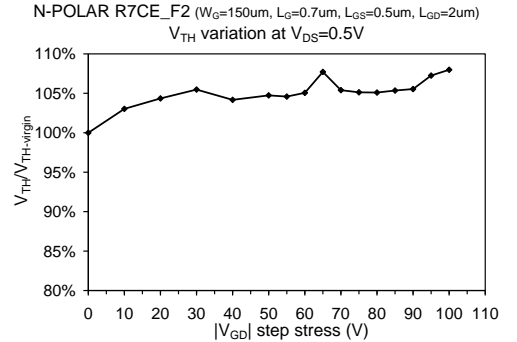
g) Variazione tensione di soglia V_{TH} a $V_{DS}=2\text{V}$



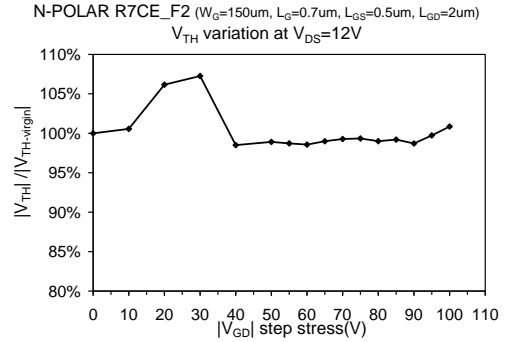
b) Variazione corrente I_D a $V_{DS}=12\text{V}$ e $V_{GS}=0\text{V}$



d) Variazione transconduttanza (picco) g_{mMAX} a $V_{DS}=2\text{V}$

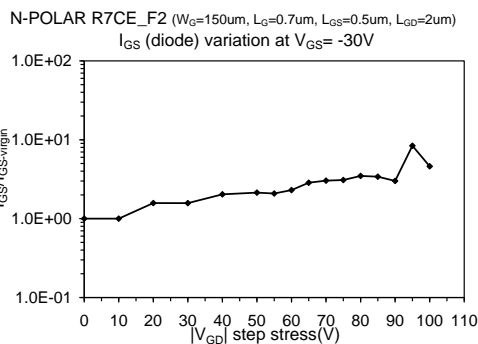


f) Variazione tensione di soglia V_{TH} a $V_{DS}=0.5\text{V}$

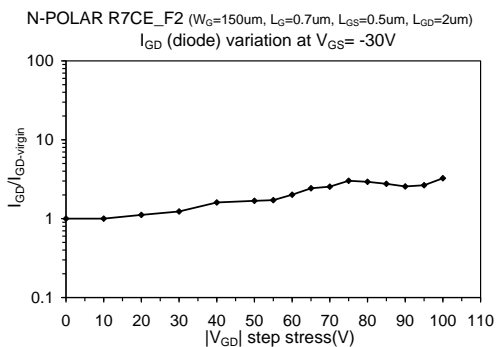


h) Variazione tensione di soglia V_{TH} a $V_{DS}=12\text{V}$

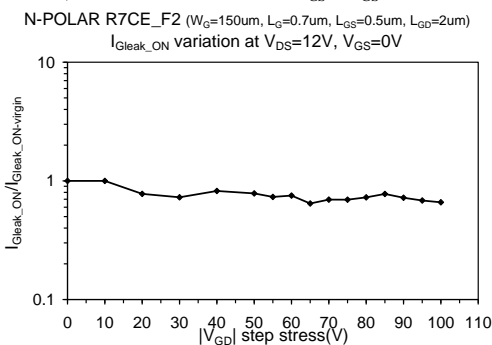
5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



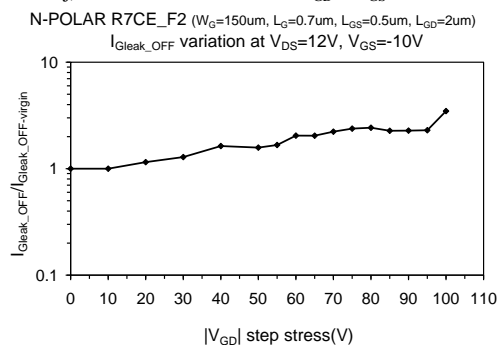
i) Variazione corrente diodo I_{GS} a $V_{GS}=-30\text{V}$



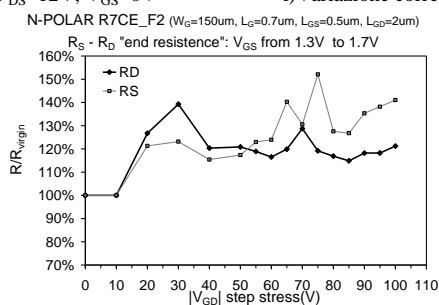
j) Variazione corrente diodo I_{GD} a $V_{GS}=-30\text{V}$



k) Variazione corrente I_G a $V_{DS}=12\text{V}$, $V_{GS}=0\text{V}$



l) Variazione corrente I_G a $V_{DS}=12\text{V}$, $V_{GS}=-10\text{V}$



m) R_d R_s End-Resistance a V_{GS} da 1.3V a 1.7V

5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

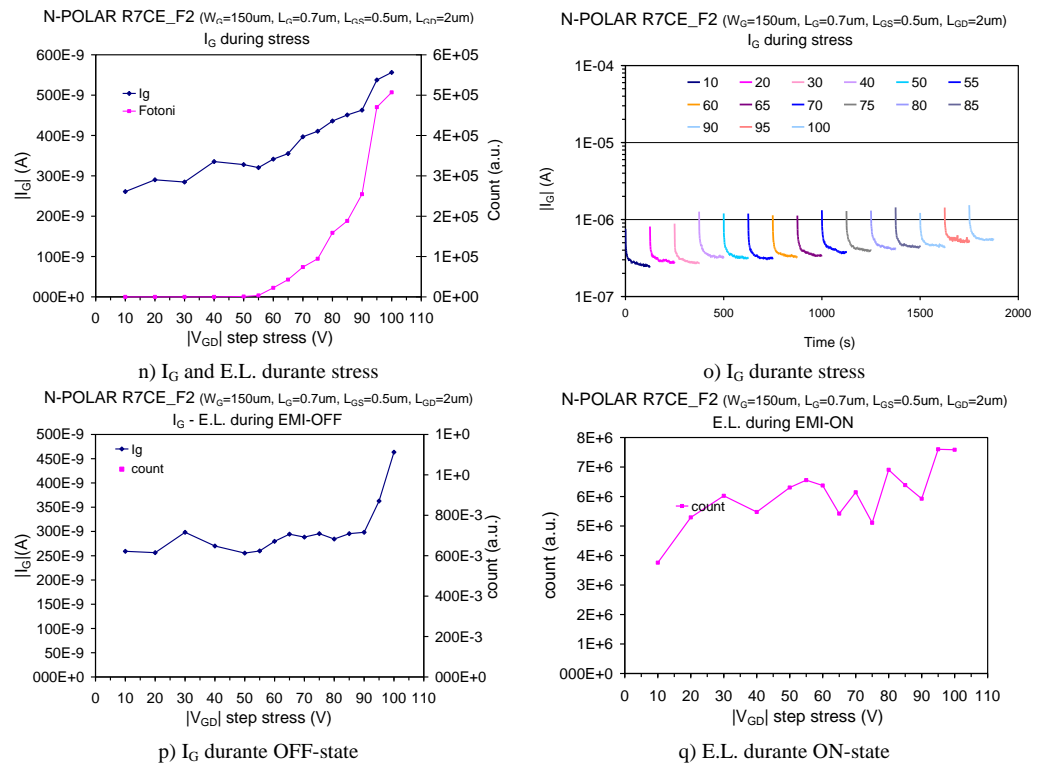


Figura 5.26: Dispositivo N-Polar HEMT R7CE F2: variazione di alcuni parametri DC durante lo step stress; variazioni delle correnti I_G (valore medio) e del totale delle emissioni, durante lo step stress, considerati per le polarizzazioni di stress, OFF-state e ON-state.

5 N-POLAR HEMT: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

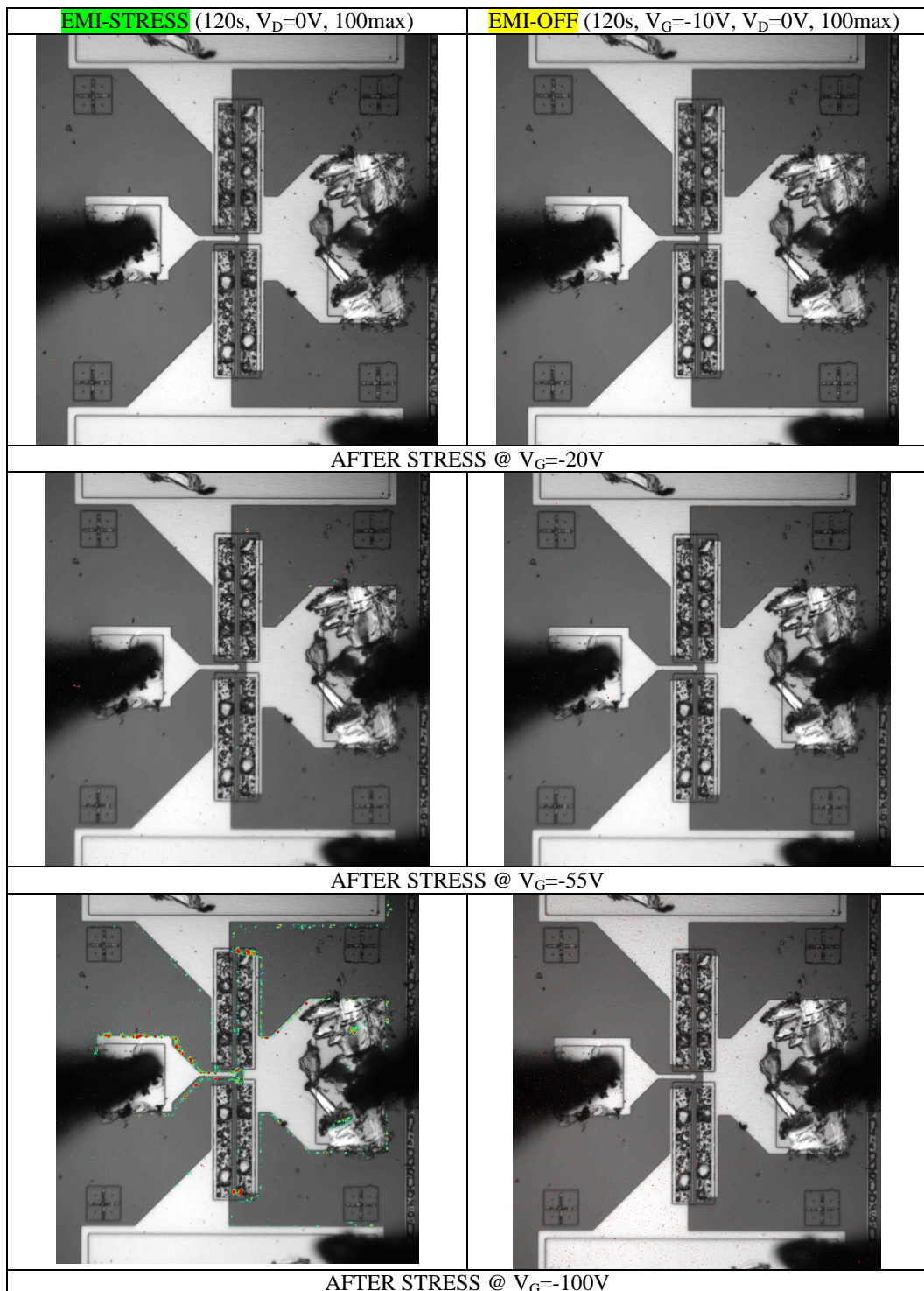


Figura 5.27: Confronto emissioni durante stress e OFF-state del dispositivo R7CE F2 N-Polar HEMT.

Il dispositivo R7CE F2 presenta, invece, un degrado graduale e molto ridotto per tutte le caratteristiche analizzate, comprese le correnti di perdita. Dalle immagini al *Phemos* si osservano delle emissioni durante gli stress, ma non si riscontra la formazione di *hot spots* durante la polarizzazione in OFF-state, in nessun passo.

Il comportamento dei tre dispositivi appena analizzato risulta dunque non omogeneo.

Assieme al transistor R6CB F2 ed, in tono minore, al dispositivo R3CC F2, altri due N-Polar sottoposti a questo tipo di stress (R3CC B6 e R7CE B3), presentano il degrado forte ed improvviso delle correnti di perdita con corrispondente aumento delle emissioni a forma di *spots*, nelle modalità riconducibili a degradazioni per effetto piezoelettrico inverso. In particolare, anche per il dispositivo R3CC B6 si può osservare un *critical voltage* a $V_G = -60V$, mentre per il dispositivo R7CE B3 la tensione di polarizzazione critica è più alta, a $V_G = -80V$.

Non mostrano, invece, variazioni delle correnti di perdita con annessa formazione di *hot spots* durante l'OFF-state, i dispositivi N-Polar R6CB B2, R7CE F4, R6CB B3, oltre al già considerato R7CE F2 (si riscontra solamente la graduale diminuzione di I_{Dsat} e g_{mMAX} e l'aumento anch'esso graduale di R_D e R_S).

Il confronto delle correnti del diodo Gate-Drain prima è dopo lo stress per tutti i dispositivi analizzati, è riportato in Figura 5.28.

Nel dispositivo R6CB B2, si riscontra un drastico aumento della corrente del diodo Gate-Source per $V_G = -80V$; questo aumento non si verifica nel diodo Gate-Drain e neppure nelle correnti I_{G-on} e I_{G-off} ; cosippure nei grafici di I_G durante lo stress e durante l'OFF-state non compaiono variazioni significative dei loro valori e non si osservano emissioni nelle immagini relative all'OFF-state

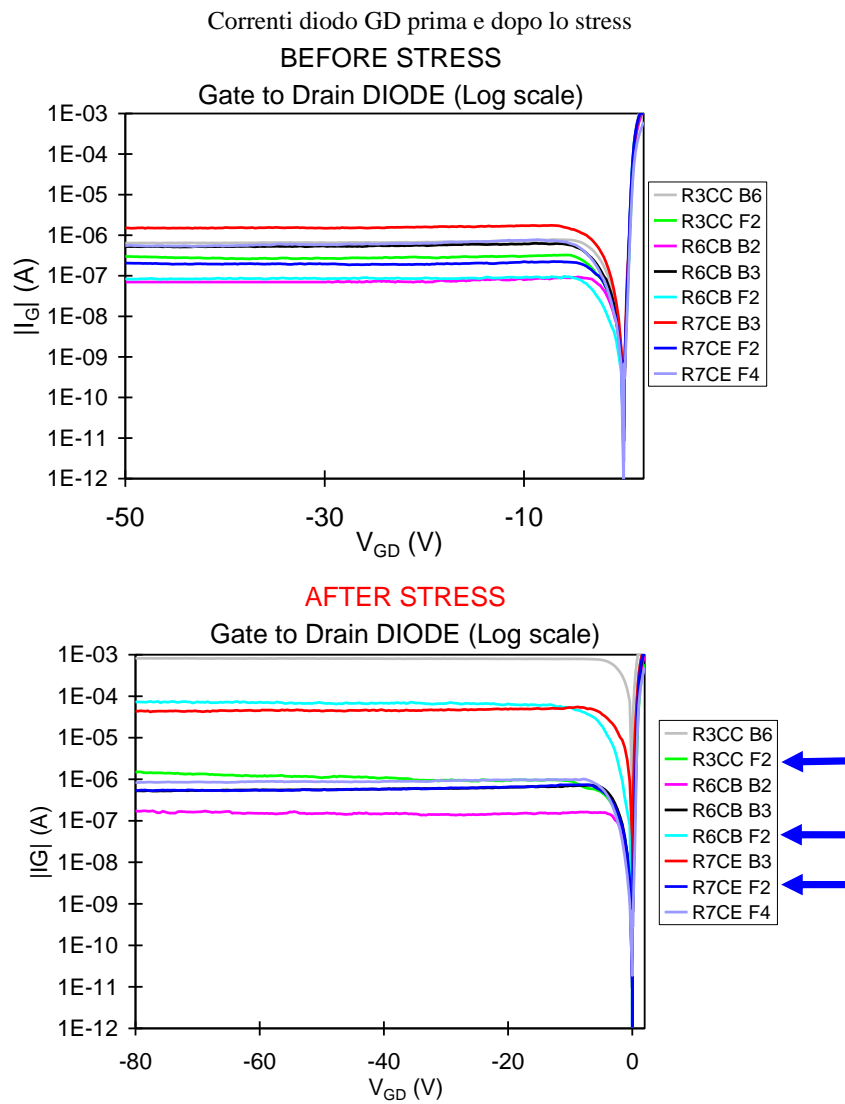


Figura 5.28: Confronto delle correnti del diodo Gate-Drain prima e dopo lo stress per tutti i dispositivi stressati (le frecce indicano i tre dispositivi analizzati precedentemente).

5.3 AFFIDABILITÀ: STEP STRESS IN TENSIONE CON MISURE DI ELETTROLUMINESCENZA

(Figura 5.29). Probabilmente si è creato un cammino di perdita localizzato tra Gate e Source, che non interessa il lato Drain.

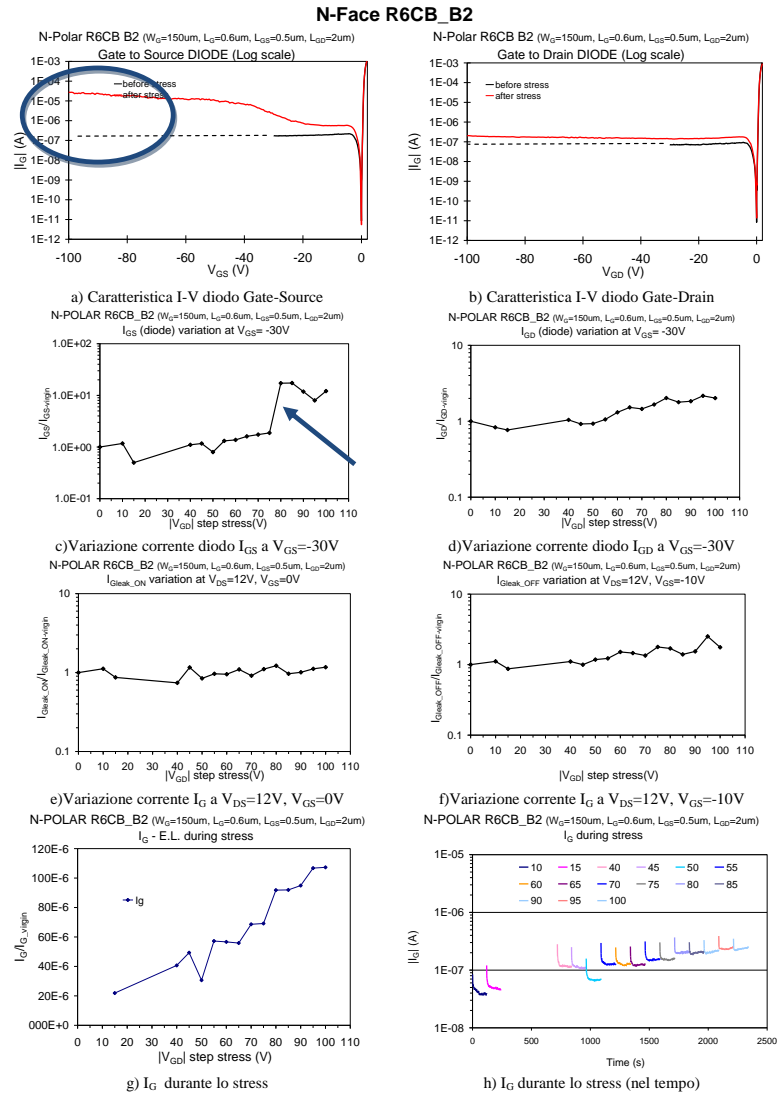


Figura 5.29: Correnti di leakage nel dispositivo R6CB B2.

In generale, nello stress tra Gate e Drain si danneggiano entrambi i diodi e non solo il Gate-Drain; laddove si verifica il degrado delle correnti dei diodi, si riscontra un aumento maggiore della corrente del diodo Gate-Source rispetto a quello nel diodo Gate-Drain, indice di cammini di perdita localizzati tra Gate e

Source, o al di sotto del Gate, nonostante durante lo stress il Source sia flottante, mentre è il Drain a mantenersi a massa.

Il dispositivo R7CE F2, poi, è stato sottoposto ad un ulteriore stress, con lo scopo di andare a verificare il suo comportamento per tensioni V_G superiori (in modulo) ai 100V. Per fare questo, si sono effettuati pochi step per tensioni intermedie ($V_{step1} = -10V$, $V_{step2} = -30V$, $V_{step3} = -70V$), poichè il dispositivo era già stato sottoposto a questi stress. Il risultato, però, è stato che già al secondo step a -30V, le correnti di perdita hanno assunto valori elevati. Un degrado a queste tensioni di polarizzazione non si è verificato con la procedura di step stress completa usata precedentemente, probabilmente perchè, aumentando più gradualmente il valore di V_G ed usando più passi di stress, si è dato modo agli elettroni di andare ad occupare alcune trappole superficiali o interne al *bulk* del dispositivo, creando di volta in volta una distribuzione di carica negativa sempre maggiore, che ha abbassato il campo elettrico complessivo, mascherando parzialmente quello dovuto alle tensioni applicate.

Al fine di verificare un possibile aumento del *current collapse* per gli N-Polar stressati in tensione e cercare una possibile correlazione tra dispositivi non degradati e basso S.R., alcuni fra i dispositivi sui quali precedentemente si erano effettuate misure tramite impulsi col *Double Pulse System*, sono stati sottoposti allo step stress. Si è riscontrato, però, già alla caratterizzazione DC iniziale, che tali dispositivi presentavano correnti dei diodi fortemente degradate, per cui lo stress è stato interrotto. Come già ipotizzato nel paragrafo 5.2, probabilmente gli N-Polar non sono in grado di sostenere le misure impulsate (o *spike* di tensione da queste causate) che, sebbene non sottopongano i dispositivi a tensioni elevate, si ripetono con frequenza di $10kHz$ per un arco di tempo prolungato (un'ora circa).

Infine, le immagini delle emissioni ricavate durante gli stress rivelano che i dispositivi sottoposti a forti stress, emettono nelle zone dei contatti, a cominciare dal contatto di Gate (Figura 5.30), ad indicare probabilmente una non perfetta deposizione dei contatti o dei percorsi parassiti di corrente al di fuori della regione attiva.

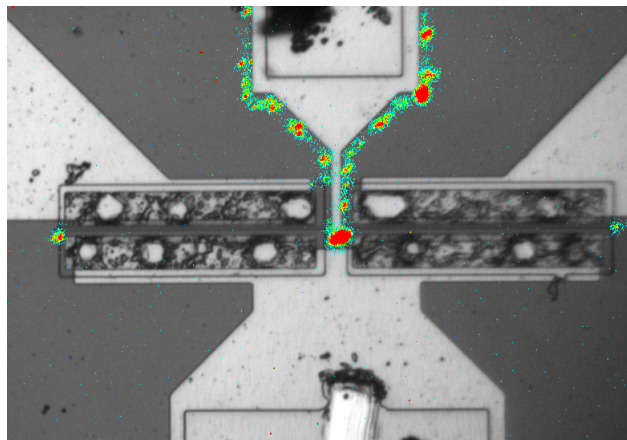


Figura 5.30: Emissione di fotoni lungo il *Gate pad* (N-Polar R6CB B2, $V_G = -65V$).

5.4 Conclusioni

La caratterizzazione DC ha mostrato una scarsa omogeneità del comportamento statico dei dispositivi N-Polar; inoltre i dispositivi effettivamente funzionanti a disposizione erano pochi. In particolare si sono riscontrate delle variazioni nelle prestazioni a seconda della zona in cui era collocato il dispositivo nel wafer. Mediamente si sono osservate correnti di saturazione massime di Drain dell'ordine dei $0.35 A/mm$, tensioni di soglia attorno ai $-5V$ (anche se le correnti di sottosoglia dimostrano che la chiusura del canale è graduale ed avviene più efficacemente attorno ai $-8V$) e correnti di perdita dell'ordine dei μA .

La caratterizzazione dinamica, invece, mostra una forte incidenza dei fenomeni di dispersione in frequenza, con *current collapse* dovuto principalmente a trappole superficiali, ad indicare una cattiva passivazione dei dispositivi.

Per quanto riguarda l'affidabilità, i dispositivi N-Polar mostrano importanti degradazioni (aumento delle correnti di perdita) se sottoposti alle misure dinamiche. Gli *step stress* in tensione, poi, provocano in alcuni casi drastici ed improvvisi aumenti delle correnti di perdita (in maniera simile al degrado dovuto per effetto piezoelettrico inverso già riscontrato nei Ga-Polar), con corrispondente formazione di *hot spots* di emissioni con il dispositivo in condizione di OFF-state. Tuttavia questa degradazione non si è riscontrata nella maggior parte dei dispositivi testati e la risposta agli stress è, anche in questo caso, non uniforme. E' quindi difficile ipotizzare quale sia il meccanismo di guasto negli N-Polar, data la scarsa ripetibilità dei fenomeni di degrado all'interno del wafer. Se si assume un degrado per effetto piezoelettrico inverso, la giustificazione del fenomeno risulta difficile da un punto di vista teorico, considerata la collocazione invertita degli strati canale e barriera nei dispositivi N-Polar rispetto ai Ga-Polar; almeno che non sia lo strato cap superiore in AlGaN ad essere interessato dai meccanismi di degrado (questo strato è sottile ma in tensione rispetto allo strato sottostante in GaN, vista l'alta percentuale di alluminio (60 %) che determina un forte mismatch all'eterogiunzione).

Si ipotizza infine la possibile formazione di cammini di perdita tra Gate e Source e si osserva l'emissione di fotoni localizzata lungo i bordi dei contatti, ad indicare una loro deposizione non perfetta.

Capitolo 6

MESFET: misure di caratterizzazione ed affidabilità

Il Wafer contenente dispositivi MESFET su GaN è stato sottoposto alle seguenti misurazioni:

- caratterizzazione DC preliminare su transistor selezionati nel wafer, in modo da poter stimare la percentuale di dispositivi funzionanti, ricavare alcuni loro parametri principali e confrontare alcuni parametri caratteristici;
- caratterizzazione dinamica, al fine di indagare sui fenomeni di dispersione DC-RF legati all'intrappolamento di carica;
- misure C-V sui *large area diode* (diodi ad elevata area) presenti nel wafer, al fine di ricavare ulteriori informazioni riguardanti i fenomeni di intrappolamento;
- misure di spettri di emissione, al fine di indagare il manifestarsi del fenomeno di *radiazione di frenamento*, dovuto alla presenza nel canale di *hot electrons* accelerati dagli alti campi elettrici imposti dalle condizioni di pola-

rizzazione in tensione tra Gate-Drain e verificare le presenza di *ionizzazione da impatto*.

Tutte le misurazioni sono state effettuate secondo le modalità ed utilizzando le strumentazioni descritte nel Capitolo 4.

I dispositivi testati sono indicati con colori diversi in base alla misurazione nello schema di Figura 6.1. I MESFET risultati non funzionanti in seguito alla caratterizzazione preliminare costituiscono all'incirca il 30% del totale dei transistor testati. Questa percentuale non è bassa ed è soprattutto costituita da transistor con L_{GD} minori o che si trovano nella zona inferiore del wafer. Tuttavia la disponibilità di dispositivi nel wafer è elevata (più di 1000 MESFET, ripartiti in 60 *die*), per cui si è potuto effettuare un gran numero di misurazioni (i dispositivi testati sono 130, di cui 90 sono risultati funzionanti).

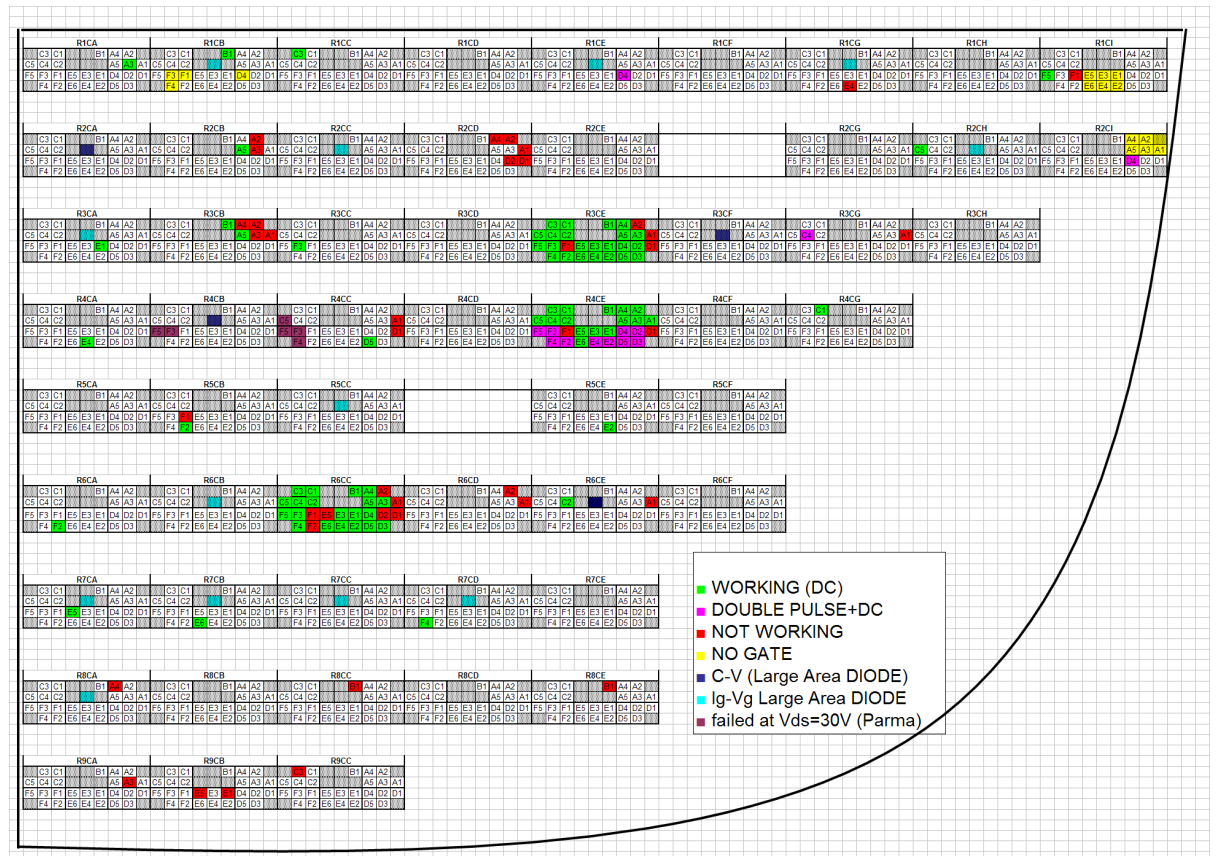


Figura 6.1: Misurazioni effettuate nel wafer MESFET.

6.1 Caratterizzazione DC

Sono state effettuate delle misurazioni DC in vari dispositivi presi in *die* diversi del wafer, in modo da testare le diverse zone del wafer ed avere un'indicazione sull'uniformità del comportamento statico dei transistor. Inoltre sono stati misurati tutti i MESFET contenuti in tre *die* (R3CE, R4CE, R6CE), in modo da poter confrontare i parametri DC al variare delle dimensioni (W_G e L_{DG}) all'interno di una stessa zona.

Dalle misure DC dei dispositivi funzionanti si sono ricavati i grafici delle seguenti caratteristiche:

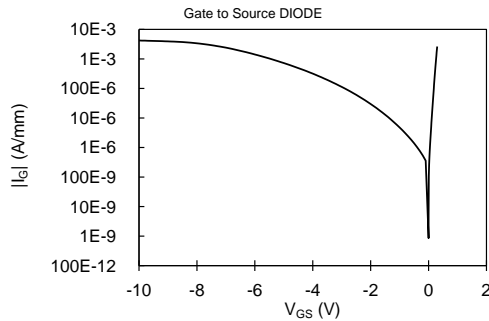
a) **Diodo Gate-Source:** caratteristica I-V del diodo Schottky Gate-Source.

- b) **Out:** caratteristica di uscita della corrente I_D per V_{DS} da 0 V a 12 V al variare di V_{GS} da -10 V a 0 V, con passo di 2 V.
- c) $I_D - V_{GS}$ **in regione lineare:** trans-caratteristica al variare di V_{DS} da 0.5 V a 1.5 V (passo 0.5 V).
- d) g_m **in regione lineare:** transconduttanza in funzione di V_{GS} al variare di V_{DS} da 0.5 V a 1.5 V (passo 0.5 V).
- e) $I_D - V_{GS}$ **in regione di ginocchio:** trans-caratteristica al variare di V_{DS} da 2 V a 6 V (passo 2 V).
- f) g_m **in regione di ginocchio:** transconduttanza in funzione di V_{GS} al variare di V_{DS} da 2 V a 6 V (passo 2 V).
- g) $I_D - V_{GS}$ **in regione di saturazione:** trans-caratteristica al variare di V_{DS} da 8 V a 12 V (passo 2 V).
- h) g_m **in regione di saturazione:** transconduttanza in funzione di V_{GS} al variare di V_{DS} da 8 V a 12 V (passo 2 V).
- i) **Corrente di sottosoglia in regione lineare,** V_{DS} da 0.5 V a 1.5 V (passo 0.5 V), in scala logaritmica.
- j) **Corrente di sottosoglia in regione di ginocchio,** V_{DS} da 2 V a 6 V (passo 2 V), in scala logaritmica.
- k) **Corrente di sottosoglia in regione di saturazione,** V_{DS} da 8 V a 12 V (passo 2 V), in scala logaritmica.

Di seguito, sono riportate le caratteristiche DC di un dispositivo MESFET (R4CG C1) rappresentativo del wafer.

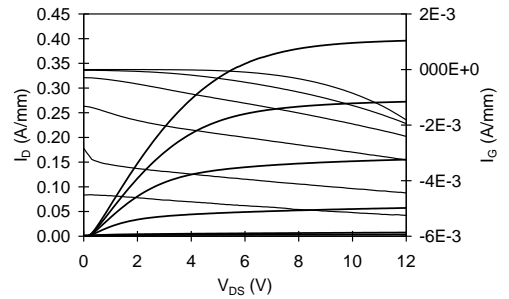
GaN MESFET 100923GA R4CG_C1

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)



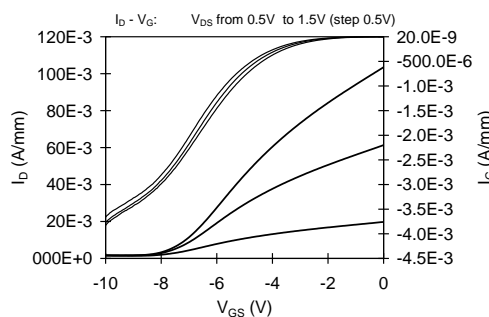
a) Caratteristica I-V diodo Gate-Source

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)
OUT: V_{GS} from -10 V to 0 V (step 2V)



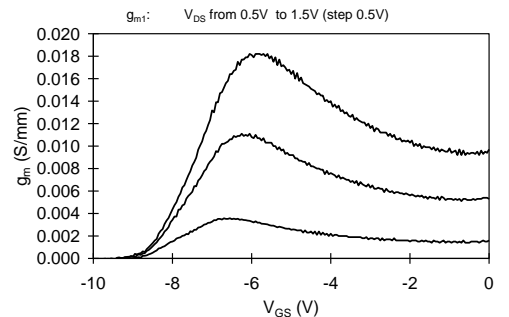
b) Caratteristica d'uscita con V_{GS} da -10V a 0V

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)



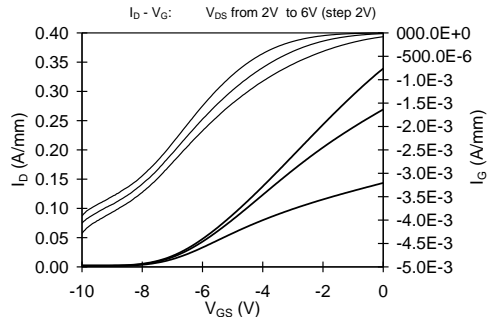
c) Trans-caratteristica con V_{DS} da 0.5V a 1.5V

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)



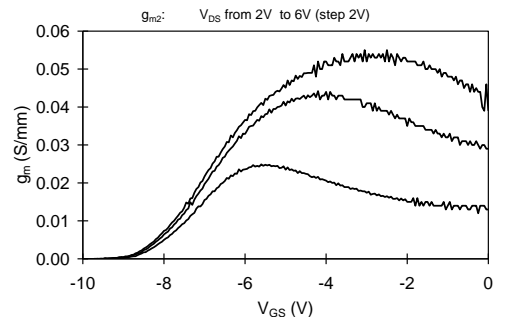
d) g_m - V_{GS} con V_{DS} da 0.5V a 1.5V

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)



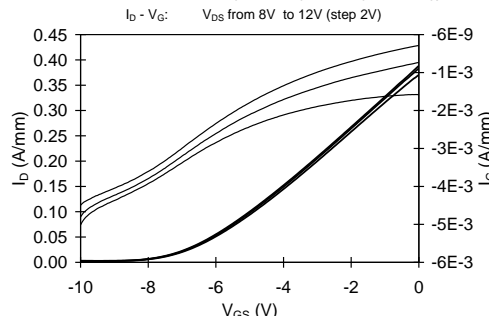
e) Trans-caratteristica con V_{DS} da 2V a 6V

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)



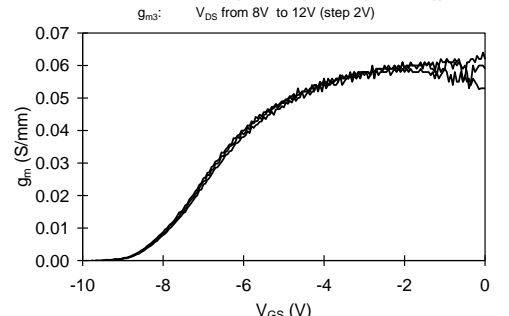
f) g_m - V_{GS} con V_{DS} da 2V a 6V

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)



g) Trans-caratteristica con V_{DS} da 8V a 12V

MESFET 100923GA R4CG_C1 ($W_G=100\mu\text{m}$, $L_G=0.7\mu\text{m}$, $L_{GD}=1.1\mu\text{m}$, $L_{GS}=0.3\mu\text{m}$)



h) g_m - V_{GS} con V_{DS} da 8V a 12V

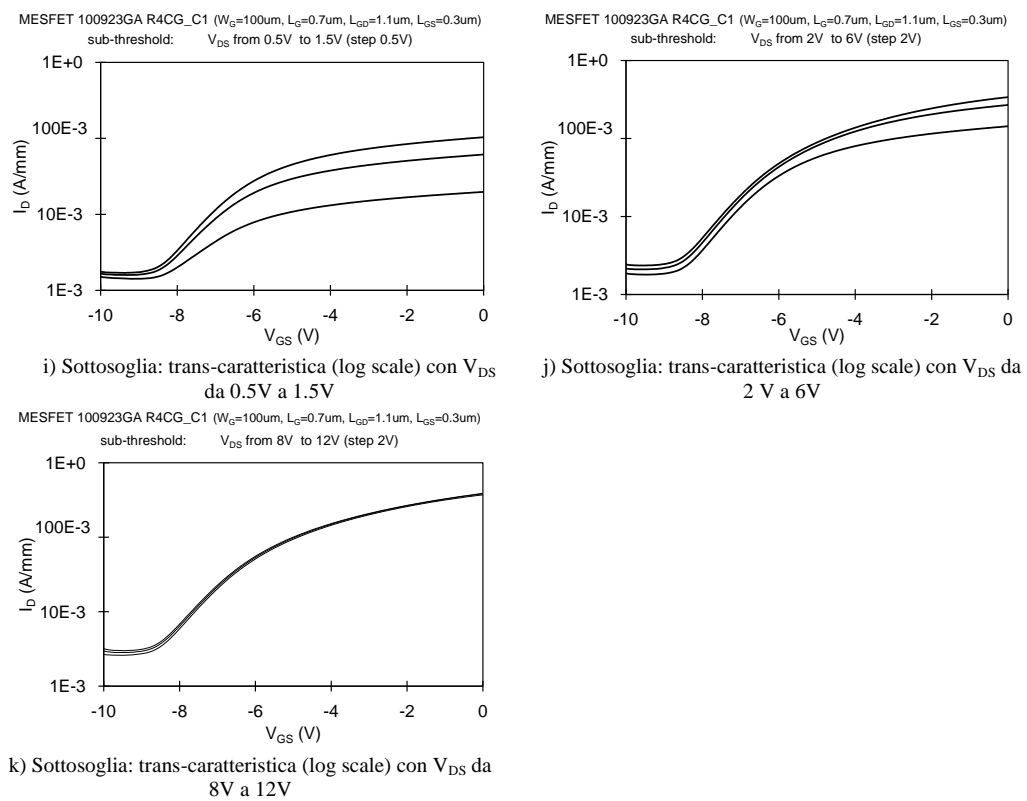


Figura 6.2: Caratterizzazione DC del dispositivo MESFET R4CG C1.

Per ogni caratterizzazione vengono estratti alcuni valori, che possono essere utilizzati per un confronto fra i vari dispositivi nel wafer; questi parametri caratteristici sono:

- a) densità della corrente di saturazione I_{Dsat2} , misurata a $V_{DS} = 2V$, $V_{GS} = 0V$;
- b) densità della corrente di saturazione I_{Dsat6} , misurata a $V_{DS} = 6V$, $V_{GS} = 0V$;
- c) densità della corrente di saturazione I_{Dsat10} , misurata a $V_{DS} = 10V$, $V_{GS} = 0V$;
- d) picco di transconduttanza g_{m1MAX} , misurato a $V_{DS} = 0.5V$;
- e) picco di transconduttanza g_{m3MAX} , misurato a $V_{DS} = 10V$;
- f) densità della corrente di *leakage* $I_{GleakON}$, misurata a $V_{DS} = 12V$, $V_{GS} = 0V$
(ON state);
- g) densità della corrente di *leakage* $I_{GleakOFF}$, misurata a $V_{DS} = 12V$, $V_{GS} = -10V$
(OFF state);
- h) tensione di soglia V_{th} (interpolazione sulla transcaratteristica a $V_{DS} = 6V$).
- i) corrente di Drain a canale chiuso I_{D-10} , misurata a $V_{DS} = 12V$, $V_{GS} = -10V$;
- j) Modulo della corrente in inversa del diodo Gate-Source $I_{G-DIODO-MIN}$ (considerata a $V_{GS} = -10$).

Nella Tabella 6.1 sono riportati i parametri caratteristici estratti dalla caratterizzazione precedente.

6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

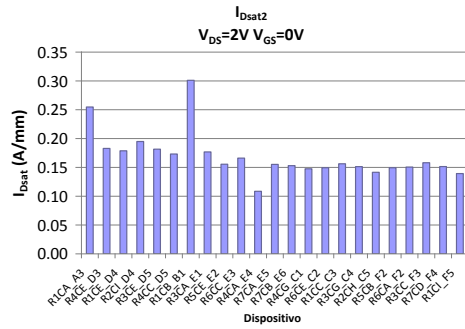
	I_{Dsat2}	I_{Dsat6}	I_{Dsat10}	g_{m1MAX}	g_{m3MAX}
	$V_{DS} = 2V$ $V_{GS} = 0V$	$V_{DS} = 6V$ $V_{GS} = 0V$	$V_{DS} = 10V$ $V_{GS} = 0V$	$V_{DS} = 0.5V$	$V_{DS} = 10V$
	A/mm	A/mm	A/mm	S/mm	S/mm
R4CG C1	0.15	0.35	0.40	0.00358	0.062

	$I_{GleakON}$	$I_{GleakOFF}$	V_{th}	I_{D-10}	$ I_{G-DIODO-MIN} $
	$V_{DS} = 12V$ $V_{GS} = 0V$	$V_{DS} = 12V$ $V_{GS} = -10V$	$V_{DS} = 6V$	$V_{DS} = 12V$ $V_{GS} = -10V$	$V_{GS} = -10V$
	A/mm	A/mm	V	A/mm	A/mm
R4CG C1	1.81×10^{-3}	5.25×10^{-3}	-6.569517164	3.41×10^{-3}	4.20×10^{-3}

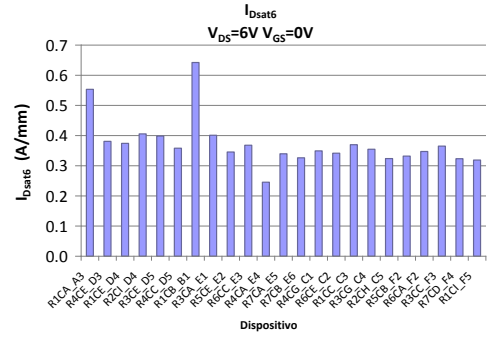
Tabella 6.1: Parametri caratteristici del dispositivo MESFET R4CG C1.

Di seguito sono riportati in istogrammi i parametri caratteristici estratti dalle misurazioni di 23 MESFET, distribuiti in tutta l'area del wafer.

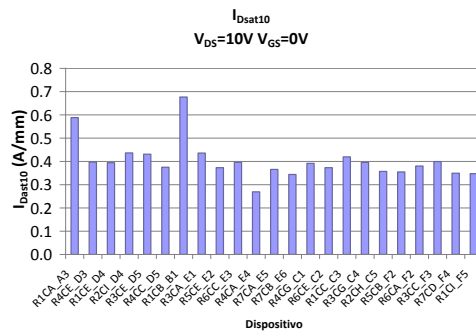
6.1 CARATTERIZZAZIONE DC



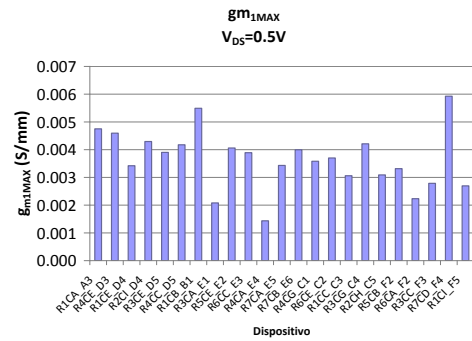
a) Corrente di saturazione I_D @ $V_{DS}=2V$, $V_{GS}=0V$



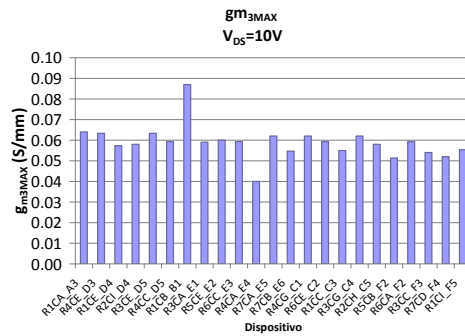
b) Corrente di saturazione I_D @ $V_{DS}=6V$, $V_{GS}=0V$



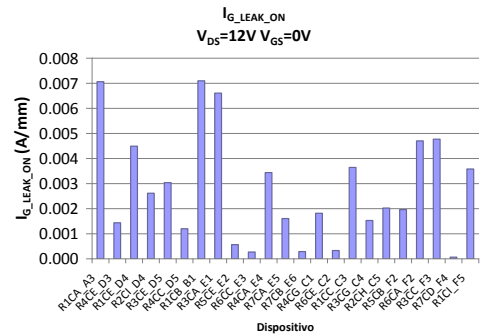
c) Corrente di saturazione I_D @ $V_{DS}=10V$, $V_{GS}=0V$



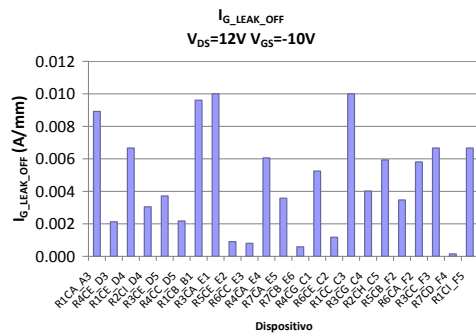
d) Picco di transconduttanza @ $V_{DS}=0.5V$



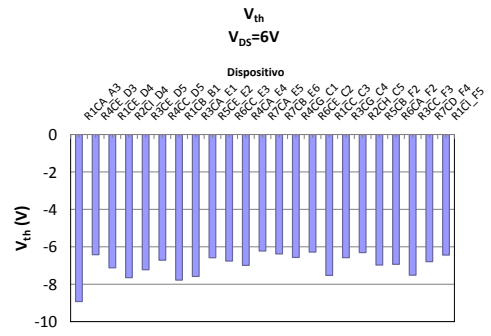
e) Picco di transconduttanza @ $V_{DS}=10V$



f) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=0V$ (ON)



g) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=-10V$ (OFF)



h) Tensione di soglia @ $V_{DS}=6V$

6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

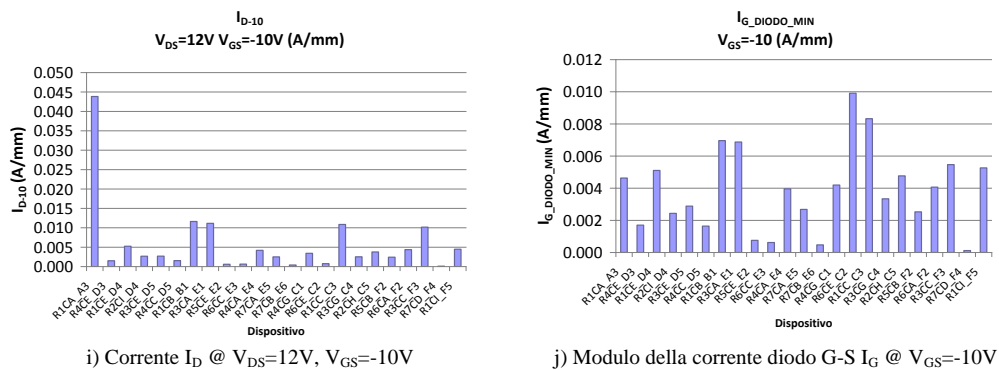


Figura 6.3: Parametri caratteristici dei dispositivi MESFET analizzati.

Di seguito, in Tabella 6.2, sono riportati i valori medi dei parametri caratteristici dei 23 dispositivi MESFET considerati.

	I_{Dsat2}	I_{Dsat6}	I_{Dsat10}	g_{m1MAX}	g_{m3MAX}
	$V_{DS} = 2V$ $V_{GS} = 0V$	$V_{DS} = 6V$ $V_{GS} = 0V$	$V_{DS} = 10V$ $V_{GS} = 0V$	$V_{DS} = 0.5V$	$V_{DS} = 10V$
	A/mm	A/mm	A/mm	S/mm	S/mm
R4CG C1	0.17	0.37	0.40	0.003656522	0.058942029

	$I_{GleakON}$	$I_{GleakOFF}$	V_{th}	I_{D-10}	$ I_{G-DIODO-MIN} $
	$V_{DS} = 12V$ $V_{GS} = 0V$	$V_{DS} = 12V$ $V_{GS} = -10V$	$V_{DS} = 6V$	$V_{DS} = 12V$ $V_{GS} = -10V$	$V_{GS} = -10V$
	A/mm	A/mm	V	A/mm	A/mm
R4CG C1	2.79×10^{-3}	4.66×10^{-3}	-6.971842104	5.71×10^{-3}	3.86×10^{-3}

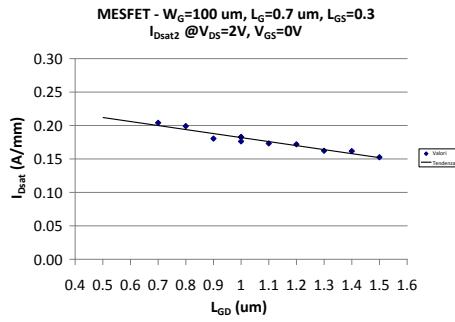
Tabella 6.2: Valori medi dei parametri caratteristici dei dispositivi MESFET analizzati.

Si osservano correnti di saturazione che si assestano attorno ai 0.4 A/mm , tensioni di soglia molto basse, sui $-7V$. Dai grafici della transcaratteristica (c), e), g)) e della transconduttanza (d), f), h)) di Figura 6.2 si deducono però valori di V_{th} attorno ai $-9V$, con correnti di sottosoglia non trascurabili (qualche mA/mm a $V_G = -10V$, come si vede dai grafici i), j), k)). Si registrano valori delle correnti di perdita elevati (compresi tra i mA/mm e le decine di mA/mm). L'uniformità delle caratteristiche DC dei dispositivi nel wafer è in generale buona, con tuttavia variabilità (entro un ordine di grandezza) dei parametri riguardanti le correnti di perdita (che comunque sono elevate).

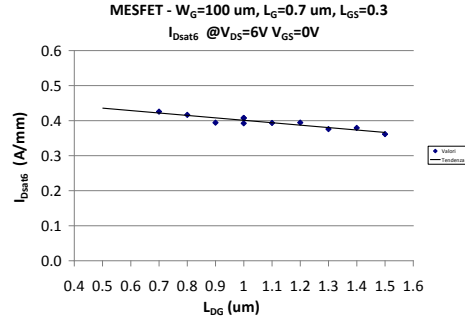
Sono stati, poi, selezionati tre *die* (R3CE, R4CE, R6CE) e in essi si sono effettuate misure DC su tutti i dispositivi funzionanti. Di seguito si riportano i loro

6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ

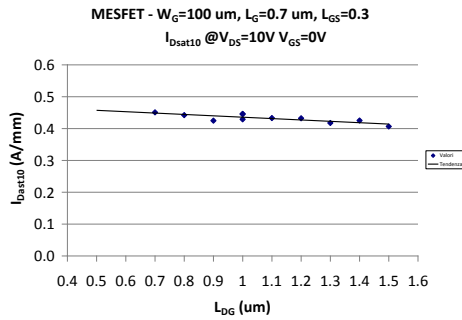
parametri DC misurati, al variare della distanza Gate-Drain L_{GD} , distinguendo i MESFET con $W_G = 100 \mu m$ da quelli con $W_G = 150 \mu m$.



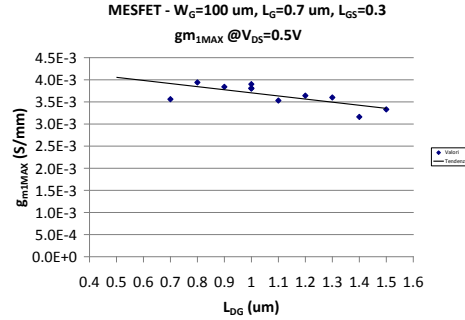
a) Corrente di saturazione I_D @ $V_{DS}=2V$, $V_{GS}=0V$



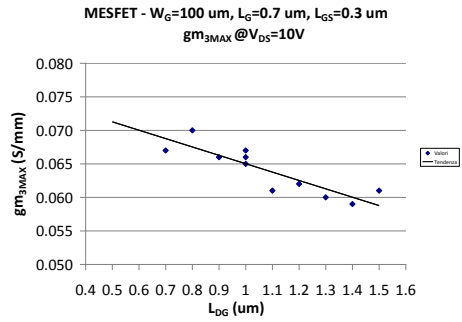
b) Corrente di saturazione I_D @ $V_{DS}=6V$, $V_{GS}=0V$



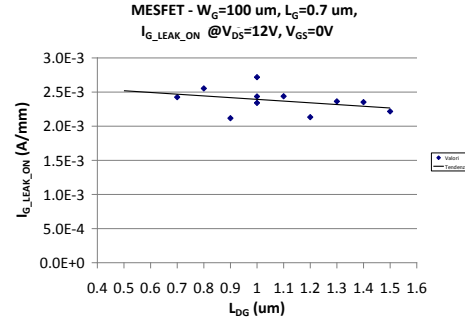
c) Corrente di saturazione I_D @ $V_{DS}=10V$, $V_{GS}=0V$



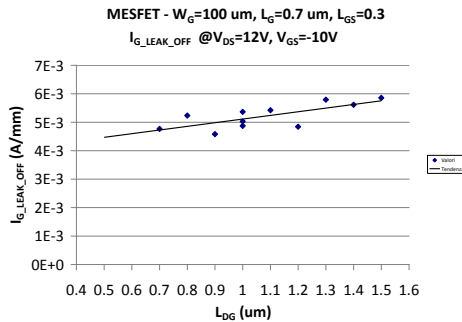
d) Picco di transconduttanza @ $V_{DS}=0.5V$



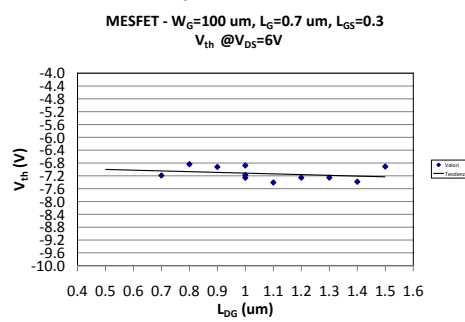
e) Picco di transconduttanza @ $V_{DS}=10V$



f) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=0V$ (ON)



g) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=-10V$ (OFF)



h) Tensione di soglia @ $V_{DS}=6V$

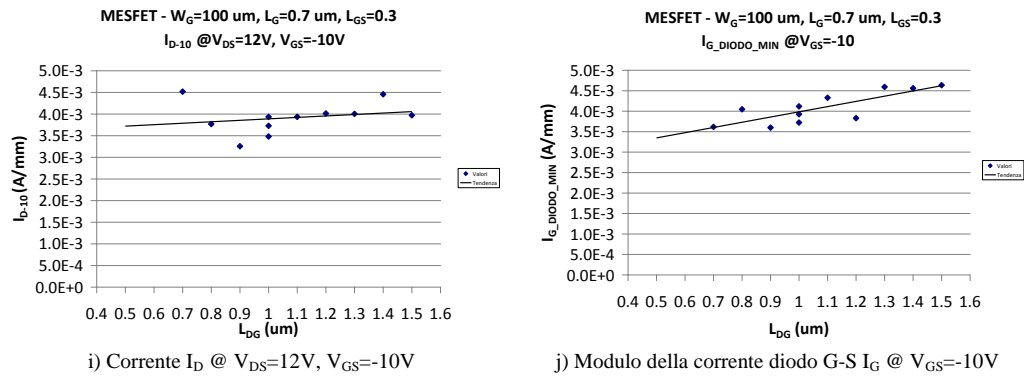
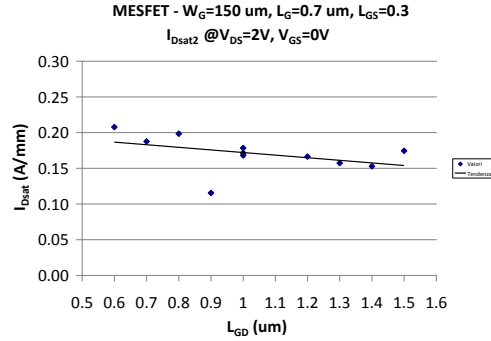
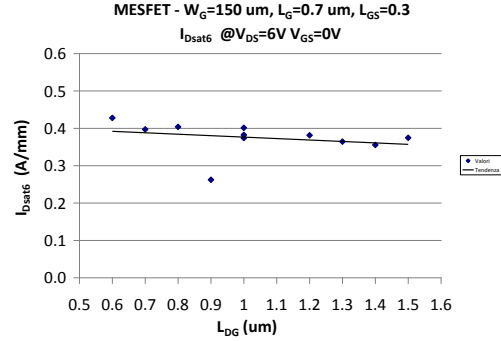


Figura 6.4: Caratterizzazione DC dei MESFET con $W_G = 100 \mu\text{m}$ nel die R3CE (parametri riportati al crescere di L_{GD}).

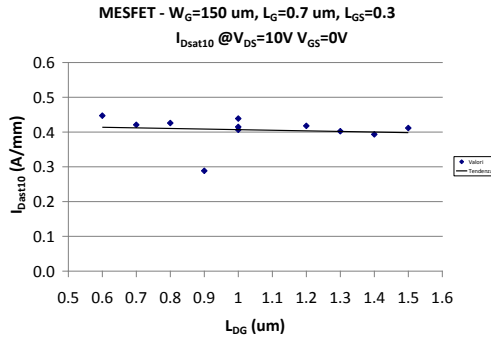
6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



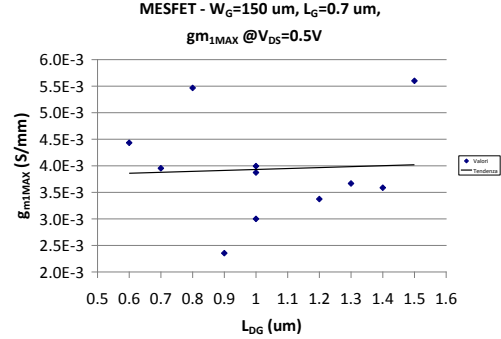
a) Corrente di saturazione I_D @ $V_{DS}=2V$, $V_{GS}=0V$



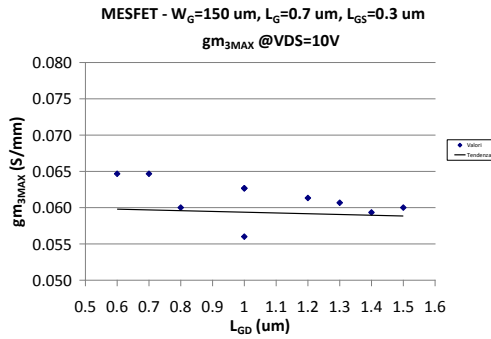
b) Corrente di saturazione I_D @ $V_{DS}=6V$, $V_{GS}=0V$



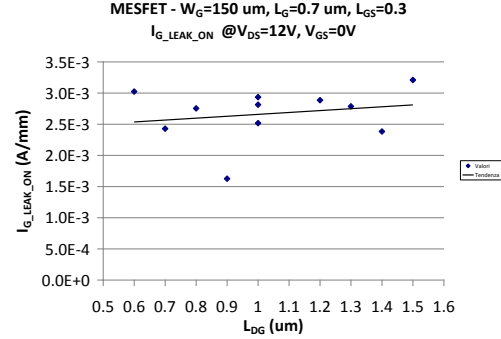
c) Corrente di saturazione I_D @ $V_{DS}=10V$, $V_{GS}=0V$



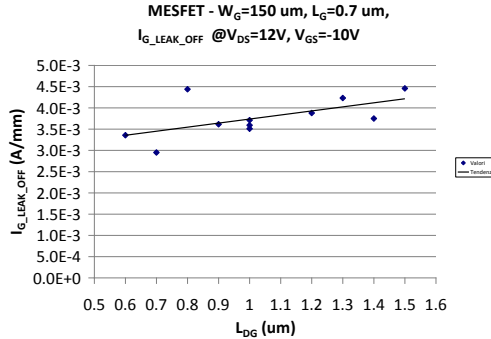
d) Picco di transconduttanza @ $V_{DS}=0.5V$



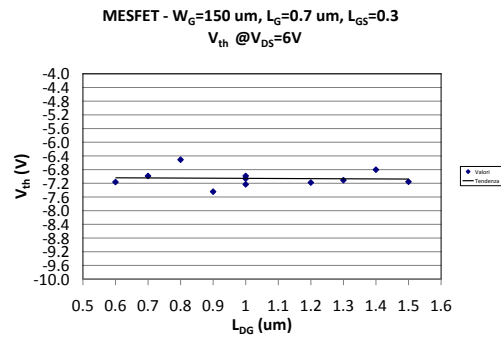
e) Picco di transconduttanza @ $V_{DS}=10V$



f) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=0V$ (ON)



g) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=-10V$ (OFF)



h) Tensione di soglia @ $V_{DS}=6V$

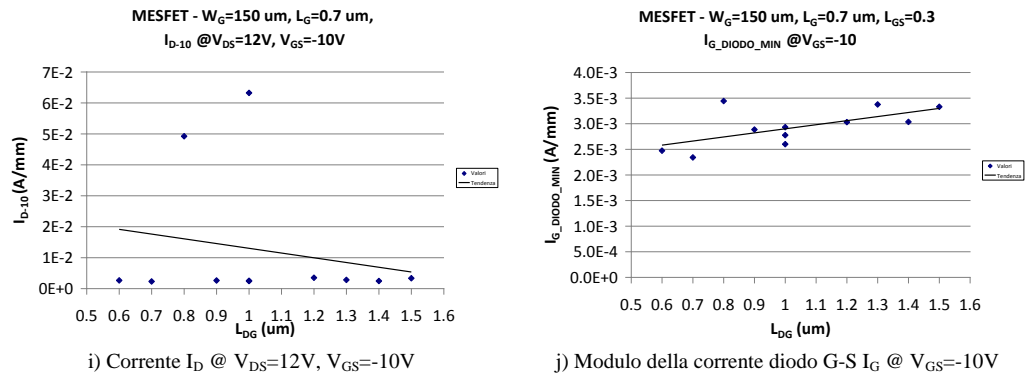
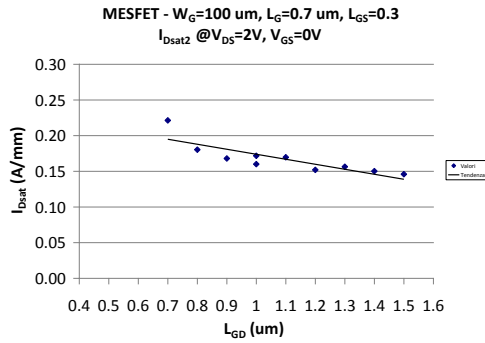
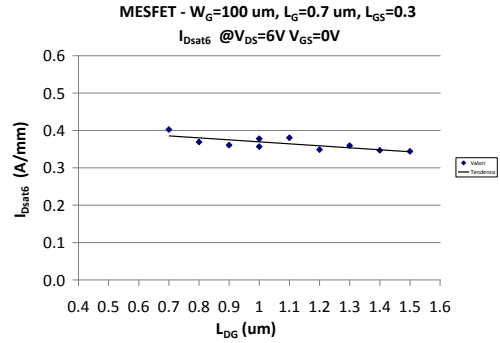


Figura 6.5: Caratterizzazione DC dei MESFET con $W_G = 150 \mu\text{m}$ nel die R3CE (parametri riportati al crescere di L_{GD}).

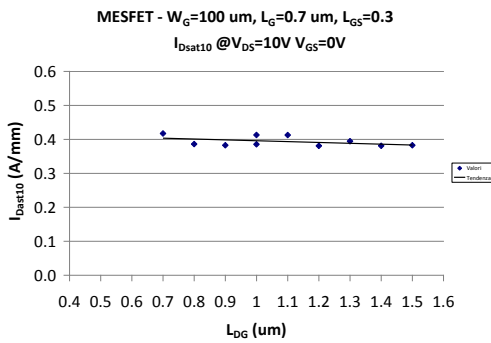
6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



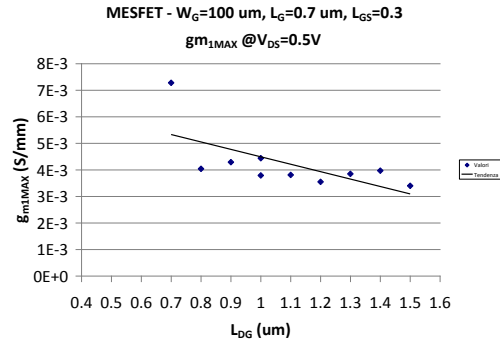
a) Corrente di saturazione I_D @ $V_{DS}=2V$, $V_{GS}=0V$



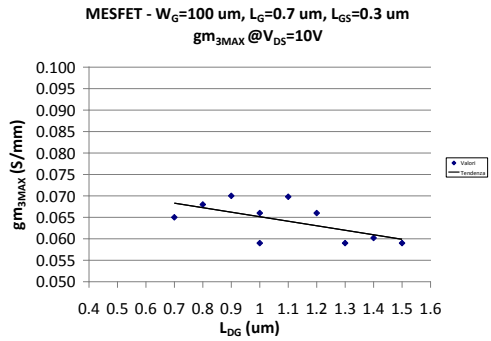
b) Corrente di saturazione I_D @ $V_{DS}=6V$, $V_{GS}=0V$



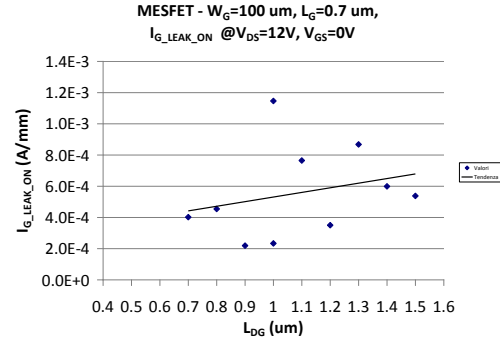
c) Corrente di saturazione I_D @ $V_{DS}=10V$, $V_{GS}=0V$



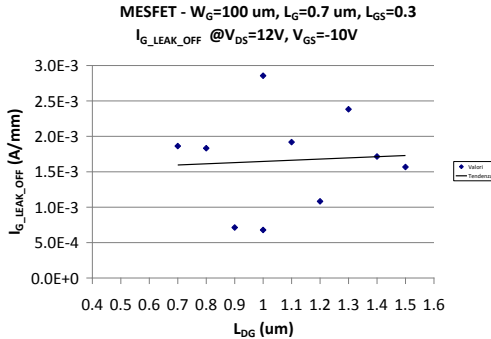
d) Picco di transconduttanza @ $V_{DS}=0.5V$



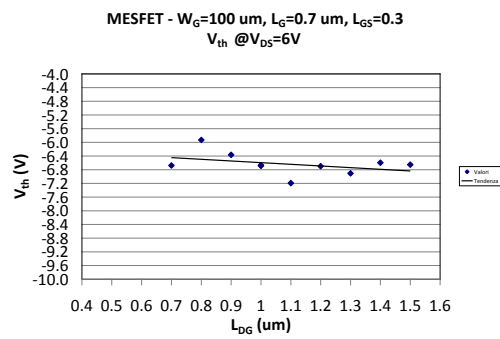
e) Picco di transconduttanza @ $V_{DS}=10V$



f) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=0V$ (ON)



g) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=-10V$ (OFF)



h) Tensione di soglia @ $V_{DS}=6V$

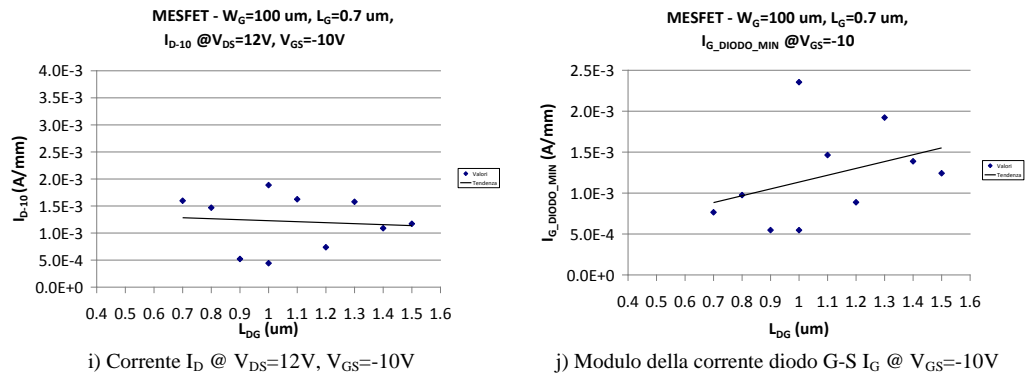
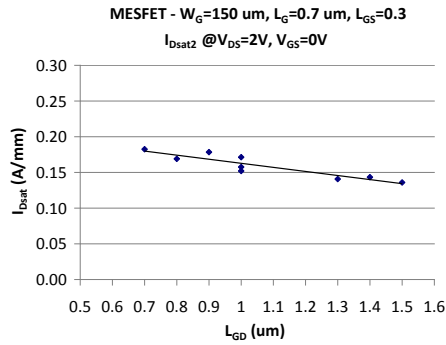
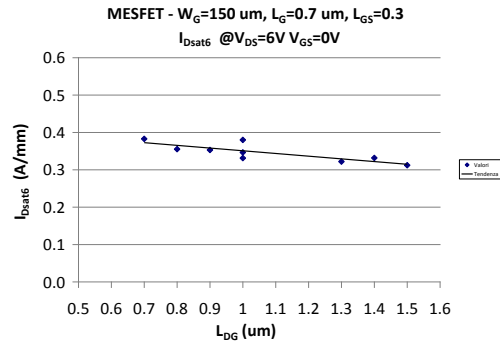


Figura 6.6: Caratterizzazione DC dei MESFET con $W_G = 100 \mu\text{m}$ nel die R6CC (parametri riportati al crescere di L_{GD}).

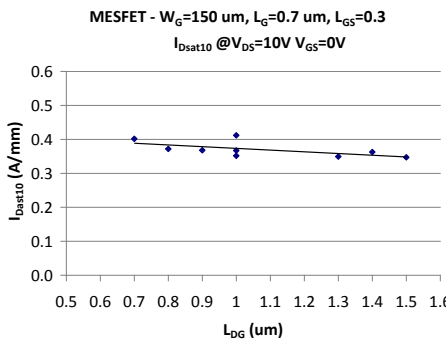
6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



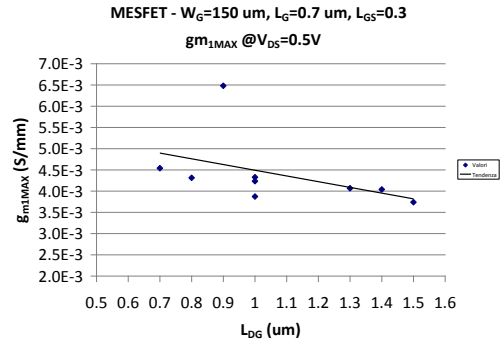
a) Corrente di saturazione I_D @ $V_{DS}=2V$, $V_{GS}=0V$



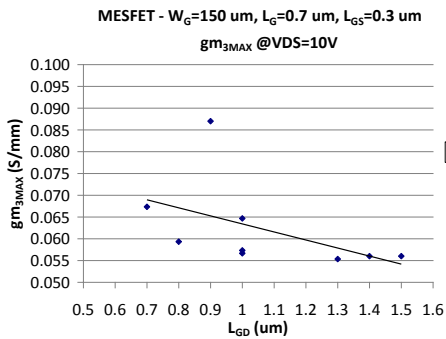
b) Corrente di saturazione I_D @ $V_{DS}=6V$, $V_{GS}=0V$



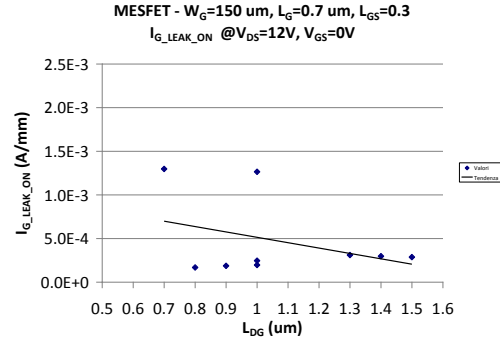
c) Corrente di saturazione I_D @ $V_{DS}=10V$, $V_{GS}=0V$



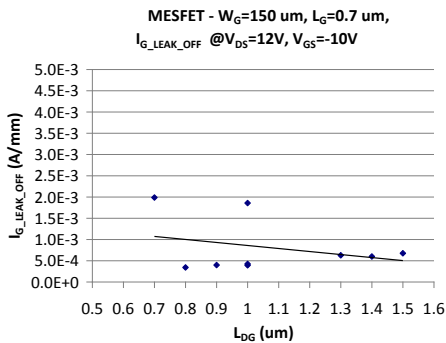
d) Picco di transconduttanza @ $V_{DS}=0.5V$



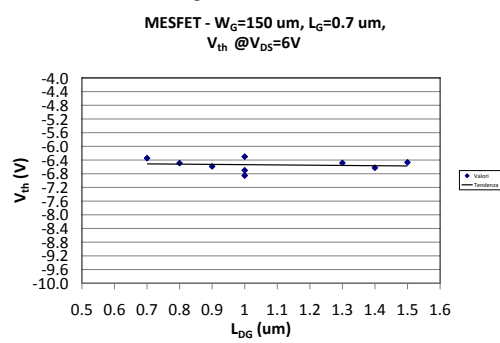
e) Picco di transconduttanza @ $V_{DS}=10V$



f) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=0V$ (ON)



g) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=-10V$ (OFF)



h) Tensione di soglia @ $V_{DS}=6V$

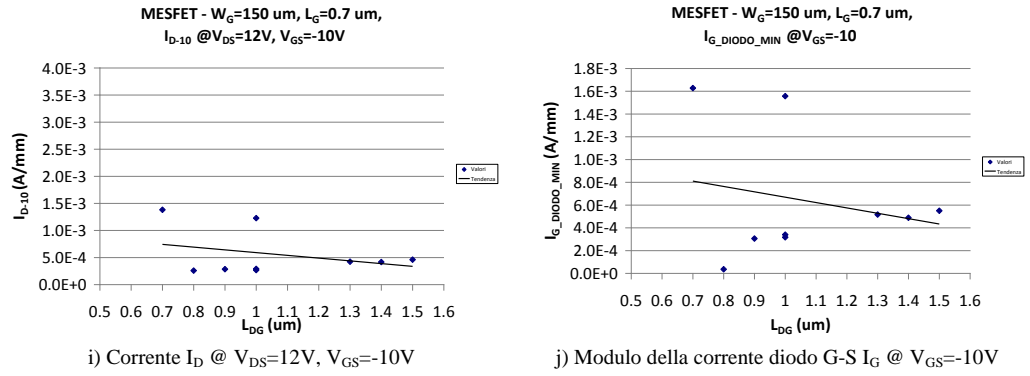
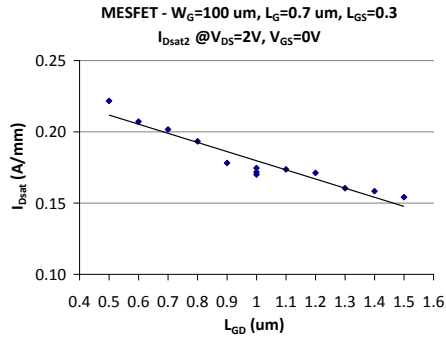
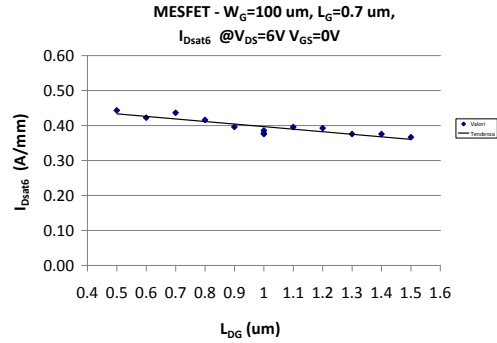


Figura 6.7: Caratterizzazione DC dei MESFET con $W_G = 150 \mu\text{m}$ nel die R6CC (parametri riportati al crescere di L_{GD}).

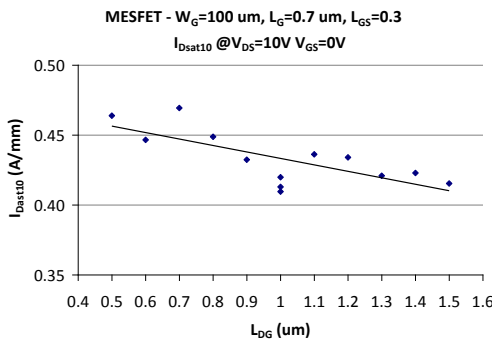
6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



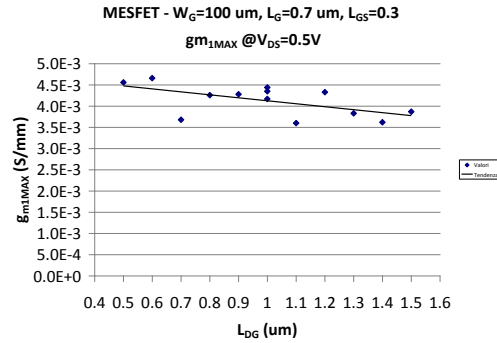
a) Corrente di saturazione I_D @ $V_{DS}=2V$, $V_{GS}=0V$



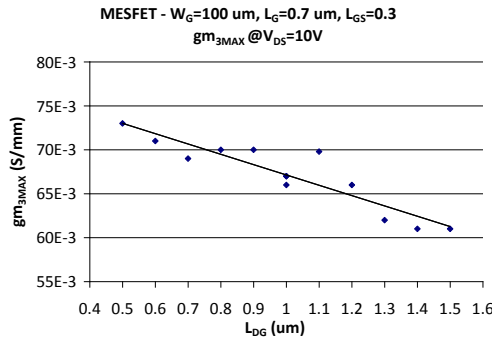
b) Corrente di saturazione I_D @ $V_{DS}=6V$, $V_{GS}=0V$



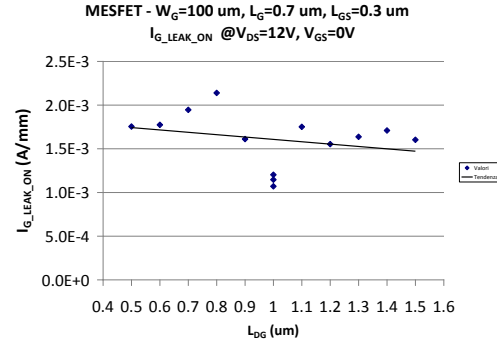
c) Corrente di saturazione I_D @ $V_{DS}=10V$, $V_{GS}=0V$



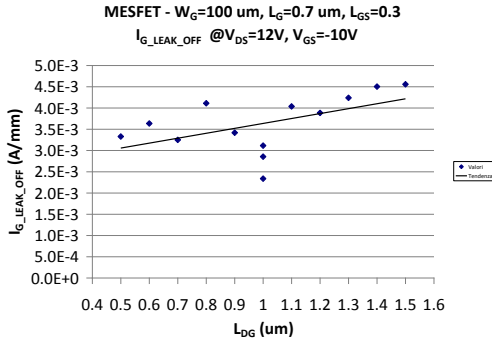
d) Picco di transconduttanza @ $V_{DS}=0.5V$



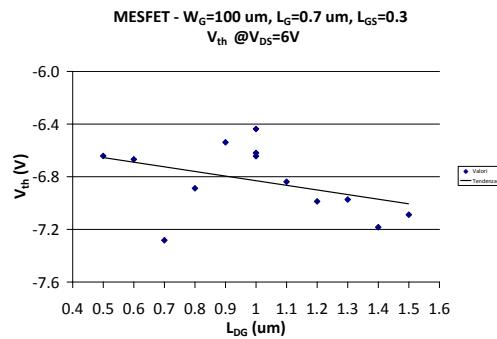
e) Picco di transconduttanza @ $V_{DS}=10V$



f) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=0V$ (ON)



g) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=-10V$ (OFF)



h) Tensione di soglia @ $V_{DS}=6V$

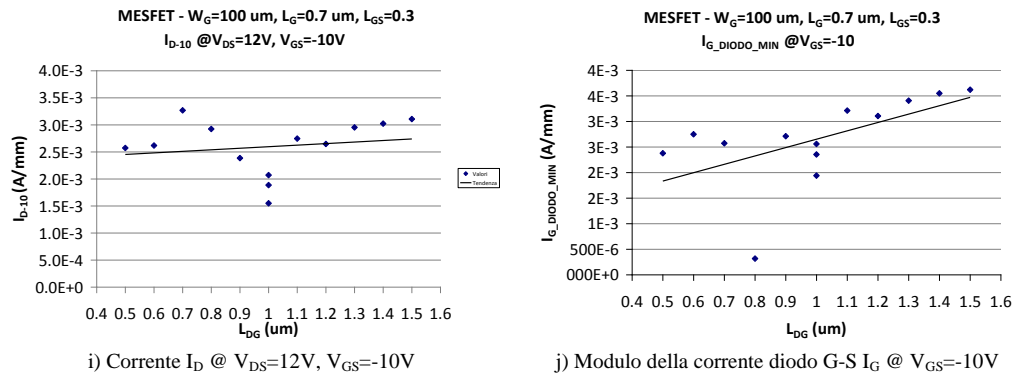
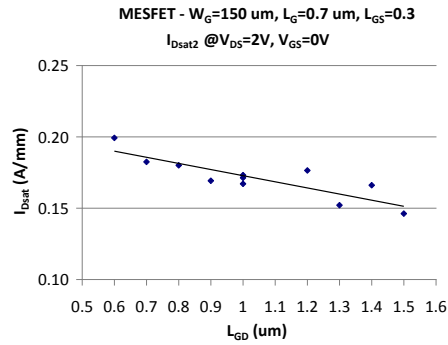
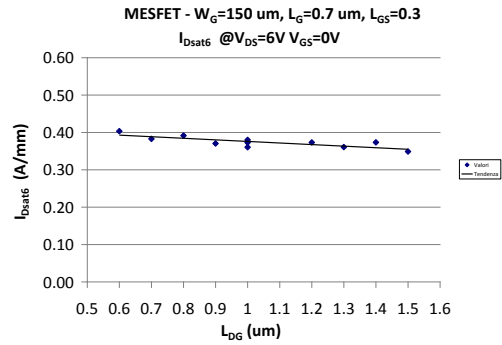


Figura 6.8: Caratterizzazione DC dei MESFET con $W_G = 100 \text{ }\mu\text{m}$ nel *die* RACE (parametri riportati al crescere di L_{GD}).

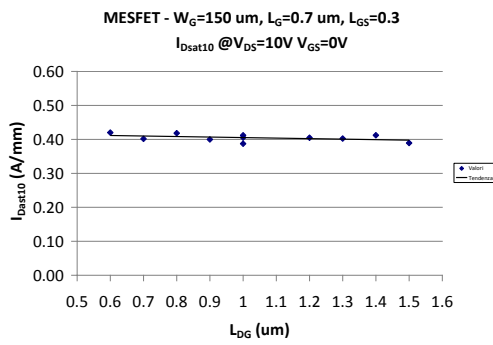
6 MESFET: MISURE DI CARATTERIZZAZIONE ED AFFIDABILITÀ



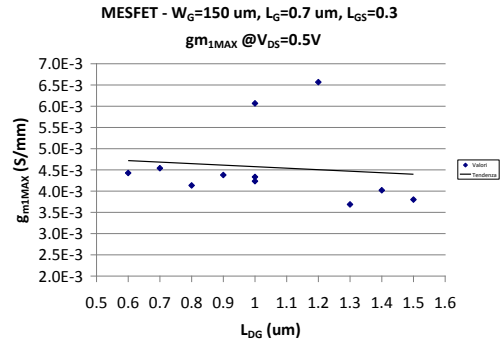
a) Corrente di saturazione I_D @ $V_{DS}=2V$, $V_{GS}=0V$



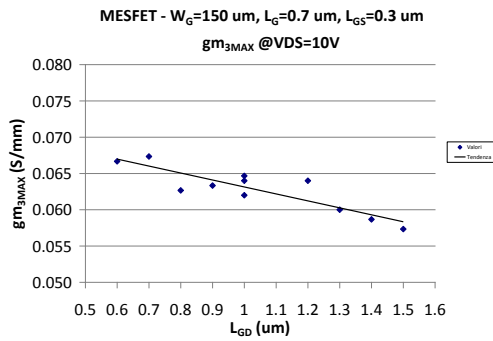
b) Corrente di saturazione I_D @ $V_{DS}=6V$, $V_{GS}=0V$



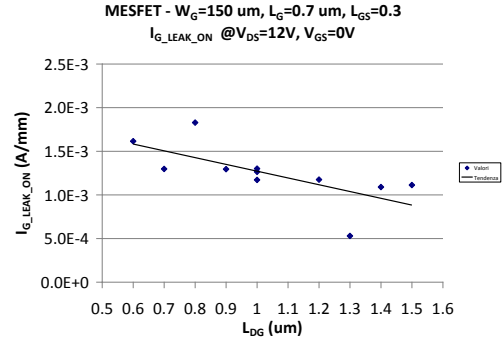
c) Corrente di saturazione I_D @ $V_{DS}=10V$, $V_{GS}=0V$



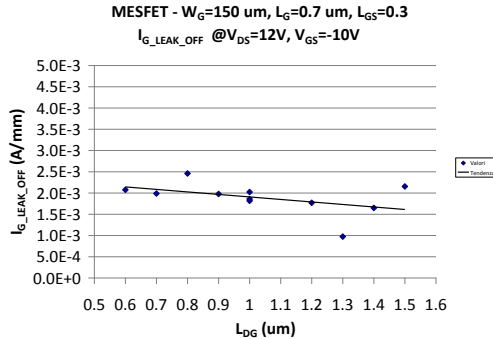
d) Picco di transconduttanza @ $V_{DS}=0.5V$



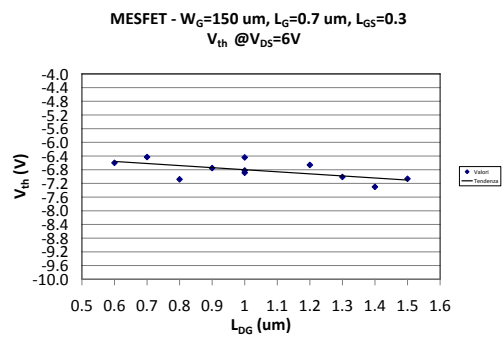
e) Picco di transconduttanza @ $V_{DS}=10V$



f) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=0V$ (ON)



g) Corrente di leakage I_G @ $V_{DS}=12V$, $V_{GS}=-10V$ (OFF)



h) Tensione di soglia @ $V_{DS}=6V$

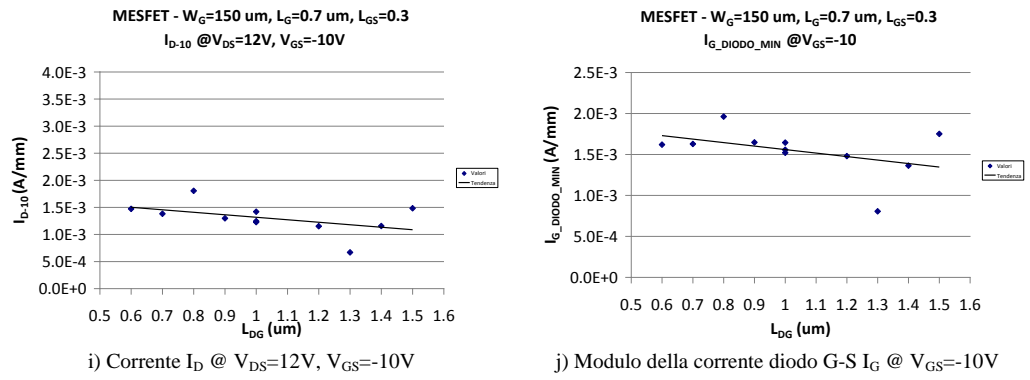


Figura 6.9: Caratterizzazione DC dei MESFET con $W_G = 150 \text{ }\mu\text{m}$ nel *die* RACE (parametri riportati al crescere di L_{GD}).

6.2 Misure dinamiche

Sono state effettuate delle misure dinamiche su dispositivi scelti a campione nel wafer (inicati con il colore rosa nello schema di Figura 6.1 a pagina 169) e su tutti i dispositivi in un *die* selezionato (R4CE, sul quale era stata effettuata precedentemente la caratterizzazione DC completa). Le finalità di queste misure sono le stesse esposte per i dispositivi N-Polar nel paragrafo 5.2, ossia valutare l'eventuale entità del fenomeno di *dispersione in frequenza* e stabilire se la causa sia costituita da trappole superficiali (che procurano tipicamente un calo nel picco della transconduttanza) oppure da trappole interne, nel *bulk* del dispositivo (che causano tipicamente uno *shift* della tensione di soglia).

Non si hanno a disposizione informazioni riguardo l'eventuale uso di tecniche per la riduzione dei fenomeni di intrappolamento superficiale, come la passivazione o il Gate recess.

Per le misurazioni, è stata utilizzata la configurazione degli strumenti detta *Double Pulse System*, esposta nel paragrafo 4.4.

Dalle misure tramite impulsi, effettuate secondo le modalità descritte nel paragrafo 4.4, si sono estratti i seguenti grafici caratteristici del funzionamento di ogni dispositivo:

- a) OUT: caratteristica della corrente di uscita per V_{DS} da 0 V a 12 V, con valori della tensione di Gate V_{GS} da 0 V a -10 V (passo di -2 V);
- b) $I_D - V_{GS}$: trans-caratteristica valutata con V_{GS} tra -10V e 0V e V_{DS} a 6V;
- c) g_m : transconduttanza con V_{GS} da -10V a 0V e V_{DS} a 6V.

Le misure sono tutte state effettuate con le 3 *baseline*:

1. curva blu: $(V_{G-bl}; V_{D-bl}) = (0V; 0V)$;
2. curva verde: $(V_{G-bl}; V_{D-bl}) = (-10V; 0V)$;
3. curva rossa: $(V_{G-bl}; V_{D-bl}) = (-10V; 12V)$;

Gli impulsi di Gate sono di periodo $100 \mu s$ e durata $1 \mu s$ (1% *duty-cycle*). Per quantificare il calo della corrente (*current collapse*) indotto dalla presenza delle trappole superficiali è stato estratto lo *Slump Ratio* (S.R.), calcolato secondo la definizione 5.1 di pagina 124.

Di seguito è riportata la caratterizzazione dinamica di due dispositivi rappresentativi del wafer MESFET.

GaN MESFET R3CG C4

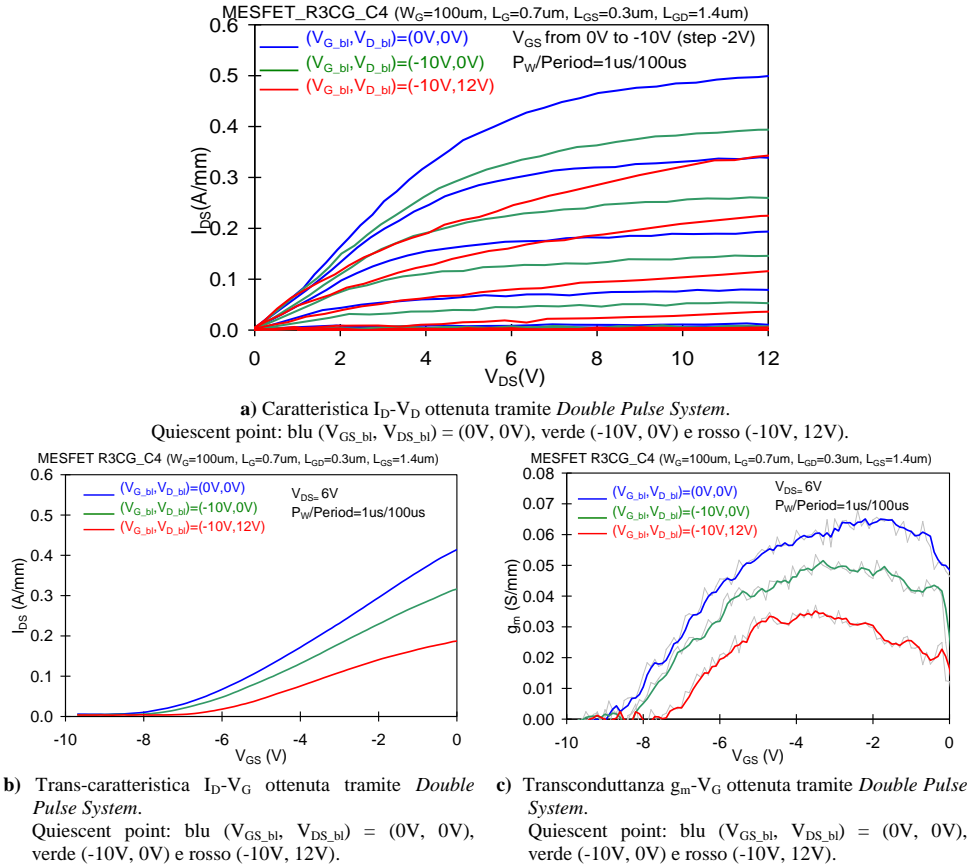


Figura 6.10: Misure dinamiche con *Double Pulse System* del dispositivo GaN MESFET R3CG C4.

GaN MESFET R1CE D4

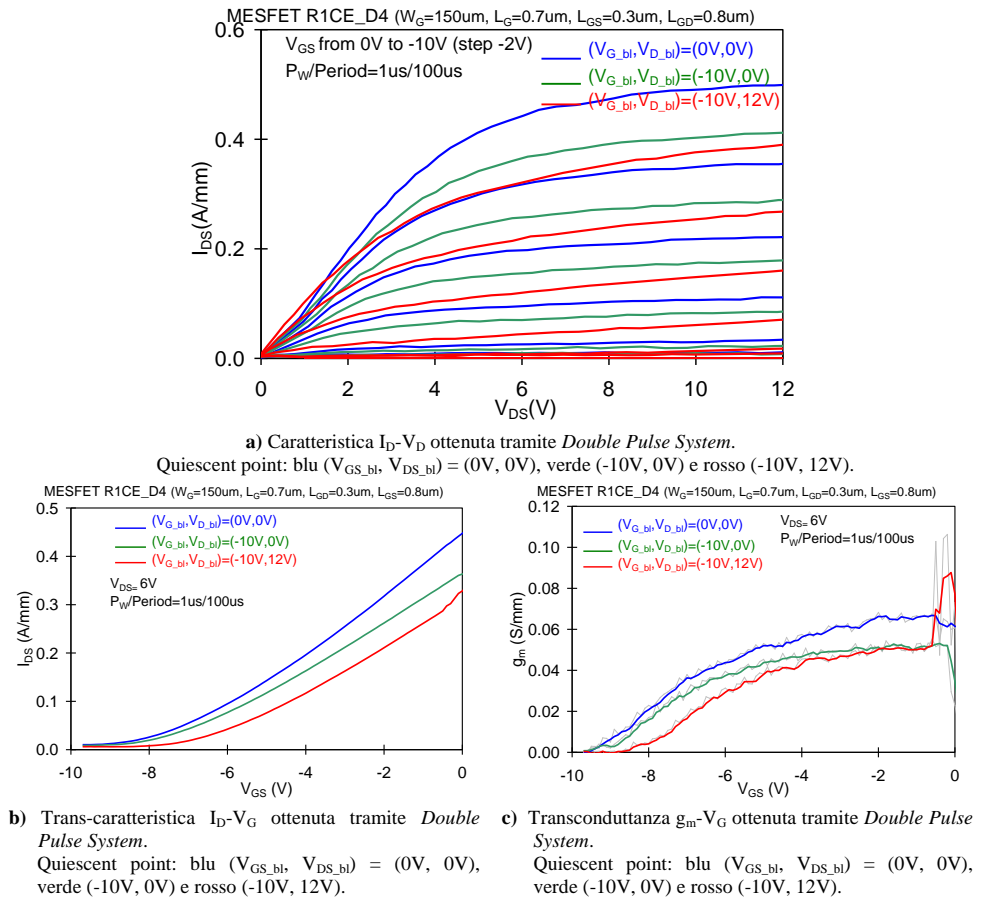


Figura 6.11: Misure dinamiche con *Double Pulse System* del dispositivo GaN MESFET R1CE D4.

I valori dello S.R. sono: 0.59 per il dispositivo GaN MESFET R3CG C4 e 0.70 per il dispositivo GaN MESFET R1CE D4.

Di seguito sono riportati i grafici della variazione dello S.R. e dello *shift di V_{th}* di nove dispositivi con L_{GD} crescente testati nel *die* R4CE.

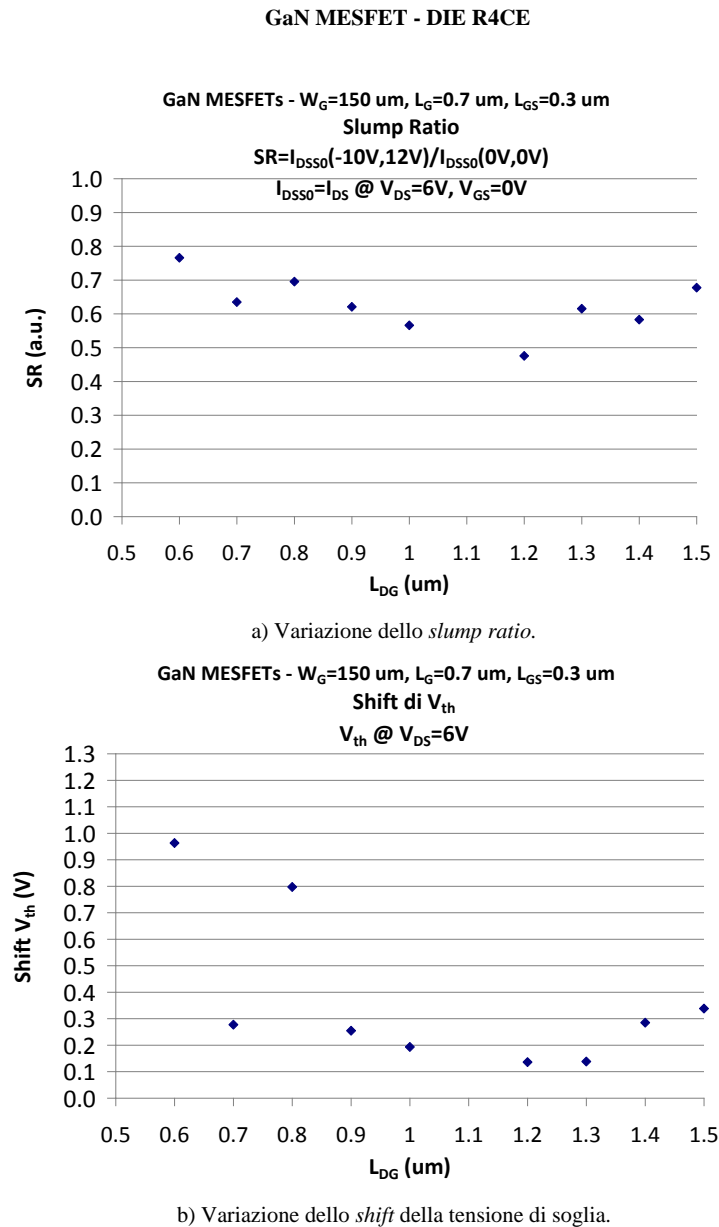


Figura 6.12: Variazione (al crescere della distanza Gate-Drain) dello *slump ratio* (a) e dello *shift* della tensione di soglia (b) nei MESFET del *die* R4CE.

I valori medi dello S.R. e dello *shift* della tensione di soglia sono rispettivamente: 0.63 e 0.38 V.

Si rileva dunque il verificarsi di fenomeni di dispersione DC-RF dovuti principalmente a trappole superficiali (mediamente lo *shift* di V_{th} non è elevato), con una riduzione della corrente del 40 %.

6.3 Misure C-V

Per avere ulteriori informazioni sull'intrappolamento di carica, sono state effettuate delle misure capacità-tensione sui diodi ad elevata area (indicati col colore blu nello schema di Figura 6.1 di pagina 169), secondo le modalità esposte nel paragrafo 6.3.

Prima di effettuare le misure di capacità sono state fatte delle indagini preliminari per verificare le condizioni dei diodi, tramite misure I-V (colore azzurro in Figura 6.1).

Di seguito si riporta il grafico I-V della corrente in inversa ottenuto dalla misura di un diodo.

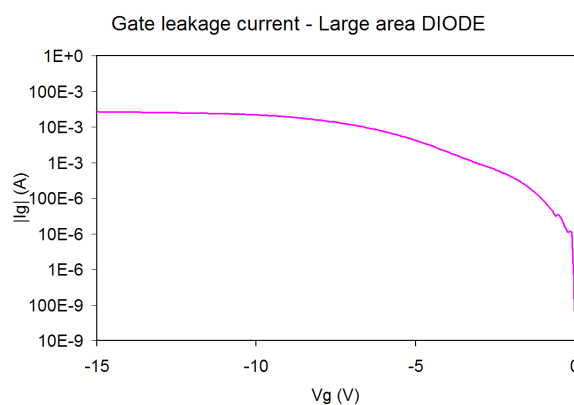


Figura 6.13: Corrente di *leakage* su di un diodo ad area elevata.

Si può vedere dal grafico che le correnti di *leakage* assumono valori elevati, sulla decina di *mA*.

Le frequenze adottate per le misurazioni sono tre: 100 kHz , 300 kHz , 1 MHz . Queste frequenze sono relative al segnale AC, indispensabile per la misura della capacità e sovrapposto al segnale di polarizzazione DC.

Ogni campione è stato sottoposto ad uno sweep di tensione, passando da una condizione di polarizzazione tra anodo e catodo di 0 V e arrivando a -15 V e viceversa, con step di 0.1 V , mentre lo strumento ha misurato il valore della capacità per ogni passo.

L'eventuale presenza di un'isteresi nel grafico C-V ottenuto in questo modo, segnalerebbe il verificarsi di fenomeni di intrappolamento di carica, con possibilità di risalire ad una stima della quantità di carica intrappolata in base alla differenza dei valori di capacità tra sweep di andata e sweep di ritorno.

Si riporta dunque di seguito il grafico C-V ottenuto da una misurazione effettuata.

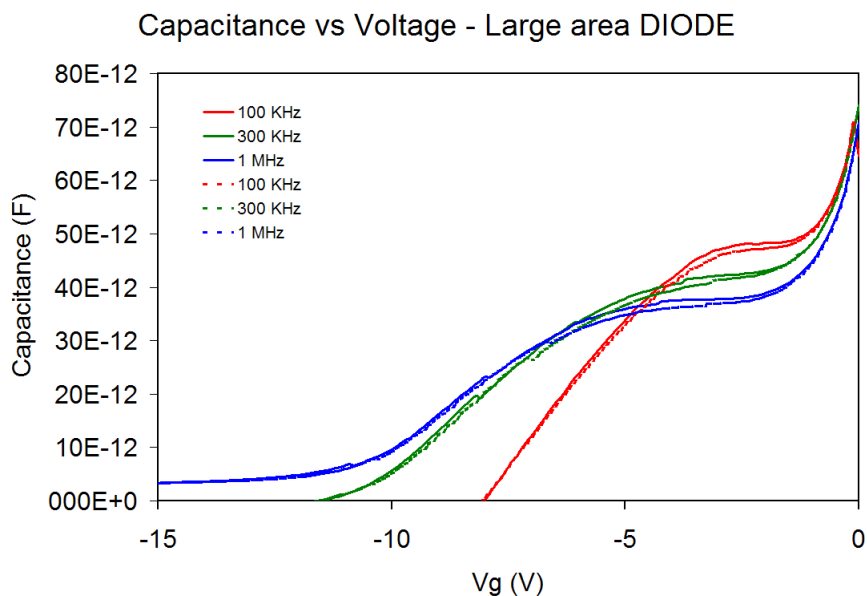


Figura 6.14: Misura C-V su di un diodo ad area elevata.

Osservando il grafico, si rileva che la capacità a basse frequenze passa a valori negativi, a causa dell'alta corrente di *leakage*. Questo purtroppo limita le infor-

mazioni ricavabili riguardanti i fenomeni di intrappolamento di carica. Si può osservare, comunque, che l'isteresi è molto ridotta, segno di poche trappole sotto al contatto e probabilmente collegato allo shift di soglia limitato ottenuto con le misure *Double Pulse*.

6.4 Misure di elettroluminescenza: spettri di emissione

I dispositivi MESFET sono stati sottoposti a misure di elettroluminescenza ed in particolare sono stati rilevati i loro spettri di emissione, secondo le modalità descritte nel paragrafo 4.7. Dall'osservazione dello spettro ottenuto è possibile riconoscere la presenza nel canale di *hot electrons* che, altamente accelerati dai campi elettrici che si formano imponendo determinate polarizzazioni in ON-state, urtano con i nuclei degli atomi che compongono il reticolo cristallino, emettendo fotoni e procurando la cosiddetta *radiazione di frenamento*.

Con le misure di spettro, inoltre, si può andare a vedere se c'è qualche componente spettrale predominante, o qualche andamento che si discosta da quello atteso.

Le tensioni applicate, come anticipato, sono tali da da generare un intenso campo elettrico nella zona tra Gate e Drain e da mantenere il dispositivo acceso in zona di saturazione, con canale formato e dotato di portatori fortemente accelerati. Il picco di intensità del campo elettrico si forma al di sotto della zona di Gate ed è proprio da questa zona che provengono le emissioni, acquisite poi dalla telecamera ad alta definizione ad ogni passo di lunghezza d'onda desiderato. Questa operazione, resa possibile da un filtro variabile, permette di poter ricostruire lo spettro delle emissioni, al variare dell'energia dei portatori.

Le misure sono state ripetute su più dispositivi, al variare delle distanze tra Gate-Drain, in modo da considerare tutte le L_{GD} a disposizione, da $0.6 \mu m$ a $1.5 \mu m$ (il passo è di $0.1 \mu m$). Dopo vari tentativi, sono state scelte come tensioni di polarizzazioni utili per vedere gli spettri, non troppo alte da danneggiare il campione in corso di misura, $V_G = 0V$ e $V_D = 20V$. In Figura 6.15 è riportato lo spettro

delle emissioni ottenuto in questo modo.

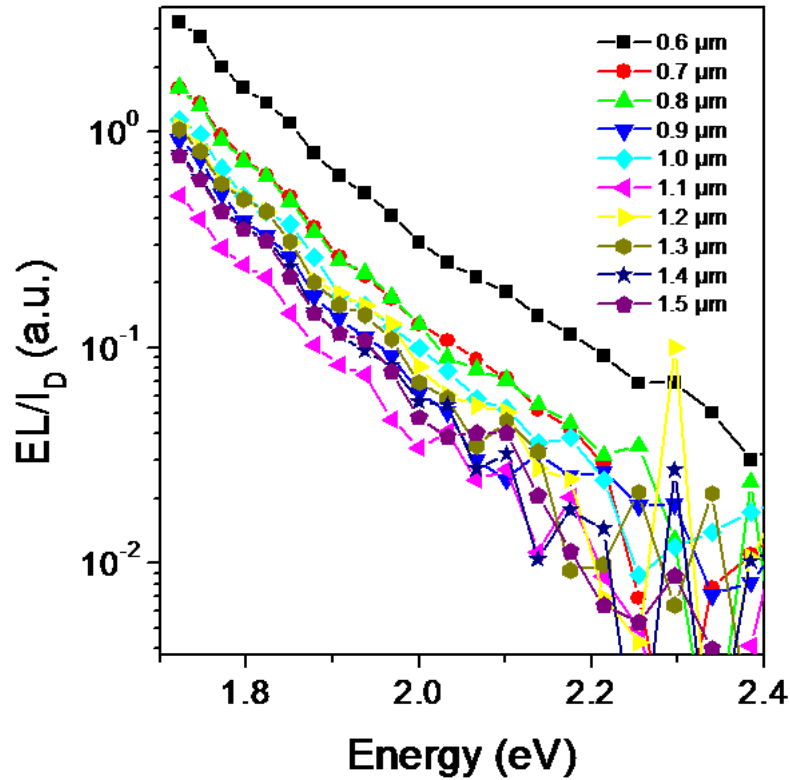


Figura 6.15: Spettri di emissione in funzione dell'energia dei portatori di dispositivi MESFET (al variare di L_{GD}).

Le curve ottenute sono delle rette, dimostrando una distribuzione di tipo *maxwelliana* dell'intensità dei fotoni, ossia proporzionale al *fattore di Boltzmann* (come indicato nella relazione 2.3 di pagina 58), che riflette la distribuzione dell'energia degli elettroni nel canale e che è tipica per la luminescenza dovuta a *hot electrons*. Osservando le rette del grafico, poi, si riscontra, come aspettato, che al diminuire della distanza tra Gate-Drain, l'intensità delle emissioni aumenta, essendo maggiore il campo elettrico e cala la pendenza.

Nell'asse delle ordinate del grafico, i valori riportati si riferiscono al logaritmo del rapporto tra l'intensità del segnale luminoso e la corrente di Drain ($E.L./I_D$);

normalizzando le emissioni con la corrente di Drain, si ottiene una grandezza indipendente dalla quantità di elettroni che scorrono nel canale e legata alla probabilità di ciascun portatore di emettere un fotone, che è funzione del campo elettrico massimo [37].

Dal grafico di Figura 6.16, ottenuto riportando le emissioni in funzione della quantità V/L_{GD} , si osserva che la quantità $\ln(E.L./I_D)$ ha una dipendenza lineare con il reciproco del campo elettrico, essendo $E = V/L_{GD}$:

$$\ln\left(\frac{E.L.}{I_D}\right) \propto \left(\frac{1}{E}\right) \quad (6.1)$$

Questo risultato è un importante indice che il segnale luminoso è generato da *hot electrons* [38] [39] [40], dal momento che la probabilità che un elettrone (che parta da un'energia nulla) guadagni balisticamente energia raggiungendo un determinato livello E_i (necessario ad emettere radiazione) ha la seguente dipendenza [41]:

$$\frac{E.L.}{I_D} \propto e^{\left(\frac{E_i}{qE}\right)} \quad (6.2)$$

Considerando la grandezza L_{GD} , proporzionale a sua volta a $1/E$, la dipendenza 6.1 diventa diretta:

$$\ln\left(\frac{E.L.}{I_D}\right) \propto L_{GD} \quad (6.3)$$

Questa relazione è mostrata nel grafico di Figura 6.17.

Dalla pendenza delle rette di Figura 6.15, poi, è possibile risalire alla temperatura equivalente dei portatori T_{eq} , data dalla distribuzione in energia del segnale di elettroluminescenza (minore è la pendenza, maggiore è T_{eq}). Le temperature

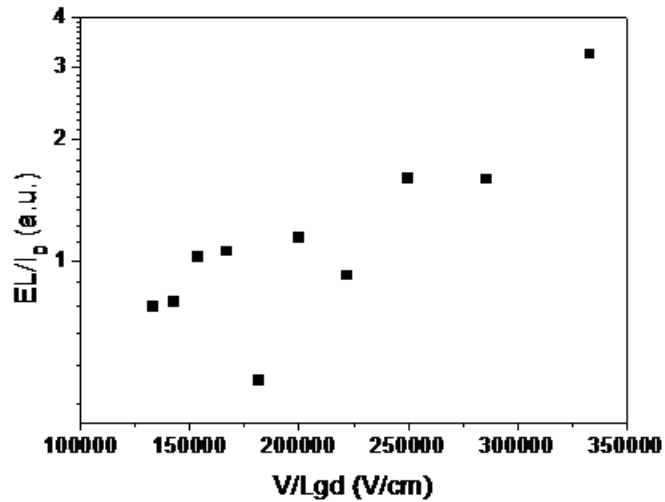


Figura 6.16: Emissioni in funzione di V/L_{GD} dei dispositivi MESFET misurati.

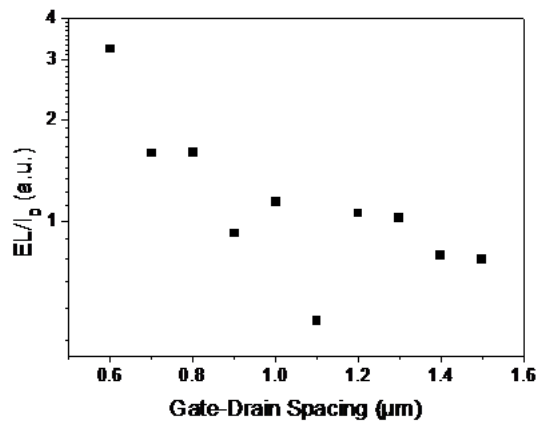


Figura 6.17: Emissione in funzione di L_{GD} dei dispositivi MESFET misurati.

equivalenti degli elettroni nel canale estratte sono riportate nel grafico di Figura 6.18, mostrando un generale calo della temperatura equivalente all'aumentare di L_{GD} , anche se non molto lineare (questo dovuto ai pochi campioni testati, alle poche misure effettuate e ai valori delle L_{GD} molto simili).

Purtroppo il sistema di filtri non ci ha permesso di salire in energia oltre i

$2.4eV$, rendendo perciò impossibile andare ad analizzare la regione dei $3.4eV$, dove potrebbero verificarsi nel GaN fenomeni di ionizzazione da impatto con conseguente ricombinazione ed emissione di fotoni.

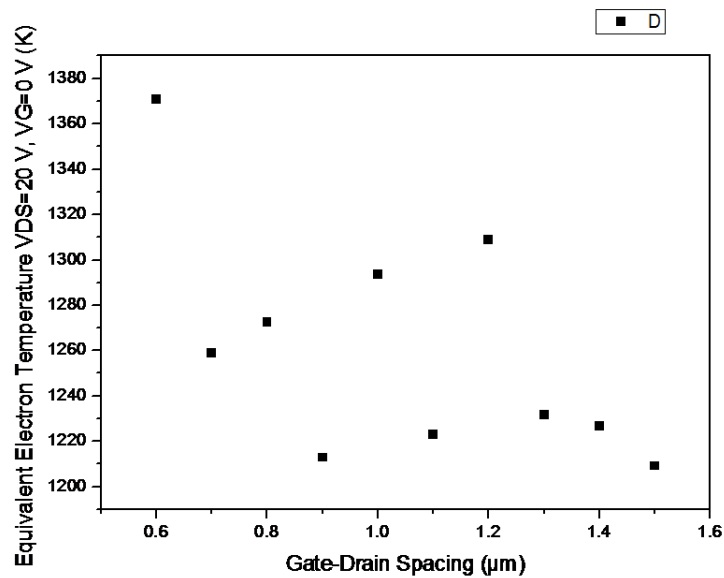


Figura 6.18: Temperatura equivalente degli *hot electrons* nei dispositivi MESFET misurati.

6.5 Conclusioni

I MESFET nel wafer a disposizione per le misurazioni sono numerosi (più di 1000, ripartiti in 60 *die*). La caratterizzazione DC preliminare ha riscontrato 90 dispositivi funzionanti sui 130 testati, riportando una buona uniformità dei parametri statici rilevati.

Mediamente si sono osservate correnti di saturazione massime dell'ordine dei 0.4 A/mm , tensioni di soglia molto basse, attorno ai -9V , con alte correnti di sottosoglia (qualche mA/mm). Le correnti di perdita del Gate sono elevate (il loro valore medio è 4mA/mm).

La caratterizzazione dinamica mostra la presenza di fenomeni di dispersione DC-RF, tutto sommato limitati, con *current collapse* dovuto principalmente a cariche superficiali (non si hanno informazioni riguardanti eventuali processi utilizzati per ridurre i fenomeni di intrappolamento superficiale).

Le misure di elettroluminescenza, infine, testimoniano il generarsi di *hot electrons* nel canale, con temperature equivalenti che variano dai 1200 K ai 1300 K ed oltre, a seconda della distanza Gate-Drain (tensioni di polarizzazione $V_G = 0\text{V}$ e $V_D = 20\text{V}$).

Conclusioni

Nel presente lavoro si sono analizzate due tipologie di transistor realizzate su Nitruro di Gallio: N-Polar HEMT e MESFET.

I dispositivi su GaN sono da preferirsi alle altre tecnologie esistenti (Si e GaAs) per la realizzazione di applicazioni ad alta potenza ed alta frequenza, a motivo delle ottime caratteristiche del materiale, che consente di raggiungere elevate densità di potenza ed elevate frequenze operative.

Si è quindi osservato che dei due wafer a disposizione per le misurazioni, quello contenente dispositivi N-Polar presenta transistor con le geometrie: L_G che varia da 0.5 a 1 μm , $L_{GS} = 0.5 \mu m$, L_{GD} tra 1 e 6 μm .

I dispositivi MESFET presentano dimensioni minori, con $L_G = 0.7$, $L_{GS} = 0.3 \mu m$ e L_{GD} che varia da 0.5 a 1.5 μm .

Mentre il wafer con transistor N-Polar aveva pochi *die* contenenti dispositivi testabili (nel totale 5 *die* da 12 transistor ciascuno, per un totale di 60 transistor), il wafer MESFET conteneva 60 *die* da 27 transistor ciascuno (in totale più di 1000 dispositivi), ripartiti in tutta l'area del wafer, con possibilità quindi di porre on essere un'analisi più completa.

Quanto all'indagine compiuta, sono state anzitutto effettuate in entrambi i wafer delle misurazioni preliminari di caratterizzazione statica e dinamica, al fine di verificare la quantità di dispositivi funzionanti tra quelli testabili, estrarre

CONCLUSIONI

alcuni parametri caratteristici del funzionamento DC, verificare l'uniformità di comportamento all'interno del wafer ed indagare sul fenomeno della dispersione DC-RF causato dalla presenza di trappole.

Per gli N-Polar, dei 60 transistor disponibili, 23 non funzionavano e altri 6 hanno mostrato il funzionamento di una sola delle due dita di Gate che li compongono, con correnti di uscita dimezzate rispetto ai valori nominali. L'uniformità di comportamento è risultata scarsa, soprattutto fra zone diverse del wafer, ad indicare un processo costruttivo non del tutto uniforme o la presenza di impurità nei materiali o difetti in concentrazioni diverse a seconda della zona.

Si sono ricavati valori tipici delle correnti massime di saturazione attorno ai 0.35 A/mm , correnti di *leakage* al Gate dell'ordine dei $\mu\text{A/mm}$, con tuttavia grande variabilità. La tensione di soglia ricavata tramite interpolazione della curva di trans caratteristica $I_D - V_G$ si attesta attorno ai -5V , anche se i grafici ottenuti delle correnti di sottosoglia dimostrano che la chiusura del canale è graduale ed avviene più efficacemente attorno ai -8V .

Le misure dinamiche hanno fatto riscontrare una dispersione in frequenza molto alta, con un forte fenomeno di *current collapse* (mediamente S.R.=0.1), dovuto principalmente a trappole superficiali.

Questi dati possono essere indice di una scarsa qualità dei materiali cresciuti N-face in questo wafer e di una passivazione non efficace.

Per i MESFET, vista l'elevata disponibilità, sono stati misurati dispositivi a campione in diverse aree del wafer e tutti quelli disponibili all'interno di 3 *die*. Nel totale, dei 130 dispositivi testati, ne sono risultati funzionanti 90, riportando una buona uniformità dei parametri DC e ricavando dei trend nelle variazioni dei parametri in base alla distanza Gate-Drain.

I valori medi ricavati per le correnti di saturazione sono attorno ai 0.40 A/mm ; le correnti di *leakage* del Gate sono però molto alte (il loro valore medio è 4 mA/mm). La chiusura del canale è più netta rispetto ai dispositivi N-Polar, tuttavia le correnti di sottosoglia sono elevate (qualche mA/mm); la tensione di soglia ricavata è molto bassa (attorno ai -9V).

La caratterizzazione dinamica mostra la presenza di dispersione DC-RF, tutto sommato limitata, con calo delle correnti del 40% (valore medio dello S.R.= 0.6), dovuto principalmente alla presenza di cariche superficiali. Non si hanno informazioni riguardo ad eventuali processi per la riduzione dei fenomeni di intrappolamento superficiale.

Le misure di affidabilità sono consistite per i MESFET in misure di spettri di emissione, che hanno rilevato la presenza di *hot electrons* nel canale, con temperature equivalenti che variano dai 1200 K ai 1300 K ed oltre, a seconda della distanza Gate-Drain (tensioni di polarizzazione $V_G = 0\text{V}$ e $V_G = 20\text{V}$). Il sistema di filtri utilizzato non ha permesso di salire in energia oltre i 2.4 eV, rendendo perciò impossibile andare ad analizzare la regione dei 3.4 eV, dove potrebbero verificarsi nel GaN fenomeni di ionizzazione da impatto con conseguente ricombinazione ed emissione di fotoni.

Per quanto riguarda gli N-Polar, le misure di affidabilità sono consistite in *reverse-bias step-stress* in tensione, con misure di caratterizzazione DC e di elettroluminescenza.

In alcuni casi si sono verificati drastici ed improvvisi aumenti delle correnti di perdita, con corrispondenti formazioni di *hot spots* di emissioni con il dispositivo in condizione di OFF-state. Le modalità con cui si verificano questi degradi sono simili a quelle già riscontrate nei dispositivi Ga-Polar, per i quali si ipotizza la

CONCLUSIONI

formazione di difetti cristallografici nello strato barriera di AlGa_N, che favoriscono il passaggio delle correnti di perdita verticali dal Gate al canale e che si creano per effetto piezoelettrico inverso. Tuttavia, nel caso N-Polar, la giustificazione di questo tipo di degrado tramite l'effetto piezoelettrico inverso risulta più complicata, in quanto lo strato barriera di AlGa_N in tensione è collocato sotto allo strato canale di Ga_N rilassato, e quindi non può essere attraversato dalle correnti di perdita tra Gate e canale. Si può ipotizzare che possa essere interessato dall'effetto piezoelettrico inverso lo strato di AlGa_N cap, che è molto sottile ($2nm$), ma è costituito da un'alta percentuale di alluminio (60 %), creando un forte mismatch delle costanti reticolari all'eterogiunzione con il Ga_N sottostante. Questo tipo di degradazione, come detto, si è verificato solo per alcuni dispositivi, e la risposta agli stress in generale è risultata, anche in questo caso, non uniforme. Alcuni dispositivi sono stati interessati da diminuzioni accentuate delle correnti di saturazione e della transconduttanza, con grandi incrementi delle resistenze di Drain e di Source; pertanto si può ipotizzare il verificarsi di fenomeni di intrappolamento di carica durante gli stress. Si è riscontrato poi la degradazione della caratteristica di corrente del diodo Gate-Source, nonostante le polarizzazioni di stress fossero applicate tra Gate e Drain; si ipotizza pertanto la formazione di cammini di perdita tra Gate e Source. Inoltre si osserva l'emissione di fotoni localizzata lungo i bordi dei contatti, ad indicare una loro deposizione imperfetta o dei percorsi parassiti di corrente al di fuori della regione attiva. Infine i dispositivi N-Polar mostrano importanti degradazioni (aumento delle correnti di perdita) se sottoposti alle misure dinamiche.

In definitiva si osserva come i dispositivi oggetto di analisi abbiano fornito risposte agli stress molteplici e non uniformi.

Ciò induce a ritenere che vi sia la necessità di proseguire nell'indagine intrapresa, attraverso ulteriori test su altri dispositivi, che consentano di comprendere meglio i processi di degrado individuati.

Peraltro i dispositivi N-Polar a disposizione per le misurazioni non sono stati molti. Alcuni di essi sin dall'inizio non sono stati funzionanti, altri sono già stati sottoposti a stress, altri ancora si sono degradati in seguito alle misure dinamiche. A ciò consegue che a disposizione per ulteriori indagini sui fenomeni di degrado ne restano gran pochi.

Sarebbe quindi opportuno poter avere nuovi dispositivi da sottoporre ai test.

Da informazioni ricevute dall'Università di Santa Barbara risulta che dispositivi analoghi a quelli già pervenutici sono attualmente oggetto di misurazioni presso l'università californiana; tali dispositivi pare presentino correnti massime di saturazione maggiori (1 A/m) e caratteristiche di minor dispersione.

Sarebbe interessante poter analizzare dispositivi con tali caratteristiche.

In ogni caso una più approfondita analisi dei fenomeni verificatisi attraverso ulteriori test varrà ad aprire la strada all'individuazione delle più appropriate soluzioni delle problematiche esistenti, così da poter raggiungere prestazioni sempre migliori e comunque perseguire un ottimale utilizzo dell'innovativa tecnologia in esame.

Bibliografia

- [1] U. K. Mishra, L. Shen, T. E. Kazior, and Y.-F. Wu, 'GaN-based rf power devices and amplifiers,' *Proceedings of the IEEE*, vol. 96, no. 2, Febbraio 2008.
- [2] U. K. Mishra, J. Singh, 'Semiconductor device physics and design', Springer, 2008.
- [3] R. Trew, 'SiC and GaN transistors - is there one winner for microwave power applications?,' *Proceedings of the IEEE*, vol. 90, no. 6, 2002.
- [4] U. K. Mishra, P. Parikh, and Y.-F. Wu, 'AlGaN/GaN hemts - an overview of device operation and application', *IEEE*, vol. 90, no. 6, 2002.
- [5] O. Ambacher, B. Foutz, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, A. Sierakowski, W. J. Schaff, L. F. Eastman, R. Dimitrov, A. Mitchell, and M. Stutzmann, 'Two-dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped algan/gan heterostructure,' *Journal of Applied Physics*, vol.87, no. 1, 2000.
- [6] S. J. Pearton, J. C. Zolper, R. J. Shul, and F. Ren, 'GaN: Processing, defects and devices,' *Journal of Applied Physics*, vol. 86, no. 1, 1999.

BIBLIOGRAFIA

- [7] U. V. Bhapkar and M. S. Shur, 'Monte Carlo calculation of velocity-field characteristics of wurtzite GaN,' *Journal of Applied Physics*, vol. 82, no. 4, 1997.
- [8] T. Miyajima, M. Ozawa, T. Asatsuma, H. Kawai, and M. Ikeda, 'Minority carrier diffusion length in GaN and ZnSe,' *Journal of crystal growth*, 189/190, 1998).
- [9] J. H. Edgar, S. Strite, I. Akasaki, H. Amano, and C. Wetzel, 'Properties, processing and application of gallium nitride and related semiconductors,' *INSPEC publication*, emis Datareviews series, 23.
- [10] S.M.Sze, 'High-Speed Semiconductor Devices', *Wiley*, 1990.
- [11] Lepkowski W., Wilk S.J., Thornton T.J., (2009), '45 GHz Silicon MESFETs on a 0.15 μm SOI CMOS Process,' SOI Conference, 2009 *IEEE International* (Foster City, California): 12.
- [12] D. Pavlidis 'HBT vs. PHEMT vs. MESFET: What's best and why,' *Compound Semicond.*, vol5 (5), pp.56-59, 1999.
- [13] S. Seo, 'AlGaIn/GaN high electron mobility transistor (hemts),' *University of Michigan - project report*, Tech. Rep., 2003.
- [14] S. C. Binari, P. Klein, and T. E. Kazior, 'Trapping effect in GaN and SiC microwave fets,' *Proceedings of the IEEE*, vol. 90, no. 6, 2002.
- [15] Y. Zhang, I. P. Smorchkova, C. R. Elsass, S. Keller, J. P. Ibbetson, S. Denbaars, U. K. Mishra, and J. Singha, 'Charge control and mobility in

-
- AlGa_N/Ga_N transistors: experimental and theoretical studies,' *Journal of Applied Physics*, vol. 87, no. 11, pp. 7981-7987, June 2000.
- [16] Y. Cao, T. Zimmermann, D. Deen, J. Simon, J. Bean, N. Su, J. Zhang, P. Fay, H. Xing e D. Jena, 'Ultrathin MBE-grown AlN/GaN HEMTs with record high current densities,' in *Proc. ISDRS*, Dicembre 2007, pp. 1-2.
- [17] L. Shen, T. Palacios, C. Poblenz, A. Corrión, A. Chakraborty, N. Fichtenbaum, S. Keller, S. P. Denbaars, J. S. Speck e U. K. Mishra, 'Unpassivated high power deeply recessed GaN HEMTs with fluorine-plasma surface treatment,' *IEEE Electron Device Lett.*, vol. 27, no. 4, pp. 214-216, Aprile 2006.
- [18] T. Palacios, A. Chakraborty, S. Heikman, S. Keller, S. P. DenBaars e U. K. Mishra, 'AlGa_N/Ga_N high electron mobility transistors with InGa_N back-barriers,' *IEEE Electron Device Lett.*, vol. 27, no. 1, pp. 13-15, Gennaio 2006.
- [19] S. Binari, K. Ikossi, J. Roussos, W. Kruppa, D. Park, H. Dietrich, D. Koleske, A. Wickenden, and R. Henry, 'Trapping effects and microwave power performance in AlGa_N/Ga_N HEMTs,' *Transaction on Electron Devices*, vol. 48, no. 3, 2001.
- [20] R. Nicolò, 'AlGa_N-Ga_N single- and double-channel high electron mobility transistors,' Master's thesis, Università di Padova, giugno 2008.
- [21] C. Canali, A. Paccagnella, P. Pisoni, C. Tedesco, P. Telaroli, and E. Zanon, 'Impact ionization phenomena in AlGaAs/GaAs HEMTs,' *IEEE Trans. Electron Devices*, vol. 38, no. 11, 1991.
-

BIBLIOGRAFIA

- [22] E. Zanoni, F. Danesin, M. Meneghini, A. Cetronio, C. Lanzieri, M. Peroni e G. Meneghesso, ‘Localized damage in AlGa_N/Ga_N HEMTs induced by reverse-bias testing,’ *IEEE Electron Device Lett.*, vol.30, no. 5, pp.427-429, Maggio 2009.
- [23] A. Stocco, ‘Caratterizzazione e affidabilità su dispositivi HEMT con eterostruttura in InAlN/GaN,’ Master’s thesis, Università di Padova, 2008.
- [24] S. Rajan, A. Chini, M. H. Wong, J. S. Speck e U. K. Mishra, ‘N-Polar Ga_N/AlGa_N/Ga_N high electron mobility transistors,’ *J. Appl. Phys.*, vol. 102, no.4, p. 044 501, Agosto 2007.
- [25] M. H. Wong, S. Rajan, R. M. Chu, T. Palacios, C. S. Suh, L. S. McCarthy; S. Keller, J. S. Speck e U. K. Mishra, ‘N-face high electron mobility transistors with Ga_N-spacer,’ *Phys. Stat. Sol. (a)*, vol. 204, no. 6, pp. 2049-2053, Maggio 2007.
- [26] J. W. Chung, E. L. Piner e T. Palacios, ‘N-face Ga_N/AlGa_N HEMTs fabricated through layer transfer technology,’ *IEEE Electron Device Lett.*, vol. 30, no. 2, pp.113-116, Febbraio 2009.
- [27] F. Medjdoub, J.-F. Carlin, C. Gaquiere, and E. Kohn, ‘Status of the emerging InAlN/GaN power hemt technology,’ *The open electrical and electronic engineering journal*, vol. 2, 2006.
- [28] J. Ibbetson, P. Fini, K. Ness, J. S. S. SenBaars e U. K. Mishra, ‘Polarization effects, surface states and the source of electrons in AlGa_N/Ga_N heterostructure field effect transistors,’ *Applied Physics Lett.*, vol. 77, no. 2, pp. 250-252, 2000.

-
- [29] M. H. Wong, Y. Pei, D. Brown, J. S. Speck, U. K. Mishra, M. L. Schuette, H. Kim, V. Balasubramanian e W. Lu, 'N-face GaN-based microwave metal-insulator-semiconductor high electron mobility transistor by plasma-assisted molecular beam epitaxy,' *CS MANTECH Conference*, pp.189-192, 17 maggio 2010, Portland, USA.
- [30] F. Schwier e J. J. Liou, '*Modern microwave transistors, theory, design and performance*', New-York: Wiley-Interscience, 2003.
- [31] D. Guerra, M. Saraniti, N. Faralli, D. K. Ferry, S. M. Goodnick, F. A. Marino, 'Comparison of N- and Ga-face GaN HEMTs through cellular monte carlo simulations,' *IEEE Transaction on Electron Devices*, vol. 57, no. 12, pp. 3348-3354, Dicembre 2010.
- [32] N. Nidhi, D. Brown, S. Keller e U. K. Mishra, 'Optimization of ohmic contact through AlGa_N etch stop for N-polar AlGa_N/Ga_N HEMT structure,' in *Proc. Int. Workshop Nitride Semicond.*, Montreaux, Switzerland, 6-10 Ottobre 2008.
- [33] Nidhi, S. Dasgupta, D. F. Brown, U. Singiseti, S. Keller, J.S. Speck e U. K. Mishra, 'Self-aligned technology for N-Polar Ga_N/Al(Ga)_N MIS-HEMTs,' *IEEE electron device lett.*, vol. 32, no. 1, pp. 33-35, Gennaio 2011.
- [34] M. H. wong, Y. Pei, R. Chu, S. Rajan, B. L. Swenson, D. F. Brown, S. Keller, S. P. DenBaars, J. S. Speck e U. K. Mishra, 'N-face metal-insulator-semiconductor high- electron- mobility transistors with Al_N back-barrier,' *IEEE electron device lett.*, vol. 29, n0. 10, pp. 1101-1104, Ottobre 2008.

BIBLIOGRAFIA

- [35] J. Joh e J. A. del Alamo, ‘Critical voltage for electrical degradation of GaN high-electron mobility transistors,’ *IEEE electron device lett.*, vol. 29, n0. 4, pp. 287-289, Aprile 2008.
- [36] J. Joh, L. Xia e J. A. del Alamo, ‘Gate current degradation mechanisms of GaN high electron mobility transisotrs,’ *IEEE*, pp. 385-388, Microsystems technology laboratories, MIT, Cambridge, USA, 2007.
- [37] M. Meneghini, A. Stocco, N. Ronchi, F. Rossi, G. Salviati, G. Meneghesso e E. Zanoni, ‘Extensive analysis of the luminescence properties of AlGa_N/Ga_N high electron mobility transistors,’ *Applied Physics Lett.* 97, 2010.
- [38] G. Meneghesso, G. Verzellesi, F. Danesin, F. Rampazzo, F. Zanon, A. Tazzoli, M. Meneghini e E. Zanoni, *IEEE Trans. Device Mater. Reliab.* 8, 332, 2008.
- [39] S. Karmalkar, M. S. Shur, G. Simin e M. A. Khan, *IEEE Trans. Electron Devices* 52, 2534, 2005.
- [40] N. Shigekawa, T. Enoki, T. Furuta e H. Ito, *IEEE Electron Device Lett.* 16, 515, 1995.
- [41] A. G. Chynoweth, *Phys. Rev.* 109, 1537, 1958.

