



UNIVERSITÀ DEGLI STUDI DI PADOVA
Facoltà di Ingegneria

Corso di Laurea Magistrale in Ingegneria Elettronica

Analisi, progettazione e realizzazione di un carico attivo
per test di alimentatori in corrente continua

Analysis, design and prototyping of an active load
for DC power supply testing

Relatore: Prof. Leopoldo Rossetto
Correlatore: Ing. Daniele Dario

Candidato: Giacomo Niccolò Farinati
matr.: 607333

16 luglio 2012
A. A. 2011/2012

Sommario

L'obiettivo di questa tesi è la realizzazione di un carico attivo elettronico ad alte prestazioni, capace di generare forme di corrente a partire da un pilotaggio in tensione – a mezzo di segnali con leggi di evoluzione arbitrarie – per test di transistori di carico.

Verranno presentati rapidamente i convertitori che saranno soggetti alla verifica e le modalità di realizzazione dei test stessi, con una nota sulla predisposizione del banco di prova; successivamente si seguirà la cronologia dei passi compiuti nelle fasi di progettazione vera e propria, partendo dalle specifiche e un modello qualitativo del comportamento del nostro dispositivo, passando poi alla realizzazione circuitale, l'analisi statica in presenza di modelli più precisi dei componenti reali, l'analisi dinamica e lo studio della stabilità per mezzo di modelli ai piccoli segnali.

Esauritasi la parte di progettazione in senso stretto, si presenterà il prototipo realizzato e tutte le misure effettuate per confermare, o confutare, i risultati ottenuti in analisi, nonché i successivi passi relativi al miglioramento delle prestazioni del dispositivo in termini progettuali: variazioni della compensazione, accelerazione di carica per mezzo di un condensatore di *speed-up*, correzione della tensione di offset dell'operazionale.

Infine verranno presentate delle valutazioni conclusive sulla totalità del progetto e le possibilità di ulteriore miglioramento.

Ad Adriana.
A Guido e Giuliana.
Per aspera ad lauream

Ringraziamenti

Al Professor Rossetto per la pazienza, la competenza e il metodo, senza i quali questa tesi non ci sarebbe.

Al laboratorio di “Standard” di Infineon per il supporto operativo, accademico e umano, in particolare Daniele, Andrea, Francesco, Mario, Matteo e Tommaso.

Agli amici dell’Isola: *duri i banchi!*

Agli amici di Lisbona *com saudade.*

Ai dedicatari, che non finirò mai di ringraziare.

Indice

1	Introduzione	15
1.1	Convertitori di tensione	15
1.2	Test ai transitori di carico	18
2	Carico attivo	21
2.1	Specifiche	21
2.2	Progettazione	22
2.3	Carica di C_{gs}	24
2.4	Nucleo centrale	27
3	Mosfet	31
3.1	Scelta componente	31
3.2	Dimensionamento termico	32
3.3	Modello SPICE	35
4	Analisi circuitale	39
4.1	Analisi statica	39
4.2	Effetti dell'operazionale reale	42
4.3	Caratteristiche dell'operazionale	44
4.4	Analisi dinamica	45
4.5	Dinamica con alimentazione flottante	45
4.5.1	Modello	45
4.5.2	Compensazione	50
4.5.3	Simulazioni SPICE	55
4.6	Dinamica senza alimentazione flottante	59
4.7	Approfondimenti di analisi dinamica	62
4.7.1	Integratore di Miller	62
4.7.2	Condensatore di speed up	64
5	Prototipo	67
5.1	Dimensionamento	67
5.2	Note realizzative	68
5.3	Caratterizzazione DC	70

5.4	Caratterizzazione dinamica - TL081	74
5.5	Caratterizzazione dinamica - OPA604 ed LM318	86
5.6	Circuito per la correzione di V_{OS}	98
5.7	Prove di transitori di carico	100
6	Conclusioni	103
	Bibliografia	107

Elenco delle figure

1.1	Schema di principio di un convertitore continua-continua.	16
1.2	Schema di principio di un regolatore lineare, con evidenziate le parti che concorrono al controllo del resistore variabile.	17
1.3	Diagramma a blocchi valido ai piccoli segnali per un regolatore lineare. . .	17
1.4	Predisposizione del banco di prova per effettuare misure di transitorio di carico; si è anche posta in evidenza l'impedenza di uscita Z_{dut} , poiché da essa dipendono la maggior parte delle caratteristiche che verranno misurate. 18	
1.5	Diagramma qualitativo degli effetti di una variazione della corrente di carico sulla tensione di uscita, con indicati i nomi dei parametri caratteristici di tale risposta.	19
1.6	Grafico della valore della tensione di uscita di un regolatore lineare, in funzione della corrente di carico e misurata in condizioni statiche.	20
2.1	Schema di principio della struttura del carico attivo.	22
2.2	Caratteristica tensione-corrente alla quale lavorerà il FET, l'area delimitata dalla linea tratteggiata è la zona di funzionamento da specifica, la linea a puntini delimita il confine dovuto alla scelta dei componenti. . . .	23
2.3	Schema a blocchi del circuito che verrà realizzato.	23
2.4	Schema della carica di gate: la corrente I_g in questa topologia passa per la resistenza di misura.	24
2.5	Andamento delle correnti per il circuito in figura 2.4a, a 200 ns si raggiunge la V_{th} e il FET comincia a condurre.	25
2.6	Altre due topologie valutate per la realizzazione del circuito, quella in figura 2.6a è risultata la migliore.	26
2.7	Alimentazione flottante dell'operazionale rispetto alla tensione V_{sh}	27
2.8	Nucleo del circuito effettivamente realizzato.	29
3.1	Topologia dello stadio di uscita: a fine progetto si è optato per la struttura con un unico MOSFET, in trasparenza vi è una possibile struttura parallela del finale di potenza.	32

3.2	In 3.2a è presentata la caratteristica tipica fra corrente di drain e tensione gate-source al variare della temperatura, a causa di questa caratteristica è possibile che il MOSFET origini una fuga termica. In fig. 3.2b è raffigurata la <i>safe operating area</i> del dispositivo con evidenziato il punto di massima potenza.	33
3.3	Schema elettrico equivalente dello smaltimento del calore.	34
3.4	Carica del condensatore C_{gs} , la traccia verde è la corrente di pilotaggio, la blu quella proveniente da V_Q	35
3.5	Circuito utilizzato per studiare la risposta in frequenza del MOSFET.	36
3.6	Risposta in frequenza dello stadio di uscita per variazioni dei parametri V_{DC} e R_g	37
4.1	Circuito studiato per l'analisi statica.	40
4.2	In fig. 4.2a grafico delle funzioni di trasferimento di equazioni (4.2) e (4.4), cioè del rapporto ingresso uscita e gli errori. In fig. 4.2b particolare della funzione di trasferimento realizzata di equazione (4.1) e quello ideale di equazione (2.2).	41
4.3	Modello equivalente dell'operazionale reale.	42
4.4	Particolare del circuito che comprende i componenti interessati dalla tensione di offset per la polarizzazione dell'operazionale.	43
4.5	Modello ai piccoli segnali dello stadio di uscita, comprende R_g , R_{sh} ed il MOS, per simulare la presenza dell'alimentazione flottante si è posto il generatore i_{RG}	46
4.6	Schema a blocchi di un circuito retroazionato.	46
4.7	Diagramma di Bode della funzione di trasferimento $W_{fl}(s, g_m)$ (4.20) con parametro g_m variabile.	48
4.8	Diagramma di Bode della funzione di trasferimento $W_{fl}(s, R_G)$ (4.20) con parametro R_G variabile.	48
4.9	Guadagno d'anello non compensato $T_{fl}(s) - \varphi_m = 31.4^\circ @ 3.2 \text{ MHz}$	49
4.10	Rete di compensazione studiata.	50
4.11	Schema a blocchi del circuito retroazionato compensato.	51
4.12	Diagramma di Bode del guadagno delle funzioni di trasferimento $W_s(s)$ e $W_g(s)$ introdotte con la compensazione.	52
4.13	Funzione di retroazione compensata $W_{flc}(s)$ e non compensata $W_{fl}(s)$	52
4.14	Guadagno d'anello compensato $T_{flc}(s) - \varphi_m = 54.4^\circ @ 5 \text{ MHz}$	54
4.15	Guadagno d'anello compensato $T'_{flc}(s) - \varphi_m = 69.3^\circ @ 7.0 \text{ MHz}$	54
4.16	Circuito realizzato per l'analisi SPICE.	55
4.17	In fig. 4.17a si possono confrontare la corrente uscente dal condensatore con quella entrante nell'operazionale; in fig. 4.17b sono tracciate le curve delle tensioni V_{sh} e V_+	57
4.18	In fig. 4.18b vi sono il guadagno d'anello di corrente, in blu, ed il guadagno d'anello di tensione, in verde. In fig. 4.18a il guadagno d'anello del circuito.	58

4.19	Modello ai piccoli segnali dello stadio di uscita nel caso di alimentazione non flottante comprende R_g, R_{sh} ed il MOS.	59
4.20	Diagramma di Bode di confronto fra W_{nfl} e W_{fl} per diversi valori di g_m , si nota che la differenza fra le due funzioni è dovuta al moto dello zero di W_{sl} sul luogo delle radici.	60
4.21	Guadagno d'anello compensato $T'_{nflc}(s) - \varphi_m = 69.1^\circ @ 7.0 \text{ MHz}$	61
4.22	Confronto dei guadagni introdotti tramite la compensazione e l'analisi fatta al paragrafo 4.7.1.	63
4.23	Reti ai piccoli segnali con l'aggiunta di Z_G	64
4.24	Diagramma di Bode della funzione di trasferimento con il condensatore di speed up, W_{nfl}^{sp} , e la medesima funzione di trasferimento con applicata la compensazione di tipo (4.28), W_{nflc}^{sp}	66
5.1	TL081: parametri caratteristici e diagramma di Bode del guadagno in catena aperta.	69
5.2	Collocazione dei componenti su millefori Eurocard $160 \times 100 \text{ mm}$, passo 2.5 mm	70
5.3	Circuito (5.3a) e funzione di trasferimento (5.3b) dello stadio di uscita . .	71
5.4	Oscillazione misurata al drain (canale rosso) del FET prima dell'inserimento di un condensatore di filtro fra i terminali di uscita del circuito. . .	72
5.5	Confronto delle funzioni di trasferimento ideale e misurata.	72
5.6	Comportamento ai grandi segnali dell'operazionale, V_{in} in giallo, V_{gate} in rosso e V_{sh} in verde.	74
5.7	Risposta delle tensioni di alimentazione: V_{in} in giallo, V_- in rosso e V_+ in verde.	75
5.8	Misure delle prestazioni dell'uscita: V_{in} in giallo, V_{gate} in rosso e V_{op} in verde prelevata all'uscita dell'operazionale.	76
5.9	Misure del comportamento in ingresso: V_{in} in giallo, V_{gate} in rosso e V_{sh} in verde prelevata sul terminale negativo dell'operazionale.	77
5.10	Misure al drain: V_{in} in giallo, V_{gate} in rosso e V_{drain} in verde.	78
5.11	Diagramma di Bode misurato per lo stadio di uscita della funzione di trasferimento V_{OP}/V_{sh} nel punto di lavoro $V_{DC} = 2 \text{ V}$	79
5.12	Circuito in anello aperto fra ingresso e uscita.	80
5.13	Le prestazioni del circuito con il <i>feedforward</i> di fig.5.12 sono evidentemente deteriorate, in giallo V_{in} , verde V_{sh} , rosso V_{op}	80
5.14	Compensazione noise-gain studiata.	81
5.15	Risposta al gradino del circuito con e senza compensazione, V_{in} in giallo, V_{gate} in rosso e V_{sh} in verde.	83
5.16	Oscillazione residua fra il riferimento dell'alimentazione e quello della sezione di potenza, traccia blu, in rosso l'oscillazione della tensione di drain.	84
5.17	Misura dello sfasamento fra tensione all'uscita dell'operazionale, traccia rossa, e morsetto invertente, traccia blu; la traccia gialla è V_{in}	85

5.18	OPA604: parametri caratteristici e diagramma di bode del guadagno in catena aperta. I parametri in tabella sono riferiti a particolari condizioni di carico, alimentazione e topologiche fare riferimento al datasheet . . .	86
5.19	LM318: parametri caratteristici e diagramma di bode del guadagno in catena aperta. I parametri in tabella sono riferiti a particolari condizioni di carico, alimentazione e topologiche fare riferimento al datasheet . . .	87
5.20	Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_{in}$ per l'operazionale LM318.	88
5.21	Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_{in}$ per l'operazionale OPA604.	89
5.22	Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_g$ per l'operazionale LM318.	90
5.23	Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_g$ per l'operazionale OPA604.	91
5.24	Diagramma di Bode misurato della funzione di trasferimento $v_g(s)/v_{op}(s)$ per l'operazionale LM318.	92
5.25	Diagramma di Bode misurato della funzione di trasferimento $v_g(s)/v_{op}(s)$ per l'operazionale OPA604.	93
5.26	Risposta al trapezio con condensatore di speedup $C_{sp} = 1.5 \text{ nF}$ e OPA604.	94
5.27	Risposte al gradino per i due operazionali con diversi condensatori di compensazione. Giallo V_{in} , verde V_{sh} , rosso V_{op} e blu V_{gate}	95
5.28	Risposte alle rampe con tempo di salita e discesa di $1 \mu\text{s}$. Giallo V_{in} , verde V_{sh}	96
5.29	Risposta all'onda trapezoidale del circuito con i condensatori flottanti collegati, invece che al potenziale V_{sh} , a massa. La risposta è identica anche durante il tempo di carica di C_{gs} ,	97
5.30	Circuito per la compensazione dell'offset, V_{i+} e V_{i-} sono i morsetti di ingresso dell'operazionale collegato al gate dell'operazionale.	98
5.31	Comportamento del circuito senza compensazione di V_{OS} : in prossimità dello zero in ingresso, traccia gialla, la tensione V_{sh} , traccia verde, che è traslata di una quantità pari all'offset, si azzerà perché non è possibile che il FET conduca una corrente negativa. Durante questo tempo la tensione V_{gate} satura al valore negativo nel tentativo di modulare una corrente minore di zero.	99
5.32	Circuito del regolatore TLE4274 testato col carico attivo.	100
5.33	Risposta del regolatore TLE4274 a un'onda trapezoidale [70 mV, 5 V] della durata di $10 \mu\text{s}$ e tempo di salita e discesa di $1 \mu\text{s}$, in giallo l'impulso di ingresso, in verde la tensione di su R_{sh} e in rosso la tensione di uscita del regolatore.	101
5.34	Funzione arbitraria da generarsi in uscita con opportuni valori di tensione di ingresso.	101
5.35	In fig. 5.35a: risposta del circuito a un profilo di tensione arbitrario modulato per ottenere le correnti di fig.5.34, in blu la tensione V_{sh} , rosso V_Q . In fig. 5.35b: particolare della rampa di discesa di 265 mA.	102

- 6.1 Risposta alla rampa $[0;5]V$: V_{op} traccia rossa, V_{in} gialla, V_g blu, V_{sh} verde.
La traccia F1 è della funzione $V_g - V_{op}$ per valutare la corrente I_g 104
- 6.2 $R_{sh} = 0.2\Omega$, traccia verde V_{op} , traccia rossa V_{gate} , traccia blu I_{drain} 105
- 6.3 $R_{sh} = 0.2\Omega$, traccia verde V_g , traccia rossa V_{gate} , gialla V_{in} ; risposta al gradino: si nota un aumento di banda e di margine di fase, cfr. fig. 5.27d. 105

Capitolo 1

Introduzione

Questo progetto è partito dall'esigenza dei laboratori della divisione italiana di Infineon Technologies di ammodernare le tecniche di test ai transistori di carico su regolatori lineari di tensione, *LDO - Low dropout regulator*, e convertitori DC-DC di bassa potenza. Esso nasce dalla necessità di creare un carico attivo in grado di simulare stress di corrente che seguano forme d'onda arbitrarie. Non essendovi la disponibilità sul mercato di un dispositivo che coniughi efficacemente alte prestazioni, prezzo contenuto e semplicità d'uso, si è ritenuto che la progettazione *ad hoc* permettesse di ottenere il sistema voluto con la possibilità di adeguarlo alle specifiche esigenze degli operatori che effettueranno i test e alla strumentazione presente in laboratorio.

1.1 Convertitori di tensione

Occupandosi di test su convertitori di tensione, si dà una breve panoramica della modellizzazione di tali sistemi, per i quali si può vedere un diagramma di principio in fig. 1.1: a lato ingresso un generatore di tensione costante U_i è collegato al convertitore, e.g. la batteria di un'automobile, ed in parallelo a questi si trova il condensatore di filtro di ingresso C_i , il convertitore impone una tensione U_o all'uscita e per migliorarne la risposta è posto un condensatore di filtro C_o ; collegato ai morsetti di uscita si trova il carico qui schematizzato da un generatore ideale di corrente.

Possiamo scrivere le seguenti equazioni sulle potenze:

$$\begin{aligned}P_i &= U_i I_i \\P_o &= U_o I_o \\P_i &= P_o + P_d\end{aligned}\tag{1.1}$$

la potenza in ingresso P_i è data dalla somma della potenza richiesta dal carico P_o e quella dissipata dal dispositivo per funzionare, P_d .

Sia gli LDO che i DC-DC necessitano di un apparato che regoli la tensione di uscita indipendentemente da variazioni della tensione di ingresso o la corrente di uscita: ciò viene realizzato tramite un controllo in retroazione. È necessario introdurre un modello

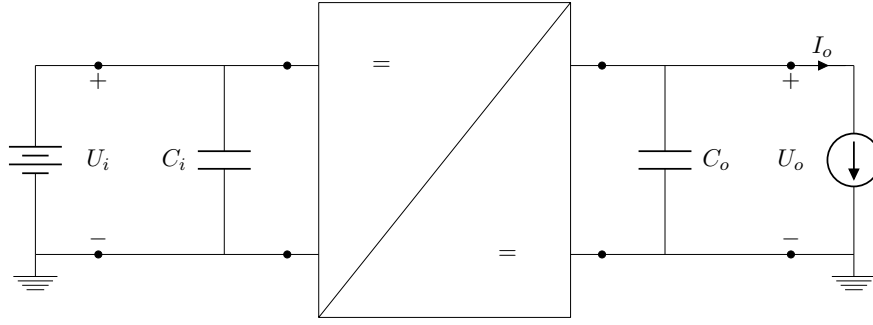


Figura 1.1: Schema di principio di un convertitore continua-continua.

– ancorché semplificato ma sufficiente per il nostro scopo – di tali convertitori per porre in evidenza gli obiettivi del progetto; per fissare le idee è però utile vedere più in dettaglio la struttura di uno dei due tipi di convertitori, per esempio i regolatori lineari.

Nello schema di fig. 1.2 si scende più in dettaglio e si può distinguere le parti che concorrono alla formazione del lineare, controllo compreso: un blocco circuitale realizza la tensione di riferimento U_{ref} a partire dalla tensione di ingresso, deve esserne quanto più possibile indipendente, la passa poi all'amplificatore d'errore, che a questa sottrae la tensione di retroazione U_f (ottenuta per esempio da un partitore resistivo opportuno); l'uscita dell'amplificatore è collegata a un dispositivo attivo che modula la corrente in modo tale che $I_i = I_o$. Per inciso, trascurando la potenza utilizzata per alimentare il controllo, la potenza dissipata da un regolatore lineare vale:

$$P_d = (U_i - U_o)I_o \quad (1.2)$$

$$\eta = \frac{U_o I_o}{U_i I_o} = \frac{U_o}{U_i} \quad (1.3)$$

risultando in un'efficienza η piuttosto bassa per differenze di potenziale $\Delta U = U_i - U_o$ grandi, sono perciò impiegati solo per potenze basse e correnti inferiori all'ampere.

È ora possibile costruire uno schema a blocchi di massima valido ai piccoli segnali, vedi fig. 1.3, nel quale vi sono le funzioni di trasferimento che rendono conto degli effetti sulla tensione di uscita delle perturbazioni applicate agli ingressi del sistema, corrente di uscita e tensione di ingresso:

$$G_{in} = \frac{u_o(s)}{u_i(s)} \quad (1.4)$$

$$Z_{dut} = \frac{u_o(s)}{i_o(s)} \quad (1.5)$$

oltre a queste funzioni in catena aperta è presente l'anello di controllo – formato dal blocco di retroazione $H(s)$ e il guadagno del controllore $G_c(s)$ – la cui mansione è sopprimere gli effetti delle perturbazioni della tensione di ingresso e alla corrente di carico.

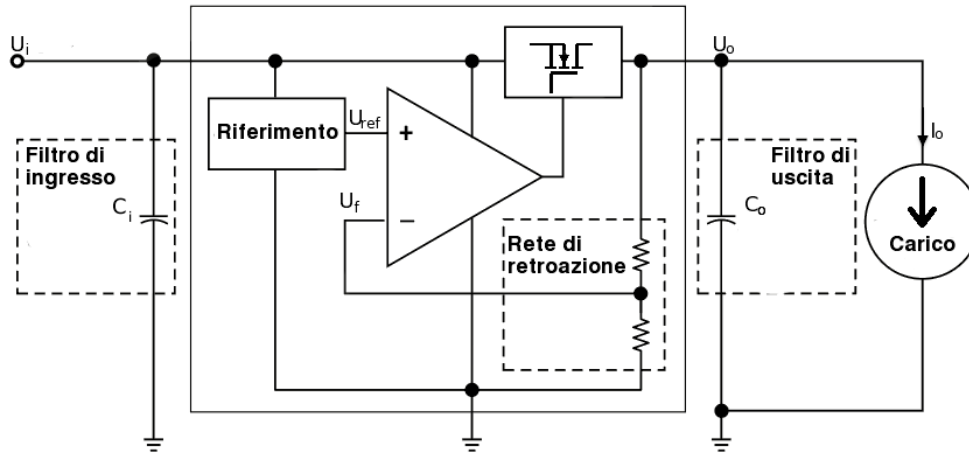


Figura 1.2: Schema di principio di un regolatore lineare, con evidenziate le parti che concorrono al controllo del resistore variabile.

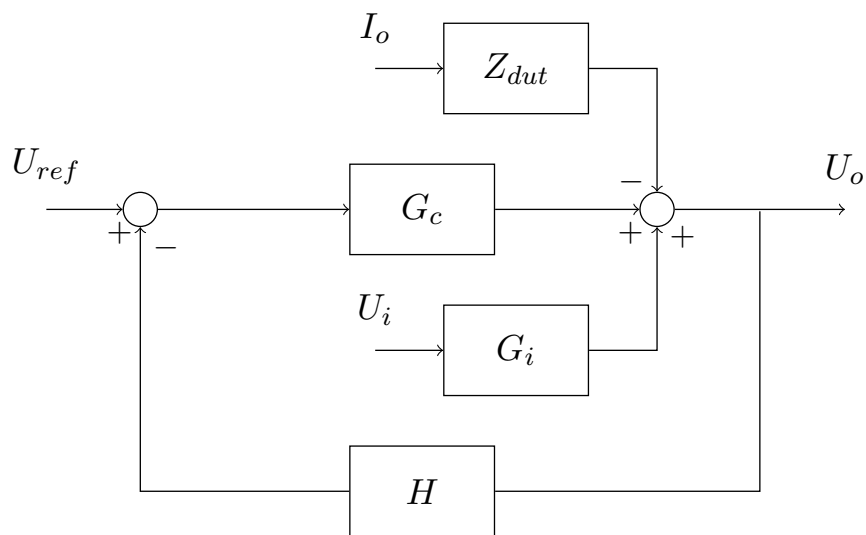


Figura 1.3: Diagramma a blocchi valido ai piccoli segnali per un regolatore lineare.

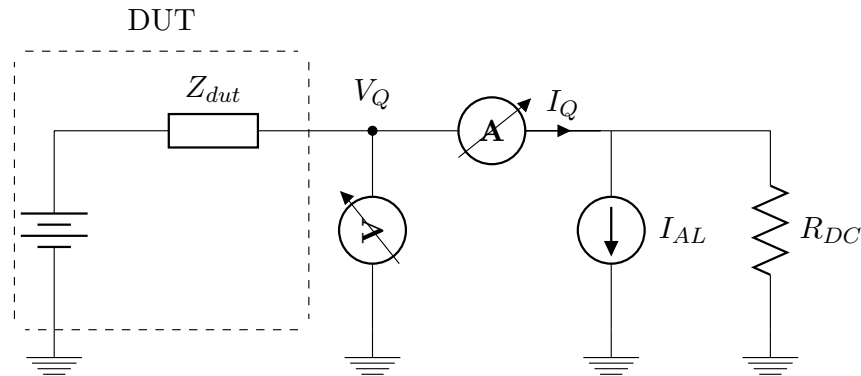


Figura 1.4: Predisposizione del banco di prova per effettuare misure di transitorio di carico; si è anche posta in evidenza l'impedenza di uscita Z_{dut} , poiché da essa dipendono la maggior parte delle caratteristiche che verranno misurate.

1.2 Test ai transitori di carico

Il dispositivo oggetto di questa tesi ha come obiettivo la generazione degli stimoli per effettuare i test ai transitori di carico, che permettono di studiare la funzione di trasferimento $Z_{dut}(s)$, e verificare che le prestazioni del circuito siano da un lato entro le specifiche di progetto e dall'altro che rispettino gli standard industriali di riferimento.

In fig. 1.4 è posto il diagramma di un allestimento del banco di prova per test ai transitori di carico: si è variata la notazione rispetto ai diagrammi precedenti per preservare le consuetudini di laboratorio. In tale diagramma si può vedere il regolatore (DUT *device under test*), nel blocco si è voluto evidenziare la presenza dell'impedenza di uscita Z_{dut} , un amperometro che misura la corrente da esso prelevata, il generatore di corrente pilotato che riproduce lo stress di corrente, il carico attivo che andremo a progettare con in parallelo una eventuale resistenza R_{DC} per assorbire una quantità continua di corrente, ed, infine, un voltmetro che misuri l'andamento della tensione di uscita in seguito alla variazione di carico.

Apprestato in tal modo il banco, è possibile eseguire la verifica delle prestazioni enunciate; per chiarezza si ripropongono i diagrammi delle forme d'onda coinvolte in un test di transitorio. Una variazione a gradino della corrente del tipo ritratto in fig. 1.5, cioè a due livelli $[I_1, I_2]$, perturba l'uscita in un andamento tipico che può essere scisso in vari intervalli che caratterizzano la risposta: un tempo morto, *dead time*, in cui vi è la scarica del condensatore in attesa che l'anello di controllo regoli la corrente a seguito della variazione, un tempo di recupero, *recovery-time*, in cui il regolatore si porta in limitazione di corrente per riportare la tensione di uscita al valore nominale, un tempo di spegnimento, *off-time*, in cui il regolatore deve diminuire la corrente prelevata all'ingresso per riportare quella di uscita al livello I_1 .

Si possono anche riconoscere due ulteriori caratteristiche sull'asse verticale: il gradino dovuto alla resistenza equivalente serie, *equivalent series resistance* ESR, del condensatore e la regolazione di carico, *load-regulation*, caratteristica che determina la precisione

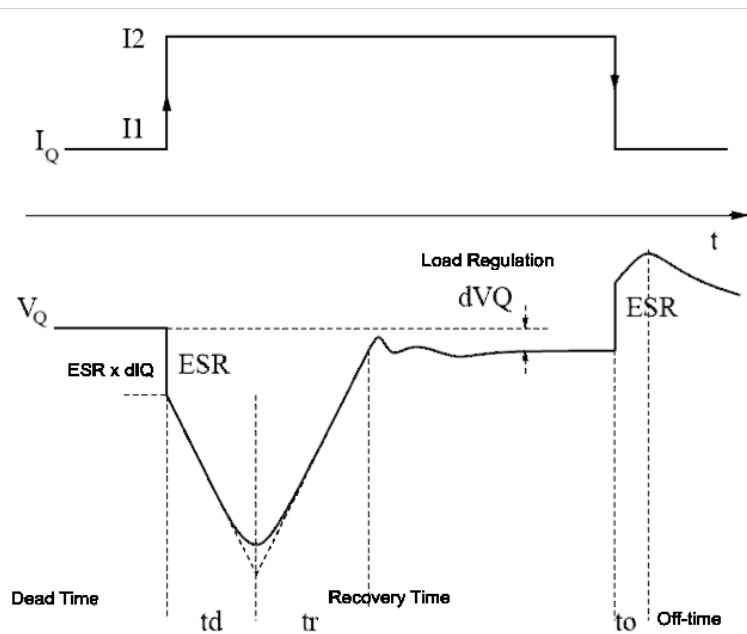


Figura 1.5: Diagramma qualitativo degli effetti di una variazione della corrente di carico sulla tensione di uscita, con indicati i nomi dei parametri caratteristici di tale risposta.

di regolazione dell'uscita rispetto al valore nominale in funzione della corrente di carico. Per quest'ultima presentiamo il grafico, in fig. 1.6, che si può trovare nella scheda delle caratteristiche tipiche di un prodotto.

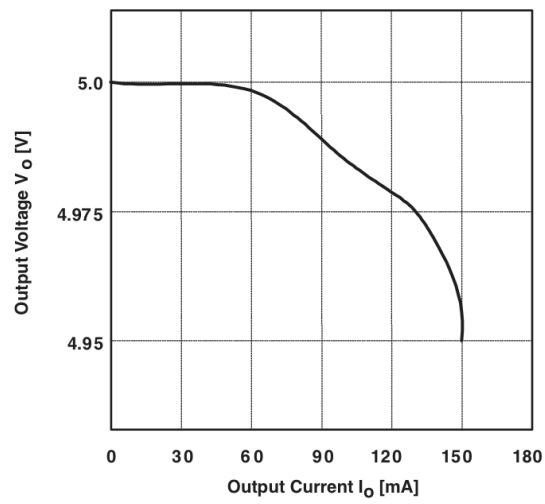


Figura 1.6: Grafico della valore della tensione di uscita di un regolatore lineare, in funzione della corrente di carico e misurata in condizioni statiche.

Capitolo 2

Carico attivo

2.1 Specifiche

Caratteristiche dispositivo:

- (a) $V_{in} = 5 \text{ V} @ 50 \Omega$
- (b) $\hat{I}_Q = 2 \text{ A}$
- (c) capacità di compiere variazioni partendo da 0 A
- (d) Transconduttanza: $g_m = \frac{\Delta I_Q}{\Delta V_{in}} = \frac{2 \text{ A}}{5 \text{ V}} = 0.4 \text{ S}$
- (e) Velocità di risposta (*slew rate*):
$$\text{SR} = \max \left(\left| \frac{dv_Q(t)}{dt} \right| \right) = 2 \frac{\text{A}}{\mu\text{s}}$$
- (f) $\hat{V}_Q = 25 \text{ V}$
- (g) $\check{V}_Q = 1.5 \text{ V}$
- (h) $\Delta I_{\varepsilon spec} = 0.1 \frac{\hat{V}_{in}}{R_{sh}}$

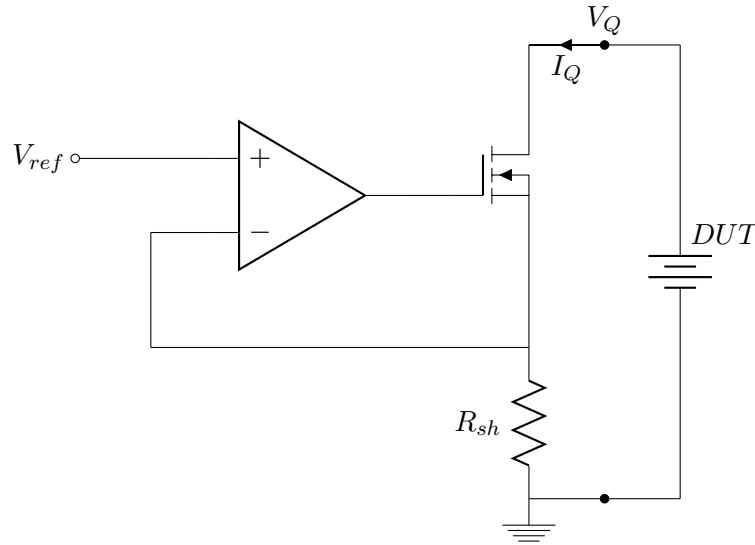


Figura 2.1: Schema di principio della struttura del carico attivo.

2.2 Progettazione

Il carico attivo realizzato è un dispositivo che è descritto da una funzione di trasferimento a transconduttanza, a una data tensione di ingresso corrisponderà una corrente in uscita; ai morsetti di uscita il suo comportamento è quello di un generatore di corrente che conduce profili arbitrari. Lo scopo di questo dispositivo è il test di transistori di carico di regolatori lineari di tensione e di convertitori DC/DC a bassa corrente, da 0 a 2 A, in una configurazione che può essere schematizzata dal diagramma in fig. 2.1: V_Q è la tensione del dispositivo da collaudare, modellato qui come una sorgente di tensione costante, I_Q è la corrente da questo prelevata che è misurata dalla resistenza R_{sh} e comparata col segnale di riferimento V_{ref} . Questa topologia è idonea a simulare carichi puramente resistivi e correnti positive, limitazioni che rientrano nelle specifiche del progetto ed in figura 2.2 è identificata la zona di lavoro del carico attivo all'uscita: l'area del rettangolo delimita il funzionamento previsto dalla specifica, al disotto della linea tratteggiata di pendenza R_{eq}^{-1} vi è l'area complessiva imposta dai limiti fisici dovuti alla topologia e i componenti scelti; manca il limite superiore imposto dai valori massimi di potenza dissipabile dal FET, dei quali si discuterà in seguito.

La parte che modula la corrente prelevata ai morsetti di uscita è un componente attivo, tipicamente un mosfet o un transistoro bipolare: successivamente si farà riferimento al solo componente ad effetto di campo perché questo è l'elemento scelto per il progetto, pilotato al terminale di gate in modo da regolare la corrente da esso prelevata al DUT.

Riferendoci al circuito in figura 2.1 possiamo quindi ricavare una prima espressione che leghi le grandezze di ingresso ed uscita:

$$I_Q = \frac{V_{ref}}{R_{sh}} \quad (2.1)$$

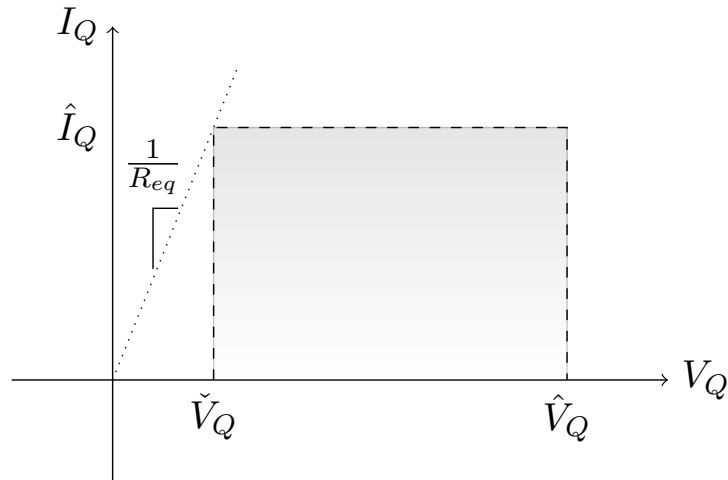


Figura 2.2: Caratteristica tensione-corrente alla quale lavorerà il FET, l'area delimitata dalla linea tratteggiata è la zona di funzionamento da specifica, la linea a puntini delimita il confine dovuto alla scelta dei componenti.

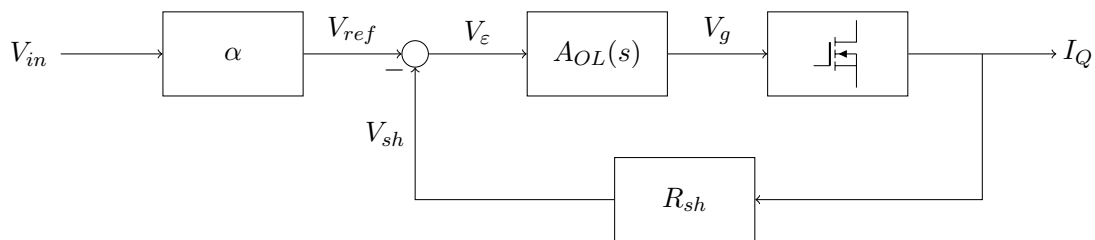


Figura 2.3: Schema a blocchi del circuito che verrà realizzato.

La tensione di riferimento sarà ottenuta tramite un condizionamento in ingresso, realizzato da un partitore resistivo di rapporto α , in modo da ottenere il massimo valore di corrente in corrispondenza della massima tensione di ingresso V_{in} , da specifica $\hat{V}_{in} = 5\text{ V}$, ne segue la caratteristica ingresso-uscita:

$$I_Q = \frac{V_{ref}}{R_{sh}} = \alpha \frac{V_{in}}{R_{sh}} \quad (2.2)$$

in figura 2.3 vi è lo schema a blocchi che realizza il circuito.

Ritorniamo quindi alla descrizione del circuito di base di fig. 2.1: l'uscita del amplificatore modulerà la tensione al gate affinché la tensione ai morsetti di ingresso sia la stessa, eguaglierà quindi la tensione di riferimento V_{ref} con la tensione sulla resistenza di misura R_{sh} . Questa struttura pone dei limiti alla minima resistenza simulabile, che si può approssimare con $\check{R}_{eq} = R_{sh} + R_{DSon}$ dove R_{eq} è la resistenza equivalente vista dal DUT ed R_{DSon} è la resistenza di conduzione del MOSFET. Il valore della resistenza di misura è determinato dalle specifiche di progetto, cioè dalla minima tensione del DUT e dalla massima corrente che può essere richiesta dall'ingresso:

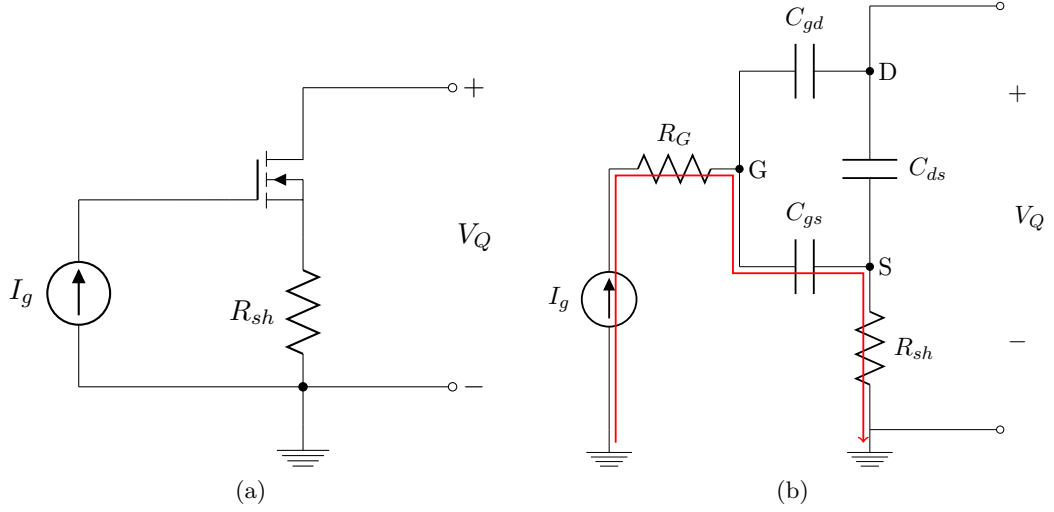


Figura 2.4: Schema della carica di gate: la corrente I_g in questa topologia passa per la resistenza di misura.

$$\hat{R}_{sh} = \frac{\check{V}_Q}{\hat{I}_{Qmax}} - R_{DSon} = 0.75 \Omega - R_{DSon} \quad (2.3)$$

2.3 Carica di C_{gs}

Un problema sorto una volta stabilita la struttura di base è quello della carica della capacità di gate. Facendo riferimento allo schema figura 2.1 si può studiare lo stadio finale nella fase di carica con lo schema in figura 2.4a: la porzione di corrente erogata dal generatore I_g che passa per la C_{gs} si richiude a massa attraverso la resistenza di misura. Perciò la corrente misurata sulla resistenza R_{sh} nella fase di accensione del MOS non sarebbe la corrente assorbita dal DUT (che è nulla in questo intervallo) ma quella erogata dall'operazionale per portare la tensione gate-source uguale alla soglia V_{th} , condizione necessaria a portare il FET in conduzione. Con una topologia di questo tipo possiamo quindi scrivere la seguente equazione:

$$I_{Rsh} = I_Q + I_g = \frac{V_{ref}}{R_{sh}} \quad (2.4)$$

in fig. 2.5 è presentato il grafico delle correnti nella fase di carica e di entrata in conduzione del MOS: è una descrizione qualitativa per esacerbare il fenomeno. Sempre facendo riferimento al circuito base in figura 2.1 per $V_{ref} = 0$ il FET è spento ed il circuito si trova a riposo: non appena comincia la rampa di ingresso l'operazionale è l'unico componente che può erogare corrente sulla resistenza R_{sh} e quindi l'amplificatore caricherà il gate con la corrente richiesta per mantenere la tensione uguale ai terminali di ingresso; una volta

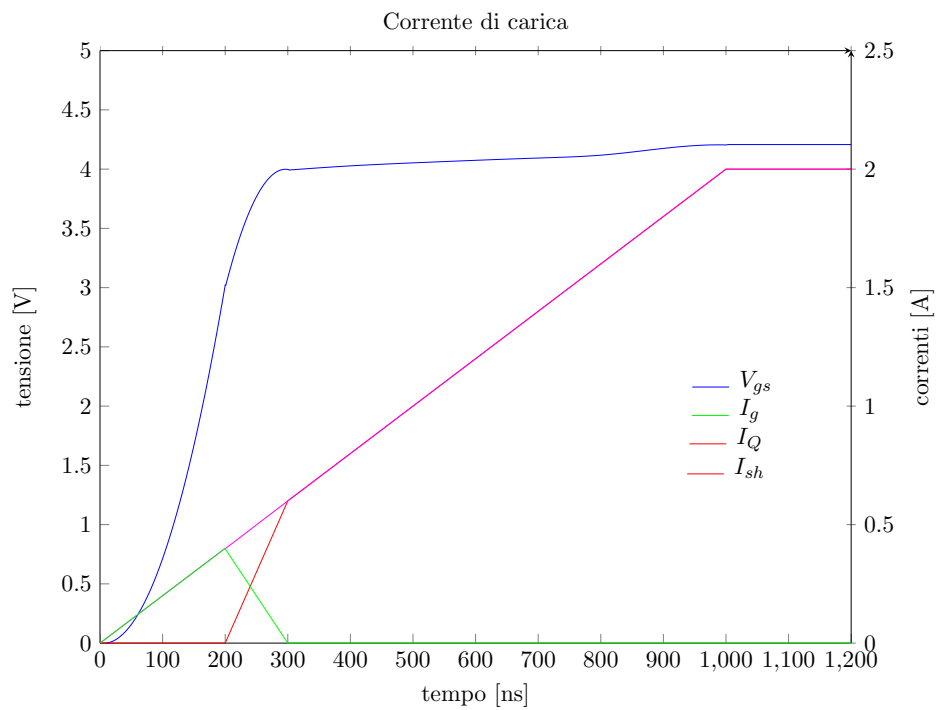


Figura 2.5: Andamento delle correnti per il circuito in figura 2.4a, a 200 ns si raggiunge la V_{th} e il FET comincia a condurre.

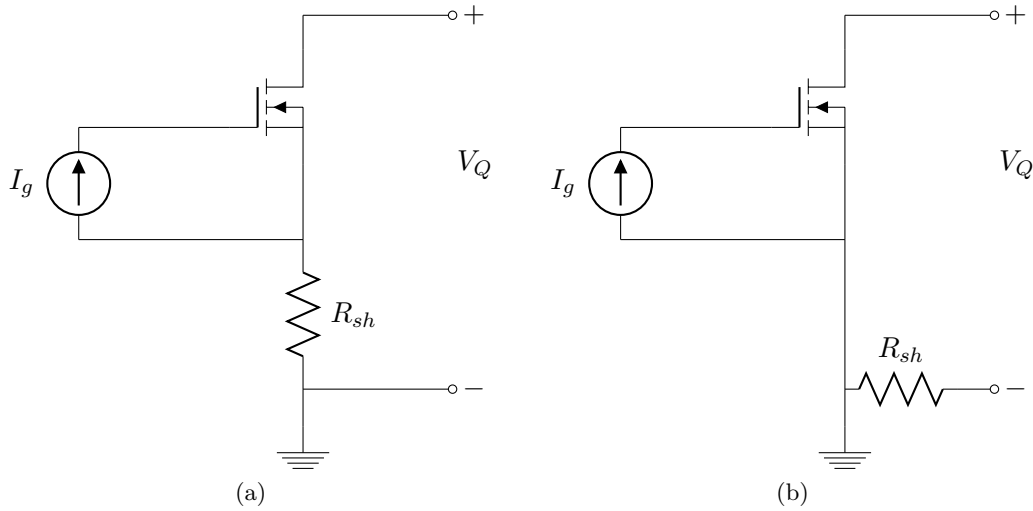


Figura 2.6: Altre due topologie valutate per la realizzazione del circuito, quella in figura 2.6a è risultata la migliore.

raggiunta la tensione di soglia la corrente verrà prelevata dal DUT sempre seguendo il principio di Kirchoff di (2.4).

Avendo questo progetto l'obiettivo di fare test sul carico è necessario avere un punto per misurare con precisione la corrente prelevata al DUT, costringendo allo studio di forme diverse di carica.

Si sono confrontate altre due topologie per evitare la chiusura della corrente di carica su R_{sh} , presentate nelle figure 2.6a e 2.6b, optando per la prima, con la connessione a massa posta fra R_{sh} e il terminale negativo del DUT, secondo i seguenti criteri:

- ottimizzazione delle risorse in sede di test, poiché in 2.6b è necessaria una sonda differenziale per la misura della tensione V_Q
- numero di componenti, perché la tensione su R_{sh} in 2.6a è riportata al comparatore direttamente, nell'altro caso come minimo bisogna predisporre una rete di somma
- il DUT e il circuito mantengono la stessa massa

Riportandoci nuovamente alla figura 2.5, tenendo presente che con tali variazioni topologiche la formula della corrente di misura (2.4) non è più valida, al contrario le corrisponde la formula $I_{R_{sh}} = I_Q$, possiamo descrivere il comportamento finale del dispositivo: esso avrà un ritardo all'accensione dovuto al tempo necessario per caricare la capacità di gate alla tensione V_{th} (la traccia verde è ancora a zero), un intervallo di tempo dove la corrente crescerà più rapidamente del riferimento per raggiungerlo ed infine l'andamento voluto con la corrente che segue la forma d'onda d'ingresso ($V_{ref} = R_{sh}I_Q$).

L'andamento appena descritto presenta quindi due vizi rispetto alla rampa di ingresso: un ritardo all'accensione dovuto alla carica di C_{gs} e il tratto a derivata maggio-

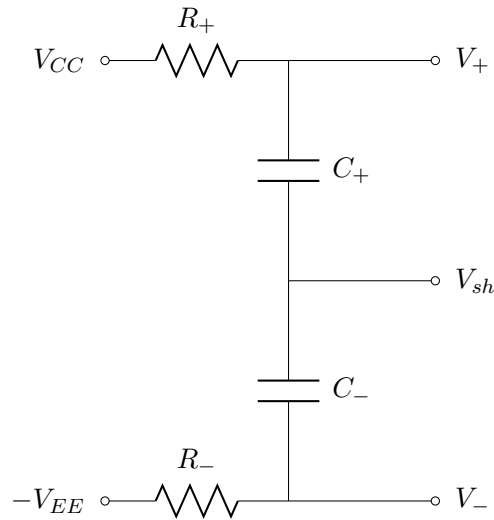


Figura 2.7: Alimentazione flottante dell'operazionale rispetto alla tensione V_{sh} .

re per raggiungere il riferimento. Queste imperfezioni sono state giudicate accettabili in sede di progetto, ciò perché è possibile mitigarle con una polarizzazione dell'uscita dell'operazionale a riposo

Per realizzare questo tipo di carica si è dovuto dotare di un'alimentazione opportuna l'operazionale, visibile in figura 2.7, la quale deve fornire la corrente impulsiva necessaria a portare la tensione gate-source al valore V_{th} senza che tale corrente passi per la resistenza R_{sh} . La chiusura deve necessariamente avvenire al source: la soluzione adottata consta di due condensatori C_+ e C_- collegati in serie fra i terminali di alimentazione dell'operazionale (V_+ e V_-) e col capo in comune al source; questa è un'alimentazione flottante e, trascurando la variazione di tensione dovuta alla carica del gate, si muove mantenendo le tensioni di alimentazione V_{CC} positiva e $-V_{EE}$ negativa attorno alla tensione V_{sh} . Questo accorgimento è necessario durante i transitori, perciò fra V_{CC} e $-V_{EE}$ sono posti due resistori, R_+ ed R_- , in modo da porre un filtro passa basso all'alimentazione e creare così la via preferenziale per la componente alternata.

2.4 Nucleo centrale

In questo paragrafo presentiamo il circuito studiato e realizzato nella prima versione del prototipo, visibile in figura 2.8: l'ultimo accorgimento allestito per migliorarne le prestazioni è una rete di polarizzazione all'uscita dell'operazionale per avere a riposo una tensione maggiore di zero in modo tale da mantenere precaricata la capacità C_{gs} . Essa è formata da due resistori, vedi figura 2.8, R_1 posto fra l'uscita dell'operazionale e il nodo V_{sh} ed R_2 fra V_{sh} e l'alimentazione negativa $-V_{EE}$. La tensione a riposo V_{OPbias} è

determinata dalle seguenti equazioni:

$$I_{R_1} = I_{R_2} = \frac{V_{EE}}{R_2} \quad (2.5)$$

$$V_{OPbias} = R_1 I_{R_1} = V_{EE} \frac{R_1}{R_2} \quad (2.6)$$

a riposo la tensione di riferimento è zero e tale sarà anche al morsetto negativo, perciò la resistenza R_{sh} è cortocircuitata e per le due resistenze passerà la corrente definita da (2.5) forzando la tensione a riposo (2.6).

Questo tipo di polarizzazione è estremamente dipendente dalla tensione di offset dell'operazionale, nella misura in cui si scelga una corrente di polarizzazione bassa e, essendo la resistenza R_{sh} molto piccola, è possibile che la corrente che passa per R_2 provenga dalla resistenza di misura rendendo così vano tale tentativo.

Il condizionamento in ingresso è ottenuto dal partitore formato dalle resistenze R_a ed R_b , tale per cui:

$$\alpha = \frac{R_b}{R_a + R_b}$$

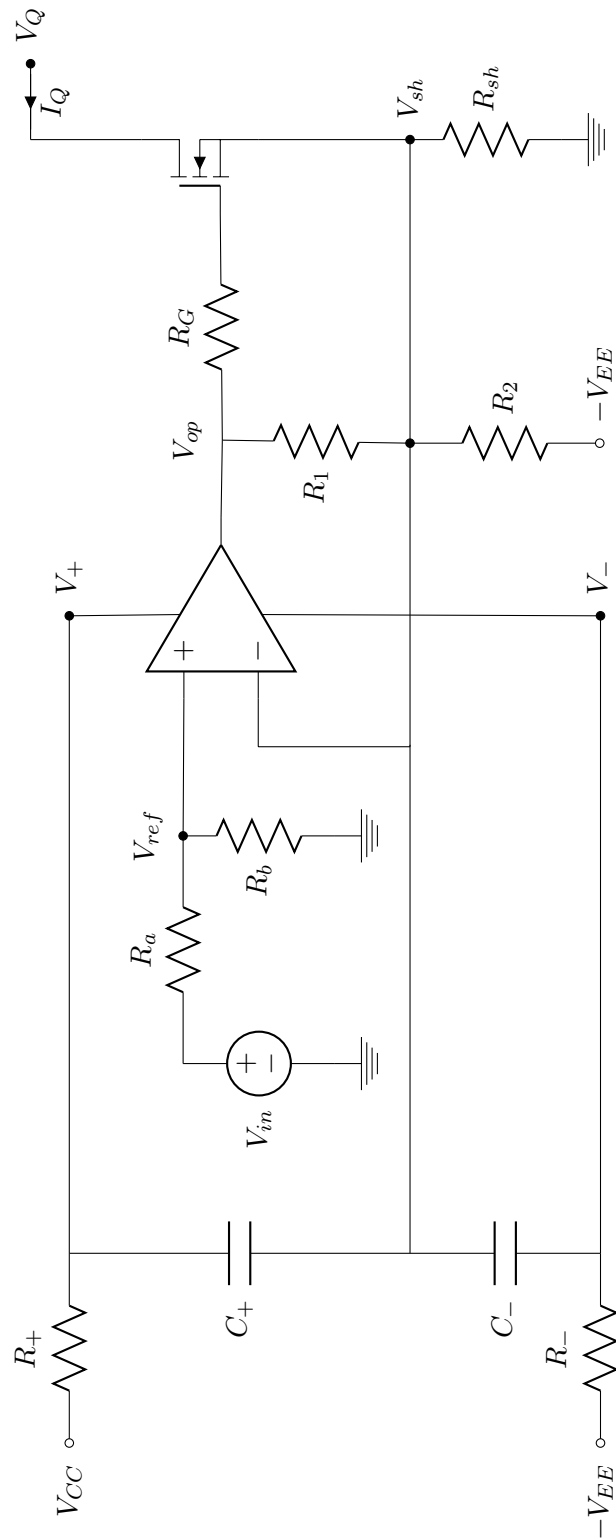


Figura 2.8: Nucleo del circuito effettivamente realizzato.

Capitolo 3

Mosfet

3.1 Scelta componente

Il transistor MOSFET è un componente di importanza cruciale per la realizzazione del dispositivo e la sua scelta pone numerosi compromessi fra robustezza e velocità. Inoltre da esso dipende il dimensionamento del resto del circuito, quantità di corrente erogabile dal circuito di pilotaggio, limiti di banda passante e altre specifiche.

La ricerca si è concentrata sui dispositivi prodotti da *Infineon*, con particolare interesse rispetto alla famiglia OptiMOS3 la quale possiede MOSFET dalle caratteristiche adeguate al progetto: bassa resistenza di conduzione $R_{DS\ on}$, un'estesa area di operazione sicura fino ai 50 W in continua, capacità parassite basse e conseguentemente una esigua quantità di carica necessaria a portarlo in conduzione.

Inizialmente si pose il problema se realizzare lo stadio di uscita formato dal power MOS e dalla resistenza R_{sh} in un solo blocco o se parallelizzare la struttura; il confronto portò alla valutazione di un fenomeno peculiare che si sviluppa in zona lineare: a basse I_D i MOSFET presentano una caratteristica $I_D(V_{gs}, T_j[^\circ\text{C}])$ con una dipendenza $\partial I_D / \partial T_j > 0$ vedi figura 3.2a, per i valori di corrente a cui è imposto di operare nel circuito.

Ciò comporta che uno sbilanciamento della tensione V_{th} instauri un effetto degenerativo: il MOSFET con tensione di soglia minore porterà più corrente, dissiperà quindi più potenza e scaldandosi ulteriormente diminuirà la resistenza di canale aumentando ancora la sua corrente a scapito di quella nell'altro componente; tutto ciò vale a meno che non si comandi ogni gate separatamente.

Una seconda possibilità è parallelizzare la struttura in più blocchi mantenendo la medesima tensione di comando, ponendo quindi resistenze di shunt di valore maggiore che compensino la differenza di corrente portata da ogni transistor diminuendo la tensione V_{gs} .

Per questo progetto è stato scelto un MOSFET tale che possa sostenere l'intera potenza richiesta nel caso peggiore, 50 W a una tensione di 25 V e corrente di 2 A, in realtà la potenza dissipata è un poco minore poiché una porzione di essa viene dissipata dalla resistenza di misura, vale:

$$P_{mos} = \hat{P}_{tot} - R_{sh} \hat{I}_Q^2 = 50 - R_{sh} * 2^2 \approx 48 \text{ W} \leftrightarrow R_{sh} \approx 0.5 \Omega \quad (3.1)$$

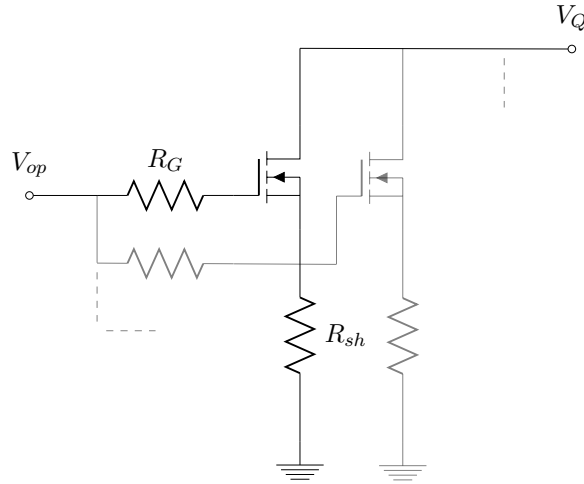


Figura 3.1: Topologia dello stadio di uscita: a fine progetto si è optato per la struttura con un unico MOSFET, in trasparenza vi è una possibile struttura parallela del finale di potenza.

In (3.1) si trova la formula per ottenere la potenza dissipata dal MOSFET e un esempio per $R_{sh} = 0.5 \Omega$ che è il valore attorno al quale girerà il dimensionamento finale.

La potenza da dissipare è da intendersi in funzionamento continuo, non impulsivo. Dal confronto dell'area di operazione sicura e la riduzione della potenza dissipabile in funzione della temperatura di giunzione l'IPP200N15N3 ha dimostrato di avere le caratteristiche richieste con una bassa resistenza di conduzione, $R_{DSon} = 20 \text{ m}\Omega$ e basse capacità parassite, necessarie ad avere una banda passante sufficientemente ampia nel finale per raggiungere le velocità desiderate nella risposta al gradino, nonché la disponibilità in package TO220 che rendono test e montaggio più semplici.

In figura 3.2b è presentata l'area di operazione sicura del componente, con evidenziato il punto di lavoro di massima dissipazione. In tabella 3.1 sono riassunti i valori delle caratteristiche del dispositivo che sono di interesse per questo progetto. Questi saranno anche i valori utilizzati nello studio dinamico del circuito e i diagrammi di Bode utilizzati al fine di determinare la stabilità e la compensazione.

3.2 Dimensionamento termico

Una volta scelto il MOSFET ed essersi assicurati l'idoneità dal punto di vista dissipativo è necessario dimensionare il sistema di smaltimento di calore. Vista la potenza che questi deve dissipare è necessario agganciarlo ad un dissipatore, la cui dimensione e forma è determinata dalle temperatura che si vuole mantenere alla giunzione del MOS di potenza.

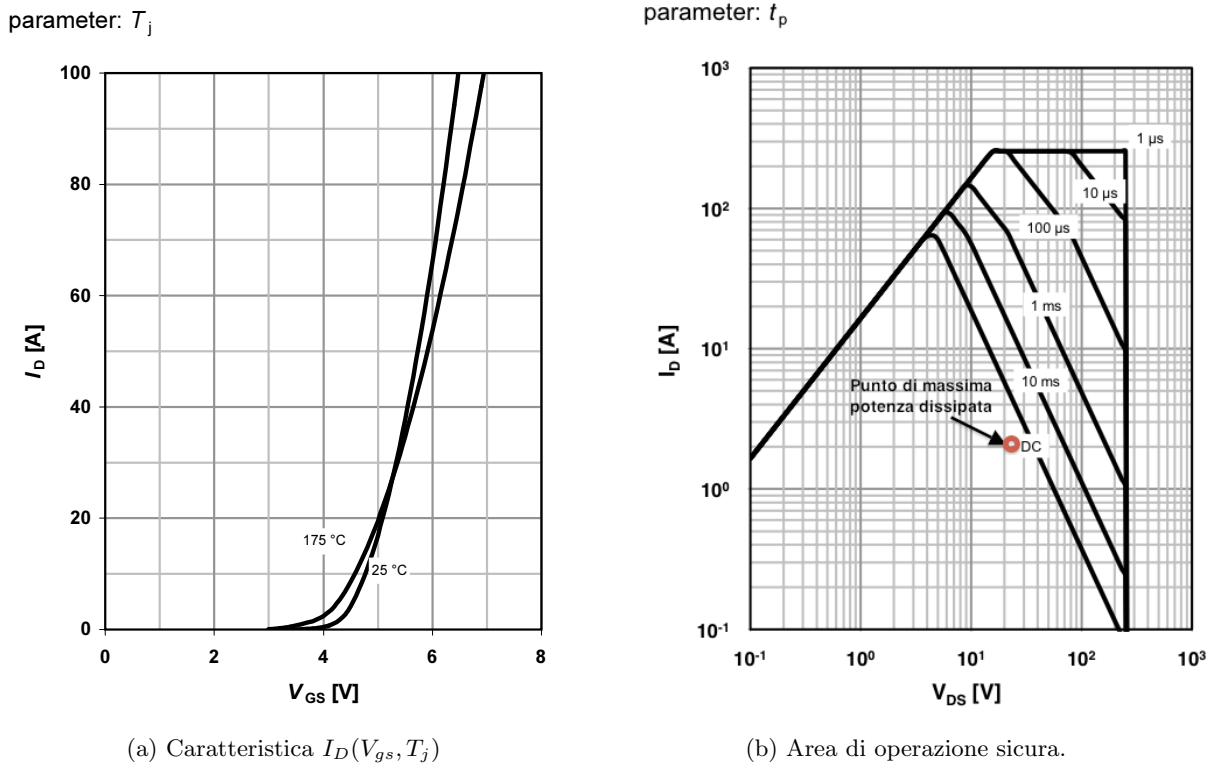


Figura 3.2: In 3.2a è presentata la caratteristica tipica fra corrente di drain e tensione gate-source al variare della temperatura, a causa di questa caratteristica è possibile che il MOSFET origini una fuga termica. In fig. 3.2b è raffigurata la *safe operating area* del dispositivo con evidenziato il punto di massima potenza.

Nello schema in figura 3.3 vi è il circuito equivalente termico del circuito: il generatore di corrente P_d rappresenta la potenza che deve dissipare il componente di potenza, $R_{thjc}, R_{thch}, R_{thha}$ sono le resistenze termiche $^{\circ}\text{C}/\text{W}$ *giunzione-case*, *case-dissipatore* e *dissipatore-ambiente* rispettivamente: la resistenza termica definisce la differenza di temperatura che si trova fra due punti dello schema equivalente termico dovuta a una certa potenza da dissipare; infine il generatore $T_{amb} = 25^{\circ}\text{C}$ rappresenta la temperatura ambiente. Il circuito così come progettato prevede un unico componente di potenza, non è quindi necessario porre un isolante fra il MOSFET ed il dissipatore, il primo verrà quindi avvitato direttamente al secondo su uno strato di pasta conduttiva. I dati in nostro possesso sono: $P_d = 50\text{ W}$ e $R_{thjc} = 1^{\circ}\text{C}/\text{W}$, poniamo che si possa assumere come stima prudente per il montaggio di un TO220 con pasta al silicone $R_{thch} = 1^{\circ}\text{C}/\text{W}$, bisogna decidere una temperatura alla giunzione e da tale valore ricaveremo la resistenza termica del dissipatore necessario a mantenerla. Imponendo $T_j = 175^{\circ}\text{C}$, massimo

\hat{V}_{DS}	150 V	C_{iss}	1.82 nF
\hat{I}_D	50 A	C_{oss}	214 pF
V_{th}	3 V	C_{rss}	5 pF
R_{thJC}	1 K/W	Q_{gs}	10 nC
R_G	2.4 Ω	$t_{d(ON)}$	14 ns

Tabella 3.1: Alcune caratteristiche del IPP200N15N3

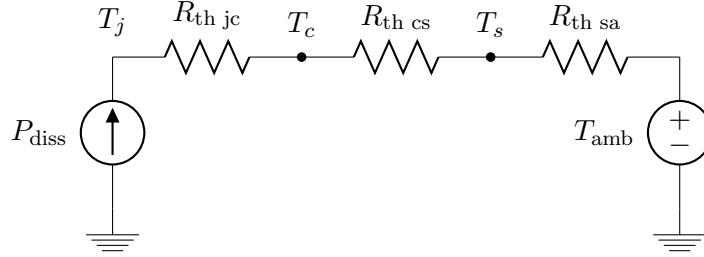


Figura 3.3: Schema elettrico equivalente dello smaltimento del calore.

valore tollerato dal componente, ne segue:

$$R_{thsa} = \frac{T_j - T_{amb}}{P_d} - (R_{thjc} + R_{thcs}) = 1 \text{ } ^\circ\text{C/W} \quad (3.2)$$

Il valore calcolato in (3.2) è molto basso e rende necessaria la predisposizione di un dissipatore a convezione forzata; è da notare però che il calcolo fatto è per il massimo valore di potenza che non equivale alle normali condizioni operative previste, se così fosse sarebbe più corretto prevedere un sistema di raffreddamento a resistenza più bassa, in modo tale da mantenere la temperatura di giunzione inferiore al massimo valore, per aumentare il tempo di vita e le prestazioni del componente.

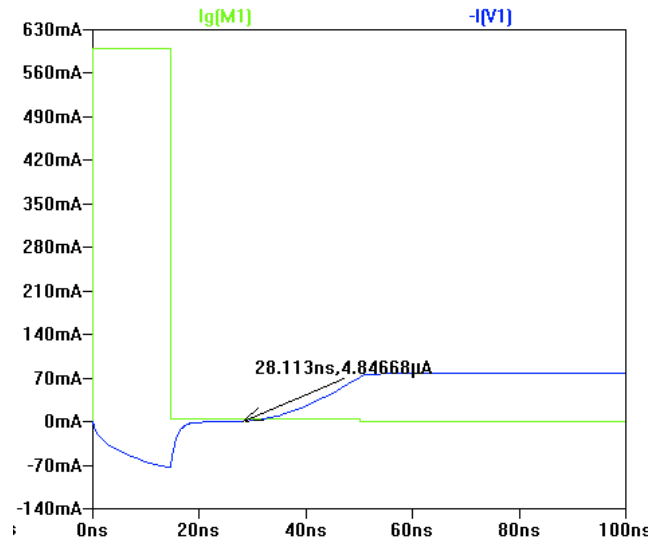


Figura 3.4: Carica del condensatore C_{gs} , la traccia verde è la corrente di pilotaggio, la blu quella proveniente da V_Q .

3.3 Modello SPICE

Per le analisi successive, basate sul controllo di carica, e il dimensionamento del circuito di pilotaggio del MOSFET si è trovato opportuno studiare anche il modello SPICE realizzato dal produttore. In primo luogo si è simulata la carica del condensatore C_{gs} , tramite un circuito come in fig. 2.6a con il generatore di corrente che inietta una corrente a due livelli al gate del MOSFET, vedi fig. 3.4, al fine di calcolare la carica necessaria a portare in conduzione il componente; sono stati misurati 8.27 nC arrivando ad ≈ 9.35 nC per portare la tensione di gate al valore tale per cui la corrente prelevata al DUT sia 2 A nel caso di tensione drain-source minima $V_Q = 1.5$ V, ovvero di massima V_{gs} .

Una seconda serie di simulazioni è stata svolta per caratterizzare la risposta in frequenza dello stadio di uscita con il circuito di fig. 3.5, variando la tensione continua del generatore di tensione posto al terminale di gate per i valori $V_{DC} = \{4.401, 4.41, 4.42, 4.47\}$ V trovando che all'aumentare di essa aumenta anche il guadagno in continua della funzione di trasferimento $v_s(s)/v_g(s)$, vedi figura 3.6a: ciò trova riscontro anche nei grafici presenti nel datasheet e nelle caratteristiche tipiche dei MOSFET, perché con l'aumento della tensione continua applicata al gate ci si sposta sulla caratteristica I_D/V_{gs} . Si è anche variata la resistenza di gate, fig. 3.6b, per i valori $R_g = \{10, 15, 25, 40, 63, 100\}$ Ω mostrando una progressiva diminuzione della banda passante all'aumentare della resistenza.

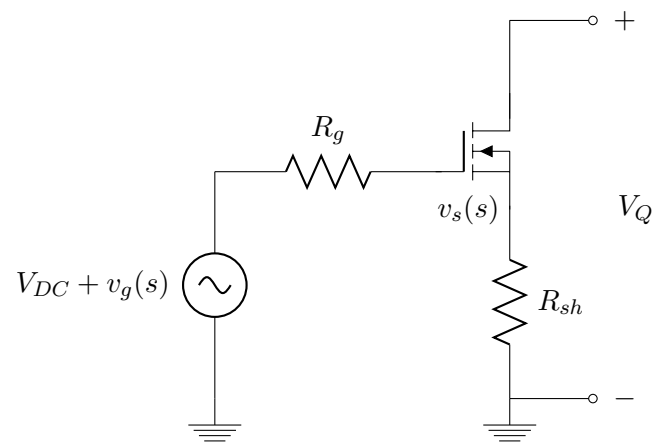
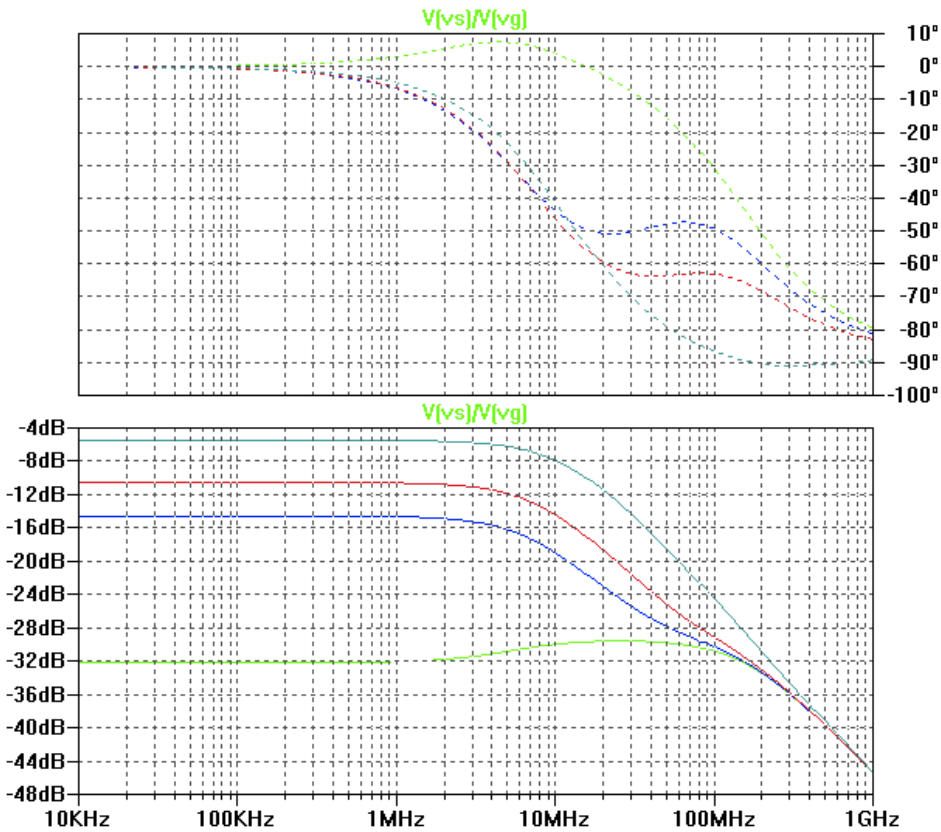
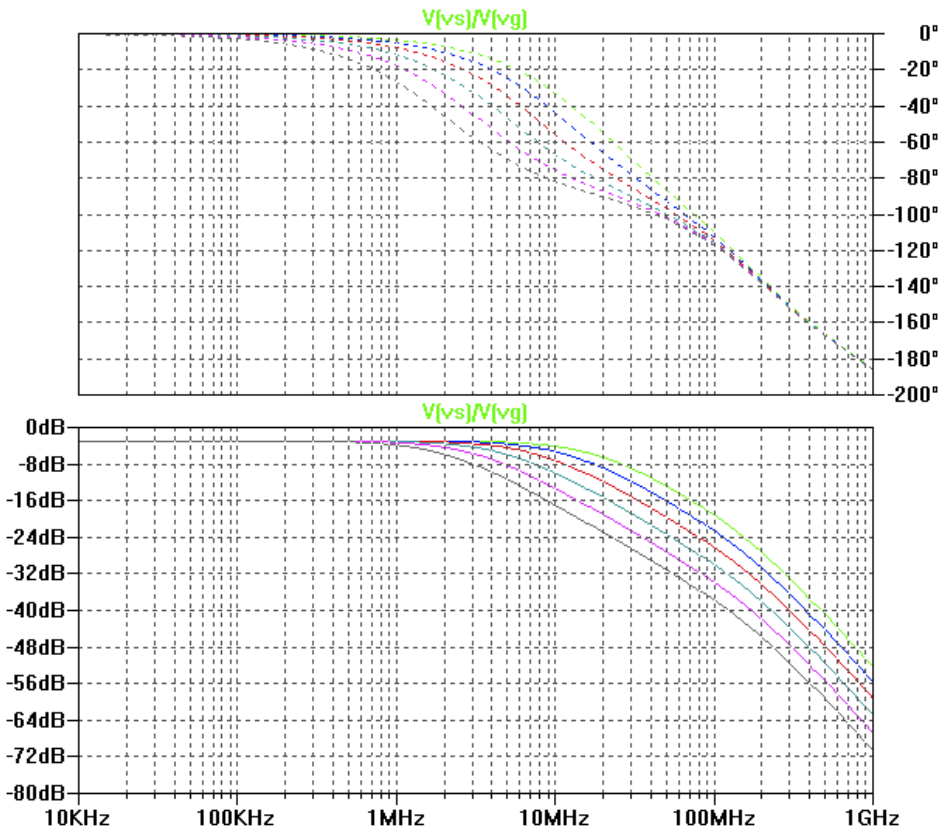


Figura 3.5: Circuito utilizzato per studiare la risposta in frequenza del MOSFET.



(a) Variazione tensione V_b



(b) Variazione di R_g

Figura 3.6: Risposta in frequenza dello stadio di uscita per variazioni dei parametri V_{DC} e R_g .

Capitolo 4

Analisi circuitale

4.1 Analisi statica

Nell'analisi statica si sono considerati tutti i componenti ideali, il MOS è stato sostituito dal modello ai piccoli segnali con i condensatori parassiti aperti, rimanendo il solo generatore di corrente comandato dalla tensione $V_{gs} = V_{op} - V_{sh}$ per il quale $g_m V_{gs}$ coincide con la corrente prelevata dal FET al morsetto V_Q . Per prima cosa si è risolta la rete di figura 4.1 ponendo la corrente prelevata al dispositivo – coincidente con la corrente di drain del MOS – in funzione della tensione di alimentazione negativa $-V_{EE}$, della tensione di uscita dell'operazionale V_{op} e di ingresso del circuito V_{in} :

$$I_Q = \frac{R_b}{R_a + R_b} \left(\frac{1}{R_{sh}} + \frac{R_1 + R_2}{R_1 R_2} \right) V_{in} - \left(\frac{V_{op}}{R_1} - \frac{V_{EE}}{R_2} \right) \quad (4.1)$$

il primo termine funzione della tensione di ingresso è la funzione di trasferimento alla quale si sommano due termini di errore, scriviamo quindi la funzione di trasferimento fra ingresso ed uscita:

$$W_{out} = \frac{I_Q}{V_{in}} = \frac{R_b}{R_a + R_b} \left(\frac{1}{R_{sh}} + \frac{R_1 + R_2}{R_1 R_2} \right) + \frac{1}{V_{in}} \Delta I_\varepsilon \quad (4.2)$$

$$\Delta I_\varepsilon = \Delta I_{OP} + \Delta I_{EE} \quad (4.3)$$

$$= \left(-\frac{V_{op}}{R_1} + \frac{V_{EE}}{R_2} \right) \quad (4.4)$$

questa differisce dall'equazione (2.1) per gli effetti di carico introdotti dal circuito di polarizzazione, più il termine di errore dipendente da ΔI_ε il quale è formato da due termini di natura differente, uno, ΔI_{OP} – l'addendo moltiplicato per V_{op} – che potrebbe essere espresso come funzione della tensione di ingresso ma che si è preferito porre come termine di errore perché fortemente influenzato da V_{th} del MOS; il secondo termine, ΔI_{EE} , dipendente da V_{EE} è costante per qualsiasi tensione di ingresso, è quindi un offset che può essere corretto in fase di analisi dei dati. Questi due errori sono presenti

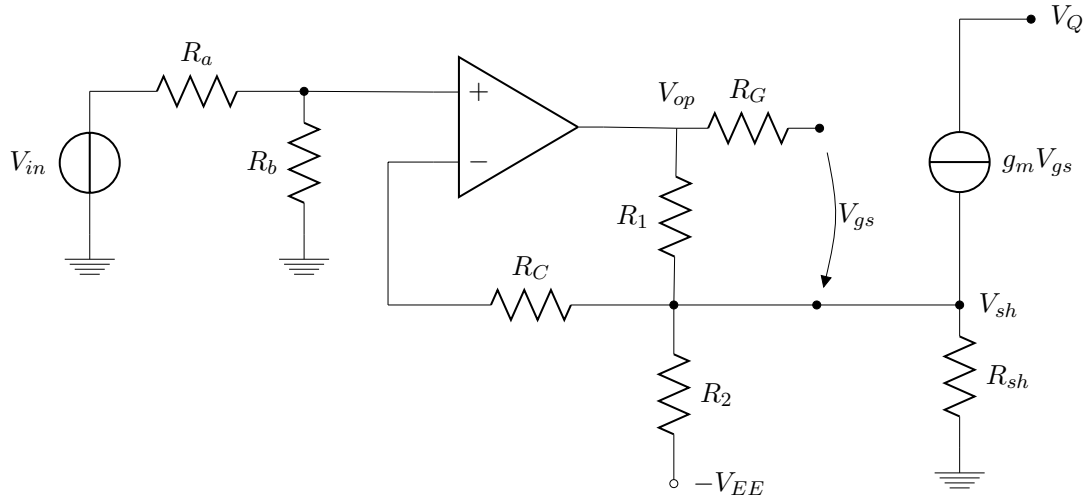


Figura 4.1: Circuito studiato per l'analisi statica.

solamente per $V_{in} \neq 0$ in quanto in condizione di riposo la tensione sulla resistenza di misura è posta a 0 V dall'operazionale.

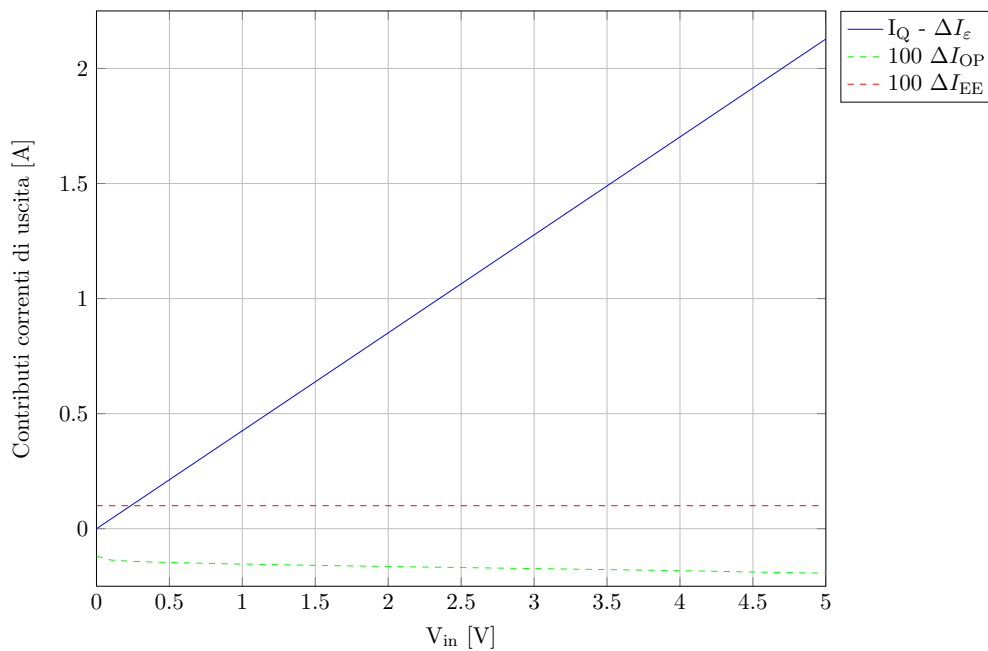
In figura 4.2a è presentato il contributo dei tre termini sulla corrente I_Q in funzione della tensione di ingresso. I termini di errore sono moltiplicati per un fattore di scala molto grande per essere visualizzati nel medesimo grafico della funzione di trasferimento desiderata, ne consegue che il valore di tali errori è trascurabile essendo:

$$\begin{aligned}\Delta I_{EE} &= 1 \text{ mA} \\ \Delta \hat{I}_{OP} &\approx -2 \text{ mA}\end{aligned}$$

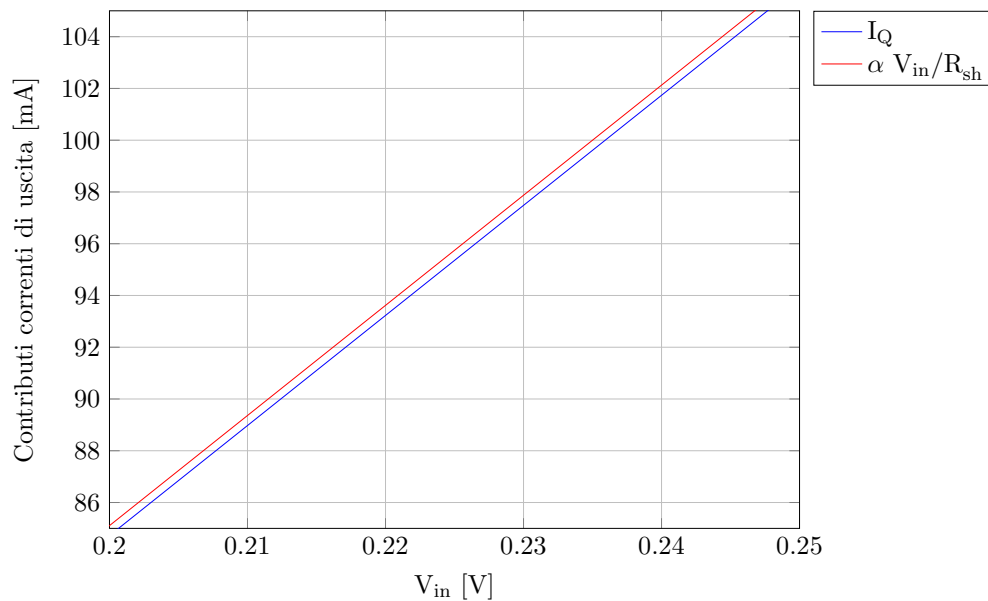
la specifica di progetto sull'errore non era troppo rigorosa, ed è ampiamente rispettata, dal momento che in parte i due errori si elidono e sono comunque di entità piuttosto esigua rispetto alla corrente di fondo scala:

$$\Delta \hat{I}_\varepsilon \approx 1 \text{ mA} \ll \Delta I_{\varepsilon spec} \quad (4.5)$$

È utile confrontare anche le funzioni di equazione (4.1), la quale è la funzione di trasferimento del circuito comprensivo di polarizzazione, e della funzione (2.2), quella del circuito presentato all'inizio del paragrafo 2.2, ciò per avere un ulteriore termine di paragone sul peso dell'errore introdotto con il circuito di polarizzazione: lo scostamento è molto piccolo ed inferiore al 1 mA; detto ciò, in sede di utilizzo, per precisioni di questo ordine di grandezza, si potrà utilizzare come funzione di trasferimento la (2.2).



(a) Grafico di eq. (4.2) e (4.4)



(b) Particolare dell' eq. (4.1)

Figura 4.2: In fig. 4.2a grafico delle funzioni di trasferimento di equazioni (4.2) e (4.4), cioè del rapporto ingresso uscita e gli errori. In fig. 4.2b particolare della funzione di trasferimento realizzata di equazione (4.1) e quello ideale di equazione (2.2).

4.2 Effetti dell'operazionale reale

In figura 4.3 è presentato il modello equivalente dell'amplificatore operazionale reale considerando alcuni effetti che lo fanno differire da quello ideale: in questo caso si sono considerati i contributi delle correnti di polarizzazione I_{b+} ed I_{b-} , la corrente di offset I_{OS} e la tensione di offset V_{OS} .

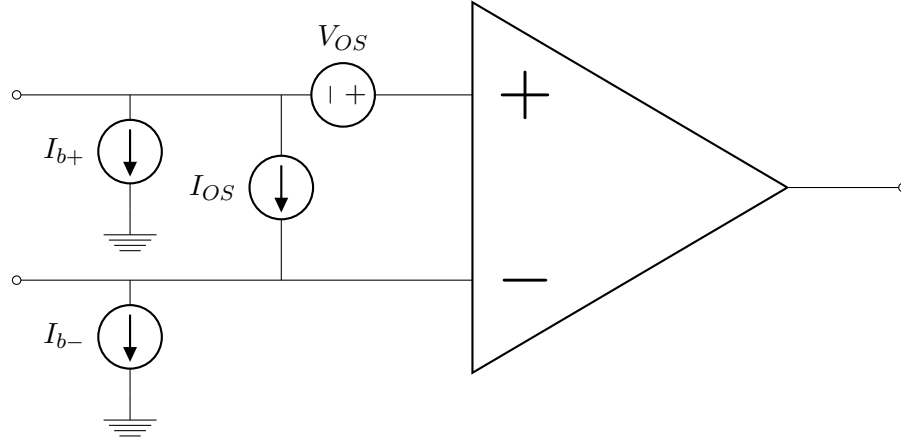


Figura 4.3: Modello equivalente dell'operazionale reale.

Seguono le equazioni per ogni componente che rappresenta le non idealità dell'amplificatore operazionale reale, $\alpha = \frac{R_b}{R_a + R_b}$ è il rapporto di partizione dovuto alle due resistenze di ingresso, il circuito studiato è il medesimo di figura 4.1 al quale si è però sostituito il modello di figura 4.3 analizzandolo per mezzo del principio di sovrapposizione degli effetti:

$$\frac{I_Q}{I_{b+}} = -\alpha R_a \left(\frac{1}{R_{sh}} + \frac{R_1 + R_2}{R_1 R_2} \right) \approx -\frac{\alpha R_a}{R_{sh}} \quad (4.6)$$

$$\frac{I_Q}{I_{b-}} = 1 + \left(\frac{1}{R_{sh}} + \frac{R_1 + R_2}{R_1 R_2} \right) R_C \approx \frac{R_C}{R_{sh}} \quad (4.7)$$

$$\frac{I_Q}{I_{OS}} = (R_C + R_a \alpha) \left(\frac{1}{R_{sh}} + \frac{R_1 + R_2}{R_1 R_2} \right) \approx \frac{(R_C + R_a \alpha)}{R_{sh}} \quad (4.8)$$

$$\frac{I_Q}{V_{OS}} = \left(\frac{1}{R_{sh}} + \frac{R_1 + R_2}{R_1 R_2} \right) \approx \frac{1}{R_{sh}} \quad (4.9)$$

Le non idealità introdotte dalle correnti di polarizzazione dello stadio di ingresso e dalla corrente di offset possono essere trascurate a patto di scegliere una resistenza R_C di valore non superiore a qualche $k\Omega$; la tensione di offset è invece un parametro più delicato. Questa si presenta all'uscita divisa per R_{sh} , si può trascurare il parallelo di R_1 e R_2 , verrà quindi scelto un amplificatore a basso offset oppure si predisporrà un circuito che lo compensi. A ciò si somma anche un altro problema: la presenza di questo offset può causare la futilità del circuito di polarizzazione all'uscita dell'operazionale. Riferendoci

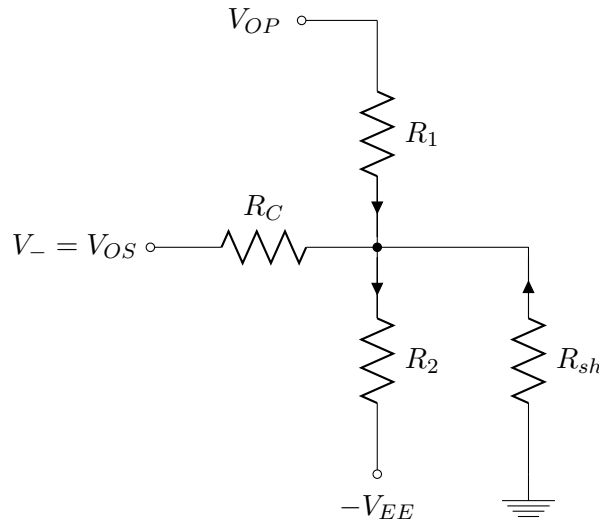


Figura 4.4: Particolare del circuito che comprende i componenti interessati dalla tensione di offset per la polarizzazione dell'operazionale.

al circuito di figura 4.4 scriviamo le seguenti equazioni:

$$V_{sh} = V_{OS} \neq 0 \implies I_{Rsh} = -\frac{V_{OS}}{R_{sh}} \neq 0 \quad (4.10)$$

$$I_{R2} = \frac{V_{EE} + V_{OS}}{R_2} \quad (4.11)$$

$$I_{R1} = I_{R2} - I_{Rsh}$$

dalla equazione (4.10) vediamo che decade la condizione con la quale avevamo dimensionato il partitore, infatti la corrente I_{Rsh} è diversa da zero, con ciò la tensione all'uscita dell'operazionale sarà:

$$V_{op} = I_{R1}R_1 + V_{OS} = (I_{R2} - I_{Rsh})R_1 + V_{OS} \quad (4.12)$$

$$= V_{EE} \frac{R_1}{R_2} + V_{OS} \left(1 + R_1 \left(\frac{1}{R_{sh}} + \frac{1}{R_{sh}} \right) \right) \quad (4.13)$$

$$V_{op} < 0 \implies V_{OS} < -V_{EE} \frac{R_1 R_{sh}}{R_1(R_{sh} + R_2) + R_{sh}R_2} \quad (4.14)$$

è possibile trovare la condizione sulla tensione di offset affinché si giunga ad avere una tensione negativa all'uscita dell'operazionale, come dimostrato in (4.14), esattamente il contrario del nostro obiettivo. Si è apprestato perciò un circuito per compensare questo effetto, utilizzando un operazionale a basso offset.

4.3 Caratteristiche dell'operazionale

Da quanto visto finora sorge la necessità di indicare dei criteri per la scelta dell'operazionale.

Riprendiamo quindi le formule per calcolare l'influenza sulla caratteristica di uscita delle correnti dovute alle impedenze parassite dell'ingresso, assumendo come valore per ognuna di queste 100 nA, per le resistenze $R_C = 100 \Omega$, $R_a = 80 \Omega$, $R_{sh} = 0.5 \Omega$ e $\alpha = \frac{1}{5}$:

$$-I_{b+} \frac{\alpha R_a}{R_{sh}} = -3.2 \mu\text{A} \quad (4.15)$$

$$I_{b-} \frac{R_C}{R_{sh}} = 20.0 \mu\text{A} \quad (4.16)$$

$$I_{OS} \frac{(R_C + R_a \alpha)}{R_{sh}} = 23.2 \mu\text{A} \quad (4.17)$$

Nelle equazioni (4.15), (4.16), (4.17) troviamo l'entità degli errori introdotti dalle correnti I_{b+} , I_{b-} e I_{OS} rispettivamente: dai valori di tali correnti di errore, ciascuna inferiore ai 0.1 mA, è chiaro che non sarà necessario scegliere un operazionale con correnti parassite troppo basse, e che, pur essendo 10 volte maggiori di quanto qui stimato, non vi sarebbero problemi vista la specifica di errore.

Si è già affrontato uno studio abbastanza accurato dell'effetto che la tensione di offset causa sull'uscita, si riflette ora sulle prestazioni da ricercare in questo senso per la scelta del componente facendo un esempio numerico:

$$V_{OS} = -1 \text{ mV} \implies I_Q(V_{OS}) = \frac{V_{OS}}{R_{sh}} = -2 \text{ mA} \quad (4.18)$$

$$V_{op}(V_{in} = 0) = -2.7 \text{ V} \quad (4.19)$$

per $R_1 = 2.7 \text{ k}\Omega$ ed $R_2 = 15 \text{ k}\Omega$; risulta evidente che un minimo scostamento da zero di V_{OS} si ripercuote in maniera pesante su V_{op} , più che su I_Q .

Visto ciò e che altre specifiche, e.g. la banda, sono inversamente proporzionali alla tensione di offset, si trova ragionevole imporre che questa non sarà un parametro su cui basare la scelta dell'operazionale preferendo realizzare un circuito dedicato alla sua correzione.

Per quanto riguarda le caratteristiche dinamiche possiamo stimare la velocità di risposta, *slew-rate*, dell'operazionale: misurando la tensione di gate per $I_Q = 2 \text{ A}$ e $V_Q = 1.5 \text{ V}$ è risultato $V_{op} = 5.31 \text{ V}$; pertanto la velocità di risposta dovrà essere maggiore di tale escursione in un μs , non troppo cautelativamente possiamo richiedere $SR > 6 \text{ V}/\mu\text{s}$, ricordando che comunque vi è la polarizzazione dell'uscita a riposo.

È infine necessario dare una stima della risposta in frequenza dell'operazionale: la banda dovrà essere piuttosto estesa, con un margine di fase il più possibile ampio prima della frequenza di attraversamento e che sia stabile a guadagno unitario.

La risposta al gradino di un inseguitore di tensione con frequenza di guadagno unitario pari a 1 MHz darebbe il risultato voluto ma, da studi che diverranno chiari al prossimo paragrafo, è preferibile che la banda sia maggiore in modo tale che la diminuzione

di essa dovuta alla compensazione e al guadagno introdotto dal finale di potenza non compromettano la velocità del sistema.

4.4 Analisi dinamica

Si è effettuata l'analisi dinamica sia per la topologia iniziale – fig. 2.4a – che per quella ad alimentazione flottante – fig. 2.6a – per confrontare le differenze fra le due funzioni di trasferimento dello stadio di uscita. Questo perché si è valutato che l'entità della corrente di carica non avrebbe creato problemi di precisione, perciò si è visto necessario analizzare approfonditamente entrambe le topologie per determinare le differenti prestazioni in materia di stabilità, al fine di avere maggiori informazioni per trarre le conclusioni finali sulla concreta necessità dell'alimentazione flottante alla luce di tali prestazioni.

Va sottolineato che in entrambi i casi si è posta come ipotesi che l'impedenza Z_D , vedi fig. 1.4, fra DUT e il drain del MOSFET sia trascurabile; essa non è verificata perché l'uscita dei convertitori da testare è intrinsecamente non ideale – è ottenuta tramite condensatori di filtro e il controllo non ha banda infinita – e a tale impedenza va aggiunta la presenza degli effetti parassiti di collegamento fra il circuito e i dispositivi stessi. Questa semplificazione può sembrare piuttosto grossolana in quanto il dispositivo nasce per misurare esattamente questa grandezza: si è però valutato che un'ulteriore complicazione del sistema introducendo tale impedenza di valore incognito, per quanto riconducibile a un modello prestabilito dovuta all'architettura degli LDO, non era di alcuna utilità in sede di progettazione. Una seconda ipotesi di questi modelli è che la tensione di uscita dell'operazionale sia indipendente dalle fluttuazioni della sua alimentazione, che abbia quindi una reiezione ai disturbi sull'alimentazione (PSRR *Power supply rejection ratio*) sufficientemente elevata.

4.5 Dinamica con alimentazione flottante

4.5.1 Modello

Per l'analisi dinamica si è considerato il modello ai piccoli segnali del transistor e la tensione V_Q costante, ottenendo così il circuito ai piccoli segnali di figura 4.5 che realizza la funzione di trasferimento fra il nodo di uscita dell'operazionale V_{op} e $V_s = V_{sh}$. La modellizzazione di questo sistema è di importanza critica, poiché è necessario soddisfare le due peculiarità di questo tipo di circuito: da un lato garantire la chiusura della corrente di carica fuori dalla resistenza di misura e al contempo mantenere la tensione $v_{op}(s)$ riferita a massa; non è perciò possibile mettere un generatore di tensione collegato fra l'uscita dell'operazionale e il source e si è optato per la soluzione con un generatore pilotato $i_{RG}(s)$ che replica la corrente erogata dall'operazionale e la richiude dal source a massa.

Lo schema suddetto, una volta trascurata l'impedenza $Z_D(s)$ per non complicare ulteriormente l'analisi, porge la seguente funzione di trasferimento fra source – $v_s(s)$ – e

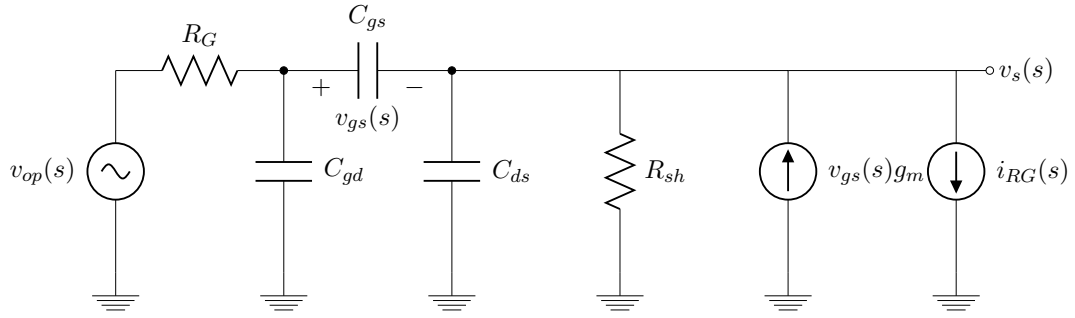


Figura 4.5: Modello ai piccoli segnali dello stadio di uscita, comprende R_g , R_{sh} ed il MOS, per simulare la presenza dell'alimentazione flottante si è posto il generatore i_{RG} .

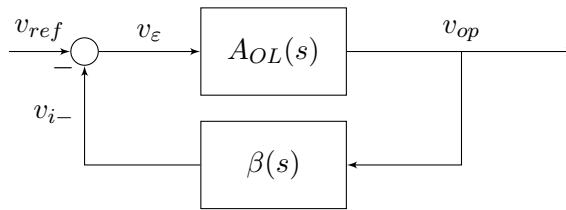


Figura 4.6: Schema a blocchi di un circuito retroazionato.

uscita dell'operazionale - $v_{op}(s) - W_{fl}$, col pedice "fl" ad indicare la tipologia *flottante*:

$$W_{fl}(s) = \frac{v_s(s)}{v_{op}(s)} = \frac{a_0 + a_1 s}{b_0 + b_1 s + b_2 s^2} \quad (4.20)$$

$$a_0 = R_{sh} g_m$$

$$a_1 = -C_{gs} R_{sh}$$

$$b_0 = 1 + R_{sh} g_m$$

$$b_1 = C_{gd} R_G + C_{gs} R_G + C_{ds} R_{sh} + C_{gd} R_G R_{sh} g_m$$

$$b_2 = R_G R_{sh} (C_{ds} C_{gd} + C_{ds} C_{gs} + C_{gd} C_{gs})$$

L'effetto dell'alimentazione flottante è di rendere indipendente la tensione di uscita dalla corrente di carica del condensatore C_{gs} , col risultato che l'uscita è determinata dal solo generatore $g_m v_{gs}$, a meno della corrente passante per C_{gd} . L'insieme dello stadio di uscita e dell'operazionale va a realizzare lo schema tipico di retroazione di figura 4.6, in questo caso la rete di retroazione $\beta(s) = W_{fl}(s)$, v_{i-} coincide con la tensione di source.

Per comprendere precisamente l'andamento della funzione di trasferimento di equazione (4.20) si è realizzato un grafico a parametro g_m , si è posta una resistenza di gate formata dalla serie della resistenza interna del MOSFET (2.4Ω) e da una aggiunta in ingresso da 10Ω per limitare la corrente di carica e stabilizzare il sistema, i valori delle

capacità parassite sono stati ricavati da datasheet e valgono:

$$R_G = 12.4 \Omega$$

$$C_{gs} = 1.815 \text{ nF}$$

$$C_{gd} = 5 \text{ pF}$$

$$C_{ds} = 209 \text{ pF}$$

$$R_{sh} = 0.5 \Omega$$

In figura 4.7 si trova il grafico della funzione di trasferimento appena ricavata per i valori dei componenti sovrascritti ed al variare della transconduttanza del FET. Come già notato, la funzione di trasferimento è a doppio polo e uno zero negativo e si osserva che all'aumentare di g_m la frequenza del polo dominante cresce, per converso il secondo polo invece resta fisso in prossimità di 1.5 GHz.

Allo stesso modo la pulsazione dello zero $w_z = g_m/C_{gd}$ è proporzionale alla transconduttanza, quindi al diminuire di essa anche la pulsazione scende modificando il modulo della funzione di trasferimento fino ad approssimare un passa basso di frequenza pari a quella del polo dominante ma, essendo uno zero negativo, aumenta lo sfasamento della funzione di trasferimento in bassa frequenza con conseguente peggioramento della stabilità del sistema.

Infine si presenta in figura 4.8 l'andamento della funzione all'aumentare della resistenza di R_G : essa riduce la banda passante del sistema abbassando la frequenza del polo dominante; è da notare che per $R_G = 100 \Omega$ si ottiene una banda approssimativamente di 1 MHz, valore da confrontarsi con le misure ottenute in sede di caratterizzazione del carico attivo, cfr. fig. 5.22 e 5.24.

In figura 4.9 si trovano i diagrammi di Bode delle seguenti funzioni di trasferimento: guadagno in catena aperta $A_{OL}(s)$ (dell'operazionale *OPA604*, in quanto, inizialmente, ritenuto l'amplificatore che si sarebbe utilizzato per concludere il progetto), noise gain $A_{Tfl}(s) = W_{fl}^{-1}$ per $g_m = 1 \text{ S}$ e guadagno d'anello $T_{fl}(s)$; dall'ispezione di tale figura si evince che il margine di fase è piuttosto scarso ed è necessario provvedere ad una rete di compensazione che ne migliori le prestazioni.

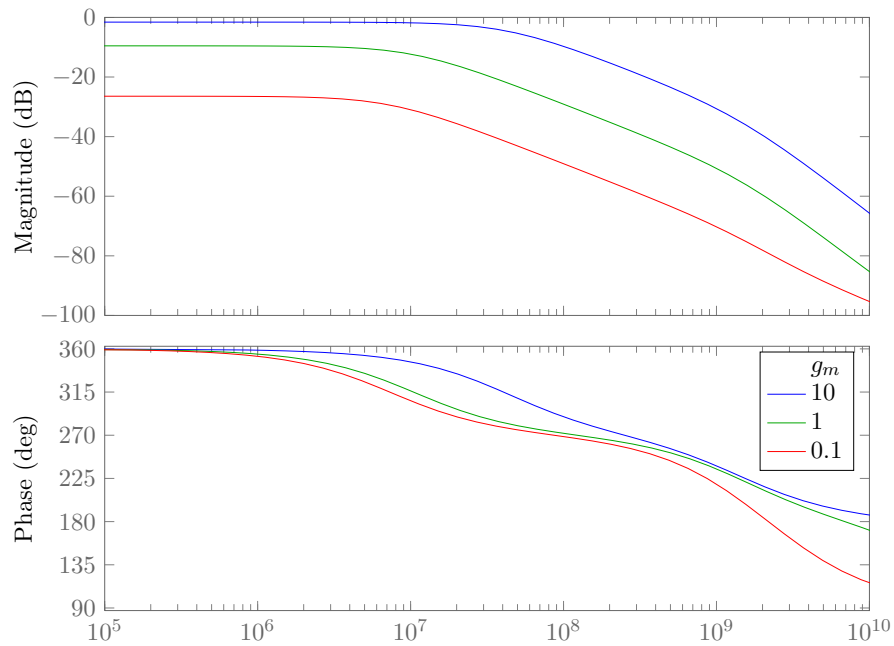


Figura 4.7: Diagramma di Bode della funzione di trasferimento $W_{fl}(s, g_m)$ (4.20) con parametro g_m variabile.

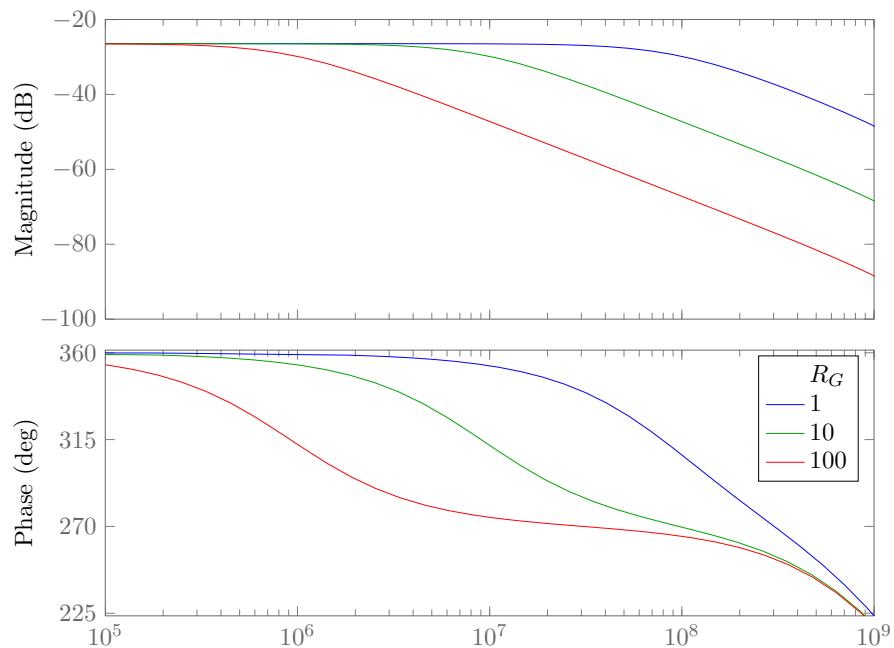


Figura 4.8: Diagramma di Bode della funzione di trasferimento $W_{fl}(s, R_G)$ (4.20) con parametro R_G variabile.

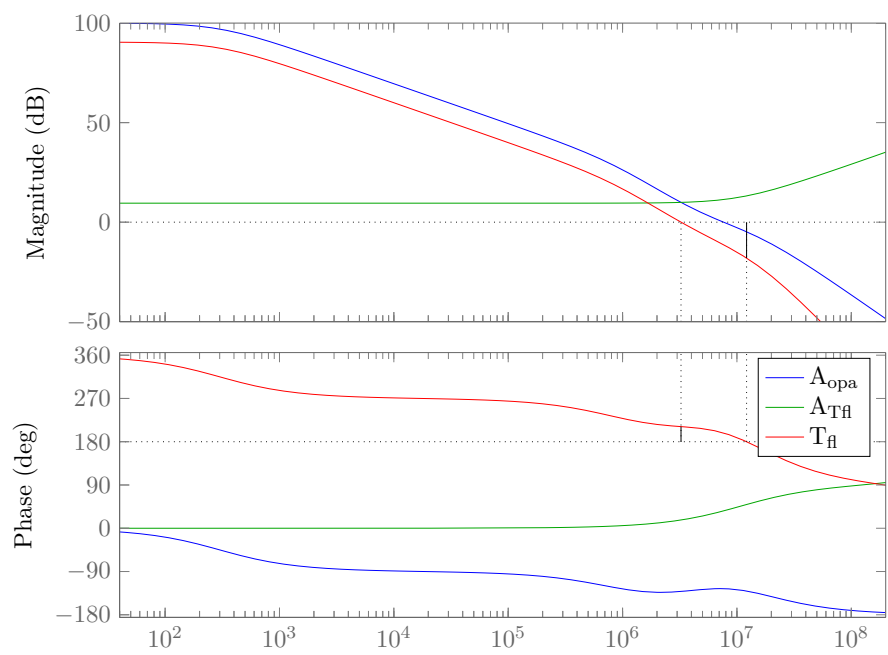


Figura 4.9: Guadagno d'anello non compensato $T_{fl}(s)$ - $\varphi_m = 31.4^\circ$ @ 3.2 MHz.

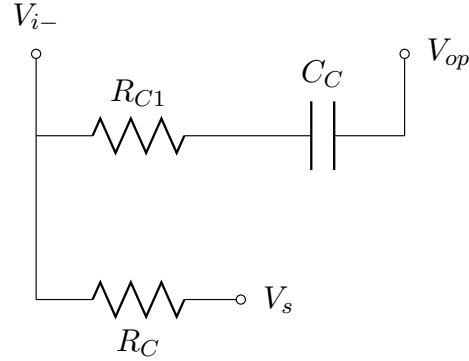


Figura 4.10: Rete di compensazione studiata.

4.5.2 Compensazione

Vista l'esigua entità del margine di fase, è opportuno porre una rete di compensazione che introduca un polo nel noise gain. In prima battuta si è effettuata l'analisi con la rete di compensazione di figura 4.10 la quale aggiunge una retroazione locale da V_{op} e modifica la rete di retroazione: lo schema a blocchi cambia come in figura 4.11, $W_g(s)$ è la funzione di trasferimento dall'uscita al terminale negativo, $W_s(s)W_{fl}(s)$ è la retroazione dello stadio finale del circuito compensato, dove:

$$W_g(s) = \frac{sR_C C_C}{1 + sC_C(R_{C1} + R_C)} \quad (4.21)$$

$$W_s(s) = \frac{1 + sC_C R_{C1}}{1 + sC_C(R_{C1} + R_C)} \quad (4.22)$$

$$W_{flc}(s) = W_g(s) + W_s(s)W(s) = \frac{1}{A_{Tflc}} \quad (4.23)$$

Nell'espressione (4.23) troviamo la nuova funzione di retroazione generata dalla compensazione introdotta, essa è da sostituirsi a $\beta(s)$ nello schema a blocchi di figura 4.6 per studiare la stabilità della nuova rete; il pedice "flc" in (4.23) sta significare *flottante compensato*. Analizziamo più in dettaglio le funzioni di trasferimento introdotte con la compensazione per mezzo dei diagrammi di Bode. In fig. 4.12 vi sono i grafici delle funzioni $W_s(s)$ e $W_g(s)$ introdotte con la compensazione, i valori dei componenti sono:

$$\begin{aligned} R_C &= R_{C1} = 100 \Omega \\ C_C &= 630 \text{ pF} \end{aligned}$$

Per valori superiori alla pulsazione del polo $\omega_p = (C_C(R_{C1} + R_C))^{-1}$ la funzione $W_g(s)$ si attesta al valore $R_C/(R_C + R_{C1})$, invece $W_s(s)$ comincia a decrescere fino a giungere allo zero che riporta il modulo a un valore costante. La prima funzione ha un valore dominante ai fini della stabilità, infatti oltre ω_p la funzione di retroazione $W_{flc}(s)$ si

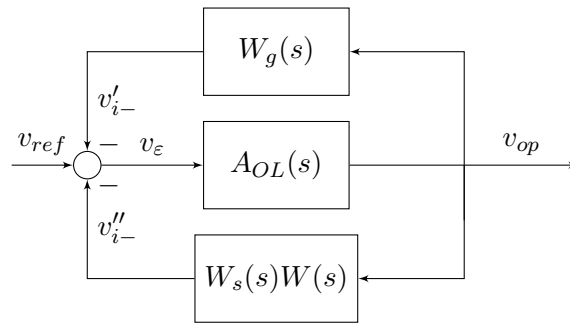


Figura 4.11: Schema a blocchi del circuito retroazionato compensato.

approssimerà con $W_g(s)$ vale infatti:

$$\begin{aligned} \lim_{s \rightarrow \infty} W_{flc}(s) &= \lim_{s \rightarrow \infty} W_g(s) + W_s(s)W_{fl}(s) \\ &\approx \lim_{s \rightarrow \infty} W_g(s) = \frac{R_C}{R_C + R_{C1}} \end{aligned} \quad (4.24)$$

ciò perché il prodotto $W_s(s)W(s)$ da ω_p in poi è molto minore di $W_g(s)$. In figura 4.13 si possono confrontare i guadagni di Bode delle funzioni di trasferimento $W_{fl}(s)$ e $W_{flc}(s)$ per $g_m = 1\text{ S}$; è da notare una piccola flessione verso il basso a 4 MHz dovuta al fatto che il valore di $W_g(s)$ in alta frequenza vale -6 dB , flessione che porta un aumento del rapporto di apertura che si potrebbe ottenere senza R_{C1} .

In fig. 4.14 si trova l'espressione del guadagno d'anello compensato, con un miglioramento sostenuto del margine di fase di formula:

$$T_{flc} = W_{flc}(s)A_{OL}(s) \quad (4.25)$$

Questa configurazione non è quella effettivamente realizzata sul dispositivo, in quanto la resistenza R_{C1} non è stata inserita nel circuito e quindi le nuove funzioni di trasferimento per la compensazione realizzata saranno:

$$W'_g(s) = \lim_{R_{C1} \rightarrow 0} W_g(s) = \frac{sR_C C_C}{1 + sC_C R_C} \quad (4.26)$$

$$W'_s(s) = \lim_{R_{C1} \rightarrow 0} W_s(s) = \frac{1}{1 + sC_C R_C} \quad (4.27)$$

ai fini dello studio della stabilità tale variazione non vanifica l'analisi fatta sinora: i mutamenti sulle funzioni sono la mancanza dello zero per $W_s(s)$ che porta la componente di retroazione proveniente dall'uscita a perdere ulteriormente rilevanza in alta frequenza, per $W_g(s)$ il limite del guadagno alle alte frequenze si assesta esattamente a 1 e, per entrambe le funzioni, lo spostamento del polo più in alta frequenza; ne deriva una nuova funzione di trasferimento compensata dello stadio d'uscita $W'_{flc}(s)$, noise gain A'_{Tflc} e

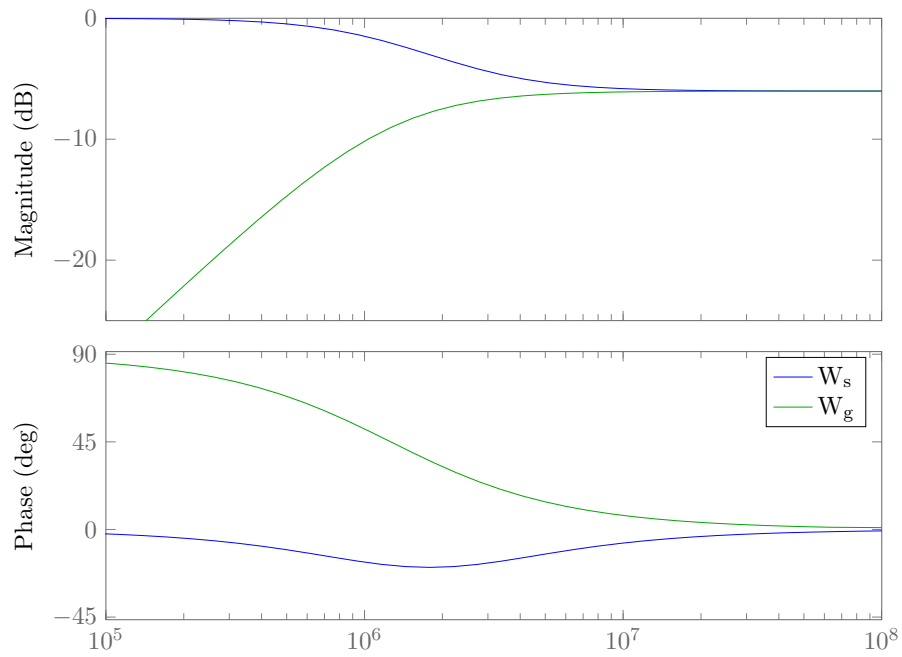


Figura 4.12: Diagramma di Bode del guadagno delle funzioni di trasferimento $W_s(s)$ e $W_g(s)$ introdotte con la compensazione.

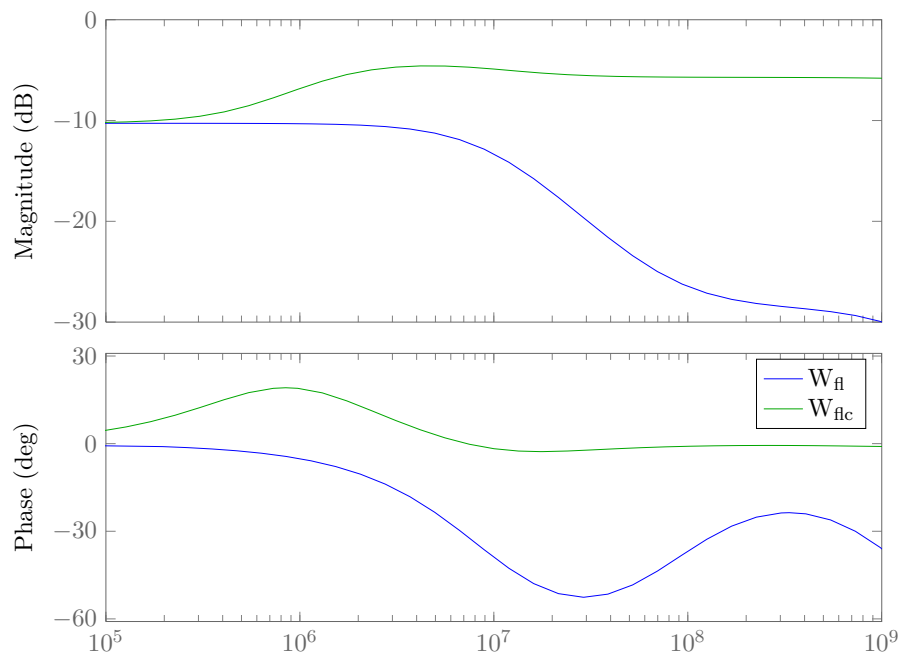


Figura 4.13: Funzione di retroazione compensata $W_{flc}(s)$ e non compensata $W_{fl}(s)$.

un nuovo guadagno d'anello $T'_{flc}(s)$:

$$W'_{flc}(s) = W'_g(s) + W'_s(s)W_{fl}(s) = \frac{1}{A'_{Tflc}} \quad (4.28)$$

$$T'_{flc}(s) = W'_{flc}(s)A_{OL}(s) \quad (4.29)$$

In fig. 4.15 si può notare un ulteriore aumento del margine di fase a 69.3° concludendo che questo tipo di compensazione è da preferirsi alla precedente.

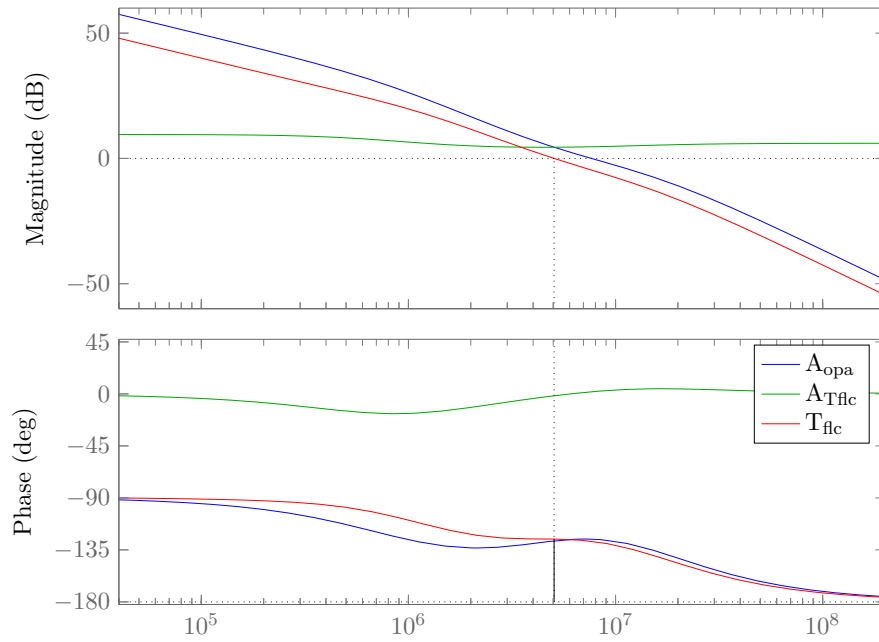


Figura 4.14: Guadagno d'anello compensato $T_{flc}(s)$ - $\varphi_m = 54.4^\circ$ @ 5 MHz.

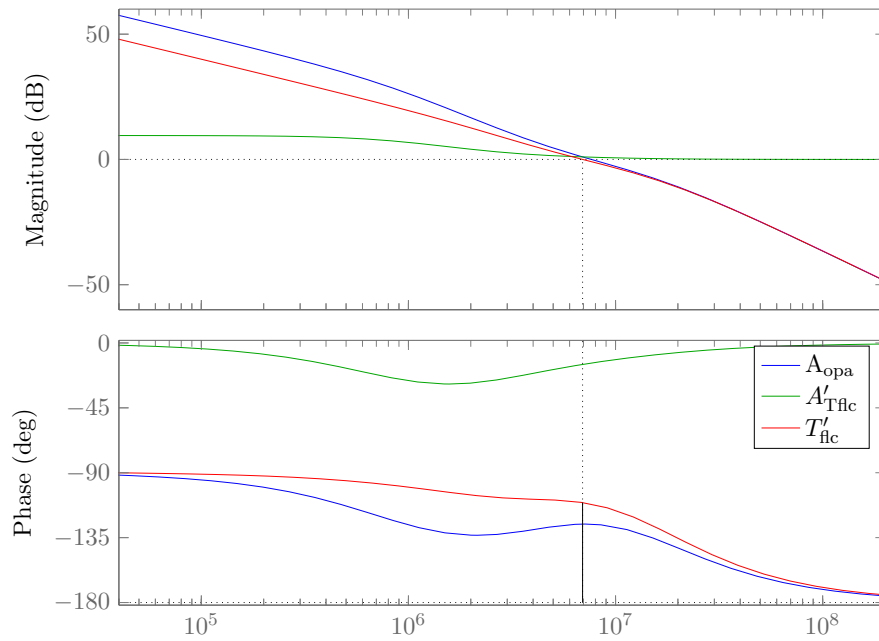


Figura 4.15: Guadagno d'anello compensato $T'_{flc}(s)$ - $\varphi_m = 69.3^\circ$ @ 7.0 MHz.

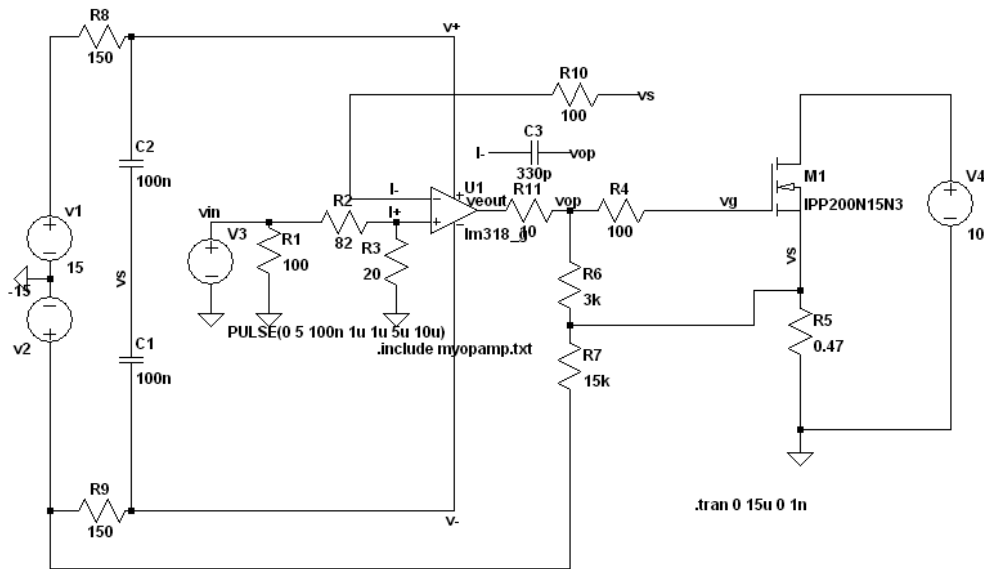


Figura 4.16: Circuito realizzato per l'analisi SPICE.

4.5.3 Simulazioni SPICE

Per avere un altro riscontro sul funzionamento del circuito si è apprestata un'analisi al simulatore volta a confermare l'effettività dell'alimentazione flottante e per verificare la stabilità dell'anello, in fig. 4.16 è presentato il circuito utilizzato. Si è perciò costruito un modello degli operazionali utilizzati che prelevasse alle alimentazioni la corrente erogata dall'uscita e che approssimasse al meglio il profilo di fase del guadagno in catena aperta nell'intorno della frequenza di attraversamento, *Unity gain bandwidth*. Per inciso, la corrente delle alimentazioni i_{v+} ed i_{v-} (entranti nell'operazione) sono ottenute in relazione a quella di uscita i_{out} (uscite) con le seguenti equazioni:

$$i_{v+} = \left| \frac{i_{out}}{2} \right| + \frac{i_{out}}{2}$$

$$i_{v-} = - \left| \frac{i_{out}}{2} \right| + \frac{i_{out}}{2}$$

tale relazione vale in ogni istante e fa sì che una corrente positiva (negativa) sia prelevata all'alimentazione positiva (negativa).

I risultati confermano l'aspettativa teorica e si può vedere in fig. 4.17a che la corrente uscente dal condensatore dell'alimentazione flottante segue fedelmente il profilo della corrente di alimentazione positiva: a 500 ns vi è il picco di corrente ed in quel momento

il FET ha raggiunto la tensione di soglia e parimenti la tensione V_+ si sposta seguendo l'andamento di V_{sh} , vedi fig. 4.17b.

Si è anche provveduto all'analisi di stabilità con il metodo di Middelbrook, che ha portato come risultato un diagramma di Bode per il guadagno d'anello non troppo diverso da quello ottenuto per via algebrica: ciò perché il modello dell'operazionale è costruito da una funzione di trasferimento realizzata da una trasformata di Laplace; il modello del FET nel circuito è realizzato dal produttore. Il margine di fase ottenuto è approssimativamente 80° .

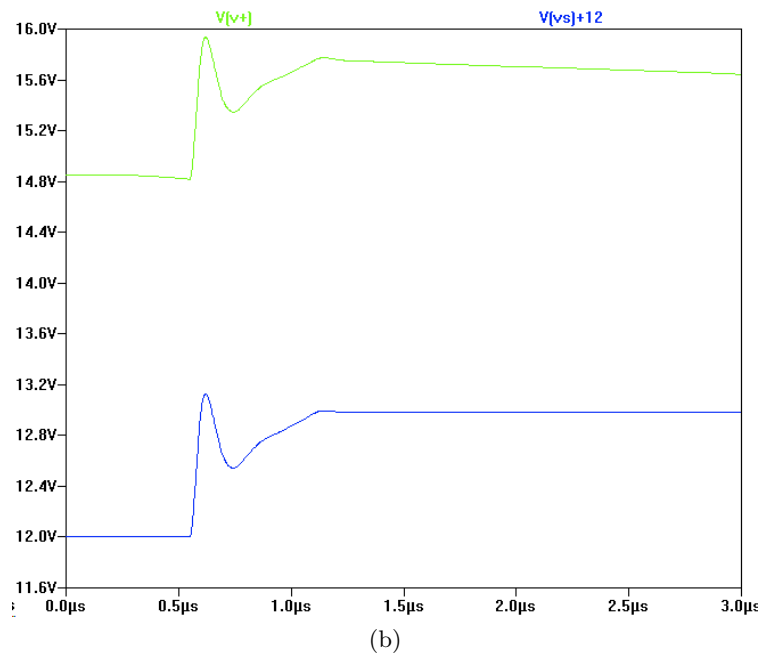
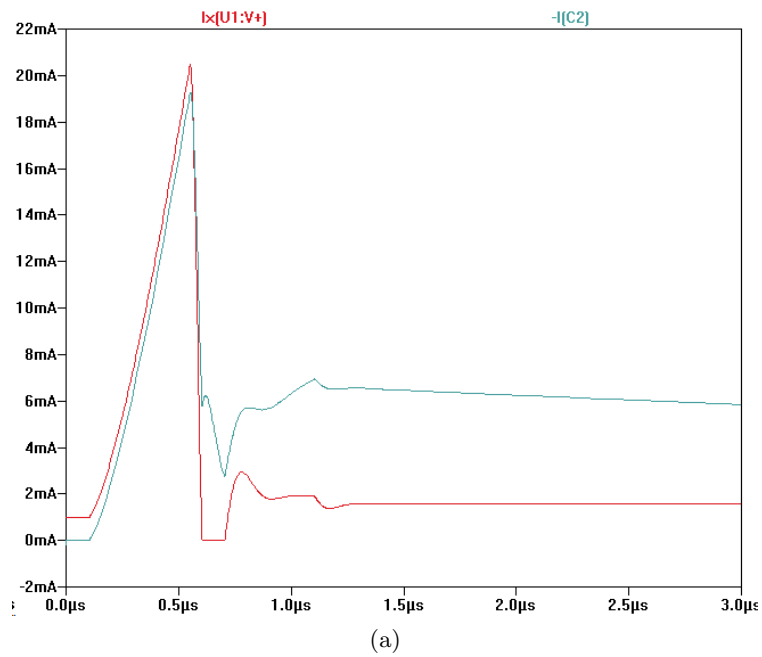
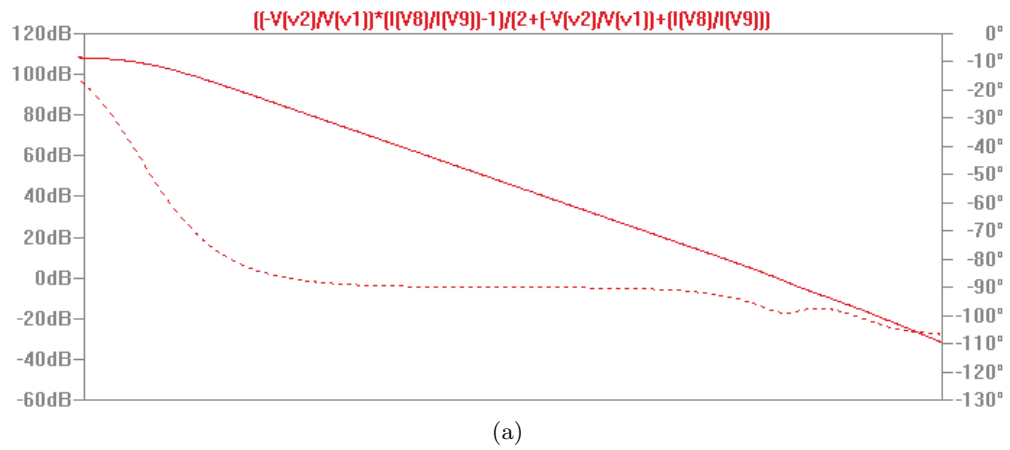
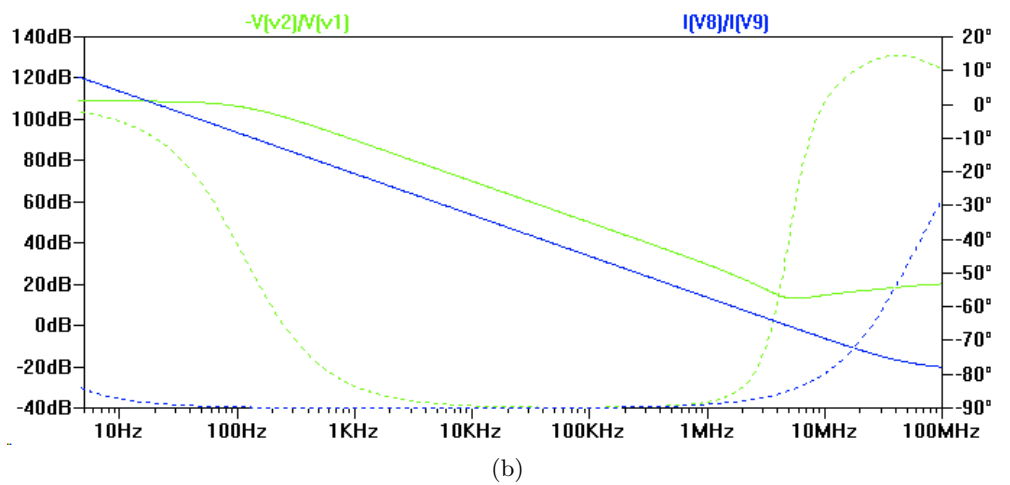


Figura 4.17: In fig. 4.17a si possono confrontare la corrente uscente dal condensatore con quella entrante nell'operazionale; in fig. 4.17b sono tracciate le curve delle tensioni V_{sh} e V_+



(a)



(b)

Figura 4.18: In fig. 4.18b vi sono il guadagno d'anello di corrente, in blu, ed il guadagno d'anello di tensione, in verde. In fig. 4.18a il guadagno d'anello del circuito.

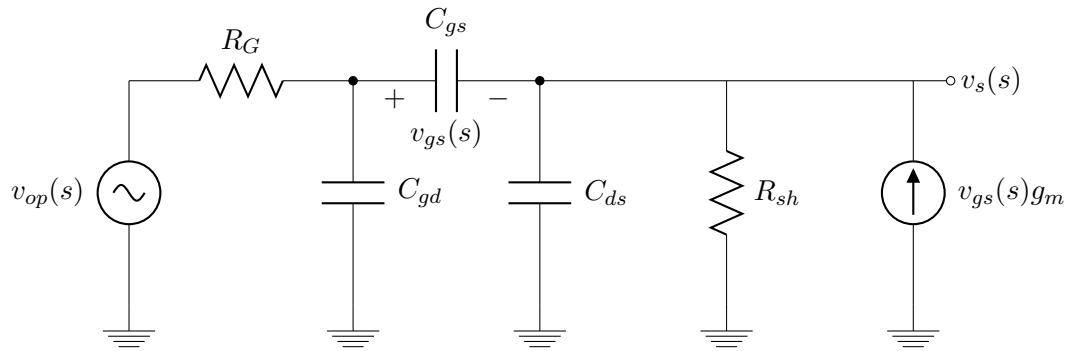


Figura 4.19: Modello ai piccoli segnali dello stadio di uscita nel caso di alimentazione non flottante comprende R_g, R_{sh} ed il MOS.

4.6 Dinamica senza alimentazione flottante

L'analisi svolta in questo paragrafo ricalca la precedente, verranno quindi enunciate le principali differenze riportando diagrammi di confronto. Il modello ai piccoli segnali di figura 4.19 non presenta il generatore pilotato i_{RG} , per il resto il circuito resta identico; tale rete porge la seguente funzione di retroazione, con il pedice “nfl” a significare *non flottante*:

$$W_{nfl}(s) = \frac{v_s(s)}{v_{op}(s)} = \frac{c_0 + c_1 s}{d_0 + d_1 s + d_2 s^2} \quad (4.30)$$

$$c_0 = R_{sh} g_m$$

$$c_1 = C_{gs} R_{sh}$$

$$d_0 = 1 + R_{sh} g_m$$

$$d_1 = (R_g(1 + R_{sh} g_m)(C_{gd} + C_{gs}) + R_{sh}(C_{ds} + C_{gs}) - C_{gs} R_g R_{sh} g_m)$$

$$d_2 = (R_g R_{sh}(C_{gd} + C_{gs})(C_{ds} + C_{gs}) - R_{sh} R_g C_{gs}^2)$$

Da un primo confronto fra W_{nfl} e W_{fl} , data da (4.20), si possono notare due affinità fra tali funzioni di trasferimento: esse hanno lo stesso grado sia a numeratore che a denominatore e i termini di primo grado sono uguali, vale infatti per i denominatori $b_0 = d_0$ e ai numeratori $a_0 = c_0$, pertanto in banda passante il modulo del diagramma di Bode sarà identico.

La differenza maggiore risiede nel segno dello zero, negativo per W_{fl} , che rende il sistema meno stabile al diminuire di g_m poiché diminuisce la frequenza dello stesso.

La compensazione introdotta non va a modificare il comportamento in bassa frequenza per cui le somiglianze appena enunciate si mantengono anche sui sistemi compensati. Per completezza si presentano i diagrammi di Bode per lo studio della stabilità di questo

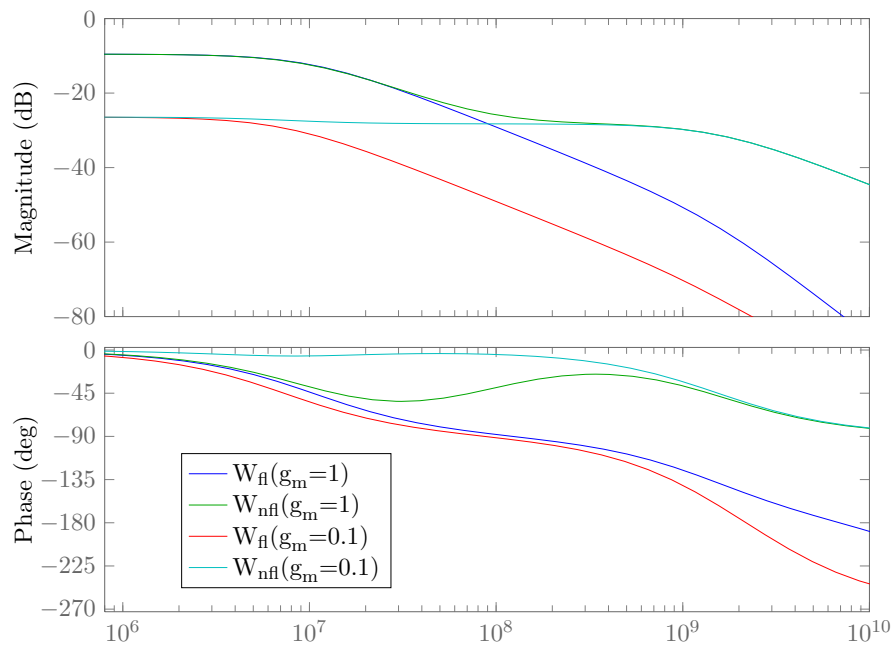


Figura 4.20: Diagramma di Bode di confronto fra W_{nfl} e W_{fl} per diversi valori di g_m , si nota che la differenza fra le due funzioni è dovuta al moto dello zero di W_{sl} sul luogo delle radici.

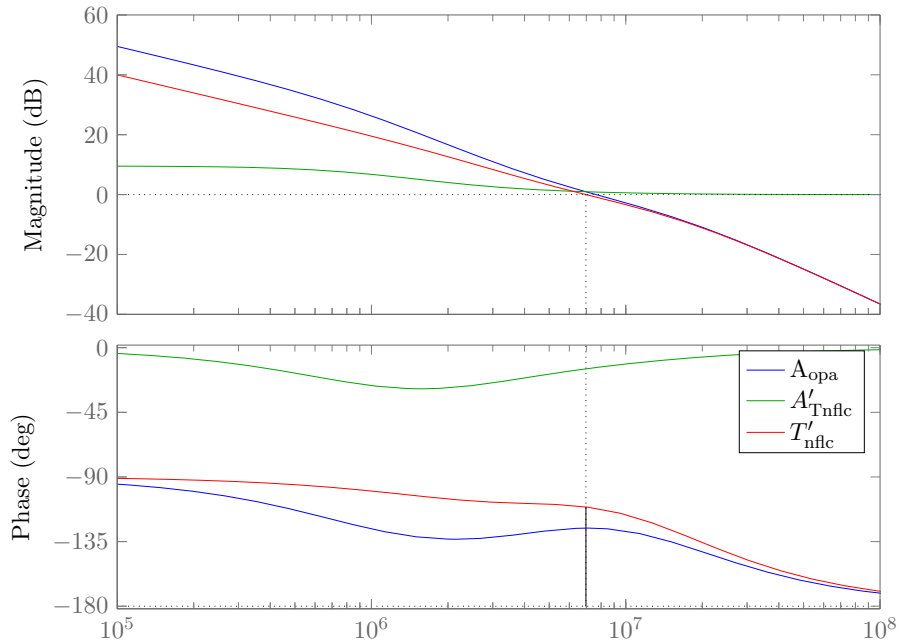


Figura 4.21: Guadagno d'anello compensato $T'_{nflc}(s)$ - $\varphi_m = 69.1^\circ$ @ 7.0 MHz.

sistema compensato, il quale avrà funzione di trasferimento:

$$W'_{nflc}(s) = W'_g(s) + W'_s(s)W_{nfl}(s) = \frac{1}{A'_{Tnflc}} \quad (4.31)$$

$$T'_{nflc}(s) = W'_{nflc}(s)A_{OL}(s) \quad (4.32)$$

Dai grafici di tali funzioni di trasferimento si evince che la differenza fra $T'_{nflc}(s)$ e $T'_{flc}(s)$ è piuttosto ridotta: una perdita di pochi decimi di grado nel margine di fase e la medesima banda passante, vedi fig. 4.21. Si lascia comunque a una verifica sperimentale la parola definitiva per premiare una o l'altra soluzione.

4.7 Approfondimenti di analisi dinamica

4.7.1 Integratore di Miller

Una volta aggiunta la rete di compensazione con il solo condensatore di Miller fra morsetto invertente e uscita dell'operazionale si è trovato utile studiare il problema da un punto di vista differente, al fine di comprendere meglio il fenomeno della compensazione su questo tipo di circuito.

L'approccio è quello di mantenere lo stadio di uscita studiato al paragrafo 4.5 inalterato e riunire la compensazione con il guadagno in catena aperta: in sostanza studiare l'interazione fra lo stadio di uscita e l'integratore di Miller formato dall'operazionale e la rete RC; questo perché, mantenendo scissa la compensazione dalla funzione di trasferimento $v_s(s)/v_{op}(s)$, è più pratico associare gli effetti sulla stabilità delle variazioni apportate sullo stadio finale.

La rete da studiare è quella di fig. 4.10 con $R_{C1} = 0$ – le funzioni di trasferimento fra $v_{i-}(s)/v_{op}(s)$ e $v_{i-}(s)/v_s(s)$ fanno quindi riferimento a (4.26) e (4.27) – alla quale va aggiunto l'operazionale collegato ai nodi opportuni e ponendo il terminale positivo a massa, ottenendo così la configurazione dell'integratore di Miller.

Si possono scrivere quindi le seguenti equazioni:

$$\begin{aligned} v_{op}(s) &= -v_{i-}(s)A_{OL}(s), \tau = R_C C_C \\ &= -\left(W'_g(s)v_{op}(s) + W'_s(s)v_s(s)\right) A_{OL}(s) \\ &= -\left(\frac{s\tau}{1+s\tau}v_{op}(s) + \frac{1}{1+s\tau}v_s(s)\right) A_{OL}(s) \end{aligned}$$

raggruppiamo i fattori per creare un nuovo guadagno in catena aperta, la funzione di trasferimento dalla tensione di source a quella di uscita dell'operazionale, che sarà quella dell'integratore di Miller:

$$\begin{aligned} \frac{v_{op}(s)}{v_s(s)} &= -\frac{A_{OL}(s)}{1+s\tau} \frac{1}{1+s\tau \frac{A_{OL}(s)}{1+s\tau}} = -\frac{A'(s)}{1+s\tau A'(s)} \\ &= -\frac{1}{s\tau} \frac{T'(s)}{1+T'(s)} = A_M(s) \end{aligned} \quad (4.33)$$

Quindi l'espressione (4.33) sarà il nuovo guadagno in catena aperta da sostituire nello schema classico della retroazione di fig. 4.6; in figura 4.22 vi è il confronto fra il guadagno in catena aperta dell'operazionale e quello compensato; all'aumentare del condensatore C_C si sposta il polo dominante sempre più in bassa frequenza ottenendo così una diminuzione della banda passante e contemporaneamente un allungamento della zona di fase a 90° fino all'intersezione col noise gain, ossia la pendenza resta fissa a -20 dB/dec.

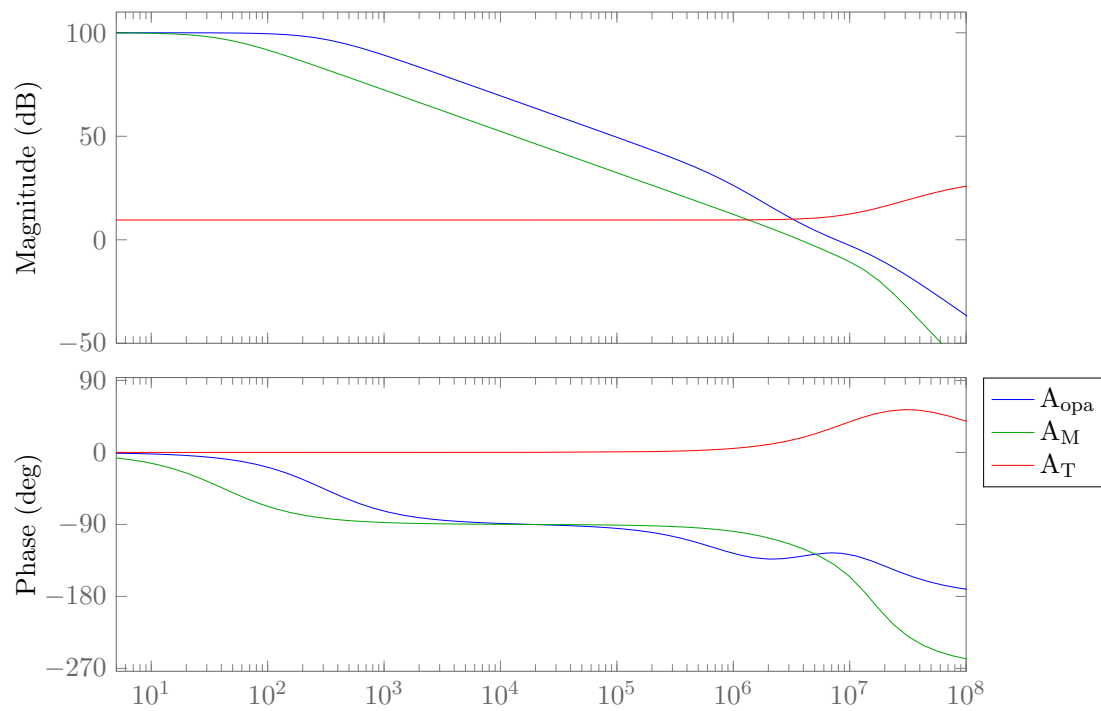
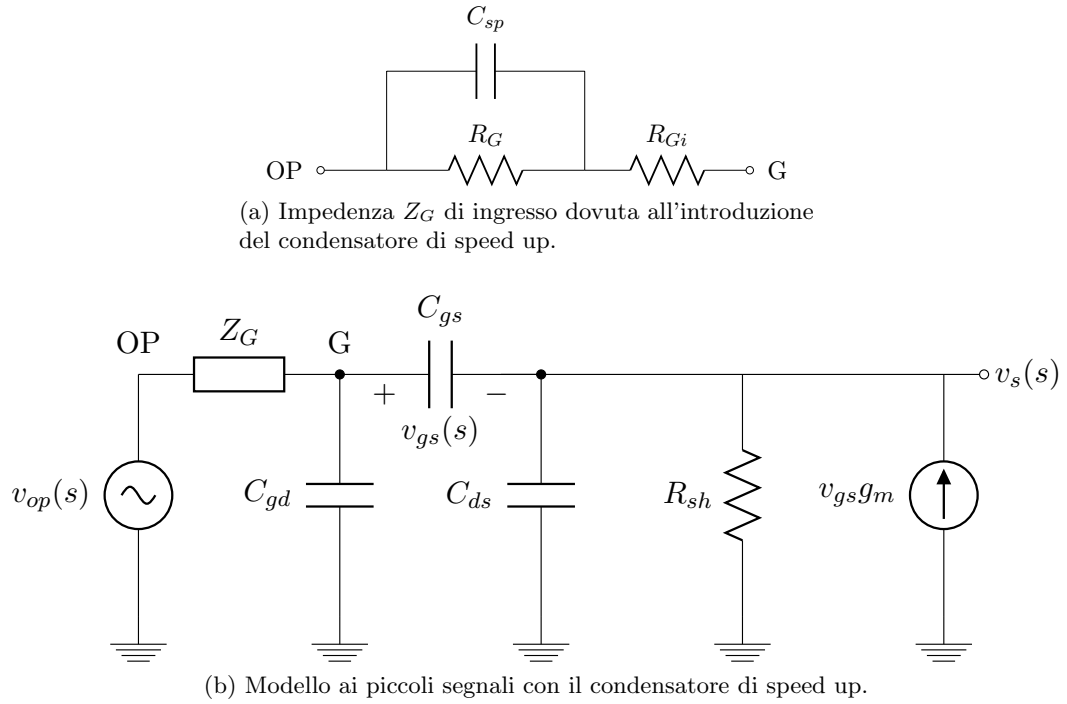


Figura 4.22: Confronto dei guadagni introdotti tramite la compensazione e l'analisi fatta al paragrafo 4.7.1.

Figura 4.23: Reti ai piccoli segnali con l'aggiunta di Z_G .

4.7.2 Condensatore di speed up

Una opzione possibile per velocizzare il sistema aggiungendo un solo elemento passivo è il condensatore di *speed up*, il quale è posto in parallelo con la resistenza di gate con lo scopo di permettere il passaggio di corrente alle alte frequenze per accelerare la carica del condensatore C_{gs} . In questo paragrafo si vuole presentare l'analisi circuitale sul modello ai piccoli segnali dello stadio di uscita, per la topologia ad alimentazione non flottante, per determinare l'effetto di tale condensatore; per costruire il modello non è possibile trascurare il contributo della resistenza dovuta ai collegamenti interni fra il piedino e il contatto sul wafer, si è quindi creata una nuova impedenza di gate $Z_G(s)$, vedi figura 4.23a, di equazione:

$$Z_G(s) = \frac{R_G}{1 + sR_G C_{sp}} + R_{Gi} \quad (4.34)$$

con $R_{Gi} = 2.4 \Omega$ resistenza interna di gate del FET.

Ne consegue che la nuova funzione di trasferimento $W_{nfl}^{sp}(s)$, ricavata dal modello ai piccoli segnali di fig. 4.23b, sarà:

$$W_{nfl}^{sp}(s) = \frac{v_s(s)}{v_{op}(s)} = \frac{c'_0 + c'_1 s + c'_2 s^2}{d'_0 + d'_1 s + d'_2 s^2 + d'_3 s^3} \quad (4.35)$$

$$\begin{aligned}
c'_0 &= R_{sh}g_m \\
c'_1 &= C_{gs}R_{sh} + C_{sp}R_{Gi}R_{sh}g_m \\
c'_2 &= C_{gs}C_{sp}R_{Gi}R_{sh} \\
d'_0 &= R_{sh}g_m + 1 \\
d'_1 &= C_{gd}R_{Gi} + C_{gd}R_{Gi} + C_{gs}R_{Gi} + C_{gs}R_{Gi} + C_{ds}R_{sh} + C_{sp}R_{Gi} \dots \\
&\quad + C_{gs}R_{sh} + C_{gd}R_{Gi}R_{sh}g_m + C_{gd}R_{Gi}R_{sh}g_m + C_{sp}R_{Gi}R_{sh}g_m \\
d'_2 &= C_{ds}C_{gd}R_{Gi}R_{sh} + C_{ds}C_{gd}R_{Gi}R_{sh} + C_{ds}C_{gs}R_{Gi}R_{sh} \dots \\
&\quad + C_{ds}C_{gs}R_{Gi}R_{sh} + C_{gd}C_{sp}R_{Gi}R_{Gi} + C_{gs}C_{sp}R_{Gi}R_{Gi} \dots \\
&\quad + C_{gd}C_{gs}R_{Gi}R_{sh} + C_{gd}C_{gs}R_{Gi}R_{sh} + C_{ds}C_{sp}R_{Gi}R_{sh} \dots \\
&\quad + C_{gs}C_{sp}R_{Gi}R_{sh} + C_{gd}C_{sp}R_{Gi}R_{Gi}R_{sh}g_m \\
d'_3 &= C_{ds}C_{gd}C_{sp}R_{Gi}R_{Gi}R_{sh} + C_{ds}C_{gs}C_{sp}R_{Gi}R_{Gi}R_{sh} \dots \\
&\quad + C_{gd}C_{gs}C_{sp}R_{Gi}R_{Gi}R_{sh}
\end{aligned}$$

La differenza sostanziale è la presenza di uno zero ed un polo in più rispetto a (4.30) che modifica in maniera piuttosto marcata il guadagno alle frequenze maggiori di 300 kHz, vedi il diagramma in fig. 4.24 valutato per $R_G = 10 \Omega$ e $C_{sp} = 1 \text{ nF}$; applicandovi la compensazione si ottiene una nuova funzione di trasferimento:

$$W_{nflc}^{sp}(s) = W'_g(s) + W'_s(s)W_{nfl}^{sp}(s) \quad (4.36)$$

anch'essa rappresentata in fig. 4.24 che dimostra come la presenza di tale condensatore non degeneri completamente le prestazioni in termini di stabilità. Vi è però una perdita non trascurabile in termini di fase attorno al 1 MHz, infatti, confrontando col noise gain di fig. 4.21, si vede che il punto di massimo di $\angle W_{nflc}^{sp}(s)$ è approssimativamente 40° mentre $\angle W'_{nflc} = \angle 1/A'_{nflc}$ è una dozzina di gradi inferiore, 28° ; il sistema opera proprio attorno a tali frequenze, perciò tale perdita potrebbe risultare in un malfunzionamento dell'intero circuito.

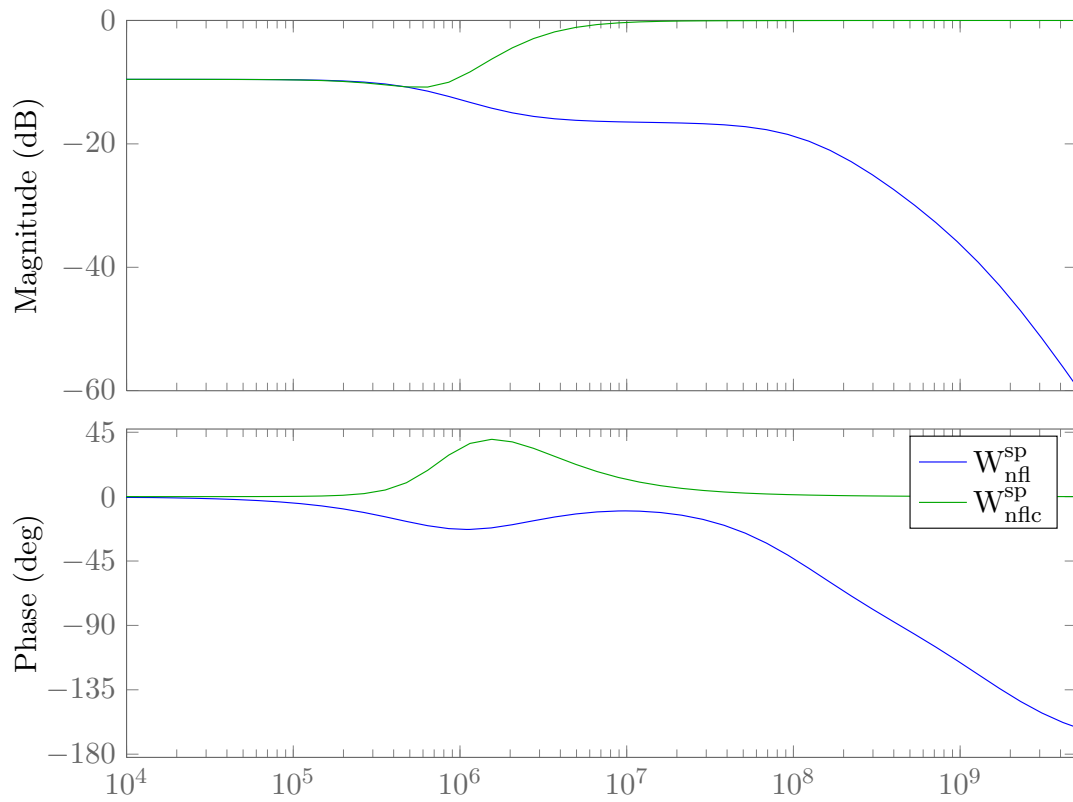


Figura 4.24: Diagramma di Bode della funzione di trasferimento con il condensatore di speed up, W_{nfl}^{sp} , e la medesima funzione di trasferimento con applicata la compensazione di tipo (4.28), W_{nflc}^{sp} .

Capitolo 5

Prototipo

5.1 Dimensionamento

Al fine di confrontare i risultati attesi con delle prove sperimentali e così approfondire lo studio del dispositivo, è stato creato un prototipo su scheda millefori: questa si è rivelata essere una buona strategia in quanto ha consentito di identificare i punti critici del sistema e la cura necessaria alla realizzazione degli stessi, rimanendo consapevoli delle limitazioni imposte da un supporto di questo tipo. Di seguito un breve resoconto del dimensionamento, derivante direttamente dalle considerazioni effettuate al paragrafo 2.2 sulla topologia e le specifiche necessità del circuito.

La minima tensione V_Q e la massima corrente I_Q richiesta al dispositivo determinano il valore minimo della resistenza di shunt:

$$\begin{aligned}\hat{R}_{sh} &= \frac{\check{V}_Q}{\hat{I}_{Qmax}} - R_{DSon} = 0.73 \Omega \\ R_{sh} &= 0.47 \Omega\end{aligned}\tag{5.1}$$

il valore scelto in (5.1) è tale per cui si lascia un margine di ≈ 0.5 V per l'accensione del MOS e perché già presente in laboratorio.

Al **partitore di ingresso** è posta in parallelo una resistenza R_i in modo da suddividere la dissipazione di potenza, al contempo però si vuole mantenere il carico adattato per l'ingresso con generatore di funzione, ne segue:

$$R_i = 100 \Omega \Rightarrow \begin{cases} R_i \parallel (R_a + R_b) = 50 \Omega \\ R_a + R_b = 100 \Omega \\ \alpha = \frac{R_b}{R_b + R_a} = \frac{\hat{I}_Q R_{sh}}{\check{V}_{in}} = \frac{2 \times 0.47}{5} = 0,188 \end{cases}\tag{5.2}$$

$$R_a = R_i(1 - \alpha) = 81,2 \approx 82 \Omega\tag{5.3}$$

$$R_b = R_i\alpha = 18,8 \approx 20 \Omega\tag{5.4}$$

Fra i morsetti di alimentazione della scheda e dell'operazionale è posto un filtro passa basso con i condensatori collegati con un capo alla resistenza di filtro e l'altro in comune,

connesso al potenziale della resistenza di misura. In tale modo si crea una **alimentazione flottante** per la componente AC che permette la richiusura della corrente che carica la capacità C_{gs} senza passare per la resistenza di misura, vedi la trattazione fatta al paragrafo 2.3.

Dal datasheet dell'operazionale scelto si è ricavato che le prestazioni migliori in termini di reiezione ai disturbi si hanno nell'intorno di $V_+ = 15\text{ V}(= -V_-)$; dipendendo la tensione all'alimentazione dell'operazionale dalla corrente a riposo richiesta dall'integrato stesso, fissiamo la caduta massima sulla resistenza di filtro a $\Delta V_{alim} = 1\text{ V}$ e la tensione dell'alimentatore da banco a $V_{s+} = 15\text{ V}(= -V_{s-})$:

$$\begin{aligned}
 I_{DC} &= \underbrace{(5.3)}_{IC} + \overbrace{(1.0)}^{\text{bias}}) 10^{-3} = 6.3\text{ mA} \\
 V_+ &= V_{s+} - \Delta V_{alim} = V_{s+} - I_{DC} R_+ \\
 R_+ &= \frac{\Delta V_{alim}}{I_{DC}} = 158\ \Omega \approx 150\ \Omega
 \end{aligned} \tag{5.5}$$

La dimensione dei condensatori di filtro dipende dalla carica necessaria a portare il FET in conduzione e dalla massima ondulazione ammessa sull'alimentazione flottante: fissata una differenza $\Delta V_C = 0.01 * V_+$ in percentuale col valore medio si ottiene:

$$C = \frac{\Delta Q_c}{\Delta V_C} = \frac{9.5\text{ nC}}{0.01 * 14\text{ V}} = 67.8\text{ nF} \approx 100\text{ nF} = C_+ = C_- \tag{5.6}$$

In questo prototipo il **dissipatore** non è dimensionato per raffreddare la maggiore potenza di specifica, il valore massimo calcolato è 20 W, ricavato da:

$$P_{max} = \frac{T_{jmax} - T_{amb}}{R_{thjc} + R_{thcs} + R_{thsa}} = \frac{175 - 25}{1 + 1.3 + 4.7} \approx 21\text{ W} \tag{5.7}$$

5.2 Note realizzative

Una condizione che è bene evidenziare sin dal principio è la presenza dell'operazionale TL081 di *STMicroelectronics* nella versione iniziale del prototipo, previa una verifica dell'effettiva stabilità del circuito su carta, mentre l'analisi svolta nel capitolo precedente fa riferimento all'OPA604 di *Texas Instruments*: tale scelta deriva dal fatto che il progetto era ancora in fase di studio pertanto l'utilizzo di un amplificatore ad elevate prestazioni avrebbe solo complicato l'analisi; in figura 5.1 sono riassunte le caratteristiche principali e il guadagno in catena aperta del TL081. Il circuito dev'essere curato dal punto di vista del collocamento dei componenti, giacché da esso dipendono fortemente le prestazioni del circuito, in particolare possiamo citare i seguenti accorgimenti:

- gli anelli ad alte correnti transitorie causano un forte campo magnetico che genera correnti indotte nei circuiti circostanti: pertanto si è tentato di ridurre al massimo l'area inscritta nel percorso ad alta corrente fra V_Q e massa; inoltre si è creato un "8" formato da due anelli con correnti di verso opposto.

Parametri TL081			
SR	13	[V/ μ s]	
I_{supp}	1,8	[mA]	
UGB	4	[MHz]	
A_{OL}	110	[dB]	

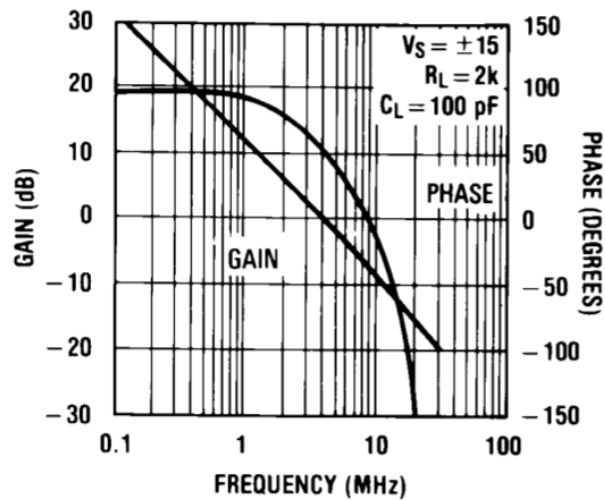


Figura 5.1: TL081: parametri caratteristici e diagramma di Bode del guadagno in catena aperta.

- Le alimentazioni AC, formate dai due condensatori C_+ e C_- vicine ai rispettivi terminali di alimentazione dell'operazionale per favorire al massimo il prelievo di corrente durante la carica del gate.
- Porre le resistenze di filtro R_+ e R_- vicine ai terminali di alimentazione dell'operazionale, per eliminare gli effetti dovuti all'induttanza parassita dei fili di connessione, e porre l'alimentazione (formata dai condensatori a monte della resistenza) in prossimità dell'operazionale stesso.
- Riferire il circuito a uno stesso punto di massa, in questo caso quella a capo della resistenza R_{sh} , con fili distinti per l'alimentazione e il partitore di ingresso (segnale).
- Prelevare la tensione di V_{sh} direttamente dalla resistenza, con un filo dedicato.
- Predisporre lo spazio per un dissipatore; quello montato sulla scheda possiede una resistenza termica $\approx 5^\circ\text{C}/\text{W}$ insufficiente per la massima potenza ma sufficiente per dei test.

Sebbene fosse necessario fare le precedenti osservazioni prima della realizzazione del prototipo, parte di tali riflessioni è giunta successivamente ad essa, con il risultato che il prototipo stesso risulta carente dal punto di vista dell'ottimizzazione delle prestazioni in funzione del collocamento dei componenti sulla scheda secondo i criteri appena esposti. Cionondimeno si è ritenuto utile mantenere il medesimo dispositivo senza affrontare una nuova fase realizzativa, prendendo l'occasione per determinare l'effettiva criticità di talune parti del circuito. In figura 5.2 è presentata la disposizione dei componenti

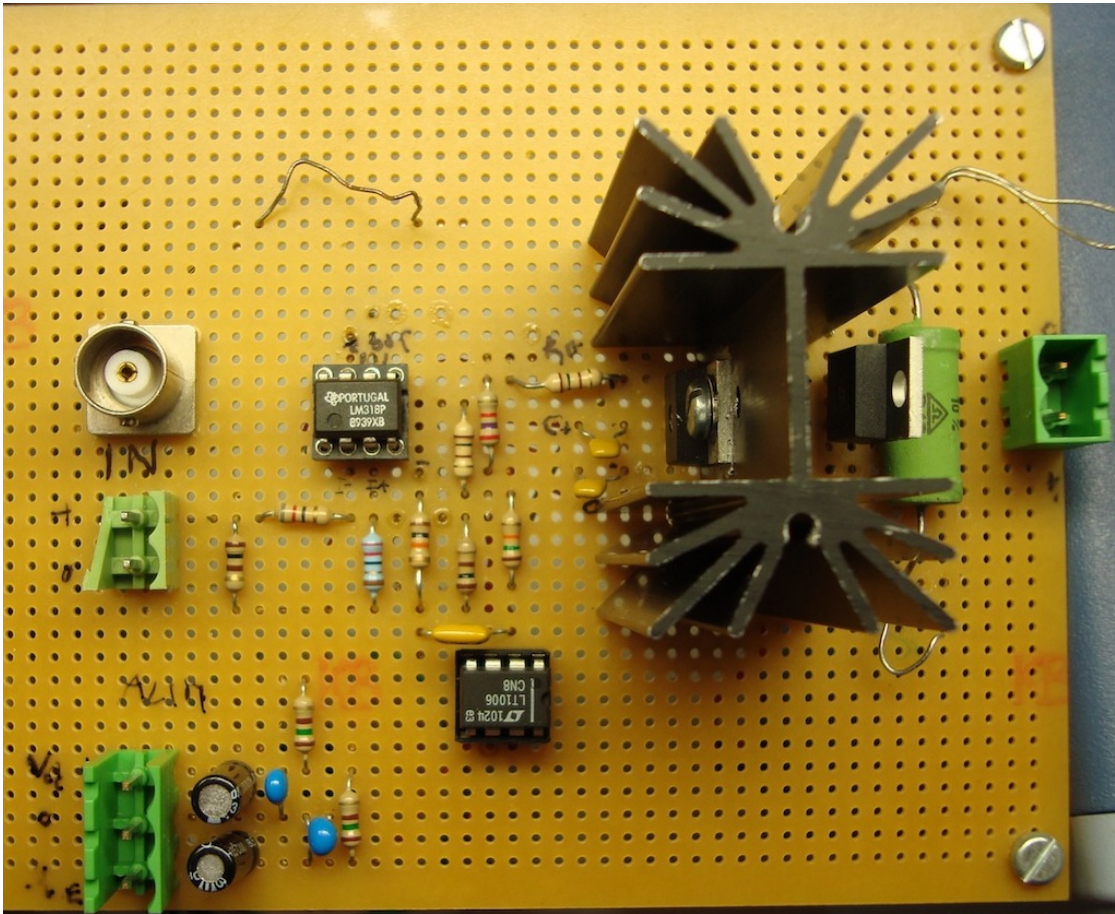


Figura 5.2: Collocazione dei componenti su millefori Eurocard 160×100 mm, passo 2.5 mm.

sulla millefori, in particolare è bene notare che i primi test sono stati condotti *senza* un circuito di compensazione.

5.3 Caratterizzazione DC

Una volta costruito il prototipo si sono effettuate le prime misure per la caratterizzazione in continua, ponendo all'ingresso un segnale costante. Per tensioni superiori a 0.52 V si verificavano delle oscillazioni a frequenza 910 kHz sulla tensione V_{sh} ; la causa poteva risiedere in almeno due problemi: l'induttanza parassita dei cavi oppure nella stabilità del circuito in se stesso. Per prima cosa si è effettuata una nuova simulazione del modello ai piccoli segnali aggiungendo un induttore $L_p = 1 \mu\text{H}$ fra il generatore V_Q e il drain del FET, evidenziando una risonanza attorno ai 6.3 MHz, valore che ha dato più credito alla prima ipotesi essendo questa frequenza nei pressi della banda passante dell'operazionale e delle oscillazioni misurate; nelle figure 5.3a e 5.3b si trovano il nuovo modello simulato

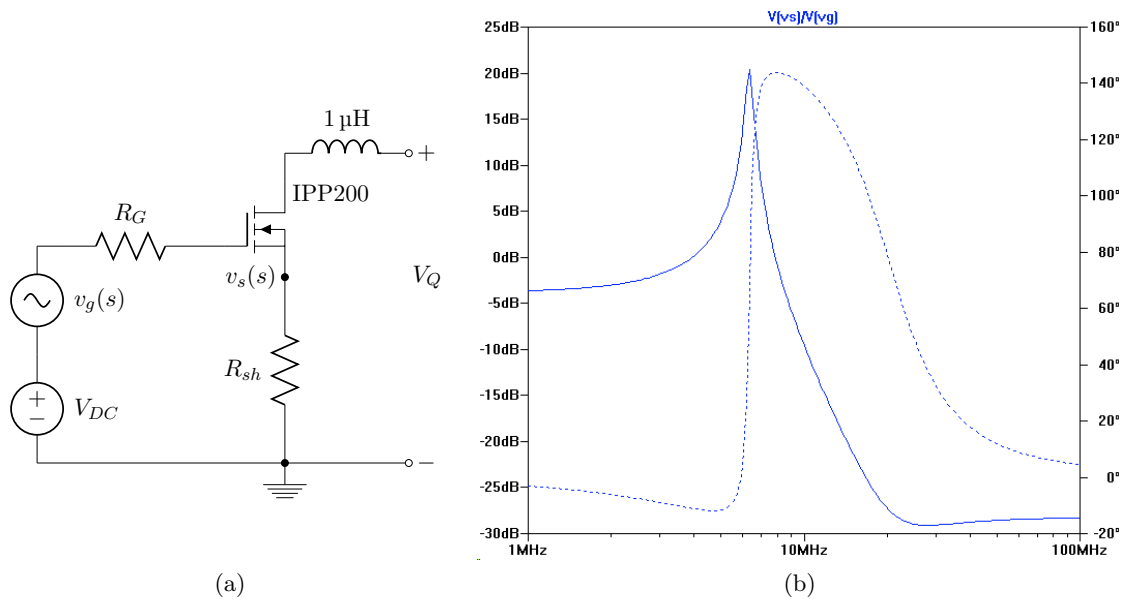


Figura 5.3: Circuito (5.3a) e funzione di trasferimento (5.3b) dello stadio di uscita

e il relativo diagramma di Bode della funzione di trasferimento. La verifica si è ottenuta misurando la tensione al drain (figura 5.4) del FET, mostrando lo stesso andamento della caduta di R_{sh} al problema si è ovviato saldando fra drain e massa un condensatore ceramico da $1 \mu\text{F}$, poiché tale dielettrico presenta minori componenti parassite rispetto ad altre tipologie; questo è un artificio utile al solo test del prototipo, su un PCB dedicato esso ovviamente non ci sarà. La soluzione, come già previsto, verrà dalla minimizzazione delle induttanze parassite fra DUT e terminali di uscita, dato che essa gioca un ruolo fondamentale sull'efficacia del carico attivo ed è sicuramente la parte più delicata e alla quale si dovrà prestare attenzione nella realizzazione del circuito stampato.

A questo punto si è proceduto con la caratterizzazione del circuito, vedi tabella 5.1, in figura 5.5 è presente il confronto fra la funzione di trasferimento ingresso uscita, così come presentata nel capitolo dell'analisi statica, rispetto a quella ottenuta per via sperimentale con i punti della tabella 5.1 poi interpolati con una funzione cubica. Un particolare importante è che al momento la polarizzazione della tensione di riposo dell'operazionale non era funzionante, la tensione registrata in condizione di ingresso nullo era -22 mV , valore che mutava a seconda dell'operazionale utilizzato (per LM318 era -73 mV e per l'OPA604 273 mV).

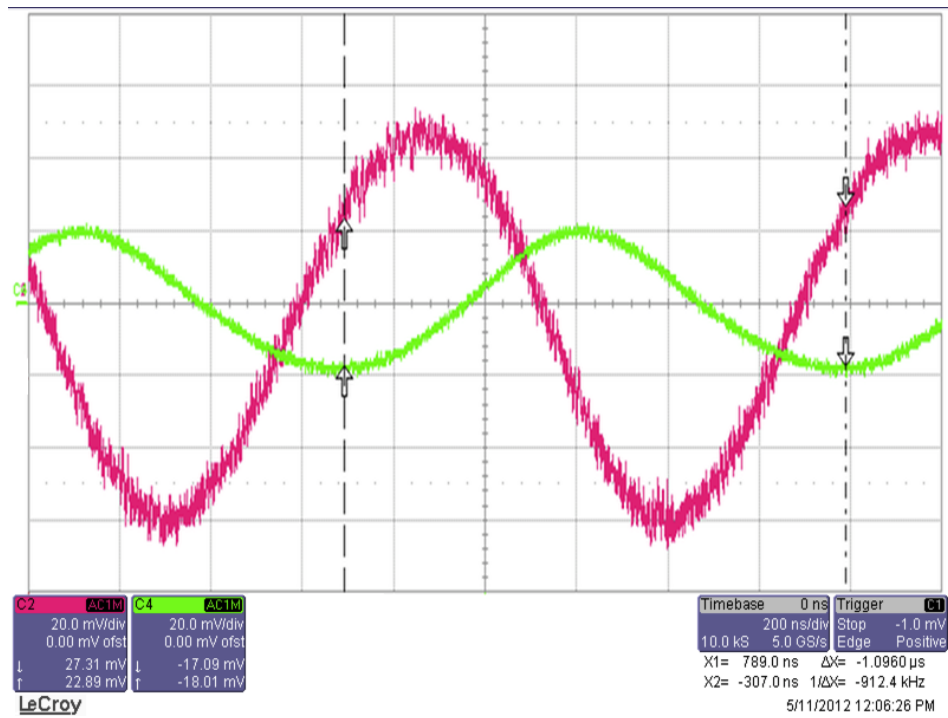


Figura 5.4: Oscillazione misurata al drain (canale rosso) del FET prima dell'inserimento di un condensatore di filtro fra i terminali di uscita del circuito.

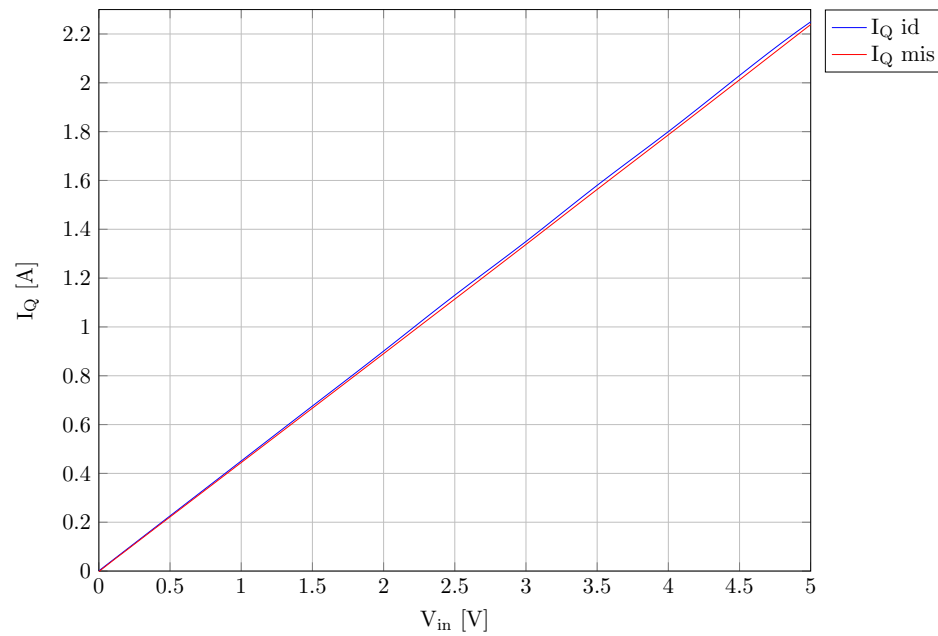


Figura 5.5: Confronto delle funzioni di trasferimento ideale e misurata.

Vin [V]	Misura			Atteso	
	Vsh [mV]	IQ [mA]	Vop [V]	Vsh [mV]	IQ [mA]
0,01	1,68	3,58	3,3895	2,12	5,5
0,02	3,87	8,24	3,4816	4,23	10
0,03	5,90	12,54	3,5307	6,35	14,5
0,04	7,96	16,94	3,5655	8,46	19
0,05	10,10	21,49	3,5937	10,6	23,5
0,1	20,50	43,62	3,6839	21,2	46
0,3	62,39	132,74	3,8571	63,5	136
0,5	104,22	221,75	3,9561	106	226
1	208,89	444,45	4,1480	212	451
1,5	313,57	667,17	4,2973	317	676
2	418,51	890,45	4,4327	423	901
2,5	523,55	1113,93	4,5577	529	1130
3	628,72	1337,70	4,6792	635	1350
3,5	734,76	1563,32	4,7983	740	1580
4	839,80	1786,81	4,9235	846	1800
4,5	945,73	2012,19	5,0812	952	2030
5	1052,20	2238,72	5,2073	1060	2250

Tabella 5.1: Caratterizzazione statica del prototipo.

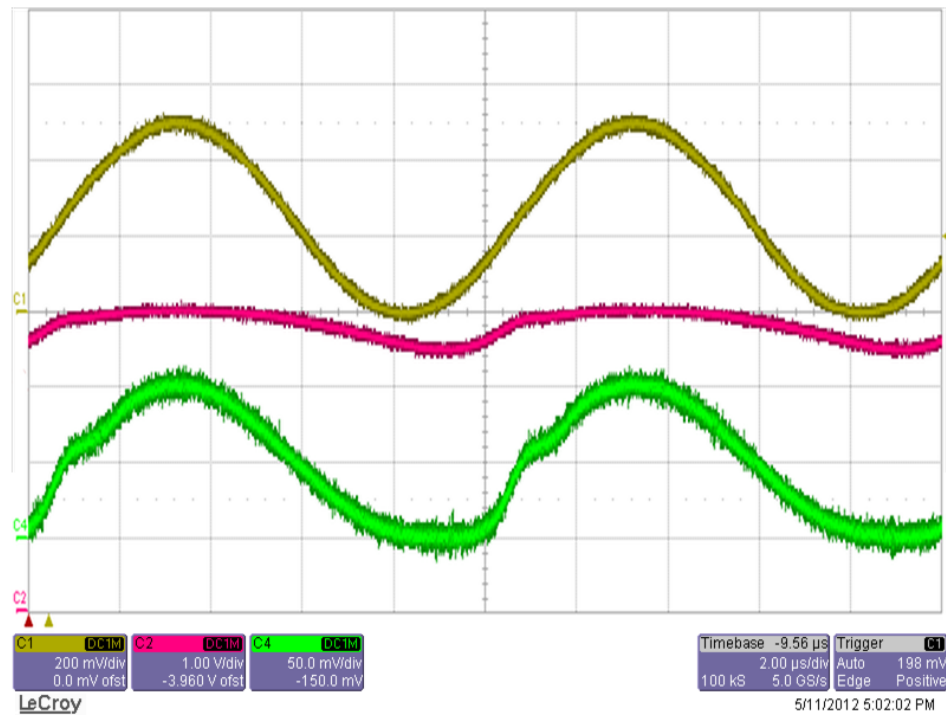


Figura 5.6: Comportamento ai grandi segnali dell'operazionale, V_{in} in giallo, V_{gate} in rosso e V_{sh} in verde.

5.4 Caratterizzazione dinamica - TL081

Il passo successivo fu stimolare il circuito con segnali con contenuto armonico per definire quali siano i fattori limitanti che vanno ad incidere sulla qualità della risposta, più precisamente dove le prestazioni dell'operazionale risultano carenti per il nostro scopo; si sottolinea ancora una volta che il circuito è ancora sprovvisto di compensazione per tanto gli stimoli di ingresso saranno di piccola entità rispetto alle prestazioni finali del circuito. Si è perciò posta in ingresso un'onda sinusoidale pura, $V_{in} = 500 \sin(2\pi 100 \times 10^3 t) + 250 \text{ mV}$, per rilevare il comportamento ai grandi segnali riscontrando una difficoltà dell'operazionale a regolare nella zona in prossimità dello zero a causa della tensione di offset del componente stesso: il risultato è visibile in figura 5.6.

Per procedere alla verifica del corretto funzionamento di ogni parte sensibile si sono approntate varie misure sul circuito, collocando un segnale trapezoidale in ingresso con fronti di salita e discesa di $1 \text{ V}/\mu\text{s}$ fino al valore massimo di 1 V corrispondente a una corrente finale di $\approx 444 \text{ mA}$.

La prima misura è stata effettuata sui morsetti di alimentazione dell'operazionale V_+ e V_- , figura 5.7, mostrando il risultato atteso: durante il transitorio i potenziali vengono traslati verso l'alto seguendo esattamente il profilo di V_{sh} (cfr. con la figura 5.9). Esauritasi la richiesta di corrente impulsiva – quando il potenziale V_{sh} si è assestato al valore finale imposto dall'ingresso – i condensatori C_+ e C_- si scaricano su R_+ e

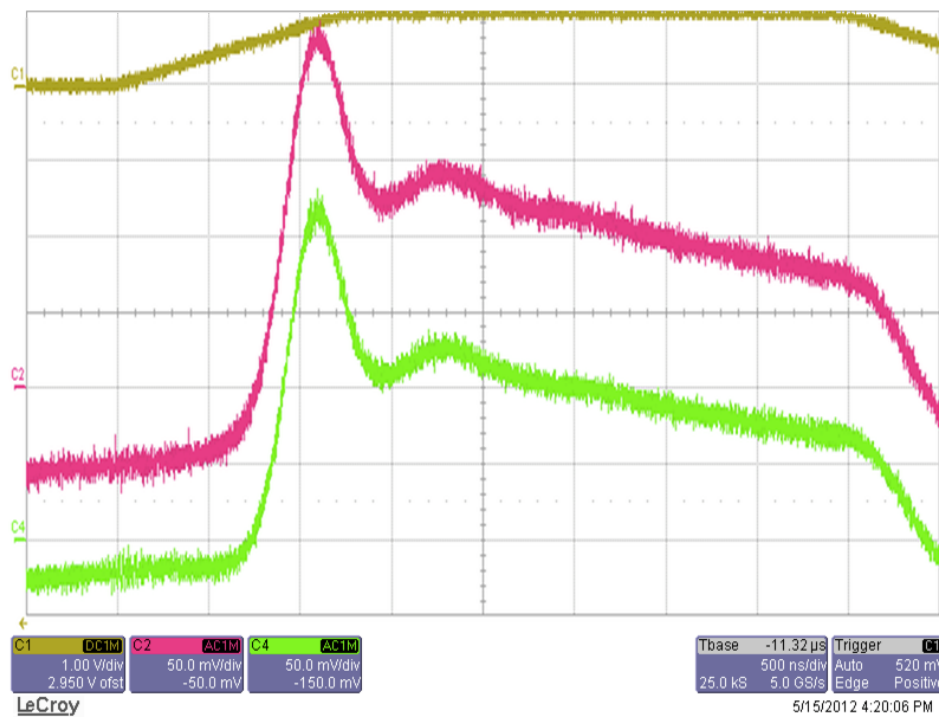


Figura 5.7: Risposta delle tensioni di alimentazione: V_{in} in giallo, V_- in rosso e V_+ in verde.

R_- rispettivamente, riportandosi al valore di tensione dell'alimentazione: ciò si deduce dall'andamento discendente delle tensioni V_+ e V_- successivo al tempo zero del quadrante dell'oscilloscopio, che ben approssima la risposta a un gradino di -200 mV di una rete RC di costante di tempo $\tau = R_+C_+ = 15$ μ s. Al tempo zero dell'oscilloscopio il valore finale della tensione V_{sh} si è assestato a 200 mV che equivale a portare la tensione positivo del condensatore a 15.2 mV, successivamente avviene la scarica sulla resistenza e l'alimentatore $V_{s+} = 15$ V.

Nella figura 5.8 vi è la misura all'uscita dell'operazionale e sul piedino di gate del FET: esse sono quasi sovrapposte e ciò evidenzia una bassa richiesta di corrente per caricare la capacità C_{gs} , la pendenza massima misurata all'uscita è di ≈ 2 V/ μ s quindi entro la prestazioni massime del componente. In realtà, confrontando tale andamento con fig. 5.9, che presenta in verde la misura al morsetto negativo dell'operazionale e non sulla resistenza R_{sh} , si nota che l'operazionale sta lavorando completamente in catena aperta e fuori controllo, da ciò si è concluso che la banda necessaria è molto maggiore; si evince comunque che lo stadio è un buon inseguitore con una banda adeguata, infatti la tensione al source replica abbastanza bene quella di gate – in rosso – ma anche che presenta prestazioni differenti a seconda del punto di lavoro: inizialmente, al punto di riposo, il guadagno è basso poiché all'accensione la tensione V_{sh} sale lentamente ma recupera successivamente dimostrando di avere un buon guadagno dinamico.

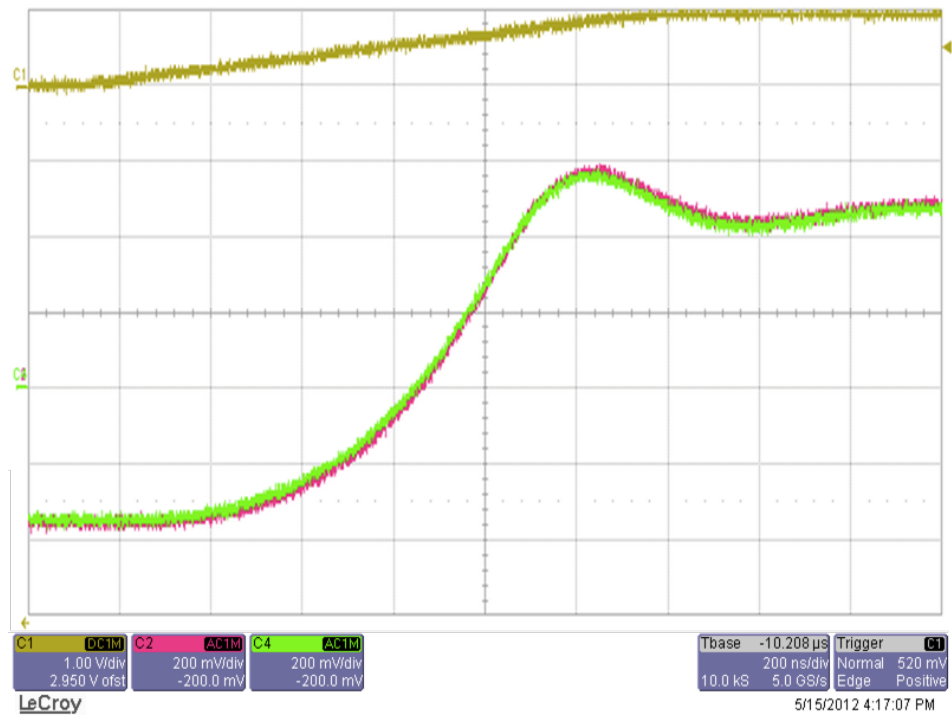


Figura 5.8: Misure delle prestazioni dell'uscita: V_{in} in giallo, V_{gate} in rosso e V_{op} in verde prelevata all'uscita dell'operazionale.

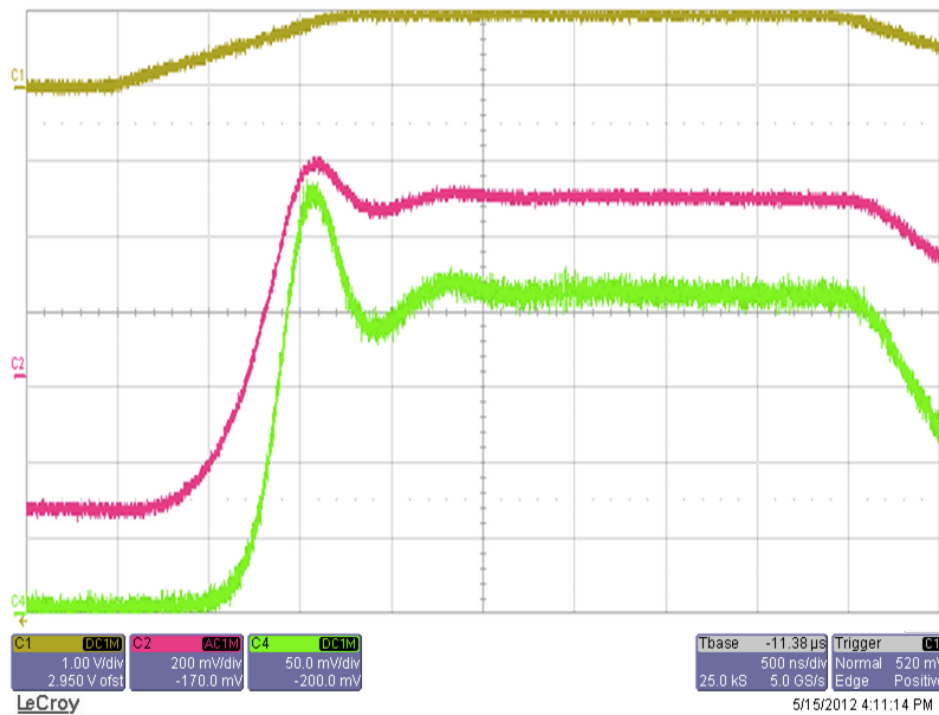


Figura 5.9: Misure del comportamento in ingresso: V_{in} in giallo, V_{gate} in rosso e V_{sh} in verde prelevata sul terminale negativo dell'operazionale.

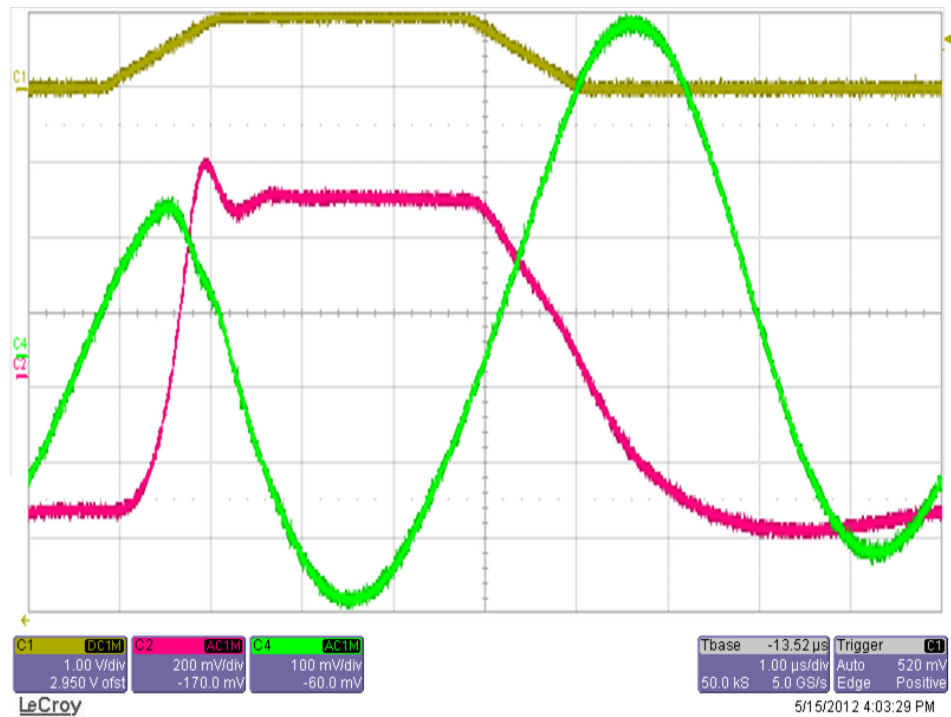


Figura 5.10: Misure al drain: V_{in} in giallo, V_{gate} in rosso e V_{drain} in verde.

L'ultima verifica effettuata è sulla tensione di drain, dove si è misurata ancora una volta una tensione oscillante, fig. 5.10, di frequenza ≈ 200 kHz imputabile questa volta in parte alla induttanza-serie del condensatore ma anche alla configurazione delle misure. Infatti fino a questo momento la massa delle misure era riferita a quella della resistenza R_{sh} la quale subiva delle oscillazioni durante i transitori ad alta corrente rispetto alle masse di alimentazione e di segnale del circuito di controllo: questo è probabilmente dovuto alla concomitanza di due fattori, l'induttanza serie dei collegamenti fra le masse del circuito e l'elevata entità delle sovralongazioni a cui è sottoposta la corrente I_{sh} .

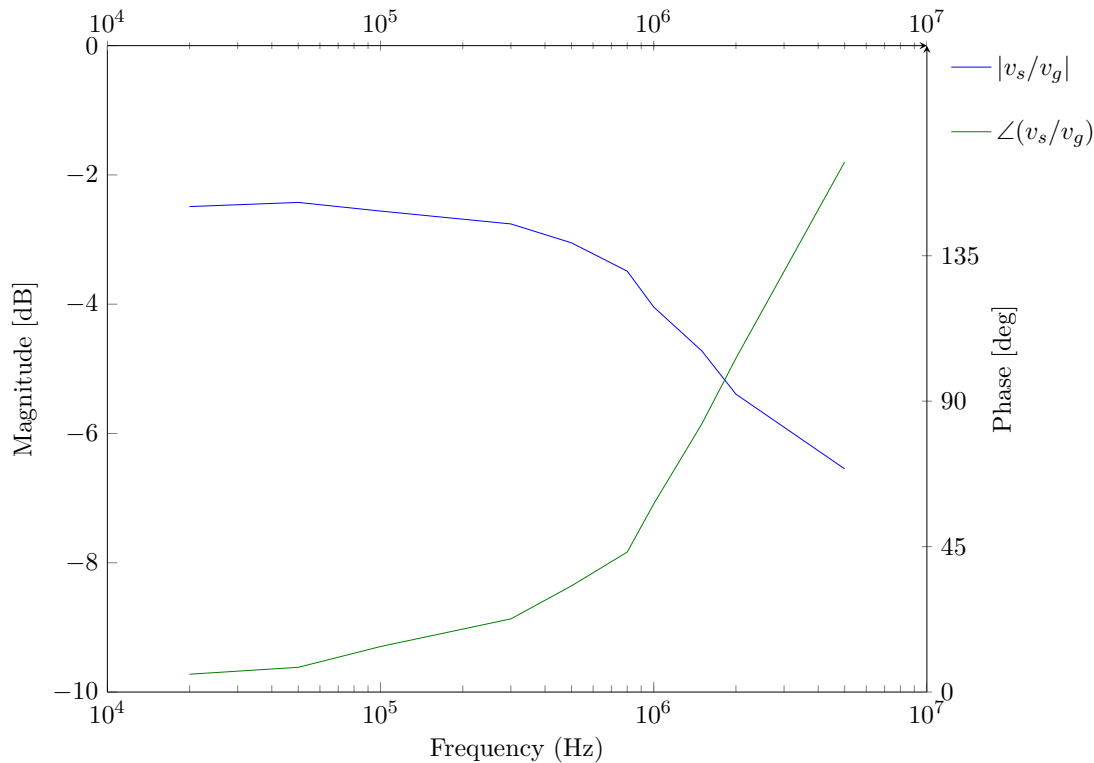


Figura 5.11: Diagramma di Bode misurato per lo stadio di uscita della funzione di trasferimento V_{OP}/V_{sh} nel punto di lavoro $V_{DC} = 2$ V.

Si è caratterizzata la funzione di trasferimento V_{OP}/V_{sh} cioè dello stadio di uscita studiato nel capitolo di analisi circuitale, ponendo in ingresso un segnale sinusoidale $V_{in} = 0,5 \sin(2\pi ft) + 2V$, $f = 500, 800, 1000$ kHz... per valutare l'effettiva previsione del modello e avere un diagramma di Bode, fig. 5.11 per confrontare i ritardi introdotti da tale stadio per diverse frequenze.

Prima di passare alla compensazione si è tentata un'altra strategia per aumentare le prestazioni del circuito pur mantenendo lo stesso operazionale, cioè ponendo un condensatore in anello aperto fra l'ingresso e il gate con una resistenza in serie dal valore di 10Ω , uguale ad R_G – vedi fig. 5.12 – ciò per cominciare a caricare la capacità C_{gs} direttamente dall'ingresso non appena la tensione V_{in} si porta positiva: nel risultato, presentato in fig. 5.13, si nota un marcato deterioramento del segnale d'ingresso e della forma d'onda di uscita, originato dall'anello creato dalla serie RC introdotta.

Infine si è proceduto con una compensazione di tipo *noise-gain*, ponendo una serie RC fra i morsetti di ingresso dell'operazionale, vedi figura 5.14a, dalla quale discendono quindi le seguenti funzioni di trasferimento riportate nello schema a blocchi di

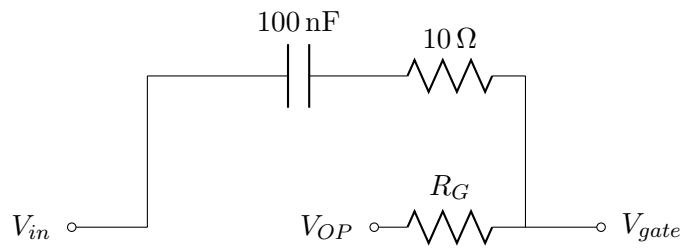


Figura 5.12: Circuito in anello aperto fra ingresso e uscita.

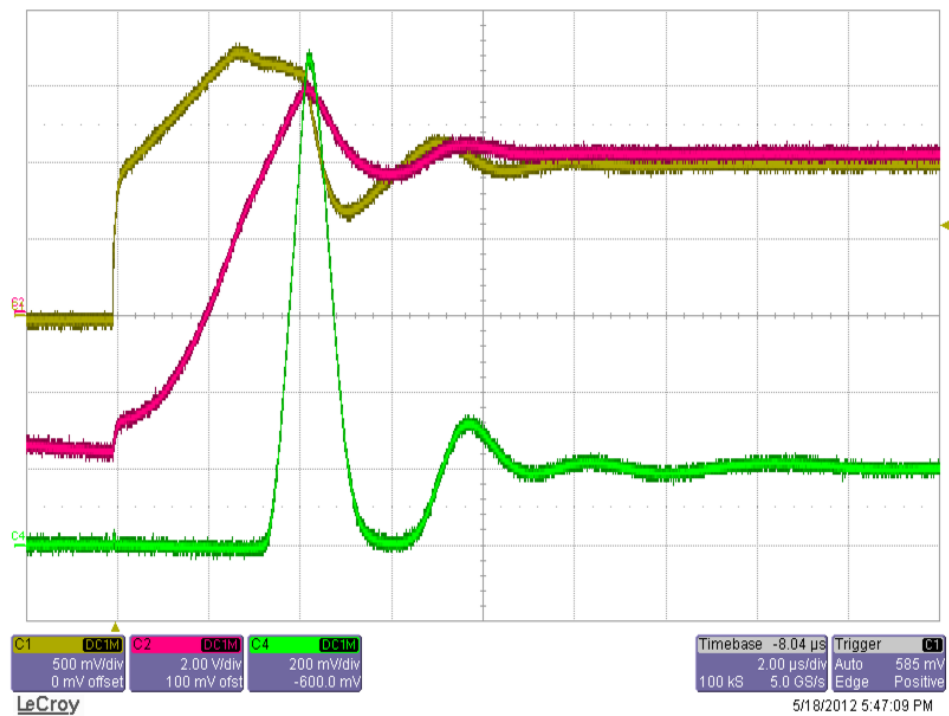


Figura 5.13: Le prestazioni del circuito con il *feedforward* di fig.5.12 sono evidentemente deteriorate, in giallo V_{in} , verde V_{sh} , rosso V_{op} .

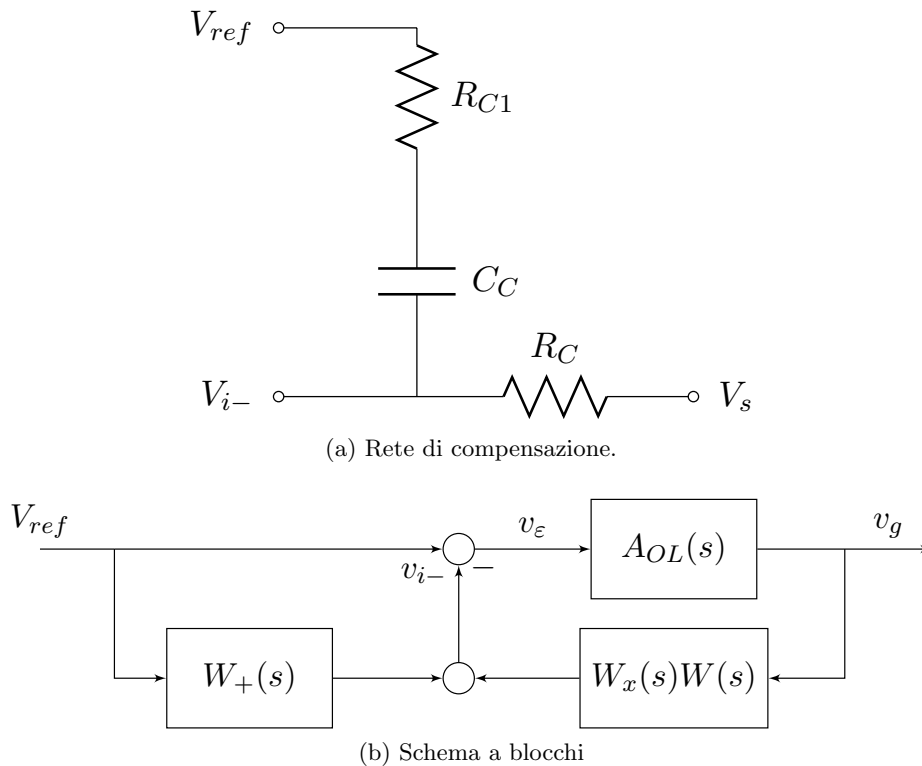


Figura 5.14: Compensazione noise-gain studiata.

figura 5.14b:

$$W_+(s) = \frac{sC_C R_C}{1 + sC_C(R_{C1} + R_C)} \quad (5.8)$$

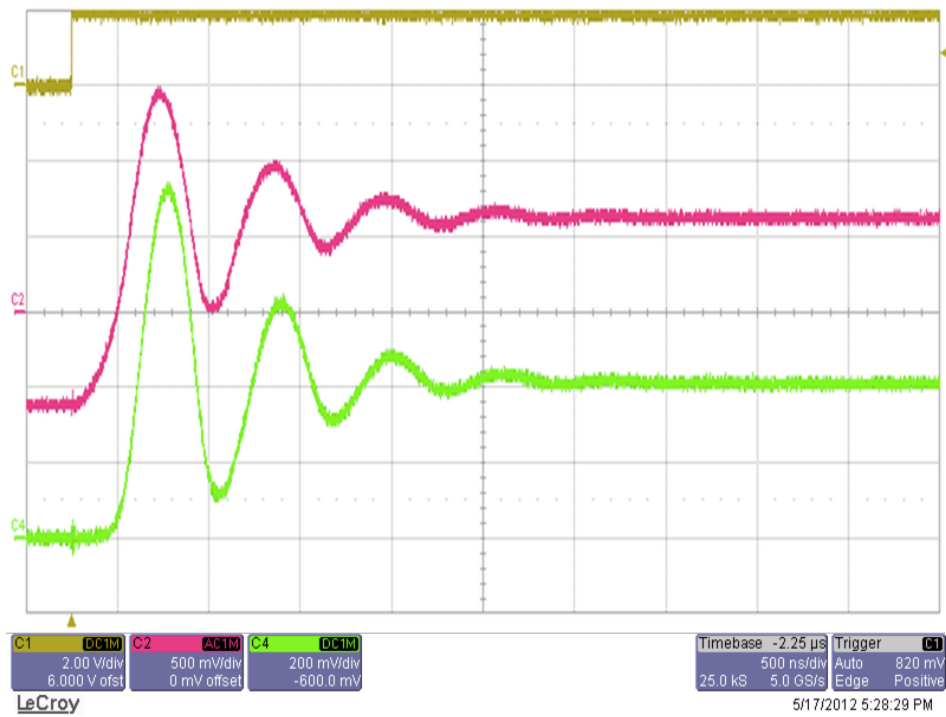
$$W_x(s) = \frac{1 + sC_C R_C}{1 + sC_C(R_{C1} + R_C)} \quad (5.9)$$

$$A_{Tc} = \frac{1}{W(s)W_x(s)} \quad (5.10)$$

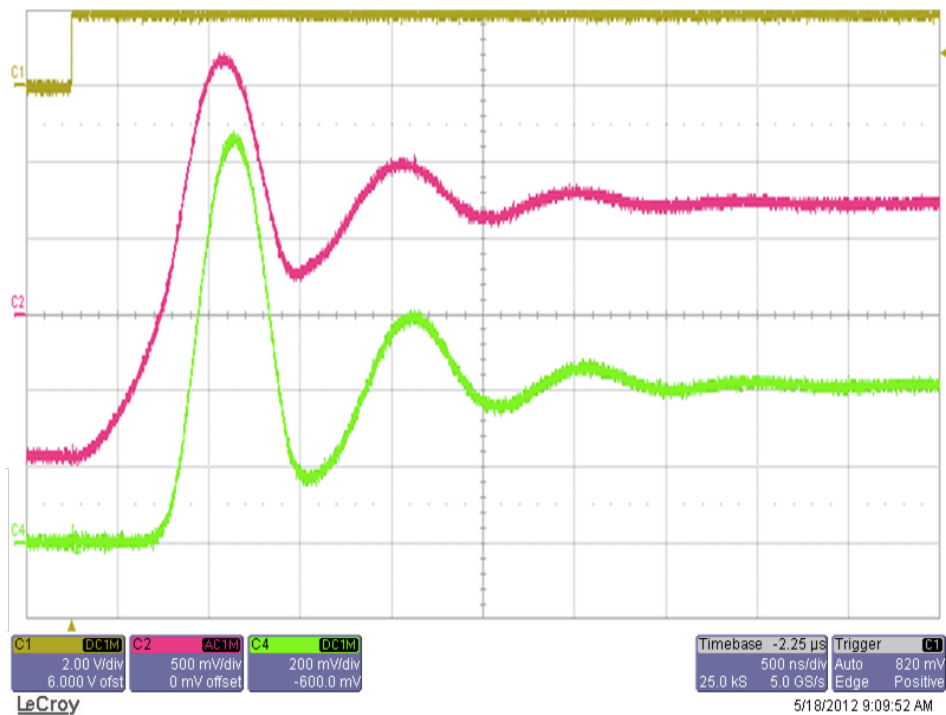
l'obiettivo è di anticipare l'intersezione fra $A_{Tc}(s)$ e $A_{OL}(s)$ in modo da avere un margine di fase maggiore – coincidente con quello del guadagno in catena aperta alla frequenza di intersezione fra i due – alla frequenza di attraversamento del guadagno d'anello del sistema determinata da $|A_{OL}(s)W(s)W_x(s)| = 1$. Il dimensionamento è stato effettuato supponendo una frequenza di guadagno unitario dell'operazionale di 1 MHz e ponendo l'intersezione col noise gain compensato $A_{Tc}(s) = (5.10)$ a 500 kHz; lo zero di $W_x(s)$ a un quarto di tale frequenza e il polo a metà di quest'ultima; ciò porge i seguenti valori dei componenti: $C_C = 10 \text{ nF}$, $R_C = R_{C1} = 100 \Omega$.

Si presentano quindi le immagini di una risposta al gradino di 2 V per il circuito non-compensato in figura 5.15a e quello compensato in fig.5.15b: come ci si aspettava la risposta compensata è più smorzata e con tempo di assestamento maggiore, tuttavia

l'entità della sovraelongazione resta la stessa. Si vede anche che si stanno raggiungendo il massimo delle prestazioni, ciò si evince dalla pendenza massima della tensione di gate che è di circa $10 \text{ V}/\mu\text{s}$ su un massimo di $13 \text{ V}/\mu\text{s}$ di specifica dalla scheda dell'operazionale, inoltre nel circuito compensato si notano, sempre sulla V_g , delle distorsioni rispetto a quello non compensato e si interpreta questo fenomeno come una limitata capacità di erogazione di corrente una volta aggiunto il condensatore di compensazione.



(a) Circuito non compensato



(b) Circuito compensato

Figura 5.15: Risposta al gradino del circuito con e senza compensazione, V_{in} in giallo, V_{gate} in rosso e V_{sh} in verde.

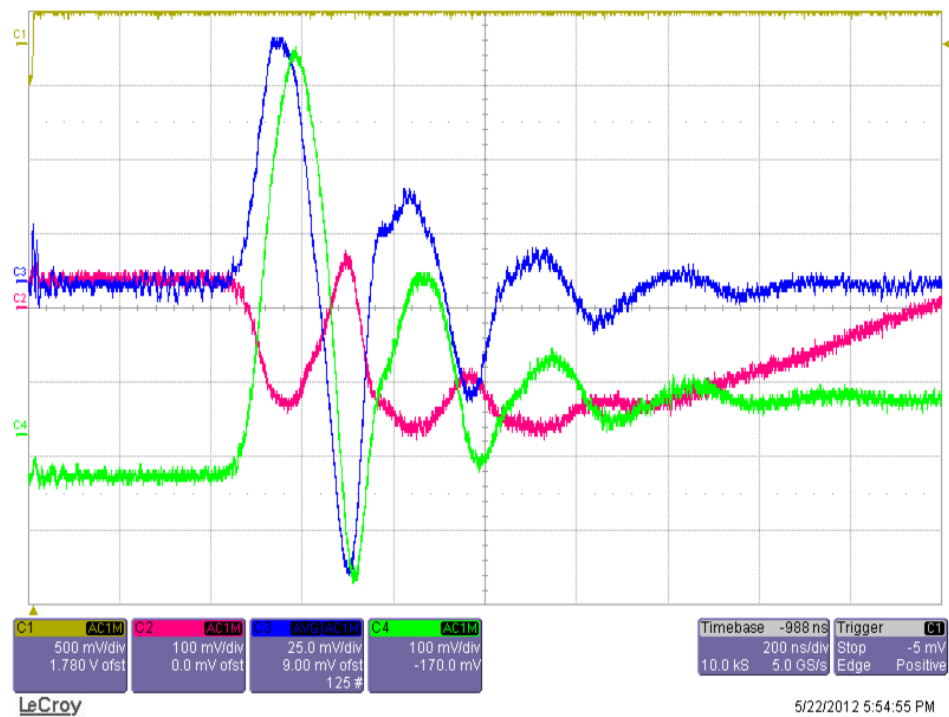


Figura 5.16: Oscillazione residua fra il riferimento dell'alimentazione e quello della sezione di potenza, traccia blu, in rosso l'oscillazione della tensione di drain.

Prima di cambiare l'operazionale, si è riflettuto su altre possibili modifiche da applicare al circuito sulla base delle evidenze riscontrate: l'oscillazione della massa di R_{sh} ha portato a cambiare i collegamenti di riferimento 0 scegliendo come punto di centro stella la massa di alimentazione dell'operazionale e su di essa si è posta la massa delle sonde per le successive misure; il collegamento è stato effettuato con due fili diversi per il riferimento del partitore di ingresso e quello di potenza, quest'ultimo è stato collegato sul terminale di massa del condensatore di filtro. Ciononostante è rimasta comunque un'oscillazione visibile in fig. 5.16. Un'altra modifica, applicata poi nei test con altri operazionali, è l'aumento della resistenza di gate da $10\ \Omega$ a $100\ \Omega$, questo perché, ponendo come segnali di ingresso funzioni a gradino sempre maggiori, si è notato dal confronto fra la tensione all'uscita dell'operazionale e la tensione al terminale negativo che i due segnali erano praticamente in fase, fig. 5.17: da ciò ne è derivato lo studio sull'influenza dell'impedenza di uscita dell'operazionale sulla funzione di trasferimento per una configurazione non invertente, che ha portato al risultato che al crescere dell'impedenza di uscita dell'amplificatore rispetto a quella di gate si ha una maggiore caduta sulla prima perciò lo sfasamento resta all'interno dell'operazionale e quindi inaccessibile dall'esterno.

Concludendo, si è visto che incrementando il valore dell'ingresso si abbassa il noise gain e ciò porta l'intersezione fra A_T e A_{OL} sempre più in alta frequenza dove il margine di fase dell'operazionale si fa più scarso; si può quindi affermare che il problema è di

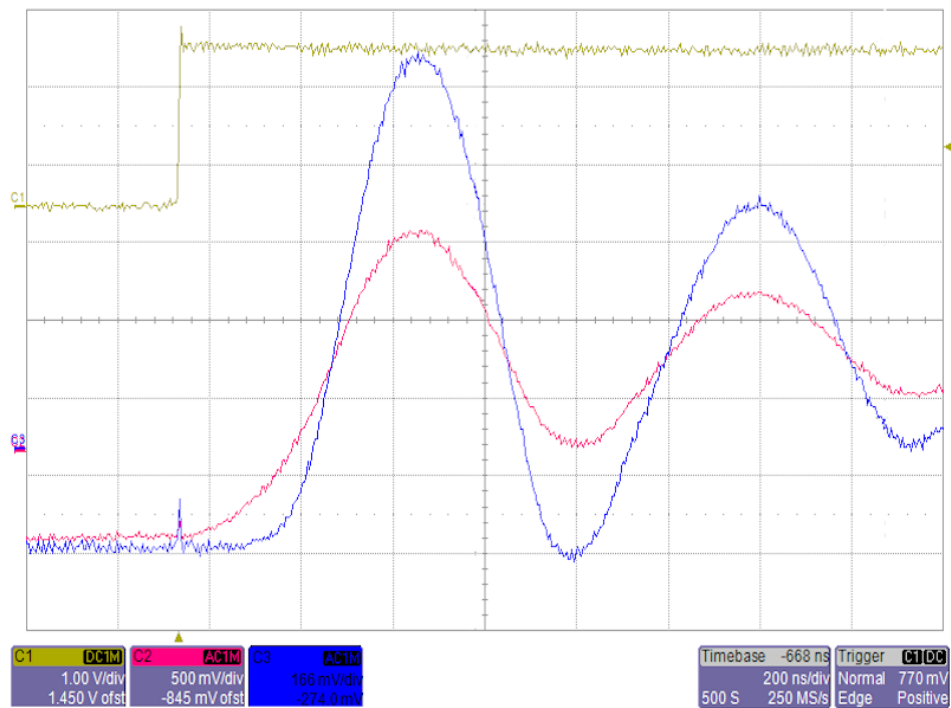


Figura 5.17: Misura dello sfasamento fra tensione all'uscita dell'operazionale, traccia rossa, e morsetto invertente, traccia blu; la traccia gialla è V_{in} .

compensazione e interno al guadagno d'anello, ora che sono chiari i comportamenti del circuito in tutti i punti. Dopo l'aggiunta della resistenza di gate le prestazioni del circuito non rispettano le specifiche richieste e si deduce che le caratteristiche dell'operazionale sono al di sotto di quelle necessarie per un funzionamento adeguato: oltre i 2.5 V di scalino di ingresso il sistema diventa instabile e presenta anche un picco di risonanza piuttosto marcata verso la fine della banda passante, 1.2 MHz, con un'amplificazione di ≈ 20 dB.

5.5 Caratterizzazione dinamica - OPA604 ed LM318

Gli amplificatori con prestazioni più elevate presi in considerazione sono l'OPA604 di *Burr-Browns* e l'LM318 di *National Semiconductor*: in questa parte si tratterà delle tecniche di compensazione studiate nei capitoli precedenti e degli effetti causati dalla variazione dei componenti passivi dello stadio finale e della rete di compensazione, con l'obiettivo di massimizzare le prestazioni del circuito.

Si ripresentano due considerazioni effettuate precedentemente rispetto alla variazione

Parametri OPA604

I_{supp}	5,3	[mA]
V_{OS}	1	[mV]
I_{out}	35	[mA]
SR	25	[V/μs]
UGB	20	[MHz]
A_{OL}	100	[dB]

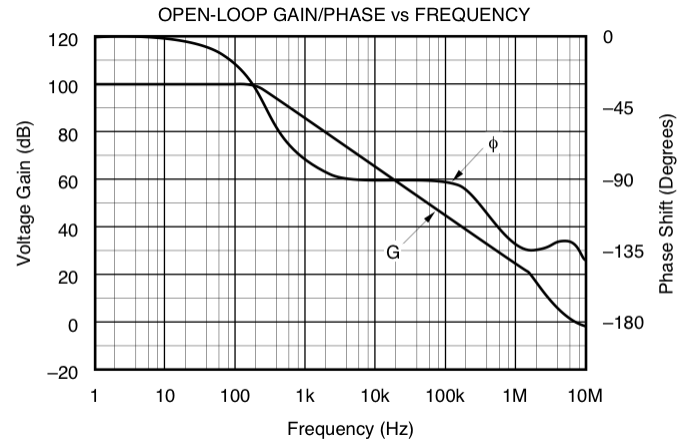


Figura 5.18: OPA604: parametri caratteristici e diagramma di bode del guadagno in catena aperta. I parametri in tabella sono riferiti a particolari condizioni di carico, alimentazione e topologiche fare riferimento al **datasheet**

del valore di C_C e g_m : al crescere del condensatore si sposta il polo dominante in bassa frequenza provocando un effetto positivo e uno sfavorevole; il vantaggio prodotto è un miglioramento della fase dell'operazionale la quale aumenta in alta frequenza a scapito di una diminuzione di banda. Al crescere di g_m il noise gain del circuito diminuisce si appiattisce a 0 dB portando l'intersezione fra $A_T(s)$ e $A_M(s)$ (il guadagno dell'integratore di Miller, vedi (4.33)) sempre più in alta frequenza, dove, in mancanza di compensazione, si sentirebbero gli effetti del secondo polo dell'operazionale. Le caratteristiche dei due operazionali sono simili e sono presentate nelle figure 5.18 e 5.19.

La differenza più marcata deriva dal margine di fase alla frequenza di guadagno unitario, che è molto più alto per l'LM318, $\varphi_{LM} \approx 60^\circ$ e $\varphi_{OPA} \approx 40^\circ$; inoltre per via sperimentale si è dimostrato che l'effetto del secondo polo nell'OPA604 si manifesta in maniera più pronunciata rispetto a quello dell'LM318.

Si è quindi verificato il funzionamento del circuito con i due operazionali caratterizzando le seguenti funzioni di trasferimento: $v_s(s)/v_g(s)$, $v_g(s)/v_{op}(s)$ e $v_s(s)/v_{in}(s)$ per i valori $R_G = 100 \Omega$ e $C_C = 330 \text{ pF}$. In questi diagrammi ritroviamo quanto già notato per il guadagno in catena aperta al capoverso precedente: dal confronto delle figure 5.20 e 5.21 fra 2 MHz e i 7 MHz vi è un miglioramento del margine di fase in condizione di bassa V_{DC} con l'uso dell'LM318 mentre la banda a -3 dB rimane la stessa a 6 MHz, per i punti

Parametri LM318		
I_{supp}	5	[mA]
V_{OS}	4	[mV]
I_{out}	≈ 21	[mA]
SR	50	[V/ μ s]
UGB	15	[MHz]
A_{OL}	110	[dB]

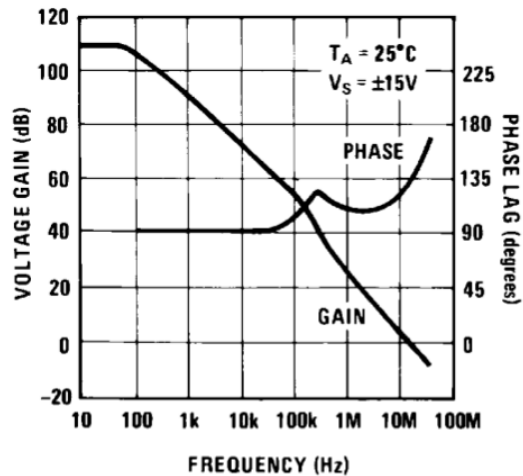


Figura 5.19: LM318: parametri caratteristici e diagramma di bode del guadagno in catena aperta. I parametri in tabella sono riferiti a particolari condizioni di carico, alimentazione e topologiche fare riferimento al **datasheet**

di lavoro maggiori. Per $V_{DC} = 0.2\text{ V}$ si vede l'effetto già ottenuto in simulazione della riduzione di banda passante causato dalla grande attenuazione dello stadio di potenza, le misure della funzione di trasferimento $v_s(s)/v_g(s)$ sono nelle figure 5.22 e 5.23, si nota che è questa che riduce il guadagno d'anello con conseguente scostamento dal guadagno teorico a frequenze minori. In fine nelle figure 5.24 e 5.25 vi sono le funzioni di trasferimento $v_g(s)/v_{op}(s)$ per le quali si nota che l'impedenza di uscita dell'operazionale non è più trascurabile a frequenze attorno al MHz, valore oltre il quale il guadagno scende rapidamente.

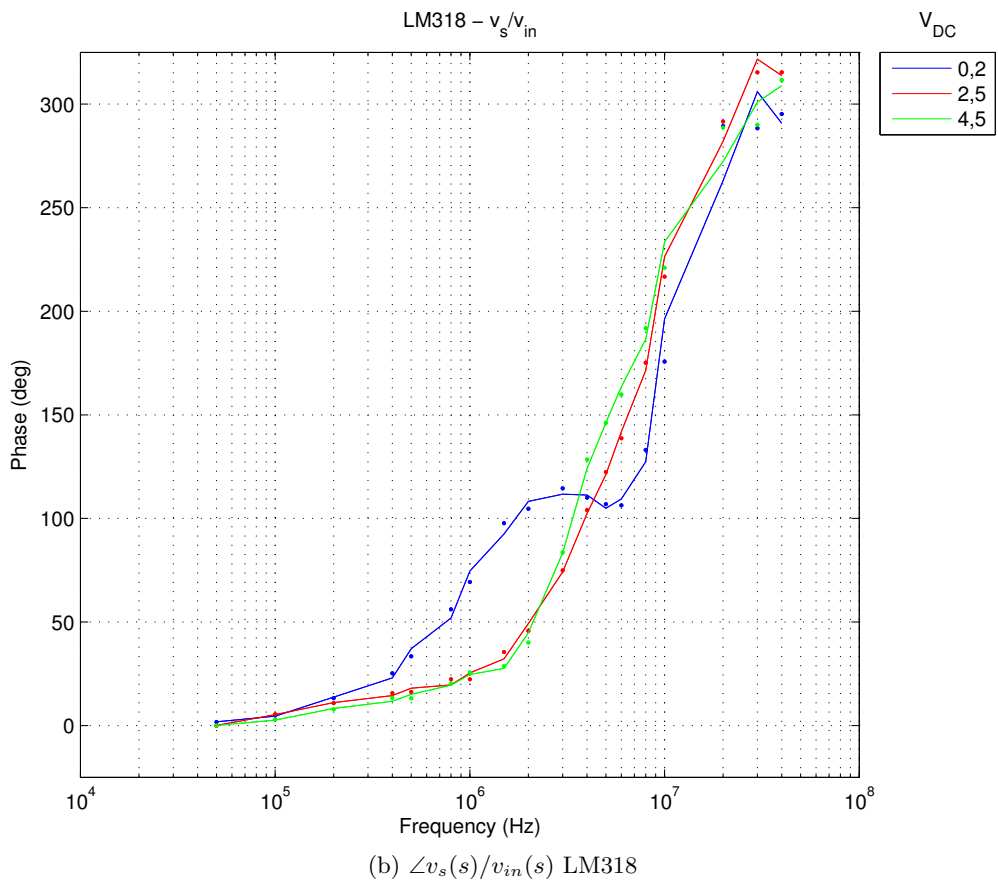
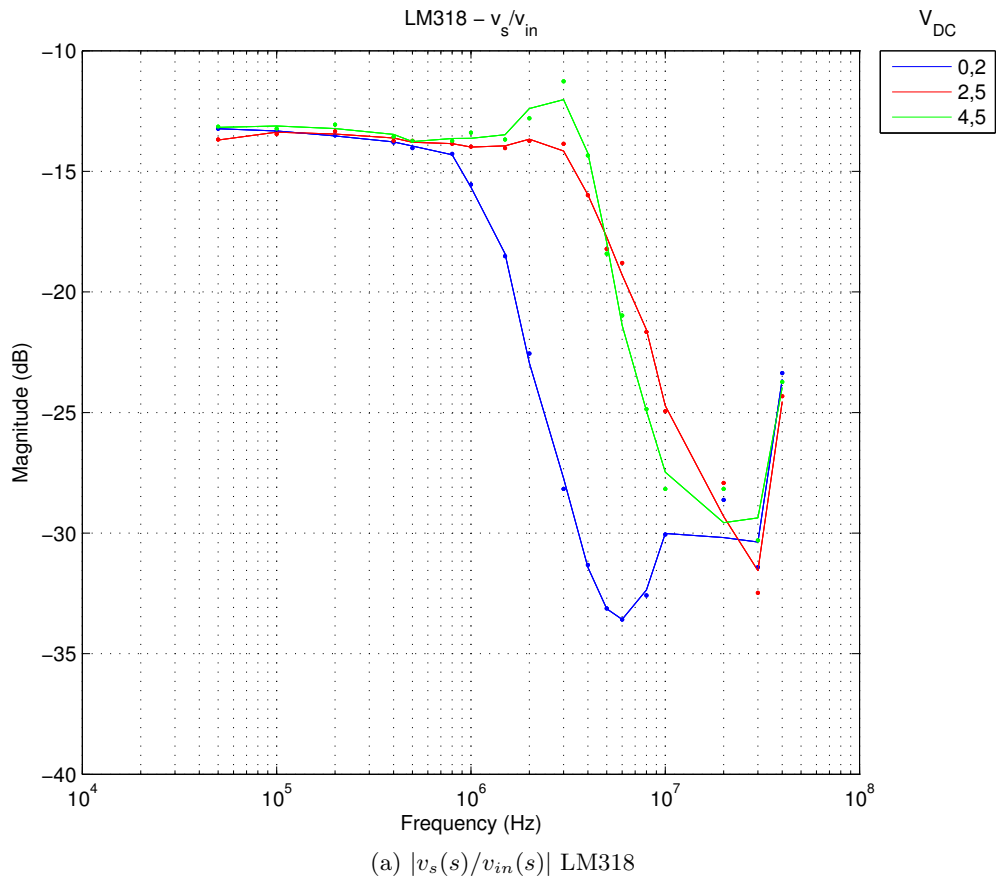
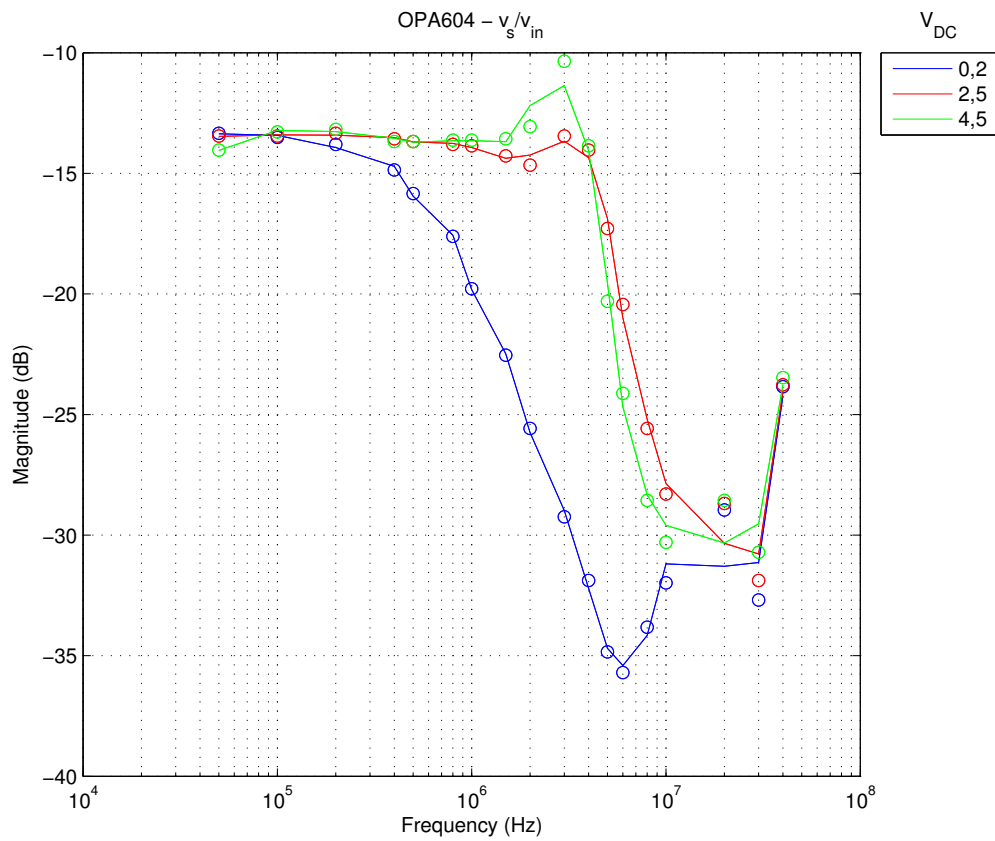
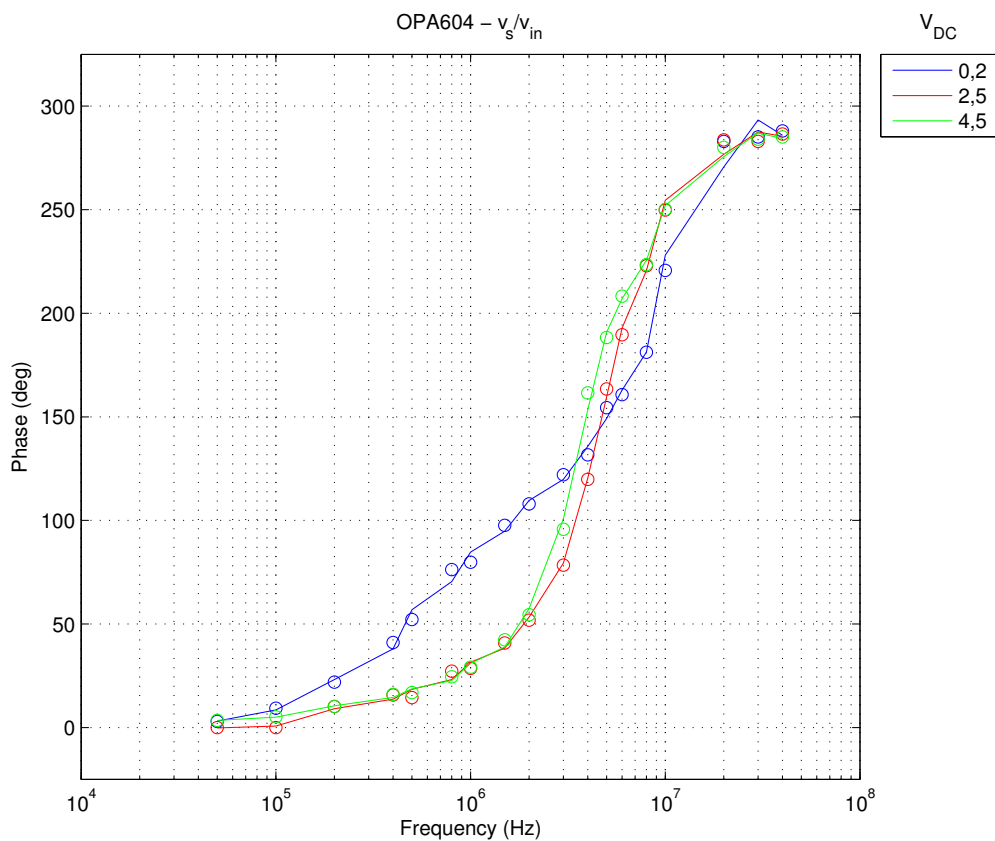


Figura 5.20: Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_{in}$ per l'operazionale LM318.



(a) $|v_s(s)/v_{in}(s)|$ OPA604



(b) $\angle v_s(s)/v_{in}(s)$ OPA604

Figura 5.21: Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_{in}$ per l'operazionale OPA604.

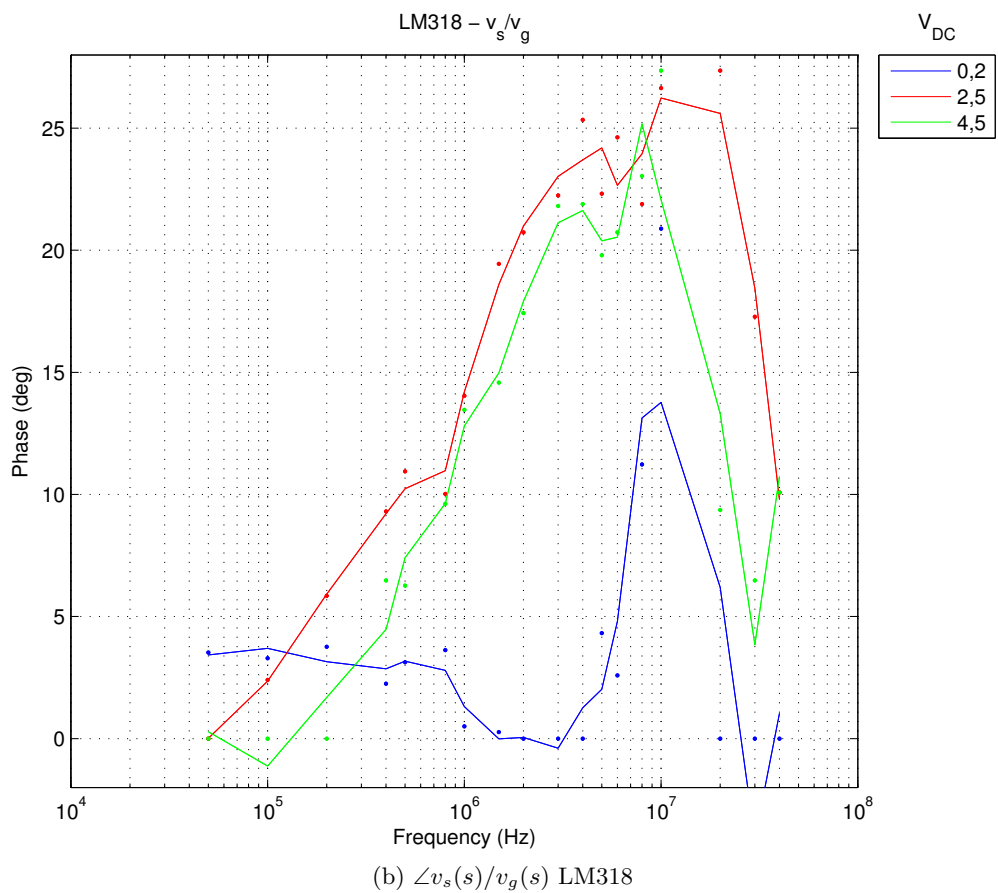
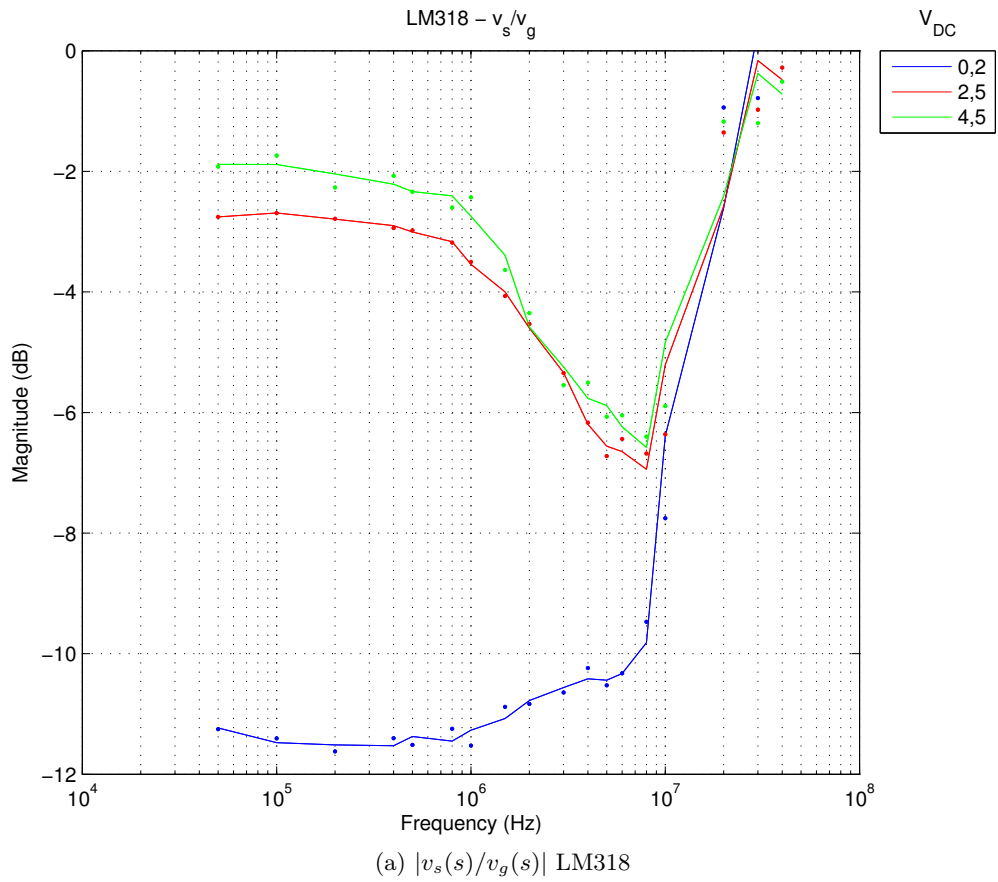


Figura 5.22: Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_g$ per l'operazionale LM318.

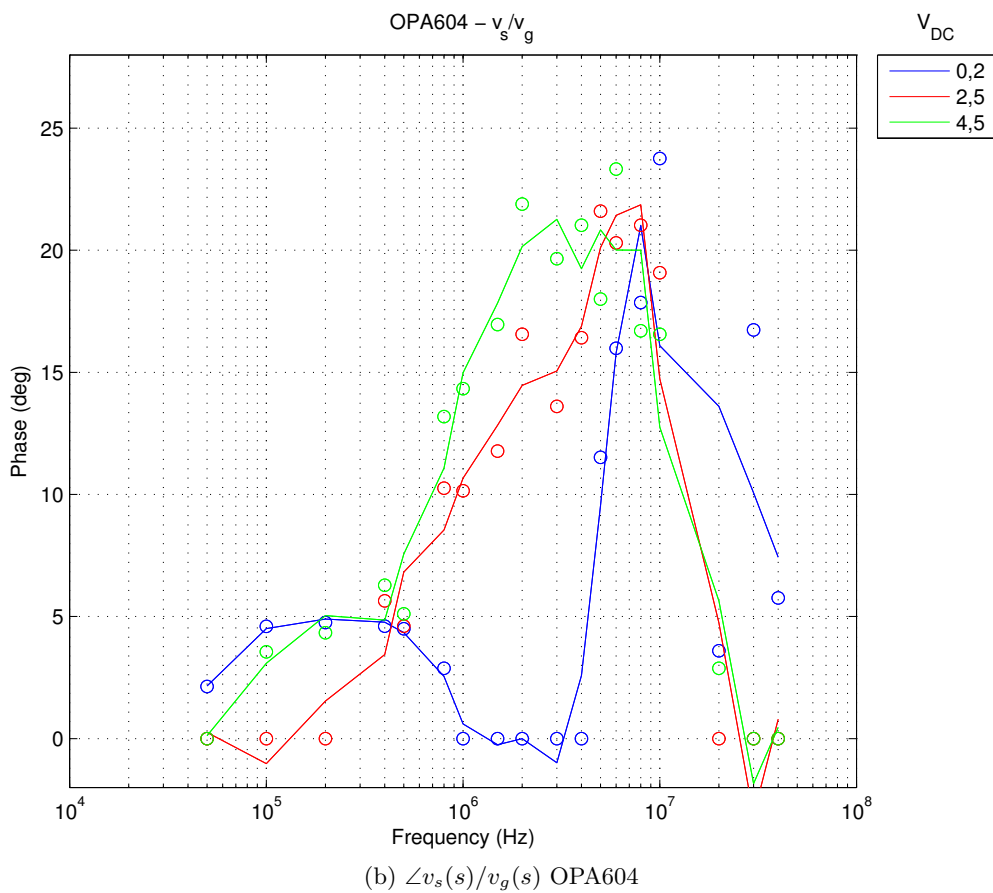
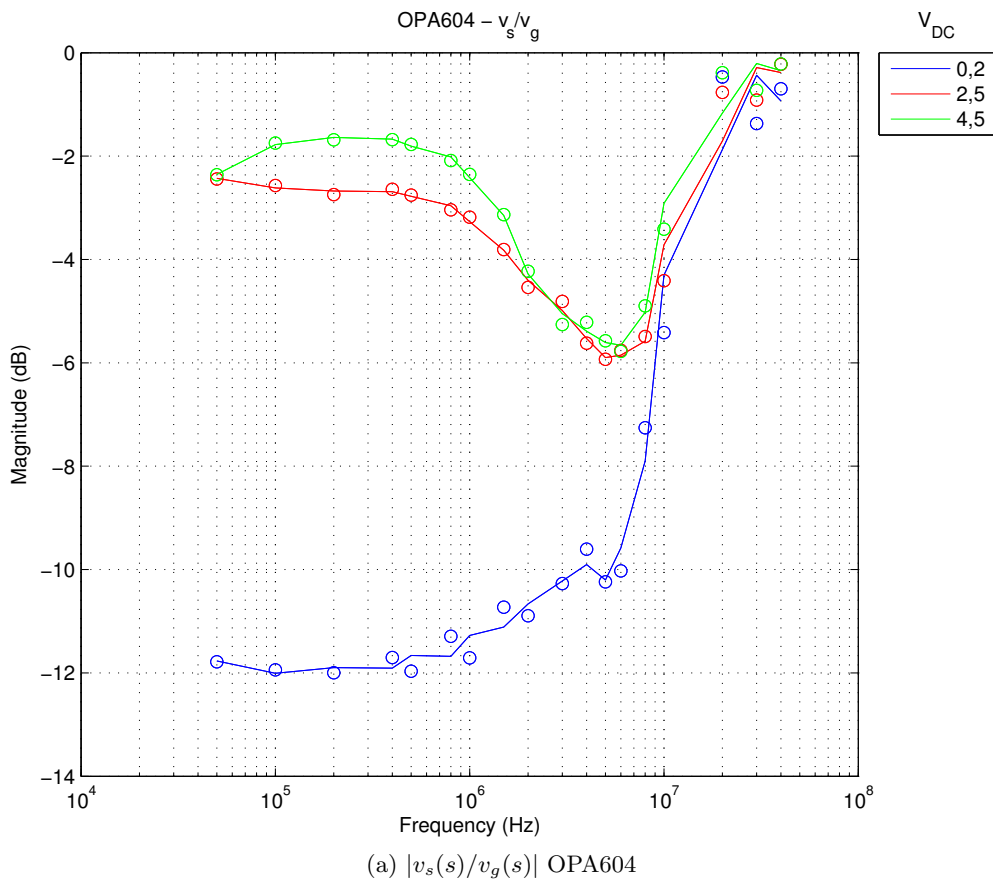


Figura 5.23: Diagramma di Bode misurato della funzione di trasferimento $v_s(s)/v_g$ per l'operazionale OPA604.

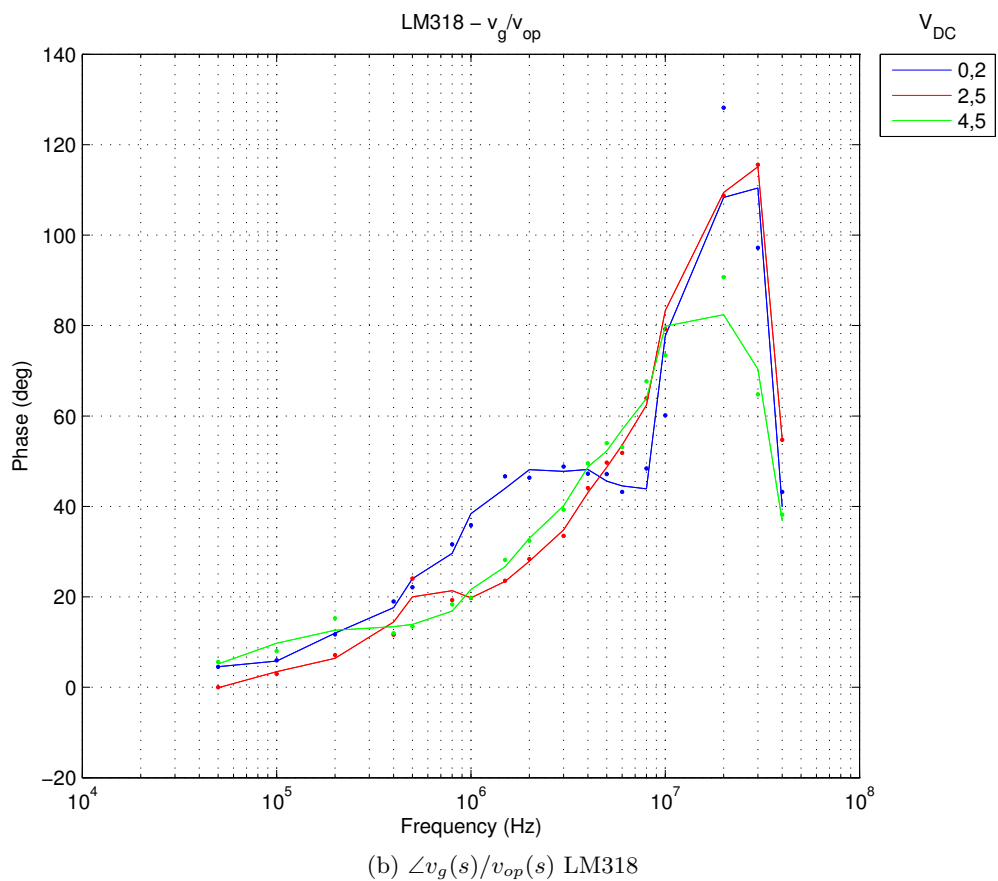
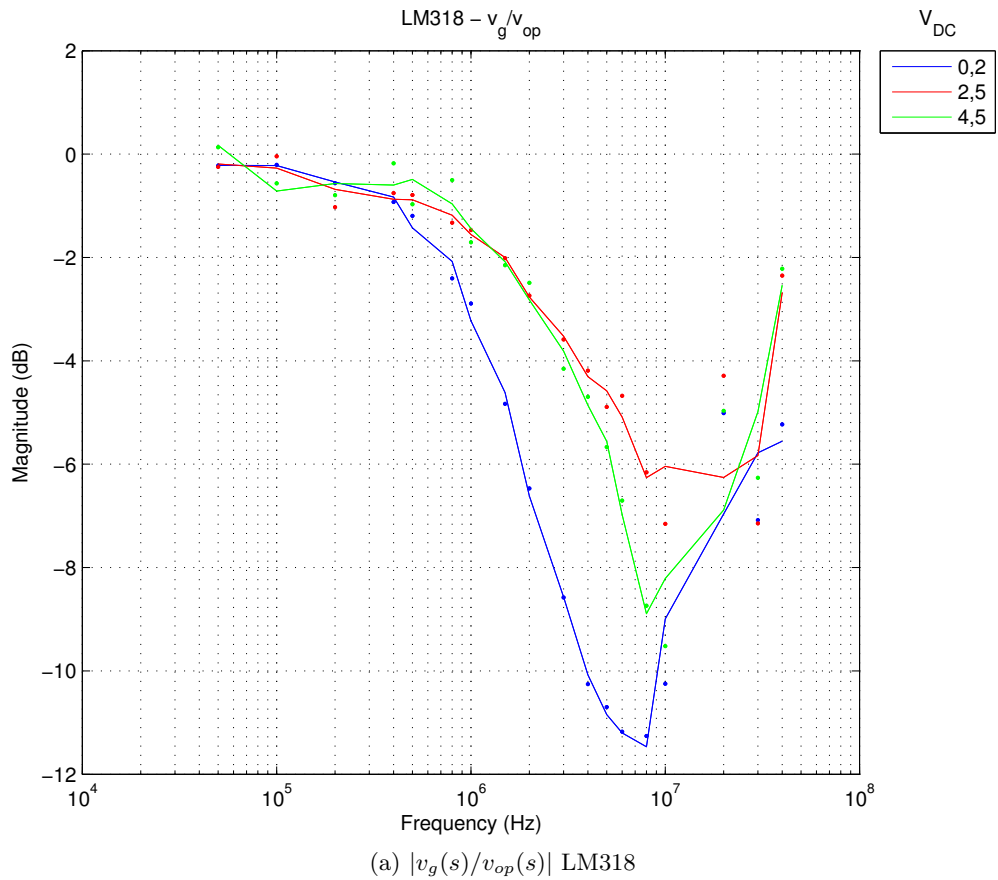


Figura 5.24: Diagramma di Bode misurato della funzione di trasferimento $v_g(s)/v_{op}(s)$ per l'operazionale LM318.

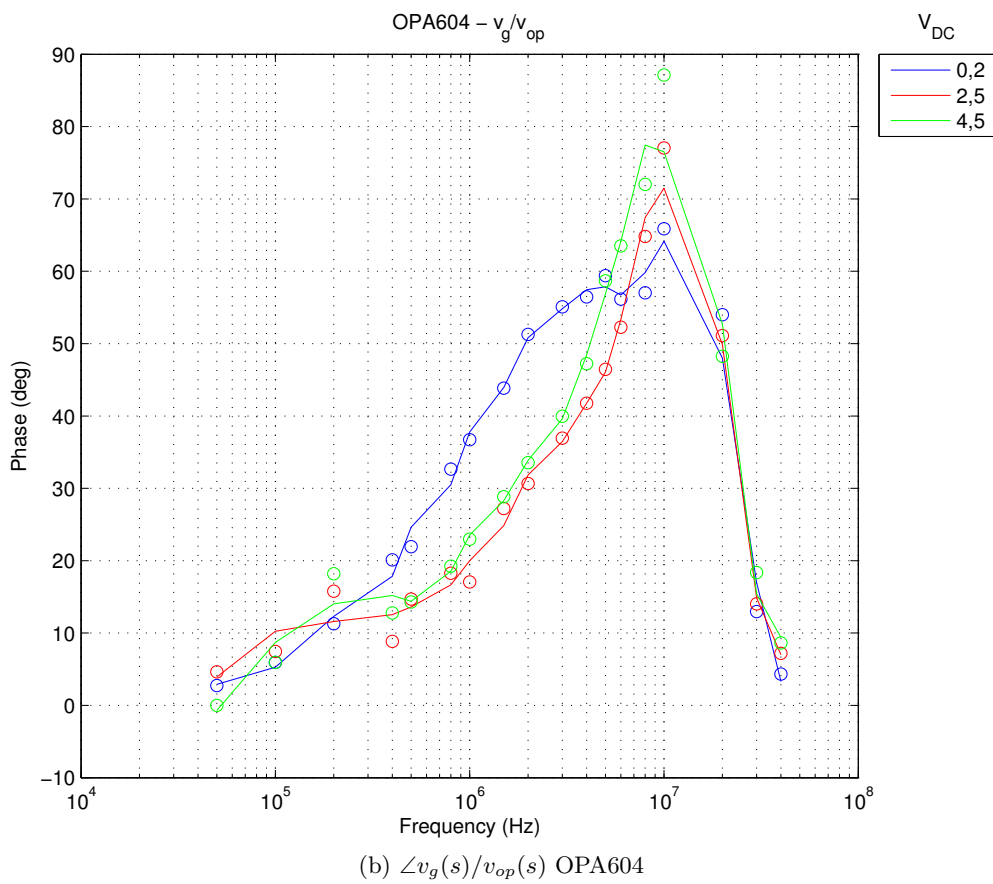
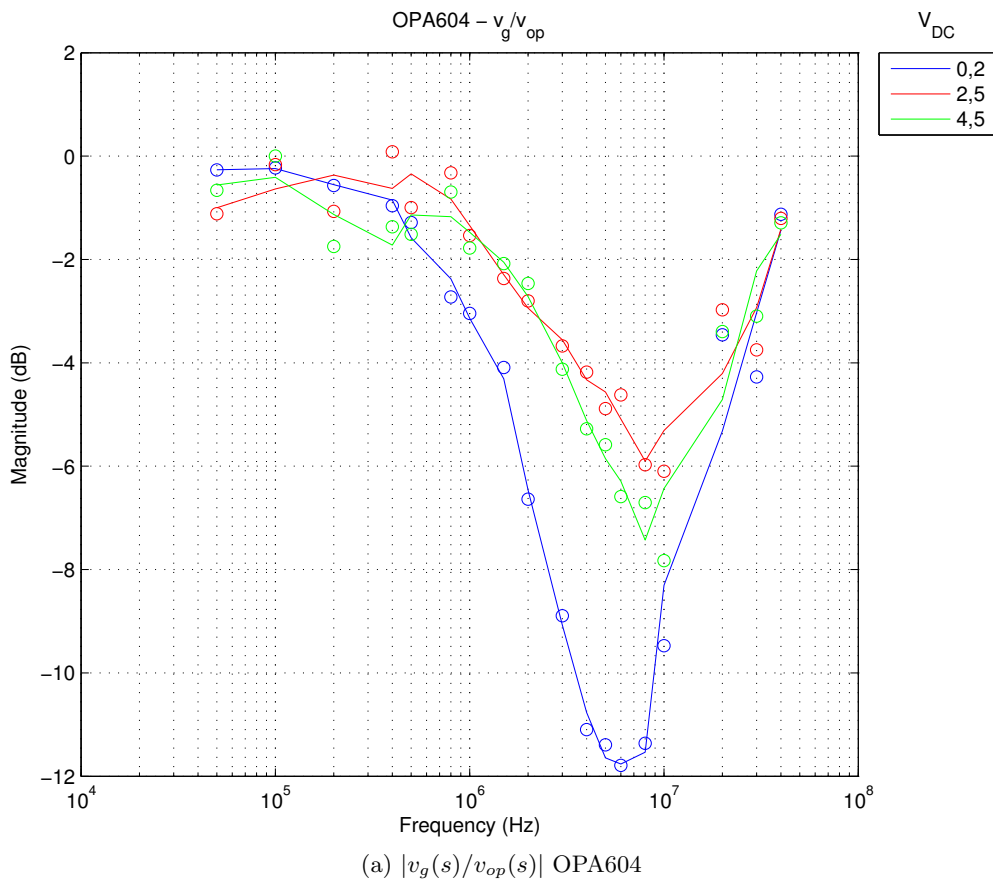


Figura 5.25: Diagramma di Bode misurato della funzione di trasferimento $v_g(s)/v_{op}(s)$ per l'operazionale OPA604.

Dopo tali misure si sono verificate per via sperimentale altre soluzioni per migliorare le prestazioni del circuito: cambiando la capacità di compensazione C_C , ponendo un condensatore in parallelo alla resistenza di gate. Per $C_C = 330$ pF il circuito con l'OPA604 risulta instabile o, quantomeno, con uno smorzamento molto basso, al contrario dell'LM318. Raddoppiando il valore del condensatore migliora molto il margine di fase rendendo la risposta alla rampa come quella attesa e studiata nel capitolo di introduzione al circuito, vedi fig. 2.5.

In fig. 5.27 vi sono le risposte al gradino per i due operazionali e diversi valori del condensatore di compensazione: in giallo il segnale di ingresso, in rosso la tensione all'uscita dell'operazionale, in blu quella al gate in verde la tensione di shunt. Nella figura 5.28 si trovano le risposte alla rampa per i due operazionali, da [0 2,5]V e da [0 5]V: si nota che LM318 è leggermente più rapido nel pilotaggio presentando un ritardo minore fra l'inizio dell'impulso d'ingresso e l'entrata in conduzione del FET. Risulta, infine, da un'ispezione dei grafici che con entrambi gli operazionali la specifica sia soddisfatta e sia della forma attesa e predetta dall'analisi effettuata precedentemente.

Con l'inserimento di un condensatore di speedup $C_{sp} = 1$ nF il circuito risulta ancora stabile ma per valori superiori esso genera instabilità per il solo OPA604, con l'altro operazionale tale condensatore genera instabilità anche per il valore più basso. In figura 5.26 si trova la risposta alla rampa con un condensatore $C_{sp} = 1.5$ nF, oltre all'instabilità prodotta dallo stesso si può notare l'effetto cercato con l'introduzione di tale componente: dal confronto con la forma d'onda stabile in fig. 5.28c si vede che il ritardo in accensione è fortemente ridotto, questo effetto di prontezza è però ottenuto a scapito della stabilità come si può ben notare dalla traccia verde che misura l'andamento della tensione V_{sh} .

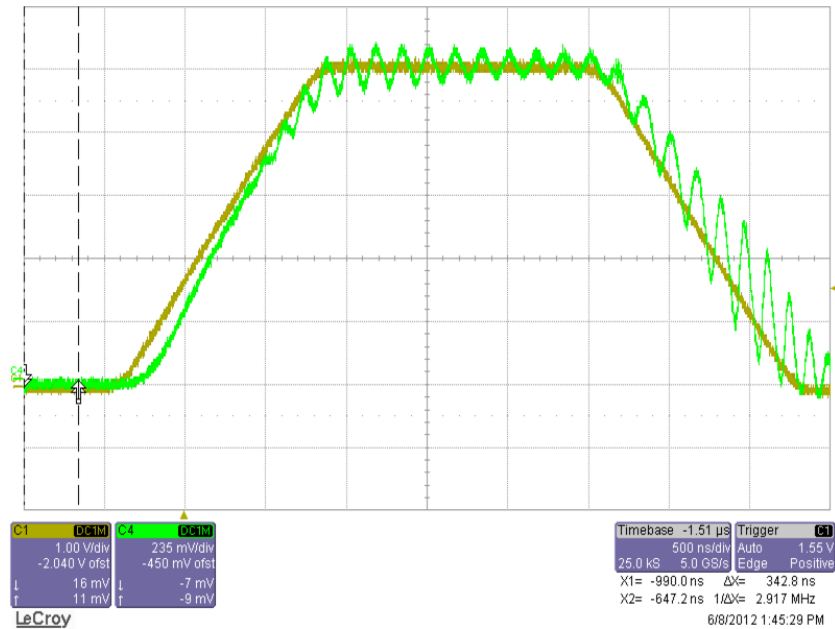
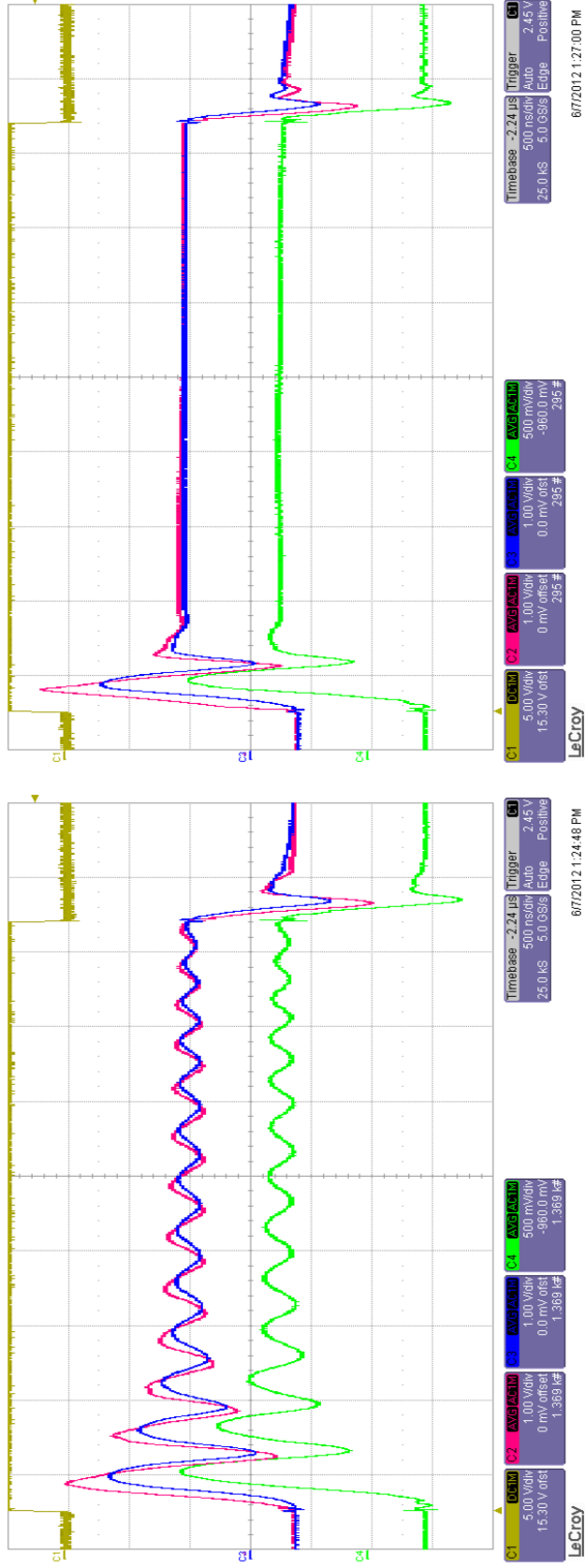
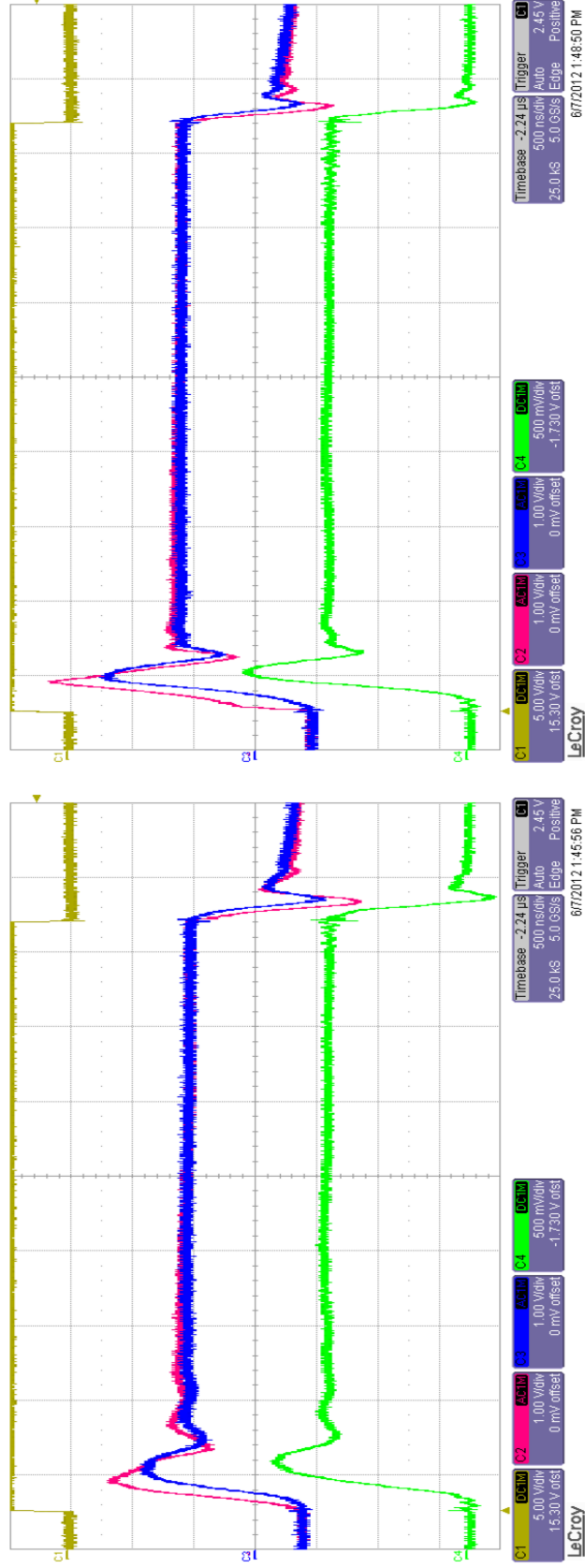


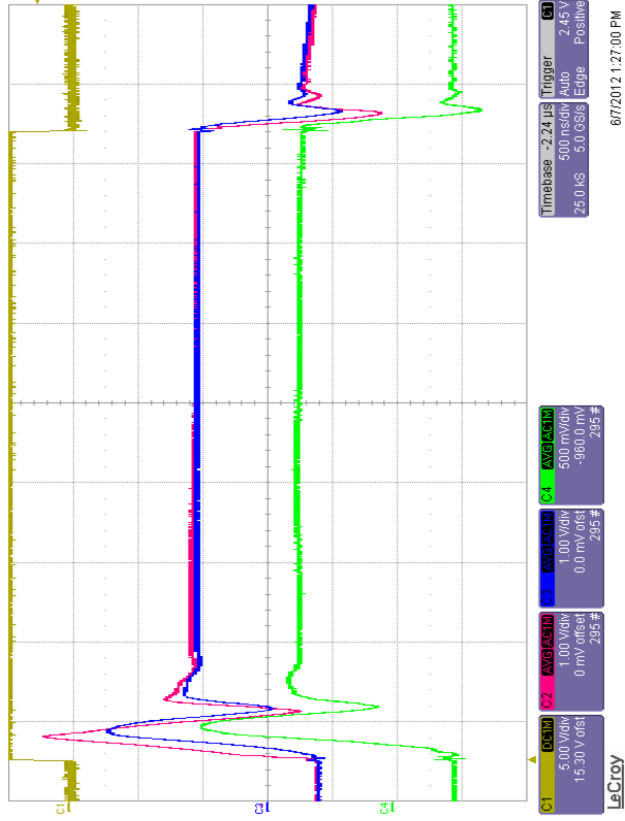
Figura 5.26: Risposta al trapezio con condensatore di speedup $C_{sp} = 1.5$ nF e OPA604.



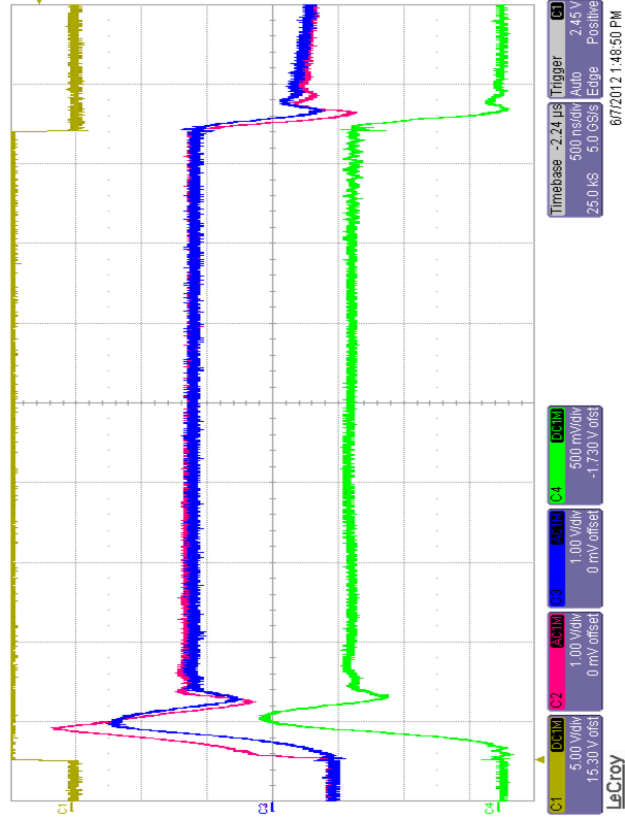
(a) OPA604 $C_C = 330$ pF



(c) OPA604 $C_C = 660$ pF



(b) LM318 $C_C = 330$ pF

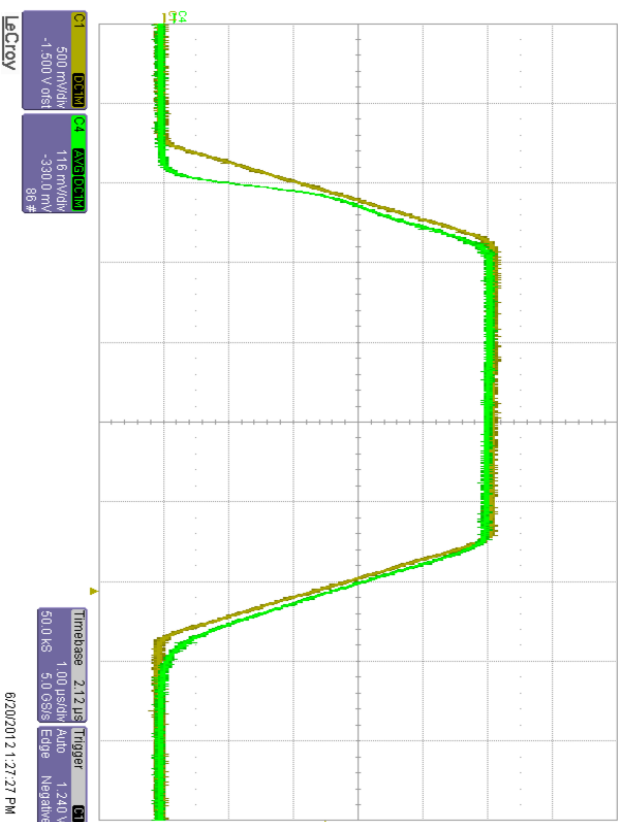


(d) LM318 $C_C = 660$ pF

Figura 5.27: Risposte al gradino per i due operazionali con diversi condensatori di compensazione.
 Giallo V_{in} , verde V_{sh} , rosso V_{op} e blu V_{gate} .



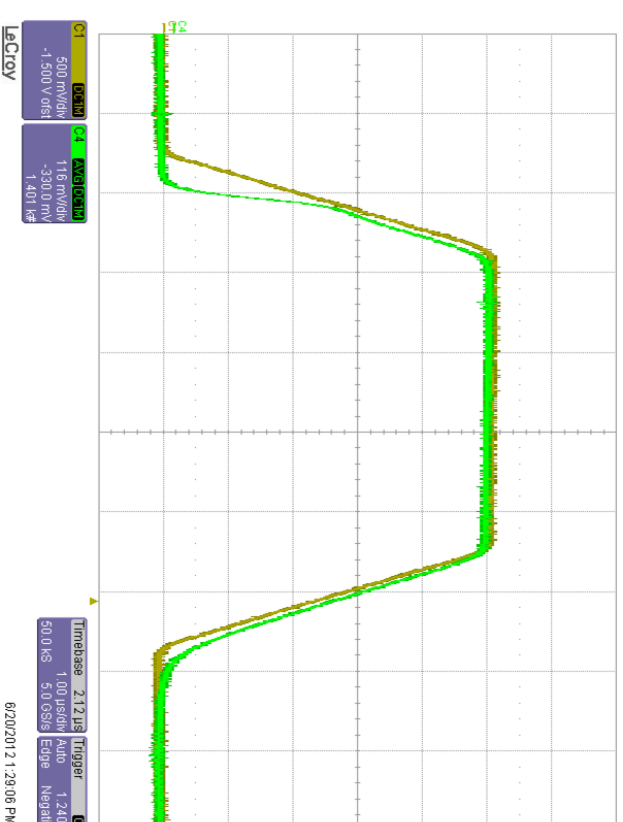
(a) LM318 rampa 0-5V



(b) LM318 rampa 0-2,5V



(c) OPA604 rampa 0-5V



(d) OPA604 rampa 0-2,5V

Figura 5.28: Risposte alle rampe con tempo di salita e discesa di 1 μ s. Giallo V_n , verde V_{sh} .

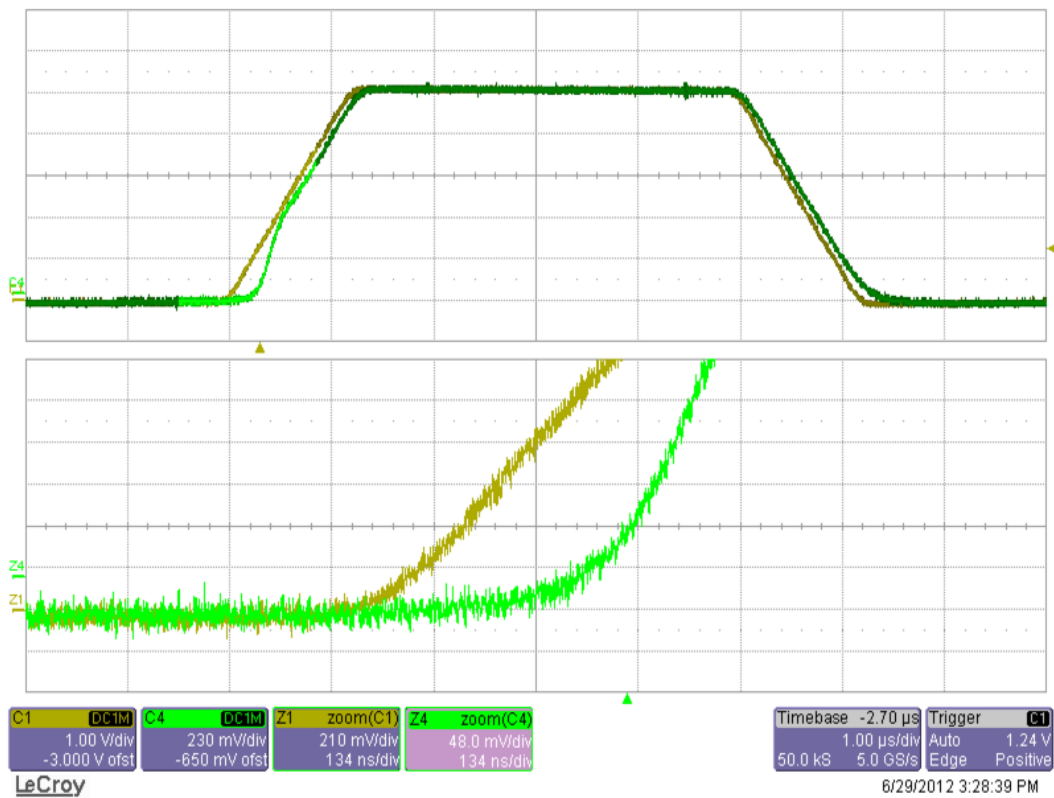


Figura 5.29: Risposta all'onda trapezoidale del circuito con i condensatori flottanti collegati, invece che al potenziale V_{sh} , a massa. La risposta è identica anche durante il tempo di carica di C_{gs} ,

Per completezza si riporta in fig. 5.29 la risposta all'onda trapezoidale $- [0,5 \text{ V}]$ con tempo di salita $1 \mu\text{s}$ – del circuito senza alimentazione flottante per l'operazionale LM318: non si notano differenze di sorta sull'andamento dell'intera onda e nemmeno durante la carica del condensatore C_{gs} , della quale si ha un ingrandimento sempre nella medesima figura.

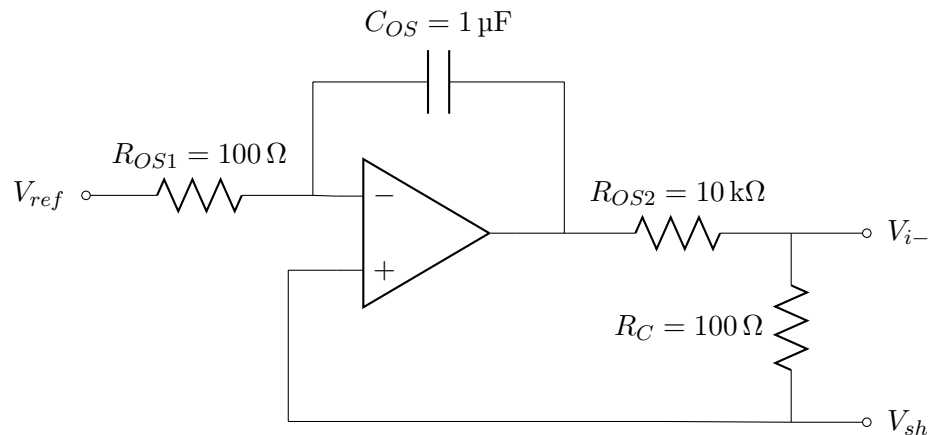


Figura 5.30: Circuito per la compensazione dell'offset, V_{i+} e V_{i-} sono i morsetti di ingresso dell'operazionale collegato al gate dell'operazionale.

5.6 Circuito per la correzione di V_{OS}

Il circuito per la correzione della tensione di offset, vedi fig. 5.30, opera confrontando la tensione di ingresso con quella al source del FET, integrandone la differenza fino a portare l'uscita dell'operazionale alla tensione che la porta a zero. Questo circuito possiede una costante di tempo piuttosto lenta $\tau_{OS} = R_{OS1}C_{OS} = 100 \times 10^{-6} = 0.1$ ms superiore di qualche ordine di grandezza rispetto alle costanti di tempo definite dal resto del circuito e dai tempi coinvolti in sede di test, in modo da integrare quanto possibile la sola componente DC. In condizione di riposo l'uscita dell'operazionale si porta a $780 \text{ mV} = 100V_{OS}$, valore dovuto alla rete di somma formata dalla resistenza di uscita $R_{OS2} = 10 \text{ k}\Omega$ e $R_C = 100 \Omega$. Tutte le prove effettuate nel paragrafo 5.5 comprendevano già questo circuito, senza la presenza di esso non si sarebbe potuto caratterizzare il funzionamento vicino allo zero. In figura 5.31 si può vedere il funzionamento vicino allo zero prima dell'inserimento del circuito. In vicinanza di una tensione nulla l'operazionale a causa della tensione V_{OS} saturava alla tensione negativa nel tentare di modulare una corrente I_Q negativa, impossibile a causa della monopolarità dello stadio di uscita.

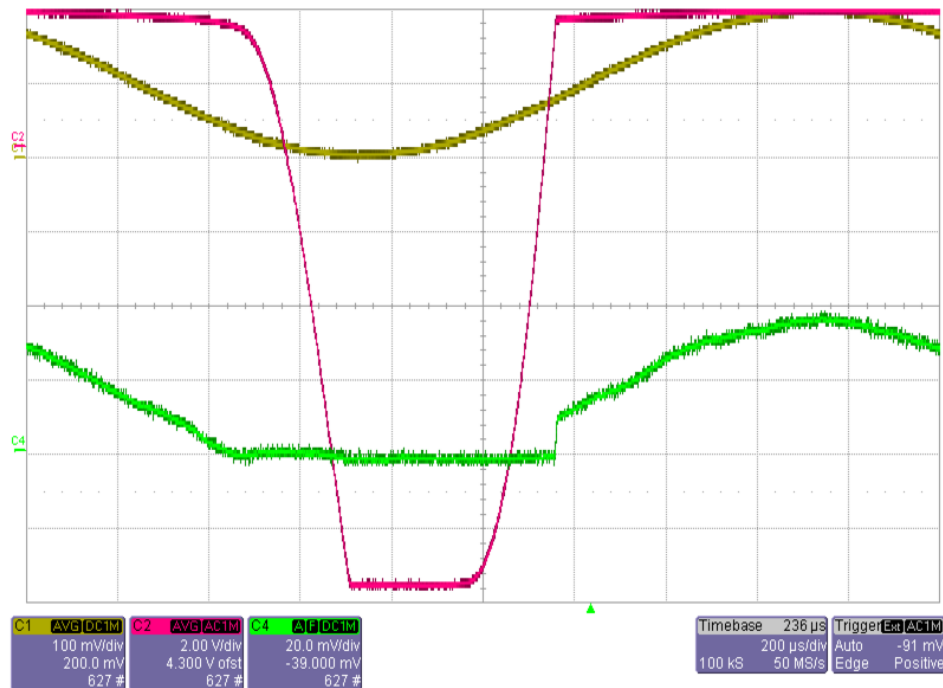


Figura 5.31: Comportamento del circuito senza compensazione di V_{OS} : in prossimità dello zero in ingresso, traccia gialla, la tensione V_{sh} , traccia verde, che è traslata di una quantità pari all'offset, si azzerà perché non è possibile che il FET conduca una corrente negativa. Durante questo tempo la tensione V_{gate} satura al valore negativo nel tentativo di modulare una corrente minore di zero.

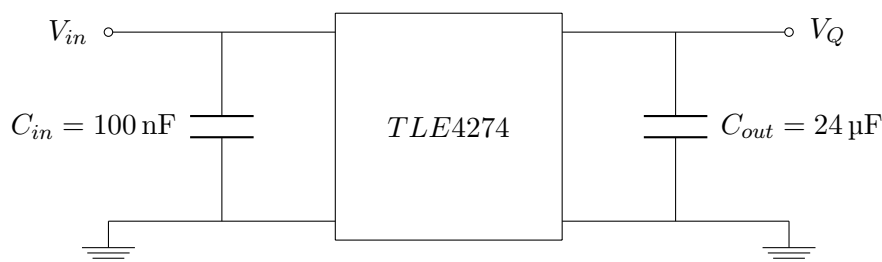


Figura 5.32: Circuito del regolatore TLE4274 testato col carico attivo.

5.7 Prove di transitori di carico

Si è anche effettuata una prova ai transitori di carico su un regolatore lineare con la topologia di figura 5.32 per valutare se la risposta coincide con quelle tipiche presentate nel capitolo introduttivo. Si sottolinea nuovamente che nel processo di saldatura la distanza fra i componenti è stata minimizzata quanto più possibile: ciò ha prodotto una risposta congruente con quella attesa ed ha ulteriormente evidenziato la necessità di una tensione senza oscillazioni dovute ad effetti parassiti sia l'unico modo perché il circuito operi efficacemente. Infatti, con il condensatore di solo $1 \mu\text{F}$ in parallelo all'alimentatore, perdurava una piccola oscillazione alla tensione misurata al drain ed aumentando l'ampiezza delle rampe fino a 5 V essa aumentava di entità rendendo impossibile l'attività del circuito al minimo valore di tensione $V_Q = 1.5 \text{ V}$. In figura 5.33 si trova la risposta del circuito a un impulso trapezoidale $[70 \text{ mV}, 5 \text{ V}]$ della durata di $10 \mu\text{s}$ e tempo di salita e discesa di $1 \mu\text{s}$, il valore minimo dell'onda non è zero perché questi regolatori hanno difficoltà a riportare la tensione di uscita al valore statico a vuoto. Si è scelto questa tensione a riposo perché per valori inferiori il regolatore non è stabile, infatti tali dispositivi risultano stabili solamente a vuoto o per correnti di uscita maggiori di una certa soglia, che per il TLE4274 è $\approx 10 \text{ mA}$. La risposta è quella attesa: l'impulso è troppo rapido e in $10 \mu\text{s}$ il regolatore non risponde, pertanto è il condensatore che si scarica e la tensione di uscita scende di 930 mV ; in seguito il regolatore recupera erogando la massima corrente e riporta la tensione seguendo la legge di regolazione interna al dispositivo.

Un secondo test svolto sul medesimo regolatore, facente parte della serie di test *LV 124* dello standard automobilistico VDA, riguarda la risposta di tale regolatore per variazioni consecutive di quantità arbitrarie di corrente, in fig. 5.34 si trova il profilo replicato dal circuito. Si presenta un risultato dimostrativo dell'effettiva capacità del circuito di eseguire il test sopra enunciato: in fig. 5.35a è rappresentata la risposta agli ultimi scalini con una scala dei tempi che non rende conto della velocità del circuito; per notarla è necessario riferirsi alla successiva, fig. 5.35b, che ritrae la rampa di discesa di 265 mA .

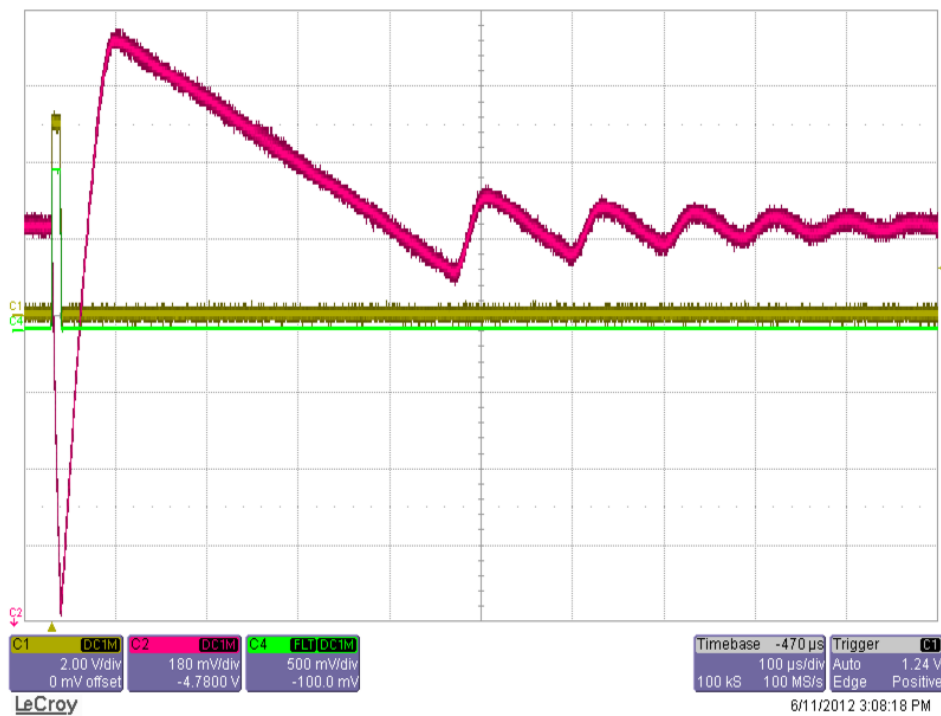


Figura 5.33: Risposta del regolatore TLE4274 a un'onda trapezoidale [70 mV,5 V] della durata di 10 μ s e tempo di salita e discesa di 1 μ s, in giallo l'impulso di ingresso, in verde la tensione di su R_{sh} e in rosso la tensione di uscita del regolatore.

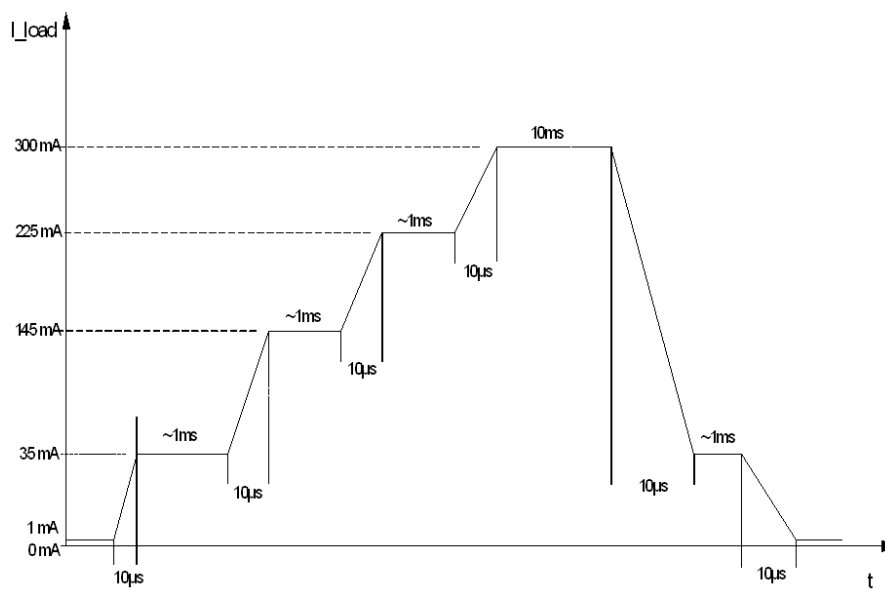
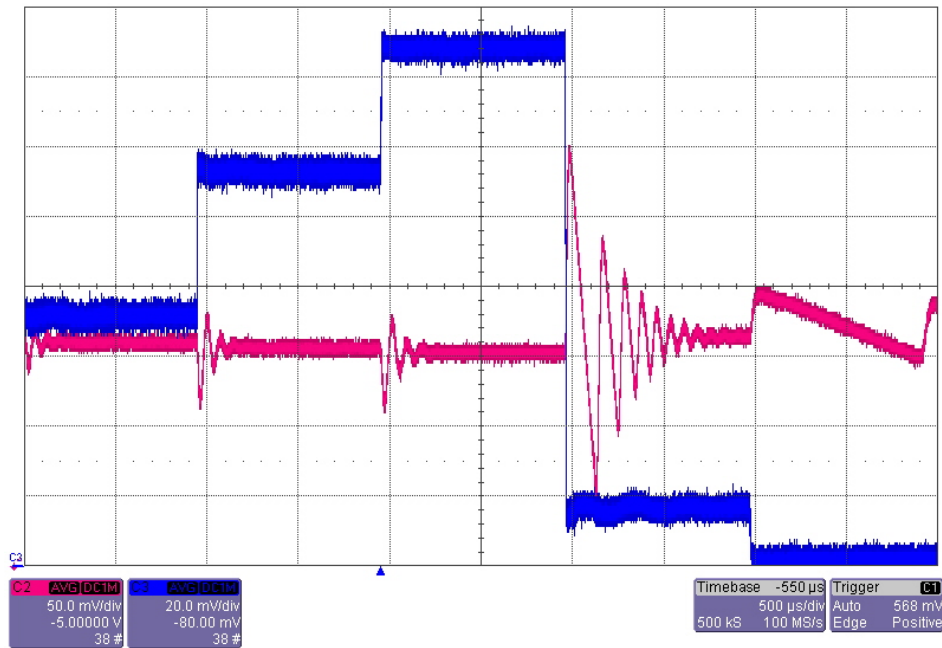
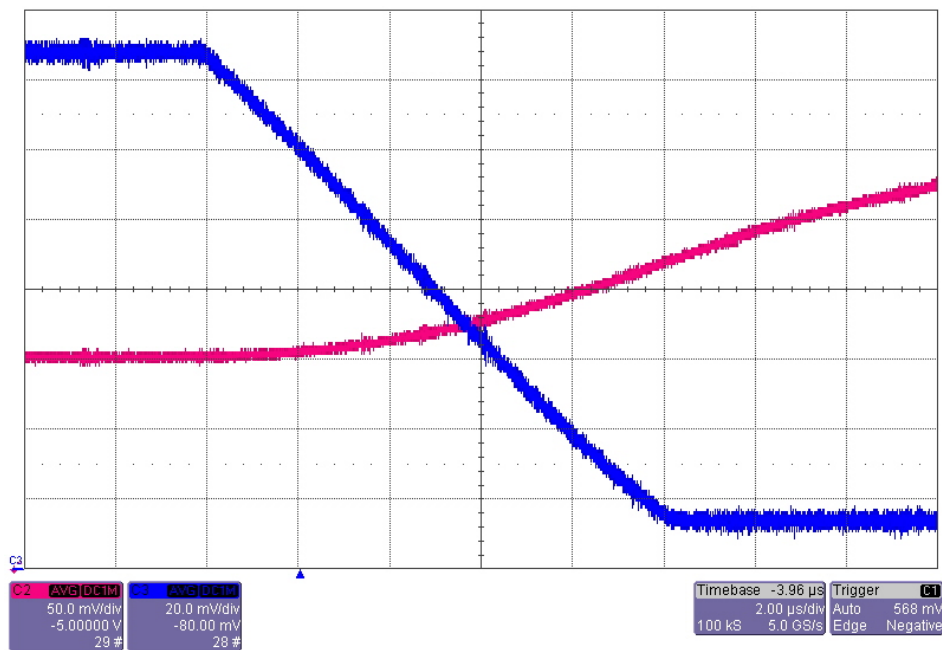


Figura 5.34: Funzione arbitraria da generarsi in uscita con opportuni valori di tensione di ingresso.



(a)



(b)

Figura 5.35: In fig. 5.35a: risposta del circuito a un profilo di tensione arbitrario modulato per ottenere le correnti di fig.5.34, in blu la tensione V_{sh} , rosso V_Q . In fig. 5.35b: particolare della rampa di discesa di 265 mA.

Capitolo 6

Conclusioni

Alla fine di questo lavoro si possono trarre alcune conclusioni sulle scelte progettuali effettuate e sull'aderenza dei modelli adottati alle misure sperimentali; è lecita la premessa che il progetto è riuscito e che il prototipo rientra nelle specifiche iniziali, è quindi possibile passare alla fase di produzione, previa realizzazione di un PCB dedicato, per dotare il laboratorio di questo strumento. Inoltre si sono poste delle solide basi sperimentali per la progettazione di un carico attivo più prestante in termini di velocità, corrente di picco e potenza.

Considerato il MOSFET utilizzato possiamo affermare che l'erogazione di corrente non sia un parametro troppo critico, in primo luogo perché, una volta portata la tensione $V_{gs} \approx V_{th}$, la quantità di carica necessaria a raggiungere il massimo di corrente da prelevare al DUT è di entità esigua rispetto alla capacità di erogazione di corrente dell'operazionale; infatti la corrente di picco $I_{op} = (V_{op} - V_g)/R_G$ misurata è di circa 4.5 mA per rampe da $I_Q = [02]A$, vedi fig. 6.1.

Va però puntualizzato che le caratteristiche di datasheet fanno riferimento a ben precise condizioni, le quali sono molto diverse da quelle in cui si trova ad operare l'amplificatore nel nostro circuito, perciò si è investigato il massimo di corrente erogabile dall'operazionale in questa specifica configurazione di carico: diminuendo il tempo di salita della rampa, aumenta la richiesta in corrente che verso i 200 ns giunge al suo limite ≈ 12.5 mA, con una forma d'onda praticamente pari a quella dovuta alla variazione a gradino.

Si può quindi concludere che, vista l'esiguità della corrente di carica e il basso valore di R_{sh} , non si vede la stretta necessità dell'alimentazione flottante ma, nel contempo, non si è verificata nessuna differenza sostanziale di operazione fra le due topologie, se non una diminuzione della corrente di carica stessa di circa 0.5 mA per l'alimentazione non flottante, misura effettuata per uno stimolo di ingresso trapezoidale $[0\ 5]V$ con tempo di salita 1 μs .

Infine si presentano delle acquisizioni per $R_{sh} = 0.2\ \Omega$, in figura 6.2 si vede la risposta alla rampa $[0\ 5]V$ in 1 μs , con tale valore di resistenza di misura si raggiunge una corrente massima $\hat{I}_Q 5.5$ A.

Dall'analisi si è appreso che abbassando la resistenza di misura si ottiene da un lato una perdita di banda passante nella $v_s(s)/v_g(s)$, nonché una diminuzione del guadagno in

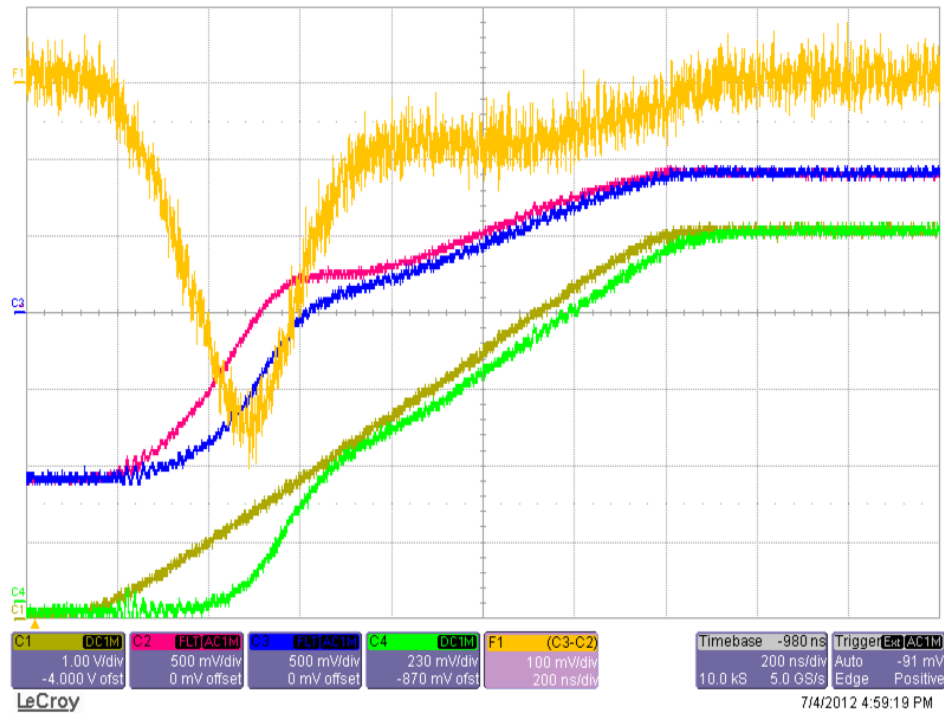


Figura 6.1: Risposta alla rampa $[0;5]V$: V_{op} traccia rossa, V_{in} gialla, V_g blu, V_{sh} verde. La traccia F1 è della funzione $V_g - V_{op}$ per valutare la corrente I_g .

continua, d'altra parte però al medesimo ingresso corrisponderà una maggiore corrente di uscita che nel modello ai piccoli segnali coincide con un aumento di g_m , vedi fig. 3.2a, quindi un incremento della banda stessa come mostrato in fig. 4.7.

Dalla risposta al gradino per $R_{sh} = 0.2 \Omega$, posta in fig. 6.3, possiamo dedurre che il margine di fase è aumentato, in quanto la sovraelongazione è minore, e pure la banda passante del guadagno d'anello perché sale più rapidamente al valore finale (cfr. fig. 5.27d); ciò porta alla conclusione che per $R_{sh} = 0.47 \Omega$ la funzione di trasferimento dello stadio di uscita, anche se compensata, presenta una banda passante minore che porta ad avere rapporti di apertura e chiusura maggiori con un deterioramento delle prestazioni in termini di stabilità; in studi successivi sarà necessaria una fase di test più approfondita per compensare al meglio il sistema.

La capacità di estrazione di corrente dipende dall'entità della resistenza di misura e dal partitore di ingresso: maggiore è il partitore, a parità di R_{sh} , maggiore è la quantità di corrente necessaria per portare $V_{ref} = V_{sh}$ ma, aumentando quest'ultimo potenziale, cresce anche la tensione minima V_Q necessaria al funzionamento del circuito.

Diminuendo R_{sh} si aumenta la I_Q senza però diminuire la V_Q testabile: dalla resistenza di misura dipendono anche tutti i parametri d'errore descritti al paragrafo 4.3, ma in entrambi i casi l'analisi dinamica e della stabilità del blocco di uscita devono essere

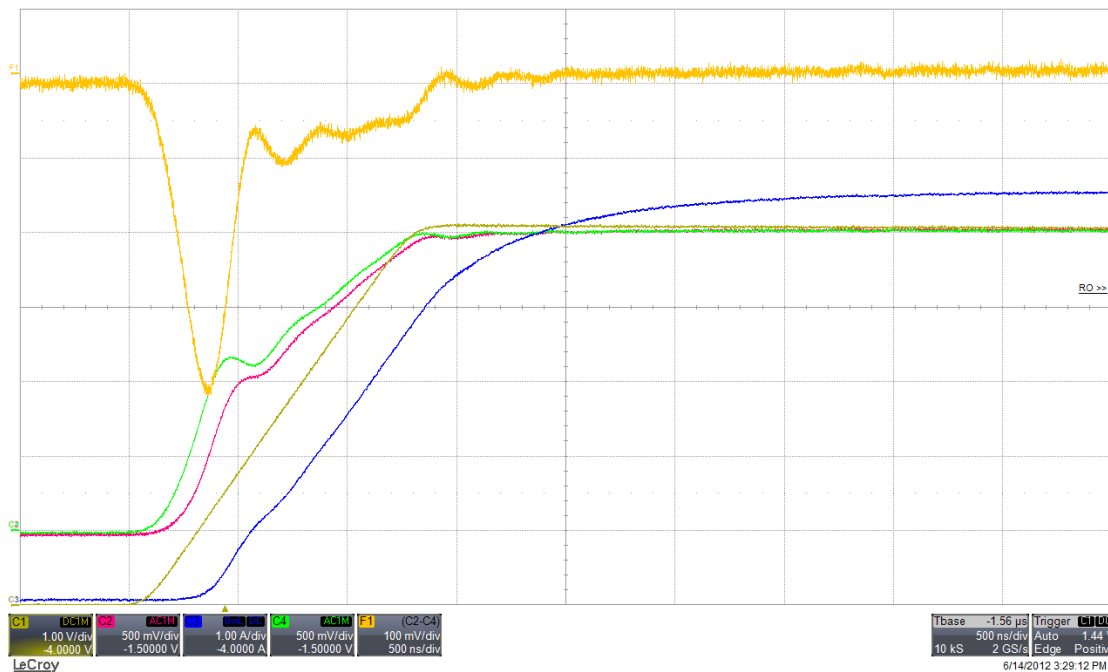


Figura 6.2: $R_{sh} = 0.2\ \Omega$, traccia verde V_{op} , traccia rossa V_{gate} , traccia blu I_{drain} .

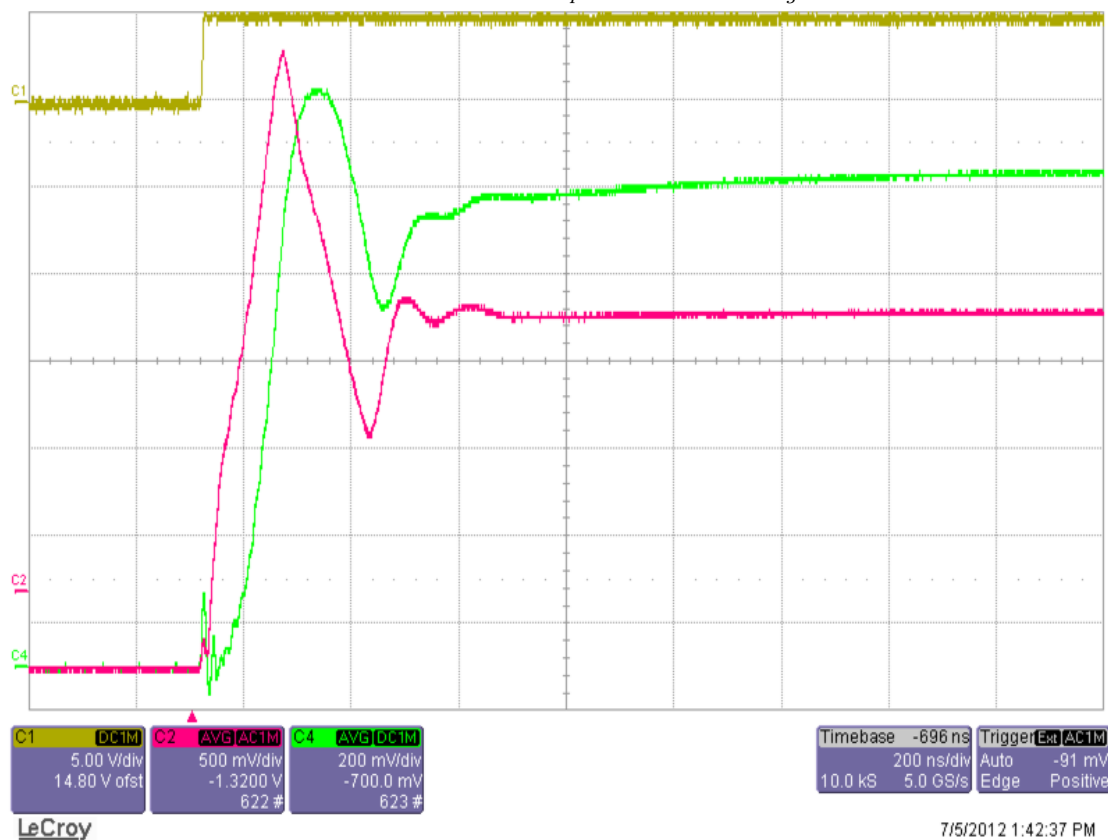


Figura 6.3: $R_{sh} = 0.2\ \Omega$, traccia verde V_g , traccia rossa V_{gate} , gialla V_{in} ; risposta al gradino: si nota un aumento di banda e di margine di fase, cfr. fig. 5.27d.

riconsiderate, poiché viene mutato il g_m massimo a cui si porterà il MOSFET; per apportare una modifica col fine di aumentare la corrente I_Q , pertanto, si necessita in ogni caso di cautela nel ricontrollo di tutti i parametri da essa dipendenti.

Bibliografia

- [1] King, Brian M.: *Understanding the load-transient response of LDOs*. Rapporto Tecnico, Texas Instruments, 2000. Analog Applications Journal.
- [2] Mancini, Ron: *Op Amps For Everyone*. Texas Instruments Incorporated, 2002.
- [3] Mohan, Ned e Tore Undeland: *Elettronica di potenza*. Hoepli, 2009.
- [4] Pendini, Tommaso: *Analisi e metodi di misura per la caratterizzazione di regolatori lineari di tensione*. tesi di laurea, Università degli studi di Padova, 2011.
- [5] Sedra, Adel e Kenneth Smith: *Microelectronic Circuits*. Oxford University Press, 1997.
- [6] Technologies, Infineon: *How To Measure Load Regulation of Voltage Regulator*, 2006.
- [7] Ugliano, Giaime: *Progetto e realizzazione di un generatore per il test di apparati automotive in condizioni di transienti di alimentazione*. tesi di laurea, Università degli studi di Padova, 2011.
- [8] Williams, Jim: *Load-transient-response for voltage regulators*. Rapporto Tecnico, Linear Technology, 2006. AN 104.
- [9] Williams, Jim: *A closed-loop, Wideband, 100A active load*. Rapporto Tecnico, Linear Technology, 2011. AN 133.