

**UNIVERSITÀ DEGLI STUDI DI PADOVA**

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE



CORSO DI LAUREA IN INGEGNERIA DELL'INFORMAZIONE

**TESI DI LAUREA TRIENNALE**

*“Analisi di un amplificatore operazionale CMOS  
current-mirror con stadio di uscita in classe AB”*

*Relatore:* Prof. Andrea Neviani

*Laureando:* CECCATO ANDREA

Matricola 594657-INF

ANNO ACCADEMICO 2011-2012



# INDICE

INTRODUZIONE .....	1
1. BLOCCHI COSTITUTIVI .....	3
1.1 MOSFET .....	4
1.2 Current-mirror.....	7
1.2.1 Cascode current-mirror .....	9
1.3 Stadio differenziale.....	11
1.3.1 Cascode current-mirror OTA.....	12
1.4 Stadio di uscita.....	13
2. SIMULAZIONE AL CALCOLATORE.....	15
2.1 Schematico completo .....	16
2.2 Parametri e risultati della simulazione.....	17
2.2.1 Distorsione armonica .....	19
2.2.2 Rendimento di potenza .....	21
CONCLUSIONI .....	23
APPENDICE .....	24
BIBLIOGRAFIA .....	27

# INTRODUZIONE

Scopo di questo elaborato è di realizzare attraverso una sequenza di passaggi chiari lo schema circuitale di un semplice amplificatore operazionale, mettendo a frutto le conoscenze teoriche acquisite in ambito accademico nel corso di questi tre anni. Più precisamente, il dispositivo che si andrà a progettare, disegnare e simulare tramite calcolatore entra nella categoria dei current-mirror op-amp, comprensivo di uno stadio di uscita in classe AB in grado di abbassarne l'impedenza di uscita, rendendolo adatto ad alimentare un carico a bassa resistenza.



# 1. BLOCCHI COSTITUTIVI

In questo primo capitolo trovano spazio una breve presentazione del MOSFET e degli specchi di corrente e, attraverso la combinazione di questi, la costruzione del primo blocco, ovvero uno stadio differenziale OTA current-mirror, e del secondo blocco, uno stadio di uscita in classe AB, che insieme costituiscono un amplificatore operazionale.

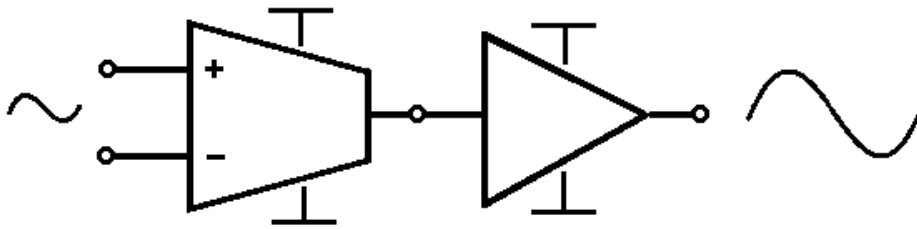


Fig. 1: connessione del primo stadio OTA con uno stadio di uscita per realizzare un amplificatore operazionale

- L'OTA current-mirror è un Amplificatore Operazionale di Transconduttanza che utilizza una coppia differenziale come ingresso e degli specchi di corrente come carichi attivi e pertanto eredita da questi alta impedenza di ingresso e alta impedenza di uscita. L'aggettivo "operazionale", presente nella sigla "OTA", non va confuso con quello riservato agli amplificatori operazionali universali, in gergo op-amp, aventi invece bassa impedenza di uscita. Ciononostante gli OTA, grazie al nodo di uscita ad alta impedenza, sono particolarmente adatti a pilotare carichi esclusivamente capacitivi e a realizzare i cosiddetti filtri  $G_m$ - $C$  (nelle loro funzioni passa-basso, passa-banda, etc.) come circuiti integrati con un consumo di potenza ridotto rispetto a quelli che impiegano dei resistori.
- Lo stadio d'uscita in classe AB è posto in cascata al primo stadio, riducendone l'impedenza di uscita, e realizza assieme a questo l'op-amp vero e proprio. La tipologia AB trova un compromesso tra il basso rendimento ma alta fedeltà del segnale, caratteristiche generali della classe A, e l'elevato rendimento ma alta distorsione della classe B. Risulta di fatto la classe degli stadi di uscita maggiormente utilizzata negli op-amp quando questi devono erogare forti correnti in un carico a bassa resistenza, come ad esempio un

altoparlante, senza introdurre fastidiose distorsioni e senza eccessivo consumo di potenza durante la fase *idle* del funzionamento.

## 1.1 MOSFET

E' sempre utile in un qualsiasi tipo di trattazione richiamare alla memoria i concetti basilari dell'argomento in questione. Ecco che perciò viene proposto in modo sintetico il MOSFET, che rappresenta la cellula fondamentale di tutti i circuiti fabbricati in tecnologia CMOS, con le sue principali caratteristiche.

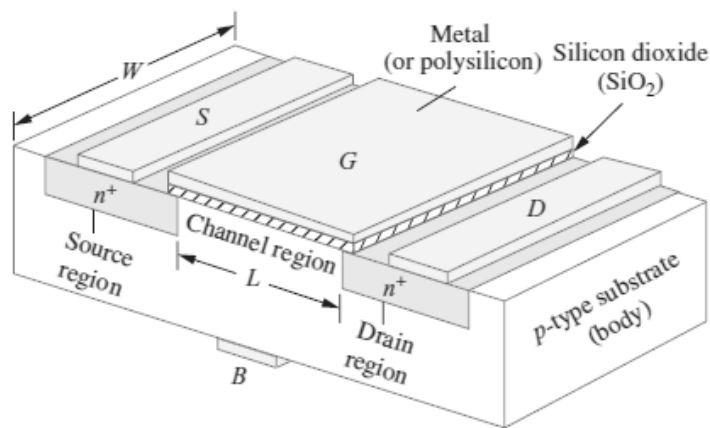


Fig. 1.1: rappresentazione di un nMOS ad arricchimento di canale.

Il *Metal-Oxide-Semiconductor Field-Effect Transistor* in linea di principio è costituito da un condensatore MOS, con terminali *gate* e *bulk* (indicati in figura con le lettere G e B), ai cui lati risiedono altri due terminali chiamati *drain* (D) e *source* (S) di tipo complementare rispetto al substrato di silicio in cui sono immersi. Applicando una tensione variabile (crescente nel caso di transistor nMOS, decrescente nel caso di pMOS) al nodo G si forma un cammino conduttivo gradualmente più ricco tra i terminali D e S; e se fra questi ultimi c'è una differenza di potenziale, allora avviene un passaggio di corrente controllabile. In questa sede si farà riferimento ai modelli ad arricchimento di canale in tecnologia *Complementary-MOS* 0.35, il che equivale a dire che la lunghezza di canale predefinita è pari a 0.35 $\mu$ m e che si hanno a disposizione sulla stessa piastrina di semiconduttore sia nMOS che pMOS. Inoltre saranno considerati solo tre dei quattro terminali totali, dal momento che il bulk e il source vengono cortocircuitati (cioè  $V_{SB}=0$ ) per non incorrere nel cosiddetto effetto *body*, che complicherebbe l'analisi.

## Analisi DC (punti di lavoro)

Si parametrizzano tre modelli matematici che descrivono altrettante regioni di funzionamento del MOSFET (qui consideriamo la versione a canale  $n$ ):

1) Regione di *interdizione*:

$$I_D = 0 \quad \text{per } V_{GS} < V_{Tn}$$

2) Regione di *triangolo* o *lineare*

$$I_D = K_n \left( (V_{GS} - V_{Tn})V_{DS} - \frac{V_{DS}^2}{2} \right) \quad \text{per } V_{GS} \geq V_{Tn} \text{ e } V_{DS} > 0$$

3) Regione di *saturazione* o *attiva*:

$$I_D = \frac{K_n}{2} (V_{GS} - V_{Tn})^2 (1 + \lambda V_{DS}) \quad \text{per } V_{DS} \geq V_{GS} - V_{Tn} \geq 0$$

L'andamento complessivo su grafico corrispondente alle relazioni empiriche sopra descritte è riportato nella figura sottostante.

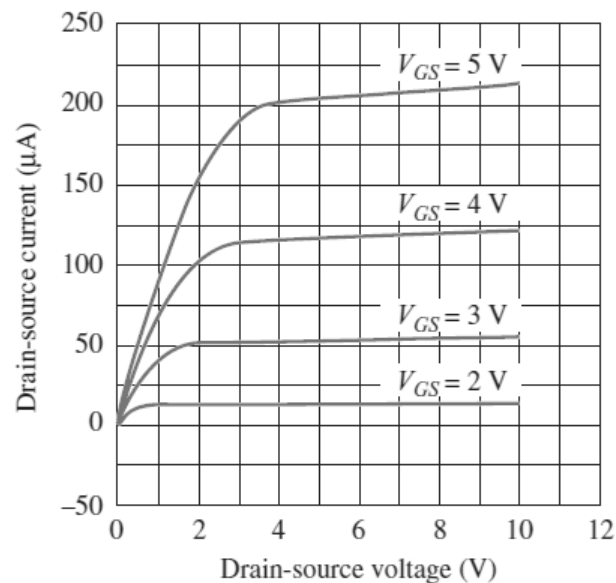


Fig 1.2: caratteristica di uscita  $I_D \times V_{DS}$  al variare di  $V_{GS}$ .

I parametri sono così definiti:

$K_n = K'_n (W/L)$  dove  $K'_n = \mu_n C_{ox} [A/V^2]$  è il parametro di transconduttanza di processo e dipende dalla tecnologia di fabbricazione;  $(W/L)$  è il fattore di



forma: rapporto tra  $W$ , area di gate, e  $L$ , lunghezza del canale;  $\mu_n$  è la mobilità degli elettroni e  $C_{ox}$  è la capacità specifica del  $SiO_2$ ;  $V_{Tn}$  è la tensione di soglia oltre la quale si forma il canale elettronico di conduzione;  $\lambda$  è un parametro che tiene conto dell'effetto di modulazione di canale nella regione di saturazione al crescere di  $V_{DS}$  e valori tipici sono compresi fra 0.001 e  $0.1 V^{-1}$ ; la resistenza  $r_o$  d'uscita che modella la relazione corrente-tensione sempre in questa regione è strettamente legato a  $\lambda$  anche se in questa sede parametrizziamo  $r_o$  in un'altra maniera.

Analisi ac nella regione di saturazione

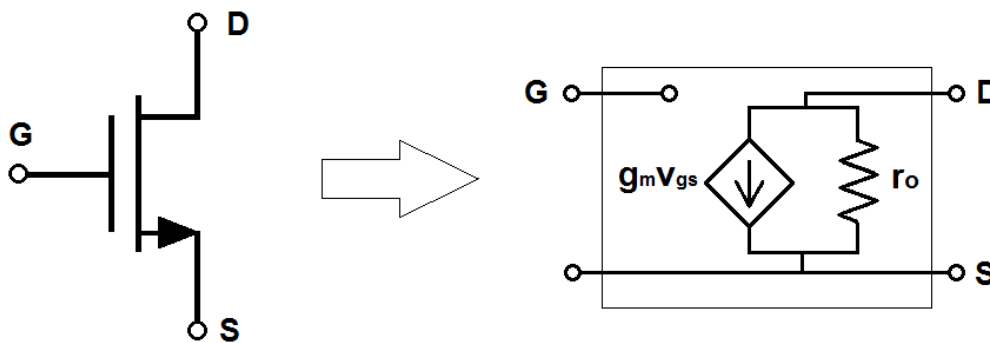


Fig. 1.3: simbolo circuitale del MOSFET e modello semplificato ai piccoli segnali

La regione di maggiore interesse è quella di saturazione, cui porteremo tutti i dispositivi in maniera tale che il guadagno a piccolo segnale sia pressochè costante al variare di  $v_{DS}$ :

$$g_m = \left. \frac{di_d}{dv_{gs}} \right|_{Q=(I_D, V_{DS})} = \frac{2I_D}{V_{GS} - V_{Tn}} = \sqrt{2I_D K_n}$$

$g_m$  è il guadagno a transconduttanza, che quantifica la variazione di corrente di drain  $i_d$  a partire da una variazione di tensione  $v_{gs}$ . In altre parole si tratta della pendenza della risposta  $di_d$  linearizzata in un intorno del punto di lavoro  $Q = (I_D, V_{DS})$  del transistor.

$$r_o = \eta \frac{L}{I_D}$$

è la resistenza d'uscita, con  $\eta$  coefficiente con dimensione  $V/\mu m$ . Non si traggano però conclusioni affrettate da questa relazione: nel caso in cui si

volesse aumentare la resistenza d'uscita non è consigliabile allungare senza criterio il canale, perchè questo degraderebbe le prestazioni del mosfet come amplificatore persino alle basse frequenze. Analogamente un grande fattore di forma ( $W/L$ ) promette sì un aumento del guadagno in corrente, ma a discapito di un aumento delle capacità parassite.

In conclusione da questa analisi, pur semplificata, risulta evidente come il mosfet si comporti da amplificatore a transconduttanza, con infinita resistenza di ingresso e elevata resistenza d'uscita, ideale per erogare correnti a partire da una piccola modulazione in tensione.

## 1.2 Current-mirror

Lo specchio di corrente costituirà la componente fondamentale del primo stadio differenziale: esso permette di replicare la corrente che scorre in un ramo circuitale in un secondo ramo dove si vuole polarizzare un carico, sia in continua che ai piccoli segnali. Nel caso della figura 1.3, dove si implementa uno specchio di corrente rudimentale con soli MOSFET, la corrente di riferimento  $I_{REF}$  che attraversa  $M_1$  viene "specchiata" tramite  $M_2$  nel ramo dove risiede un carico qualsiasi  $Z_L$ , come confermano i semplici calcoli che seguono.

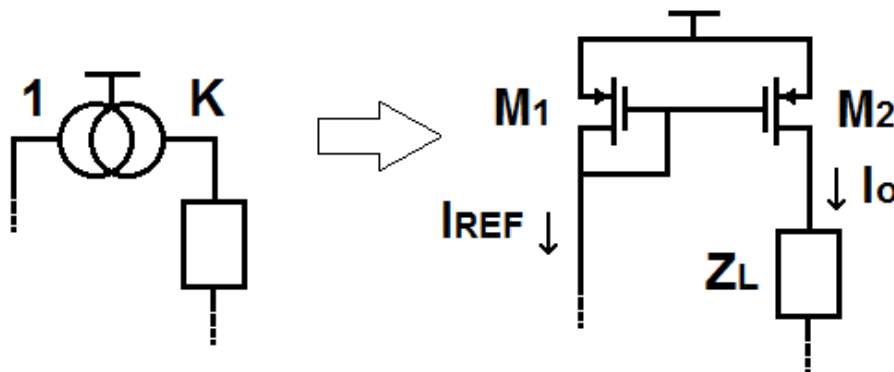


Fig 1.4: simbolo circuitale dello specchio di corrente e sua realizzazione con  $p$ MOS.

### Analisi DC

Il transistor  $M_1$ , connesso a diodo, lavora in saturazione in quanto

$$V_{GS1} = V_{DS1}$$

La corrente che lo attraversa è

$$I_{D1} = I_{REF} = \frac{K_{n1}}{2} (V_{GS1} - V_{Tn})^2 (1 + \lambda V_{DS1})$$

Per il secondo dispositivo  $M_2$ , vale che  $V_{GS2} = V_{GS1}$  in quanto il nodo S è comune e che

$$I_{D2} = I_O = \frac{K_{n2}}{2} (V_{GS2} - V_{Tn})^2 (1 + \lambda V_{DS2})$$

Il rapporto  $\frac{I_O}{I_{REF}}$  dà il cosiddetto rapporto di riflessione (mirror ratio) che è pari a

$$K = \frac{K_{n1}}{K_{n2}} \frac{(1 + \lambda V_{DS1})}{(1 + \lambda V_{DS2})}$$

e che si semplifica nel mero rapporto tra i fattori di forma

$$K \cong \frac{(W/L)_2}{(W/L)_1}$$

nel caso in cui le tensioni  $V_{DS1}$  e  $V_{DS2}$  siano simili oppure quando  $\lambda \ll 1$  o, in altri termini, quando  $r_o$  del transistor è molto elevata.

Analisi ac (modello a doppio dipolo)

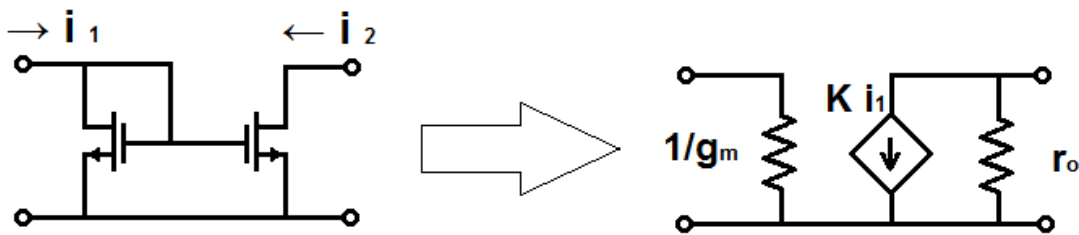


Fig. 1.5: specchio di corrente con  $n$ MOS e modello semplificato ai piccoli segnali

- La resistenza d'ingresso calcolata applicando  $v_x$  al transistor  $M_1$  connesso a diodo e misurando la corrente  $i_x$  che lo attraversa è

$$R_{in} = \frac{v_x}{i_x} = \frac{v_{gs}}{g_{m1} v_{gs}} = \frac{1}{g_{m1}}$$

- La resistenza di uscita risulta facilmente essere

$$R_{out} = r_{o2}$$

- Il guadagno in corrente  $\beta$  è pari a

$$\beta = \frac{i_2}{i_1} = \frac{g_{m2} v_1}{v_1 / \frac{1}{g_{m1}}} = \frac{g_{m2}}{g_{m1}} \cong \frac{\sqrt{2K_{n1}I_2}}{\sqrt{2K_{n2}I_1}} = K$$

### Utilizzo dei current mirror come carichi attivi

In conclusione gli specchi di corrente si comportano come generatori ideali di corrente ai grandi segnali e come amplificatori di corrente ai piccoli segnali, rivelandosi una valida alternativa alla rete di polarizzazione fatta di resistori, specialmente per quanto riguarda i consumi. Gli stadi differenziali che li utilizzano in entrambe le loro funzioni prendono il nome di OTA (Amplificatori Operazionali a Transconduttanza) current-mirror, di cui un semplice esempio è riportato in figura 1.5.

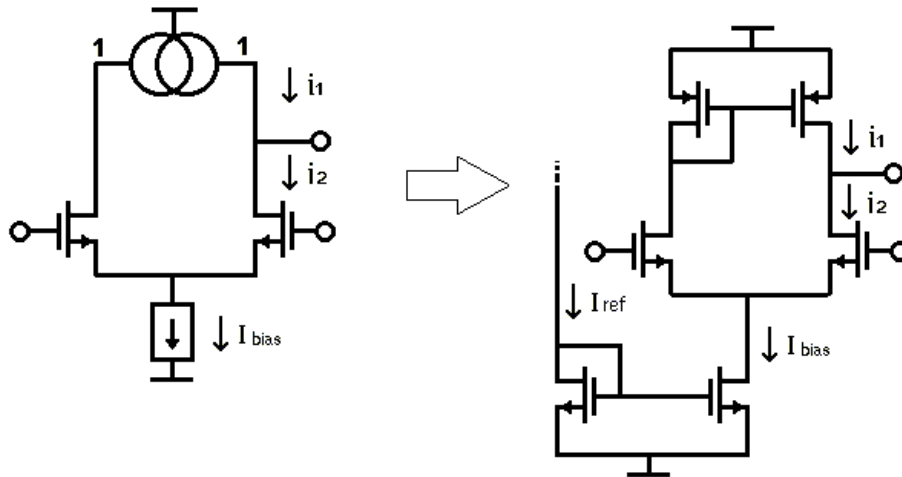


Fig. 1.6: Current-mirror OTA differenziale single-ended generico e implementato con due specchi semplici, di cui quello inferiore svolge la funzione di polarizzazione (fornendo  $I_{BIAS}$ ) e quello superiore la funzione di amplificazione (replicando  $I_1$  nel secondo ramo) in corrente.

Qualora si volesse migliorare il pilotaggio in tensione di carichi ad alta impedenza (un condensatore o un gate di un altro transistor, per esempio) da parte dei MOSFET singoli o raggruppati a specchio, si ricorre ad una versione con resistenza di uscita "arricchita": si tratta della configurazione cascode qui di seguito descritta.

## 1.2.1 Cascode current-mirror

Uno specchio con resistenza d'uscita arricchita si può ottenere aggiungendo dei MOSFET in serie a quelli dello specchio classico con opportuni accorgimenti per far sì che lavorino tutti in regione di saturazione, ricorrendo alle connessioni a diodo o a tensioni di polarizzazione aggiuntive. Qui si propende per quest'ultima variante, ma si tenga presente che ne esistono altre di popolari, come per esempio quella proposta da Wilson.

## Analisi ac

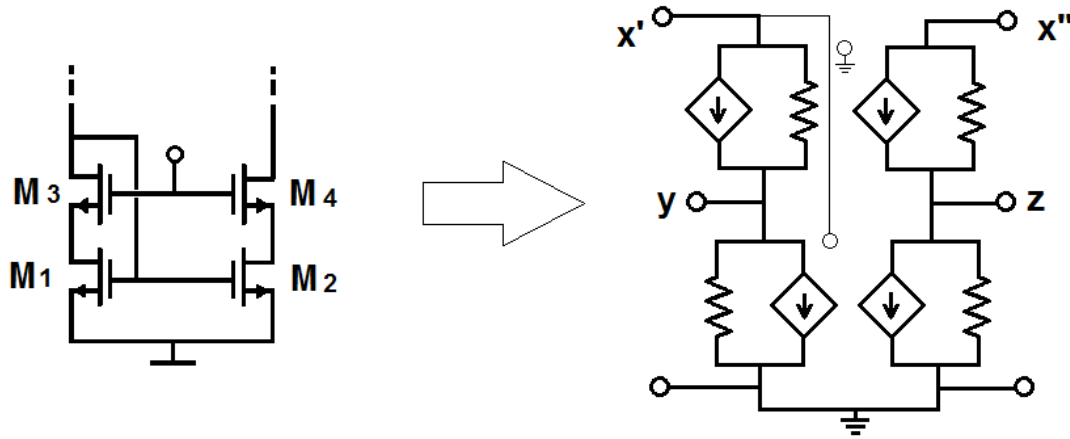


Fig. 1.7: un esempio di specchio cascode e modello semplificato ai piccoli segnali

### Calcolo dei parametri di interesse:

- Resistenza di ingresso

$$R_{in} = \frac{v_{x'}}{i_{x'}} = \frac{v_{x'}}{g_{m1}v_{x'} + \frac{v_y}{r_{o1}}} \cong \frac{1}{g_{m1}}$$

- Guadagno in corrente

$$\beta = \frac{i_{x''}}{i_{x'}} \cong \frac{g_{m2}v_{x'}}{v_{x'}/\frac{1}{g_{m1}}} \cong K$$

- Resistenza di uscita

$$R_{out} = \frac{v_{x''}}{i_{x''}} = \frac{v_{x''}}{g_{m2}v_{gs2} + \frac{v_z}{r_{o2}}} = \frac{v_{x''}}{\frac{v_{x''}}{r_{o4}r_{o2}\left(\frac{1}{r_{o2}} + g_{m4} + \frac{1}{r_{o4}}\right)}} \cong r_{o4}g_{m4}r_{o2}$$

Dove  $v_y$  e  $v_z$  sono state calcolate applicando la legge di Kirchoff sulle correnti nel ramo di sinistra e di destra, rispettivamente:

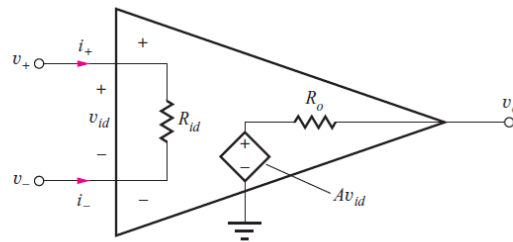
$$\begin{aligned} i_1 = i_3 &\Rightarrow g_{m1}v_{x'} + \frac{v_y}{r_{o1}} = g_{m3}v_y + \frac{v_{x'} - v_y}{r_{o3}} \Rightarrow v_y \left( -\frac{1}{r_{o1}} + g_{m3} - \frac{1}{r_{o3}} \right) \\ &= v_{x'} \left( g_{m1} + \frac{1}{r_{o3}} \right) \end{aligned}$$

$$i_4 = i_2 \Rightarrow -g_{m4}v_z + \frac{v_{x''} - v_z}{r_{o4}} = \frac{v_z}{r_{o2}} \Rightarrow v_z \left( \frac{1}{r_{o2}} + g_{m4} + \frac{1}{r_{o4}} \right) = \frac{v_{x''}}{r_{o4}}$$

## 1.3 Stadio differenziale

Uno stadio differenziale, come anticipato nell'introduzione, è il nucleo da cui partire per sviluppare un amplificatore operazionale completo. Idealmente il suo modello a doppio dipolo dovrebbe avere resistenza di ingresso infinita, guadagno infinito e resistenza di uscita nulla, ovvero rispettare queste condizioni:

- 1)  $R_{in} \rightarrow \infty$
- 2)  $A_v \rightarrow \infty$
- 3)  $R_{out} \rightarrow 0$



Il primo requisito è banalmente soddisfatto, in quanto i morsetti di ingresso sono i gate della coppia differenziale che, essendo isolati da uno strato di ossido di silicio, non conducono corrente alle basse frequenze.

Il secondo requisito è impossibile da soddisfare: come abbiamo visto nel primo paragrafo, la transconduttanza di un singolo transistor è di valore finito. Inoltre la linearità di questa ipotetica caratteristica ingresso-uscita con pendenza infinita è impensabile: la regione operativa di un MOSFET dipende dalla tensione  $V_{DS}$ , ma in ogni ramo circuitale, inteso come percorso che va dall'alimentazione al piano di massa, più transistori si partizionano la tensione di alimentazione totale e quindi non appena un qualsiasi nodo del ramo si allontana dal suo punto di equilibrio i mosfet limitrofi cambiano regione di funzionamento. Di conseguenza si raggiunge un valore elevato e lineare di guadagno solo in un piccolo intorno della caratteristica.

L'ultimo requisito è importante solo se lo stadio o il carico da pilotare ha resistenza di ingresso finita. Tuttavia, nel caso di un differenziale che utilizza specchi di corrente, una resistenza di uscita nulla non si concilia con il guadagno, che prevede una resistenza di uscita alta. Anticipiamo ora la nostra esigenza di introdurre perciò uno stadio aggiuntivo per adattare l'elevata resistenza d'uscita del differenziale a quella di valore ridotto del carico.

### 1.3.1 Cascode current-mirror OTA

Ora che sono state fatte tutte le premesse necessarie, è giunto il momento di costruire il primo blocco differenziale utilizzando gli specchi di corrente studiati nel paragrafo 1.2. Una configurazione molto comune è quella proposta in figura 1.8.

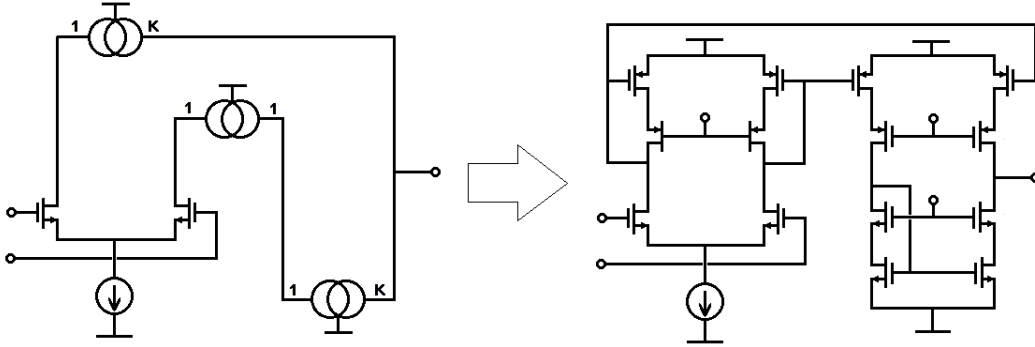


Fig. 1.8: current-mirror OTA con specchi di corrente simbolici e sostituiti con specchi cascode.

#### Stima del guadagno ai piccoli segnali

$$\begin{cases} i_o = Ki_{o1} - Ki_{o2} = K(g_{m1}v_{gs1} - g_{m2}v_{gs2}) \cong K \left( \frac{g_{m1}v_{id}}{2} + \frac{g_{m2}v_{id}}{2} \right) = Kg_m v_{id} \\ v_o = (r_{out1} \parallel r_{out2})i_o \cong r_{out}i_o \end{cases}$$

$$\Rightarrow A_v = \frac{v_o}{v_{id}} = Kg_m r_{out}$$

dove  $K$  indica il guadagno di corrente degli specchi del ramo d'uscita,  $g_{m1} \cong g_{m2}$  la transconduttanza della coppia di transistor di ingresso e  $r_{out}$  la resistenza al nodo di uscita, ereditata dal tipo degli specchi utilizzati. Supposto che il nodo comune di source sia a massa virtuale, cosa tanto più vera quanto più è alta la resistenza di polarizzazione  $R_b$ , allora viene giustificata l'approssimazione  $v_{gs1,2} \cong \pm v_{id}/2$  nella prima equazione.

Sostituendo i parametri con dei valori indicativi:

$$\begin{aligned} K &\sim 1 \div 10 \\ g_{m1} &\cong \sqrt{2K_n I_{D1}} \sim 10^{-3} \div 10^{-2} S \\ r_{out} &\cong g_m r_o^2 \sim 10^5 \div 10^6 \Omega \end{aligned}$$

si ottiene

$$A_v \sim 10^3 \div 10^4 = 40 \div 60 \text{ dB}$$

### Stima della banda a guadagno unitario

Ipotesi: approssimazione della funzione di trasferimento con una a singolo polo, ovvero con costante di tempo costituita da  $r_{out}$ , elevata, e  $C_L \sim 10^{-11} \div 10^{-12} F$  che modella, per esempio, il comportamento di un condensatore MOS pilotato.

$$A_v(s) = \frac{V_{out}(s)}{V_{id}(s)} = K g_{m1} Z_L(s) = \frac{K g_{m1} r_{out}}{1 + s r_{out} C_L}$$
$$|A_v(s)|_{s=j\omega} \cong \left| \frac{K g_{m1}}{j\omega C_L} \right| = 1 \Rightarrow \omega_{GBW} = \frac{K g_{m1}}{C_L} = \frac{K \sqrt{2 I_{D1} K_n (W/L)_1}}{C_L}$$

Sostituendo i valori come sopra otteniamo

$$f_{GBW} = \frac{\omega_{GBW}}{2\pi} \sim 10^8 \div 10^9 Hz$$

### Stima del guadagno di modo comune

$$A_{ic} = \frac{v_{out}}{v_{ic}} = \frac{1/g_m}{2r_o} \sim -20 \div -10 dB$$

Questo risultato, anche se teorico, può comunque suggerire l'impiego di uno specchio di tipo cascode ai piedi del differenziale per via della sua resistenza d'uscita, più elevata rispetto a quella di uno specchio semplice.

## 1.4 Stadio di uscita

Come accennato nel paragrafo precedente, uno stadio d'uscita è indispensabile per interfacciare il segnale amplificato dal primo blocco differenziale OTA ad un carico quando quest'ultimo possiede una bassa resistenza. Infatti, in assenza di questo adattamento di impedenza, parte della corrente che scorre nel ramo di uscita del differenziale fluirebbe anche nel carico, degradando il guadagno in tensione. Nel nostro caso costruiamo uno stadio di uscita in classe AB, che combina i pregi della classe A e B, le cui peculiarità vengono descritte in un'appendice posta nelle ultime pagine.



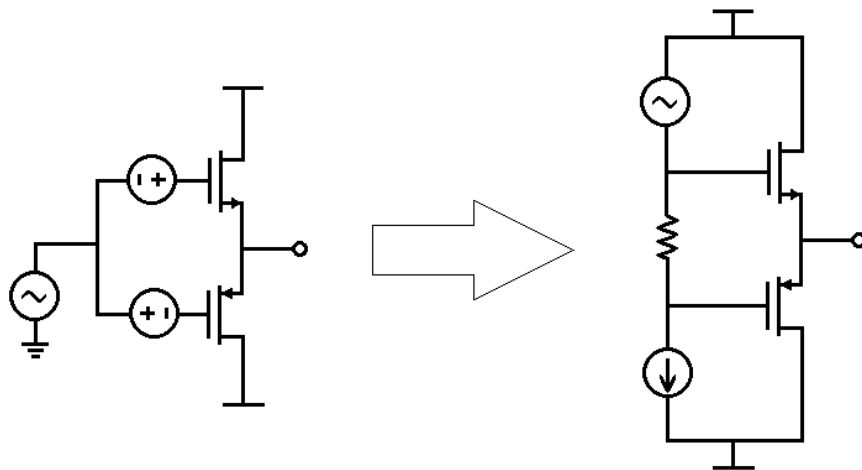
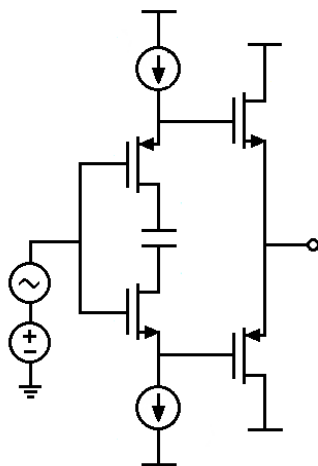


Fig. 1.9: Stadio AB generico ed esempio di implementazione

In figura viene rappresentato lo schema di un push-pull con una polarizzazione ideale da implementare affinché venga catalogato come stadio AB: un semplice inseguitore inserito preliminarmente può essere sufficiente per raggiungere questo scopo.

Principio di funzionamento: I transistori complementari  $M_1$  e  $M_2$ , chiamati rispettivamente *pull-up* e *pull-down*, vengono polarizzati in tensione da una resistenza  $R_G$ , attraversata da una corrente  $I_G$ , così da entrare in conduzione anche in assenza di segnale  $i_s$ . In questa maniera, se da una parte si introduce una corrente di riposo che scorre nel ramo d'uscita e quindi un aumento del consumo statico di potenza, dall'altra si evita la cosiddetta distorsione di *cross-over* tipica dei push-pull non polarizzati della classe B.

Un'altra soluzione, simmetrica ma più costosa, si ottiene antepoendo due inseguitori anziché uno, come riportato in figura; ed è questa che adotteremo nel progetto.



## 2. SIMULAZIONE AL CALCOLATORE

In questo secondo e ultimo capitolo, grazie alla simulazione su calcolatore del circuito composto dai due blocchi, dalle sorgenti e da un carico, è possibile fornire risultati quantitativi su grafico senz'altro più dettagliati di quanto permettano i soli calcoli manuali. In effetti scopriremo che l'amplificatore progettato soffre di alcune limitazioni, fra cui:

- guadagno finito
- escursione limitata della tensione di uscita
- capacità limitata di erogare correnti al carico resistivo

Per la simulazione circuitale è stato utilizzato il toolset *Cadence Design Framework II*, che contiene una libreria apposita dei dispositivi analogici principali, incluso il modello del mosfet completo dei suoi parametri. I valori parametrici indicativi dei MOSFET in tecnologia CMOS 0.35  $\mu\text{m}$  vengono forniti nella tabella sottostante.

	nMOS	pMOS	Descrizione
$V_{Tn(p)}$	0.5 V	-0.6 V	Tensione di soglia
$K'_{n(p)}$	175 $\mu\text{A}/\text{V}^2$	60 $\mu\text{A}/\text{V}^2$	Fattore di corrente
$\gamma_{n(p)}$	0.58 $\text{V}^{1/2}$	0.45 $\text{V}^{1/2}$	Fattore dell'effetto body
$\eta_{n(p)}$	18 $\text{V}/\mu\text{m}$	12.5 $\text{V}/\mu\text{m}$	Coefficiente della resistenza d'uscita
$C_{ox}$	4.6 $\text{fF}/\mu\text{m}^2$	4.6 $\text{fF}/\mu\text{m}^2$	Capacità specifica di ossido di gate
$C_{GS0}$	0.21 $\text{fF}/\mu\text{m}$	0.21 $\text{fF}/\mu\text{m}$	Capacità specifica di sovrapposizione gate-source
$C_{GD0}$	0.21 $\text{fF}/\mu\text{m}$	0.21 $\text{fF}/\mu\text{m}$	Capacità specifica di sovrapposizione gate-drain
$C_{j0}$	0.93 $\text{fF}/\mu\text{m}^2$	1.42 $\text{fF}/\mu\text{m}^2$	Capacità specifica di area dei diodi S/D - giunzione
$C_{jsw0}$	0.28 $\text{fF}/\mu\text{m}^2$	0.38 $\text{fF}/\mu\text{m}^2$	Capacità specifica di perimetro dei diodi S/D - side-wall

Tab. 2.1: Parametri indicativi dei dispositivi in tecnologia CMOS 0.35  $\mu\text{m}$  utilizzati dal software nella simulazione.

L'amplificatore progettato dovrà soddisfare le seguenti specifiche:

- a)  $V_{DD} = 3.3\text{V}, V_{SS} = 0\text{V}$
- b) Guadagno in continua:  $A_{v0} > 60 \text{ dB}$
- c) Larghezza di banda a guadagno unitario:  $f_{GBW} > 200 \text{ MHz}$  con carico  $R_L \parallel C_L$   
 $R_L = 50, C_L = 0.5 \text{ pF}$
- d) Consumo di potenza statico:  $P < 30 \text{ mW}$

## 2.1 Schematico completo

Combinando assieme gli stadi studiati singolarmente nei paragrafi 1.3 e 1.4, si ottiene un amplificatore complessivo, che in configurazione ad anello aperto è così schematizzabile:

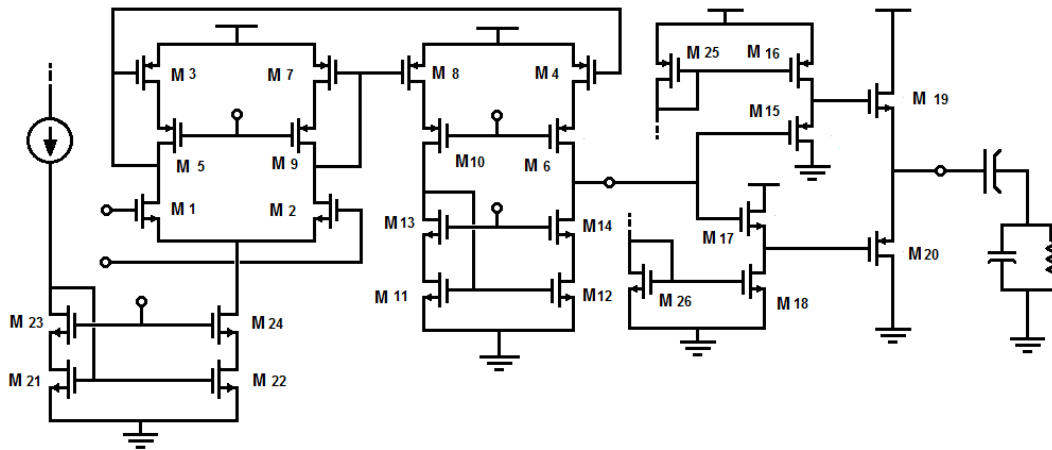
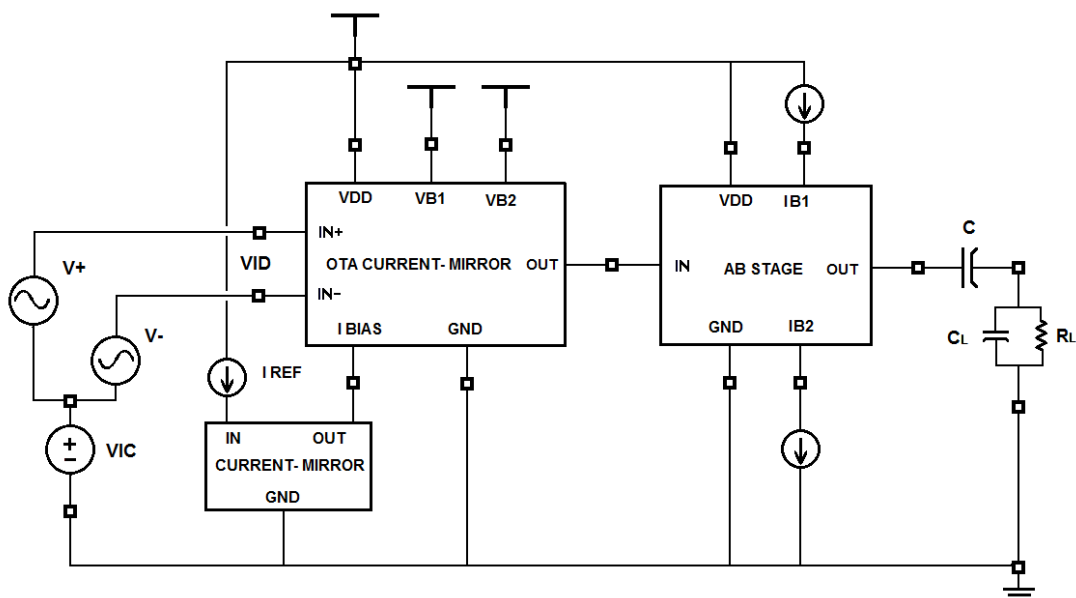


Fig. 2.3: schema completo. Da notare l'inserimento di un condensatore di accoppiamento, grande (decine di uF), per separare la parte continua del segnale.

Viceversa il banco di prova secondo una rappresentazione a "scatola chiusa" è così raffigurato:



## 2.2 Parametri e risultati della simulazione

### Dimensioni dei transistor (L fissato a $0.35\mu\text{m}$ )

Primo blocco:

$W_{1,2}=70\mu\text{m}$	coppia differenziale
$W_{3,4,5,6}=14\mu\text{m}$	primo cascode $p$ con rapporto 1:1
$W_{7,9}=14\mu\text{m}, W_{8,10}=70\mu\text{m}$	secondo cascode $p$ con rapporto 1:5
$W_{11,13}=5\mu\text{m}, W_{12,14}=25\mu\text{m}$	terzo cascode $n$ con rapporto 1:5
$W_{21,23}=3.5\mu\text{m}, W_{22,24}=7\mu\text{m}$	cascode $n$ ai piedi del differenziale

Secondo blocco:

$W_{19}=90\mu\text{m}, W_{20}=270\mu\text{m}$	push-pull di uscita
$W_{15}=270\mu\text{m}, W_{17}=90\mu\text{m}$	inseguitori anteposti al push-pull
$W_{25}=10\mu\text{m}, W_{16}=20\mu\text{m}$	specchio semplice $p$
$W_{26}=3.5\mu\text{m}, W_{18}=7\mu\text{m}$	specchio semplice $n$

### Tensioni di interesse

$V_{IC}>1.6\text{V}$	tensione di modo comune necessaria per polarizzare i mosfet differenziali del primo stadio
$V_{OUT1}\cong 1.65\text{V}$	tensione di uscita a riposo del primo stadio
$V_{OUT2}\cong 1.75\text{V}$	tensione di uscita a riposo del secondo stadio con $V_{IN2}=V_{OUT1}$
$V_{B1}=1.7\text{V}$	tensione di polarizzazione dei cascode $p$
$V_{B2}=1.2\text{V}$	tensione di polarizzazione dei cascode $n$

### Correnti di interesse

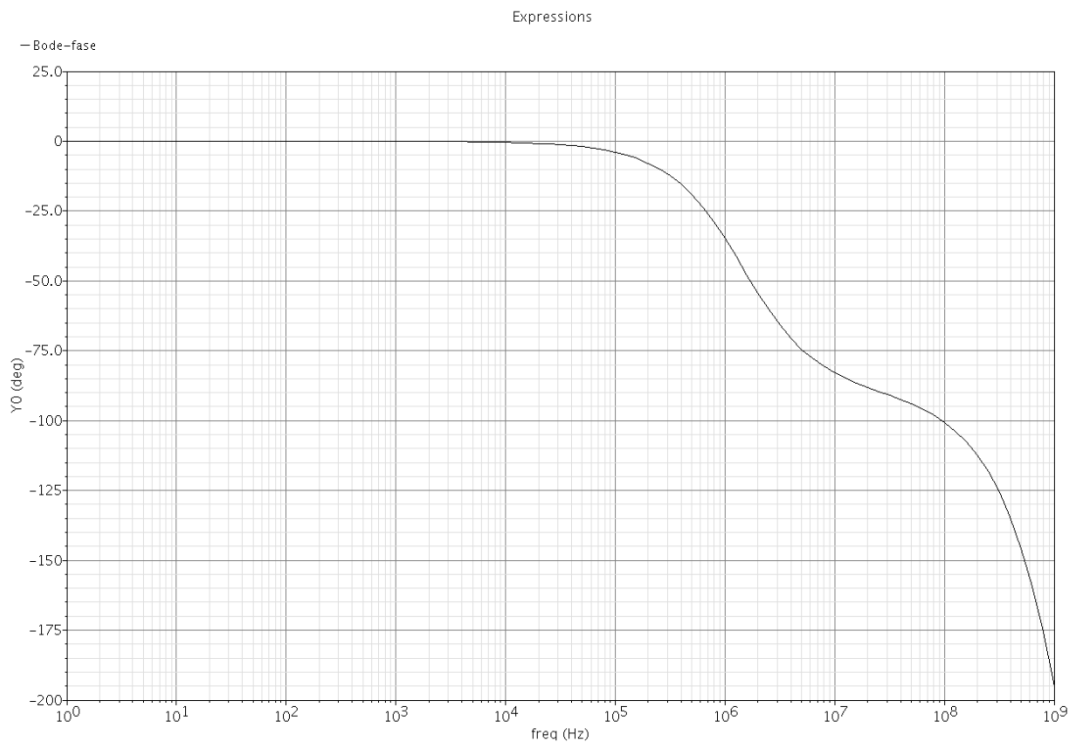
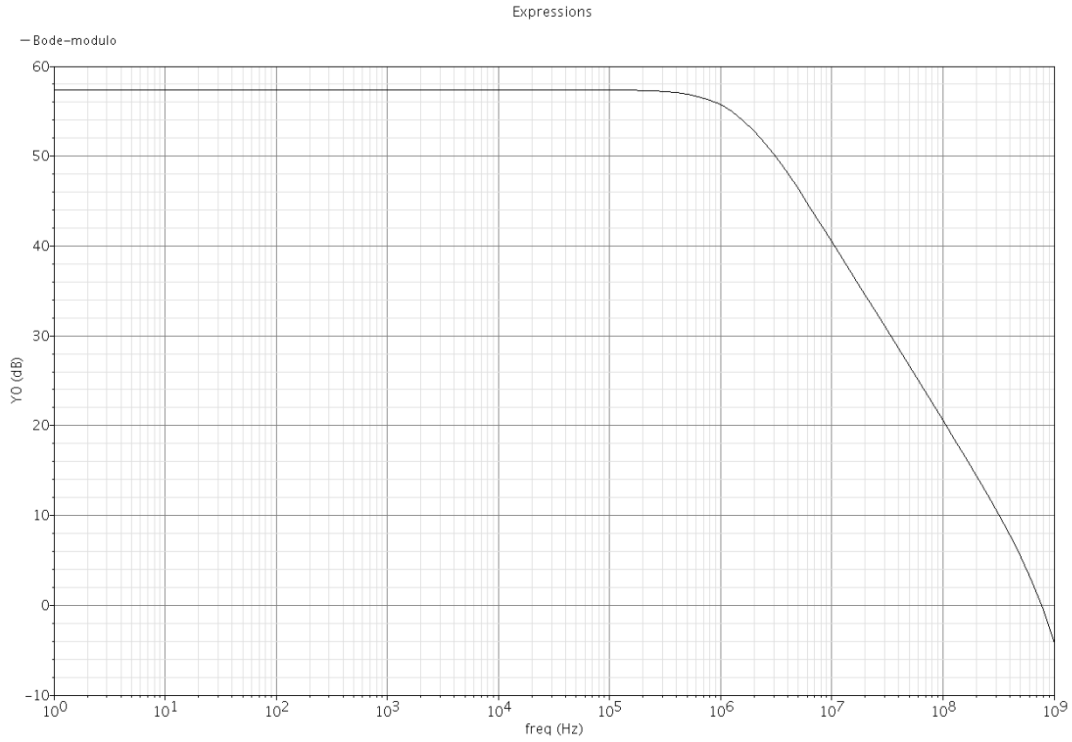
$I_{REF}=100\mu\text{A}$	
$I_{BIAS}=2*I_{REF}=200\mu\text{A}$	corrente che polarizza il primo stadio
$I_1=I_2=I_3\cong I_{REF}$	correnti dei primi 3 rami circuitali
$I_4\cong K * I_{REF}=5 * I_{REF}\cong 520\mu\text{A}$	corrente del ramo di uscita del differenziale
$I_{BIAS2}=2*2*I_{REF}\cong 400\mu\text{A}$	corrente di polarizzazione dello stadio AB
$I_{OUT2}\cong 450\mu\text{A}$	corrente di riposo che scorre nel push-pull
$\begin{cases} I_{TOT1} = 920\mu\text{A} \\ I_{TOT2} = 850\mu\text{A} \end{cases} \Rightarrow I_{TOT} \cong 1,8\text{mA}$	corrente complessiva dell'op-amp

Consumo di potenza statico:

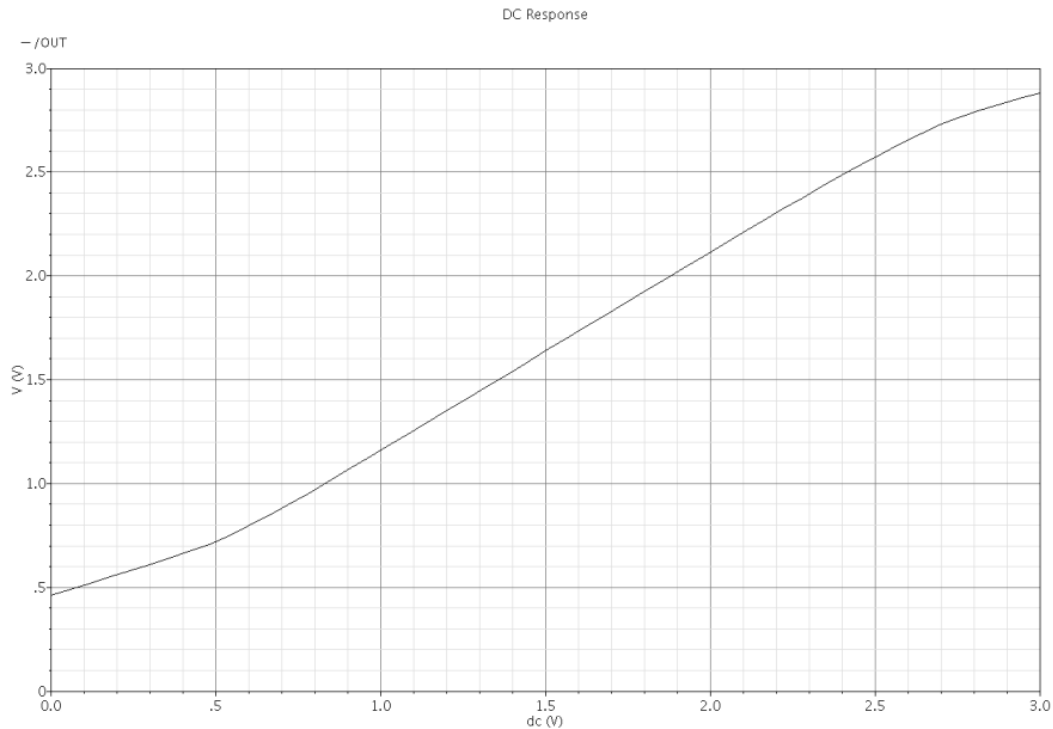
$$P_{static} = V_{DD}I_{TOT} = 3.3V \cdot 1.8mA \cong 6 mW$$

Diagramma di Bode modulo-fase del primo stadio

$A_{v0}=57.5dB$ ,  $f_{GBW}=850MHz$



## Caratteristica DC dello stadio di uscita



### 2.2.1 Distorsione armonica

Una condizione necessaria per rendere buono un amplificatore è minimizzare le distorsioni in uscita, e in questo senso risulta interessante individuare una escursione massima del segnale di uscita tale che questo rispecchi quanto più possibile la forma d'onda inviata all'ingresso.

Consideriamo un segnale monocromatico del tipo:

$$v_I = V_I + v_i = V_I + V_i \sin(\omega_0 t)$$

Il segnale d'uscita distorto nel dominio del tempo può essere descritto nel modo seguente:

$$v_o(t) = \mathfrak{F}^{-1}(v_I \cdot A)(s) = V_0 + V_1 \sin(\omega_0 t + \varphi_1) + V_2 \sin(2\omega_0 t + \varphi_2) + V_3 \sin(3\omega_0 t + \varphi_3) + \dots$$

dove  $V_0$  indica la componente continua,  $v_1$  il segnale  $v_I$  amplificato e sfasato,  $v_2$  la seconda armonica indesiderata  $v_3$  la terza armonica indesiderata e così via. Si può giustificare la presenza di queste componenti indesiderate con la teoria dei

segnali di Fourier: le armoniche multiple fra loro, che nello spettro costituiscono un sinc(f), vengono generate quando compare una variazione quasi repentina (rect) del guadagno nel dominio del tempo, ovvero quando il sistema che filtra il segnale è non lineare.

Una quantificazione numerica di questo fenomeno è chiamata *Total Harmonic Distortion* ed è così definita:

$$THD \triangleq \sum_{j=2}^{\infty} \frac{V_{jRMS}}{V_1} \Rightarrow THD_{\%} = \frac{\sqrt{\sum_{j=2}^{\infty} V_j^2}}{V_1} \cdot 100$$

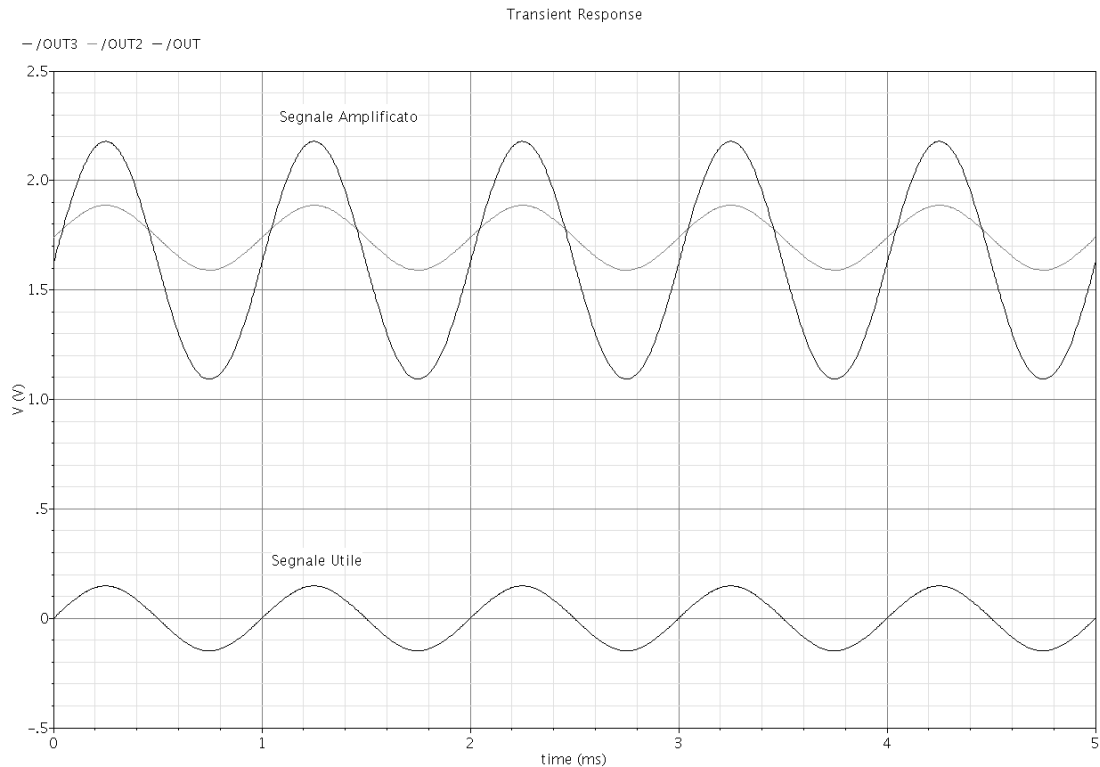
Il programma *Cadence* permette di calcolare questa funzione a partire dalla trasformata di Fourier del segnale, richiedendo pochi parametri da inserire, tra cui il tempo di osservazione, la frequenza di campionamento e la frequenza dell'armonica principale e restituendo un valore in percentuale.

Variando l'ampiezza di un segnale di ingresso con frequenza fissa di 1KHz fino ad ottenere distorsioni in uscita accettabili dell'ordine di qualche unità percentuale, si sono ottenuti i risultati approssimati qui elencati:

THD	Vid	Vout1	Vout2	Guadagno complessivo in dB
1%	700uV	500mV	150mV	47dB
2%	1mV	700mV	220mV	47dB

Tab. 2: Vout1 indica la tensione all'uscita del primo blocco, Vout2 la tensione all'uscita dello stadio AB, ovvero la tensione che pilota il condensatore di accoppiamento. I valori sono di picco, ovvero corrispondono all'ampiezza sinusoidale.

Sfortunatamente si vede come lo stadio AB provochi una attenuazione di circa 1/3, ovvero 10dB, al valore del segnale amplificato in uscita al primo stadio.



## 2.2.2 Rendimento di potenza

Consideriamo ora come uscita la tensione sinusoidale con distorsione armonica dell'1%, trovata nel paragrafo precedente, e cerchiamo di stimare il rendimento in potenza dell'amplificatore quando esso alimenta un carico resistivo-capacitivo. Trascuriamo per semplicità la potenza reattiva dovuta al processo di carica e scarica del condensatore: in altre parole approssimiamo il comportamento di quest'ultimo come un lato aperto.

$$\eta = \frac{P_{load}}{P_{supply}} = \frac{(v_{RMS})^2/R_L}{V_{DD}(I_{TOT} + i_{RMS})}$$

dove  $I_{TOT}$  è la somma delle correnti di polarizzazione e della corrente di riposo del push-pull,  $v_{RMS}$  e  $i_{RMS}$  sono la tensione e la corrente efficaci ai capi del carico, legati dalla relazione  $v_{RMS} = R_L i_{RMS}$ .

Il rendimento dell'amplificatore in condizioni di piccola distorsione risulta:

$$\tilde{\eta} \cong \frac{(150mV)^2/2 \cdot 50\Omega}{3.3V \left(1,8mA + \frac{150mV}{50\Omega} \frac{2}{\pi}\right)} \cong 1,7\%$$



Si è assunto per comodità che il periodo di conduzione dei transistori pull-up e pull-down è circa  $180^\circ$  e quindi due funzioni seno integrate su un semiperiodo spiegano il fattore  $2/\pi$  che compare nella formula.

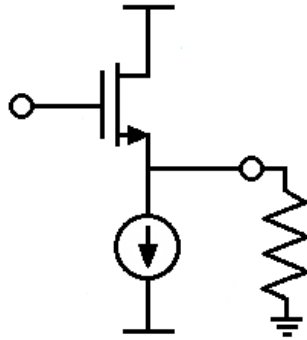
## CONCLUSIONI

E' stato realizzato un amplificatore che soddisfa le specifiche prescelte ma che appare poco gratificante in termini di prestazioni. In particolare, possono considerarsi raggiunti gli obiettivi inerenti il primo blocco differenziale, mentre sono state disattese le aspettative riguardanti lo stadio di uscita, anche per la carenza di conoscenze più approfondite: esso infatti registra una attenuazione effettiva di circa 10dB contro una auspicata di pochi dB. In compenso l'esercitazione col calcolatore ha consentito di prendere familiarità con un software di alto livello, utilizzato nel mondo industriale, con il trade-off delle variabili in gioco e con l'ordine di grandezza delle stesse. L'esperienza acquisita sarà certamente utile nel proseguimento degli studi della microelettronica.

# APPENDICE

## Tipologie degli stadi di uscita: esempi

- Classe A: source-follower



Di guadagno approssimativamente unitario, l'inseguitore di tensione presenta un basso rendimento quando all'uscita alimenta un carico resistivo  $R_L$ . Infatti per segnale sinusoidale con massimo swing  $v_o = V_{DD} \sin \omega t$  (questo in particolare implica che l'ingresso supera il valore di alimentazione) e corrente di polarizzazione  $I_B = V_{DD}/R_L$  :

$$P_{supply} = \frac{1}{T} \int_0^T \left( I_B + \frac{v_o}{R_L} \right) 2V_{DD} dt = \frac{1}{T} \int_0^T \left( I_B + \frac{V_{DD}}{R_L} \sin \omega t \right) 2V_{DD} dt = V_{DD} I_B = \frac{2V_{DD}^2}{R_L}$$

è la potenza totale media erogata dalla alimentazione,

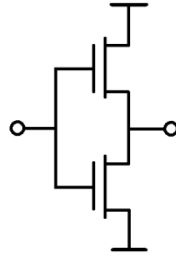
$$P_{load} = \frac{(v_{oRMS})^2}{R_L} = \frac{V_{DD}^2}{2R_L}$$

è la potenza utile fornita al carico.

Perciò, secondo la definizione, il limite teorico superiore del rendimento è pari a

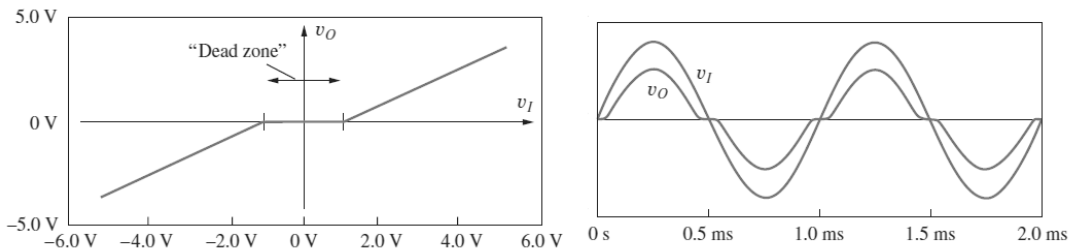
$$\eta \triangleq \frac{P_{load}}{P_{supply}} = \frac{\left( \frac{V_{DD}^2}{2R_L} \right)}{2V_{DD}^2/R_L} = \frac{1}{4} = 25\%$$

- Classe B: push-pull



Funzionamento

Il segnale di ingresso  $v_i$  sinusoidale pilota un buffer di tipo MOS-complementare: il pull-up  $M_1$  si accende e conduce corrente durante la semionda positiva mentre il pull-down  $M_2$  è spento, viceversa succede durante la semionda negativa; ciascun transistor è attivo e eroga potenza al carico per un semiperiodo ( $180^\circ$ ). Tuttavia durante un piccolo intervallo di tempo entrambi i transistori sono entrambi in interdizione e ciò causa una zona morta attorno al punto di riposo della caratteristica ai grandi segnali. Si deduce quindi che l'uscita è affetta da una distorsione, detta di attraversamento o di *cross-over*. D'altro canto però i consumi sono veramente ridotti: in condizione di riposo scorre solo una piccola corrente di perdita (ordine delle pA) e perciò non viene dissipata potenza statica.



Calcolo del massimo rendimento teorico

Ipotesi: alimentazioni simmetriche  $V_{DD}$ , caratteristica DC passante per l'origine, segnale sinusoidale full-swing  $v_o = V_{DD} \sin \omega t$ , carico resistivo  $R_L$

Potenza media erogata dall'alimentazione:

$$P_{supply} = 2 \frac{1}{T} \int_0^{T/2} \left( \frac{v_o}{R_L} \right) V_{DD} = 2 \frac{1}{T} \int_0^{T/2} \left( \frac{V_{DD} \sin \omega t}{2R_L} \right) V_{DD} = 2 \frac{V_{DD}^2}{\pi R_L}$$

Potenza media fornita al carico:

$$P_{load} = \frac{(v_{oRMS})^2}{R_L} = \frac{V_{DD}^2}{2R_L}$$

Rendimento:

$$\eta \triangleq \frac{P_{load}}{P_{supply}} = \frac{V_{DD}^2/2R_L}{2V_{DD}^2/\pi R_L} = \frac{\pi}{4} = 78.5\%$$



# BIBLIOGRAFIA

Libri di testo:

- D. A. Johns e K. Martin, *"Analog integrated circuit design"*
- R. C. Jaeger e T. N. Blalock, *"Microelettronica"*, 3<sup>a</sup> edizione

Tutorial al kit di sviluppo *Cadence*:

A. Neviani,

[http://www.dei.unipd.it/ricerca/microelettronica/did/labcad/opus/cadence\\_tut.html](http://www.dei.unipd.it/ricerca/microelettronica/did/labcad/opus/cadence_tut.html)