

UNIVERSITÀ DEGLI STUDI DI PADOVA  
DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE  
LAUREA SPECIALISTICA IN INGEGNERIA ELETTRONICA

PROGETTAZIONE DI UN CIRCUITO INTEGRATO  
PER LETTURA E CONTROLLO DI TRASDUTTORI  
DI FLUSSO E GAS

LAUREANDO: *Luca Parmesan*

RELATORE: Prof. Andrea Neviani

CORRELATORE: Matteo Perenzoni

Padova, 11 luglio 2011



*Ai miei genitori e a mio fratello,  
con affetto.*



# Indice

<b>Introduzione</b>	<b>1</b>
<b>1 Analisi dei requisiti</b>	<b>5</b>
1.1 I sensori . . . . .	5
1.1.1 Il sensore di flusso d'aria . . . . .	5
1.1.2 Il sensore di flusso di liquidi . . . . .	8
1.1.3 Il sensore di presenza di gas . . . . .	8
1.2 Il circuito di lettura . . . . .	9
1.2.1 Lettura del segnale . . . . .	10
1.2.2 Controllo del riscaldatore . . . . .	11
1.3 Blocchi principali . . . . .	13
1.3.1 L'amplificatore operazionale . . . . .	13
1.3.2 Il generatore di onda triangolare . . . . .	18
1.3.3 L'interfaccia seriale SPI . . . . .	20
<b>2 Progettazione</b>	<b>23</b>
2.1 Il circuito di lettura . . . . .	23
2.1.1 Lettura del segnale . . . . .	23
2.1.2 Controllo del riscaldatore . . . . .	25
2.2 Blocchi principali . . . . .	35
2.2.1 L'amplificatore operazionale . . . . .	35
2.2.2 Il generatore di onda triangolare . . . . .	46
2.2.3 L'interfaccia seriale SPI . . . . .	48
<b>3 Le simulazioni</b>	<b>49</b>
3.1 Il circuito di lettura . . . . .	49
3.1.1 Lettura del segnale . . . . .	49
3.1.2 Controllo del riscaldatore . . . . .	50
3.2 Blocchi principali . . . . .	58
3.2.1 Gli amplificatori operazionali . . . . .	58
3.2.2 Il generatore di onda triangolare . . . . .	77
<b>Conclusioni</b>	<b>77</b>
<b>Ringraziamenti</b>	<b>80</b>

INDICE

---

<b>A Dimensionamento degli operazionali</b>	<b>83</b>
<b>Bibliografia</b>	<b>86</b>

# Introduzione

L'argomento di questa tesi riguarda l'interfacciamento di tre sensori con un microcontrollore mediante un'interfaccia che deve potersi collegare con un sensore alla volta. Questi tre sensori servono a monitorare il flusso di aria, di acqua e per il rilevamento di alcuni tipi di gas all'interno di un progetto denominato T-BEST. Il progetto T-BEST (Trentino - Building Efficiency and Sustainability Technologies [1]) si occupa della realizzazione di impianti di *energy management* per ridurre il consumo di energia e i costi ad essa correlati. Il gruppo di aziende partecipanti al progetto si prefigge di ottimizzare queste risorse energetiche realizzando:

- un sistema di acquisizione e memorizzazione dei consumi di acqua, energia elettrica, gas, della qualità dell'aria e degli impianti termici;
- un sistema di monitoraggio e contabilizzazione dei dati in tempo reale gestendo le emergenze e i guasti e verificando il livello di efficienza dell'edificio;
- un supporto per la valutazione degli interventi da effettuare per diminuire i consumi;
- un sistema di condivisione di dati con i sistemi *Building Automation* esistenti.

Il tema dell'energia è sempre più attuale in quanto l'uso elevato di dispositivi elettronici all'interno delle case ha aumentato il fabbisogno energetico dei paesi industrializzati e dei nuovi paesi emergenti come Cina e India, e inoltre pesa su una situazione ambientale già critica. Per soddisfare questa domanda sempre crescente di energia, oltre all'aumento delle centrali elettriche si è pure pensato all'ottimizzazione delle risorse energetiche disponibili. I combustibili fossili non possono costituire, e non costituiranno ancora per molto, la principale fonte energetica a causa del loro progressivo esaurimento, del crescente costo d'estrazione e delle conseguenze ambientali insostenibili. L'obiettivo comune a istituzioni, industrie e gruppi di ricerca deve quindi esser quello di guardare a un futuro sostenibile.

Da parte delle prime, impegni sono stati presi in diverse direzioni. Per quanto riguarda il progressivo risanamento dell'atmosfera si sono tenuti negli ultimi decenni importanti vertici ambientali. Il Protocollo di Montreal per la protezione dell'ozono; il Protocollo di Kyoto per la riduzione delle emissioni di gas effetto serra, responsabili dell'aumento delle temperature; le Conferenze di Copenhagen

e Cancun in cui si esortano tutti i paesi a porsi obiettivi sempre più ambiziosi in campo ambientale e, infine, i vari vertici G8, e in particolare G8 Ambiente.

Ma non è solo grazie alla riduzione dell'emissione di gas serra che si riuscirà ad uscire dalla crisi energetico-ambientale che si sta affrontando attualmente, occorre anche trovare e utilizzare delle fonti di energia rinnovabili che riescano a soppiantare per costi e manutenzione gli attuali impianti di produzione energetica. Oltre alla ricerca di nuove fonti si sta anche lavorando per ottimizzare il consumo di queste energie, riducendo le perdite e migliorando l'efficienza degli elettrodomestici.

Circa il contenimento dei consumi energetici l'Unione Europea ha emanato già nel 2002 una Direttiva in riferimento alla Certificazione Energetica degli edifici (Direttiva Europea 2002/91/CE) sul loro effettivo rendimento energetico. Essa prevede che edifici di nuova costruzione, o soggetti a significative ristrutturazioni, rispettino un minimo standard di efficienza energetica e siano classificati sulla stessa base. Gli strumenti di valutazione del livello d'efficienza energetica di un edificio sono oggetto di continue ricerche.

Nel corso degli anni sono stati fatti notevoli sforzi in questo ambito e grazie a una politica sempre più aggressiva per il rispetto dell'ambiente sono nate le prime organizzazioni come il Green Building Council (GBC), che dagli inizi degli anni 90 si è espanso a più realtà giungendo anche in Italia nel 2008 con l'istituzione del GBC Italia, associazione no profit che fa parte del più grande World GBC, nato per unire tutti i GBC sparsi per il mondo, ed in collaborazione con il United States GBC per promuovere lo standard di certificazione LEED (Leadership in Energy and Environmental Design).

Il GBC si occupa di sensibilizzare all'ecosostenibilità, alla preparazione delle aziende sostenitrici del protocollo LEED e alla certificazione del lavoro svolto da parte di queste ultime nella progettazione e realizzazione di edifici ecosostenibili ed ecocompatibili.

Gli standard di certificazione LEED sono stati creati dal USGBC e poi riconosciuti in oltre 140 paesi; fanno leva sulla sostenibilità ambientale per la progettazione, costruzione e gestione di edifici sia dal punto di vista del consumo energetico che sul fronte dell'efficienza. Si tratta di un progetto in continua evoluzione: volontari sono impegnati nello sviluppo, nell'ampliamento e nella revisione del programma, sotto la guida di organo direttivo, il cosiddetto LEED SC, LEED Steering Committee, che opera affinché il programma rimanga fedele ai principi guida della missione LEED.

Per il raggiungimento degli standard LEED si utilizza sempre più come metodo di gestione dei dati degli edifici la domotica, detta anche in inglese Building Automation, cioè la gestione delle abitazioni attraverso un sistema distribuito di sensoristica all'interno di tutta l'abitazione che monitorizza più fattori, quali la temperatura delle stanze, l'utilizzo di acqua ed elettricità. Il tutto è poi interfacciato nella rete LAN o WLAN domestica e grazie ad un webserver tutti i dati provenienti dai sensori sono registrati per essere successivamente accessibili al proprietario e condivisi con un centro di ricerca sull'efficienza energetica. Grazie alla disponibilità di una sempre più vasta gamma di dispositivi per il controllo



è possibile per esempio accendere le luci solo in determinate ore del giorno o in condizioni di scarsa luce e in presenza di un individuo. Oltre al controllo di luce, temperatura e monitoraggio dei consumi è possibile integrare anche sistemi di sicurezza in grado di chiamare i soccorsi e la polizia in caso di necessità.

In tutto questo il ruolo della microelettronica è centrale in quanto la miniaturizzazione dei dispositivi e dei controlli all'interno di edifici anche di vecchia concezione è basilare per riuscire in un'installazione senza dover ristrutturare l'intero edificio.

Il Trentino Alto Adige è una regione che da sempre mostra il suo impegno verso l'ecosostenibilità, e lo dimostra anche nell'aver fondato il GBC italiano per volere di numerose aziende trentine e nell'affrontare il progetto T-BEST presentando la certificazione LEED.

La parte hardware di T-BEST è formata da una vasta gamma di strumentazione per il monitoraggio ed è interfacciabile con sistemi preesistenti; un modulo appositamente dedicato alla condivisione dei dati si occupa di trasferirli via ADSL, LAN, Wi-Fi o altri standard di comunicazione alla stazione remota a scelta dell'utente. La parte software prevede l'adattabilità ai diversi hardware installati, l'archiviazione dei dati e l'elaborazione degli stessi per una valutazione automatica degli interventi da effettuare per migliorare il consumo energetico. Inoltre l'analisi dei dati deve fornire un preventivo di spesa e di confronto tra le varie tariffe attualmente in commercio.

La parte del progetto da sviluppare in questa tesi è la lettura di tre sensori per il monitoraggio del flusso di aria, acqua e della presenza di particolari sostanze volatili nell'aria. Inoltre è richiesto il controllo del funzionamento del sensore con la sola impostazione esterna della temperatura di lavoro. Il sistema, sviluppato all'interno della Fondazione Bruno Kessler dal gruppo Smart Optical Sensors and Interfaces, è richiesto in quanto dev'essere integrato nello stesso package del sensore da controllare e richiede quindi una progettazione apposita.

Il sistema deve potersi adattare alle esigenze di ciascun sensore con la maggior parte della componentistica on-chip per evitare all'installatore di aggiungere altri componenti. Il dispositivo sarà quindi programmabile in fase di produzione con una *Serial Peripheral Interface* con un numero di byte sufficiente ad impostare ogni funzione, come per esempio quale dei tre sensori è collegato e che guadagno si intende utilizzare.

Per la progettazione si affronterà nel primo capitolo l'analisi dei sensori da interfacciare nella sezione, i primi due realizzati con delle resistenze poste ai lati di un riscaldatore la cui misura di flusso avviene conoscendo la differenza di temperatura dei due elementi di sensing, mentre il terzo rileva la presenza di determinati gas ed è realizzato anch'esso con una resistenza riscaldante che porta in temperatura di lavoro un composto che varia le sue caratteristiche in base al gas rilevato; si studieranno poi le possibili architetture adottabili per la lettura ed il controllo dei sensori e lo studio dello stato dell'arte per quanto riguarda i componenti da adottare nel sistema, come un amplificatore operativo *low noise, rail to rail* in ingresso e uscita con controllo della transconduttanza; si analizzeranno anche alcune architetture per la generazione di un'onda triangolare utile per la

## INTRODUZIONE

---

realizzazione del controllo PWM per pilotare il riscaldatore del sistema e infine si affronterà il protocollo SPI. Nel secondo capitolo sarà affrontata la progettazione dell'intero sistema a partire dal sistema di lettura e controllo, realizzato con un amplificatore da strumentazione per quanto riguarda la lettura del flusso o della presenza di gas e il controllo con un sistema retroazionato dell'elemento riscaldante, realizzato con un controllo a corrente continua pilotato da un segnale PWM; successivamente è mostrata la realizzazione dell'amplificatore operazionale e di due amplificatori più piccoli per effettuare il confronto e la generazione del segnale a dente di sega, quest'ultima studiata nella sezione successiva ed implementata con un segnale di clock sincronizzato che servirà a verificare il funzionamento del controllo PWM. Nel terzo capitolo si discuteranno i risultati ottenuti dalle simulazioni per il circuito nel suo intero e per ogni componente progettato come l'amplificatore operazionale, l'OTA e il comparatore.

# Capitolo 1

## Analisi dei requisiti

In questo capitolo sarà esaminato lo stato dell'arte per taluni blocchi e saranno analizzati i requisiti per la realizzazione del readout. Nel paragrafo 1.1 si studieranno i sensori che occorre interfacciare, nel paragrafo 1.2 si analizzeranno diverse strutture utilizzabili per ricavare un'idea di principio per il circuito di controllo. Si analizzano poi tutte le strutture interne al circuito 1.3, analizzando lo stato dell'arte dei vari blocchi da progettare.

### 1.1 I sensori

I sensori che occorre interfacciare sono tre: uno di misura del flusso di aria, il secondo di misura di flusso di un liquido e per ultimo la misura di presenza di gas. I primi due si basano sullo stesso concetto per trasdurre la quantità di flusso da misurare, cioè due resistenze di sensing poste ai lati di una resistenza riscaldante, e la differenza di temperatura tra le due resistenze è proporzionale con il flusso. Nel caso del sensore di gas invece un riscaldatore porta alla temperatura di lavoro la resistenza di sensing, la quale cambia la propria resistività a seconda della presenza del gas.

#### 1.1.1 Il sensore di flusso d'aria

Il sensore di flusso d'aria è realizzato su silicio ed è composto da più parti. È composto da resistori realizzati con uno strato di metal di platino con un  $TCR$ <sup>1</sup> di 2200 ppm/°C. Le quattro resistenze sono poste al di sopra di una membrana a ponte per migliorare la sensibilità del circuito.

Il sensore è strutturato in modo tale da avere il riscaldatore a metà della distanza tra le due resistenze di sensing: questo permette di quantificare il flusso d'aria misurando la differenza di temperatura tra i due sensori. Un'ulteriore

---

<sup>1</sup>TCR è l'acronimo di *Temperature Coefficient of Resistance* cioè coefficiente termico di resistenza; indica la variazione media di resistenza per grado centigrado. Comunemente è indicato con  $\alpha$  ed è espresso in [ppm/°C] e si calcola con la formula  $(R - R_0)/(R(T - T_0) \times 10^6)$ .

resistenza misura la temperatura del chip per mantenere una differenza di temperatura adeguata rispetto alla temperatura ambiente. Infatti il riscaldatore deve essere mantenuto ad una temperatura maggiore di quella ambiente di un valore stabilito per cui anche il riscaldatore serve come termometro per il funzionamento del sensore. Il profilo termico del riscaldatore varia alla presenza del flusso di aria e permette quindi di misurare tale flusso (vedi figura 1.1.1).

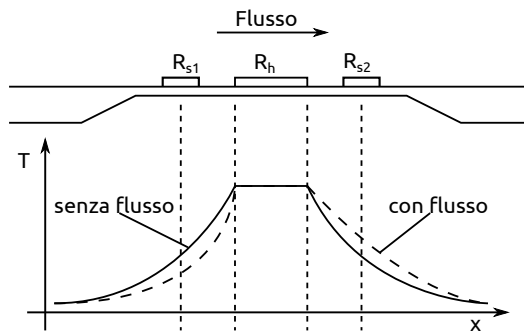


Figura 1.1.1: Un esempio di profilo termico sul sensore

Tabella 1.1.1: Caratteristiche dei resistori che compongono il sensore di flusso

Resistenza	Valore a 20 °C [ $\Omega$ ]
Riscaldatore	402
Sensing	679
Bulk	2000

I dati di tabella 1.1.1 presentano resistori realizzati con una tolleranza del  $\pm 5\%$ . Le specifiche impongono che il riscaldatore deve mantenere nominalmente una temperatura di  $160\text{ }^\circ\text{C}$  al di sopra della temperatura ambiente e mantenerla entro  $\pm 2.5\text{ }^\circ\text{C}$ : occorre quindi progettare un controllo dell'*heater* per mantenere costante la differenza di temperatura. Il tempo di assestamento del riscaldatore è di circa  $10\text{ ms}$ , il che corrisponde ad una costante di tempo  $\tau \approx 2\text{ ms}$ .

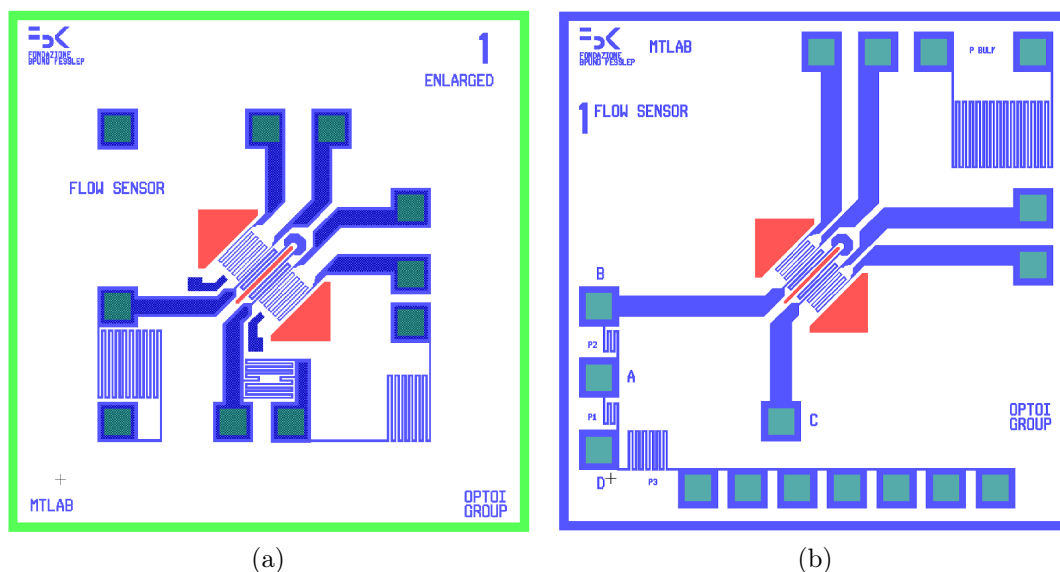


Figura 1.1.2: Due dei layout studiati per la produzione del sensore di flusso di aria

Le altre specifiche richieste sono:

- Corrente massima applicabile al riscaldatore a regime di 7 mA;
- Corrente di sensing 500  $\mu$ A.

Al momento ci sono due configurazioni differenti del sensore che differiscono per la distanza delle resistenze di sensing dal riscaldatore. Nella tabella 1.1.2 la configurazione I indica la configurazione a distanza delle resistenze di sensing ridotta rispetto alla configurazione II a ponte allargato mentre l'unità di misura sccm è l'acronimo di *standard cubic centimeters per minute* e solitamente tale misura è effettuata alla temperatura di 20 °C ed alla pressione atmosferica 1 atm.

Tabella 1.1.2

Configurazione	Portata massima [sccm]	$V_{\text{sens-max}}$ [mV]
I	800	50.54
II	1000	108.06

La configurazione scelta è la II in quanto ha una portata più alta e fornisce un segnale più ampio in ingresso al circuito di lettura, vedi grafico 1.1.3a.

Le misure fatte dal gruppo di ricerca sul sensore di flusso di gas hanno dato i risultati di figura 1.1.3, così come nella tabella 1.1.2  $V_{\text{sens}}$  indica la differenza di tensione ai capi delle due resistenze di sensing.

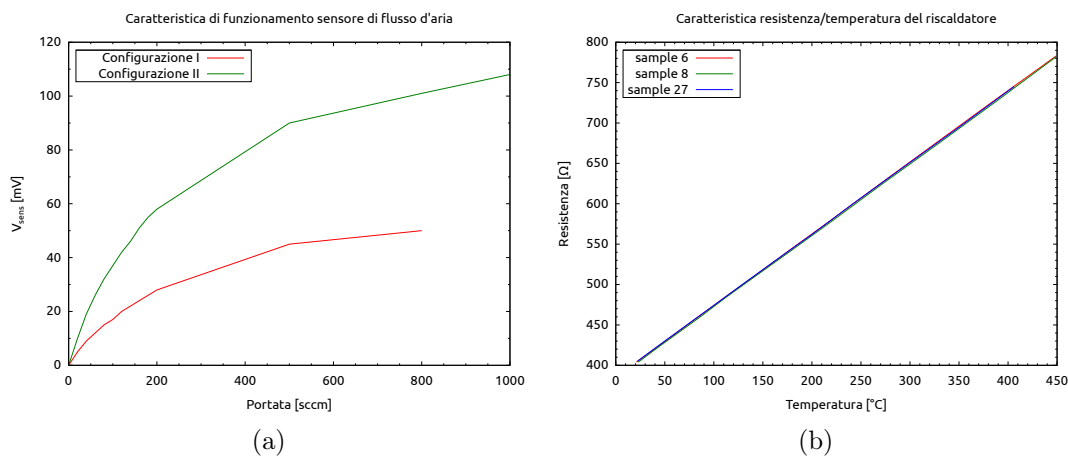


Figura 1.1.3

### 1.1.2 Il sensore di flusso di liquidi

Il sensore di flusso di liquidi è in fase di progettazione e attualmente non si conoscono le specifiche richieste. La struttura è simile a quella per la misura del flusso di gas del sensore precedente con delle resistenze di sensing poste ai lati di quella riscaldante. I dati finora pervenuti sono indicati in tabella 1.1.3.

Tabella 1.1.3

Resistenza	Valore [ $\Omega$ ]
Riscaldatore $R_h$	192
Termometri $R_s$	1730

### 1.1.3 Il sensore di presenza di gas

Il sensore di gas ha una struttura molto differente dai due precedenti sensori, questo infatti per determinare la presenza di alcuni tipi di gas utilizza una pasta conduttiva sensibile a questi gas ed una volta portata alla temperatura di lavoro è possibile rilevare la presenza dei seguenti gas:

- idrogeno;
- monossido di carbonio;
- composti organici volatili.

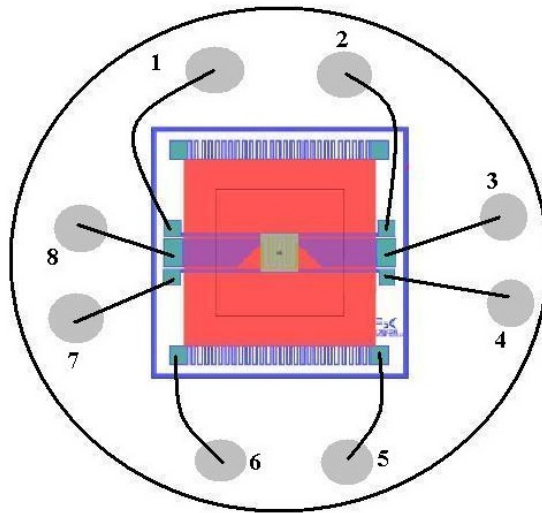


Figura 1.1.4: Il layout studiato e il suo collegamento al package

Il metodo di misurazione sviluppato per il rilevamento dei composti è differente dal tipo di gas:

- Misura del monossido di carbonio: l'heater va scaldato a 450 °C per 0.5 s e poi portato a 110 °C per 2 s. La variazione di resistenza della pasta durante i 110 °C dà l'informazione della concentrazione del gas;
- Misura dell'idrogeno H<sub>2</sub>: la misura è analoga a quella per il CO; si porta a 450 °C per 0.5 s il riscaldatore ma in questo caso la temperatura da mantenere per i successivi 2 s è di 250 °C; Ma la variazione di resistenza dipende anche dal monossido di carbonio, occorre quindi alternare le due misure ed effettuare la differenza tra la misura a 110 °C e quella a 450 °C;
- Misura dei VOC<sup>2</sup>: la temperatura va mantenuta costantemente a 350 °C.

Attualmente non sono disponibili altri dati.

## 1.2 Il circuito di lettura

Il circuito di manipolazione dei segnali che è stato pensato per questo progetto si divide in due parti distinte: una controlla il riscaldatore ed è ad anello chiuso mentre la seconda fornisce il dato del sensore. Per entrambe le parti del circuito deve essere prevista una regolazione fine del guadagno per ogni tipo di sensore per adattarsi alle variazioni che le resistenze hanno nella fabbricazione e per scegliere il guadagno ad anello adatto per il tipo di sensore.

<sup>2</sup>VOC è l'acronimo di *Volatile organic compounds*.

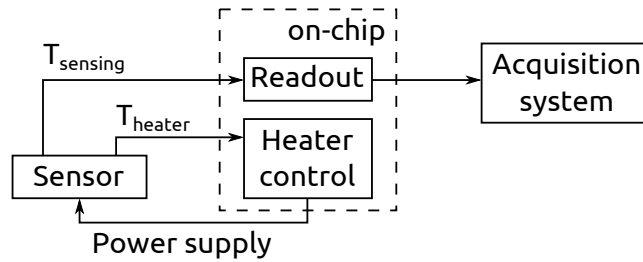


Figura 1.2.1: Schema a blocchi dell'intero sistema

Il sistema deve essere compatibile con tutti e tre i sensori, ma dato che ciascuno ha delle caratteristiche diverse è necessario poterlo programmare ed adattarlo alle specifiche che vedremo nelle sezioni successive. La programmazione avviene mediante un'interfaccia SPI che sarà analizzata in una sezione successiva, una volta programmata una serie di micro fusibili in poly-silicio manterrà la programmazione permanente.

Dato che non sono ancora note le specifiche per ogni sensore si procederà allo studio e alla progettazione per un sistema adatto a tutti e tre i trasduttori ma dimensionato solamente per il sensore di flusso di aria. Data la natura simmetrica dei sensori di flusso la manipolazione dei segnali può essere effettuata amplificando la differenza di tensione tra le due resistenze di sensing. Per il controllo del riscaldatore occorre progettare ad hoc un controllo in retroazione ed il condizionamento dei segnali provenienti dalle due resistenze, la resistenza di bulk e il riscaldatore.

### 1.2.1 Lettura del segnale

Le architetture utilizzabili per la misura della differenza di resistenza di due resistori sono molteplici, la più comune è il ponte di Wheatstone la cui architettura circuitale è visibile in figura 1.2.2 [2, 3].

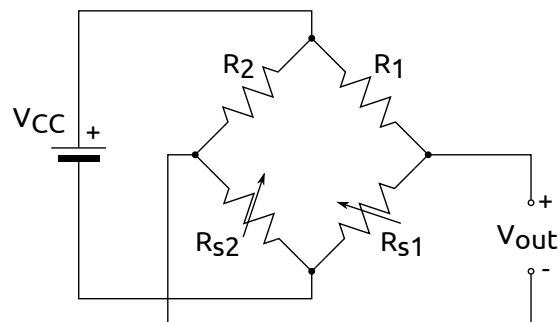


Figura 1.2.2: Il circuito per la misura della differenza di due resistenze mediante l'uso del ponte di Wheatstone

Questo tipo di circuito fornisce una tensione proporzionale alla differenza di bilanciamento tra i due rami seguendo la formula e considerando tutte le resistenze



uguali a temperatura ambiente ed una variazione simmetrica della variazione della resistività sulle due resistenze di rilevamento della temperatura si ottiene:

$$V_{\text{out}} = \frac{\Delta R}{R} V_{\text{CC}}. \quad (1.2.1)$$

La formula 1.2.1 però funziona solamente con le restrizioni indicate che sono difficili da soddisfare. Tutti i mismatch hanno influenza sulla tensione di uscita e anche sulla temperatura a cui si trovano le altre due resistenze utilizzate per completare il circuito; considerando quindi per ogni resistenza una piccola variazione dal valore standard si ottiene:

$$V_{\text{out}} = \frac{\Delta R_{s1} - \Delta R_{s2} + \Delta R_2 - \Delta R_1}{R} V_{\text{CC}} \quad (1.2.2)$$

con il vincolo  $\Delta R \ll R$  per ogni resistenza del ponte. È chiaro che riuscire a discriminare le variazioni termiche delle resistenze di misura con i contributi non voluti complica il circuito di lettura.

Per manipolare il segnale proveniente dalle due resistenze di sensing occorre un circuito amplificatore, una possibile soluzione è rappresentata in figura 1.2.3.

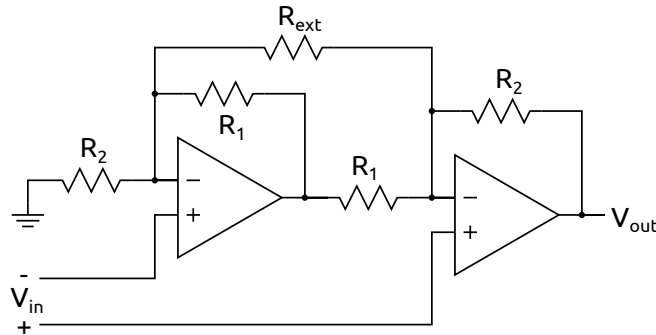


Figura 1.2.3: Schema dell'amplificatore differenziale

Questa architettura ha un guadagno esprimibile con la formula:

$$\frac{V_{\text{out}}}{V_{\text{in}}} = 1 + \frac{R_2}{R_1} + \frac{2R_2}{R_{\text{ext}}} \quad (1.2.3)$$

Tale sistema però è sensibile alle tensioni di offset dei due amplificatori operazionali ed è sconsigliato se confrontato con l'amplificatore da strumentazione che si utilizzerà. Questo è formato da tre amplificatori operazionali (vedi figura 2.1.2) che ha una resistenza di ingresso tendente ad infinito garantita dalla configurazione ad amplificatore di tensione non invertente dei due operazionali d'ingresso.

## 1.2.2 Controllo del riscaldatore

In generale il sistema che controlla il riscaldatore può essere suddiviso in tre parti, uno di lettura del valore di resistenza che è proporzionale alla temperatura

di lavoro del riscaldatore, uno di manipolazione del segnale che genera il controllo e l'ultimo stadio, che ha il compito di pilotare la potenza da applicare al riscaldatore. Come si è già visto nella sezione precedente il riscaldatore del sensore di flusso d'aria ha un tempo di set-up di circa 10 ms che non necessita di una banda molto elevata per il controllo e quindi è possibile realizzarlo a tempo continuo.

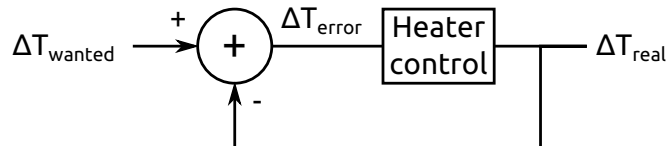


Figura 1.2.4: Schema generico di un sistema retroazionato

In figura 1.2.4 il sistema mostra che la temperatura da impostare al riscaldatore non è assoluta, ma dipende dalla temperatura ambiente. Per la parte di lettura della temperatura assoluta del riscaldatore si necessita di conoscere sia la corrente che la tensione applicate a questo ed una volta ottenute occorre dividerle per ottenere il valore di resistenza. La divisione non è facilmente attuabile con un sistema lineare, occorre quindi passare nel dominio logaritmico, dove questa operazione sui due segnali si attua con una differenza, per poi tornare al dominio lineare con un amplificatore esponenziale. I passaggi di dominio sono solitamente a carico di amplificatori logaritmici ed esponenziali, che nella loro più semplice realizzazione hanno nella loro topologia circuitale la presenza di un diodo come elemento non lineare (per una migliore trattazione dell'argomento rimandiamo a [4]).

Un metodo che non richiede l'utilizzo di amplificatori logaritmici ed esponenziali e sarà utilizzato per la realizzazione del sistema retroazionato, è quello in cui una delle due grandezze, tensione o corrente, è costante; in questo caso infatti la misura della temperatura si riduce al rilevamento della corrente, o tensione, rimasta. Una volta ottenuto questo valore lo si confronta con la temperatura ambiente misurando la resistenza di bulk a corrente o a tensione costante, che non richiede quindi particolari accortezze per ottenere il valore di temperatura, e con la differenza di temperatura voluta che è impostata da una tensione esterna. Questa parte di circuito è più compatta e consiste nell'utilizzo di amplificatori operazionali in retroazione per attuare le differenze ed eventuali amplificazioni in un unico circuito.

In ultimo un controllo in tensione o in corrente del riscaldatore attua il pilotaggio richiesto, che richiede da parte di quest'ultima parte di circuito di poter fornire tutta la potenza necessaria al riscaldatore per funzionare. Ma per tensioni di funzionamento del riscaldatore troppo elevate può creare problemi realizzare internamente il controllo in quanto la tensione massima sopportabile dai transistor è pari alla tensione di alimentazione, di 3.3 V, e per il riscaldatore in molti casi è necessaria una tensione di 5 V o superiore, che richiederebbe quindi l'uso di tecnologie con transistor adeguati e più costose.

Il sistema continuo per le sue difficoltà progettuali non è attuabile; gli amplificatori logaritmici ed esponenziali soffrono delle variabilità di processo ed introducono errori sulla temperatura da misurare, falsando quindi il controllo. Inoltre in questo sistema lo stadio che pilota il riscaldatore necessita di componentistica esterna per poter funzionare, cosa che si vuole evitare in quanto a prodotto finito il chip sarà contenuto nello stesso package dei sensori sviluppati ad hoc per il progetto, e in un package esterno per il sensore di presenza di gas commerciale.

Un'alternativa al circuito a tempo continuo che può risolvere il problema degli amplificatori logaritmico ed esponenziale è rappresentata da un circuito a tempo discreto. La realizzazione degli amplificatori non lineari può essere approssimata con un cascata di amplificatori come nell'articolo [5]. L'amplificatore esponenziale si può realizzare in maniera analoga a quanto appena visto per quello logaritmico; lo svantaggio di questo genere di circuito è l'introduzione di un errore di misura sistematico dovuto all'approssimazione della funzione reale da realizzare, questo errore si può ridurre aumentando il numero di stadi in cascata che però aumenta l'area occupata. Anche questa soluzione soffre dello stesso problema riscontrato nel sistema a tempo continuo per il controllo del riscaldatore.

Per semplificare la misura di temperatura occorre in alternativa che corrente o tensione sia costante durante la misura. Una soluzione che permette di mantenere la corrente, o tensione, costante ai capi del riscaldatore ed allo stesso tempo permette di variare la potenza fornita è detto PWM, acronimo di *Pulse Width Modulation*, in cui la resistenza è pilotata a corrente, o tensione, costante ma solo per un determinato periodo di tempo detto *duty cycle*. La potenza fornita è proporzionale al duty cycle mentre la corrente è costante per tutto il periodo in cui si eroga energia e permette di effettuare la misura della temperatura in maniera più compatta. Per la generazione del segnale PWM occorre un comparatore ed un'onda triangolare per confrontare la tensione in ingresso ed il segnale triangolare. In uscita dal comparatore si otterrà un segnale rettangolare il cui periodo è pari a quello dell'onda triangolare e con il duty cycle proporzionale alla tensione di ingresso, vedi figura 2.1.11.

## 1.3 Blocchi principali

In questo paragrafo si analizza lo stato dell'arte degli amplificatori operazionali in 1.3.1, del generatore di onda triangolare in 1.3.2 e del protocollo SPI in 1.3.3. Si valuteranno pregi e difetti delle varie architetture presentate per ogni blocco del circuito di lettura e si abbozzerà il circuito che sarà progettato nel capitolo 2.

### 1.3.1 L'amplificatore operazionale

Gli amplificatori operazionali richiesti per questa progettazione sono tre: uno generico che si adatti alla maggior parte degli usi all'interno del sistema, utilizzato per l'interfacciamento con l'esterno e il trattamento dei segnali, un secondo meno oneroso in fatto di specifiche per la generazione di segnali interni come il

generatore di onda triangolare, e un ultimo, usato come comparatore e quindi con una piccola tensione di isteresi. Questo perché si riesce ad ottenere una notevole riduzione della potenza dissipata e dell'area occupata on chip che sono necessarie all'amplificatore operazionale *general purpose* per soddisfare le specifiche di rumore.

L'amplificatore operazionale generico realizzato per questa applicazione è un amplificatore *rail to rail* in ingresso e in uscita, *low noise* e progettato per minimizzare la potenza dissipata e l'area occupata. Altre restrizioni alla progettazione sono dettate dalle resistenze che occorre misurare, dalla frequenza di campionamento del sistema posto a valle del circuito di lettura e dai vincoli di layout per la connessione con l'esterno. Queste caratteristiche poi saranno alla base della progettazione degli altri due per poter riutilizzare le tensioni di riferimento e le correnti di polarizzazione.

L'architettura da utilizzare quindi presenta due coppie differenziali che lavorano in parallelo consentendo così il funzionamento dell'amplificatore anche quando una delle due coppie si spegne a causa dello spostamento della tensione di modo comune verso una delle due alimentazioni. Un normale operazionale infatti non riesce a sfruttare la maggior parte di questo range di ingresso a causa del generatore di corrente per la coppia differenziale, che solitamente è un MOS in configurazione di specchio di corrente, che si spegne, nel caso di una coppia differenziale di tipo n, quando la tensione di ingresso di modo comune scende al di sotto di una tensione di soglia (vedi figura 1.3.1) in cui  $V_{cm} = (V_{in+} + V_{in-})/2$ .

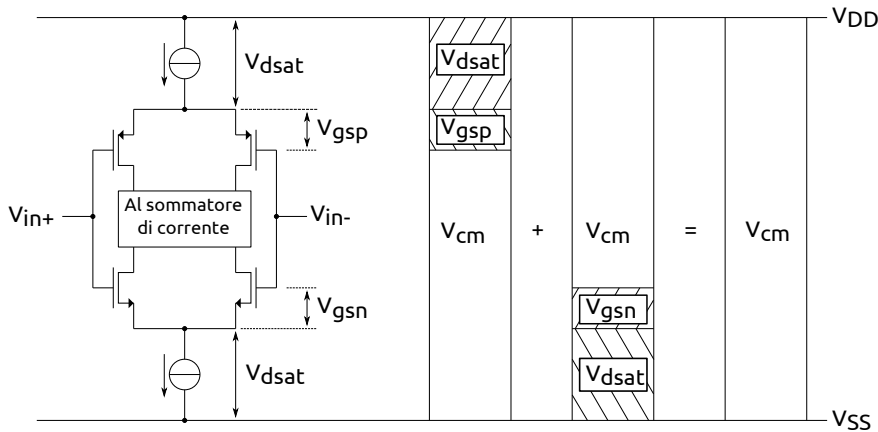


Figura 1.3.1: Range di funzionamento di un amplificatore rail to rail

L'utilizzo di due coppie differenziali in parallelo aumenta la complessità del circuito in quanto occorre unire il funzionamento delle due coppie per ottenere poi un'unica uscita. Questo problema si può risolvere con un sommatore di corrente Cascode, che è la soluzione più usata per effettuare questo compito e permette di ottenere un guadagno più elevato. Con il sommatore di corrente quindi si ottiene la somma delle transconduttanze delle due coppie differenziali:

$$g_{mT} = g_{mn} + g_{mp} \quad (1.3.1)$$

Dimensionando quindi la coppia n e la coppia p per avere  $g_{mn} = g_{mp}$  si ottiene che quando una delle due coppie è spenta la transconduttanza è pari ad una singola  $g_m$ , mentre quando queste sono entrambe funzionanti la  $g_{mT}$  raddoppia.

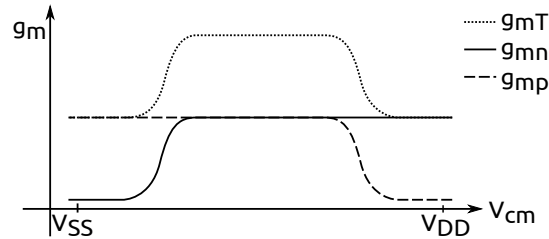


Figura 1.3.2: Il problema della transconduttanza introdotto dall'uso di due coppie differenziali

Per ovviare a questo problema si deve introdurre un circuito di controllo per la transconduttanza: si sono studiate più soluzioni per poi progettare quella più adatta. Uno dei requisiti fondamentali per la progettazione dell'amplificatore operazionale è la specifica di basso rumore, che deve essere molto basso, come sarà calcolato più avanti. Per poter dimensionare il circuito occorre conoscere il rumore equivalente in ingresso all'amplificatore, che permette di stimare la quantità di rumore generata da tutti i componenti interni all'operazionale e si calcola effettuando la somma di tutti i contributi di rumore di ogni sorgente e poi riportato in ingresso tramite la formula:

$$N_{in} = \frac{N_{MOS}}{|A_{MOS}|^2} \quad (1.3.2)$$

in cui

$$|A_{MOS}|^2 = \frac{v_{n-MOS}^2}{v_{n-in}^2}, \quad (1.3.3)$$

da cui si intuisce che all'aumentare di tale guadagno diminuisca il contributo di rumore che quel MOS o resistenza ha nella misura complessiva del rumore totale dell'amplificatore operazionale. La quota maggiore di rumore quindi nell'amplificatore è rappresentata dalle coppie differenziali di ingresso.

Nei MOS le sorgenti di rumore sono principalmente due: una è rappresentata dal rumore termico del canale e la seconda è il rumore  $1/f$  detto anche rumore Flicker. Nel qual caso si progettino circuiti nell'ambito dell'*ultra low noise* altre sorgenti di rumore diventano preponderanti se non si prendono speciali precauzioni al riguardo. Queste fonti di rumore sono dovute alla resistività del gate di polisilicio, alla resistenza del substrato e lo *shot noise*<sup>3</sup> associato alla *corrente di leakage* che scorre nei diodi polarizzati inversamente di source e drain. Ma le specifiche imposte non sono così restrittive da dover tener conto di questi due ultimi

<sup>3</sup>Il rumore shot, o anche detto rumore Schottky, è il rumore prodotto dai portatori di carica quando attraversano una barriera di potenziale.

effetti; le fonti di rumore che ci interessano sono il rumore termico del canale, che si esprime con:

$$i_d^2 = 4kT \frac{2}{3} g_m \quad (1.3.4)$$

e il rumore Flicker si calcola con:

$$v_f^2(f) = \frac{K_F}{2\mu C_{OX}^2 W L f}. \quad (1.3.5)$$

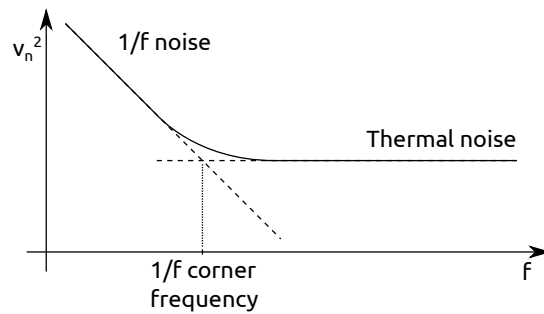


Figura 1.3.3: Grafico del rumore equivalente di un MOS al variare della frequenza

Dalle formule 1.3.4 e 1.3.5 si nota che il rumore è proporzionale alla corrente di polarizzazione per quanto riguarda il rumore termico e alla dimensione dei transistor per il rumore Flicker. Come si vedrà questo ha effetto sulla scelta dell'architettura *rail-to-rail* in quanto si progetterà quella con la minore occupazione d'area e minore corrente di polarizzazione. Per una più approfondita trattazione rimandiamo a [6].

La prima è sviluppata nell'articolo [7]: utilizza una copia dello stadio di ingresso per controllare la corrente che scorre sulle coppie differenziali di ingresso variando quindi la transconduttanza di queste al variare della tensione di modo comune. Questa configurazione ha il pregio di contenere la variazione della  $g_{mT}$  al di sotto del 5% sia con la polarizzazione delle coppie di ingresso in debole che in forte inversione e con un ridotto numero di MOS, che però essendo della stessa dimensione delle coppie di ingresso possono essere un ostacolo qualora le dimensioni di queste divengano molto elevate. La presenza di due coppie differenziali aggiuntive delle stesse dimensioni di quelle di ingresso rappresenta uno spreco di potenza e di area pur garantendo una elevata linearità della transconduttanza.

Una seconda soluzione è rappresentata in [8], in cui invece che sottrarre la corrente dalle coppie differenziali di ingresso si utilizza un'ulteriore copia di queste ultime che funzionano solamente quando le coppie p o n non funzionano. Tale soluzione permette di evitare il problema della polarizzazione dei transistor MOS che hanno un differente comportamento se polarizzati in debole inversione o in forte inversione. Infatti la transconduttanza in debole inversione si approssima con

$$g_m = \frac{kI_D}{U_T}, \quad (1.3.6)$$

mentre quella in forte inversione con

$$g_m = \sqrt{2k_p \frac{W}{L} I_D}. \quad (1.3.7)$$

L'introduzione di un'ulteriore copia delle coppie di ingresso tuttavia aumenta considerevolmente l'area occupata, l'aumento di corrente di polarizzazione aumenta il rumore delle coppie di ingresso che non è uniforme in tutto il range di ingresso ed è poco adatta per applicazioni a basso rumore in quanto aumentano le fonti di rumore non trascurabili.

Una soluzione che richiede una minore quantità di area on chip è stata presentata nell'articolo [9] per un amplificatore operazionale polarizzato in forte inversione. L'architettura studiata non presenta copie delle coppie differenziali e per risolvere il problema della transconduttanza si inietta maggior corrente quando occorre. In particolare il circuito di sensing del modo comune si attiva quando la tensione scende al di sotto di una soglia spegnendo la coppia a cui è collegata e, tramite uno specchio di corrente opportunamente dimensionato, aumenta la corrente sulla coppia opposta. In questo circuito può innescarsi un feedback positivo che potrebbe spegnere entrambe le coppie differenziali, il che richiede un'ulteriore modifica al circuito per poter evitare questa condizione. Questa architettura rappresenta un modo compatto per mantenere costante la transconduttanza su tutto il range di funzionamento, ma non è molto robusto in quanto non sfrutta a pieno il range di funzionamento delle coppie differenziali in quanto il funzionamento del circuito dipende dalle variazioni di processo. Inoltre la possibilità dell'innescarsi di un feedback positivo richiede ulteriore circuiteria e quindi un'occupazione d'area maggiore.

Una quarta soluzione è stata studiata in [10] ed affronta il problema in modo molto differente rispetto a quanto visto finora. Infatti i ricercatori in questo articolo fanno sì che solo una delle due coppie sia in funzione, evitando così il problema della sovrapposizione e del conseguente aumento della transconduttanza. Questo avviene mediante un controllo della  $g_m$  della coppia p e poi, mediante una circuiteria apposita, si polarizza la coppia n solo quando la corrente di polarizzazione della coppia p diminuisce rispetto al valore voluto. L'architettura proposta presenta un'elevata banda ed un elevato guadagno ad anello aperto, tuttavia non sfrutta il raddoppio della transconduttanza, che sarebbe utile per aumentare il guadagno ad anello aperto dell'amplificatore senza aggiungere altri componenti al circuito e risparmiando quindi area. Inoltre il circuito di controllo della transconduttanza ha le correnti di polarizzazioni pari a quelle della coppia differenziale di ingresso con un notevole abbassamento dell'efficienza energetica del circuito.

Un altro articolo che propone una soluzione che non richiede molta potenza dissipata in più e occupa una piccola area on chip è esposto in [11]. L'idea applicata è di utilizzare un diodo zener esterno, poi accantonata in quanto prevede l'utilizzo di circuiteria esterna e sostituita con una versione on chip realizzata con un circuito equivalente a MOS in grado di ridurre la variazione della transconduttanza su tutto il range di funzionamento (vedi figura 1.3.4). Il circuito

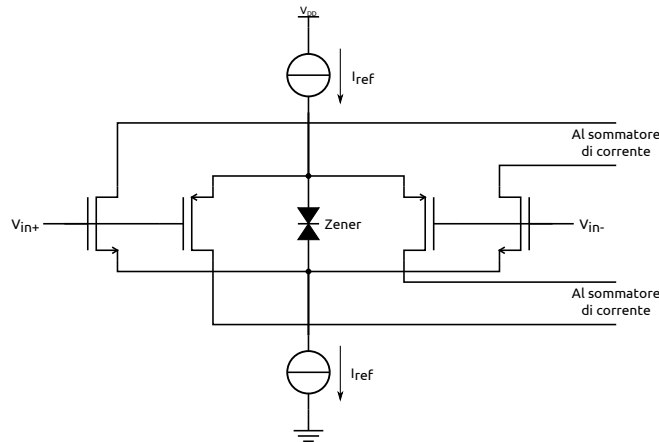


Figura 1.3.4: Lo stadio di ingresso semplificato con il diodo Zener che regola la transconduttanza

proposto aggiunge cinque MOS alla normale architettura rail to rail e la potenza consumata aumenta solamente di un fattore  $1/8I_{ref}$  per la polarizzazione dei componenti aggiuntivi. Questa architettura richiede però di sovradimensionare la  $I_{ref}$  per ottenere la transconduttanza voluta.

La soluzione che è stata ideata per questo circuito è un amplificatore operazionale a due stadi, il primo composto da due coppie differenziali per soddisfare il rail-to-rail in ingresso ed un sommatore Cascode per aumentare il guadagno, il secondo stadio è formato da due transistor MOS in classe AB per avere il maggior range di tensione in uscita. L'ottimizzazione della transconduttanza avviene tramite un circuito di nuova concezione che presenta delle coppie differenziali copia in versione scalata rispetto alle coppie di ingresso per risparmiare area e potenza, in quanto sono polarizzate con una corrente anch'essa scalata dello stesso fattore di quanto si è diminuita l'area. Dato che si è deciso di polarizzare le coppie di ingresso dell'amplificatore in debole inversione e quindi la transconduttanza è proporzionale alla corrente di polarizzazione (vedi formula 1.3.6) per raddoppiare la  $g_m$  occorre aggiungere alla normale polarizzazione un'altra  $I_{ref}$ . L'incremento della corrente di polarizzazione avviene con un secondo specchio di corrente in parallelo al primo per ogni coppia differenziale che però aumenta la corrente di polarizzazione solamente quando la coppia opposta è spenta. In questo modo la corrente utilizzata per la polarizzazione delle coppie differenziali di ingresso è sempre costante su tutto l'intervallo di tensioni di modo comune.

### 1.3.2 Il generatore di onda triangolare

Il generatore di onda triangolare servirà nella realizzazione del controllo del riscaldatore per la generazione del segnale PWM. Il circuito esaminato è visibile in figura 1.3.5.



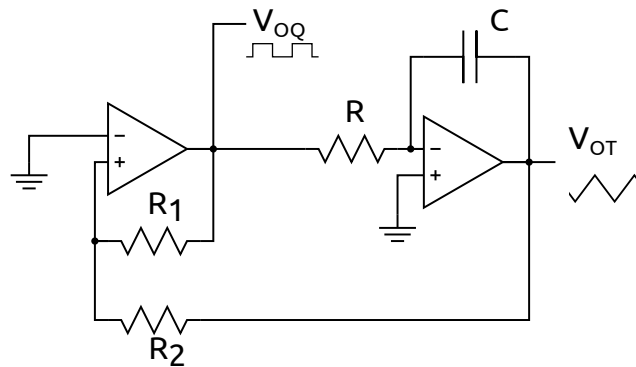


Figura 1.3.5: Schema di principio del generatore di onda triangolare

Il circuito è formato da un integratore ed un comparatore: il primo carica e scarica una capacità generando l'onda triangolare, e il secondo chiude il loop del sistema instabile. Oltre alla forma d'onda triangolare è possibile ottenere anche un'onda quadra con lo stesso periodo di quella triangolare e col medesimo duty cycle. La frequenza di lavoro di questo circuito è calcolabile con la formula:

$$f = \frac{1}{2RC} \frac{R_1}{R_2} \quad (1.3.8)$$

con  $R_1 > R_2$ . Il coefficiente 2 è dovuto al fatto che occorre tener conto sia del tempo di carica e di scarica che avviene tra  $V_{\text{agnd}} \pm R_2/R_1 (V_{\text{DD}} - V_{\text{agnd}})$  con  $V_{\text{agnd}}$  si indica la massa analogica del circuito pari a  $V_{\text{DD}}/2$ .

Il duty cycle del circuito è impostato al 50% e non può essere modificato se non con l'impiego di altri componenti (vedi figura 1.3.6).

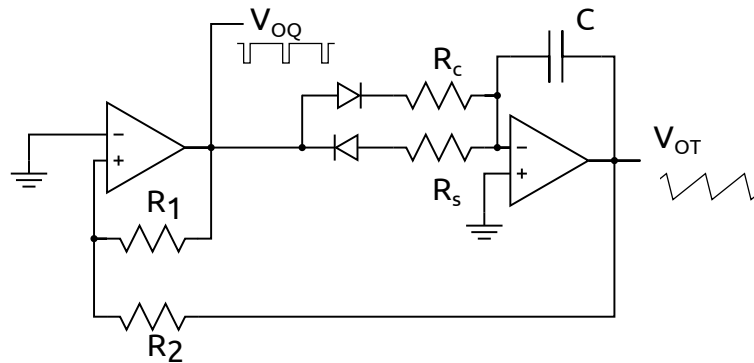


Figura 1.3.6: Schematico del generatore di onda triangolare con duty cycle variabile

In questo caso il tempo di carica è pari a

$$T_c = R_c C \frac{R_2}{R_1} \quad (1.3.9)$$

mentre quello di scarica a

$$T_s = R_s C \frac{R_2}{R_1}. \quad (1.3.10)$$

Si ottiene quindi una frequenza di funzionamento pari a

$$f = \frac{1}{(R_c + R_s)C} \frac{R_1}{R_2}. \quad (1.3.11)$$

Per poter utilizzare questo circuito in questo progetto però è necessaria la presenza di due amplificatori operazionali, che occupano molta area della soluzione che sarà adottata, che invece è composta da un solo amplificatore operazionale ed utilizza un generatore di corrente per caricare una capacità ed un transistor MOS per scaricarla. Questa configurazione è simile a quelle già viste ma usa al posto dell'integratore un generatore di corrente che carica la capacità, permettendo di risparmiare un amplificatore operazionale. Il segnale risultante sulla capacità è a forma triangolare con un tempo di carica stabilito dalla corrente e la capacità ed il tempo di scarica molto breve molto più simile ad un segnale a dente di sega.

### 1.3.3 L'interfaccia seriale SPI

La *Serial Peripheral Interface* è un'interfaccia molto utilizzata nel mondo industriale e dei microcontrollori per controllare in modo semplice e poco costoso delle periferiche quando il loro numero proibisce un'interfaccia diretta tra il controllore e la periferica. Nel nostro caso la SPI serve a programmare il chip in modo da adattarsi al sensore che dovrà controllare.

Questo standard di comunicazione seriale è stato ideato per lo scambio di flussi continui di dati, come per esempio l'interfaccia con un convertitore analogico-digitale o lo scambio di dati con un processore di segnali digitali (o DSP, digital signal processor). La sua alta versatilità ha fatto sì che l'uso di questo standard non fosse limitato solo a determinati usi ma anche al controllo di periferiche che non abbiano una gran quantità di dati da scambiare.

L'interfaccia fu introdotta da Motorola [12] e poi adottata anche dagli altri produttori di semiconduttori e consiste in una comunicazione seriale sincrona tra due o più dispositivi. La comunicazione tra i dispositivi avviene in full duplex, cioè i dati scorrono in entrambe le direzioni contemporaneamente se ce n'è bisogno. La velocità raggiungibile da questo standard è molto superiore a quella dei suoi predecessori (i.e. I<sup>2</sup>C), studiata appositamente per lo scambio di grandi moli di dati ed una più semplice gestione della comunicazione. Infatti la SPI utilizza una comunicazione master/slave tra i dispositivi che di fatto elimina il problema dell'indirizzamento dell'informazione tra più dispositivi, rendendo però più onerosa dal punto di vista hardware la gestione di più periferiche slave.

La comunicazione avviene con quattro segnali: il *clock* (SCLK), il *master data output, slave input* (MOSI), il *master data input, slave output* (MISO) e il selettore del dispositivo *slave select* ( $\overline{SS}$ ). Il primo (SCLK) determina la velocità di scambio dati tra i dispositivi ed è generato dal controllore, il segnale MOSI porta i dati dal master allo slave mentre il MISO fa viceversa. L'ultimo segnale,  $\overline{SS}$ , determina l'abilitazione di uno slave a ricevere o mandare dati, anche questo generato dal master. Un esempio di comunicazione tra due dispositivi lo si può vedere in figura 1.3.7.

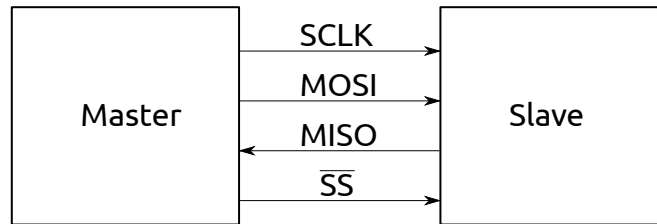


Figura 1.3.7: Schema a blocchi del funzionamento della comunicazione seriale con un solo slave

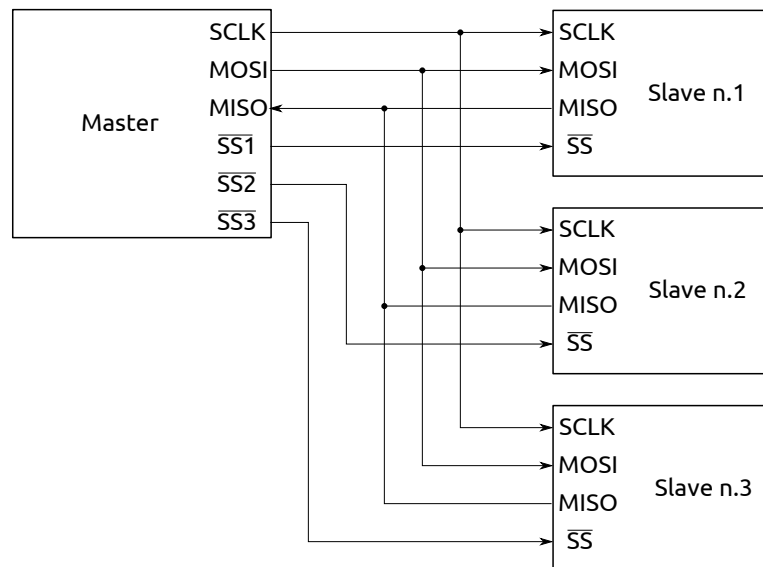


Figura 1.3.8: Schema a blocchi del funzionamento della comunicazione seriale con più periferiche

Se sono presenti più periferiche slave il dispositivo master deve provvedere ad una circuiteria idonea a poter abilitare singolarmente ogni periferica (un esempio in figura 1.3.8). Questo comporta una serie di problemi di abilitazione da parte del master perché non essendoci una via specifica per l'implementazione del controllo di più periferiche tutto è rimandato ad un'oculata progettazione da parte dell'utente che usa questo standard.

Due parametri determinano come lo standard funziona: questi sono chiamati *clock polarity* (CPOL) e *clock phase* (CPHA) e impongono alla periferica il fronte sul quale i dati sono campionati. Tali parametri devono essere configurati ogni volta che si intende comunicare con una data periferica, che ha una configurazione di funzionamento fissata dal produttore.

Dal punto di vista del programmatore che utilizza SPI si pone l'assenza di un segnale che confermi la ricezione di un messaggio (il cosiddetto *acknowledge signal*); infatti senza un protocollo adeguato di gestione del flusso dati non esiste di fatto un controllo del flusso dati tra i dispositivi. Da notare è che se occorre un protocollo di comunicazione è sempre cura del master iniziare il frame di

trasferimento dati, sia nel caso di trasmissione che in ricezione dati. Ma non sempre è necessario questo tipo di controllo, come nel caso di un semplice codec oppure nel caso di gestione di input/output aggiuntivi.

# Capitolo 2

## Progettazione

Nel paragrafo 2.1 si analizzerà la progettazione del readout e nel paragrafo 2.2 si affronterà la realizzazione dei vari sotto circuiti che occorrono al funzionamento del sistema di lettura e di controllo del sensore collegato. Il circuito sarà realizzato con la tecnologia CMOS a  $0.35\ \mu\text{m}$  ed è suddiviso in due parti distinte, una per la manipolazione del segnale proveniente dal sensore dipendente dalla grandezza da trasdurre mentre la seconda che serve al controllo della temperatura del riscaldatore. La prima parte del circuito è realizzata con un'architettura tipica usata nelle strumentazioni mentre la seconda è un controllo della temperatura in retroazione con un controllo delle fasi di campionamento e del segnale PWM per ovviare a problemi di glitch e altre problematiche incontrate durante la progettazione.

### 2.1 Il circuito di lettura

#### 2.1.1 Lettura del segnale

In figura 2.1.1 si trova lo schema a blocchi del circuito di lettura del flusso e della presenza di gas:

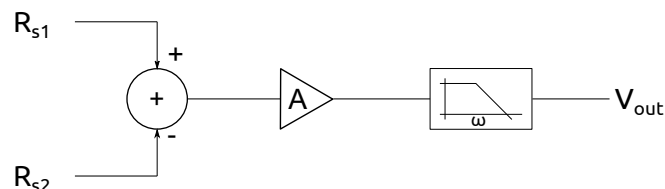


Figura 2.1.1: Schema a blocchi del sistema di lettura dei dati

Questa parte di circuito richiede la misura della variazione della resistenza di uno o due elementi di sensing. Per effettuare la misura di flusso si polarizzano a corrente costante le due resistenze di sensing e se ne misura la differenza di potenziale tra la resistenza a monte del riscaldatore e quella a valle.

Il circuito di lettura ha una configurazione usata negli amplificatori da strumentazione, composto da due stadi amplificatori: il primo sarà utilizzato per adattare il guadagno ad ogni sensore mentre il secondo per una regolazione fine del guadagno per aumentare la precisione della misura. Nel secondo stadio di amplificazione è integrato anche un filtro passa basso per limitare il rumore in uscita. Inoltre deve poter essere programmato l'offset di tensione per poter ottimizzare l'uscita alla differenza di tensione in ingresso e una regolazione più fine per adattarlo alla variabilità delle resistenze da sensore a sensore. Il circuito è visibile in figura 2.1.2 senza il dettaglio della circuiteria riguardante la programmabilità del sistema.

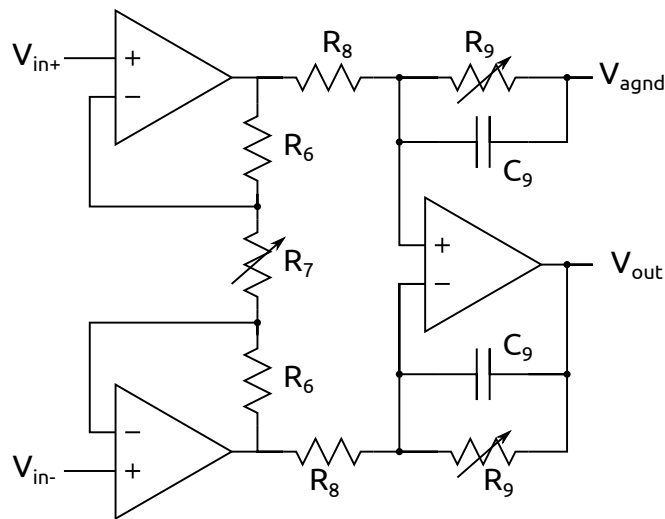


Figura 2.1.2: Lo schematico del sistema di lettura del flusso

La programmabilità avviene tramite la selezione di diversi valori di resistenza per aumentare o diminuire il guadagno. Il primo stadio di guadagno, formato dai due amplificatori operazionali e le resistenze  $R_6$  e  $R_7$  permette la regolazione fine del guadagno per adattare in fase di produzione il range di uscita della misura per ogni sensore dello stesso tipo, mentre il secondo stadio formato dalla parte di circuito rimanente ha un guadagno più elevato per adattare il sistema di lettura al sensore. Questa configurazione permette di non saturare il segnale al primo stadio e tramite il filtro passa basso si limita il rumore in uscita. Per la realizzazione di questa architettura si sono utilizzati degli amplificatori operazionali a basso rumore progettati nella sezione 2.2.1. Il guadagno dell'intero stadio di lettura è dato dalla formula:

$$\frac{V_{out}}{V_{in}} = \left(1 + \frac{2R_6}{R_7}\right) \frac{R_9}{R_8(SC_9R_9 + 1)} \quad (2.1.1)$$

In entrambi i sensori di flusso la quantità da trasdurre è bidirezionale, occorre quindi fissare una tensione di riferimento, indicata con  $V_{agnd}$ , che indica la mancanza di flusso, che si fissa a metà dello swing di tensione ammessa, pari a 1.65 V.

Per il calcolo del guadagno si utilizza la formula:

$$A_{\text{sens}} = \frac{V_{\text{DD}} - V_{\text{agnd}}}{V_{\text{sens-max}}} \quad (2.1.2)$$

Data la configurazione scelta per il sensore di flusso d'aria con un massimo di flusso pari ad un segnale in ingresso di 108.06 mV si è dimensionato  $R_8$  e  $R_9$  con valori di 10 k $\Omega$  e 250 k $\Omega$  rispettivamente e  $C_9 = 1$  pF per non avere una capacità di dimensioni troppo elevate, che limita la banda ad 4 MHz; per la regolazione fine del guadagno le restanti due resistenze sono dimensionate come in tabella 2.1.1 in cui si nota che il guadagno minimo del primo stadio deve essere maggiore di 1, vedi formula 2.1.1, e perciò si è scelto che il guadagno fine sia il doppio di quello voluto.

Tabella 2.1.1

Configurazione	Guadagno	$R_6$ [k $\Omega$ ]	$R_7$ [k $\Omega$ ]
I	1.8	10	16.66
II	2	10	20
III	2.2	10	25

Per diminuire i problemi di matching le resistenze programmabili, realizzate in polysilicio come le resistenze non programmabili, sono state realizzate come in figura 2.1.3 in cui le resistenze di valore più elevato sono realizzate con la serie di resistenze più piccole a partire dalla resistenza minima che si utilizza. Il selettore di resistenza può effettuare la scelta di una sola resistenza per volta e proibisce il parallelo tra le resistenze  $R_{7\text{med}}$  e  $R_{7\text{max}}$ .

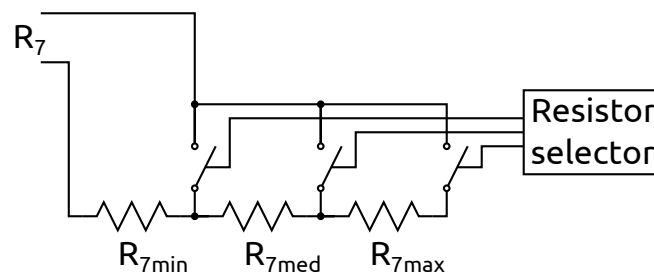


Figura 2.1.3: Un esempio della resistenza programmabile  $R_7$

Perciò le resistenze realizzate per la scelta del guadagno fine sono  $R_{7\text{min}} = 16.66$  k $\Omega$ ,  $R_{7\text{med}} = 3.33$  k $\Omega$  e  $R_{7\text{max}} = 5$  k $\Omega$ .

## 2.1.2 Controllo del riscaldatore

Il sistema di controllo che si è realizzato presenta una soluzione ibrida tra il controllo a tempo continuo e quello campionato. Si esegue un controllo PWM,

acronimo di *Pulse Width Modulation*, del riscaldatore per poterlo portare alla temperatura desiderata mentre il controllo interno è effettuato a tempo continuo. La temperatura è misurata con il campionamento della tensione sul riscaldatore in quanto grazie al controllo PWM questo è pilotato a corrente costante. Il campionamento avviene in fase al controllo PWM, ovvero la tensione di ingresso è campionata solamente quando si fornisce energia al riscaldatore per evitare che la tensione di alimentazione del riscaldatore, pari a 5 V, non entri nel chip danneggiandolo.

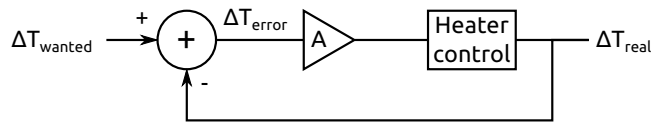


Figura 2.1.4: Schema a blocchi del sistema retroazionato

Lo schema di figura 2.1.4 rappresenta un sistema generico retroazionato che sarà applicato al riscaldatore; ha come ingresso l'errore commesso sulla differenza di temperatura voluta e quella reale e restituisce in uscita il delta di temperatura reale, lo schema a blocchi di questo controllo è realizzato come in figura 2.1.5, in cui ogni blocco di amplificazione rappresenta un cambio di dominio.

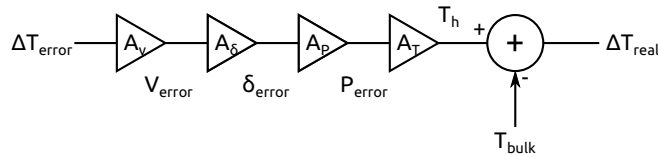


Figura 2.1.5: Schema a blocchi generico del sistema di controllo del riscaldatore

Il primo è quello della trasduzione da temperatura a tensione che avviene tramite la resistenza di riscaldamento e si descrive con l'equazione 2.1.3 in cui appare  $\alpha$  che è il TCR,

$$V_h = V_{CC} - I_h R_h(T_{amb})[1 + \alpha(T_h - T_{amb})] = 3.61 - 6.191 \times 10^{-3} T_h \quad (2.1.3)$$

in quanto il riscaldatore è pilotato da un generatore di corrente controllato in PWM come in figura 2.1.6.



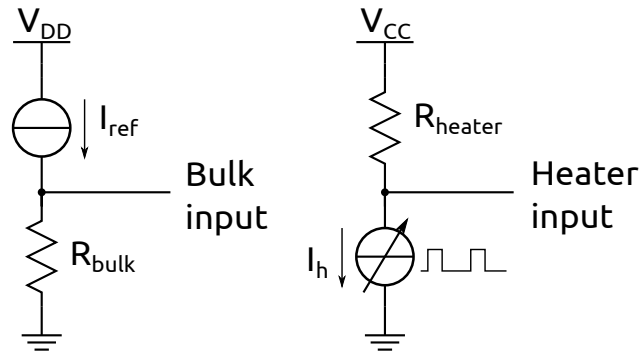


Figura 2.1.6: Lo schema di collegamento del riscaldatore e della resistenza di bulk

Il secondo stadio di amplificazione è rappresentato dalla conversione da tensione a PWM, realizzato con un comparatore (vedi figura 2.1.7), che ha come coefficiente  $0.32 \text{ V}^{-1}$ , data dalla 2.1.4.

$$\frac{d\delta}{dV} = \frac{\delta_2 - \delta_1}{V_2 - V_1} = \frac{\beta(t_2 - t_1)}{\frac{I_c}{C_t}(t_2 - t_1)} \quad (2.1.4)$$

in cui  $\beta = 1/t_{\text{triang}}$  ovvero il tempo per cui corrisponde il duty cycle massimo,  $I_c$  è la corrente di carica della capacità di integrazione  $C_t$  del generatore di onda triangolare (vedi sezione 2.2.2).

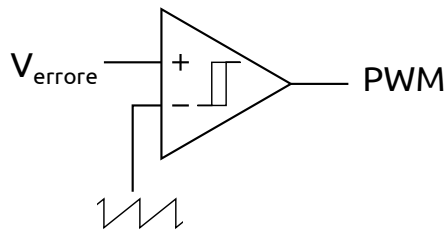
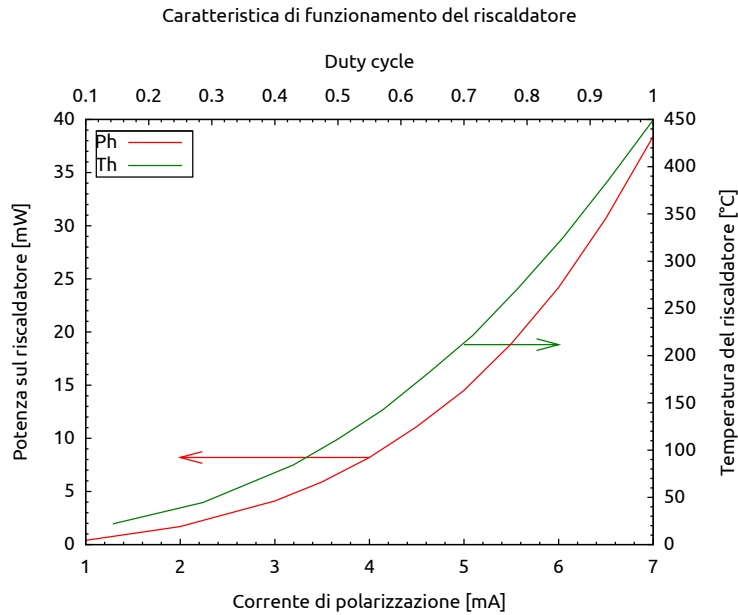


Figura 2.1.7: Lo schema dello stadio di generazione del controllo PWM

Per la conversione da PWM a potenza erogata si utilizzano i dati forniti dai ricercatori in cui appare la corrente erogata, la potenza sul riscaldatore e la temperatura raggiunta:



Da cui possiamo ricavare il coefficiente di conversione effettuando la derivata dei dati con la seguente formula:

$$\frac{dP_h}{d\delta} = \frac{P_{h_n} - P_{h_{(n-1)}}}{\delta_n - \delta_{n-1}} \quad (2.1.5)$$

ma essendo la caratteristica non lineare si è scelto di prendere come valore ottimale quello della temperatura di funzionamento del riscaldatore di 180 °C, dal quale si ottiene  $\frac{dP_h}{d\delta} = 40.16 \text{ mW}$ . La successiva conversione avviene tra potenza e temperatura ed è calcolata con lo stesso procedimento utilizzato, e dà come risultato  $\frac{dT_h}{dP_h} = 13.47 \text{ °C/mW}$ . Tutti questi coefficienti moltiplicati tra loro danno il fattore di amplificazione del circuito di controllo del riscaldatore.

Lo schema a blocchi del controllo del sistema riscaldante più particolareggiato è visibile in figura 2.1.8.

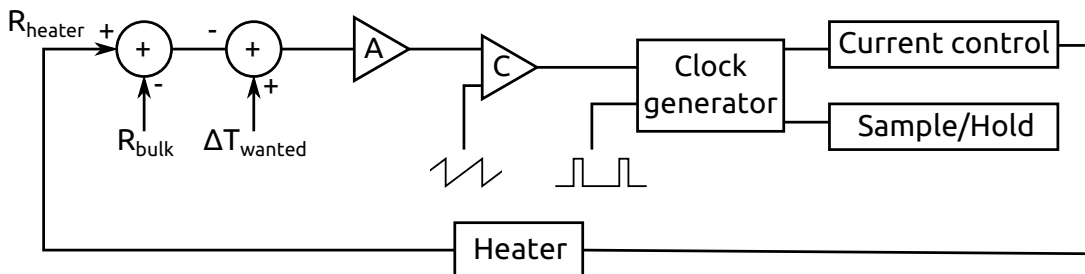


Figura 2.1.8: Schema a blocchi del sistema di controllo del riscaldatore

Questo primo schema rappresenta il controllo in retroazione della temperatura di funzionamento del riscaldatore, formato da uno stadio sommatore ed amplificatore, un secondo stadio comparatore per generare il controllo PWM, un circuito

digitale per la generazione delle fasi di campionamento e di fase di funzionamento dell'ultimo stadio, che ha il compito di controllare la corrente che scorre sul riscaldatore.

Il primo stadio incorpora un campionario, che ha la principale funzione di campionare la tensione in ingresso quando scorre sul riscaldatore una corrente nota e di isolare il circuito da un'eccessiva tensione in ingresso che occorre quando sul riscaldatore del sensore di flusso non scorre corrente. Il segnale proveniente dalla resistenza di bulk invece non è campionato e tutto il trattamento dei segnali avviene a tempo continuo, per poi generare il controllo PWM. Un primo amplificatore esegue la somma delle tensioni in ingresso e realizza un'alta amplificazione necessaria per il guadagno ad anello del controllo. Questa amplificazione è configurabile per ogni sensore per tre valori a scelta, programmati con il registro SPI di cui si parla nella sezione 2.2.3. Il secondo amplificatore invece, in configurazione a feedback positivo per implementare un trigger di Schmitt e grazie ad un generatore di onda triangolare, genera le fasi PWM e il clock del campionario della tensione sul riscaldatore. Un circuito di manipolazione delle fasi di funzionamento del campionario e del controllo di corrente è necessario per far sì che non si propagano dei glitch all'interno del sistema di controllo che potrebbero creare problemi con il comparatore e la generazione del controllo PWM. L'ultimo stadio controlla la corrente che scorre sul riscaldatore: con l'ausilio di un amplificatore si varia la tensione di gate ad un MOS di tipo n per avere la corrente desiderata, che viene misurata su una resistenza ad alta potenza e di basso valore nominale. Questo permette di regolare la corrente che scorrerà sulla resistenza riscaldante solamente impostando una tensione di riferimento, semplificando la programmabilità del sistema.

Grazie al controllo PWM si riesce ad ottenere l'errore di temperatura del sistema retroazionato con un sommatore di tensione, facilmente realizzabile con un amplificatore operazionale.

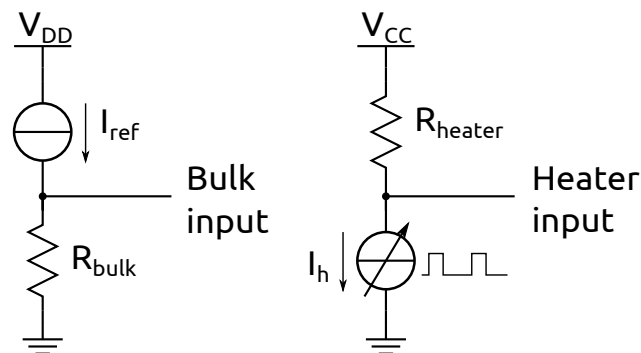


Figura 2.1.9: Lo schema di collegamento delle resistenze di bulk e di riscaldamento, compresi delle correnti di polarizzazione

Sia il riscaldatore che la resistenza di bulk sono pilotate in corrente (vedi figura 2.1.6) e solo la resistenza riscaldante è campionata. Per evitare che l'amplificatore e sommatore scarichi la capacità di campionamento si è dovuto isolarla dal



di ciascuna sia uguale per ogni resistenza; le caratteristiche in funzione della temperatura sono:

$$V_h = V_{cc} - I_{control}R_h(T_{amb}) [1 + TCR(T_h - T_{amb})] \quad (2.1.6)$$

$$V_b = I_{sens}R_b(T_{amb}) [1 + TCR(T_b - T_{amb})] \quad (2.1.7)$$

Dalla formula 2.1.6 si nota che la tensione del riscaldatore in ingresso al sistema diminuisce all'aumentare della temperatura, cosa che agevola la struttura del primo stadio. Dalle formule appena viste si ottengono in ingresso allo stadio sommatore le seguenti caratteristiche:

$$V_h = 3.410 - 6.191 \times 10^{-3}T_h \quad (2.1.8)$$

$$V_b = 2.056 + 2.2 \times 10^{-3}T_b \quad (2.1.9)$$

in cui si tiene conto anche della tensione di offset introdotta dallo stadio *common drain* che in simulazione è pari a circa 1.1 V ed il pedice *s* denota la tensione all'ingresso del sommatore. Per far sì che il contributo in temperatura sia uguale per ogni resistenza occorre che il guadagno sia calcolato rispetti le caratteristiche appena viste, si pone quindi che il circuito di figura 2.1.10 abbia la seguente funzione di trasferimento:

$$V_{errore} = A_1V_{sh} + A_2V_{sb} + A_3V_{s\Delta T} - A_fV_{be} \quad (2.1.10)$$

Da cui si pone per le formule 2.1.8 e 2.1.9 che il rapporto tra guadagni sia:

$$\frac{A_2}{A_1} = \frac{|-6.191 \times 10^{-3}|}{2.2 \times 10^{-3}} = 2.814 \quad (2.1.11)$$

$$\frac{A_1}{A_3} = 1 \quad (2.1.12)$$

Che sono i vincoli per il dimensionamento del sommatore, rappresentato dalla seguente funzione:

$$V_{errore} = \left(1 + \frac{R_5}{R_4}\right) \frac{R_2R_3V_{sh} + R_1R_3V_{sb} + R_1R_2V_{s\Delta T}}{R_1R_2 + R_1R_3 + R_2R_3} - \frac{R_5}{R_4}V_{be} \quad (2.1.13)$$

Dalla quale si ottiene:

$$\frac{R_1}{R_2} = \frac{A_2}{A_1} = 2.814 \quad (2.1.14)$$

e

$$\frac{R_3}{R_1} = \frac{A_1}{A_3} = 1 \quad (2.1.15)$$

Tabella 2.1.2

Componente	$R_1$	$R_2$	$R_3$	$R_4$	$R_5$	$V_{be}$
Valore	28.14 k $\Omega$	10 k $\Omega$	28.14 k $\Omega$	1 k $\Omega$	125 k $\Omega$	1.92 V

Come si nota dalla tabella tutti i valori di resistenza sono, e saranno, maggiori di  $10\text{ k}\Omega$  per permettere all'amplificatore operazionale di lavorare con un carico sufficientemente elevato per garantire un guadagno ad anello aperto accettabile, vedi sezione 2.2.1; l'unica resistenza che è inferiore ai  $10\text{ k}\Omega$  è  $R_4$  ma non è collegata direttamente come carico ad un amplificatore operazionale e quindi non crea problemi di instabilità. La resistenza  $R_5$  permette di programmare il guadagno del sistema ed i tre valori scelti per il controllo del riscaldatore del sensore di flusso di gas sono  $125\text{ k}\Omega$ ,  $250\text{ k}\Omega$  e  $500\text{ k}\Omega$ . Con questi valori di resistenza il circuito amplifica la tensione di errore di 29.17, 58.10 e 115.98 da cui si ricava il guadagno in tensione del sistema retroazionato è pari a 32.087, 63.81 e 127.58.

Lo stadio seguente genera il controllo PWM del sistema confrontando la tensione di controllo e una forma d'onda triangolare. Per limitare la potenza e l'area occupata si è preferito progettare un altro amplificatore operazionale con feedback positivo interno per effettuare il confronto tra i due segnali in quanto non è richiesta un'architettura *low noise* né tanto meno *rail-to-rail*. Lo schema di principio di questo stadio è visibile in figura 2.1.11.

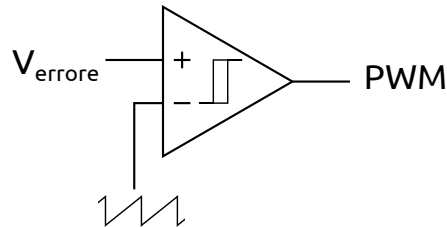


Figura 2.1.11: Lo schema dello stadio di generazione del controllo PWM

Prima di affrontare la parte di generazione delle fasi di clock occorre conoscere la struttura del controllo del riscaldatore, visibile in figura 2.1.12. Il controllo del riscaldatore in PWM permette di pilotare a corrente costante il riscaldatore facilitando la misura della temperatura e semplifica lo stadio di controllo della corrente.

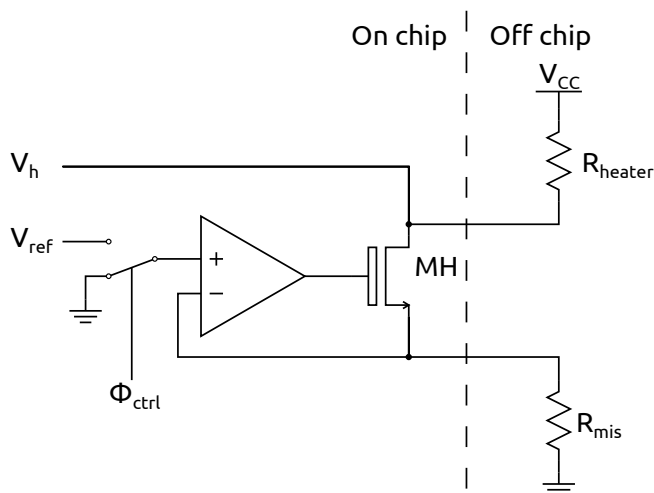


Figura 2.1.12: Lo schema del controllo di corrente del riscaldatore

Questo sistema retroazionato controlla la corrente che scorre sul riscaldatore mediante il MOS *high voltage* misurando la tensione applicata a  $R_{\text{mis}}$ , che è una resistenza esterna in grado di dissipare la potenza applicata per non alterare la propria resistività e falsare la misura di corrente. La resistenza  $R_{\text{mis}}$  ha un valore di  $5\ \Omega$  per non aumentare troppo la tensione di source del transistor MOS MH ampliando quindi il limite di funzionamento di questo in zona di saturazione. Il controllo PWM interviene cambiando la tensione di riferimento a cui il sistema deve polarizzare il riscaldatore; la tensione di riferimento è programmata per adattarsi ai tre sensori mediante un selettore. Per cambiare la tensione in ingresso al sistema retroazionato si utilizza un selezionatore realizzato con dei *pass-t*, uno per la corrente nulla collegato a massa e l'altro invece collegato alla tensione di riferimento programmata per il sensore utilizzato. Dato che i segnali sono molto lenti è possibile utilizzare come interruttore i transistor a dimensione minima.

A causa dei collegamenti con l'esterno, che introducono una capacità parassita di circa  $15\ \text{pF}$  ai collegamenti, si ha che i segnali provenienti dall'esterno sono molto lenti: occorre quindi generare le fasi di campionamento e di controllo con lo scopo di evitare che tensioni troppo elevate siano campionate. Inoltre per tensioni molto basse di controllo, che equivale ad un duty cycle ridotto e quindi ad una bassa temperatura di controllo, il comparatore non è sufficientemente veloce per commutare l'uscita; occorre quindi prevedere una parte di circuito in grado di evitare che il comparatore rimanga spento in quanto il sistema non campionerebbe più e di fatto smetterebbe di funzionare. La risoluzione di questo problema utilizza il segnale di clock usato per il controllo della carica del condensatore nel generatore di onda triangolare e il segnale PWM. Per come è stato progettato il circuito questi non si sovrappongono mai e si possono utilizzare per memorizzare l'avvenuta accensione del segnale PWM. Un registro set-reset composto da due porte NOR viene attivato quando il segnale PWM si attiva ed il segnale di clock lo resetta. Dopodiché il segnale passa ad una cella di memoria, un *flip-flop D*, che grazie ai ritardi di propagazione del registro riesce a memorizzare l'avvio del con-

trolo PWM e seleziona per la catena di ritardo il segnale PWM invece del clock. Nel caso in cui il controllo PWM sia ancora spento il clock è selezionato per la catena di ritardo e, considerato che questo rimane alto per troppo poco tempo (si veda il timing in figura 3.1.9), occorre aumentare la larghezza dell'impulso di clock per poter generare le fasi di sample e di controllo adeguatamente; per generare le fasi corrette si manda il segnale in una prima catena di ritardo che ha il compito di allargare l'impulso sufficientemente da poter permettere al secondo ritardatore di generare il ritardo richiesto. Il primo circuito di ritardo è formato da quattro celle realizzate come in figura 2.1.13 in cui l'inverter che carica la capacità è dimensionato asimmetricamente, aumentando per ogni stadio introdotto la larghezza dell'impulso di circa 50 ns. Questo processo serve a far funzionare la seconda catena di ritardo, che ha bisogno di un impulso sufficientemente largo per ritardare il fronte di salita, perciò una volta generato un impulso sufficientemente lungo questa seconda catena riduce la larghezza dell'impulso ritardandone però il fronte di salita di circa 40 ns (dimensionamento dei transistor in tabella 2.1.3).

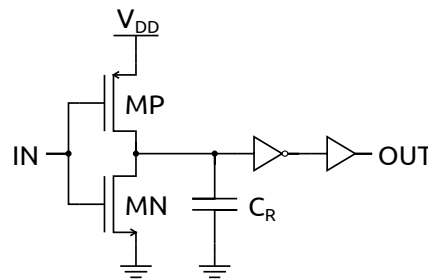


Figura 2.1.13: Schematico di una delle celle di ritardo

L'inverter e il buffer che seguono nel circuito alla capacità che genera il ritardo servono a rigenerare il segnale digitale per lo stadio successivo. Nel caso in cui il controllo PWM sia in funzione il circuito di ritardo fa sì che il clock di campionamento sia più breve e in ritardo rispetto alla fase di controllo, riducendo così il glitch che si ha sulla capacità di campionamento.

Tabella 2.1.3: Dimensione dei transistor MOS delle catene di ritardo

	Prima catena		Seconda catena	
	n-MOS [ $\mu\text{m}$ ]	p-MOS [ $\mu\text{m}$ ]	n-MOS [ $\mu\text{m}$ ]	p-MOS [ $\mu\text{m}$ ]
L	0.35	0.35	0.35	0.35
W	1	35	70	1.6

Il circuito completo del sistema retroazionato è visibile in figura 2.1.14 in cui si è ommesso il circuito di generazione delle fasi, presente in figura 2.1.15



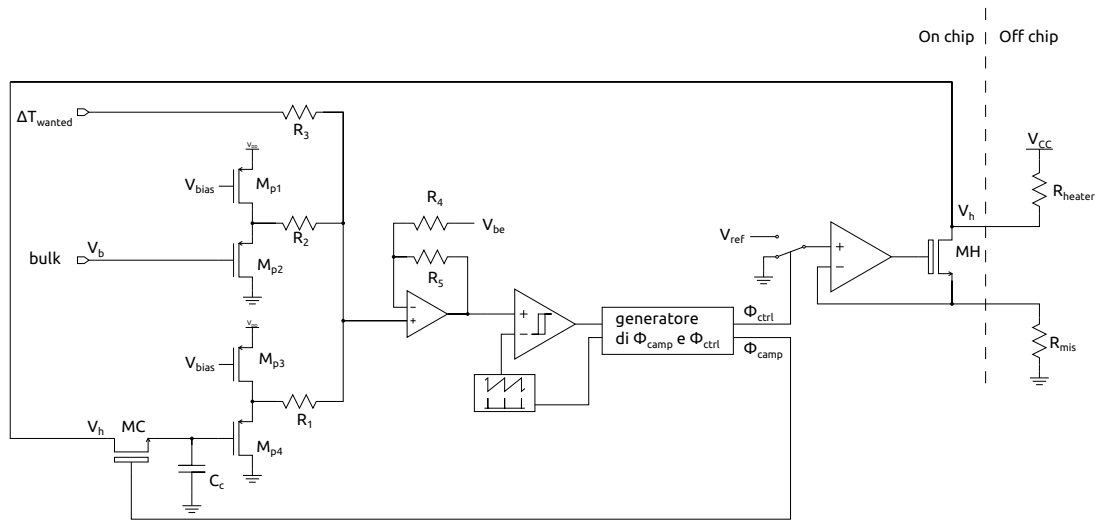


Figura 2.1.14: Lo schema del controllo del riscaldatore

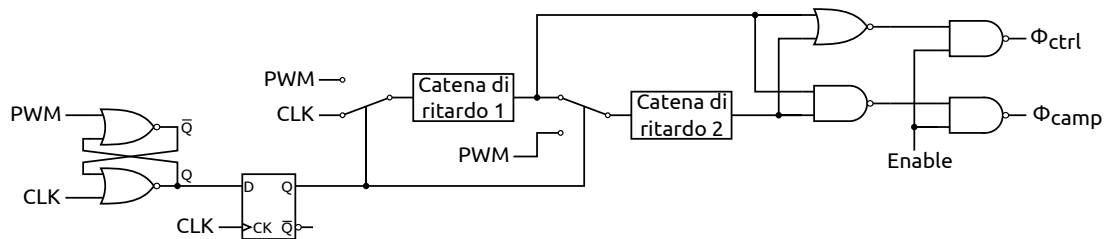


Figura 2.1.15: Lo schema di generazione delle fasi di funzionamento del circuito di controllo

## 2.2 Blocchi principali

In questo paragrafo si affronta il dimensionamento dell'amplificatore operazionale, 2.2.1, del generatore di onda triangolare 2.2.2 ed infine dello stadio programmatore SPI in 2.2.3.

### 2.2.1 L'amplificatore operazionale

#### L'amplificatore operazionale general purpose

L'architettura sviluppata per questo amplificatore operazionale generico si basa principalmente su un amplificatore a due stadi con compensazione di Miller. Il primo stadio comprende le due coppie differenziali e il sommatore di corrente Cascode e una circuiteria creata appositamente per controllare la transconduttanza, mentre il secondo ha un'architettura di *classe AB* che permette all'uscita di utilizzare tutto il range di tensione disponibile. La configurazione in classe AB

permette di sfruttare i vantaggi della classe A e B in cui la prima possiede un'elevata linearità e bassa distorsione del segnale ma con un'elevata potenza dissipata per la polarizzazione, mentre il secondo ha una bassa corrente di polarizzazione ma introduce una forte distorsione a causa della non ottimale polarizzazione che spegne i transistor prima che il corrispettivo entri in funzione determinando la non linearità del sistema.

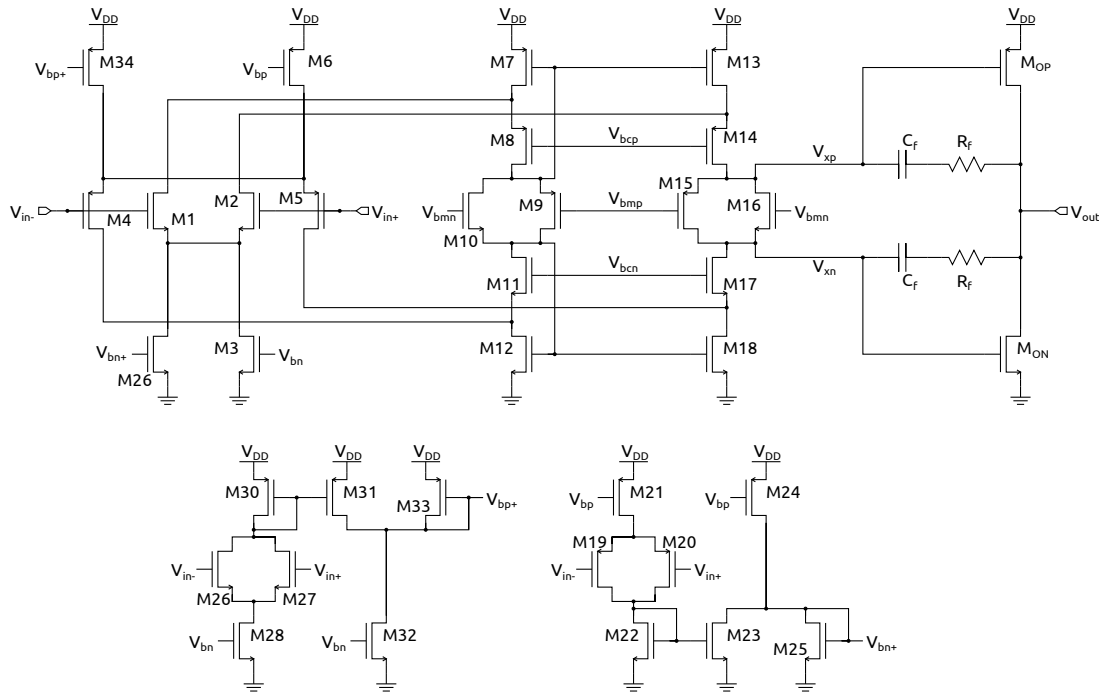


Figura 2.2.1: Schematico dell'amplificatore operazionale completo

Il dimensionamento delle coppie di ingresso avviene ponendo, in primo luogo, i vincoli sul rumore. Per rientrare nelle specifiche di basso rumore l'amplificatore operazionale deve rispettare i seguenti livelli di rumore riportati in ingresso:

- Rumore termico, misurato ad una frequenza in cui questo è costante al variare della frequenza, minore del rumore generato della minima resistenza di carico imposta di  $10\text{ k}\Omega$  che ha un rumore termico di  $12.75\text{ nV}/\sqrt{\text{Hz}}$ ,
- Rumore Flicker a  $100\text{ Hz}$  minore di  $300\text{ nV}/\sqrt{\text{Hz}}$ , valore imposto in riferimento ad altri amplificatori operazionali a basso rumore di uso commerciale.

Come si è visto il rumore in un amplificatore operazionale è dovuto prevalentemente ai transistor delle coppie di ingresso, usando

$$i_n^2 = 4k_B T \frac{2}{3} g_m \quad (2.2.1)$$

e riportando in ingresso il rumore del transistor si ottiene

$$g_m = \frac{4}{3} \frac{k_B T}{v_{n\text{-RMS}}^2} \quad (2.2.2)$$

Si pone quindi come vincolo progettuale di avere un rumore equivalente in ingresso pari a  $6 \text{ nV}/\sqrt{\text{Hz}}$  per rientrare nella specifica richiesta di rumore termico equivalente in ingresso ed avere un certo margine su di essa. Con la formula 2.2.2 si ottiene che la transconduttanza dei MOS delle coppie deve valere

$$g_m = 4 \frac{4\frac{2}{3} k_B T}{v_n^2} = 1.227 \text{ mS}. \quad (2.2.3)$$

in cui il 4 che precede la frazione sta a significare che i MOS che concorrono al rumore sono quattro a causa della struttura rail to rail.

Per poter dimensionare lo stadio sommatore si deve prima di tutto calcolare il guadagno che si vuole per ognuno degli stadi dell'amplificatore. Il guadagno dell'amplificatore operazionale incide sulla precisione della tensione di uscita con la formula 2.2.4.

$$\epsilon_s = \frac{1}{A_{DC}} \quad (2.2.4)$$

in cui  $\epsilon_s$  rappresenta l'errore commesso sulla misura dopo aver atteso il tempo necessario per estinguere l'errore dinamico. Si vuole quindi che questo errore sia minore possibile per permettere la lettura della minima variazione di tensione ai capi delle resistenze da misurare. Tale tensione è limitata dal rumore termico della resistenza, che si calcola con la formula 2.2.5.

$$V_{n\text{-RMS}} = \sqrt{4kTR\Delta f} \quad (2.2.5)$$

Si pone quindi che la banda utile per il rumore sia limitata a 4 MHz, come si è visto nella sezione 2.1.1, per limitare la dimensione dei filtri passa basso on chip. Si suppone che la tensione di fondo scala dell'amplificatore sia 3.3 V e tramite la formula 2.2.6.

$$A_{DC} = \frac{V_{\text{out-max}}}{V_{n\text{-RMS}}} \quad (2.2.6)$$

in cui si nota la relazione inversamente proporzionale tra il guadagno e il rumore della resistenza da misurare. Occorre quindi calcolare il guadagno per la resistenza più piccola, attualmente è la resistenza del riscaldatore a  $20^\circ\text{C}$ . Il guadagno calcolato per questa resistenza è di 116.22 dB che si sovradimensiona a 120 dB. Come si è già detto l'amplificatore operazionale è composto da due stadi, questo perché l'alto guadagno che si è appena calcolato non è raggiungibile con un'architettura a singolo stadio, vincolando la scelta circuitale ad una combinazione di due o più stadi amplificatori. Il guadagno in decibel dell'intero amplificatore è dato dalla formula:

$$A_{DC} = A_{DC1} + A_{DC2}. \quad (2.2.7)$$

Si pone che il primo stadio abbia un guadagno di circa 80 dB in quanto questo ha uno stadio Cascode al suo interno che permette guadagni più elevati e il secondo che difficilmente supera i 40 dB.

Prima di poter dimensionare il primo stadio occorre prima caratterizzare il secondo in quanto questo fa da carico al primo e quindi cambiandone la funzione

di trasferimento. Questo stadio ha un guadagno calcolabile con la formula

$$A_{DC2} = -(g_{mon} + g_{mop})R_O \quad (2.2.8)$$

in cui  $g_{mT}$  è data dalla somma delle transconduttanze dei due transistor di uscita e la resistenza di carico  $R_O$  invece è il parallelo tra le resistenze di uscita del p e n MOS e di una eventuale resistenza di carico:

$$R_O = r_{0n} \parallel r_{0p} \parallel R_L. \quad (2.2.9)$$

Considerando il caso senza resistenza di carico si ha che il guadagno è esprimibile con la formula

$$A_{DC2} = -(g_{mon} + g_{mop})(r_{0n} \parallel r_{0p}) \quad (2.2.10)$$

con  $g_{mon} = g_{mop}$  per avere un guadagno uniforme su tutto il range di tensioni di uscita e una risposta al transitorio uniforme sia sui fronti di salita che su quelli di discesa. Sostituendo nella formula 2.2.10 per ogni transconduttanza e resistenza la formula di dimensionamento si ottiene:

$$A_{DC2} = -\sqrt{2K_n \frac{W_{on}}{L_{on}} I_D} \left( \frac{\eta L_{on}}{I_D} \parallel \frac{\eta L_{op}}{I_D} \right) \quad (2.2.11)$$

da cui si ottiene, imponendo  $I_D = 200 \mu A$  e con un dimensionamento riveduto con le simulazioni, che il guadagno di questo stadio è di  $A_{DC2} = 88.57$  pari a 38.94 dB con:

$$\frac{W_{on}}{L_{on}} = \frac{80 \mu m}{0.7 \mu m} \quad (2.2.12)$$

$$\frac{W_{op}}{L_{op}} = \frac{240 \mu m}{0.7 \mu m} \quad (2.2.13)$$

Con le dimensioni dei transistor si può ora calcolare l'effetto di carico che questo ha sullo stadio precedente calcolando l'impedenza di ingresso, dovuta alla capacità di gate-source sommata alla capacità gate-drain amplificata per effetto Miller:

$$C_{in2} = C_{gsn} + C_{gdn}(1 - A_{DC2}) = 19.92 \text{ pF} \quad (2.2.14)$$

Ora che si è definito il secondo stadio si può dimensionare lo stadio sommatore che oltre ad effettuare la somma delle correnti fa da carico resistivo alle coppie di ingresso. Il guadagno di questo primo stadio è calcolabile con la formula

$$A_{DC1} = -g_{mT}r_0 \quad (2.2.15)$$

In cui  $g_{mT}$  rappresenta la transconduttanza totale di questo stadio che è pari a  $g_{m1} + g_{m3}$ , mentre  $r_0$  è la resistenza di carico che vede ognuno dei transistor delle coppie differenziali. Da tener conto in questo calcolo c'è una piccola modifica alla normale topologia del sommatore Cascode per poter polarizzare il secondo stadio; questo complica anche la polarizzazione degli specchi di corrente presenti. In più

la presenza di una retroazione al secondo stadio influenza la  $r_0$  ad alta frequenza, in particolar modo alle frequenze prossime alla *unity gain frequency*<sup>1</sup>: questo è dovuto al fatto che la capacità a quelle frequenze diventa un corto circuito e cambiando quindi il guadagno di questo primo stadio.

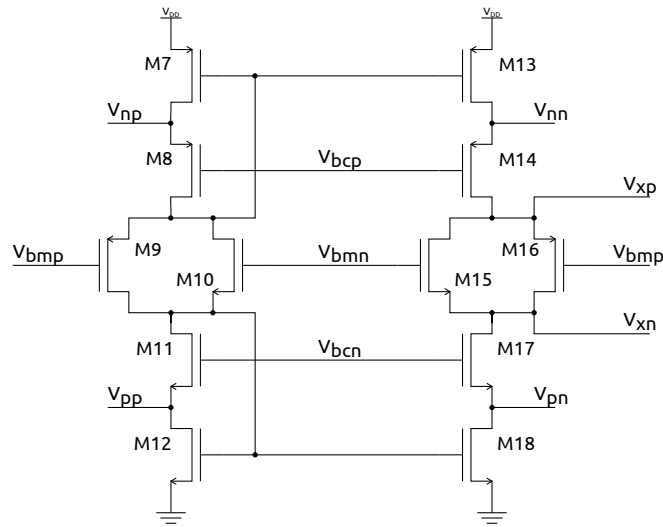


Figura 2.2.2: Schematico del sommatore Cascode modificato

Per il calcolo della resistenza  $r_0$  occorre calcolare la resistenza equivalente per la coppia differenziale, che si può ottenere da uno dei nodi  $V_{nn}$ ,  $V_{np}$ ,  $V_{pn}$  o  $V_{pp}$ . Calcolando la resistenza equivalente al nodo  $V_{nn}$  e semplificando i termini trascurabili si ottiene:

$$r_0 = \frac{g_{m14} r_{014} r_{013}}{2} \quad (2.2.16)$$

che è la resistenza di uscita di uno stadio *folded cascode* dimezzata a causa del parallelo tra il ramo p e n dello stadio sommatore nell'ipotesi che queste siano uguali.

La parte più importante del circuito che introduce i poli che destabilizzano il sistema è rappresentata dal sommatore di corrente. Questo ha effetto anche sulla banda dell'amplificatore, che pur non essendo una specifica progettuale dell'amplificatore operazionale, incide sul dimensionamento della capacità di compensazione  $C_f$  mediante la formula:

$$GBW = \frac{g_{mT}}{2\pi C_f} \quad (2.2.17)$$

Si cercherà quindi di ottimizzare la GBW per avere delle capacità di compensazione di 2.5 pF da cui si ottiene 192.89 MHz. Si analizza quindi il circuito ai piccoli segnali per poter valutare i poli e gli zeri introdotti da questa architettura. Il calcolo sarà effettuato solo per uno dei MOS della coppia differenziale in quanto per gli altri i calcoli sono analoghi.

<sup>1</sup>Unity gain frequency: detta anche UGF è la frequenza alla quale l'amplificatore operazionale in configurazione ad anello aperto ha guadagno unitario.

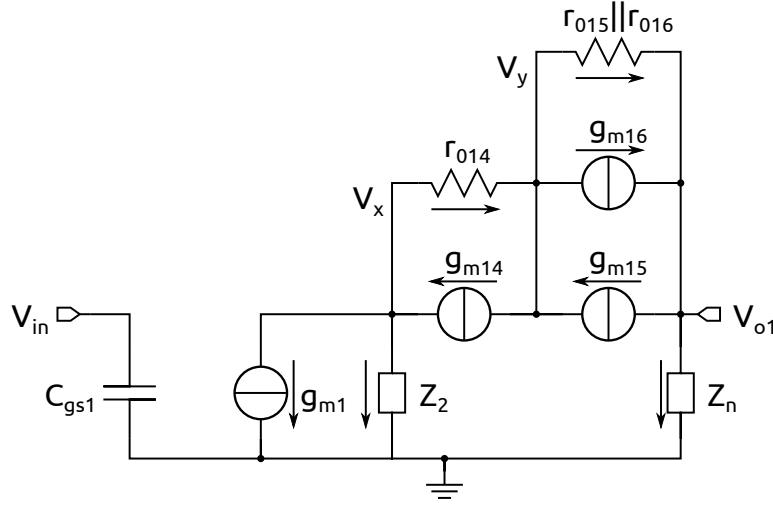


Figura 2.2.3: Schema equivalente ai piccoli segnali del primo stadio

Dal circuito si scrive poi il sistema per calcolare la funzione di trasferimento tra l'ingresso e l'uscita dello stadio sommatore:

$$\begin{cases} \frac{V_y - V_{o1}}{r_{015} \parallel r_{016}} - g_{m15}V_{o1} = -g_{m16}V_y + \frac{V_{o1}}{Z_n} \\ I = I_{in} - I_{z2} \\ I = \frac{V_{o1}}{Z_n} \\ Z_n = \frac{\alpha + s\beta}{s^2C_{in2}\beta + s(C_{in2}\alpha + C_{gs17}r_{018}) + 1} \\ I_{14} = I_{17} \end{cases} \quad (2.2.18)$$

in cui  $\beta = C_{gs17}r_{017}r_{018}$ ,  $\alpha = g_{m17}r_{017}r_{018}$  e  $C_{in2}$  è definita nella formula 2.2.14; la prima e seconda equazione descrivono le equazioni alle correnti di Kirchhoff ai nodi O e X rispettivamente del circuito, la terza equazione è la legge di Ohm per un carico generico, l'ultima equazione rappresenta una semplificazione delle equazioni alle correnti ai nodi O e Y, mentre  $Z_n$  rappresenta l'impedenza equivalente dei MOS M17 e M18 in parallelo con il carico del secondo stadio e già sostituita nel circuito di figura 2.2.3;  $V_{o1}$ ,  $V_y$  e poi  $V_x$  rappresentano le tensioni ai nodi O, Y ed X. Dalla prima equazione del sistema si ricava:

$$V_y = \left( \frac{1}{Z_n} + g_{m15} \right) \frac{1}{g_{m16}} V_{o1} \quad (2.2.19)$$

Unendo le tre equazioni successive si ottiene:

$$\frac{V_{o1}}{Z_n} = -g_{m1}V_{in} - \frac{V_x}{Z_2} \quad (2.2.20)$$

con

$$Z_2 = r_{013} \parallel \frac{1}{sC_{gs14}} = \frac{r_{013}}{sC_{gs14}r_{013} + 1}, \quad (2.2.21)$$

mentre con l'ultima equazione si ottiene prima:

$$\frac{V_x - V_y}{r_{014}} + g_{m14}V_x = \frac{V_{o1}}{Z_n} \quad (2.2.22)$$

e poi con le dovute semplificazioni

$$V_x = V_{o1} \frac{1}{Z_n g_{m14}}. \quad (2.2.23)$$

Infine si ottiene la funzione di trasferimento:

$$\frac{V_{o1}}{V_{in}} = \frac{-g_{m1}(\alpha + s\beta)(1 + sC_{gs14}/g_{m14})}{a_2s^2 + a_1s^1 + s_0} \quad (2.2.24)$$

in cui

$$\begin{aligned} a_2 &= C_{in2}\beta \\ a_1 &= C_{gs17}r_{018} + C_{in2}\alpha \\ a_0 &= 2 \end{aligned}$$

Aggiungendo anche il polo introdotto dal secondo stadio dalla formula:

$$\frac{V_o}{V_{o1}} = \frac{(g_{mon} + g_{mop})R_O}{sR_O[C_{gdon}(A_{DC2} - 1)/A_{DC2} + C_l] + 1} \quad (2.2.25)$$

dalla quale si ottengono le frequenze dei poli e dello zero della funzione di trasferimento della tabella 2.2.1.

Tabella 2.2.1

Polo/zero	Frequenza
$-p_1$	3.0 kHz
$-p_2$	1.6 GHz
$-p_3$	10.9 GHz
$-z_1$	4.6 MHz
$-z_1$	10.7 GHz

Siccome il carico dell'amplificatore non è sempre lo stesso per ogni operazione utilizzato, si è deciso di prendere come riferimento quattro configurazioni che sono visibili nella tabella seguente:

Tabella 2.2.2

	I	II	III	IV
$R_L$ [k $\Omega$ ]	$\infty$	10	$\infty$	10
$C_L$ [pF]	5	5	15	15

Questi carichi di riferimento sono stati scelti in base all'uso a cui è destinato l'amplificatore, infatti uno di questi è collegato verso l'esterno del chip e questo solitamente da un carico di circa 15 pF mentre per i collegamenti interni si prevede un carico capacitivo non superiore ai 5 pF. Il dimensionamento della capacità e della resistenza di feedback dovranno quindi tener conto delle varie condizioni di utilizzo e del range in cui sta funzionando l'amplificatore operativo.

Il primo dimensionamento è stato effettuato senza le capacità e le resistenze di feedback per la compensazione di Miller per poi aggiungerla e stabilizzare il circuito [11, 13]. In più tale retroazione introduce dei problemi di riduzione di guadagno nel range di funzionamento con una sola coppia differenziale attiva che ha comportato un dimensionamento differente da quello calcolato per un migliore margine di fase.

Il sistema da cui cominciare i calcoli per la retroazione è simile al precedente (vedi formula 2.2.18), mentre con l'aggiunta del feedback al secondo stadio il sistema diventa:

$$\begin{cases} \frac{V_y - V_{o1}}{r_{015} \parallel r_{016}} - g_{m15}V_{o1} = -g_{m16}V_y + \frac{V_{o1}}{Z_n} \\ I = I_{in} - I_{z2} \\ I = \frac{V_{o1}}{Z_n} \\ Z_n = \frac{(\alpha + s\beta)(1 + sC_fR_f)}{b_3s^3 + b_2s^2 + b_1s + b_0} \\ I_{14} = I_{17} \end{cases} \quad (2.2.26)$$

In cui  $Z_n$  dipende anche dalla capacità e dalla resistenza di feedback chiamate rispettivamente  $C_f$  e  $R_f$  e i suoi coefficienti sono dati da:

$$\begin{aligned} b_3 &= (1 - A_{DC2})\beta C_{gdon}C_fR_f \\ b_2 &= (1 - A_{DC2})[\beta(C_{gdon} + C_{gson} + C_f) + \alpha C_{gdon}C_fR_f] + C_{gs17}r_{018}C_fR_f \\ b_1 &= (1 - A_{DC2})\alpha(C_{gdon} + C_{gson} + C_f) + C_{gs17}r_{018} + C_fR_f \\ b_0 &= 1 \end{aligned}$$

Seguendo lo stesso procedimento fatto in precedenza si ottiene la seguente funzione di trasferimento:

$$\frac{V_{o1}}{V_{in}} = \frac{-g_{m1}(\alpha + s\beta)(1 + sC_fR_f)(1 + sC_{gs14}/g_{m14})}{b_3s^3 + b_2s^2 + b_1s + b_0} \quad (2.2.27)$$

con gli stessi coefficienti calcolati per  $Z_n$ . Come fatto precedentemente si calcola il guadagno del secondo stadio con:

$$\frac{V_o}{V_{o1}} = \frac{(g_{mon} + g_{mop})R_O}{c_2s^2 + c_1s + c_0} \quad (2.2.28)$$

con

$$\begin{aligned} c_2 &= R_O C_{gdon} C_f R_f (A_{DC2} - 1) / A_{DC2} \\ c_1 &= R_O [C_l + (C_{gdon} + C_f)(A_{DC2} - 1) / A_{DC2}] \\ c_0 &= 1 \end{aligned}$$



e dalla quale si ottengono i seguenti poli e zeri con una  $C_f = 2.5 \text{ pF}$  e  $R_f 2 \text{ k}\Omega$ :

Tabella 2.2.3

Polo/zero	Frequenza
$-p_1$	15.9 Hz
$-p_2$	3.5 MHz
$-p_3$	10.9 GHz
$-p_4$	89.1 GHz
$-p_5$	249.39 GHz
$-z_1$	20.0 GHz
$-z_2$	4.62 GHz
$-z_3$	10.9 GHz

Come ultimo passo occorre stabilizzare la transconduttanza che ci permette di ottenere con maggiore efficienza rispetto alle altre configurazioni viste nella sezione 1.3.1 un circuito stabile su tutto l'intervallo della tensione di modo comune di ingresso; utilizzando il circuito di figura 2.2.4.

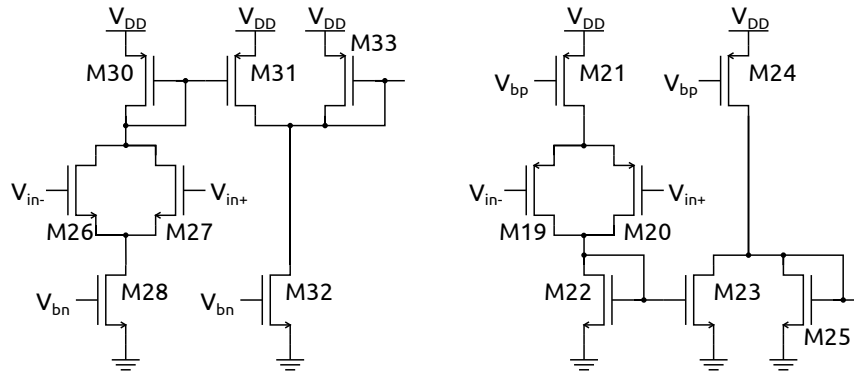


Figura 2.2.4: Schema del circuito di stabilizzazione della transconduttanza

Il circuito è stato creato appositamente per questo amplificatore e prevede una versione scalata di entrambe le coppie di ingresso di un fattore 10. La riduzione di dimensioni e delle correnti di polarizzazione fa sì che il circuito abbia un consumo quasi trascurabile rispetto alle coppie di ingresso e permette di risparmiare area. Inoltre con questo circuito la corrente che scorre sulle coppie di ingresso è sempre quella strettamente necessaria al funzionamento per avere la transconduttanza sempre costante per tutto il range d'ingresso.

Le coppie differenziali scalate hanno il drain collegato assieme perché è il modo comune della tensione in ingresso che determina il funzionamento delle coppie

di transistor. La corrente che generano dipende dalla tensione di modo comune di ingresso e tramite uno specchio di corrente viene sottratta alla corrente di polarizzazione uguale a quella della coppia di transistor scalata e la sottrazione polarizza un altro specchio di corrente collegato con la coppia di ingresso opposta. In questo modo quando la coppia p è spenta anche la sua copia lo è e il sottrattore di corrente fornisce alla coppia di ingresso n un'ulteriore corrente di polarizzazione raddoppiando la transconduttanza e mantenendola stabile, vedi figura 2.2.7. In questo caso è sufficiente raddoppiare la corrente di polarizzazione in quanto le coppie di ingresso sono polarizzate in debole inversione: in questo caso infatti la transconduttanza delle coppie di ingresso è proporzionale alla corrente di polarizzazione invece che un rapporto quadratico come nella polarizzazione a forte inversione. Il principio di funzionamento del circuito con la coppia n spenta e nel caso in cui entrambe sono attive è visibile nelle figure 2.2.5, 2.2.6.

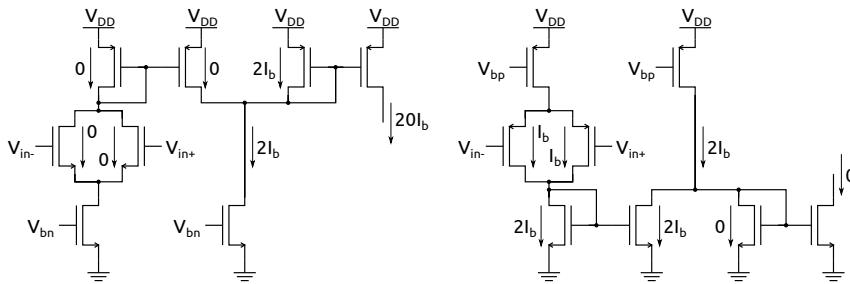


Figura 2.2.5: Grafico delle correnti nei transistor con la coppia differenziale n spenta

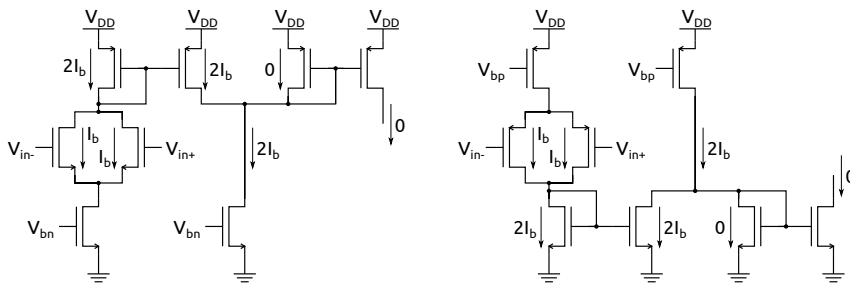


Figura 2.2.6: Grafico delle correnti nei transistor con entrambe le coppie attive

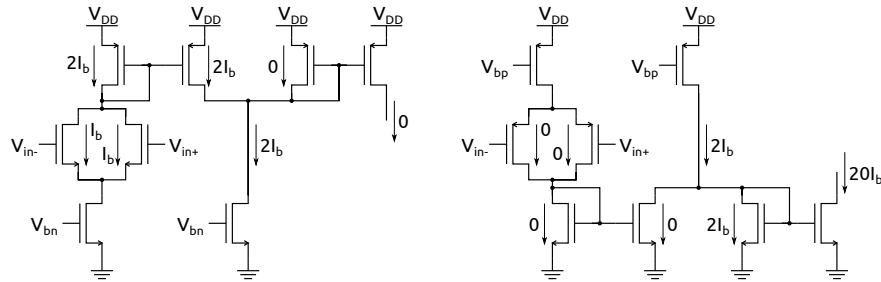


Figura 2.2.7: Grafico delle correnti nei transistor con la coppia differenziale p spenta

Per il dimensionamento di tutti i transistor dell'amplificatore operazionale si rimanda all'appendice A.

### Operational Transconductance Amplifier

Il secondo operazionale ha la funzione di generare l'onda triangolare per il controllo PWM del riscaldatore per cui non ha bisogno di soddisfare delle specifiche così spinte come l'amplificatore operazionale per la manipolazione del segnale.

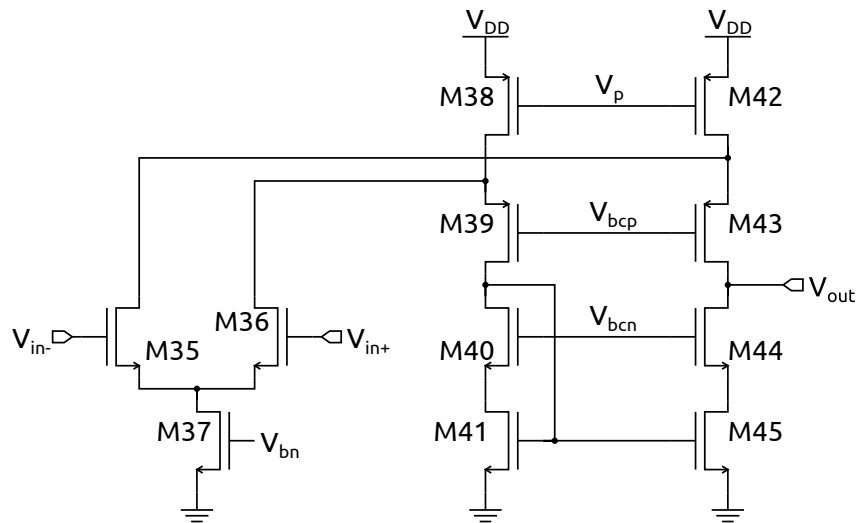


Figura 2.2.8: Schematico dell'OTA progettato

Nel progettarlo si è cercato di riutilizzare il più possibile le tensioni di polarizzazione generate per l'altro operazionale, infatti è una sua versione scalata del primo stadio, privato della coppia p e dell'ottimizzazione della transconduttanza. Di fatto quindi non si tratta di un vero e proprio amplificatore operazionale ma di un *OTA*<sup>2</sup> in quanto la resistenza di uscita è molto elevata.

<sup>2</sup>OTA è l'acronimo di *Operation Transconductance Amplifier*, in cui la corrente di uscita, e non la tensione come nei normali amplificatori operazionali, è proporzionale con la differenza di tensione in ingresso.

Per il dimensionamento di tutti i transistor dell'OTA si rimanda all'appendice A.

### Il comparatore

Il comparatore, visibile in figura 2.2.9, è stato anche questo progettato per riutilizzare le tensioni di alimentazione generate ed è stato dimensionato per avere una minima tensione di isteresi in grado da garantire il funzionamento anche per basse differenze di temperatura.

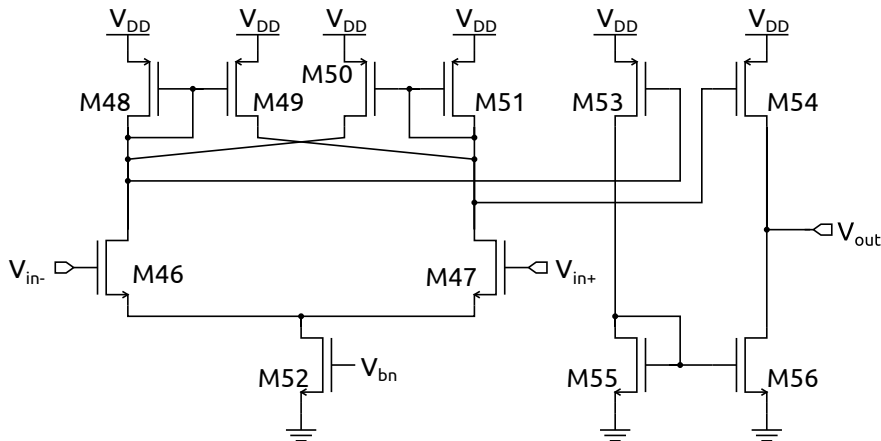


Figura 2.2.9: Schematico del comparatore

I due specchi di corrente interni servono a destabilizzare l'equilibrio della coppia differenziale e influenza la tensione di offset del comparatore. Per una più approfondita trattazione rimandiamo a [14] e per il dimensionamento di tutti i transistor del comparatore si rimanda all'appendice A.

### 2.2.2 Il generatore di onda triangolare

Il generatore di onda triangolare sviluppato per questo sistema è realizzato con un condensatore caricato con una corrente costante da un generatore di corrente e scaricato ogniqualvolta raggiunge una determinata soglia stabilita dall'amplificatore operazionale posto in retroazione positiva. L'onda che si ottiene è a forma di dente di sega e a differenza dell'onda triangolare il circuito è in grado di generare un clock che come si è visto nella sezione 2.1.2 del controllo del riscaldatore è utile per la generazione delle fasi di controllo e campionamento.

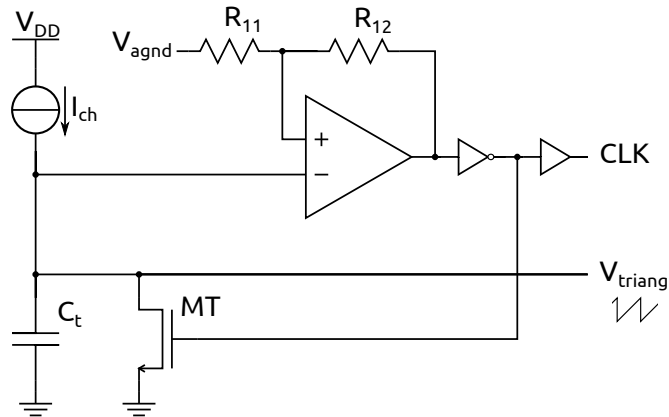


Figura 2.2.10: Lo schematico del generatore di onda triangolare

L'amplificatore operazionale usato in questa parte di circuito è quello a basse prestazioni, in quanto occorre solamente usarlo in retroazione positiva come comando per un n-MOS usato come interruttore per scaricare la capacità. Questo MOS è stato dimensionato per minimizzare il tempo di scarica della capacità ed è stato dimensionato con una  $W/L = 35 \mu\text{m}/0.35 \mu\text{m}$ . Si impone quindi una tensione di soglia che faccia scattare l'interruttore a 3 V e come frequenza di funzionamento del generatore di forma d'onda a 100 kHz. La carica della capacità avviene secondo la seguente formula:

$$V_c = \frac{I_{\text{ch}}}{C_t} t + V_0 \quad (2.2.29)$$

in cui consideriamo  $V_0 = 0 \text{ V}$ , in quanto la scarica avviene tramite un n-MOS e si può considerare completa. Troviamo quindi che dai dati precedenti la carica deve avvenire in  $10 \mu\text{s}$  a cui corrisponde una rampa di tensione con pendenza  $0.3 \text{ V}/\mu\text{s}$ . Abbiamo quindi questo vincolo sulla progettazione:

$$\frac{I_{\text{ch}}}{C_t} = 0.3 \text{ V}/\mu\text{s} \quad (2.2.30)$$

Il sistema è stato dimensionato per far sì che l'errore di temperatura non ecceda di  $1^\circ\text{C}$ ; imponendo una capacità di  $400 \text{ fF}$  si è trovato dalle simulazioni che la corrente ottimale per ottenere la frequenza di 100 kHz è di  $0.214 \mu\text{A}$ , maggiore di quella calcolata, di  $0.12 \mu\text{A}$ , a causa dell'effetto di carico dovuto all'amplificatore operazionale.

Il circuito si può vedere in figura 2.2.10, il buffer in uscita della tensione di clock è necessaria per rigenerare il segnale per poterlo utilizzare nella parte digitale del circuito.

Il MOS usato come interruttore per scaricare la capacità  $C_t$  è stato dimensionato per diminuire la resistenza equivalente del transistor nel caso peggiore al di sotto dei  $200 \Omega$ , per questo la dimensione del transistor MT è di  $\frac{W}{L} = \frac{50 \mu\text{m}}{0.7 \mu\text{m}}$ .

### 2.2.3 L'interfaccia seriale SPI

L'interfaccia seriale da realizzare è, come già detto nel capitolo precedente, formata da una circuiteria molto semplice in quanto i segnali sono generati dal dispositivo master che comanda ogni dispositivo collegato come slave. Per rendere definitiva la programmazione una volta completati i test preliminari eseguiti si usano dei fusibili on chip realizzati con dei blocchi proprietari della fonderia.

Il registro da programmare è lungo 32 bit i quali sono impostati come nella tabella seguente:

Tabella 2.2.4

Funzione	bit associati
Selezione del sensore	1-2
Aggiustamento del guadagno del controllo	3-4
Aggiustamento del guadagno del trasduttore	5-6

# Capitolo 3

## Le simulazioni

In questo capitolo saranno discussi i risultati ottenuti dalle simulazioni per ogni rispettivo blocco e le simulazioni effettuate sul circuito. Nel paragrafo 3.1 si esamineranno le simulazioni del readout e dei suoi blocchi più importanti in 3.2.

### 3.1 Il circuito di lettura

#### 3.1.1 Lettura del segnale

La parte di circuito che trasduce il segnale di flusso ha una caratteristica di uscita visibile in figura 3.1.1 in cui si mostra la tensione di uscita al variare della resistenza di sensing  $R_{s1}$  per tre valori di  $R_{s2}$  rispettivamente alla temperatura minima posta a 20 °C, quella nominale di 40 °C e quella massima posta a 180 °C.

La programmabilità del guadagno fine dà i risultati di figura 3.1.2.

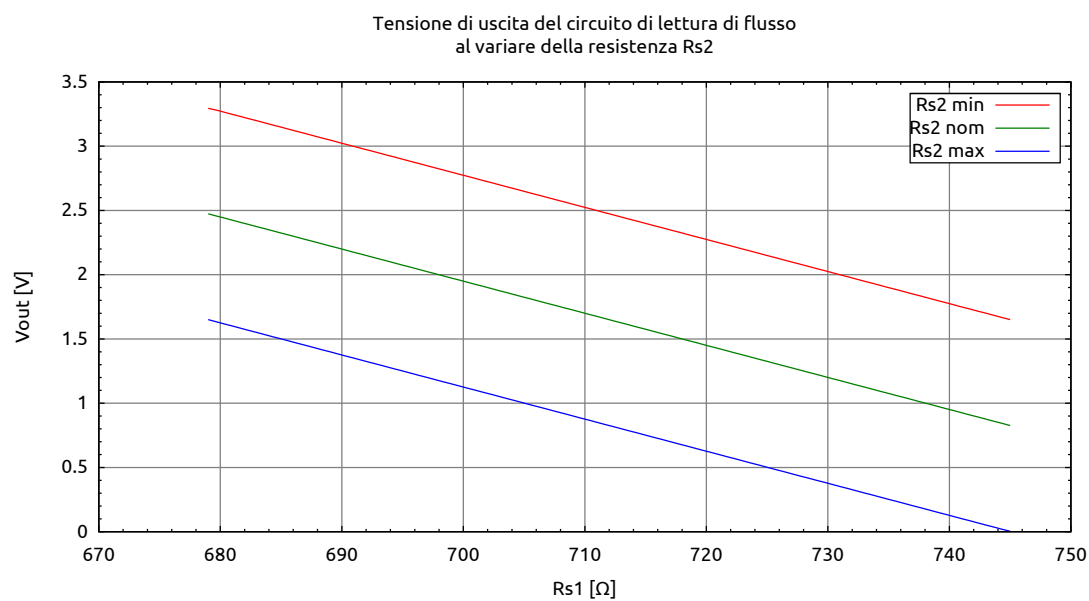


Figura 3.1.1

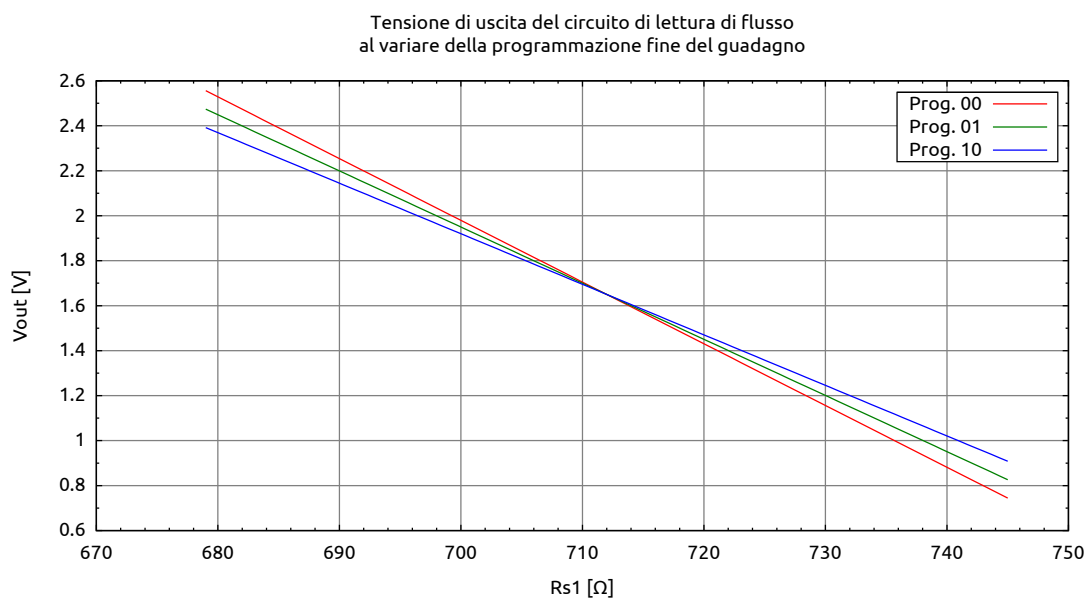


Figura 3.1.2

### 3.1.2 Controllo del riscaldatore

Il controllo in retroazione del riscaldatore ha dato i seguenti risultati in configurazione con guadagno 250 ed 1 V di tensione in ingresso:

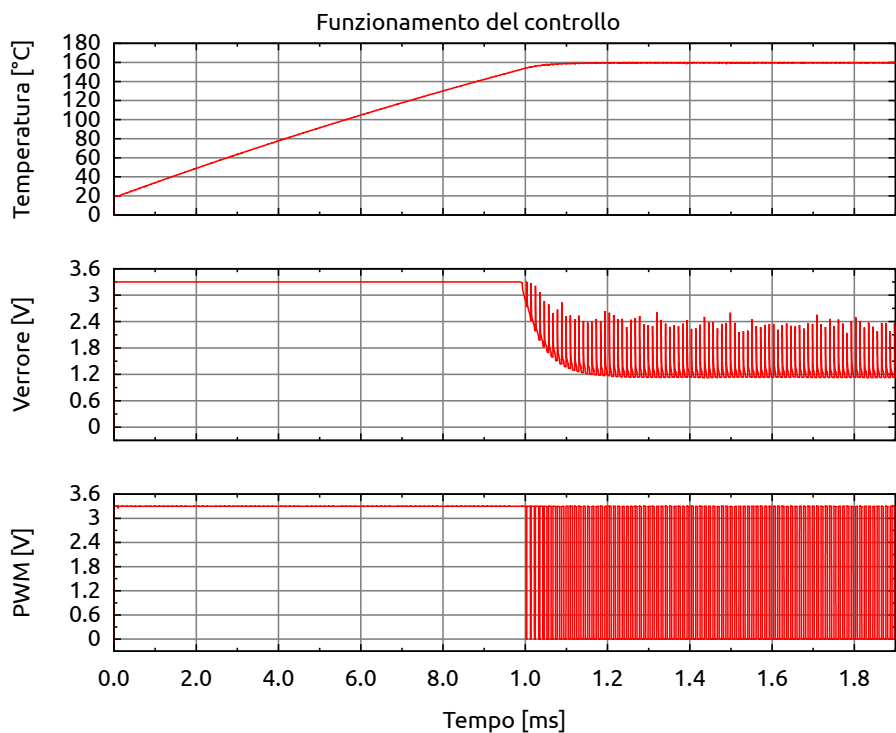


Figura 3.1.3



In figura 3.1.3 si distinguono tre fasi: la prima di slew rate in cui il controllo è in saturazione, la seconda in funzionamento lineare del sistema e l'ultima di raggiungimento dello stato stazionario. Nella fase di funzionamento lineare inoltre non è presente l'overshoot di temperatura; ciò indica che il sistema è stabile. Uno zoom sulla zona di funzionamento lineare è nel grafico di figura 3.1.4. Grazie al sistema così progettato il tempo di assestamento del riscaldatore è minore del  $\tau$  del sistema termico.

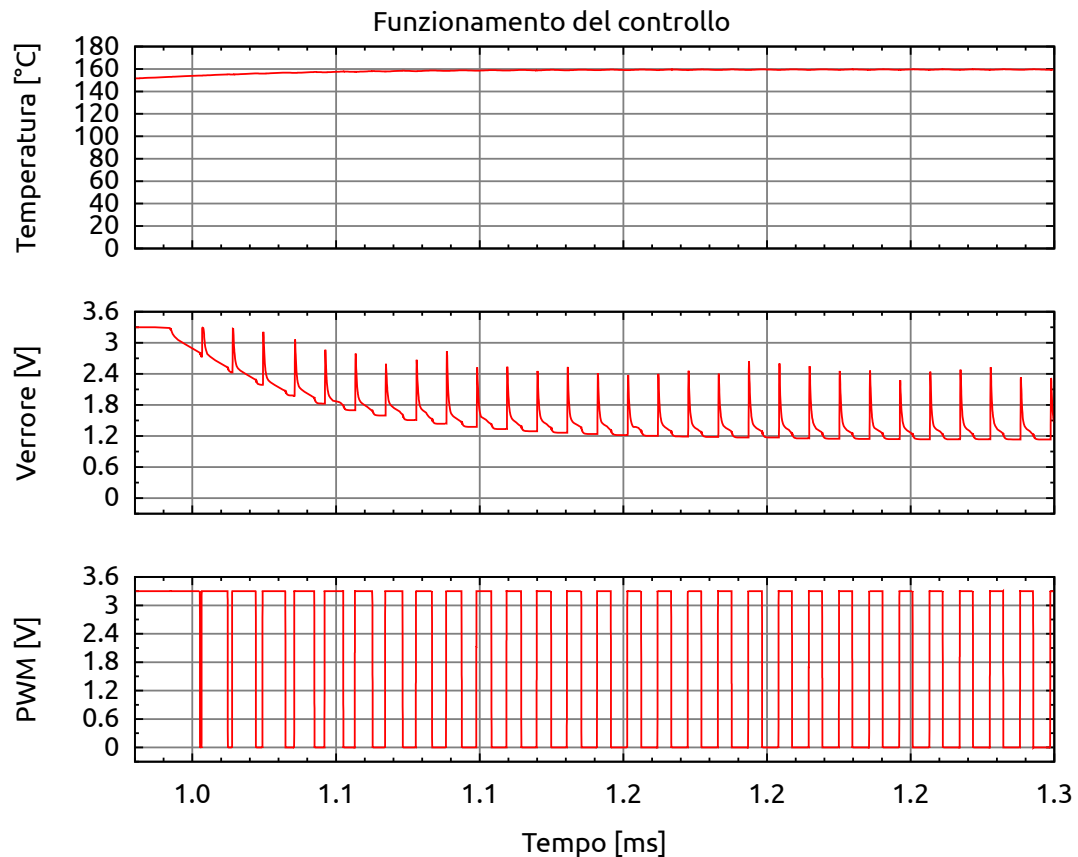


Figura 3.1.4

In cui si nota che il glitch che si presenta allo spegnimento del riscaldatore non è del tutto cancellato, ma la sovratensione all'interno del circuito non genera problemi di funzionamento del circuito di controllo. Per poter diminuire il glitch fino ad eliminarlo del tutto occorre aumentare entrambe le catene di ritardo in quanto il funzionamento critico del sistema, che si ricorda essere a basse tensioni di errore che spengono il comparatore e fanno funzionare il sistema di generazione delle fasi allargando l'impulso di clock per generare la fase di controllo PWM e generando un impulso ritardato per il campionamento, equivale ad allargare l'impulso di controllo di corrente innalzando quindi alla temperatura minima assoluta di funzionamento del riscaldatore.

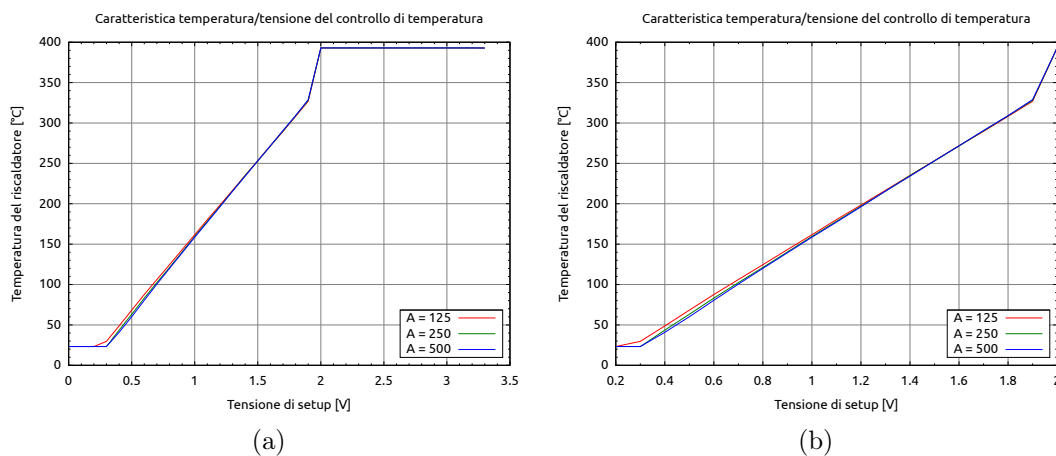


Figura 3.1.5: Caratteristica temperatura/tensione del controllo di temperatura

Nella figura 3.1.5 è presentata la caratteristica temperatura-tensione di set-up di funzionamento del sistema retroazionato, in figura 3.1.5b è presente un ingrandimento della zona di lineare.

L'effetto del guadagno programmabile è visibile in figura 3.1.6 con una tensione in ingresso di 1.5 V.

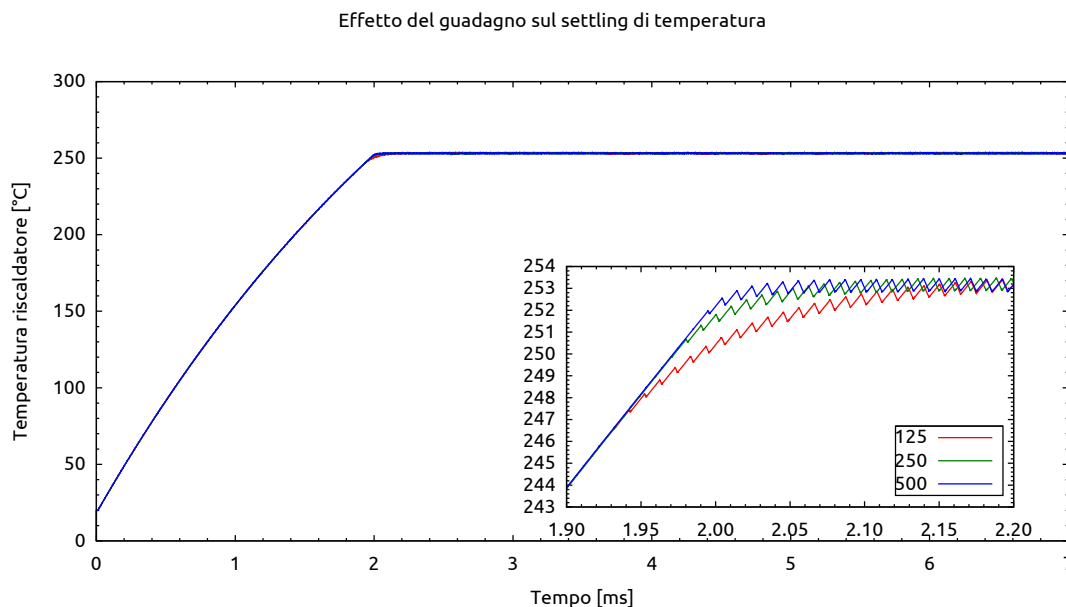


Figura 3.1.6

L'effetto della temperatura ambiente sulla temperatura del riscaldatore con tensione di set up di 1 V e 250 di guadagno:

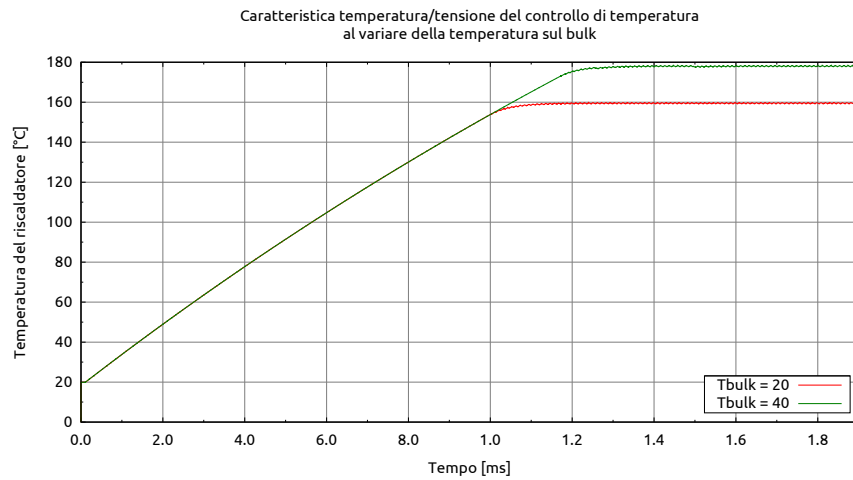


Figura 3.1.7

Come è già stato introdotto nella sezione 2.2.2 e si vedrà in 3.2.2 l'impulso di clock che si ottiene dal circuito di generazione dell'onda triangolare non è sufficiente per garantire un ritardo sufficiente tra il segnale di controllo del riscaldatore e di campionamento a causa del transitorio che occorre dallo stato spento a quello acceso che si traduce in una sovratensione in ingresso che potrebbe danneggiare il circuito, inoltre la presenza di questi glitch all'interno del circuito può falsare la misura della temperatura generando delle commutazioni non volute nello stadio di confronto tra il segnale e l'onda triangolare.

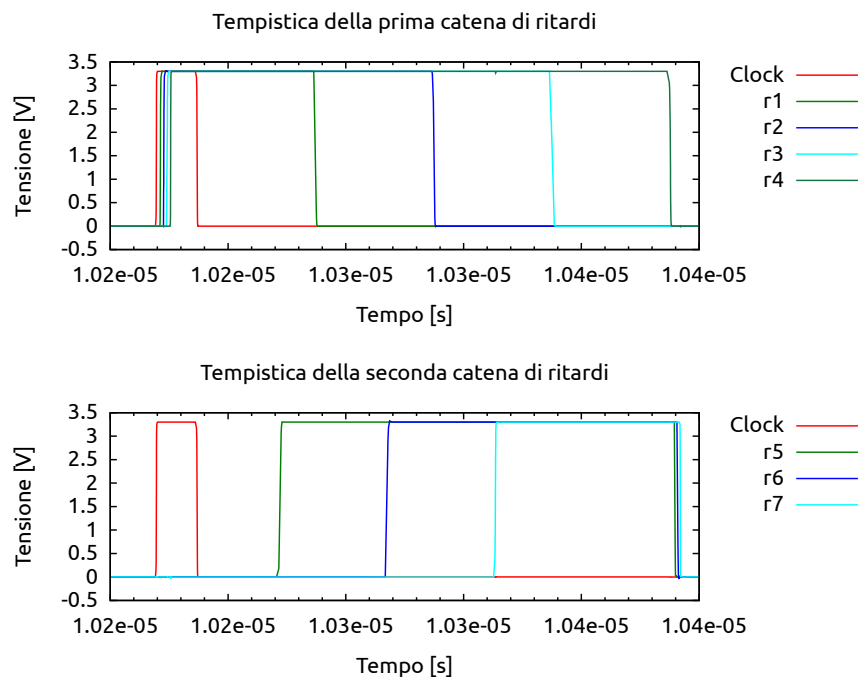


Figura 3.1.8

In figura 3.1.8  $r_n$  indica l'uscita della cella di ritardo  $n$ . Come si nota dalla figura 3.1.8 ogni cella della prima catena di ritardo introduce circa 45 ns di ritardo sul fronte di discesa del segnale in ingresso e circa 1.4 ns sul fronte di salita, il che corrisponde ad un allargamento dell'impulso di clock di 43.6 ns per far sì che la seconda catena abbia un segnale di larghezza sufficiente a far commutare l'ultima cella ritardatrice della seconda catena. Questa infatti introduce un ritardo sul fronte di salita di circa 45 ns riducendo la larghezza dell'impulso e ritardandolo. Le fasi di controllo si ottengono dalle celle  $r_4$  ed  $r_7$ .

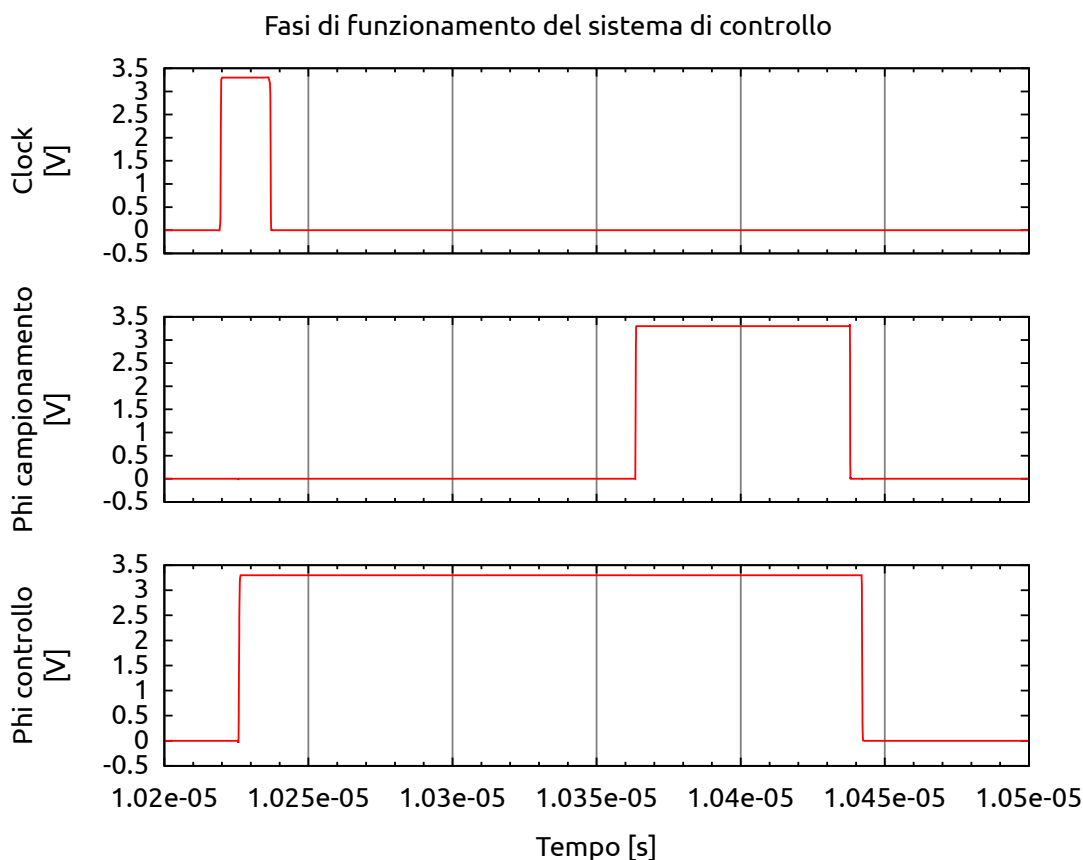


Figura 3.1.9

In figura 3.1.9 si nota un ritardo di 137.59 ns della fase di campionamento rispetto a quella di controllo del fronte di salita, un ritardo di 0.63 ns per il fronte di discesa e rimane in stato alto per 81.4 ns. Il controllo di corrente ha una larghezza di impulso di 218.38 ns che permette al campionatore di limitare il glitch in ingresso, questo è anche tempo minimo di funzionamento del duty cycle del controllo in quanto entra automaticamente in funzione quando il comparatore non riesce a funzionare.

Quando il comparatore comincia a funzionare una serie di segnali fanno sì che il duty cycle sia imposto dal comparatore e non più dal clock, la temporizzazione di questi segnali è visibile in figura 3.1.10; in cui si nota come il registro *latch*-

$D$  impone un ritardo di un ciclo di clock all'entrata in funzione del controllo con PWM che si ripercuote anche sul funzionamento delle fasi di controllo. Il registro *Set-Reset* serve a memorizzare l'avvenuta accensione del comparatore e poi tramite il latch-D si ottiene l'abilitazione al funzionamento con il duty cycle deciso dal comparatore.

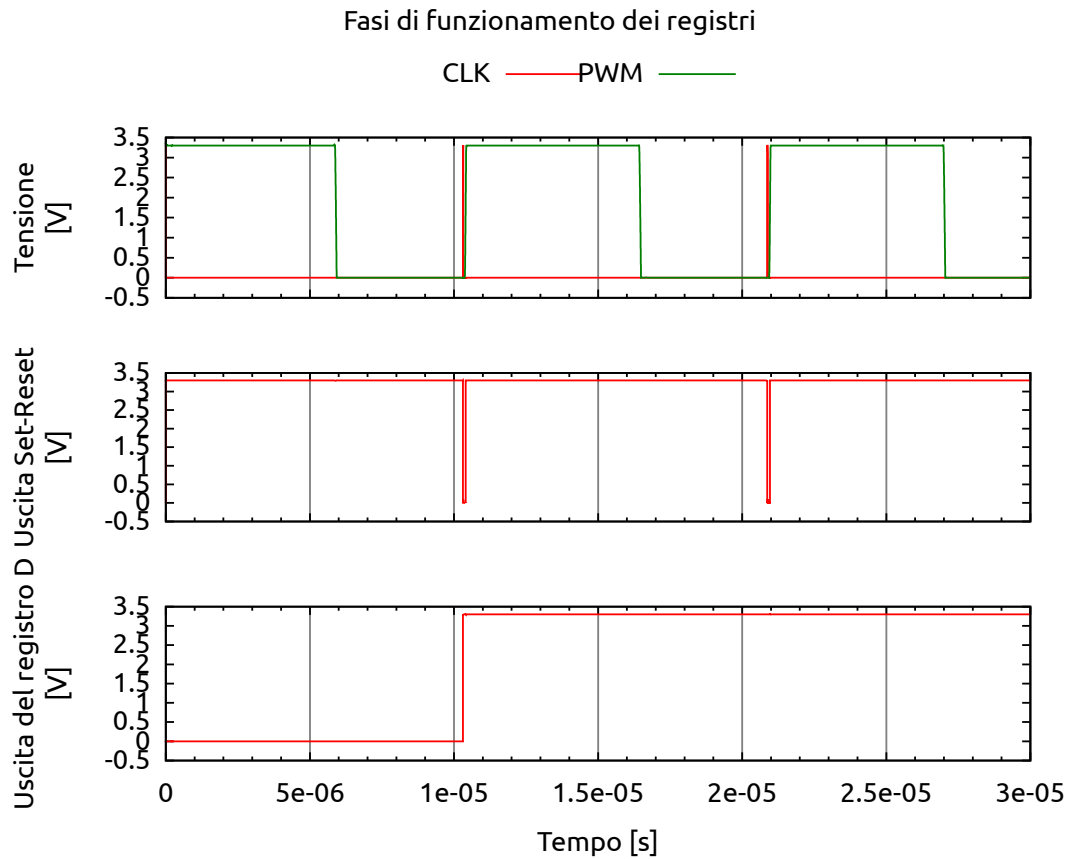


Figura 3.1.10

In figura 3.1.11 il grafico delle fasi di funzionamento generate dal circuito di gestione del funzionamento in cui si nota come le fasi dipendano dal segnale PWM solo un ciclo dopo la prima attivazione del segnale proveniente dal comparatore. In figura 3.1.12 il grafico delle fasi di funzionamento con i particolari di sfasamento rispetto al clock in cui si nota che a differenza del funzionamento a comparatore spento la fase di campionamento oltre a raggiungere il livello alto in ritardo di 136.35 ns del controllo di corrente questa fase ritorna allo stato off prima del controllo di corrente di 198.65 ns.

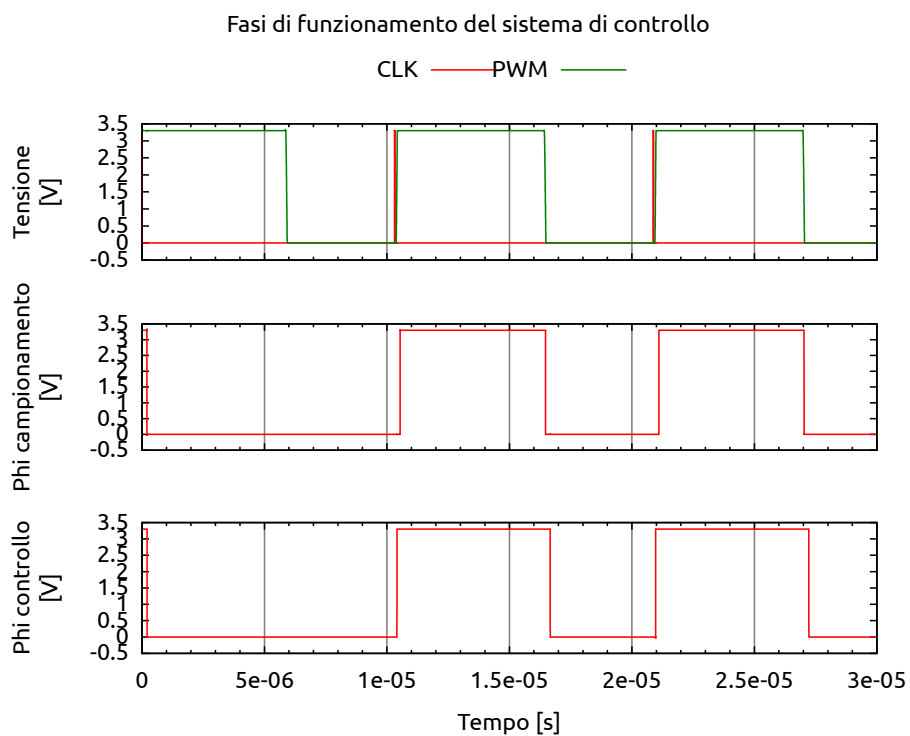


Figura 3.1.11

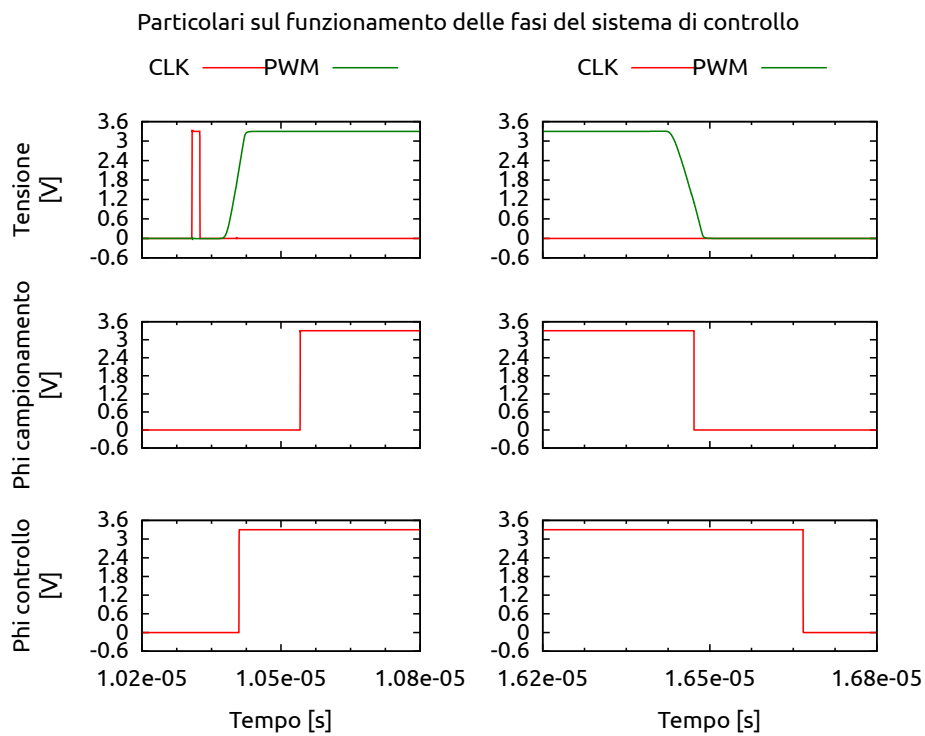


Figura 3.1.12

In figura 3.1.13 il diagramma delle due catene di ritardo quando il sistema lavora con un duty cycle imposto dal comparatore. Nel grafico si può vedere che il segnale *phi* generato incorpora anche il segnale di clock che però è filtrato dalle catene di ritardo e quindi non introduce errori sul duty cycle.

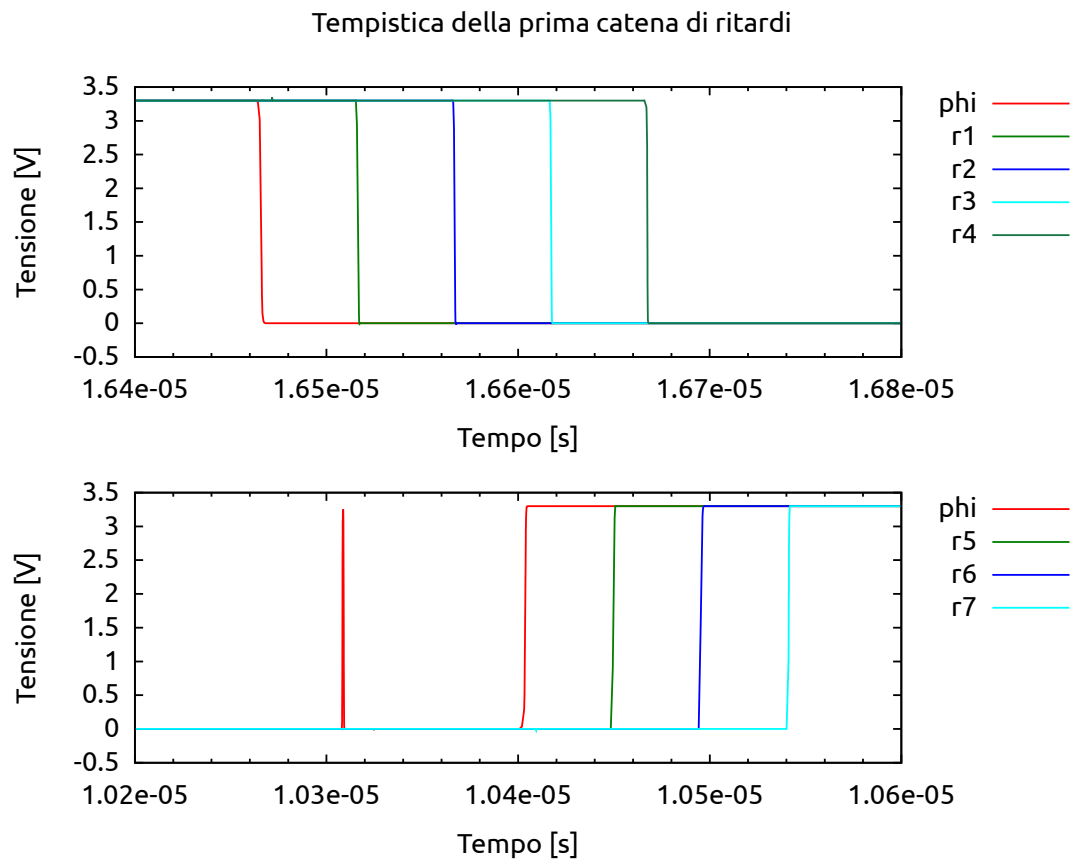


Figura 3.1.13

## 3.2 Blocchi principali

### 3.2.1 Gli amplificatori operazionali

#### Caratteristiche dell'amplificatore operazionale general purpose

Un amplificatore operazionale ha numerosi parametri e figure di merito per essere caratterizzato, tra queste sono presenti quelle definite al variare del modo comune di ingresso, le analisi al transitorio, quelle in frequenza e infine quelle riguardanti la variabilità statistica come le analisi Montecarlo e i casi di *worst speed* e *worst power*. Tutte le simulazioni sono state fatte con dei carichi sovrastimati di 5 pF e 10 k $\Omega$  || 5 pF per la configurazione A dell'amplificatore operazionale e 15 pF e 10 k $\Omega$  || 15 pF per la configurazione B.

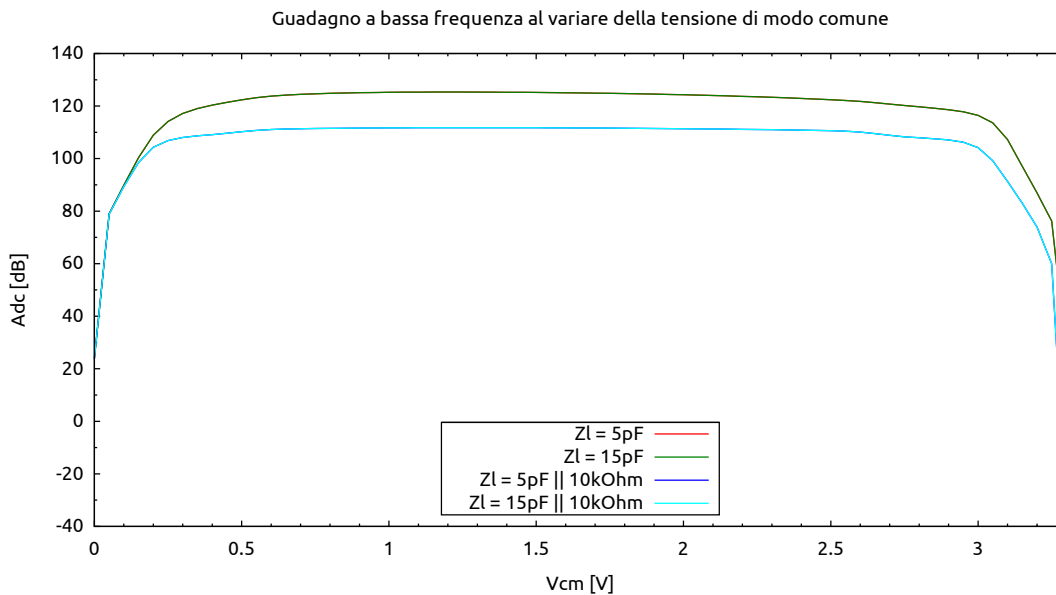


Figura 3.2.1

Nel grafico 3.2.1 si nota che il guadagno rimane costante finché il MOS  $M_{ON}$  o  $M_{OP}$  non si spengono. Il guadagno per entrambe le configurazioni con tutte le configurazioni di carico rimane entro il 6% rispetto al valore massimo per un range di tensione che va da 0.35 V ai 2.9 V. Il carico resistivo aggiuntivo ha il solo effetto di abbassare il guadagno dell'amplificatore ed aumenta sensibilmente il range di tensione di modo comune in cui il guadagno rimane entro il 6% del valore massimo.



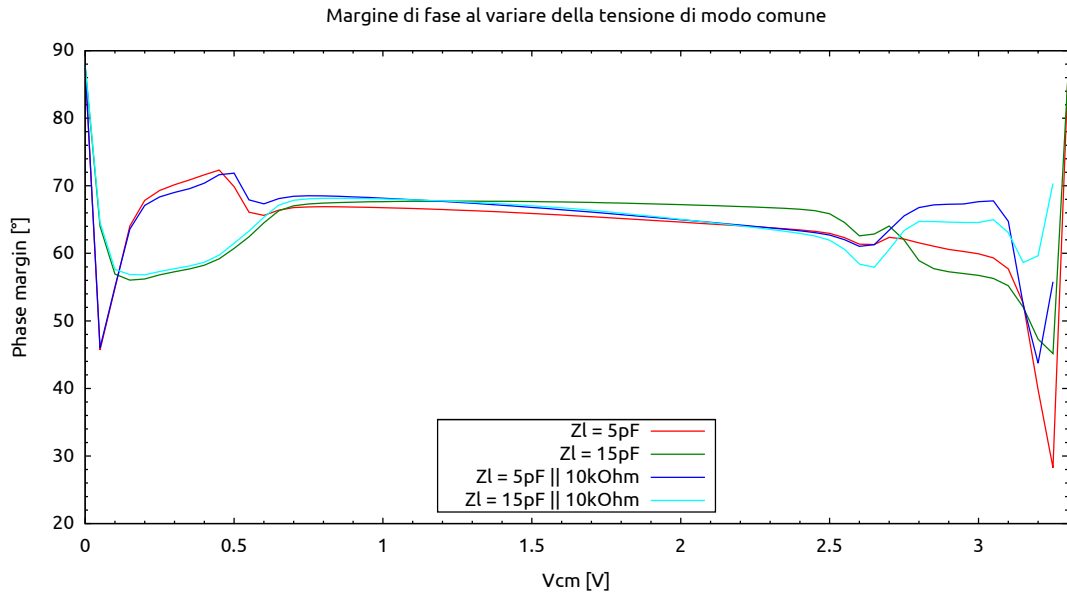


Figura 3.2.2

Nel grafico 3.2.2 si nota come il carico resistivo abbia effetto sul margine di fase maggiormente nell'intervallo di tensioni in cui funziona una sola coppia differenziali, i dati mostrano come il margine di fase per un certo intervallo scenda al di sotto dei  $60^\circ$ , comunque accettabili data la sovrastima del carico dell'amplificatore.

Si è anche valutato il  $CMRR^1$  e il  $PSRR^2$  al variare della tensione di modo comune che hanno dati i risultati di figura 3.2.3.

<sup>1</sup>CMRR è l'acronimo di *Common Mode Rejection Ratio*, è una figura di merito degli amplificatori operazionali e si calcola con la formula  $CMRR = 20 \log \left( \frac{A_{diff}}{A_{cm}} \right)$ , e si esprime in dB.

<sup>2</sup>PSRR è l'acronimo di *Power Supply Rejection Ration* ed è un'altra figura di merito, come il CMRR si calcola con la formula  $PSRR = 20 \log \left( \frac{A_{diff}}{A_{supply}} \right)$  e si esprime in dB.

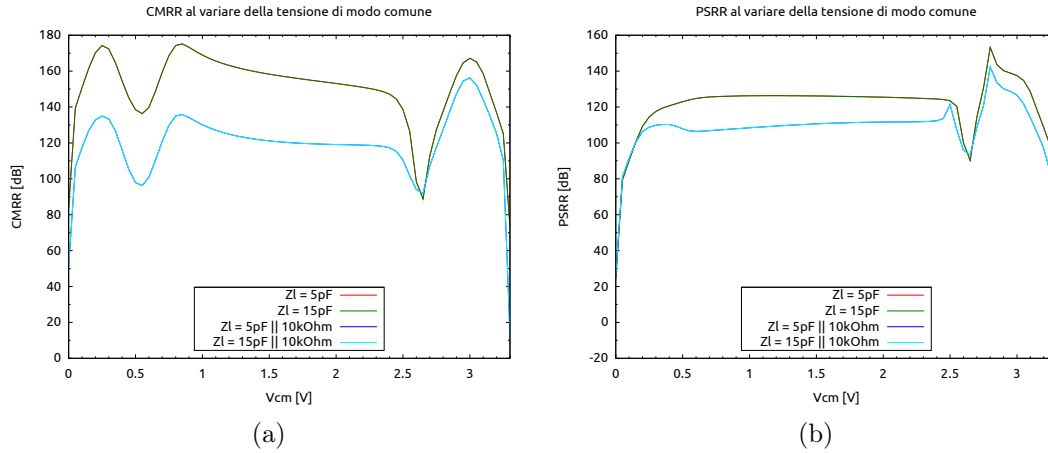


Figura 3.2.3

In questo paragrafo saranno discussi i risultati ottenuti dalle simulazioni in frequenza dell'amplificatore operazionale. In ogni tabella appaiono il guadagno a bassa frequenza  $A_{dc}$ , il margine di fase  $\Phi_M$ , il margine di guadagno  $A_{margin}$ , la frequenza del polo dominante, la U.G.F.<sup>3</sup>, la G.B.W.<sup>4</sup>, il CMRR e il PSRR.

La configurazione A è stata testata con un carico capacitivo di 5 pF e successivamente con lo stesso carico capacitivo e con una resistenza di 10 k $\Omega$  in parallelo. Le stesse simulazioni sono state fatte con la configurazione B con l'unica differenza nel carico capacitivo di 15 pF. In tabella 3.2.1 il dimensionamento della compensazione di Miller utilizzata.

Tabella 3.2.1

Carico	Configurazione	$R_f$ [k $\Omega$ ]	$C_f$ [pF]
5 pF e 10 k $\Omega$    5 pF	A	2	2.5
15 pF e 10 k $\Omega$    15 pF	B	2.4	5

<sup>3</sup>U.G.F. è l'acronimo di *Unity Gain Frequency* e rappresenta la frequenza in cui il guadagno è pari ad uno, rappresenta la massima frequenza che può amplificare il l'operazionale.

<sup>4</sup>G.B.W. è anche detto *Gain Bandwidth product* rappresenta il prodotto tra il guadagno a bassa frequenza e la frequenza del polo dominante e indica la frequenza di guadagno unitario nel caso l'amplificatore operazionale abbia un solo polo.

## Analisi della configurazione A con carico capacitivo

Tabella 3.2.2

$V_{cm}$ [V]	0.3	1.65	3.0
Coppie differenziali accese	p	n e p	n
$A_{dc}$ [dB]	117.19	124.99	116.45
$\Phi_M$ [°]	70.17	65.54	59.93
$A_{margin}$ [dB]	11.43	10.33	10.88
Polo dominante [Hz]	116.27	52.52	127.26
U.G.F. [MHz]	51.67	73.10	38.88
G.B.W. [MHz]	84.11	93.29	84.56
CMRR [dB]	172.38	156.58	167.13
PSRR [dB]	117.54	126.01	137.52

Risposta in frequenza dell'amplificatore operazionale

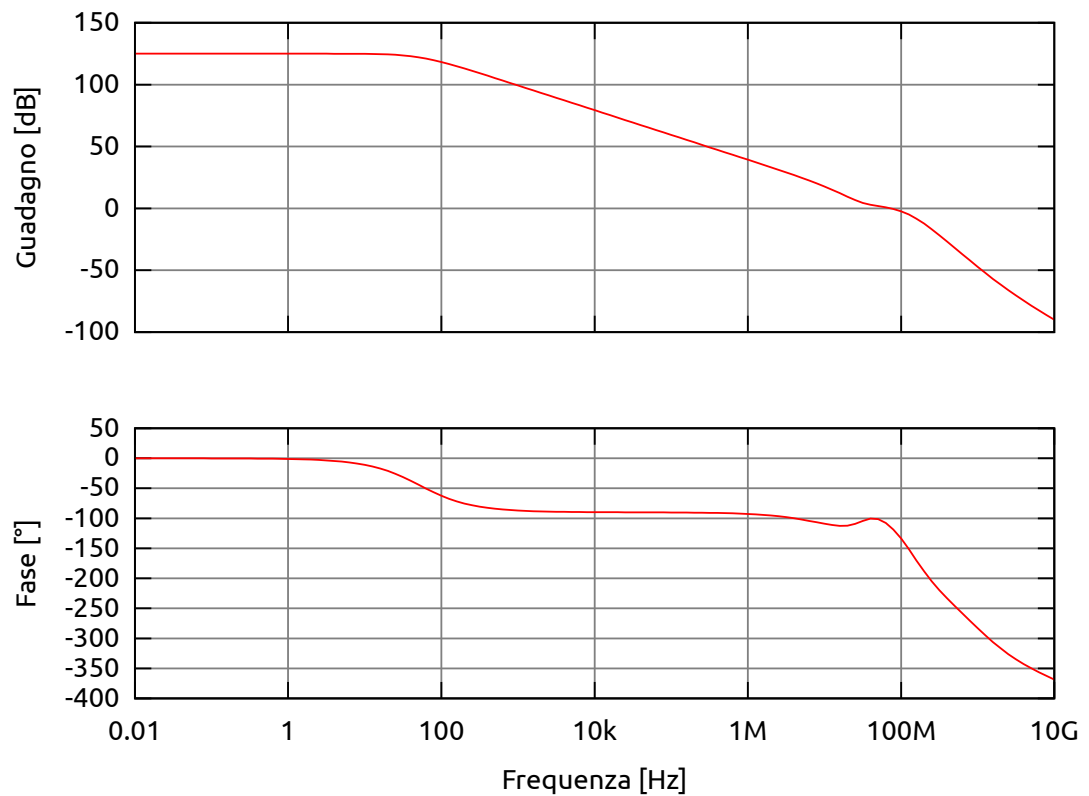


Figura 3.2.4

Risposta in frequenza dell'amplificatore operazionale

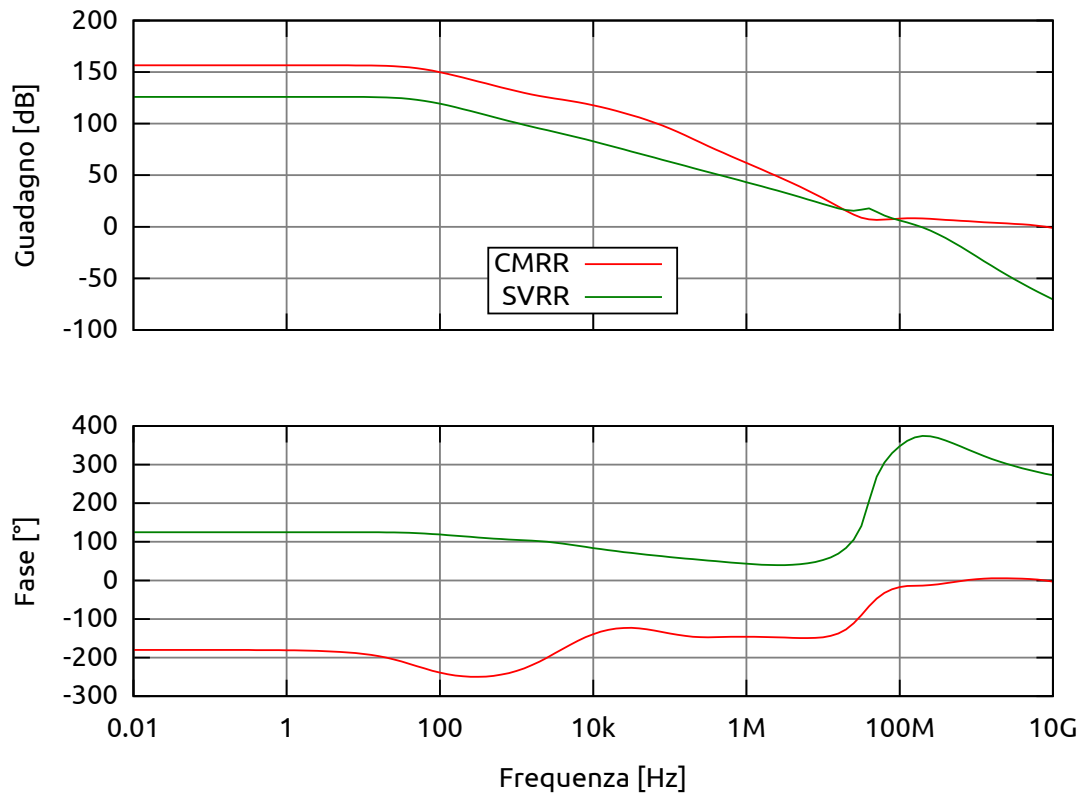


Figura 3.2.5

## Analisi della configurazione A con carico capacitivo e resistivo

Tabella 3.2.3

$V_{cm}$ [V]	0.3	1.65	3.0
Coppie differenziali accese	p	n e p	n
$A_{dc}$ [dB]	108.03	111.66	104.15
$\Phi_M$ [°]	69.01	66.28	67.64
$A_{margin}$ [dB]	11.66	9.80	10.13
Polo dominante [Hz]	324.98	238.13	503.94
U.G.F. [MHz]	49.13	72.64	50.37
G.B.W. [MHz]	81.87	91.17	81.29
CMRR [dB]	133.38	120.19	156.24
PSRR [dB]	109.83	111.06	126.64

Risposta in frequenza dell'amplificatore operazionale

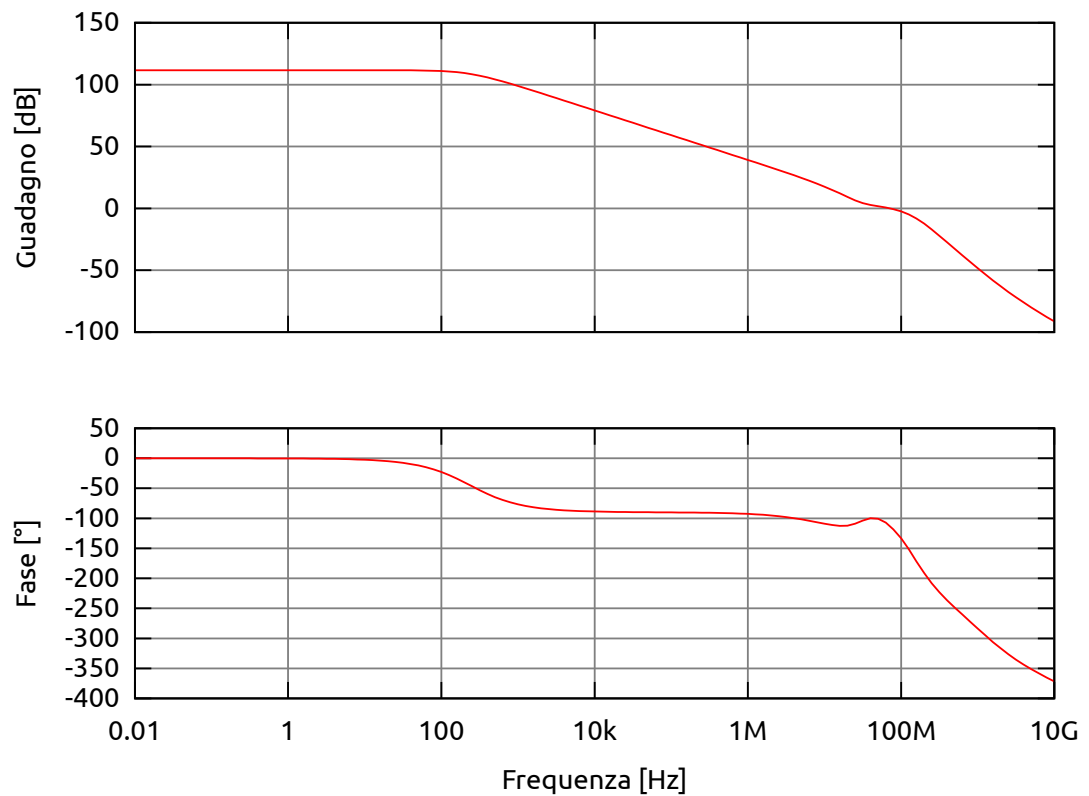


Figura 3.2.6

Risposta in frequenza dell'amplificatore operazionale

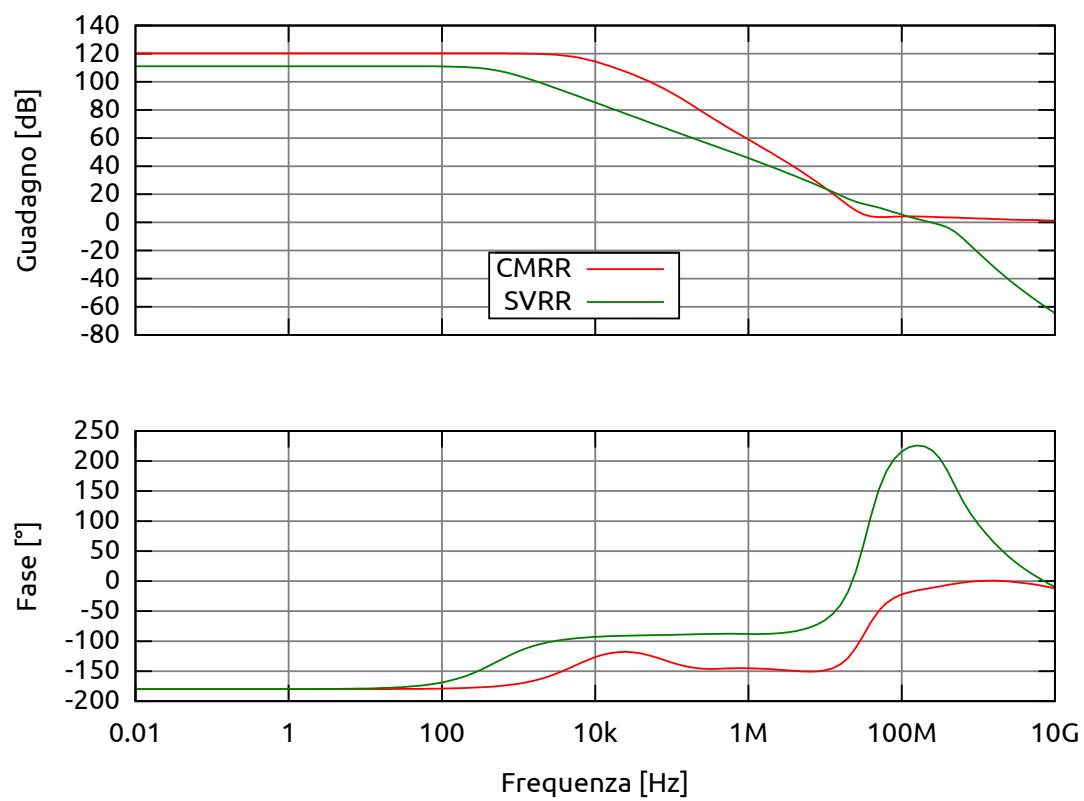


Figura 3.2.7

## Analisi della configurazione B con carico capacitivo

Tabella 3.2.4

$V_{cm}$ [V]	0.3	1.65	3.0
Coppie differenziali accese	p	n e p	n
$A_{dc}$ [dB]	117.19	124.99	116.45
$\Phi_M$ [°]	57.27	67.57	56.73
$A_{margin}$ [dB]	14.36	12.11	11.74
Polo dominante [Hz]	58.46	26.39	64.13
U.G.F. [MHz]	41.67	47.47	28.96
G.B.W. [MHz]	42.28	46.86	42.61
CMRR [dB]	172.38	156.57	167.12
PSRR [dB]	117.54	126.00	137.52

Risposta in frequenza dell'amplificatore operazionale

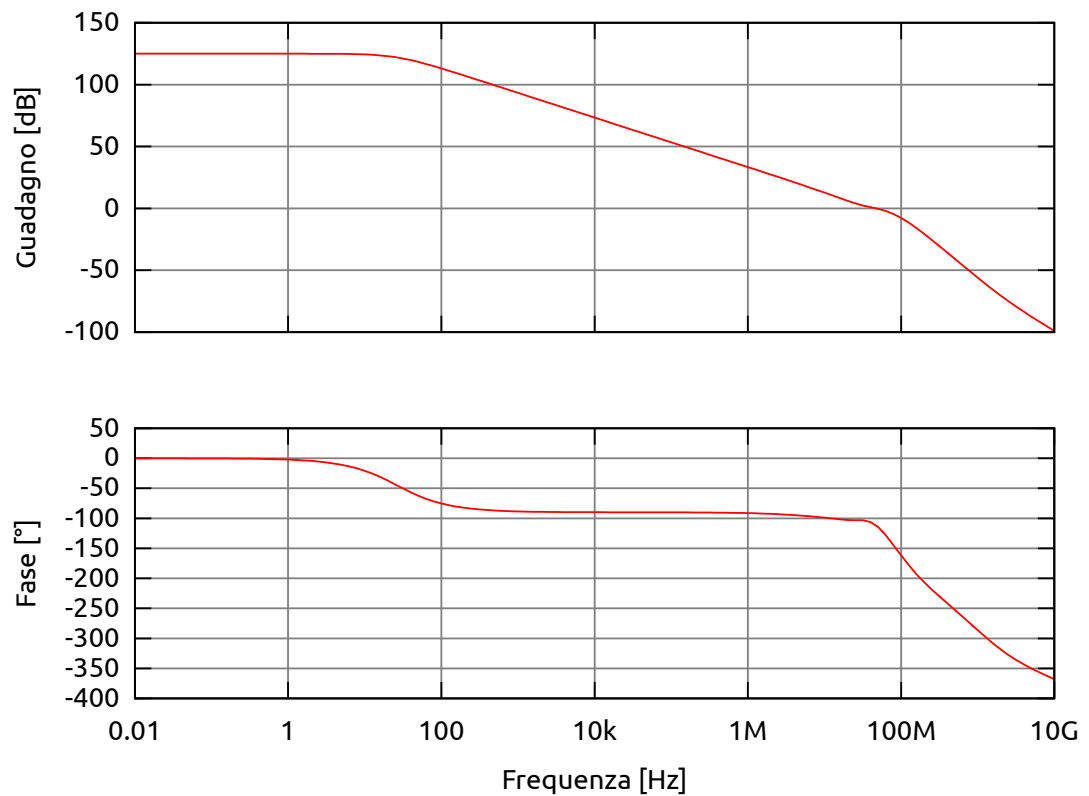


Figura 3.2.8

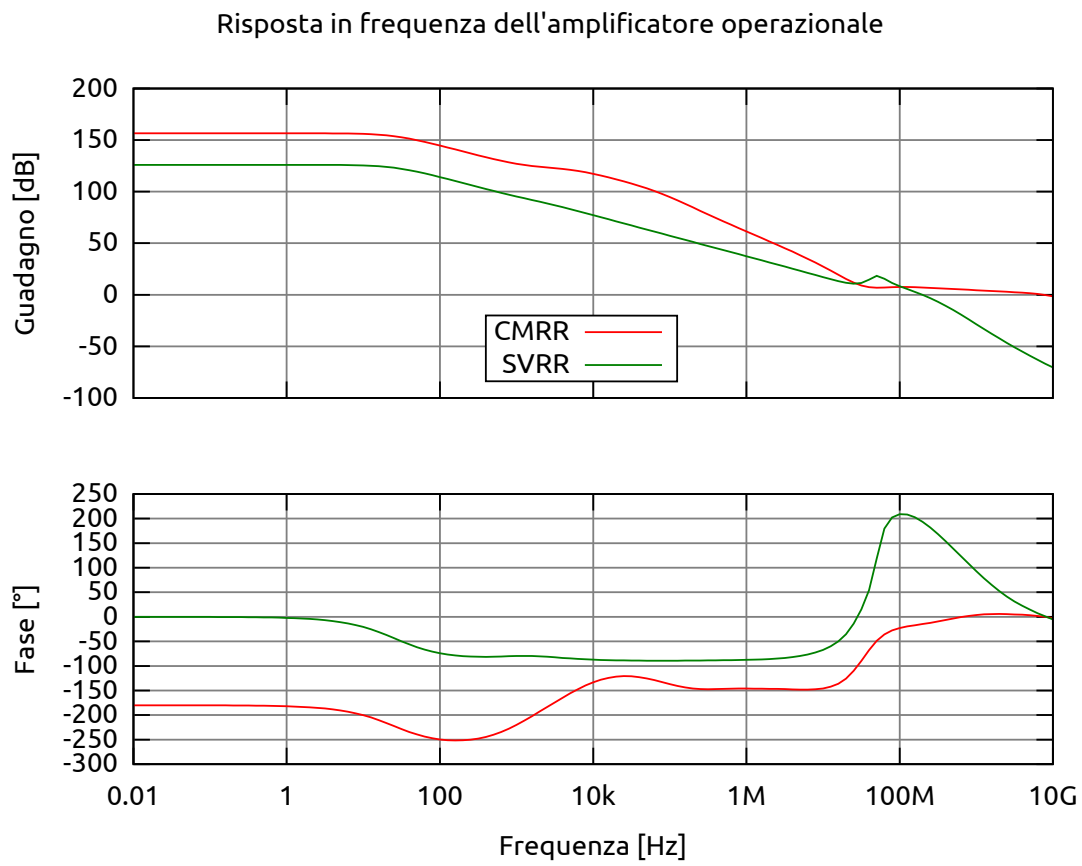


Figura 3.2.9



## Analisi della configurazione B con carico capacitivo e resistivo

Tabella 3.2.5

$V_{cm}$ [V]	0.3	1.65	3.0
Coppie differenziali accese	p	n e p	n
$A_{dc}$ [dB]	108.03	111.66	104.15
$\Phi_M$ [°]	57.72	66.56	64.56
$A_{margin}$ [dB]	14.38	11.14	10.34
Polo dominante [Hz]	163.82	119.87	255.25
U.G.F. [MHz]	40.75	49.96	37.71
G.B.W. [MHz]	41.27	45.89	41.17
CMRR [dB]	133.38	120.19	156.24
PSRR [dB]	109.83	111.06	126.64

Risposta in frequenza dell'amplificatore operazionale

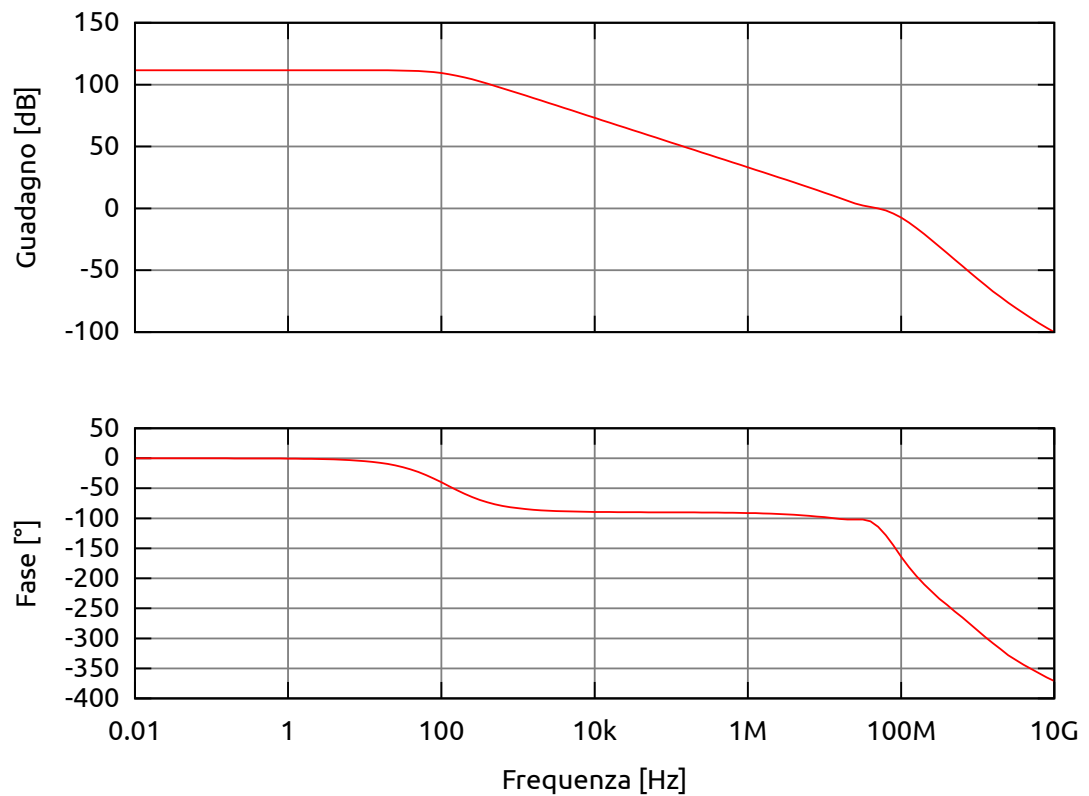


Figura 3.2.10

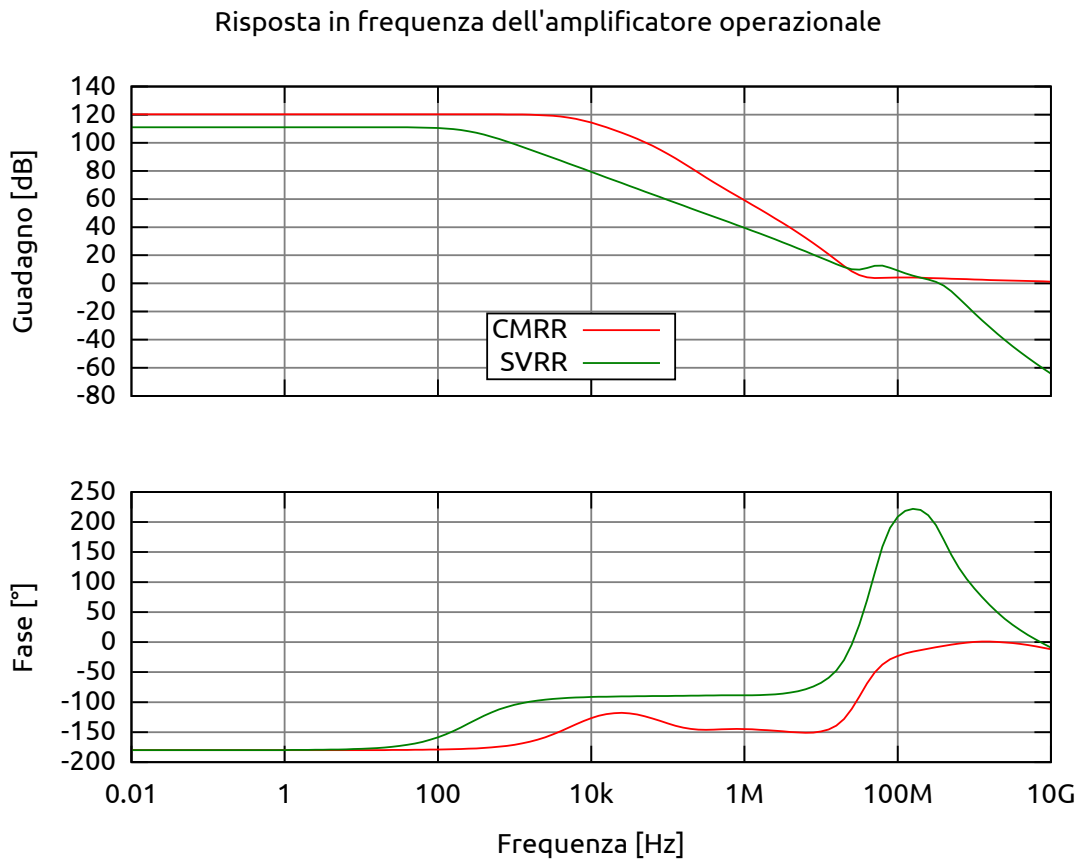


Figura 3.2.11

Nei grafici si nota la presenza di un doppietto polo-zero nei pressi della UGF che può causare problemi alla risposta al gradino [15] di cui si discuteranno gli effetti nell'analisi al transitorio. Ulteriori dati sono presenti nella tabella 3.2.6.

Tabella 3.2.6

Caratteristica	Risultato
Slew Rate	285 kA/F
Potenza dissipata massima ( $Z_L = C_L$ )	2.44 mW

in cui il carico capacitivo non ha influenza sulla simulazione della potenza dissipata e nemmeno la configurazione simulata.

Il rumore equivalente delle due configurazioni è visibile in figura 3.2.12 con una tensione di modo comune di 1.65 V e carico esclusivamente capacitivo per entrambe le simulazioni, il carico resistivo aggiuntivo non varia in alcun modo la caratteristica di rumore in quanto esterno al circuito.

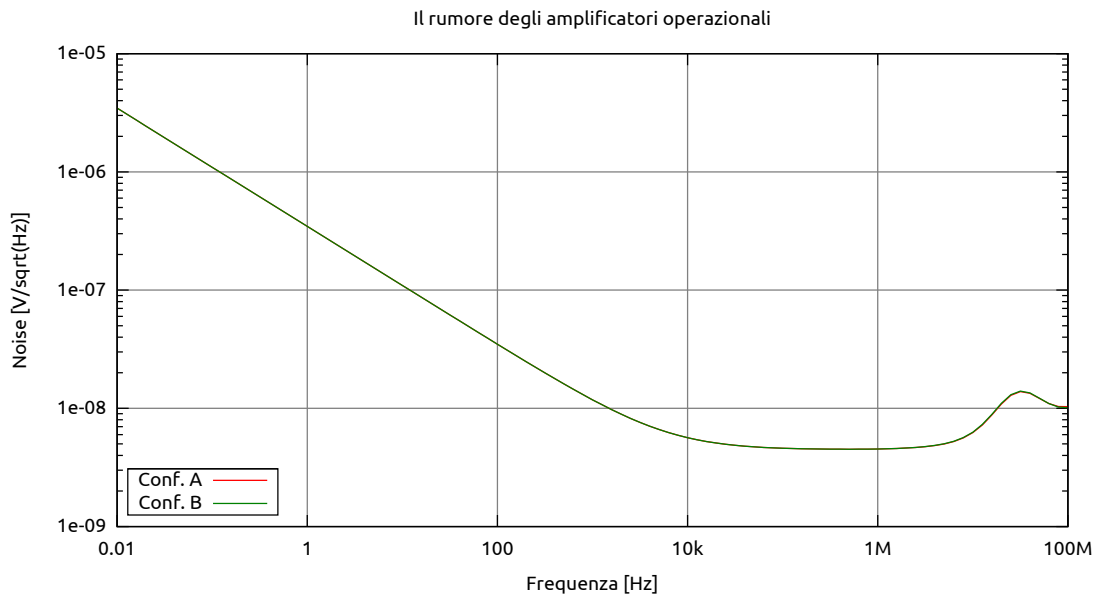


Figura 3.2.12

In figura 3.2.12 si nota che la compensazione di Miller non ha effetto sul rumore equivalente in ingresso ed il maggior contributo di rumore è dovuto alle coppie di ingresso come si era supposto nel dimensionamento delle coppie differenziali. Il rumore a 100 Hz per valutare il rumore Flicker è pari a  $348.8 \text{ nV}/\sqrt{\text{Hz}}$  e il rumore termico è pari a  $4.53 \text{ nV}/\sqrt{\text{Hz}}$  misurato a 1 MHz.

### Analisi al transitorio dell'amplificatore operazionale

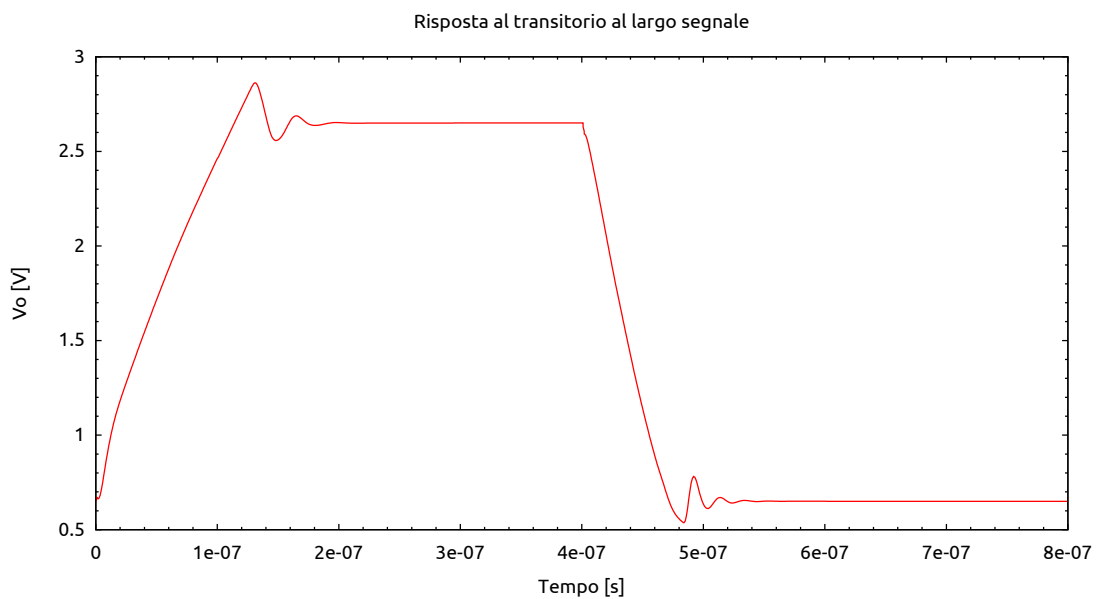


Figura 3.2.13

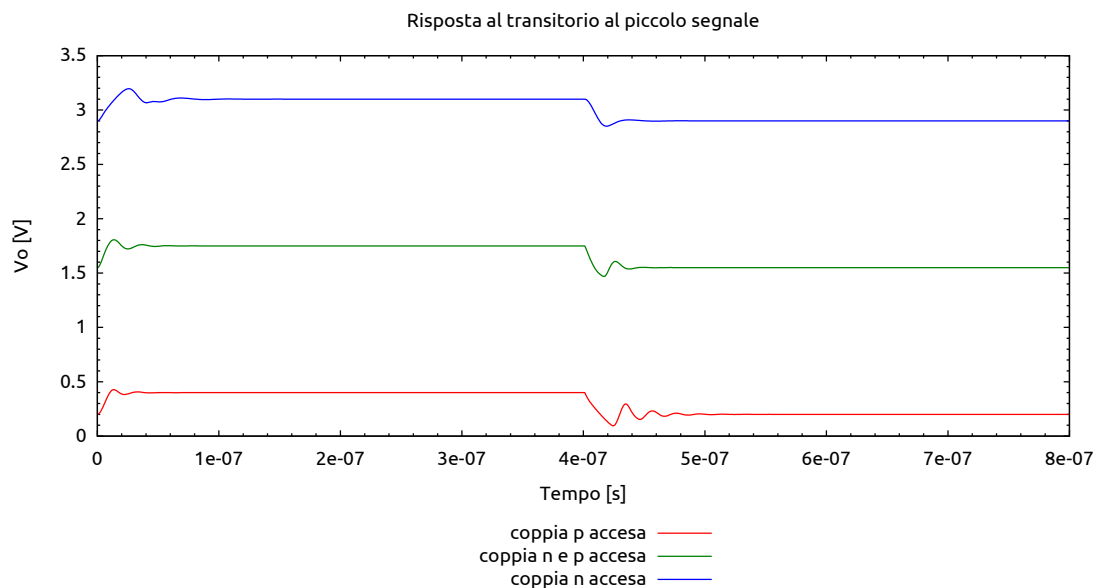


Figura 3.2.14

In figura 3.2.13 la risposta al transitorio al largo segnale, ovvero la risposta ad un gradino di tensione in ingresso di 2 V che parte da 0.65 V e raggiunge 2.65 V. In figura 3.2.14 invece la risposta al piccolo segnale (un gradino di 200 mV) per ogni zona di funzionamento dell'amplificatore operazionale. Nei grafici delle simulazioni al transitorio, il margine di fase ridotto impone alla risposta al transitorio una sovraelongazione nella risposta al gradino che poi si attenua. Si nota inoltre come il margine di fase degradi allo spegnersi dei MOS di uscita per la risposta al transitorio in cui solo la coppia differenziale p è accesa; infatti il segnale è meno smorzato e impiega più tempo a raggiungere lo stato stazionario.

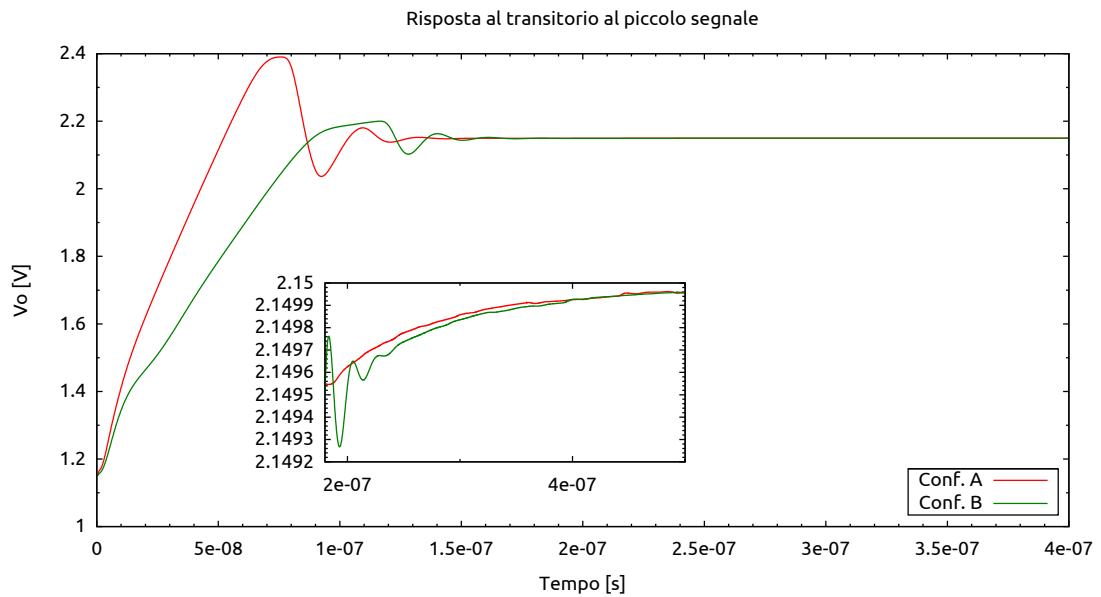


Figura 3.2.15

In figura 3.2.15 è presente un ingrandimento della risposta al gradino al largo segnale in cui si nota l'assenza di un assestamento del segnale con  $\tau$  ridotta; gli assestamenti che si notano sono frutto di arrotondamenti del simulatore.

### Analisi Montecarlo

Nell'analisi monte carlo dell'amplificatore operazionale si è analizzata la variazione del guadagno e del margine di fase di entrambe le configurazioni nelle condizioni di carico più critiche, ovvero  $10\text{ k}\Omega$  in parallelo ad una capacità di  $5\text{ pF}$  e  $15\text{ pF}$  rispettivamente per le configurazioni A e B. I valori estrapolati sono stati simulati con gli amplificatori operazionali con una tensione di modo comune di  $1.65\text{ V}$ .

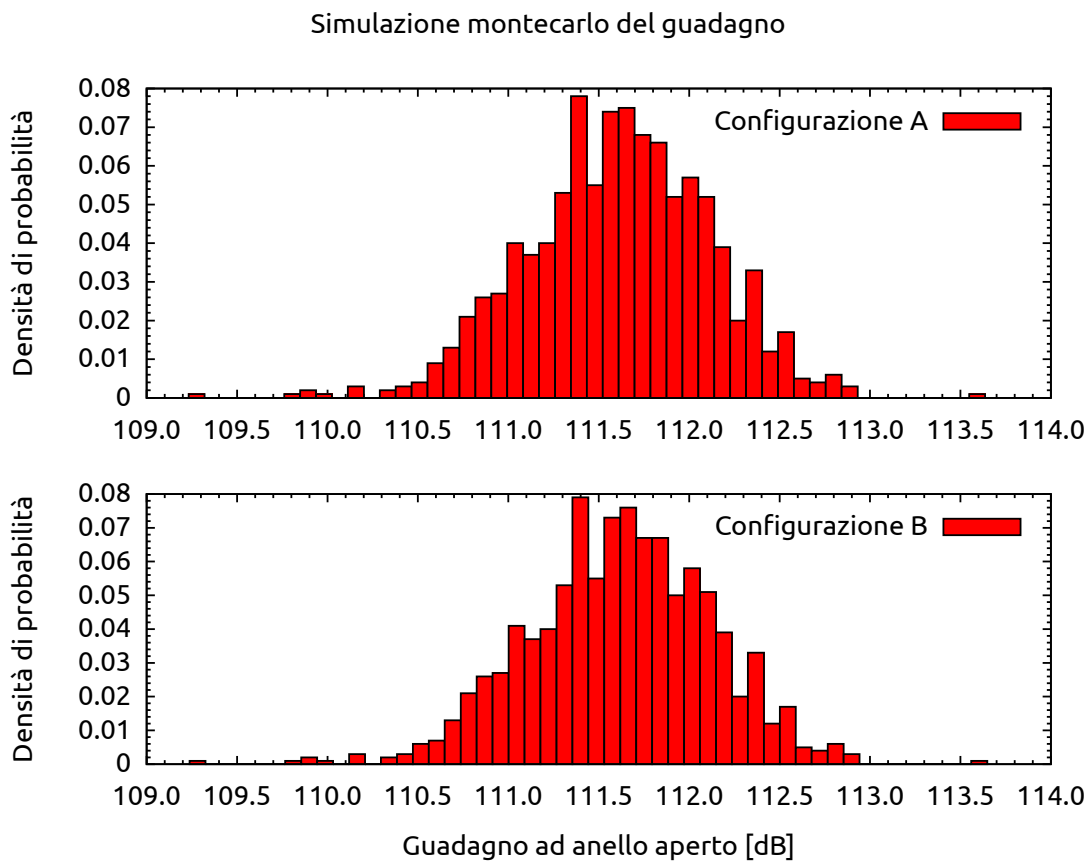


Figura 3.2.16

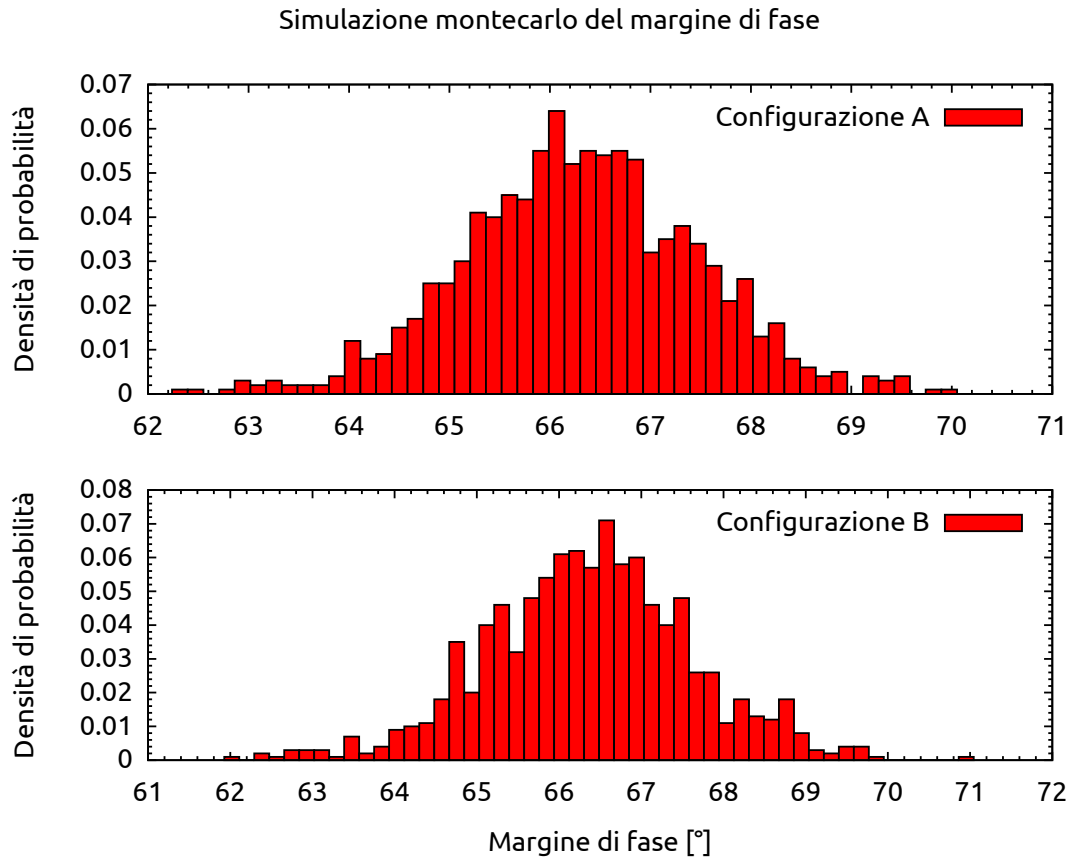


Figura 3.2.17

In figura 3.2.16 il grafico della densità di probabilità del guadagno per la configurazione A, che ha una media di 111.61 dB e una varianza di 0.26 dB mentre per la configurazione B si ottiene  $m = 111.62$  dB e  $\sigma^2 = 0.26$  dB. In figura 3.2.17 invece è presente la distribuzione probabilistica del margine di fase con una media di  $66.3^\circ$  e una varianza di  $1.3^\circ$ , per la configurazione B si ottiene  $m = 66.4^\circ$  e  $\sigma^2 = 1.6^\circ$ . Dai grafici si nota che l'amplificatore operazionale è robusto in quanto la variabilità dei dati è ridotta.

Oltre alla simulazione statistica è stata simulata la risposta in frequenza dell'amplificatore operazionale nei casi limite di *worst power* e *worst speed* che hanno dato i risultati visibili in figura 3.2.18 e 3.2.19.

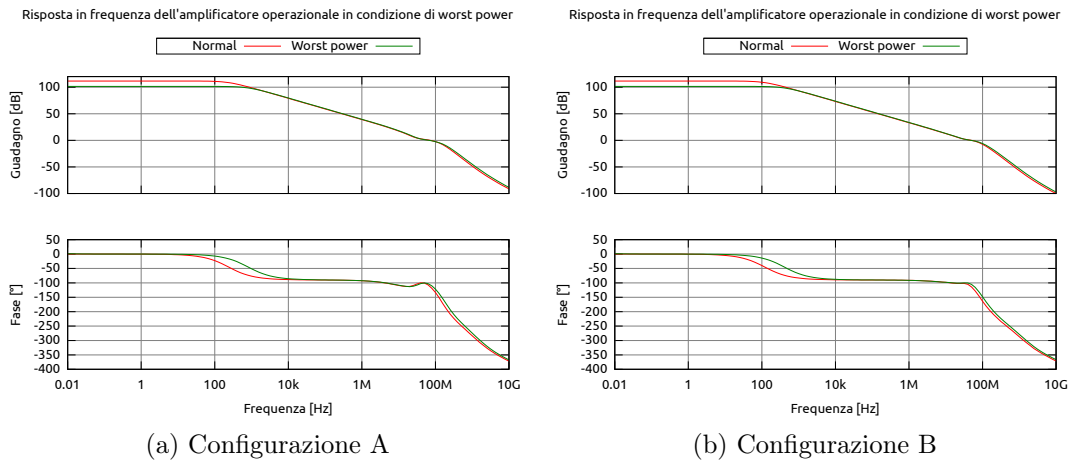


Figura 3.2.18: Analisi worst power

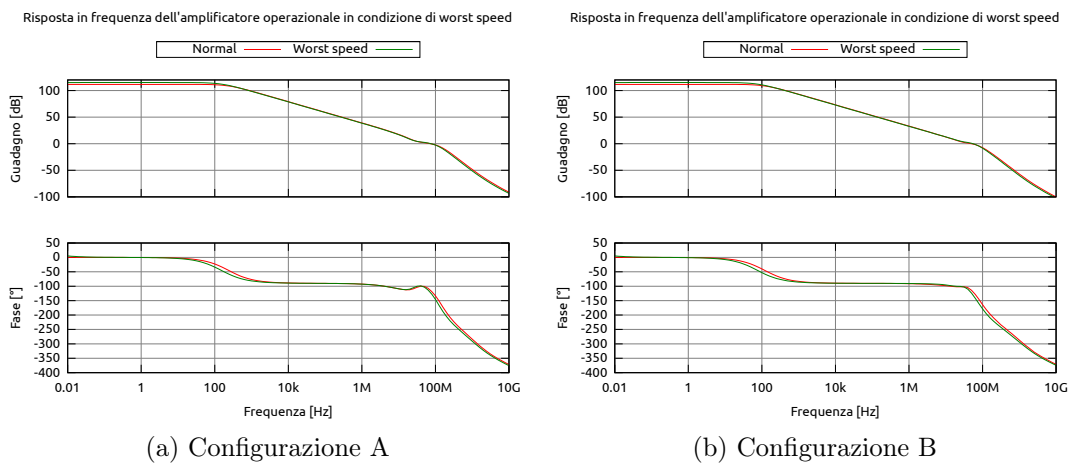


Figura 3.2.19: Analisi worst speed

I grafici 3.2.18 e 3.2.19 mostrano la differenza tra la soluzione nominale di funzionamento e quella nel caso in cui i transistor siano molto veloci e quindi con un maggior consumo di potenza (worst power) e quello in cui invece siano i più lenti (worst speed). Il primo mostra una diminuzione del guadagno e un aumento del margine di fase migliorando quindi la stabilità del circuito, nel secondo invece avviene il contrario, ovvero il guadagno aumenta e il margine di fase diminuisce al di sotto dei  $60^\circ$ ,  $52.4^\circ$  per la configurazione A e  $56.2^\circ$  per la B, che solitamente si impone essere il minimo margine di fase accettabile.



### Operational Transconductance Amplifier

L'OTA progettato dall'amplificatore operazionale appena visto ha le caratteristiche visibili in tabella 3.2.7 con carico da 5 pF.

Tabella 3.2.7

Caratteristica	Valore
$A_{DC}$	86.35 dB
GBW	7.09 MHz
SR	2.01 MA/F
Potenza dissipata	272 $\mu$ W

Risposta in frequenza dell'OTA

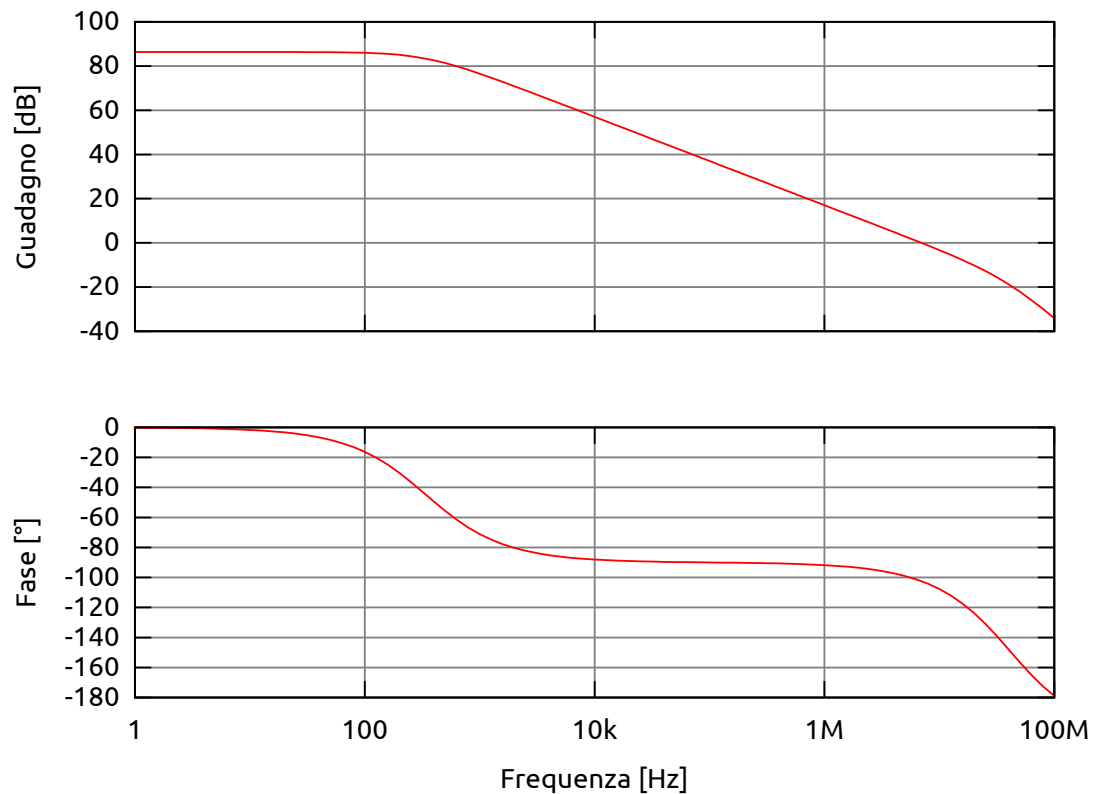


Figura 3.2.20

Il grafico di figura 3.2.20 mostra la risposta in frequenza dell'OTA con un carico capacitivo di 5 pF

## Il comparatore

Caratteristica di funzionamento del comparatore

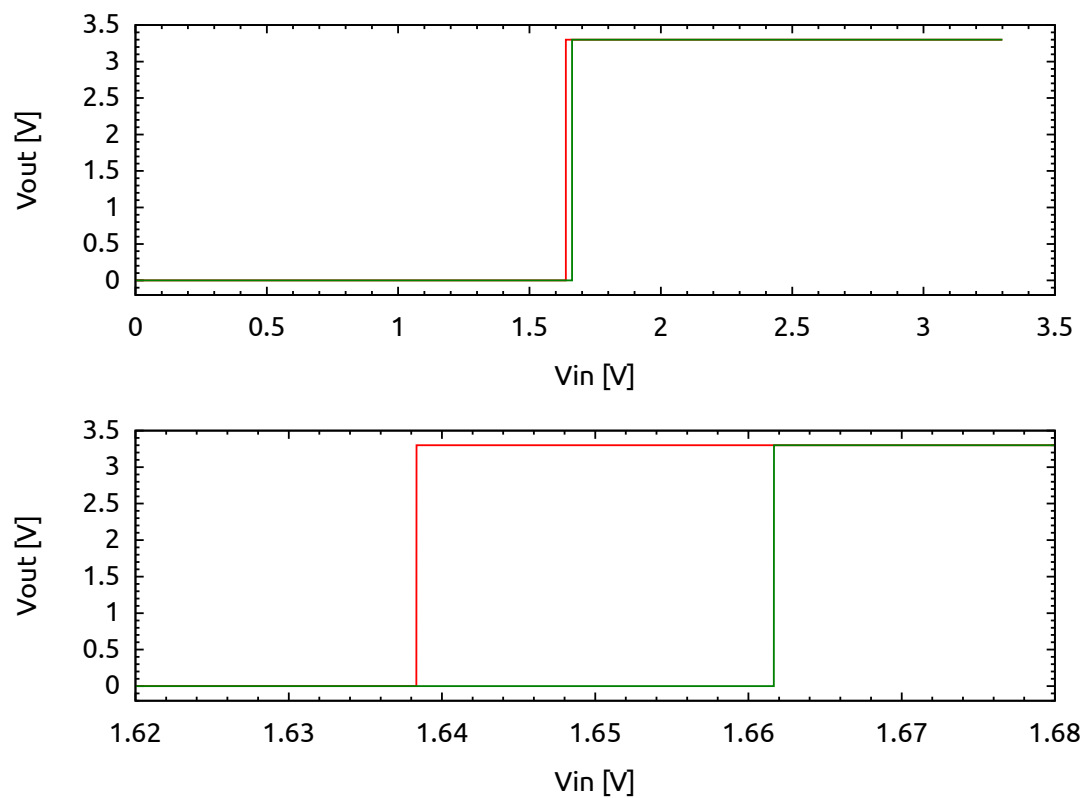


Figura 3.2.21

In figura 3.2.21 una simulazione della caratteristica del comparatore in cui si evidenzia la tensione di isteresi di 23 mV; la simulazione è stata fatta senza carico, fissando  $V_{i+}$  a 1.65 V e variando la tensione  $V_{i-}$ .

### 3.2.2 Il generatore di onda triangolare

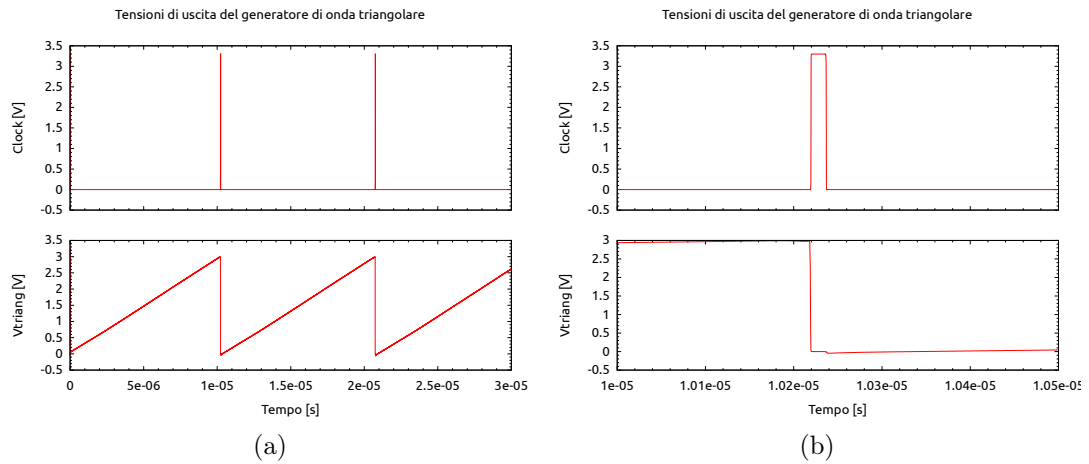


Figura 3.2.22: Grafici delle tensioni di uscita del generatore di onda triangolare

Il generatore di onda triangolare ha dato i risultati di figura 3.2.22, da cui si misura che la durata dell'impulso del clock è di 13.56 ns, insufficiente da sola a garantire che le fasi di funzionamento del circuito siano sfasate del tempo necessario per evitare consistenti glitch all'interno del sistema di controllo. La forma d'onda triangolare ha un periodo di 10.52  $\mu\text{s}$  e quindi ha una frequenza di funzionamento pari a 95.05 kHz.



# Conclusioni

In otto mesi di lavoro è stato realizzato e simulato un sistema di misura e controllo per tre sensori, realizzando inoltre un amplificatore *general purpose*. Il sistema di lettura che è stato sviluppato è formato da un amplificatore da strumentazione con integrato un filtro passa basso per limitare il rumore termico nell'acquisizione dei dati. Il guadagno di questo stadio è programmabile per ognuno dei tre sensori per adattarsi alle diverse esigenze di ciascuno ed inoltre prevede una regolazione fine del guadagno per adattarlo alle variazioni statistiche di ogni sensore prodotto. Il sistema di controllo della temperatura invece è stato realizzato in feedback, con la possibilità di impostare la temperatura del riscaldatore rispetto alla temperatura ambiente; questo è reso possibile dalla presenza su ogni sensore della resistenza di bulk, che ha il compito di misurare questa temperatura. Il riscaldatore è pilotato in PWM per permettere una più facile lettura della temperatura di lavoro in quanto il controllo PWM è effettuato polarizzando la resistenza riscaldante a corrente costante; ciò permette di effettuare la misura di temperatura conoscendo la tensione imposta sul riscaldatore. Il guadagno ad anello regolabile è a carico del sommatore di tensione, che genera il segnale di controllo; questo segnale è convertito in PWM tramite il confronto fatto da un comparatore con una piccola isteresi tra il segnale di controllo ed un'onda a dente di sega. La scelta del segnale a dente di sega è stata fatta in quanto il generatore di quest'onda ha una ridotta occupazione di area e genera anche un segnale di clock; questo clock è utilizzato per verificare lo stadio in cui si trova il controllo PWM e per la generazione del controllo minimo del riscaldatore, necessario per limitare i glitch durante l'accensione della resistenza riscaldante. L'intero sistema è infine programmato tramite il protocollo SPI e con dei micro fusibili in poly-silicio la programmazione scelta è resa permanente.

Per la realizzazione del circuito di lettura si è reso necessario progettare un amplificatore operativo *low noise, rail to rail* in ingresso e uscita e ad alto guadagno per riuscire a discriminare la minima variazione di tensione ai capi delle resistenze. Sono state progettate due soluzioni che differiscono nel dimensionamento della compensazione di Miller per poter pilotare dei carichi differenti limitando l'area occupata on chip il più possibile. Per soddisfare la specifica *low noise* si è scelto di polarizzare le coppie di ingresso in zona di debole inversione e di farle sufficientemente grandi per garantire un rumore termico inferiore alle specifiche scelte. All'architettura *rail to rail* in ingresso è stata progettata appositamente una parte di controllo della transconduttanza per mantenerla entro il

## CONCLUSIONI

---

6% di variazione su tutto il range di tensioni di modo comune di ingresso. L'architettura *rail to rail* d'uscita è stata realizzata con uno stadio a due transistor in classe AB per limitare il consumo e la distorsione.

Si sono infine progettati altri due amplificatori specifici, per realizzare il comparatore e per la generazione dell'onda triangolare; questi sono stati realizzati cercando di riutilizzare le tensioni di polarizzazioni utilizzate nell'amplificatore general purpose risparmiando così area e potenza dissipata. Il primo è progettato per avere un'isteresi interna ed il secondo è un OTA realizzato con il solo primo stadio dell'amplificatore a due stadi progettato.

Nei mesi a venire il sistema sarà dimensionato anche per i rimanenti due sensori, con particolare attenzione al sensore di gas che presenta un particolare metodo di misura diverso da quello dei sensori di flusso. Sarà poi sviluppato il layout del circuito in tecnologia CMOS 0.35  $\mu\text{m}$  rivedendo e migliorando l'architettura sviluppata. Al termine del layout sarà necessario progettare una scheda di test e il relativo software per l'acquisizione dei dati ed eseguire i test sul chip progettato.

# Ringraziamenti

Prima di tutto desidero ringraziare il prof. Andrea Neviani per avermi dedicato del tempo prezioso per la stesura della tesi, un ringraziamento poi anche a Matteo Perenzoni per la pazienza e per tutti i consigli che mi ha dato durante questi otto mesi, e per i prossimi sei, e a tutto il gruppo SOI per il bel periodo passato, e non ancora finito, in fondazione.

Poi ai miei genitori che mi hanno sempre sostenuto ed appoggiato anche se ci ho messo un paio d'anni in più a completare gli studi. Ed anche a mio fratello per tutte quelle volte che mi ha sistemato ubuntu del server per poter stampare o fare chissà cos'altro, e per essere mio fratello ovviamente, che come lui non se ne trovano in giro molti. Al resto dei miei parenti, che sono troppi da elencare, che si sono sempre preoccupati di come andavano i miei studi e non hanno smesso di incoraggiarmi durante i momenti più difficili.

Un ringraziamento speciale va alle persone che ho conosciuto a Padova durante questi tanti anni di università, senza di loro mi sarei annoiato veramente tanto e probabilmente ora non sarei qui a scrivere questa tesi. Comincio da Alberto Michielan e Matteo Smania, che con le loro stramberie mi hanno sempre fatto divertire, anche nei momenti più difficili. Non dimentichiamo Cristina Bittante, che mi ha aiutato correggendo il mio italiano in più di un'occasione ed ormai anche lei parte del Baretto Team a tutti gli effetti. Continuo con Matteo Miozzi, compagno di lunghe discussioni di preparazioni di auto, di formula uno, rally e qualsiasi cosa abbia quattro ruote ed un motore. C'è poi Giacomo Farinati, veneziano DOC con cui dopo tanti tira e molla si è riusciti a dare AIRI e chimica II con un lavoro assurdo alle spalle. Ed anche Alberto Acciari, Giovanni Lucenti, Andrea Greguoldo e tanti altri ancora; che non basterebbe una pagina per elencarli tutti.

Ad Andrea Loss, a cui non riesco a dire di no quando mi chiama per un concerto, anche quando mi è andato male un esame. Ad Adriano e Silvia, che mi hanno fatto conoscere Giulia, che pur consapevole della mia imminente laurea mi sta vicino e mi sostiene in questo momento importante.

Spero non me ne vogliano tutti quelli che non ho citato in questi ringraziamenti. Vorrei citarli tutti ma so che comunque mi dimenticherei qualcuno quindi che si metta l'anima in pace, non l'ho fatto volontariamente.

## RINGRAZIAMENTI

---



# Appendice A

## Dimensionamento degli operazionali

In questa appendice sono presenti gli schematici degli operazionali progettati con le dimensioni dei transistor MOS. In figura A.1 lo schematico dell'OTA utilizzato nel generatore dell'onda triangolare, in figura A.2 il comparatore usato per la generazione del segnale PWM e in figura A.3 l'intero operazionale.

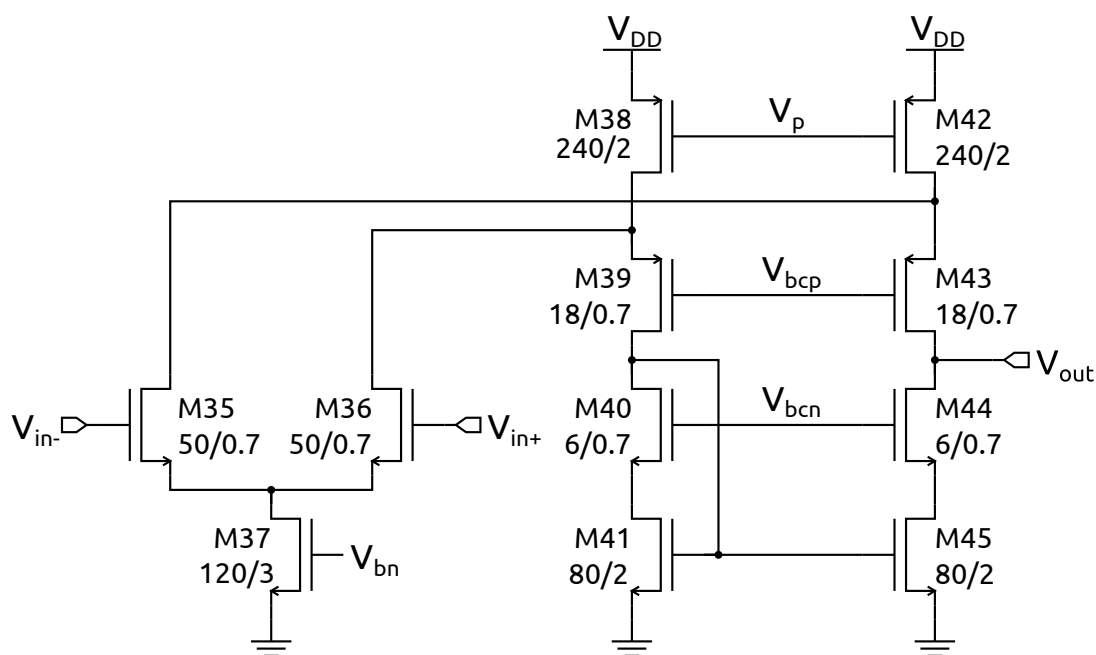


Figura A.1

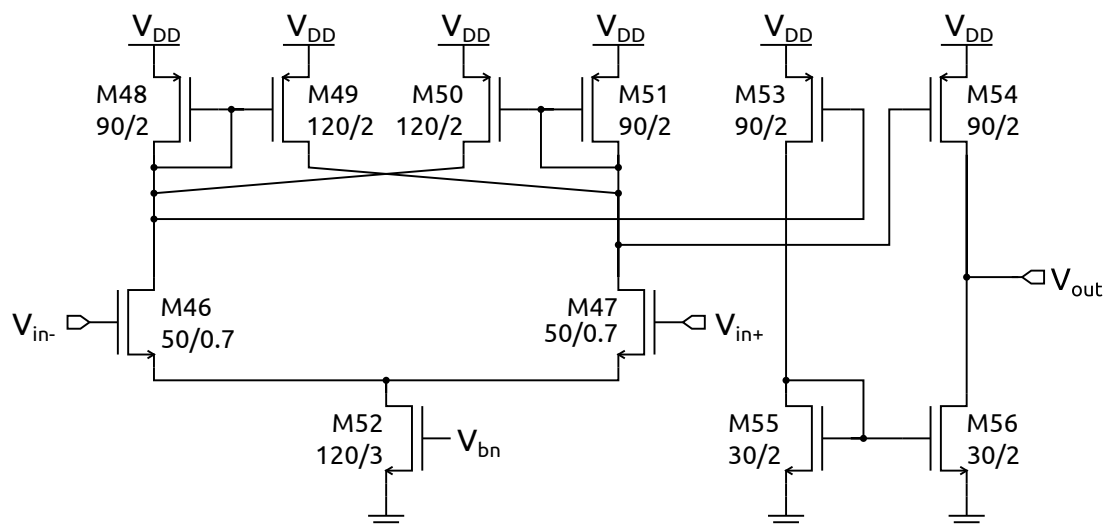


Figura A.2

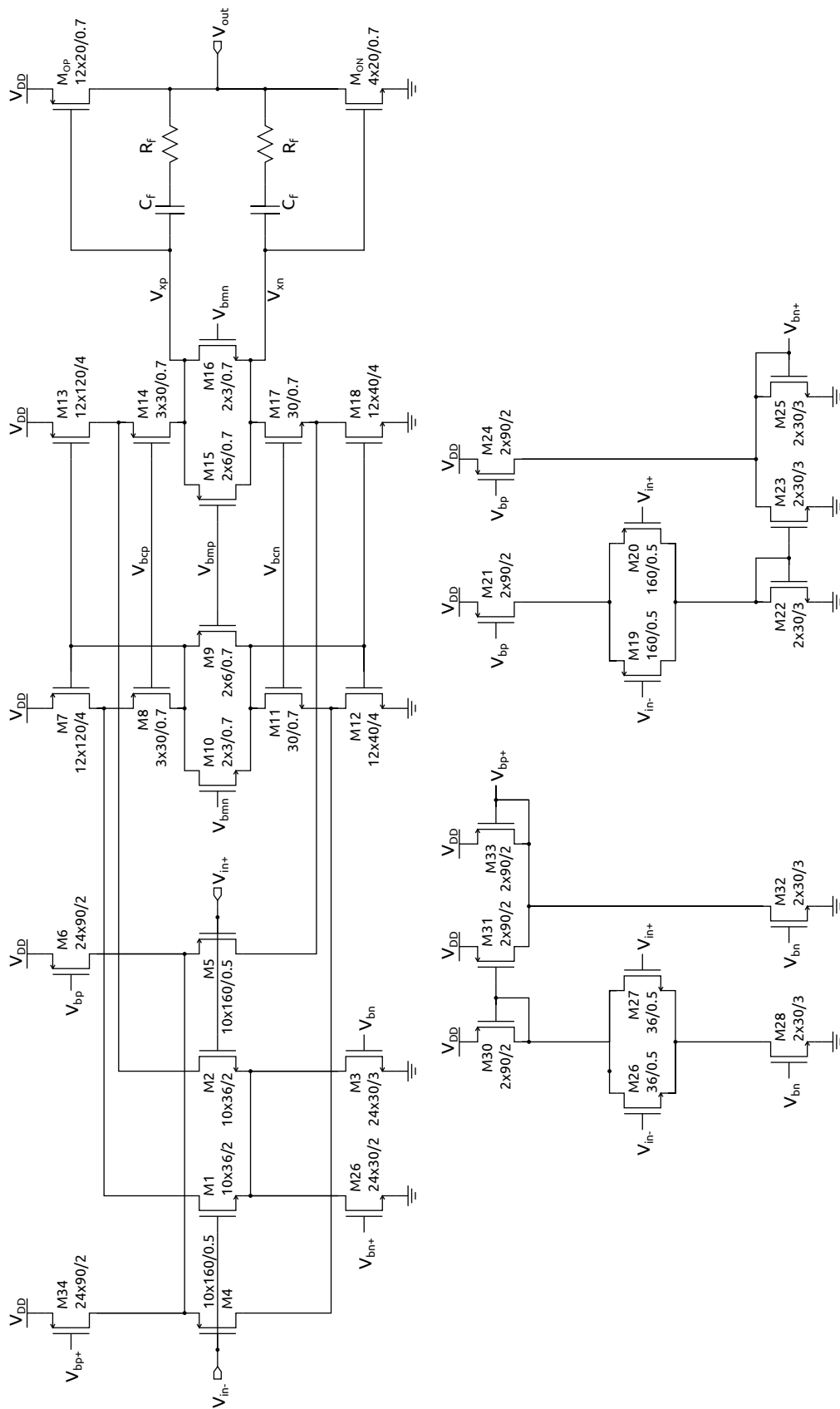


Figura A.3



# Bibliografia

- [1] “Sito web del progetto T-BEST: <http://www.tbtest.it>,” Giugno 2011.
- [2] C. Falconi, E. Martinelli, C. D. Natale, A. D’Amico, F. Maloberti, P. Malcovati, A. Baschirotto, V. Stornelli, and G. Ferri, “Electronic interfaces,” *Sensors and Actuators B: Chemical*, vol. 121, no. 1, pp. 295 – 329, 2007. Special Issue: 25th Anniversary of Sensors and Actuators B: Chemical.
- [3] S. Cerimovic, A. Talic, T. Sauter, F. Kohl, R. Beigelbeck, J. Schalko, and A. Jachimowicz, “A novel thermal transduction method for sub-mw flow sensors,” in *Sensors, 2009 IEEE*, pp. 1325 –1328, oct. 2009.
- [4] S. H. L. Paul R. Gray, Paul J. Hurst and R. G. Meyer, *Analysis and design of analog integrated circuits*, pp. 409–410. John Wiley and sons, inc., fourth ed.
- [5] M. Shaterian, A. Abrishamifar, and H. Shamsi, “A programmable true piecewise approximation logarithmic amplifier,” in *Microelectronics (ICM), 2009 International Conference on*, pp. 90 –93, dec. 2009.
- [6] W. M. S. Zhong Yuan Chang, *Low-Noise Wide-Band Amplifiers in Bipolar and CMOS Technologies*. Kluwer Academic Publisher, 1991.
- [7] I. K. Chang, J. W. Park, S. J. Kim, and K. D. Kwack, “A global operational amplifier with constant-gm input and output stage,” in *TENCON 99. Proceedings of the IEEE Region 10 Conference*, vol. 2, pp. 1051 –1054 vol.2, Dec. 1999.
- [8] W. Redman-White, “A high bandwidth constant gm and slew-rate rail-to-rail CMOS input circuit and its application to analog cells for low voltage VLSI systems,” *Solid-State Circuits, IEEE Journal of*, vol. 32, pp. 701 –712, may 1997.
- [9] R. Hogervorst, J. Tero, R. Eschauzier, and J. Huijsing, “A compact power-efficient 3V CMOS rail-to-rail input/output operational amplifier for VLSI cell libraries,” in *Solid-State Circuits Conference, 1994. Digest of Technical Papers. 41st ISSCC., 1994 IEEE International*, pp. 244 –245, Feb. 1994.
- [10] K. AbdelMoneim and S. Mahmoud, “3V CMOS rail to rail op-amp,” in *Microelectronics, 2007. ICM 2007. Internatonal Conference on*, pp. 373 –376, dec. 2007.

## BIBLIOGRAFIA

---

- [11] R. Hogervorst, J. Tero, and J. Huijising, “Compact CMOS constant-gm rail-to-rail input stage with gm-control by an electronic zener diode,” *Solid-State Circuits, IEEE Journal of*, vol. 31, pp. 1035 –1040, July 1996.
- [12] D. Kalinsky and R. Kalinsky, “Introduction to serial peripheral interface,” *Embedded Systems Programming*, pp. 55–56, February 2002.
- [13] R. Hogervorst, J. P. Tero, and J. H. Huijsing, “Compact CMOS constant-gm rail-to-rail input stages with gm-control by an electronic zener diode,” in *Solid-State Circuits Conference, 1995. ESSCIRC '95. Twenty-first European*, pp. 78 –81, 1995.
- [14] D. R. H. Phillip E. Allen, *CMOS analog circuit design*. Oxford university press, second ed.
- [15] B. Kamath, R. Meyer, and P. Gray, “Relationship between frequency response and settling time of operational amplifiers,” *Solid-State Circuits, IEEE Journal of*, vol. 9, pp. 347 – 352, dec 1974.