

UNIVERSITÀ
DEGLI STUDI
DI PADOVA



DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE

CORSO DI LAUREA IN INGEGNERIA ELETTRONICA

Analisi di stadi raddrizzatori ad alto fattore di potenza

Relatore

Prof. Simone Buso

Laureando

Donatelli Mirco

Correlatore

Filippo Cammarota

ANNO ACCADEMICO 2024-2025

25 Settembre 2025

Credici sempre, ama te stesso

Sommario

L'obiettivo di questa tesi è analizzare e progettare un convertitore AC/DC garantendo un fattore di potenza unitario e un'efficienza superiore al 98%, sfruttando le potenzialità della topologia bridgeless e dei semiconduttori wide-bandgap. Il progetto include il dimensionamento dei componenti, la progettazione del controllo digitale, la simulazione in QSPICE e l'analisi comparativa delle perdite. I risultati dimostrano la superiorità della versione sincrona, con una riduzione delle perdite totali di circa 20 W rispetto alla configurazione ibrida, confermando la validità della scelta progettuale.

Indice

1	Introduzione	1
2	Principi teorici	3
2.1	Power Factor Correction	3
2.2	Converitori AC/DC passivi	6
2.3	Converitori AC/DC attivi	7
3	Convertitore Boost	9
3.1	DC/DC Boost	9
3.2	Boost come PFC	14
4	Implementazione di uno stadio PFC	19
4.1	Topologie	19
4.1.1	Interleaved	19
4.1.2	Bridgeless Totem pole	21
4.2	Tecniche di controllo	23
5	Realizzazione di uno stadio PFC	27
5.1	Hybrid Totem Pole	27
5.2	Synchronous Totem Pole	30
6	Analisi dell'efficienza	33
6.1	Calcolo delle perdite	33
6.2	Stima dell'efficienza	35
7	Conclusioni	37
	Bibliografia	41

Elenco delle figure

2.1	Carico resistivo	3
2.2	Grafico tensione-corrente	3
2.3	Carico resistivo-induttivo	4
2.4	Grafico tensione-corrente	4
2.5	Ponte di Graetz	5
2.6	Forme d'onda di corrente e tensione	5
2.7	Convertitore AC/DC passivo	6
2.8	Limiti armoniche imposti dalla IEC 61000-3-2	7
3.1	Convertitore Boost [1]	9
3.2	Circuiti equivalenti [1]	9
3.3	Forme d'onda su condensatore e inducttore [1]	10
3.4	Duty cycle ideale [1]	11
3.5	Duty cycle reale con R_L [1]	11
3.6	Forme d'onda su condensatore e induttore [1]	12
3.7	Modalità di funzionamento [3]	14
3.8	Variazione del duty cycle in un semiperiodo	15
4.1	Schema circuitale Interleaved Boost PFC	20
4.2	Stati in cui un MOSFET è chiuso e l'altro è interdetto	20
4.3	Stati in cui entrambi i MOSFET conducono o sono interdetti	20
4.4	Schemi circuitali Bridgeless Totem Pole PFC	21
4.5	Percorso della corrente durante la semionda positiva [5]	22
4.6	Percorso della corrente durante la semionda negativa [5]	22
4.7	Peak current control scheme [7]	24
4.8	Average current control scheme [7]	25
4.9	Hysteresis current control scheme [7]	26
5.1	Schema del circuito di controllo	28
5.2	Simulazione Hybrid Totem Pole	29

5.3	Tensione e corrente in uscita	29
5.4	Tensione e corrente in ingresso	30
5.5	Corrente d'ingresso durante un periodo	30
5.6	Valore del duty cycle durante un periodo	30
5.7	Simulazione Synchronous Totem Pole	31
5.8	Simulazione Synchronous Totem Pole	32

Capitolo 1

Introduzione

La distribuzione di energia elettrica avviene tramite corrente alternata, una scelta dettata da vantaggi tecnici come minori perdite di trasmissione, facilità di trasformazione e costi contenuti delle infrastrutture. Tuttavia, la maggioranza dei dispositivi elettronici moderni opera in corrente continua; questo rende i convertitori AC/DC elementi fondamentali. Tra questi, i raddrizzatori attivi, noti come Power Factor Correctors (PFC), si distinguono per la capacità di assorbire corrente in fase con la tensione di rete, garantendo un fattore di potenza (PF) tendente all'unità e un THD contenuto.

Oggi, oltre al PF l'efficienza di conversione è diventata un obiettivo primario. In applicazioni maggiori di 1kW, ogni punto percentuale di efficienza perso si traduce in decine di Watt dissipati, costi energetici maggiori, raffreddamento più complesso e vita utile dei componenti ridotta.

In questo scenario, la qualità della rete elettrica si rivela un fattore critico: l'aumento esponenziale di carichi non lineari introduce distorsioni armoniche e sfasamenti tra tensione e corrente, aumentando le perdite lungo la rete e degradandone la qualità.

Questo lavoro di tesi, sviluppato in ambiente di simulazione QSPICE, si propone di analizzare, progettare e simulare un PFC Totem Pole monofase da 3 kW, con l'obiettivo di massimizzare l'efficienza e garantire $PF \approx 1$. Il sistema è pensato come stadio preregolatore per caricatori di batterie o alimentatori ad alte prestazioni, in linea con le esigenze del mercato moderno e le normative vigenti.

Capitolo 2

Principi teorici

2.1 Power Factor Correction

Molti tipi di dispositivi elettronici prelevano l'energia necessaria al proprio funzionamento dalla rete, la quale funge da sorgente. Generalmente dispositivi di natura diversa sono caratterizzati da differenti profili di assorbimento, dovuti sia alla quantità di carica prelevata, quindi al modulo della corrente, che alla forma.

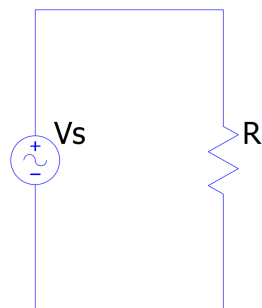


Figura 2.1: Carico resistivo

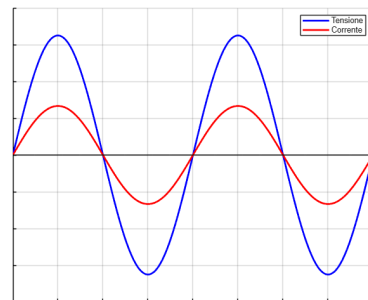


Figura 2.2: Grafico tensione-corrente

Prendendo in considerazione una sorgente alternata con un carico resistivo come in Figura 2.1 possiamo ricavare che la corrente assorbita vale:

$$i(t) = \frac{v_s(t)}{R} = \frac{V_{s,pk}}{R} \cos(\omega_s t) \quad (2.1)$$

Essendo in fase con la tensione la potenza media trasmessa al carico è pari al prodotto dei due valori efficaci.

$$P = \frac{1}{T_S} \int_0^{T_S} v_s(t) \cdot i(t) dt = V_{s,rms} \cdot I_{rms} \quad (2.2)$$

Dove:

- $v_s(t) = V_{s,pk} \cos(\omega t)$ è la tensione sinusoidale generata dalla sorgente
- T_S è il periodo
- $V_{s,pk}$ è la tensione di picco
- $i(t)$ è la corrente assorbita dal carico
- $V_{s,rms}$ è il valore efficace della tensione generata dalla sorgente
- I_{rms} è il valore efficace della corrente
- R è la componente resistiva del carico
- L è la parte induttiva del carico

Se invece prendiamo in considerazione un carico che presenta anche una componente induttiva come in Figura 2.3 la corrente assorbita ha ancora un profilo sinusoidale, ma sfasato di un certo angolo Φ rispetto alla tensione.

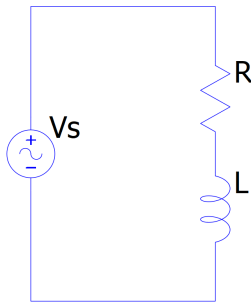


Figura 2.3: Carico resistivo-induttivo

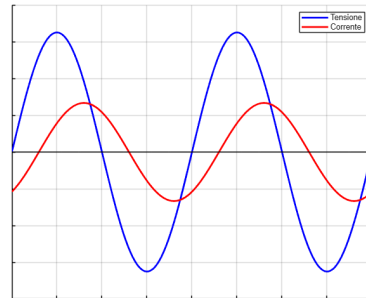


Figura 2.4: Grafico tensione-corrente

La corrente e successivamente la potenza media assorbita dal carico valgono:

$$\hat{I} = |\hat{I}| e^{j\theta} = \frac{|\hat{V}_s|}{|\hat{Z}|} e^{j\theta} = \frac{V_{s,pk}/\sqrt{2}}{\sqrt{R^2 + (j\omega L)^2}} e^{-\tan^{-1}\left(\frac{\omega L}{R}\right)} = I_{rms} e^{-j\Phi} \quad (2.3)$$

Dove $\hat{I}$ e $\hat{V}_s$ sono i fasori di corrente e tensione mentre $\hat{Z}$ è l'impedenza complessa del carico

$$i(t) = \text{Re}\{\hat{I} \cdot e^{j(\omega_s t)}\} = I_{rms} \cdot \cos(\omega_s t - \Phi) \quad (2.4)$$

$$P = \frac{1}{T_S} \int_0^{T_S} v_s(t) \cdot i(t) dt = V_{s,rms} \cdot I_{rms} \cdot \cos(\Phi) \quad (2.5)$$

Il Power Factor (PF) viene definito come il rapporto tra la potenza attiva assorbita dal carico e la potenza apparente fornita dalla sorgente. Nel caso di un circuito che presenta solo componenti resistivi e induttivi come quello in figura 2.3 vale:

$$PF = \frac{P}{|S|} = \frac{P}{V_{s,rms} \cdot I_{rms}} = \cos(\Phi) \quad (2.6)$$

Il PF nella maggior parte dei casi è composto da due parametri principali:

$$DPF = \cos(\Phi_1) \quad PF_{THD} = \frac{I_{rms1}}{I_{rms}} \quad (2.7)$$

Il primo, chiamato Displacement Power Factor, ci fornisce la differenza di fase tra la tensione di rete e l'armonica fondamentale della corrente. Il secondo, chiamato Distortion Factor, è definito dal rapporto tra il valore efficace dell'armonica fondamentale e il valore efficace della somma di tutte le armoniche di corrente. Prendendo un caso generale, ad esempio un ponte di Graetz seguito da un condensatore e una resistenza, non si ha solo uno sfasamento della corrente ma anche una distorsione [1].

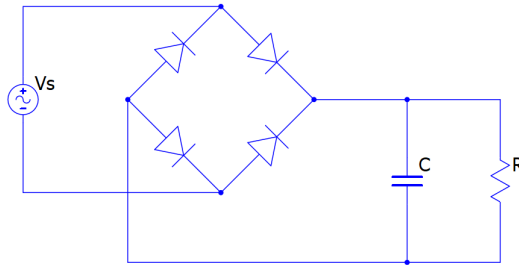


Figura 2.5: Ponte di Graetz

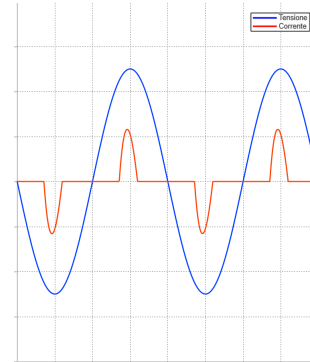


Figura 2.6: Forme d'onda di corrente e tensione

La corrente può essere descritta come la somma delle armoniche che la compongono:

$$i_s(t) = I_1 \sin(\omega_1 t - \Phi_1) + \sum_{n \neq 1} I_n \sin(\omega_n t - \Phi_n) \quad (2.8)$$

$$P = \frac{\int_0^{T_s} v_s(t) \cdot i_s(t) dt}{T_s} = V_{rms} I_{1,rms} \cos(\Phi_1) \quad (2.9)$$

Il Power Factor vale quindi:

$$PF = \frac{P}{|S|} = \frac{I_{1,rms} V_{rms} \cos(\Phi_1)}{I_{rms} V_{rms}} = \frac{I_{1,rms} \cos(\Phi_1)}{I_{rms}} = \frac{I_{1,rms}}{I_{rms}} DPF \quad (2.10)$$

Un'altro parametro importante per la conversione AC/DC è il THD, acronimo di Total Harmonic Distortion:

$$\text{THD} = \frac{\sqrt{\sum_{i=2}^{+\infty} I_{i,\text{rms}}^2}}{I_{1,\text{rms}}} \quad (2.11)$$

Possiamo inserire il valore del THD nella formula per il PF ottenendo così:

$$\text{PF} = \frac{\text{DPF}}{\sqrt{1 + \text{THD}^2}} \quad (2.12)$$

Il Power Factor quindi ci dà informazioni su come un sistema utilizza la potenza disponibile e sulla distorsione della corrente. È importante notare che più il PF si discosta dall'unità e maggiore sarà la potenza erogata dalla sorgente, ma non sfruttata dal carico. Una conseguenza diretta di un PF basso è l'aumento del consumo di energia e dei costi associati, oltre all'introduzione di disturbi nella rete elettrica. Diventa quindi notevole importanza riuscire a mantenere i valori di tensione e corrente coerenti tra loro.

Diventa quindi essenziale utilizzare dei dispositivi capaci di imporre alla corrente un profilo coerente con la tensione per interfacciare il reale utilizzatore alla rete e mantenere il livello di disturbi in rete al di sotto delle soglie imposte dalle normative.

2.2 Converitori AC/DC passivi

Il più semplice convertitore AC/DC si ottiene concatenando ad un ponte a diodi un filtro del primo o secondo ordine, composto quindi da una rete di condensatori e induttori. Molto spesso si tratta di filtri LC progettati per migliorare le prestazioni.

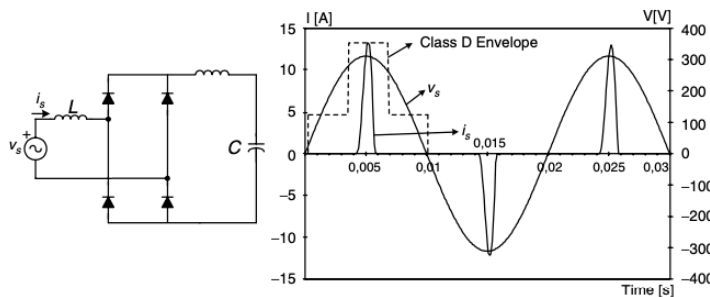


Figura 2.7: Convertitore AC/DC passivo

La grande generazione di armoniche unita allo sfasamento non trascurabile introdotto dal circuito non permette a questa tipologia di convertitori di raggiungere valori di PF elevati. Essendo dispositivi passivi, non permettono alcun tipo di controllo nel caso di cambiamenti del

carico o della sorgente, limitando di molto l'applicabilità nei casi pratici. Il punto di forza dei convertitori passivi è dato dalla loro semplicità di costruzione e dai loro costi che, grazie alla mancanza dei dispositivi di controllo, risultano essere molto ridotti. I circuiti AC/DC a diodi non sono più utilizzabili in quanto, a causa della loro elevata generazione di armoniche, non rientrano più negli standard europei definiti dalla norma IEC 61000-3-2.

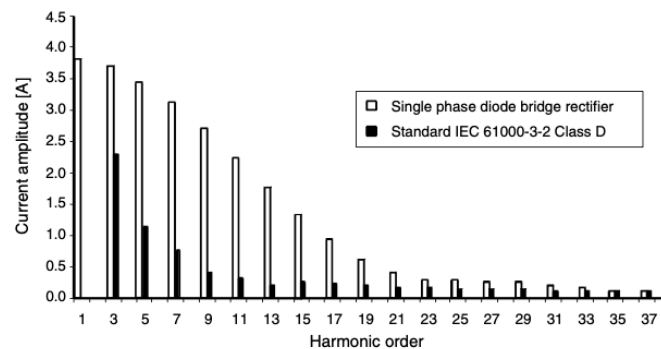


Figura 2.8: Limiti armoniche imposti dalla IEC 61000-3-2

2.3 Converteri AC/DC attivi

I convertitori AC/DC noti come Active Power Factor Correction (PFC) sono circuiti elettronici progettati per ridurre la distorsione armonica e, in particolare, per imporre un profilo sinusoidale alla corrente assorbita mantenendola in fase con la tensione di rete; in tal modo, un qualsiasi carico collegato alla rete sarebbe paragonabile ad un carico puramente resistivo garantendo quindi un valore del PF prossimo all'unità.

A differenza dei PFC passivi, che impiegano componenti reattivi massicci per il filtraggio, i PFC attivi utilizzano un circuito elettronico per la commutazione ad alta frequenza composto sia da componenti passivi come induttori e diodi, ma anche dispositivi attivi, per esempio transistor MOS o IGBT. Ciò che li contraddistingue fondamentalmente dai convertitori passivi è la presenza di un circuito di controllo in retroazione, che, realizzato tramite un microcontrollore, un DSP o più raramente un circuito analogico, ha il compito di monitorare la corrente di ingresso e fornire tramite un algoritmo di controllo il segnale di pilotaggio per i dispositivi di switching.

La realizzazione dei PFC attivi avviene di solito sfruttando le topologie dei convertitori DC/DC già esistenti, tra le quali Boost, Buck, Cuk, Sepic.

Tra queste, la topologia più diffusa nei convertitori PFC è quella Boost. In questa architettura, un ponte raddrizzatore a diodi è seguito da un MOSFET che funge da interruttore controllato ad alta frequenza, permettendo la regolazione della corrente in ingresso e l'innalzamento della

tensione in uscita. La semplicità del circuito, unita all'efficacia nel garantire un'elevata qualità della corrente assorbita, ne fa la scelta preferita nella maggior parte delle applicazioni industriali e commerciali.

Capitolo 3

Convertitore Boost

3.1 DC/DC Boost

Il convertitore Boost (o step-up) è in grado di produrre un'uscita di tensione continua di valore più alto rispetto alla tensione in ingresso, in figura 3.1 vi è la realizzazione del circuito ideale con uno switch e reale implementata con l'utilizzo di un MOSFET e un diodo.

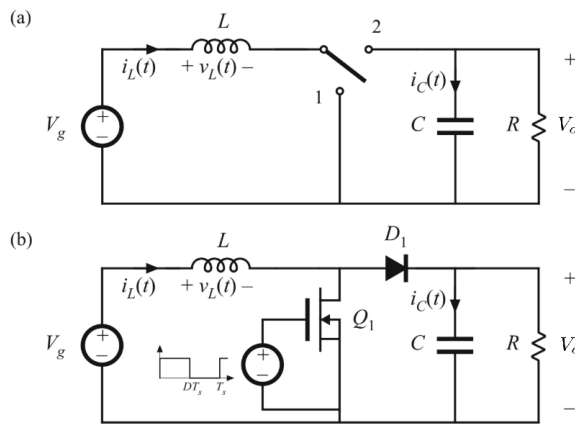


Figura 3.1: Convertitore Boost [1]

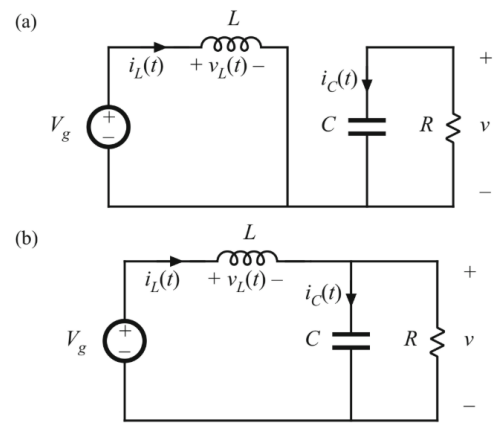


Figura 3.2: Circuiti equivalenti [1]

Per un'analisi semplificata è necessario introdurre delle ipotesi:

- La tensione in uscita è costante e maggiore di quella in ingresso
- Il circuito si trova in una posizione di equilibrio ciclostazionario
- Tutti i componenti sono ideali
- Il ripple di tensione in uscita è trascurabile

Con queste premesse il circuito di figura 3.1 b può essere suddiviso in due istanti: Quando il diodo è polarizzato inversamente e il MOSFET è attivo l'interruttore è nella posizione 1 per un tempo DT_s (Figura 3.2 a) la tensione ai capi dell'induttore è pari a quella del generatore il quale si carica con una corrente costante, mentre il condensatore si scarica sulla resistenza mantenendo costante l'uscita a V_o .

$$v_L = V_g \quad (3.1)$$

Quando invece l'interruttore è nella posizione 2 (Figura 3.3.b) il diodo e il MOSFET si invertono, il MOSFET si apre, il diodo entra in conduzione e l'induttore si comporta come generatore di corrente. In questo stato la sorgente e l'induttanza forniscono energia alla resistenza e caricano il condensatore.

$$v_L = V_g - V_o \quad (3.2)$$

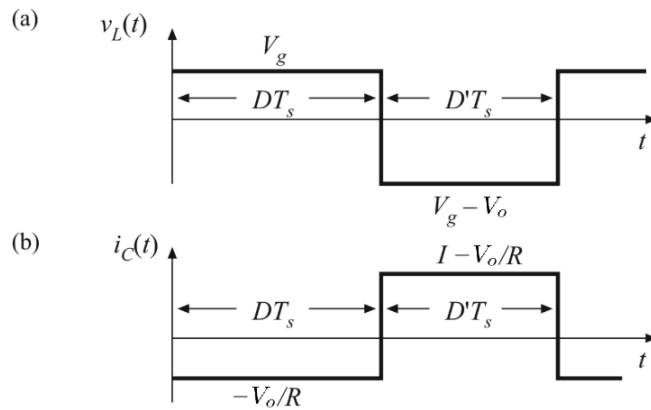


Figura 3.3: Forme d'onda su condensatore e inducttore [1]

In condizioni stazionarie la componente continua di tensione sull'induttanza deve essere nulla, ovvero la tensione media sull'induttore in un ciclo di commutazione deve essere pari a zero

$$\int_0^{T_s} v_L(t) dt = V_g DT_s + (V_g - V_o) D'T_s = 0 \quad (3.3)$$

$$V_g(D + D') - V_o D = 0 \quad (3.4)$$

Risolvendo per V_o e ricordando che $(D + D') = 1$ si ottiene

$$\frac{V_o}{V_g} = \frac{1}{D'} = M(D) = \frac{1}{1-D} \quad (3.5)$$

L'espressione trovata ci restituisce il rapporto di conversione di un Boost ideale. Facendo riferimento alla figura 3.4 mentre il duty cycle si avvicina ad uno, la tensione di uscita tende ad infinito. Facendo un'analisi più approfondita, che considera anche le componenti parassite sull'induttore, si può notare che la curva viene modificata profondamente e la tensione di uscita tende a zero [2].

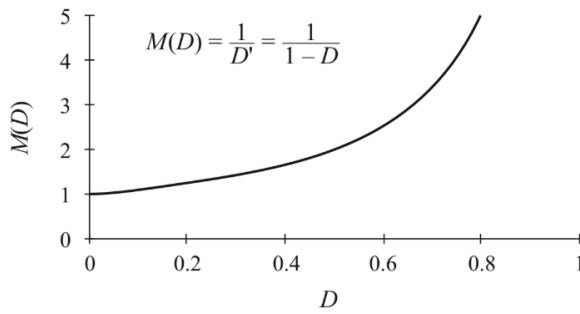


Figura 3.4: Duty cycle ideale [1]

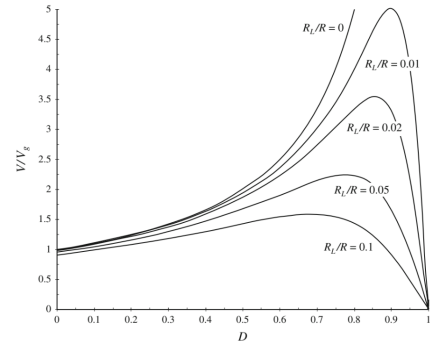


Figura 3.5: Duty cycle reale con R_L [1]

Avendo già trovato la tensione sull'induttore possiamo ricavare la forma d'onda della corrente. Mentre lo switch è in posizione 1 la corrente cresce linearmente con pendenza:

$$\frac{di(t)}{dt} = \frac{v_L(t)}{L} = \frac{V_g}{L} \quad (3.6)$$

Mentre quando è in posizione 2 il condensatore viene caricato e la corrente sull'induttore decresce con pendenza:

$$\frac{di(t)}{dt} = \frac{v_L(t)}{L} = \frac{V_g - V_o}{L} \quad (3.7)$$

La forma d'onda della corrente è mostrata in Figura 3.6 a. Durante il primo semiperiodo la corrente varia di $2\Delta i_L$ che è uguale alla pendenza della rampa moltiplicata per la durata dell'intervallo e quindi

$$2\Delta i_L = \frac{V_g}{L} DT_s \quad (3.8)$$

Allo stesso modo per il ripple di tensione in uscita sul condensatore, quando lo switch è sulla posizione 1 e 2 allora le pendenze valgono:

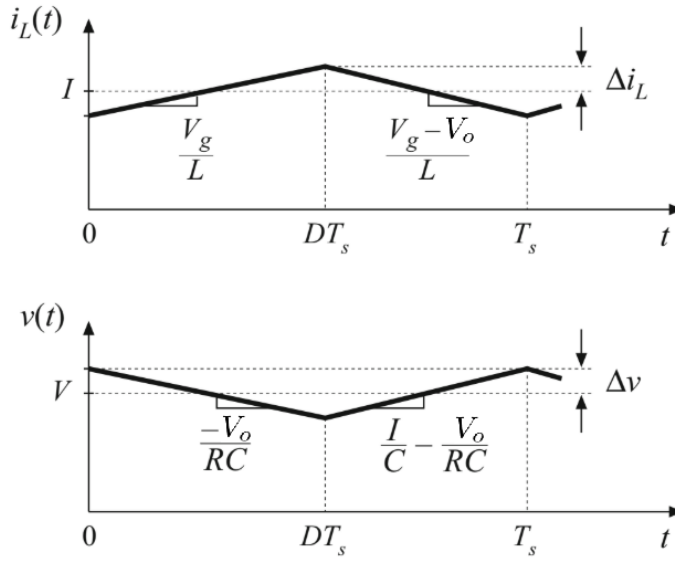


Figura 3.6: Forme d'onda su condensatore e induttore [1]

$$\frac{dv_C(t)}{dt} = \frac{i_C(t)}{C} = -\frac{V_o}{RC} \quad (3.9)$$

$$\frac{dv_C(t)}{dt} = \frac{i_C(t)}{C} = \frac{I}{C} - \frac{V_o}{RC} \quad (3.10)$$

La forma d'onda della tensione di uscita è mostrata in Figura 3.6.a e sapendo che nel primo semiperiodo la tensione varia di $-2\Delta v$ allora il ripple di tensione vale:

$$\Delta v = \frac{V}{2RC} DT_s \quad (3.11)$$

Il circuito fino ad ora è stato esaminato ipotizzando di trovarsi in una modalità di funzionamento chiamata Continuous Conduction Mode. Esistono varie modalità di funzionamento che vale la pena elencare:

- Continuous Conduction Mode (CCM)

La CCM (Figura 3.7 a) è caratterizzata dal fatto che la corrente sull'induttore non scende mai a zero durante il ciclo di commutazione. Questa modalità è ideale per applicazioni ad alta potenza a causa del minore stress sui componenti, la sua alta efficienza e il suo basso valore per l'interferenza elettromagnetica (EMI). Tuttavia richiede valori dell'induttore d'ingresso maggiori e un circuito di controllo più complesso.

- Discontinuous Conduction Mode (DCM)

Nella DCM (Figura 3.7 b) la corrente sull'induttore scende a zero per un tempo $t > 0$ prima del ciclo di commutazione successivo. E' principalmente utilizzata in applicazioni a bassa potenza a causa del valore dell'induttore che risulta minore ma anche perchè grazie alla semplicità del circuito di controllo non richiede un sensore di corrente. Gli elevati valori dei picchi di corrente tuttavia ne limitano l'efficienza e aumentano i disturbi EMI.

- Critical Conduction Mode (CrCM)

In CrCM (Figura 3.7 c) la corrente dell'induttore raggiunge il valore nullo esattamente alla fine del ciclo di commutazione. E' preferibile in alcune applicazioni perchè consenta la commutazione a corrente zero (ZCS) riducendo le perdite, la frequenza di commutazione variabile rende la progettazione del filtro EMI più complessa.

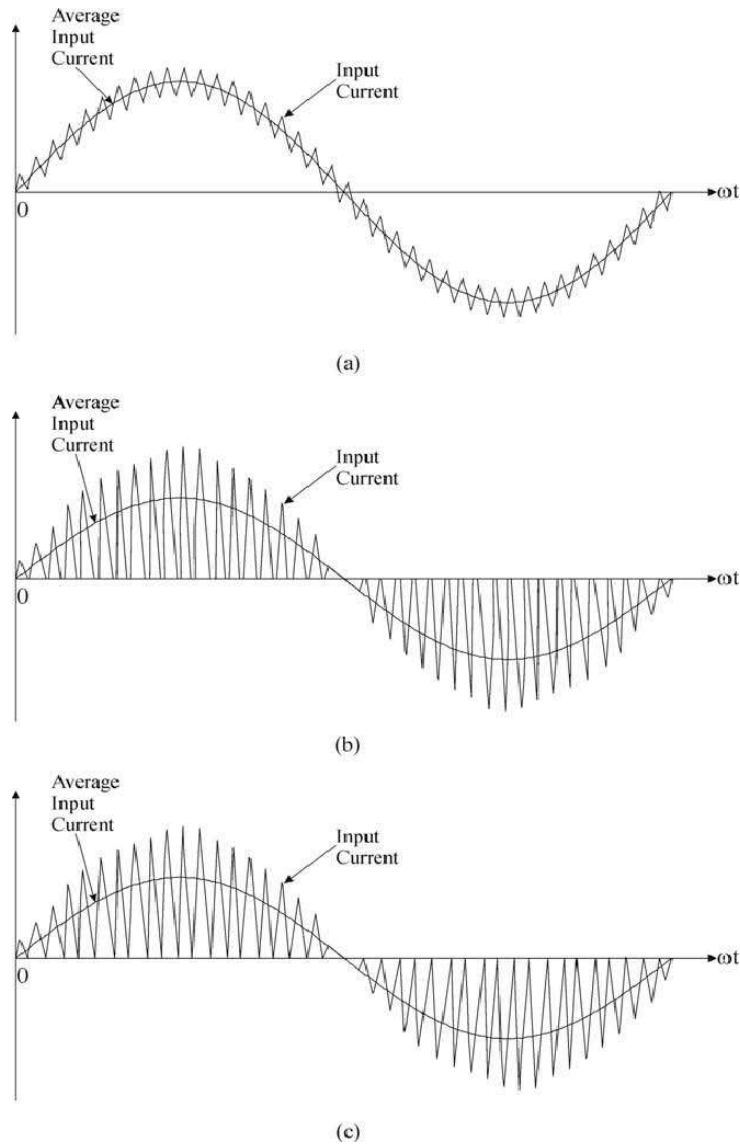


Figura 3.7: Modalità di funzionamento [3]

3.2 Boost come PFC

Un convertitore Boost può essere utilizzato come PFC se in ingresso viene alimentato con una tensione alternata raddrizzata da un ponte a diodi. Il suo scopo è quello di avere un'uscita di tensione costante e simulare il comportamento di una resistenza ai capi dell'alimentazione, imponendo quindi alla corrente assorbita un profilo sinusoidale e in fase con la tensione di rete.

Ciò può essere realizzato agendo sui cicli di scarica e carica dell'induttore e quindi sul duty cycle. A differenza del Boost tradizionale il Boost PFC deve gestire una tensione di ingresso che varia da 0 a $V_{in,pk}$, il rapporto di conversione allora deve essere modificato diventando:

$$\frac{V_o(t)}{V_{in}(t)} = \frac{1}{1 - d(t)} \quad (3.12)$$

Dove

$$d(t) = 1 - \frac{V_{in,pk} |\sin(\omega_s t)|}{V_o} \quad (3.13)$$

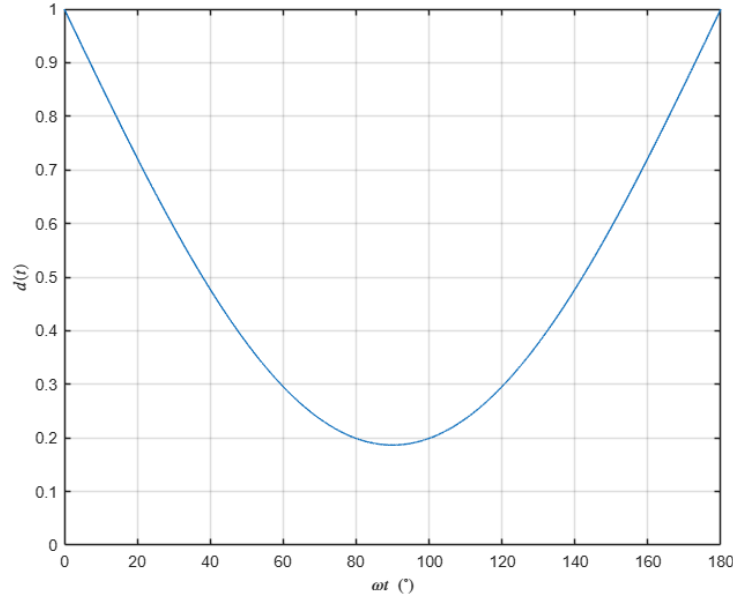


Figura 3.8: Variazione del duty cycle in un semiperiodo

In figura 3.8 è mostrata graficamente la variazione del duty cycle durante un semiperiodo, si nota facilmente che se in ingresso viene fornito il valore di picco allora il duty cycle avrà il valore minimo.

Calcolando la potenza in ingresso:

$$P_s(t) = i_s(t)v_s(t) = V_s \cdot I_s \sin^2(\omega_s \cdot t) = \frac{V_s \cdot I_s}{2} (1 - \cos(2\omega_s t)) = P_o (1 - \cos(2\omega_s t)) \quad (3.14)$$

Otteniamo 2 termini: P_o che rappresenta la componente costante della tensione di uscita e $P_o (1 - \cos(2\omega_s t))$ che rappresenta una componente sinusoidale a frequenza doppia rispetto a quella di rete. Abbiamo che nella prima metà del semiperiodo la potenza assorbita è maggiore rispetto a P_o . La capacità di uscita è quindi necessaria per immagazzinare energia e per fornirla al carico durante il secondo semiperiodo.

Questa variazione di energia ai capi del condensatore implica una variazione della tensione di uscita. Il condensatore quindi è direttamente responsabile dell'entità del ripple, tuttavia influiscono anche la potenza in ingresso e il valore della frequenza di switching.

Per selezionare il valore del condensatore da utilizzare troviamo prima l'energia immagazzinata da esso.

$$\begin{aligned}
E_C(t) &= \int (P_{in}(t) - P_{out})dt = \int (P_{out}(1 - \cos(2\omega_s t)) - P_{out})dt = \\
&= \int -P_{out} \cos(2\omega_s t)dt = \frac{P_{out}}{2\omega_s} \sin(2\omega_s t) + E_0
\end{aligned} \tag{3.15}$$

La variazione dell'energia si trova effettuando la differenza tra il valore massimo e il valore minimo di questa espressione. Ritroviamo così:

$$\Delta E_C = \frac{P_{out}}{2\omega_s} - \left(-\frac{P_{out}}{2\omega_s}\right) = \frac{P_{out}}{\omega_s} = \frac{P_{out}}{2\pi f_s} \tag{3.16}$$

Ricordando la formula per l'energia immagazzinata in un condensatore:

$$\Delta E_C = \frac{1}{2}C(V_{o,max}^2 - V_{o,min}^2) = \frac{1}{2}C(V_{o,max} - V_{o,min})(V_{o,max} + V_{o,min}) \tag{3.17}$$

Dato che stiamo considerando piccole variazioni della tensione di uscita possiamo considerare $(V_{o,max} + V_{o,min}) \approx 2V_o$

Ora inserendo la 3.17 nella 3.16 e risolvendo per C troviamo:

$$C = \frac{P_{out}}{2\pi f_s V_o \Delta V_o} \tag{3.18}$$

Per garantire la veridicità delle formule appena trovate dobbiamo assicurarci che il convertitore operi Continuous Conduction Mode (CCM) e quindi che la corrente sull'induttore non scenda mai a zero. La massima corrente sull'induttore si ottiene con la massima tensione in ingresso e quindi con $d(t)_{min}$

la tensione ai capi dell'induttore è pari a

$$v_L = L \frac{di(t)}{dt} \approx \Delta I_L = \frac{v_L \Delta t_{off}}{L} \tag{3.19}$$

Sapendo che la tensione sull'induttore vale $v_L = V_o - v_{in}(t)$ e che $t_{off} = (1 - d(t)) T_s$

$$\Delta I_L = \frac{(V_o - v_{in}(t)) \cdot (1 - d(t)) \cdot T_s}{L} = \frac{(V_o - v_{in}(t)) \left(\frac{v_{in}(t)}{V_o}\right) T_s}{L} \tag{3.20}$$

Sostituendo $v_{in}(t) = V_{in,pk}$ e risolvendo per L otteniamo il valore minimo dell'induttore per avere il funzionamento in CCM:

$$L_{min} = \frac{V_{in,pk} \left(1 - \frac{V_{in,pk}}{V_o}\right) T_s}{\Delta I} = \frac{V_{in,pk} \cdot D_{min}}{\Delta I \cdot f_{sw}} \tag{3.21}$$

Per un successivo dimensionamento dei componenti è utile trovare i valori di corrente circolanti su di essi, tuttavia non essendo una corrente continua o sinusoidale pura non possiamo usare la classica formula per i valori RMS o di picco. Un metodo per stimarne i valori di corrente quando la frequenza di switching è molto minore della frequenza di ingresso è quello di eseguire due integrali consecutivamente, il primo nel dominio del tempo di switching (T_S) e il secondo nel dominio della frequenza di linea T_{AC} . Per esempio il valore RMS sui MOSFET si può scrivere:

$$I_{SW,rms} = \sqrt{\frac{T_S}{T_{AC}} \sum_{n=1}^{T_{AC}/T_S} \left(\frac{1}{T_S} \int_{(n-1)T_S}^{nT_S} i_{SW}^2(t) dt \right)} \quad (3.22)$$

Eseguendo il calcolo degli integrali si possono determinare il valore delle correnti per ciascun componente in un Boost PFC.

	Induttore	Switch	Diodo
RMS	$I_{in,RMS}$	$I_{in,RMS} \cdot \sqrt{1 - \frac{8V_{in,pk}}{3\pi V_O}}$	$I_{DC,out} \cdot \sqrt{\frac{16V_O}{3\pi V_{in,pk}}}$
AVERAGE	$\frac{2\sqrt{2} \cdot I_{in,RMS}}{\pi}$	$\frac{2\sqrt{2} \cdot I_{in,RMS}}{2\pi} \left(1 - \frac{\pi V_{in,pk}}{8V_O} \right)$	$I_{DC,out}$
PEAK	$I_{in,RMS} \cdot \sqrt{2}$	$I_{in,RMS} \cdot \sqrt{2}$	$\frac{2 \cdot I_{DC,out} \cdot V_O}{V_{in,pk}}$

Tabella 3.1: Tabella stress di corrente

Capitolo 4

Implementazione di uno stadio PFC

Per sistemi che operano a potenze superiori a 1 kW, la scelta di una topologia PFC adeguata è fondamentale per garantire efficienza e affidabilità. La classica configurazione PFC Boost è adatta per potenze medio-basse, ma a livelli superiori, le perdite sui componenti dissipativi, come i diodi del ponte di ingresso, diventano il principale fattore limitante.

Per superare queste limitazioni e supportare potenze maggiori, si ricorre a topologie derivate dal Boost convenzionale. Queste soluzioni avanzate riducono lo stress sui componenti, in particolare sui diodi, che sono gli elementi più critici per l'efficienza. Sebbene esistano alternative come le topologie risonanti, la loro complessità progettuale ne ha limitato la diffusione.

4.1 Topologie

4.1.1 Interleaved

La topologia Interleaved, illustrata in Figura 4.1 è tipicamente impiegata in applicazioni che richiedono l'elaborazione di potenze medio-alte, dove un singolo stadio di conversione risulterebbe inadeguato in termini di efficienza e gestione termica. Essa è ottenuta collegando in parallelo due o più stadi convertitori elementari Boost.

Il principio di funzionamento si fonda sulla modulazione a fasi alternate. In un sistema a due rami, gli stadi operano con uno sfasamento di 180° rispetto al ciclo di commutazione. Questo sfasamento genera un ripple di corrente su ciascun induttore, che si compensa parzialmente [4].

La corrente totale in ingresso e in uscita risulta quindi caratterizzata da un'ondulazione ridotta e da una frequenza doppia rispetto a quella di commutazione dei singoli stadi.

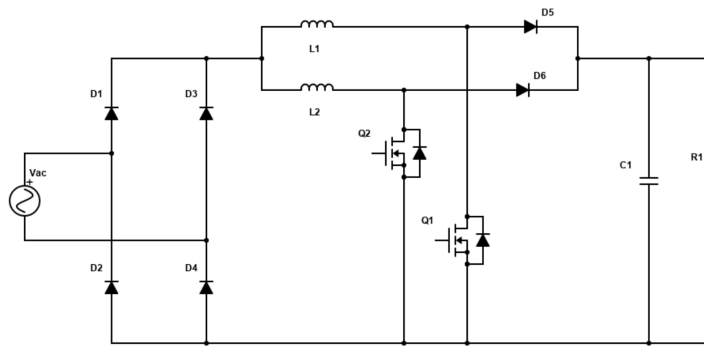


Figura 4.1: Schema circuitale Interleaved Boost PFC

Si possono quindi identificare 4 configurazioni. Due di queste, rappresentate in figura 4.2 sono caratterizzate da uno dei due MOSFET chiuso, mentre l'altro è interdetto. Così facendo uno stadio carica la relativa induttanza mentre il secondo fornisce energia all'uscita.

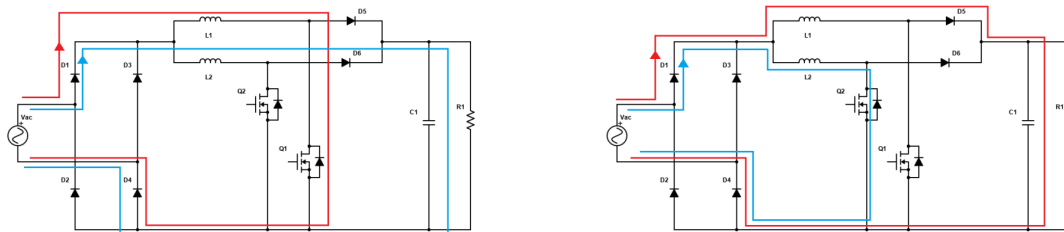


Figura 4.2: Stati in cui un MOSFET è chiuso e l'altro è interdetto

Le rimanenti configurazioni, rappresentate in figura 4.3 avvengono quando entrambi i MOS conducono, o quando sono contemporaneamente interdetti. Così facendo entrambi gli stadi caricano i propri induttori o forniscono energia all'uscita.

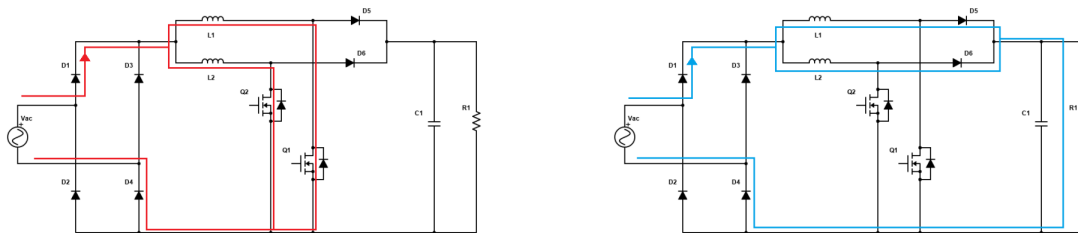


Figura 4.3: Stati in cui entrambi i MOSFET conducono o sono interdetti

Questa configurazione permette di avere una corrente sui componenti del circuito molto più piccola di quella di un Boost convenzionale, inoltre offre un minor ripple in ingresso che comporta minori perdite nei componenti, meno rumore elettromagnetico (EMI) e un condensatore di uscita più piccolo. La maggiore difficoltà nel controllo e la possibilità di funzionamento in DCM unito alle perdite del ponte a diodi ne hanno tuttavia limitato l'espansione.

4.1.2 Bridgeless Totem pole

La maggior parte dei PFC convenzionali sono implementati da un ponte a diodi che ha il compito di raddrizzare la tensione alternata all'ingresso. I vantaggi di queste architetture, come spiegato nei capitoli precedenti, sono principalmente la semplicità di realizzazione il costo e l'affidabilità. Tuttavia essi sono anche il principale problema di queste topologie in quanto, a causa dell'elevata dissipazione di potenza, riducono l'efficienza e rendono necessario l'utilizzo di dissipatori di calore aumentando di conseguenza peso e dimensioni, fattori che con gli anni sono diventanti di vitale importanza specialmente in campi come quello dei veicoli elettrici sempre più presenti e performanti.

Il mercato quindi sta continuando a spostarsi sempre di più su topologie che implementano l'eliminazione del ponte a diodi. Il Totem Pole Bridgeless PFC (TPBLPFC), sembra essere una delle opzioni migliori. I vantaggi offerti da questa topologia sono:

- Minor numero di componenti
- Riduzione delle perdite di conduzione associate al ponte a diodi
- Maggior efficienza e minore ripple di corrente
- Capacità di bidirezionalità
- Maggior densità di potenza

In Figura 4.4 sono rappresentate 2 strutture del TPBLPFC, la differenza tra le due è la sostituzione dei due diodi con altri 2 MOSFET per ridurre le perdite di conduzione e potenzialmente rendere possibile la bidirezionalità.

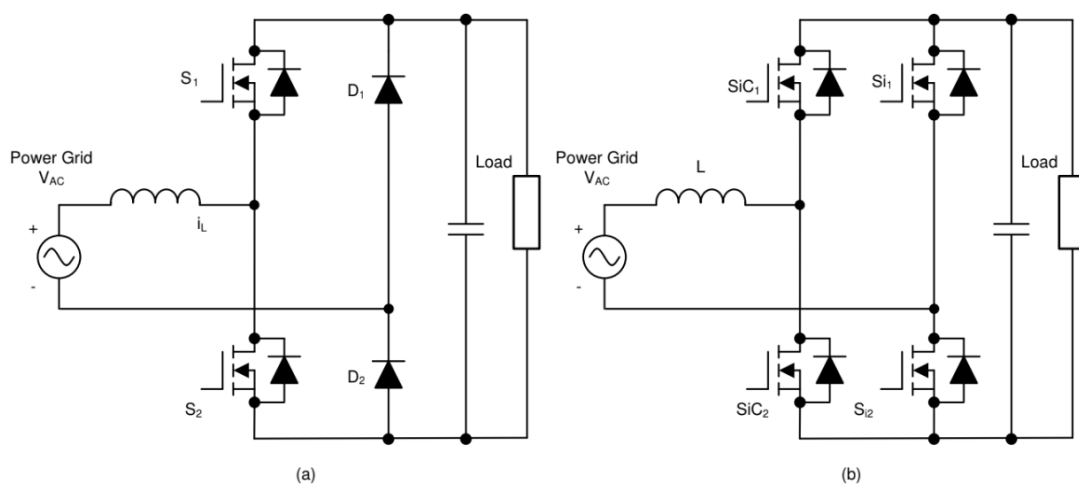


Figura 4.4: Schemi circuitali Bridgeless Totem Pole PFC

Il Totem pole PFC è composto da due celle di commutazione, facendo riferimento alla Figura 4.4 b, la prima è composta dalla coppia S_1 e S_2 i quali si occupano della commutazione ad alta frequenza e dai diodi S_{D1} e S_{D2} che si occupano della commutazione alla frequenza di rete f_l .

Durante la semionda positiva, mostrata in figura 4.5, S_2 è l'interruttore di Boost comandato da un segnale PWM D mentre S_1 è comandato da un segnale complementare $1 - D$. Va fatto notare che durante questo semiperiodo l'interruttore S_{D2} è sempre nello stato di conduzione.

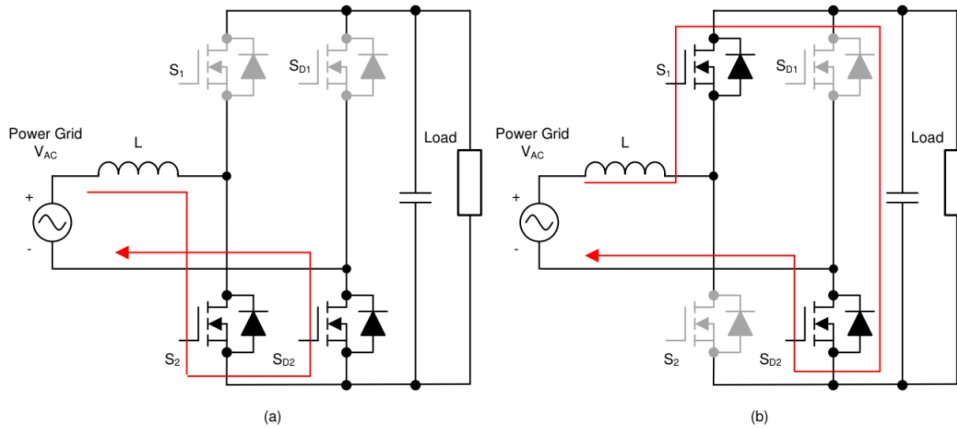


Figura 4.5: Percorso della corrente durante la semionda positiva [5]

Durante la semionda negativa invece, mostrata in figura 4.6, il comportamento è simile, ma il ruolo degli interruttori è invertito, S_1 è l'interruttore di Boost comandato con il segnale D e S_2 è l'interruttore complementare e ora l'interruttore sempre in conduzione è S_{D1} .

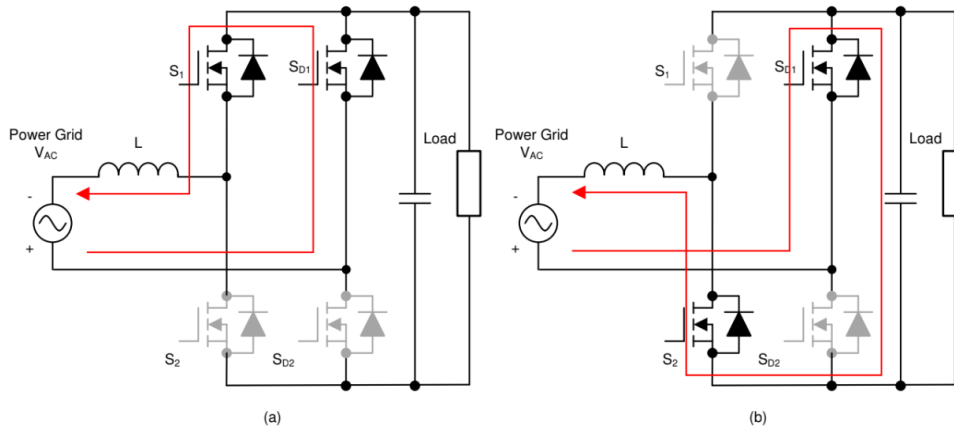


Figura 4.6: Percorso della corrente durante la semionda negativa [5]

La topologia totem pole eccelle nell'ottimizzazione dei componenti, nonostante i suoi vantaggi però, presenta alcune criticità da risolvere. Il controllo è relativamente complesso e la selezione dei semiconduttori è più rigida a causa del particolare percorso della corrente. Inoltre, il recupero inverso dei diodi intrinseci dei transistor veloci causa perdite eccessive.

Con i progressi nella tecnologia dei semiconduttori, in particolare l'avvento dei Wide-Bandgap Semiconductors (WBG), la topologia totem-pole ha guadagnato un interesse notevole. I semiconduttori WBG, come il carburo di silicio (SiC) e il nitrato di gallio (GaN), sono caratterizzati da una carica di recupero inverso quasi nulla; questa caratteristica risolve il problema delle perdite per recupero inverso che è uno dei principali svantaggi della topologia totem-pole quando si utilizzano i tradizionali semiconduttori al silicio (Si). L'assenza di queste perdite, unita alla capacità dei WBG di operare a frequenze di commutazione più elevate e temperature superiori, rende la topologia totem-pole estremamente efficiente e compatta per applicazioni di potenza [6].

4.2 Tecniche di controllo

Nonostante esistano numerose tipologie di controllo per i convertitori AC/DC, solo alcune si sono effettivamente diffuse nelle applicazioni pratiche. Nella progettazione che verrà presentata, si è scelto di adottare una delle strategie più comunemente impiegate nel campo della conversione di potenza, in quanto offre vantaggi significativi in termini di stabilità ed efficienza [7].

Peak current control Il Peak Current Control è un metodo di modulazione in cui la corrente nell'induttore viene confrontata in tempo reale con un riferimento sinusoidale. Lo switch viene acceso all'inizio di ogni ciclo, e spento quando la corrente raggiunge il valore del riferimento.

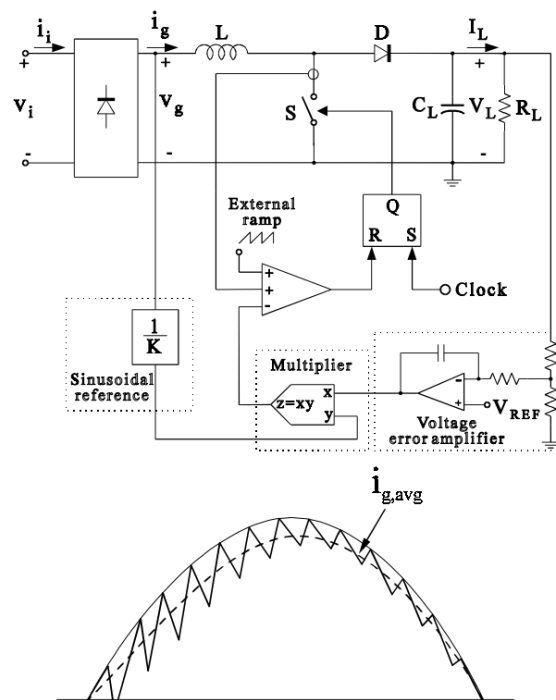


Figura 4.7: Peak current control scheme [7]

Vantaggi

- Frequenza di commutazione costante
- Non necessita di un controllo di corrente e la relativa rete di compensazione
- Solo la corrente sull'interruttore va rilevata, di solito utilizzando un trasformatore, eliminando quindi le perdite date dalla resistenza di sensing

Svantaggi

- A basso carico la distorsione della corrente aumenta drasticamente
- Sensibilità al rumore di commutazione

Average current control Un'altro metodo di controllo è l'average current control. Caratterizzato da un doppio anello di controllo, uno più interno che confronta la corrente media rilevata sull'induttore con un riferimento sinusoidale generando il segnale PWM e uno più esterno che ha il compito di minimizzare l'errore di tensione.

Questo metodo di controllo è diventato lo standard per convertitori ad alta efficienza, riuscendo a bilanciare precisione, stabilità e compatibilità EMI.

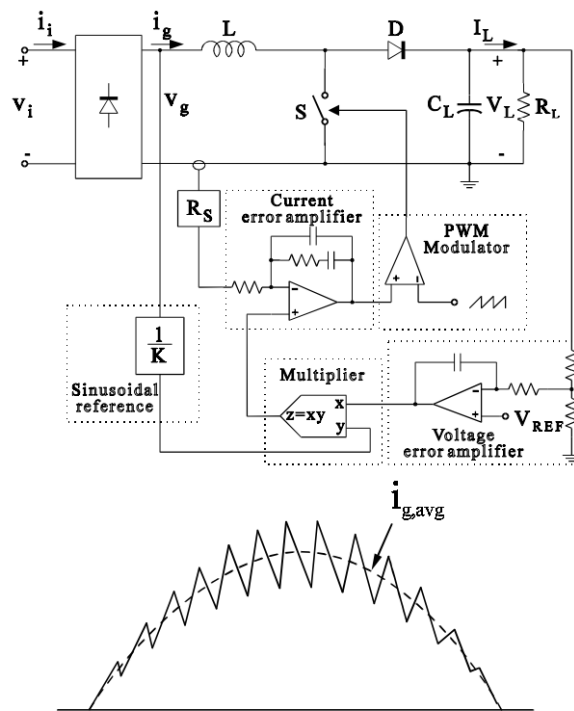


Figura 4.8: Average current control scheme [7]

Vantaggi

- Frequenza di commutazione costante
- Meno soggetto a disturbi grazie al filtraggio della corrente
- Migliore forma della corrente in ingresso

Svantaggi

- Maggiore complessità
- Deve essere rilevata la corrente sull'induttore

Hysteresis current control L'Hysteresis Current Control è un metodo di controllo in cui la corrente nell'induttore è mantenuta all'interno di una banda di isteresi centrata sul riferimento. Quando la corrente esce dalla banda superiore l'interruttore viene spento, mentre, quando scende sotto la banda inferiore, viene riacceso. La frequenza di switching non è fissa ma dipende dalla pendenza della corrente.

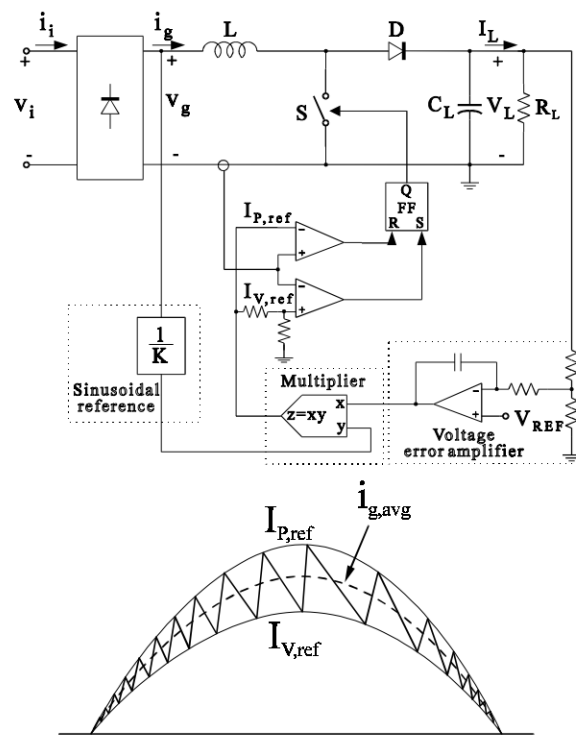


Figura 4.9: Hysteresis current control scheme [7]

Vantaggi

- Bassi valori di distorsione della corrente
- Non c'è necessità di usare una rampa di compensazione

Svantaggi

- Frequenza di switching variabile
- Deve essere rilevata la corrente sull'induttore
- Sensibilità al rumore di commutazione

Capitolo 5

Realizzazione di uno stadio PFC

In questo capitolo si vuole progettare 2 diverse tipologie di PFC avanzati per poi confrontarne le prestazioni e l'efficienza a parità di specifiche.

Le specifiche di progetto sono le seguenti:

$$\begin{aligned} P_o &= 3000 \text{ W} & f_{sw} &= 50 \text{ kHz} & \Delta V_o &= 5\% \\ v_{in}(t) &= 325 \sin(2\pi 50 \cdot t) & V_{out} &= 400 \text{ V} & \Delta I_L &= 20\% \end{aligned}$$

Prima di effettuare il dimensionamento dei componenti è necessario effettuare alcuni calcoli preliminari come la corrente di uscita I_o , la corrente RMS massima assorbita in ingresso $I_{in,RMS}$ e la resistenza minima di uscita R_{min}

$$\begin{aligned} I_o &= \frac{P_o}{V_o} = \frac{3000 \text{ W}}{400 \text{ V}} = 7.5 \text{ A} & V_{in,RMS} &= \frac{V_{in,pk}}{\sqrt{2}} = \frac{325}{\sqrt{2}} = 230 \text{ V} \\ I_{in,RMS} &= \frac{P_o}{V_{in,RMS}} = \frac{3000 \text{ W}}{230 \text{ V}} = 13.04 \text{ A} & \Delta I_L &= 0.2 \cdot I_{in,pk} = 0.2 \cdot 18.44 \text{ A} = 3.69 \text{ A} \\ I_{in,pk} &= I_{in,RMS} \cdot \sqrt{2} = 13.04 \text{ A} \cdot \sqrt{2} = 18.44 \text{ A} & R_{min} &= \frac{V_o}{I_o} = \frac{400 \text{ V}}{7.5 \text{ A}} = 53 \Omega \end{aligned}$$

5.1 Hybrid Totem Pole

Per il dimensionamento dei componenti si parte dal calcolo del Duty cycle, come già visto in figura 3.8 il suo valore varia all'interno del periodo di rete da un massimo del 100% a un valore minimo che nel nostro caso vale:

$$d(t) = 1 - \frac{V_{in,pk} |\sin(\omega_s t)|}{V_o} = 1 - \frac{325 \text{ V}}{400 \text{ V}} = 0.187 \rightarrow 18.7\% \quad (5.1)$$

Per il calcolo dell'induttanza dato che il ciclo la carica e scarica è simile a quello di un Boost PFC convenzionale si può usare la 3.21 che ci dà come risultato:

$$L = \frac{V_{in,pk} \cdot D_{min}}{\Delta I \cdot f_{sw}} = 329 \mu\text{H} \quad (5.2)$$

Anche per il dimensionamento del condensatore la formula rimane uguale a quella trovata in 3.18 dato che l'ondulazione di tensione vista ai capi del condensatore rimane pari a $2 \cdot f_l$ dove f_l indica la frequenza di rete. Di conseguenza:

$$C = \frac{P_{out}}{2\pi f_l V_o \Delta V_o} = 1\,192\,\mu F \quad (5.3)$$

I valori di induttanza e condensatore sono stati scelti sulla base dello standard E12 in modo da essere più simili ad un implementazione reale, così facendo i due componenti risultano:

$$L = 330\,\mu H$$

$$C = 1,2\,mF$$

Come tecnica di controllo è stato scelto l'Average Current Control implementato tramite due compensatori PI annidati. Un anello interno di corrente a banda larga è dedicato all'inseguimento della corrente sinusoidale in fase con la tensione di rete e un anello esterno di tensione a banda ristretta è responsabile della regolazione della tensione sul bus in uscita a 400 V. Questa architettura è ampiamente usata per la sua capacità di garantire stabilità robusta, elevato fattore di potenza e basso THD.

Per la simulazione del sistema è stato scelto il software QSPICE, strumento particolarmente adatto a questo tipo di analisi grazie alla sua capacità di simulare velocemente circuiti complessi e in particolare per la possibilità di integrare direttamente nel circuito blocchi digitali, utilizzabili per implementare algoritmi di controllo e per la generazione dei segnali PWM per i MOSFET.

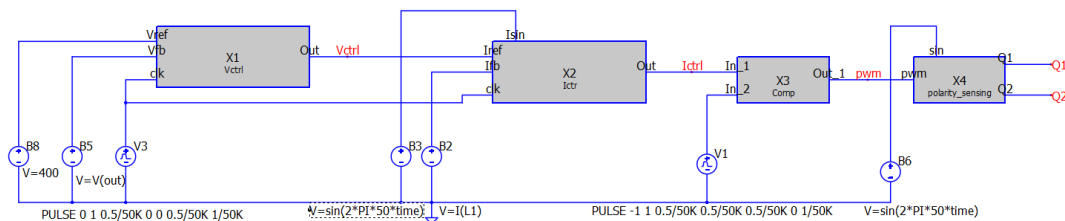


Figura 5.1: Schema del circuito di controllo

La taratura dei parametri K_p e K_i dei due regolatori PI è stata affinata empiricamente tramite simulazione. Questa scelta è motivata dalla necessità di ottimizzare in particolare l'efficienza globale del convertitore.

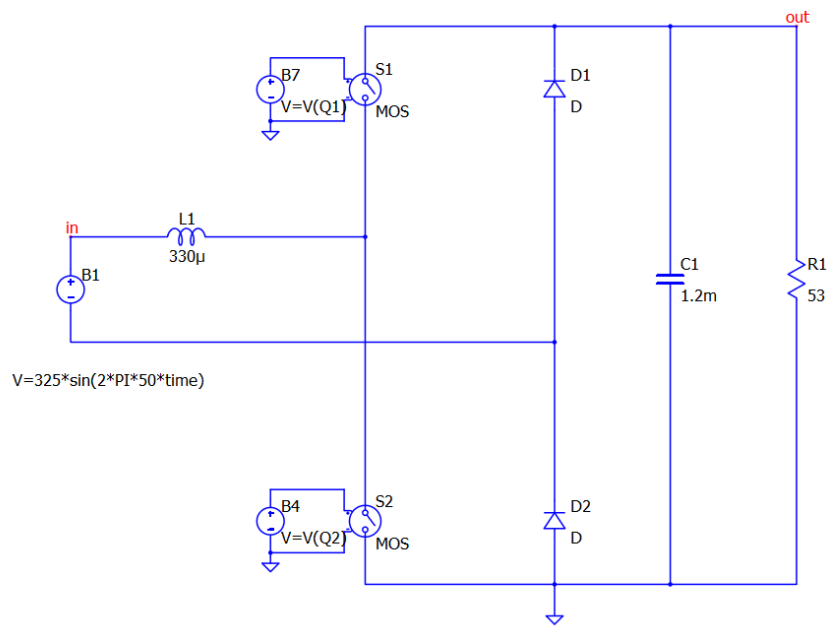


Figura 5.2: Simulazione Hybrid Totem Pole

La parte di potenza del circuito è rappresentata in figura 5.2 dove per semplicità di realizzazione si è deciso di sostituire ai MOSFET due interruttori ideali

Di seguito sono mostrate le forme d'onda ottenute, possiamo notare in figura 5.3 che l'uscita è composta da un valore medio di $400V$ sommato ad un ripple di valore $\pm 10V$ che rispetta le specifiche di progetto e una frequenza pari a 2 volte quella di linea come anticipato dalla teoria.

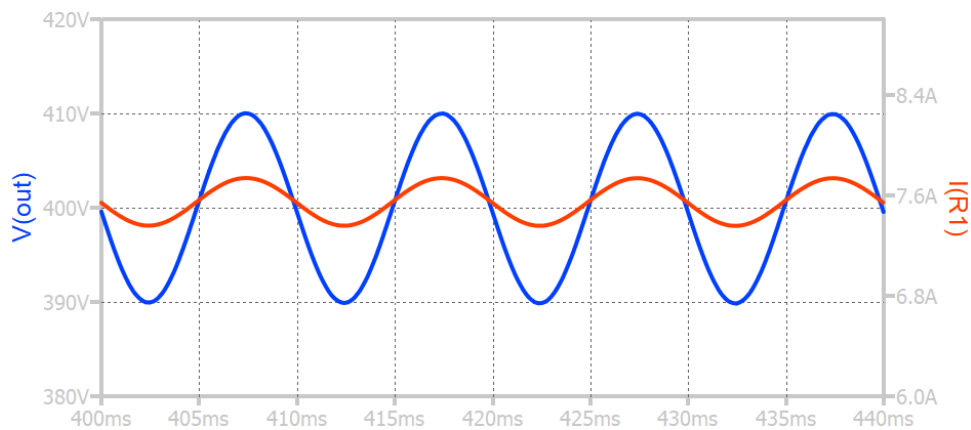


Figura 5.3: Tensione e corrente in uscita

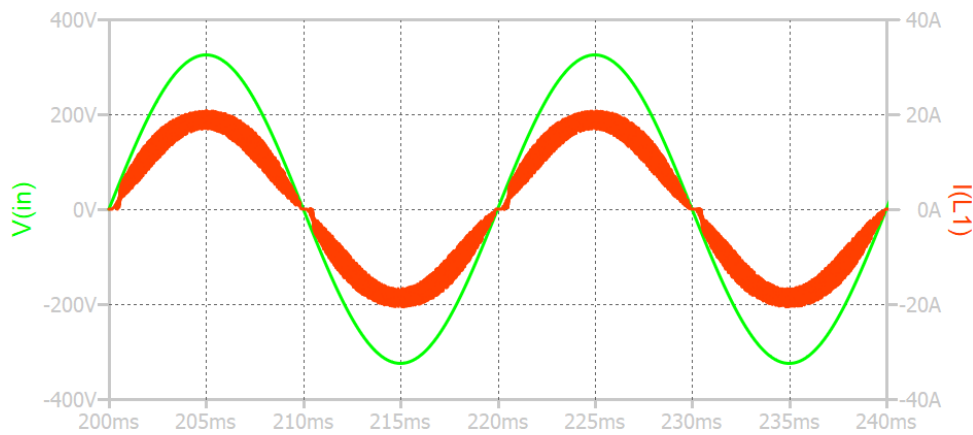


Figura 5.4: Tensione e corrente in ingresso

Osservando la figura 5.4 invece possiamo notare che la corrente viene assorbita in modo sinusoidale e in fase con la tensione, tuttavia durante il passaggio per lo zero la corrente viene distorta, questo è un comportamento tipico per la configurazione Totem pole ed è causato dal fatto che il circuito funziona per un breve intervallo di tempo in DCM.

Possiamo osservare meglio questo fenomeno nelle figure 5.5 e 5.6 dove, al passaggio della corrente per lo zero coincide anche una variazione del duty cycle che passa da un valore di circa 100% a un valore vicino allo 0%.

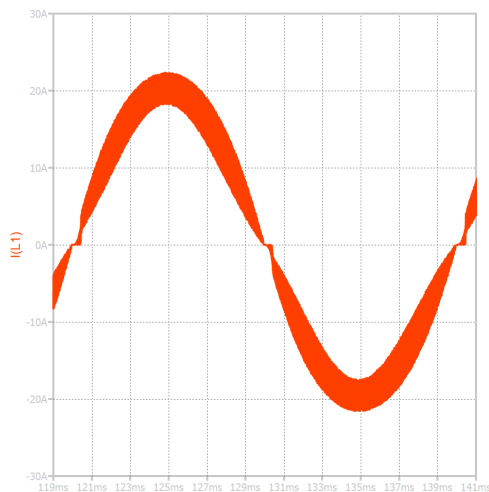


Figura 5.5: Corrente d'ingresso durante un periodo

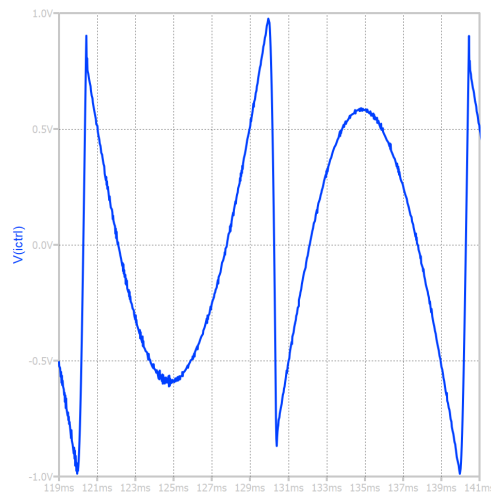


Figura 5.6: Valore del duty cycle durante un periodo

5.2 Synchronous Totem Pole

Il convertitore Totem Pole si distingue per essere una delle architetture più avanzate per la conversione ad alta potenza, in particolare dove si richiedono elevata efficienza e compattezza. Il

circuito in figura 5.7 rappresenta una versione del convertitore dove entrambi i rami del ponte in ingresso sono stati realizzati con transistor MOSFET, questa scelta è fatta per minimizzare le perdite di conduzione sfruttando la bassa resistenza $R_{DS(on)}$ dei transistor, in particolare SiC, al posto dei tradizionali diodi. Adottando questo tipo di configurazione e implementando con un controllo adeguato è possibile sfruttare la bidirezionalità del convertitore precedentemente impedita dall'uso dei diodi per la loro natura di interruttori unidirezionali.

Il dimensionamento dei componenti risulta uguale alla simulazione precedente in quanto non ci sono modifiche sul comportamento del circuito, possiamo quindi riutilizzare i precedenti valori.

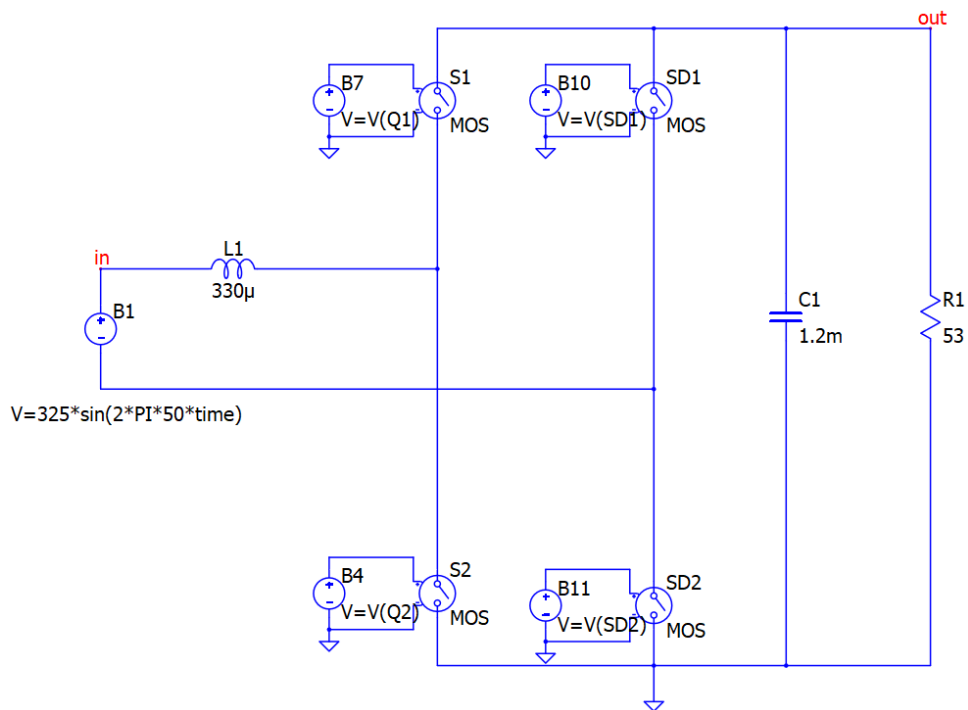


Figura 5.7: Simulazione Synchronous Totem Pole

Di seguito sono raffigurate le forme d'onda risultanti da questa simulazione. Nonostante siano molto simili al caso precedente possiamo notare un picco di corrente sull'induttore al passaggio per lo zero, questo comportamento è causato dalla mancanza di componenti parassite del circuito e, dalla rapida variazione del duty cycle. Questo effetto, indesiderato ma comune in tipologie di convertitori ad alta frequenza come questo, può essere mitigato migliorando la realizzazione del modulatore PWM digitale, in modo da eliminare l'effetto di zona morta al passaggio per lo zero della tensione/corrente. [8].

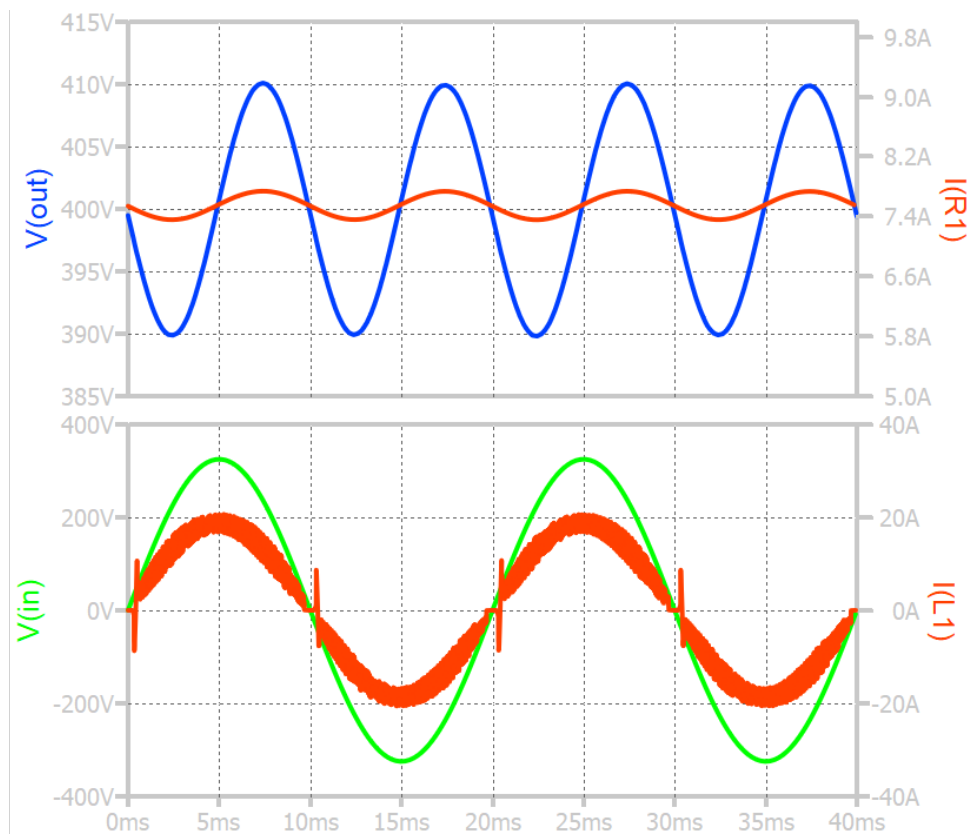


Figura 5.8: Simulazione Synchronous Totem Pole

L'utilizzo di interruttori ideali, causa degli impulsi di corrente ottenuti, è giustificato dal fatto che ci si vuole concentrare in particolare sul calcolo delle perdite, tralasciando parzialmente l'ottimizzazione del circuito di controllo e le perdite di commutazione.

Capitolo 6

Analisi dell'efficienza

In questo capitolo, si vuole presentare un'analisi delle perdite complessive del circuito, confrontando successivamente i valori ottenuti per le 2 topologie. Attraverso le formule e i datasheet si calcolano le perdite di conduzione, commutazione, del nucleo magnetico e delle resistenza parassite, per poi fornire a una stima complessiva dell'efficienza.

6.1 Calcolo delle perdite

In un convertitore della tipologia Boost ci sono 4 cause principali per la perdita di efficienza:

- Perdite di conduzione dei MOSFET
- Perdite nei diodi
- Perdite nell'induttore
- Perdite nel condensatore

Le perdite nell'induttore sono composte dalle perdite nel nucleo magnetico e dalle perdite causate per effetto Joule a causa della resistenza parassita, approssimata con $R_L = 50m\Omega$ un valore tipico per induttori adatti a queste applicazioni. Le perdite per effetto Joule possono essere calcolate come

$$P_{cu} = I_{L,rms}^2 \cdot R_L = (13,04A)^2 \cdot 0.05\Omega = 8.5W \quad (6.1)$$

Le perdite del nucleo magnetico sono causate dal fenomeno di correnti parassite all'interno del nucleo dell'induttore e dipendono dal materiale e dalla frequenza di commutazione. Analizzando vari datasheet otteniamo un valore tipico di dissipazione per un nucleo in ferrite ad una frequenza di 50 kHz.

$$P_{fe} \simeq 2W \quad (6.2)$$

Quindi le perdite totali nell'induttore sono:

$$P_L = P_{cu} + P_{fe} = 10,5W \quad (6.3)$$

Per calcolare le perdite nel condensatore dobbiamo prima trovare il valore RMS della corrente che scorre all'interno di esso [6]

$$I_{C,rms} = \sqrt{\frac{1}{T} \int_0^T (|i_{in}(t)| - I_o)^2 dt} = I_{in,rms}^2 - \frac{8}{\pi^2} I_{in,rms} I_o + I_o^2 = 12.12A \quad (6.4)$$

Ora utilizzando un valore tipico per ESR del condensatore possiamo stimare le perdite

$$P_C = I_{C,rms}^2 \cdot ESR = (12.12)^2 \cdot 0.05\Omega = 7.34W \quad (6.5)$$

Anche nel caso delle perdite di conduzione nei MOSFET nel ramo ad alta frequenza va calcolato il valore RMS della corrente, nel caso del totem pole ogni interruttore conduce per metà del periodo di rete quindi:

$$I_{SW,RMS} = \sqrt{\frac{1}{T} \int_0^T i_{fastMOS}^2(t) dt} = \sqrt{\frac{1}{T} \int_0^{T/2} i_{fastMOS}^2(t) dt} = \frac{I_{in,RMS}}{\sqrt{2}} = 9.22 A \quad (6.6)$$

$$I_{SW,AVG} = \frac{1}{T} \int_0^T i_{fastMOS}(t) dt = \frac{1}{T} \int_0^{T/2} i_{fastMOS}(t) dt = \frac{I_{in,pk}}{\pi} = 5.87 A \quad (6.7)$$

Le formule per $I_{SW,AVG}$ e $I_{SW,RMS}$ sono state utilizzate nonostante la presenza del PWM, in quanto il ripple di corrente ad alta frequenza ha un contributo trascurabile sul valore medio e un effetto minimo sul valore RMS, come dimostrato in [Erickson Maksimović, 2020].

Ora moltiplicando per la $R_{DS(on)}$ di un tipico MOSFET SiC utilizzato in queste applicazioni otteniamo:

$$P_{cond,SWfast} = I_{SWfast,RMS}^2 \cdot R_{DS(on)} = (9.22 A)^2 \cdot 0.05 \Omega = 4.25 W \quad (6.8)$$

Per il ramo a frequenza di linea nel caso dei diodi come rettificatori possiamo stimare le perdite tramite :

$$P_{cond,D} = Vf \cdot I_{AVG} + R_d \cdot I_{D,RMS}^2 \quad (6.9)$$

Dove V_f , la caduta di tensione sul diodo e R_d , la sua resistenza dinamica sono ipotizzate come $1.7 V$ e $50 m\Omega$

In questo caso per i valori della corrente media e RMS possono essere ripresi dal calcolo fatto per i MOSFET in quanto la corrente che scorre è la stessa e quindi:

$$I_{D,AVG} = I_{SW,AVG} = 5.87 A \quad (6.10)$$

$$I_{D,RMS} = I_{SW,RMS} = 9.22 A \quad (6.11)$$

Inserendo questi valori nella 6.9 otteniamo come perdite stimate:

$$P_D = 1.7 V \cdot 5.87 A + 0.05 \Omega \cdot (9.22 A)^2 = 14.22 W \quad (6.12)$$

La corrente circolante nei MOSFET del ramo a frequenza di rete e le perdite di conduzione sono uguali ai valori trovati precedentemente.

$$P_{cond,SWslow} = I_{SWfast,RMS}^2 \cdot R_{DS(on)} = (10.82 A)^2 \cdot 0.07 \Omega = 4.25 W \quad (6.13)$$

Possiamo ora calcolare le perdite totali nei due circuiti.

- Hybrid Totem Pole

$$P_{loss} = P_L + P_C + 2 \cdot P_D + 2 \cdot P_{cond,SWfast} = 54.78 W \quad (6.14)$$

- Synchronous Totem pole

$$P_{loss} = P_L + P_C + 2 \cdot P_{SWslow,MOS} + 2 \cdot P_{cond,SWfast} = 34.84 W \quad (6.15)$$

6.2 Stima dell'efficienza

Le perdite totali calcolate permettono di stimare l'efficienza globale del convertitore mediante la relazione:

$$\eta = \frac{P_o}{P_o + P_{loss}} \cdot 100\% \quad (6.16)$$

Per la configurazione ibrida:

$$\eta_{ibrida} = \frac{3000}{3000 + 54,78} \cdot 100\% \approx 98.20\% \quad (6.17)$$

Per la configurazione sincrona:

$$\eta_{sincrona} = \frac{3000}{3000 + 34,84} \cdot 100\% \approx 98.85\% \quad (6.18)$$

Le perdite di commutazione sono state volutamente trascurate a causa del loro piccolo impatto, infatti nonostante le perdite nel ramo a commutazione veloce non siano trascurabili, esse sono in comune per entrambe le configurazioni e nel valutare le differenze di efficienza tra le due configurazioni sono trascurabili. Quelle del ramo a frequenza di linea essendo proporzionali a fl , hanno un valore irrisorio per l'efficienza complessiva. Il miglioramento di efficienza, seppur contenuto in termini percentuali (+0.65%) corrisponde a una riduzione di potenza dissipata di 19.94 W un valore significativo in applicazioni per veicoli elettrici o industriali ad alta potenza dove ogni punto percentuale si traduce in minori costi di raffreddamento, maggiore affidabilità/longevità dei componenti e in una riduzione dell'impatto termico e ambientale. Inoltre, la sostituzione dei diodi con MOSFET sincroni elimina completamente le perdite di recupero inverso e, migliorando anche la qualità della corrente di ingresso (THD) e la risposta dinamica del sistema aspetti che, sebbene non quantificati in questo capitolo, contribuiscono indirettamente all'efficienza energetica complessiva.

Capitolo 7

Conclusioni

In questa tesi è stata esposta la progettazione, simulazione e analisi di un convertitore PFC Totem Pole monofase da 3 kW, con l'obiettivo di massimizzare l'efficienza energetica e garantire un fattore di potenza unitario. Partendo da un'analisi delle problematiche causate dai carichi non lineari, si è scelta la topologia Totem Pole, che permette di eliminare il ponte a diodi in ingresso e di operare a frequenze elevate con perdite estremamente ridotte rispetto alle topologie tradizionali.

L'analisi dei due circuiti ha rivelato che i diodi della configurazione ibrida rappresentano il fattore principale di perdite dissipando oltre 28 W. La transizione alla configurazione sincrona ha permesso di ridurre le perdite totali aumentando l'efficienza dal 98.05 % al 98.58 % un miglioramento significativo in termini assoluti con un impatto diretto su costi di esercizio, raffreddamento e durata dei componenti.

Il PFC Totem Pole sincrono basato su SiC si conferma quindi come una soluzione adatta per applicazioni ad alta potenza ed elevata efficienza. I risultati ottenuti in queste simulazioni aprono la strada a sviluppi futuri come l'ottimizzazione dei circuiti di controllo o l'implementazione hardware su scheda.

Ringraziamenti

Desidero innanzitutto ringraziare il mio relatore, il professor Simone Buso, per la pazienza e la guida con cui mi ha accompagnato nella stesura di questa tesi, nonché per gli insegnamenti preziosi che ne hanno reso possibile la realizzazione.

Ringrazio i miei amici per il loro costante supporto, per le risate e i momenti di condivisione che hanno reso più leggeri questi anni, in particolare Lorenzo, con cui ho iniziato e completato questo percorso creando ricordi indimenticabili.

Ringrazio i miei genitori, mia madre e mio padre, che mi hanno sostenuto, incoraggiato e insegnato a lottare per ciò in cui credo. Senza il loro supporto non avrei mai potuto raggiungere questo risultato.

Un ringraziamento speciale va a mia sorella, per essermi sempre stata vicina. La sua presenza, i suoi consigli e la sua motivazione sono stati cruciali nei momenti difficili. Sarò sempre al tuo fianco, come tu lo sei stata per me.

Infine ci tengo a ringraziare Elisa. Anche se il nostro percorso è appena iniziato, il tuo supporto è stato decisivo. Grazie per avermi spinto a non accontentarmi e per aver creduto in me, anche quando io stesso non ci riuscivo. Sono felice di aver condiviso con te questo traguardo e spero che insieme ne raggiungeremo molti altri.

Bibliografia

- [1] R. W. Erickson e D. Maksimović, *Fundamentals of Power Electronics*. Springer, 2020.
- [2] N. Mohan, T. M. Undeland e W. P. Robbins, *Power Electronics Converters, Application and Design*. John Wiley & Sons, Inc., 2003.
- [3] D. D. Cast, M. Renat e F. L. Tofoli, *Comprehensive review of high power factor ac-dc boost converters for PFC applications*. International Journal of Electronics, 2015.
- [4] J. R. Ortiz-Castrillón, G. E. Mejía-Ruíz, N. Muñoz-Galeano e S. D. Saldarriaga-Zuluaga, *PFC Single-Phase AC/DC Boost Converters*. Applied Sciences, 2021.
- [5] T. Instrument, *6.6-kW Totem-Pole PFC Reference Design for HEV/EV Onboard Charger*. 2018.
- [6] S. Abdel-Rahman, *CoolSiC™ totem-pole PFC design guide and power loss modeling*. Infineon, 2023.
- [7] L. Rossetto, G. Spiazzi e P. Tenti, *Control techniques for Power Factor Correction converters*. University of Padova.
- [8] B. Sun, *How to reduce current spikes at AC zero-crossing for totem-pole PFC*. Texas Instruments, 2015.