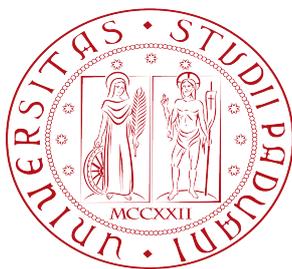


UNIVERSITÀ DEGLI STUDI DI PADOVA



**FACOLTÀ DI INGEGNERIA
DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE**

TESI DI LAUREA IN INGEGNERIA DELL'INFORMAZIONE

UN DISPOSITIVO DEL FUTURO: IL MEMRISTORE

Relatore: Dott. Massimo Guarnieri

Laureando: Aldo Manni

28 / 03 / 2013

A.A. 2012/2013

INDICE

Sommario.....	pag. 5
1. Introduzione.....	pag. 6
2. Teoria del memristore:	pag. 7
2.1 Backgroun storico.....	pag. 7
2.2 L'idea di Leon Chua.....	pag. 8
2.3 Definizione di memristore.....	pag. 10
2.4 Analogia Fluidodinamica del memristore.....	pag. 12
2.5 Curve caratteristiche del memristore.....	pag. 13
2.5.1 Caratteristica flusso-carica del memristore.....	pag. 13
2.5.2 Caratteristica tensione-corrente del memristore.....	pag. 14
2.6 Sistemi memristivi.....	pag. 15
3. Il dispositivo:	pag. 16
3.1 Il dispositivo realizzato da HP.....	pag. 16
3.2 Dispositivi alternativi.....	pag. 18
3.3 Memristor spintronici.....	pag. 19
4. Modelli matematici del dispositivo HP:	pag. 21
4.1 Modello di deriva lineare.....	pag. 21
4.2 Modello di deriva non lineare.....	pag. 24
4.3 Modello esponenziale.....	pag. 26
4.4 Confronto tra i modelli.....	pag. 27
5. Potenziali applicazioni del memristore:	pag. 29
5.1 Caratteristica ideale del memristore per applicazioni binarie.....	pag. 30
5.2 Logica digitale usando i memristori.....	pag. 30
5.2.1 Memristore come elemento di memoria.....	pag. 30
5.2.2 Configurazione invertente.....	pag. 31
5.2.3 Operazione nand.....	pag. 32
5.3 Processi aritmetici utilizzando i memristori.....	pag. 33
5.3.1 Memristori crossbar.....	pag. 33
5.3.2 Processore aritmetico a memristori.....	pag. 34
5.4 Memristori: un'innovazione nel campo dell'intelligenza artificiale.....	pag. 37
5.5 Memorie a memristori.....	pag. 40
5.5.1 Operazione di scrittura in una cella.....	pag. 41
5.5.2 Operazione di lettura in una cella.....	pag. 42
6. Conclusioni.....	pag. 44
Bibliografia.....	pag. 46

SOMMARIO

Nel 1971 Leon Chua, professore dell'università di Berkeley, ipotizzò l'esistenza di un quarto componente passivo elementare: il memristore.

Nel 2008, un team di ricerca degli HP labs, guidati da Stanley Williams è riuscito a realizzare concretamente questo componente fino ad allora esistente solo in teoria, utilizzando uno strato in ossido di titanio opportunamente drogato con lacune di ossigeno. Il dispositivo realizzato dai ricercatori dell' HP riflette a pieno la teoria sviluppata da Chua.

Così come i transistor hanno consentito la realizzazione dei moderni calcolatori, le future evoluzioni della tecnologia a memristori potranno permettere la realizzazione di memorie più veloci e capaci, e la creazione di sistemi autonomi di intelligenza artificiale.

Il dispositivo quindi, dal punto di vista scientifico, si pone in una posizione fortemente multidisciplinare, interessando ambiti di diverso genere.

Il lavoro qui di seguito illustrato è suddiviso in tre parti fondamentali: la prima, ossia quella introduttiva, ha un risvolto decisamente teorico, la seconda riguarda la realizzazione pratica del dispositivo e i modelli matematici che lo descrivono, la terza parte si riferisce ad un ambito più applicativo e tecnologico.

1. INTRODUZIONE

La teoria dei circuiti è basata sulla conoscenza di tre bipoli fondamentali: resistore, capacitore e induttore. Essi sono definiti in termini di relazione tra due delle quattro grandezze fondamentali dei circuiti, ossia: corrente i , tensione v , carica q (o integrale di corrente θ), e flusso magnetico ϕ (o integrale di tensione λ).

In particolare, il resistore è definito dalla relazione tra tensione e corrente ($dv=Rdi$), il capacitore è definito dalla relazione tra carica e tensione ($dq=Cdv$ (oppure $\theta(t)=Cv(t)$)), e l'induttore è definito dalla relazione tra flusso magnetico e corrente ($d\phi=Ldi$ (oppure $\lambda(t)=Li(t)$). Inoltre, la corrente i è definita come la derivata temporale della carica elettrica q , e la tensione v , per la legge di Faraday, è definita come la derivata temporale del flusso ϕ . Su sei possibili combinazioni delle quattro grandezze fondamentali dei circuiti, come abbiamo visto, cinque sono ben definite. L'unica combinazione mancante è la relazione che lega la carica elettrica e il flusso magnetico. Per questo motivo il Prof. Leon Chua, nel 1971, propose l'esistenza di un quarto bipolo fondamentale che completa la simmetria così come mostrato in figura 1.1.

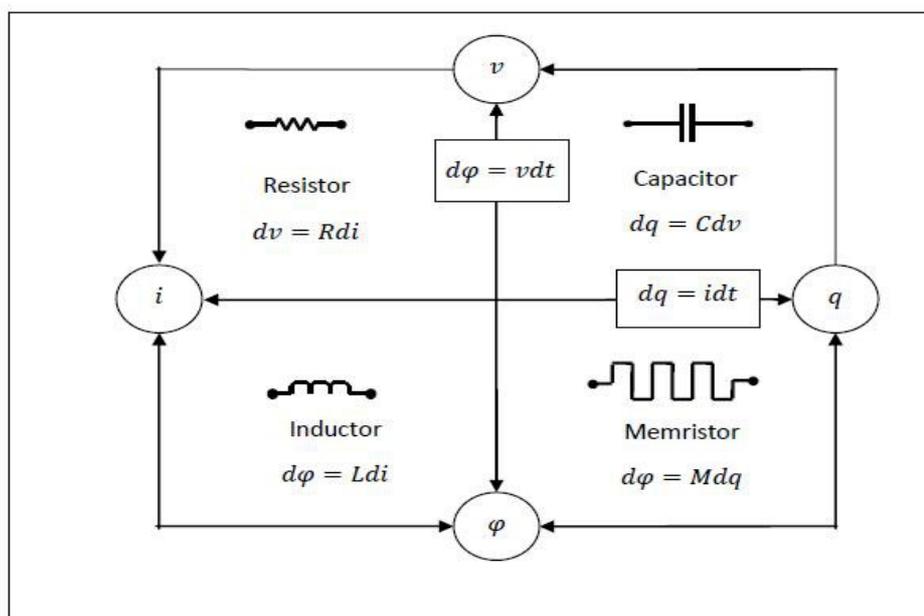


Figura 1.1 - Relazioni che legano i quattro bipoli fondamentali della teoria dei circuiti

Chua chiamò il quarto bipolo *Memristore*, unione di memoria e resistore.

Per 37 anni, del memristore, rimasero solo le brillanti equazioni proposte da Chua, ma nel 2008, i ricercatori degli HP labs guidati da Stanley Williams hanno annunciato di aver individuato una tecnica per costruire dispositivi in grado di riprodurre il comportamento di un memristore, e di essere pronti ad invadere il mercato con questa tecnologia entro pochi anni.

2. TEORIA DEL MEMRISTORE

2.1 BACKGROUND STORICO

Già prima della pubblicazione di Leon Chua sul memristore del 1971, il concetto di resistore con memoria era esistente. Infatti, nel 1960, il Prof. Bernard Widrow dell' Università di Stanford sviluppò un nuovo elemento circuitale chiamato "memristore". Il memristore era un tripolo, in cui la conduttanza tra due poli era controllata dall'integrale temporale della corrente nel terzo terminale. Quindi, la resistenza del memristore era controllata dalla carica. Il memristore di Widrow si può considerare come un memristore avente tre terminali anziché due. Uno dei limiti del memristore era rappresentato dalla sua realizzazione. Infatti, non erano dispositivi allo stato solido, ma erano realizzati con celle elettrolitiche. Ciò nonostante essi hanno costituito i componenti base delle reti neurali dell'architettura ADALINE (ADaptive LInear Neuron).

Nel 1968, F. Argall pubblicò un articolo "Switching phenomena in titanium oxide thin films" in cui mostrava risultati analoghi a quelli del modello proposto da Stanley Williams e il suo team sul memristore.

Nel 1971, Leon Chua^[1], postulò l'esistenza di un quarto bipolo caratterizzato da una relazione tra carica elettrica e flusso concatenato.

Nel 1976, Leon Chua e Sung Mo Kang^[2] pubblicarono un articolo intitolato: "Memristive devices and systems", in cui generalizzano la teoria del memristore ai sistemi memristivi.

Nel 1990, S. Thakoor^[3] ed altri, dimostrarono che il memristore in ossido di tungsteno a resistenza variabile è elettricamente riprogrammabile. Tuttavia non è chiaro se il memristore citato ha qualche relazione con il memristore di L. Chua.

Quattro anni dopo, nel 1994, Buot e Rajgopal^[4] pubblicarono un articolo intitolato "Binary information storage at zero bias in quantum-well diodes". L' articolo descriveva la caratteristica corrente-tensione in AlAs/GaAs/AlAs quantum-well diodes simile al memristore. Ciò nonostante l'analisi non ha mostrato nessuna connessione diretta con il memristore di Chua.

Nel 2000, Beck^[5] ed altri ricercatori, laboratorio di ricerca IBM di Zurigo, descrissero gli effetti della resistenza di commutazione, riproducibili in sottili film di ossido. Le caratteristiche di isteresi di questi interruttori sono simili a quelle del memristore.

Nel 2001, Liu^[6] ed altri ricercatori, del Space Vacuum Epitaxy Center dell' Università di Houston, nel corso di una conferenza sulle memorie non volatili tenutasi a San Diego, in California, presentarono risultati che mostravano l'importanza dei doppi strati di ossido per ottenere valori di resistenza alti e bassi.

E' interessante notare, che, tra il 1994 e il 2008, si sono sviluppati molti altri dispositivi con comportamento simile a quello del memristore, ma solo gli scienziati dell' HP sono riusciti a trovare un collegamento tra il proprio lavoro e il memristore postulato da Chua.

Nel 2008, trentasette anni dopo la proposta di Leon Chua, il primo dispositivo memristore è stato

sviluppato da Stanley Williams e il suo gruppo nel laboratorio Information and Quantum Systems (IQS) dell' HP. Dmitri Strukov, Gregory Snider, Duncan Stewart e Stanley Williams⁷ pubblicarono un articolo in cui identificano un collegamento tra la resistenza di commutazione di un bipolo nei sistemi su scala nanometrica e il memristore di Chua. Tale modello è descritto in dettaglio nel capitolo 3.

Victor Erokhin e M.P.Fontana^[8] hanno affermato di aver sviluppato un memristore polimerico prima del memristore di biossido di titanio sviluppato dal gruppo di Stanley Williams.

Dal momento in cui è stato sviluppato il primo dispositivo memristore, fino ad oggi, numerosi sono gli articoli apparsi con l'obiettivo di analizzare le caratteristiche elementari del memristore e le sue possibili applicazioni nella progettazione dei circuiti. In particolare nel giugno 2009 gli scienziati del NIST (National Institute of Standards and Technology) hanno riferito di aver fabbricato una memoria non volatile utilizzando memristori che sia poco costosa e a bassa potenza.

2.2 L'IDEA DI LEON CHUA

Dal punto di vista della teoria dei circuiti, i tre bipoli fondamentali, vale a dire resistore, capacitore, induttore, sono definiti in termini di una relazione tra due delle quattro variabili fondamentali dei circuiti, ossia, corrente i , tensione v , carica elettrica q , flusso concatenato φ . Delle sei possibili combinazioni solo una rimane indefinita, ossia la relazione che lega il flusso concatenato φ e la carica elettrica q .

Nel 1971 Leon Chua paragonò il modo di definire queste grandezze caratteristiche della teoria dei circuiti alla teoria aristotelica della materia. Secondo questa teoria, tutta la materia era composta dai seguenti quattro elementi:

- Terra
- Acqua
- Aria
- Fuoco

Ognuno di questi elementi mostra due delle quattro proprietà fondamentali cioè: umidità, secchezza, freddo, calore.

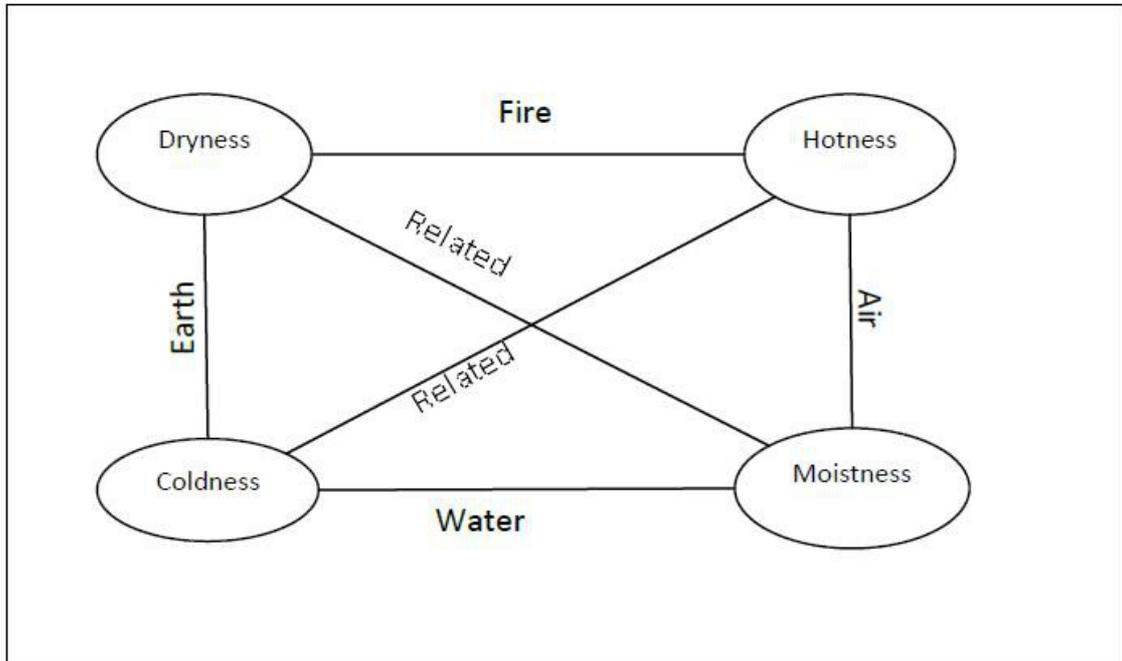


Figura 2.1 - Teoria aristotelica della materia

Chua, notando una notevole somiglianza tra la teoria aristotelica della materia con le sue proprietà e la teoria dei circuiti con le sue relazioni che legano le grandezze fondamentali, propose un quarto bipolo fondamentale nella teoria dei circuiti, in modo tale da completare la simmetria. Questo bipolo fu chiamato da Chua *memristore*, e stabilisce una relazione tra flusso concatenato e carica elettrica.

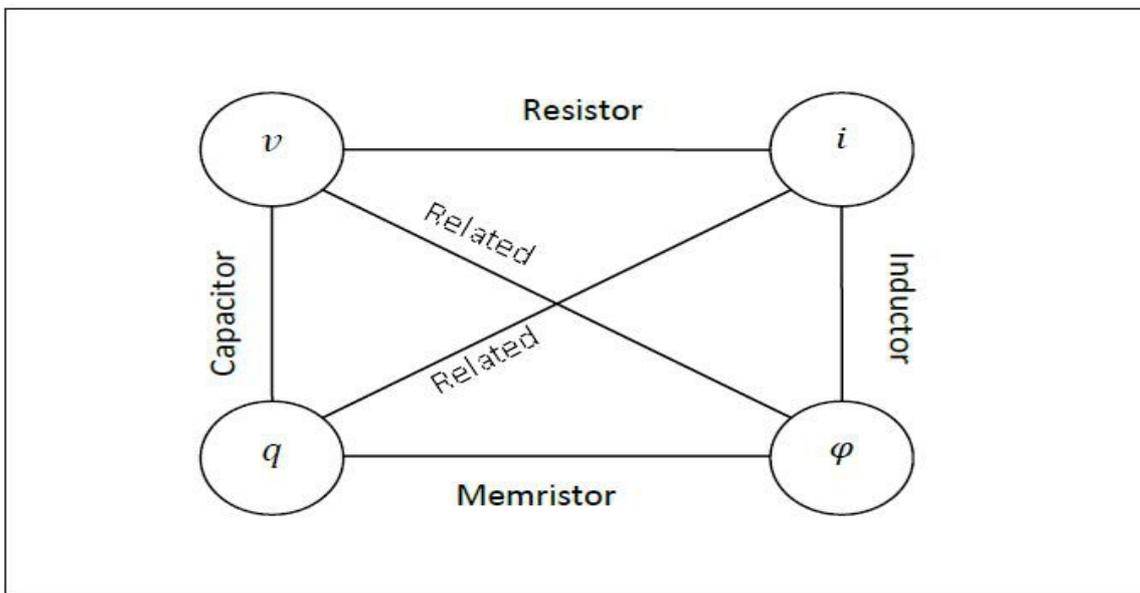


Figura 2.2 – Grandezze che legano i quattro bipoli fondamentali

2.3 DEFINIZIONE DI MEMRISTORE

Il memristore è un dispositivo passivo che fornisce una relazione funzionale tra flusso magnetico e carica elettrica. E' definito come un bipolo in cui il flusso tra i due terminali è funzione della quantità di carica elettrica che è passata attraverso il dispositivo.

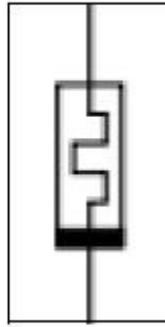


Figura 2.3 – Simbolo circuitale del memristore

Per come è stato definito il memristore, sappiamo che è caratterizzato da una relazione del tipo:

$$g(\varphi, q) = 0 \quad (2.1)$$

- Un memristore è detto controllato in carica^[1] se la relazione che lega il flusso concatenato φ e la carica elettrica q è espressa in funzione della carica.
- Un memristore è detto controllato in flusso^[1] se la relazione che lega il flusso concatenato φ e la carica elettrica q è espressa in funzione del flusso.

Per un memristore controllato in carica abbiamo che:

$$\varphi = f(q) \quad (2.2)$$

e derivando l'equazione (2.2) otteniamo:

$$\frac{d\varphi}{dt} = \frac{df(q)}{dq} \frac{dq}{dt} \quad (2.3)$$

inoltre sapendo che $v = \frac{d\varphi}{dt}$ e $i = \frac{dq}{dt}$ possiamo scrivere:

$$v = M(q) i(t) \quad (2.4)$$

dove:

$$M(q) = \frac{df(q)}{dq} \quad (2.5)$$

$M(q)$ è definita Memristenza e la sua unità di misura è uguale all'unità di misura di una resistenza, cioè ohm. Infatti, se la carica elettrica è costante, la memristenza è definita da una relazione lineare tra tensione e corrente. Quindi se la memristenza è costante il memristore si comporta come un resistore.

Per un memristore controllato in flusso, invece, abbiamo che:

$$q = f(\varphi) \quad (2.6)$$

e derivando l'equazione (2.6) otteniamo:

$$\frac{dq}{dt} = \frac{df(\varphi)}{d\varphi} \frac{d\varphi}{dt} \quad (2.7)$$

inoltre sapendo che $v = \frac{d\varphi}{dt}$ e $i = \frac{dq}{dt}$ possiamo scrivere:

$$i(t) = W(\varphi) v(t) \quad (2.8)$$

dove

$$W(\varphi) = \frac{df(\varphi)}{d\varphi} \quad (2.9)$$

$W(\varphi)$ è definita memconduttanza e ha unità di misura uguale a una conduttanza, cioè siemens. Osserviamo che il valore della memristenza (memconduttanza) ad ogni tempo t_0 dipende dal valore di corrente (tensione) del memristore da $t = -\infty$ a $t = t_0$. Quindi, mentre il memristore si comporta come una normale resistenza ad un dato istante di tempo, la sua resistenza (conduttanza) dipende dalla storia passata completa della corrente (tensione) circolata nel memristore. Questa osservazione giustifica il nome scelto da Chua, ossia, memristore:resistore con memoria.

2.4 ANALOGIA FLUIDODINAMICA DEL MEMRISTORE

Per offrire un quadro chiaro ed esaustivo del memristore , possiamo ricorrere ad un'analogia^[9]. Partendo dal resistore, possiamo paragonare tale dispositivo ad un tubo attraverso il quale scorre dell'acqua; quest'ultima è comparabile alla carica elettrica, mentre la pressione da lei esercitata all'ingresso del tubo equivale alla tensione. La corrente elettrica è invece simile alla quantità d'acqua che attraversa il tubo. Come un tubo con un ampio diametro viene attraversato molto più velocemente dal flusso dell'acqua, così anche un resistore avente un valore di resistenza piccolo, verrà attraversato da una maggior corrente.

Sfruttando la medesima analogia, possiamo affermare che il memristore equivale ad un diverso tipo di tubo, che si espande e contrae a seconda della direzione del flusso d'acqua che lo attraversa: quando si espande, facilita il passaggio dell'acqua, quando si contrae, lo rallenta. Se poi non verrà immessa nel tubo altra acqua, esso manterrà il diametro assunto in precedenza, fin quando non verrà rimessa, ancora una volta, l'acqua nel tubo; in tal modo il tubo, mantenendo il suo diametro, “manterrà in memoria” la quantità d'acqua che l'ha precedentemente attraversato.

2.5 CURVE CARATTERISTICHE DEL MEMRISTORE

2.5.1 CARATTERISTICA FLUSSO-CARICA DEL MEMRISTORE

Il teorema di passività^[1], afferma che un memristore è passivo se e solo se la memristenza è non negativa.

Se la memristenza $M(q)$ è maggiore di zero, allora la potenza istantanea dissipata dal memristore sarà:

$$p(t) = v(t)i(t) = M(q(t)) \cdot (i(t))^2 \quad (2.10)$$

e risulterà sempre positiva e dunque il memristore è un dispositivo passivo.

Quindi il memristore^[1] è un dispositivo puramente dissipativo così come un resistore.

Conseguenza di ciò è che la curva $\varphi-q$ del memristore passa per il primo e il terzo quadrante..

La figura 2.4 mostra un esempio tipico di curva $\varphi-q$ del memristore.

La memristenza $M(q)$ è rappresentata dalla pendenza della curva $\varphi-q$.

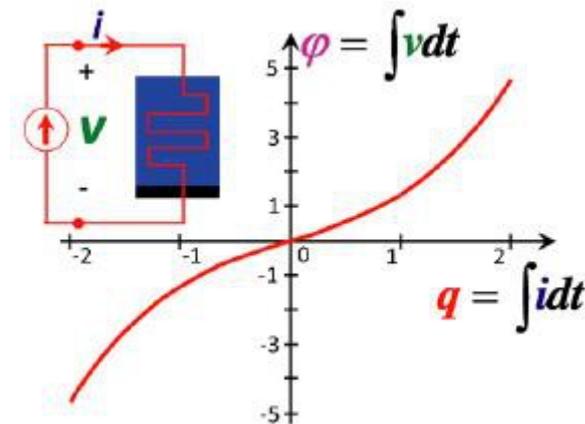


Figura 2.4 – Curva $\varphi-q$ tipica del memristore

2.5.2 CARATTERISTICA TENSIONE-CORRENTE DEL MEMRISTORE

La caratteristica tensione-corrente del memristore è rappresentata da un ciclo di isteresi^[10] ad “anello schiacciato”. Per un memristore eccitato da un segnale periodico, quando la tensione $v(t)$ è zero, la corrente $i(t)$ è zero e viceversa .

Quindi sia tensione che corrente hanno lo stesso attraversamento per lo zero.

Inoltre il ciclo di isteresi corrente-tensione del memristore è funzione della pulsazione angolare e quindi della frequenza. Da come si può vedere dalla figura 2.5, quando la frequenza aumenta, l'anello del ciclo di isteresi diventa più schiacciato. Infatti quando la frequenza tenderà all'infinito, la caratteristica tensione corrente sarà una retta e pertanto il memristore si comporterà come una semplice resistenza.

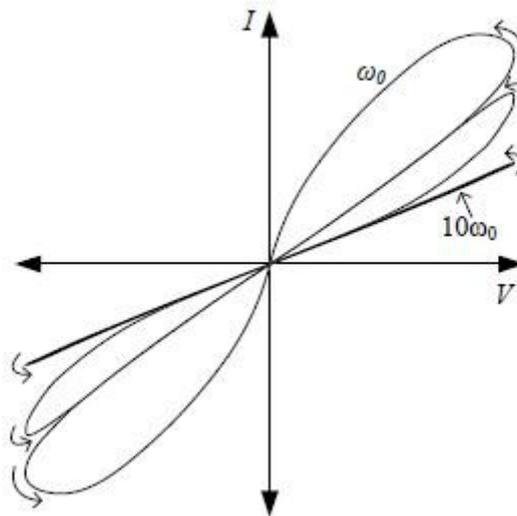


Figura 2.5 – Caratteristica tensione corrente del memristore

2.6 SISTEMI MEMRISTIVI

Nel 1976, cinque anni dopo che Chua pubblicò la scoperta del memristore, egli stesso e Kang^[2], pubblicarono un documento in cui definirono una classe molto più ampia di sistemi: i sistemi memristivi. Le equazioni che descrivono i sistemi memristivi sono descritte da:

$$v = M(w, i) \cdot i \quad (2.11)$$

e da:

$$\frac{dw}{dt} = f(w, i) \quad (2.12)$$

dove w è un vettore di variabili di stato, M ed f possono essere funzioni del tempo, e v ed i sono rispettivamente tensione e corrente.

Il teorema fondamentale dei sistemi memristivi afferma che: un dispositivo bipolo, pilotato da un segnale continuo o sinusoidale, che presenta ad ogni frequenza un ciclo di isteresi come caratteristica corrente-tensione, come ad esempio quello di figura 2.5, è un sistema memristivo.

3. IL DISPOSITIVO

3.1 IL DISPOSITIVO REALIZZATO DA HP

Nel 2008, trentasette anni dopo che Chua propose la teoria del memristore, Stanley Williams e il suo team, presso i laboratori dell' HP realizzarono il primo dispositivo memristore^[7]. S.Williams e il suo team durante uno studio sui sensori di ossigeno osservarono fenomeni di tipo memristivo. Utilizzando la struttura dei sensori di ossigeno realizzarono il primo dispositivo memristore.

Per la realizzazione sfruttarono un sottilissimo film di biossido di titanio (TiO_2). Il film sottile fu inserito tra due elettrodi di platino (Pt), e inoltre, suddiviso in due parti: un lato del film era drogato con lacune d'ossigeno.

Le lacune di ossigeno sono in grado di comportarsi da portatori di carica (danno luogo quindi a una conduzione di tipo ionico), i quali, migrando verso uno degli elettrodi, riducono la resistenza del film di biossido di titanio e modificano le caratteristiche della barriera elettronica nell'interfaccia fra l'ossido e il metallo dei contatti. Pertanto vi è una giunzione TiO_2 dove un lato è drogato e l'altro è non drogato. Tale processo dà origine a due diverse resistenze: R_{OFF} alta resistenza per la giunzione non drogata, R_{ON} bassa resistenza per la giunzione drogata.

In figura 3.1 è mostrato il dispositivo realizzato da HP.

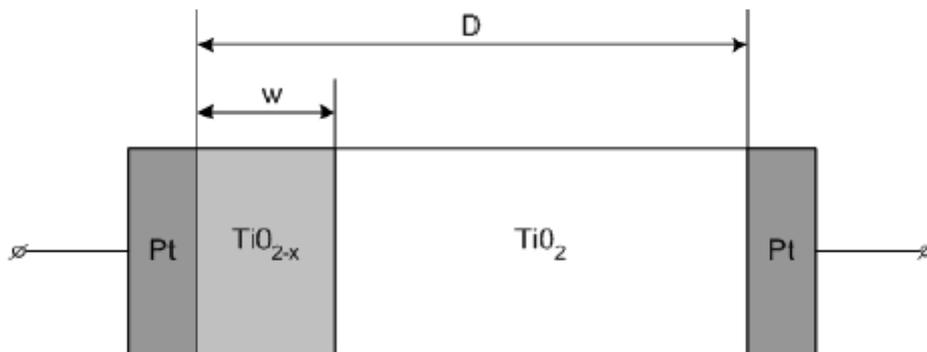


Figura 3.1 – Dispositivo memristore realizzato da HP

In figura 3.1, D rappresenta la lunghezza del dispositivo e w rappresenta la lunghezza della regione drogata.

Il biossido di titanio (TiO_2) è un semiconduttore ed ha alta resistività. Le lacune di ossigeno rendono il TiO_{2-x} materiale conduttivo.

Applicando una tensione positiva fra i due elettrodi, la carica positiva nel TiO_{2-x} si respinge spostandosi verso lo strato di TiO_2 non drogato. Il risultato è un aumento della percentuale dello strato di conduzione TiO_{2-x} , e quindi l'aumento della conduttività di tutto il dispositivo.

Applicando una tensione negativa, invece, la carica positiva dovuta alle lacune di ossigeno viene attratta, allargando così lo strato di TiO_2 , che essendo isolante dà luogo ad un aumento della resistività di tutto il dispositivo.

Quando la tensione applicata è nulla, le lacune di ossigeno non si muovono, ed inoltre, il confine tra lo strato di TiO_2 non drogato e lo strato di TiO_{2-x} drogato risulta invariato. In questo modo il memristore ricorda così l'ultima tensione applicata.

Per comprendere meglio il comportamento del memristore, la figura 3.2(a) mostra un sottile film di biossido di titanio in cui una regione è drogata con lacune di ossigeno e l'altra è non drogata, la figura 3.2(b) mostra cosa succede quando viene applicata una tensione positiva e la figura 3.2(c) mostra cosa succede quando viene applicata una tensione negativa al memristore.

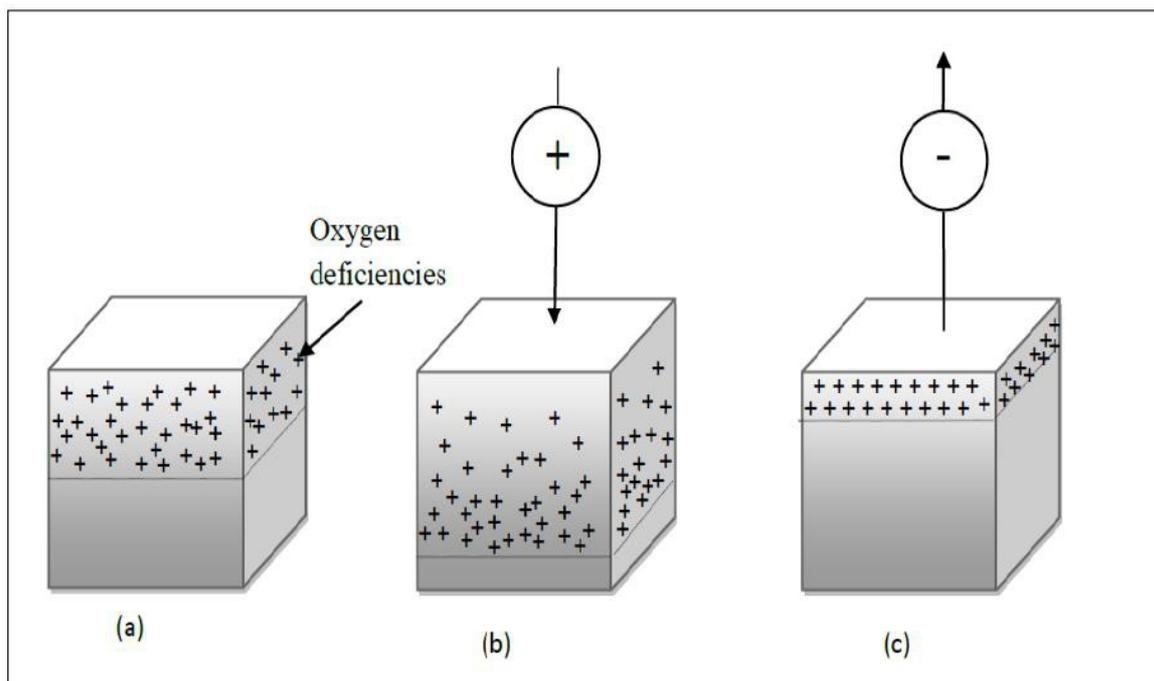


Figura 3.2 – Comportamento del memristore per tensione applicata positiva e negativa

Il piu' semplice modello matematico proposto da Strukov^[7] per il memristore deriva dal processo di fabbricazione. Esso è dato da:

$$M(q) = R_{OFF} \cdot \left(1 - \frac{R_{ON}}{\beta} \cdot q(t)\right) \quad (3.1)$$

dove $\beta = \frac{D^2}{\mu_D}$ ha dimensioni di flusso magnetico (Wb), μ_D è la mobilità di deriva media e ha come unità di misura $\frac{cm^2}{(V \cdot s)}$, D è lo spessore del film di biossido di titanio, R_{OFF} e R_{ON} sono semplicemente le resistenze allo stato off e on, e $q(t)$ rappresenta la carica che passa attraverso il memristore.

3.2 DISPOSITIVI ALTERNATIVI

Dal momento in cui Stanley Williams e gli altri ricercatori dell' HP labs hanno scoperto il memristore, diverse istituzioni accademiche, tra cui l'Università di Dayton, hanno pubblicato ricerche sui dispositivi memristori. Questi dispositivi mostrano che il memristore può essere sviluppato utilizzando una varietà di materiali e strutture. Essi per ottenere l'effetto memristivo hanno analizzato il moto di vacanze di ossigeno^[7], il moto di droganti d'argento^[12], il cambiamento di stato in materiali calcogenuri^[13], e non solo. Infatti, una ricerca completa sui materiali che contengono le proprietà memristive non è ancora stata pubblicata.

Sung Hyun Jo e Wei Lu presso l'Università del Michigan hanno progettato memristori^[12] che si basano su silicio amorfo e argento. Appena viene applicata la tensione, gli ioni Ag vengono attirati nello strato di Si per abbassando la resistenza del dispositivo. Sono riusciti a costruire memristori con spessore di silicio di 120 nm e area della sezione trasversale del dispositivo di 100 nm².

Antonio S.Oblea^[14] e altri hanno costruito dispositivi basati sui calcogenuri. Sono stati collocati Ag₂Se e Ag tra gli elettrodi di tungsteno. Tra ogni strato era posto Ge₂Se₃ per aiutare il tungsteno ad aderire, e per consentire allo strato di Ag di depositarsi. I dispositivi realizzati hanno un diametro di 180 nm e sono stati fabbricati prima depositando un substrato, e poi incidendo i fori su cui i dispositivi si depositano. Gli elettrodi sono formati con un'area molto più grande di 80 μm².

Prodromakis, insieme ad altri colleghi, svilupparono un memristore in biossido di titanio utilizzando un approccio differente. Essi utilizzarono uno strato di TiO_{2+x}.

In questo caso l'abbondanza di atomi di ossigeno rappresenta cariche negative, che creano un memristore con cariche che si muovono in maniera opposta alla struttura con lacune di ossigeno TiO_{2-x} . Essi dimostrarono che tale dispositivo mostrava caratteristiche memristive per un'area che era compresa tra 1 e $25 \mu\text{m}^2$.

I ricercatori della Rice University guidati da James Tour hanno messo a punto una varietà di memristori basata unicamente sul silicio. Mentre studiavano la creazione di una cella di memoria in grafene, hanno scoperto che potevano ottenere un effetto memristivo da un sottile strato di ossido di silicio posto tra elettrodi conduttivi di silicio policristallino. Applicando un'opportuna carica agli elettrodi si riesce a indurre un "breakdown morbido" nello strato di ossido con formazione di filamenti conduttivi in nanocristalli di silicio che determinano una riduzione di resistenza elettrica. I memristori in silicio che ne sono scaturiti sono più semplici ed economici di quelli in ossido di titanio dell'HP. Ciò nonostante le memorie a memristori in silicio che sono riusciti a costruire hanno una vita di soli 10 mila cicli di lettura/scrittura, con un tempo di commutazione al di sotto dei 100 ns e una densità ben al di sopra delle attuali flash. Quindi i memristori con film sottili, che non siano quelli realizzati con ossido di titanio dell'HP, fino ad oggi, non hanno mostrato nessuna innovazione che potrà rivoluzionare il mondo della nanoelettronica, in quanto essi sono realizzati con dimensioni superiori rispetto ai 5 nm dell'HP.

3.3 MEMRISTORI SPINTRONICS

In parallelo allo sviluppo di memristori a film sottili, sono stati fatti tentativi per sviluppare memristori nell'ambito della spintronica. La spintronica rappresenta una branca sperimentale dell'elettronica che si propone di archiviare le informazioni digitali non più tramite dispositivi a memoria magnetica, ma basandosi su una delle più note grandezze della fisica quantistica: lo spin. Oggi giorno tutti i dispositivi elettronici commercializzati sono basati sul trascinarsi per mezzo di un campo elettrico o sulla diffusione di portatori di carica, elettroni e lacune, presenti nei semiconduttori. Nei normali circuiti viene spesa molta energia per muovere gli elettroni, mentre nella spintronica ne occorre pochissima per orientare lo spin su o giù.

Alla luce di quanto detto, i memristori spintronici^[15] si basano sull'orientamento dello spin.

Lo sviluppo di tale dispositivo deriva dagli studi di X.Wang e colleghi, che nel 2009 realizzarono il memristore spintronico.

Fra i diversi memristori spintronici, il dispositivo più promettente grazie alla semplicità della sua

struttura, è quello basato sulla giunzione ad effetto tunnel (MTJ) .

Il dispositivo proposto da X.Wang¹⁶ e colleghi è proposto in figura 3.3:

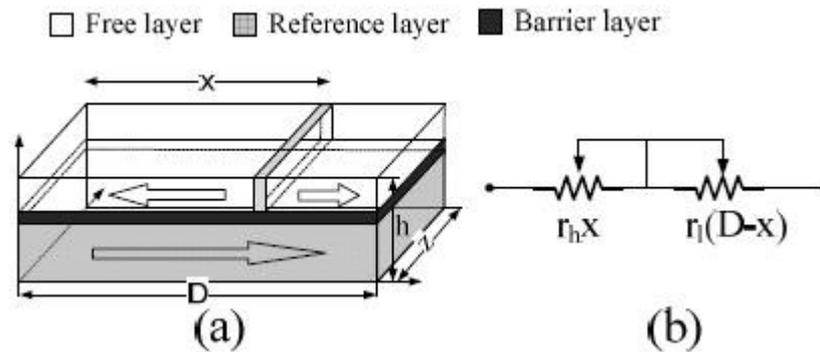


Figura 3.3 – Memristore spintronico: (a) struttura fisica, (b) circuito equivalente

Esso è composto da due strati ferromagnetici: uno di riferimento e uno libero. Lo strato di riferimento è accoppiato ad uno strato magnetico bloccato e quindi ha una direzione magnetica fissa. Lo strato libero include due segmenti anisotropi divisi da un separatore. La resistenza per unità di lunghezza (resistività) di ciascun segmento è determinata dalla direzione magnetica relativa allo strato libero e allo strato di riferimento: quando i due strati sono paralleli, la resistività è bassa, altrimenti, la resistività è alta.

La figura 3.3(b) mostra il modello semplificato del circuito equivalente per il memristore spintronico. La resistenza complessiva è modellata come due resistori collegati in serie:

$$M = r_H \cdot x(t) + r_L \cdot (D - x(t))$$

dove r_H e r_L rappresentano la resistenza per unità di lunghezza rispettivamente alta e bassa.

D rappresenta la lunghezza del dispositivo, e $x(t)$ rappresenta la posizione del separatore.

Il vantaggio di questo dispositivo è che può essere integrato nella tecnologia CMOS che è attualmente commercializzata.

4. MODELLI MATEMATICI DEL DISPOSITIVO REALIZZATO DA HP

Un sistema memristivo^[2] è descritto da due equazioni fondamentali:

- dalla legge di Ohm per il memristore:

$$v = R(w, i) \cdot i \quad (4.1)$$

- dall' equazione di stato:

$$\frac{dw}{dt} = f(w, i) \quad (4.2)$$

4.1 MODELLO DI DERIVA LINEARE

L'equazione di stato del memristore descrive il cuore dei dispositivi memristivi HP.

Supponiamo di applicare un campo elettrico uniforme ai capi del dispositivo. Ciò implica una relazione lineare tra la velocità di deriva e il campo elettrico. L'equazione di stato^[7] può essere scritta come:

$$\frac{1}{D} \frac{dw(t)}{dt} = \frac{R_{ON}}{\beta} i(t) \quad (4.3)$$

Integrando l'equazione (4.3) otteniamo:

$$\frac{1}{D} w(t) = \frac{1}{D} w(t_0) + \frac{R_{ON}}{\beta} q(t) \quad (4.4)$$

dove $w(t_0)$ rappresenta la lunghezza iniziale di w e si misura in cm , D è lo spessore del film di biossido

di titanio e ha come unità di misura *cm*, R_{ON} si misura in *ohm*, e $q(t)$ in *coulomb*.

La velocità di deriva dovuta all'applicazione di un campo elettrico uniforme ai capi del dispositivo è data da:

$$v_D = \frac{dw(t)}{dt} \quad (4.5)$$

In un campo uniforme $D = v_D \cdot t$. In questo caso $Q_D = i \cdot t$ definisce la quantità di carica necessaria per far spostare il bordo da $w(t_0)$, dove $w \rightarrow 0$ alla distanza $w(t_D)$, dove $w \rightarrow D$, distanza necessaria affinché sia presente il canale conduttivo. In tal caso $Q_D = \frac{\beta}{R_{ON}}$, e quindi possiamo riscrivere la (4.4) come :

$$\frac{w(t)}{D} = \frac{w(t_0)}{D} + \frac{q(t)}{Q_D} \quad (4.6)$$

Sostituendo $x(t) = \frac{w(t)}{D}$ possiamo riscrivere la 4.6 come:

$$x(t) = x(t_0) + \frac{q(t)}{Q_D} \quad (4.7)$$

Ora utilizzando l'equazione di Strukrov⁷ per la legge di Ohm (4.1) abbiamo:

$$v(t) = (R_{ON} \cdot (\frac{w(t)}{D}) + R_{OFF} \cdot (1 - \frac{w(t)}{D})) \cdot i(t) \quad (4.8)$$

e sostituendo $x(t) = \frac{w(t)}{D}$ in (4.8) possiamo scrivere:

$$v(t) = (R_{ON} \cdot x(t) + R_{OFF} \cdot (1 - x(t))) \cdot i(t) \quad (4.9)$$

In generale se $x=0$, $R = R_{ON} + R_{OFF}$.

Ora assumendo che $q(t_0) = 0$ e $w(t) = w(t_0) \neq 0$ da (4.9), la memristenza valutata all'istante t_0 è data da:

$$M_0 = R_{ON} \cdot (x(t) + r(1 - x(t_0))) \quad (4.10)$$

dove $r = \frac{R_{OFF}}{R_{ON}}$.

La memristenza ad un istante generico di tempo è data da:

$$M(q) = M_0 - \Delta R \cdot \left(\frac{q(t)}{Q_D} \right) \quad (4.11)$$

dove $\Delta R = R_{OFF} - R_{ON}$.

Quando $R_{OFF} \gg R_{ON}$, caso in cui il canale conduttivo non è ancora formato, $M_0 \approx R_{OFF}$. Da questa approssimazione e da (4.11) deriva il caso più semplice del modello (3.1).

Tenendo presente che $M(q) = \frac{d\varphi(q)}{dq}$ possiamo ricavare da tale espressione la carica elettrica ad un istante generico di tempo t :

$$q(t) = \frac{Q_D M_0}{\Delta R} \cdot \left(1 \pm \sqrt{1 - \frac{2 \Delta R}{Q_D M_0^2} \cdot \varphi(t)} \right) \quad (4.12)$$

Approssimando $\Delta R \approx M_0 \approx R_{OFF}$ la (4.12) si semplifica come:

$$q(t) = Q_D \cdot \left(1 - \sqrt{1 - \frac{2}{Q_D R_{OFF}} \varphi(t)} \right) \quad (4.13)$$

Conseguentemente utilizzando (4.7), se $Q_D = \frac{D^2}{\mu_D R_{ON}}$, lo stato interno del memristore può essere espresso come :

$$x(t) = 1 - \left(\sqrt{1 - \frac{2 \mu_D}{r D^2} \cdot \varphi(t)} \right) \quad (4.14)$$

In questo caso la relazione corrente-tensione è data da:

$$i(t) = \frac{v(t)}{R_{OFF} \cdot \sqrt{1 - 2 \frac{\mu_D}{r D^2} \cdot \varphi(t)}} \quad (4.15)$$

Dalla relazione (4.15) si nota la proporzionalità inversa tra la memristenza e lo spessore D del biossido di titanio. Infatti per piccoli valori di D la memristenza risulta più piccola. Da qui ne deriva una delle

peculiarità più importanti del memristore, specie nel mondo delle nanotecnologie, infatti al diminuire dello spessore del dispositivo le prestazioni aumentano.

Sostituendo la variabile $c(t) = \frac{\mu_D}{D^2} \cdot \varphi(t)$ possiamo riscrivere la (4.15) come:

$$i(t) = \frac{v(t)}{R_{OFF} \cdot \sqrt{1 - \frac{2}{r} c(t)}} \quad (4.16)$$

dove $\sqrt{1 - \frac{2}{r} c(t)}$ viene definito come indice di modulazione della resistenza (RMI)

4.2 MODELLO DI DERIVA NON LINEARE

Il comportamento elettrico^[7] del memristore è direttamente correlato allo spostamento del confine tra la regione drogata e non drogata, e alla variazione di resistenza totale del dispositivo quando viene applicato un campo elettrico.

Fondamentalmente, applicando pochi volt di tensione di alimentazione attraverso un film molto sottile, ad esempio 10 nm, si provoca un grande campo elettrico. Ciò determina una riduzione significativa della barriera energetica. Pertanto, è ragionevole attendersi una non linearità significativa nel trasporto ionico.

I tentativi effettuati da Strukrov e colleghi (2008), Strukrov e Williams (2009), Biolek e colleghi (2009), Benderli e Wei (2009), a tal proposito sono stati quelli di considerare questa non linearità nell'equazione di stato. Tutti loro hanno proposto una semplice funzione finestra $f(\xi)$ che è moltiplicata per il lato destro dell'equazione di stato del memristore (4.2).

In generale ξ potrebbe essere un vettore variabile, ad esempio $\xi = (w, i)$ dove w e i sono rispettivamente la variabile di stato del memristore e la corrente.

Strukrov^[7] e colleghi nel 2008, definirono la funzione finestra come funzione della variabile di stato ed è definita come:

$$f(w) = \frac{w(1-w)}{D^2} \quad (4.17)$$

Tale funzione finestra presenta alcuni limiti dovuto al funzionamento del memristore negli stati

terminali, ossia per $w \rightarrow 0$ e $w \rightarrow D$. In questi due casi, la funzione di stato $\frac{dw}{dt} = 0$, e quindi nessun campo esterno può modificare lo stato del memristore. Un altro problema per la funzione finestra (4.17) è data dal fatto che il memristore deve ricordare la quantità di carica che è passata attraverso esso, mentre in questa equazione viene memorizzata la posizione di confine tra le due regioni.

Benderli e Wei^[11] proposero una funzione finestra leggermente diversa da (4.17).

Tale funzione è data da:

$$f(w) = \frac{w(D-w)}{D^2} \quad (4.18)$$

Tale funzione tende a zero quando $w \rightarrow 0$ e $w \rightarrow D$. Soddisfa dunque entrambe le condizioni limite, infatti essa imita la funzione (4.17) quando consideriamo la variabile $x = \frac{w}{D}$ anziché w . Si deduce quindi che la funzione (4.18) presenta gli stessi problemi della funzione (4.17).

Un altro problema associato alle funzioni (4.17) e (4.18) è dato dal fatto che esse approssimano un comportamento lineare quando il memristore non è nei suoi stati terminali.

Questo problema venne affrontato da Joglekar e Wolf^[11] nel 2009 che proposero una funzione finestra molto interessante per affrontare il comportamento di deriva non lineare per $0 < w < D$ e quasi lineare al limite ossia per $w \rightarrow 0$ e per $w \rightarrow D$.

La non linearità (o linearità) di questa funzione è controllata da un secondo parametro chiamato *parametro di controllo* p .

Questa funzione viene descritta da :

$$f(x) = 1 - (2x - 1)^{2p} \quad (4.19)$$

dove $x = \frac{w}{D}$ e p intero positivo.

Questo modello considera una semplice condizione limite, $f(0) = f(1) = 0$.

Come è stato dimostrato da Joglekar^[11], quando $p \geq 4$ l'equazione di stato è approssimata al modello lineare. Il problema principale legato alla funzione finestra (4.19) si rivela al limite cioè quando x tende a 0 e a D ; infatti quando il memristore è alla stato terminale, nessuno stimolo esterno può cambiare il suo stato.

Biolek e colleghi affrontano questo problema e per i loro studi utilizzarono una nuova funzione finestra che dipende da x , p , e la corrente del memristore. In sostanza x e p giocano lo stesso ruolo del modello di Joglekar^[11], e l'unica nuova idea è stata quella di usare la corrente come parametro supplementare.

La funzione finestra utilizzata da Biolek^[17] è data da:

$$f(x) = 1 - (x - stp(-i))^{2p} \quad (4.20)$$

dove

$$stp(i) = \begin{cases} 1 & \text{per } i \geq 0 \\ 0 & \text{per } i < 0 \end{cases} \quad (4.21)$$

La funzione finestra di Biolek^[11] risolve il problema legato alla funzione di Joglekar^[11], ma nonostante ciò tutte le funzioni finestra analizzate soffrono di un grave problema: continuano a non tener conto della non linearità in caso di grossi campi elettrici all'interno del memristore.

4.3 MODELLO ESPONENZIALE

Per far fronte a questa esigenza Strukrov e Williams^[18], proposero un modello in cui la velocità di deriva complessiva è rappresentata con una equazione che risulta lineare fino ad una certa soglia E_0 , e altamente non lineare oltre la soglia E_0 .

In base a tale modello la velocità di deriva è data da:

$$v_D = \begin{cases} \mu E & \text{per } E \ll E_0 \\ \mu E_{0\text{exp}} \left(\frac{E}{E_0} \right) & \text{per } E \approx E_0 \end{cases} \quad (4.22)$$

dove v_D è la velocità di deriva, E il campo elettrico applicato, μ la mobilità ed E_0 è il campo caratteristico per un particolare ione mobile. Il valore di E_0 è tipicamente intorno a 1 MV/cm a temperatura ambiente.

Il modello dell'equazione di stato proposto da William¹⁸ è dato da:

$$\frac{dx}{dt} = a \cdot \sinh(bv(t)) f(x, i) \quad (4.23)$$

dove $f(x, i)$ può essere qualsiasi funzione finestra.

4.4 CONFRONTO TRA I MODELLI

Come abbiamo visto, il modello lineare descrive il comportamento del memristore con una equazione di deriva lineare. Tuttavia questo modello matematico presenta molte difficoltà, come l'assenza di condizioni al limite della fisica del dispositivo.

Il modello non lineare risolve questo problema inserendo una funzione finestra che limita la deriva tra i limiti fisici del dispositivo. Ciò nonostante questo modello continua a non soddisfare le specifiche dei dispositivi reali a causa della sua dipendenza lineare della corrente (campo elettrico).

Il modello esponenziale aggiunge una dipendenza non lineare della corrente nella sua equazione di deriva.

Le simulazioni con matlab^[10] permettono di confrontare le caratteristiche fra i diversi modelli.

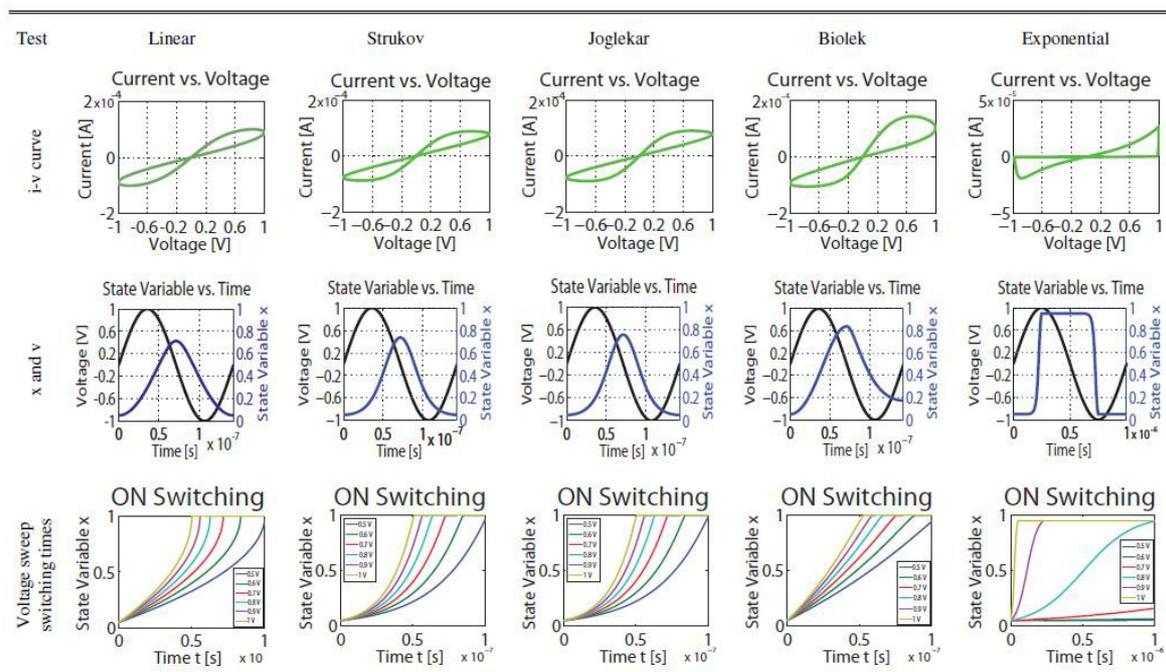


Figura 4.1 – Confronto tra i modelli

Dai risultati emerge che nel modello lineare e non lineare, il tempo di commutazione non è molto sensibile al livello di tensione. Nel modello esponenziale, invece, il tempo di commutazione dipende fortemente dal livello di tensione, e risulta più sensibile rispetto agli altri due modelli. La ragione di questa rapida risposta è dovuta al fatto che l'equazione di deriva di tale modello è altamente non lineare rispetto alla tensione.

Per questa ragione il modello esponenziale rappresenta la descrizione più ragionevole per un sistema memristivo. Infatti, nel campo delle memorie a memristore, la sensibilità al livello di tensione fornisce

la flessibilità di conciliare la lettura stabile con la scrittura veloce. Il livello di bassa tensione viene utilizzato per la fase di lettura, infatti a questi livelli il dispositivo risulta piu' stabile in quanto i tempi di commutazione sono molto lunghi. Il livello di tensione alto viene utilizzato per la scrittura nel piu' breve intervallo di tempo.

La figura (4.1) mostra inoltre che il modello esponenziale ha una transazione netta tra i due stati. Questo forte passaggio tra i due stati è dovuto alla caratteristica del processo di deriva che spinge le lacune di ossigeno nel dispositivo.

Un riepilogo delle principali differenze fra i modelli analizzati è mostrato in figura (4.2).

Models	Linear	Nonlinear	Exponential
Boundary Conditions	✗	✓	✓
Window Function	✗	✓	✓
Nonlinear in Electric Field	✗	✗	✓
Voltage sensitivity	Linear	Linear	Highly nonlinear

Figura 4.2 – Differenze tra i modelli analizzati

5. POTENZIALI APPLICAZIONI DEL MEMRISTORE

5.1 CARATTERISTICA IDEALE DEL MEMRISTORE PER APPLICAZIONI BINARIE

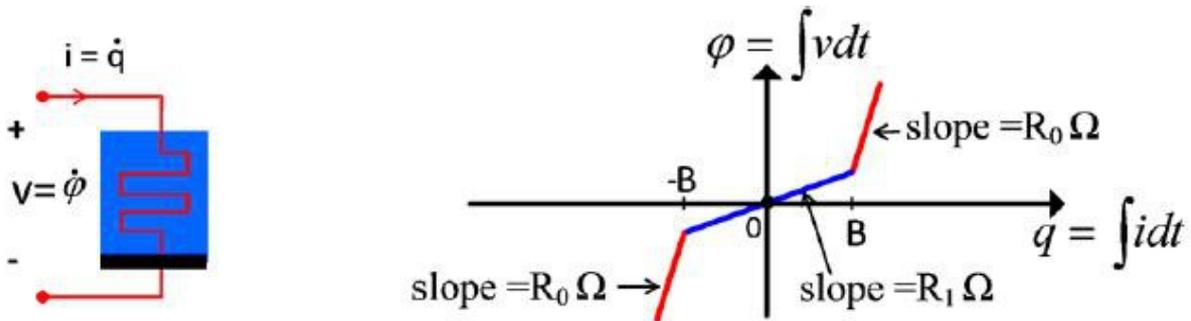


Figura 5.1 – Curva ideale del memristore per applicazioni binarie

Per le applicazioni informatiche digitali che richiedono solo due stati di memoria, si potrebbe ricorrere al memristore considerando la curva $\phi - q$ ideale^[19], come mostrato in figura 5.1.

Il memristore deve esporre solo due stati distinti di equilibrio R_0 e R_1 . R_0 deve essere abbastanza elevata in modo da poter essere facilmente commutabile nello stato a bassa resistenza R_1 , il più velocemente possibile e con il minor impiego di energia possibile, e viceversa. Il memristore contiene dunque due valori logici come stato di impedenza e si può passare da uno stato all'altro mediante l'applicazione di una tensione appropriata.

5.2 LOGICA DIGITALE USANDO I MEMRISTORI

5.2.1 MEMRISTORE COME ELEMENTO DI MEMORIA

Consideriamo il memristore in figura 5.2. Uno dei terminali del memristore è connesso al controllo e l'altro terminale all'ingresso o all'uscita. In questo modo il memristore può essere utilizzato come elemento di memoria^[19].

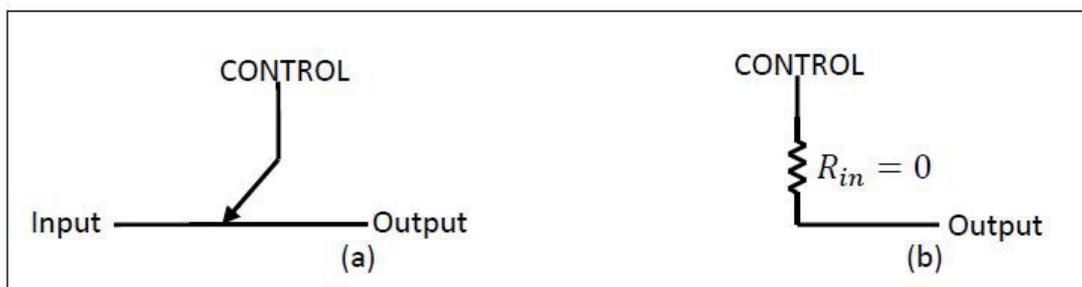


Figura 5.2 – Memristore come elemento di memoria

Sappiamo che il memristore mantiene lo stato logico come valore di impedenza e non come valore di tensione.

Analizzando il circuito di figura 5.2(a) osserviamo che il memristore ha impedenza nulla tra ingresso e controllo e rappresenta quindi lo “0” logico. Questo “0” logico può essere letto applicando una tensione positiva al controllo e leggendo la tensione all'uscita. Un' alta tensione all'uscita rappresenta lo “0” logico perchè $R_{IN} = 0$. In figura 5.2(b) è mostrato il circuito equivalente in uscita.

Analogamente, quando il memristore è aperto, in uscita abbiamo un' impedenza non nulla.

Tale impedenza rappresenta un “1” logico.

5.2.2 CONFIGURAZIONE INVERTENTE

La figura 5.3 mostra due memristori collegati in una configurazione invertente^[18]. Mem1 è il memristore guida e il suo valore non viene cambiato. Lo stato di Mem2, invece, viene modificato per ottenere il calcolo logico.

Il calcolo logico può essere realizzato in tre fasi.

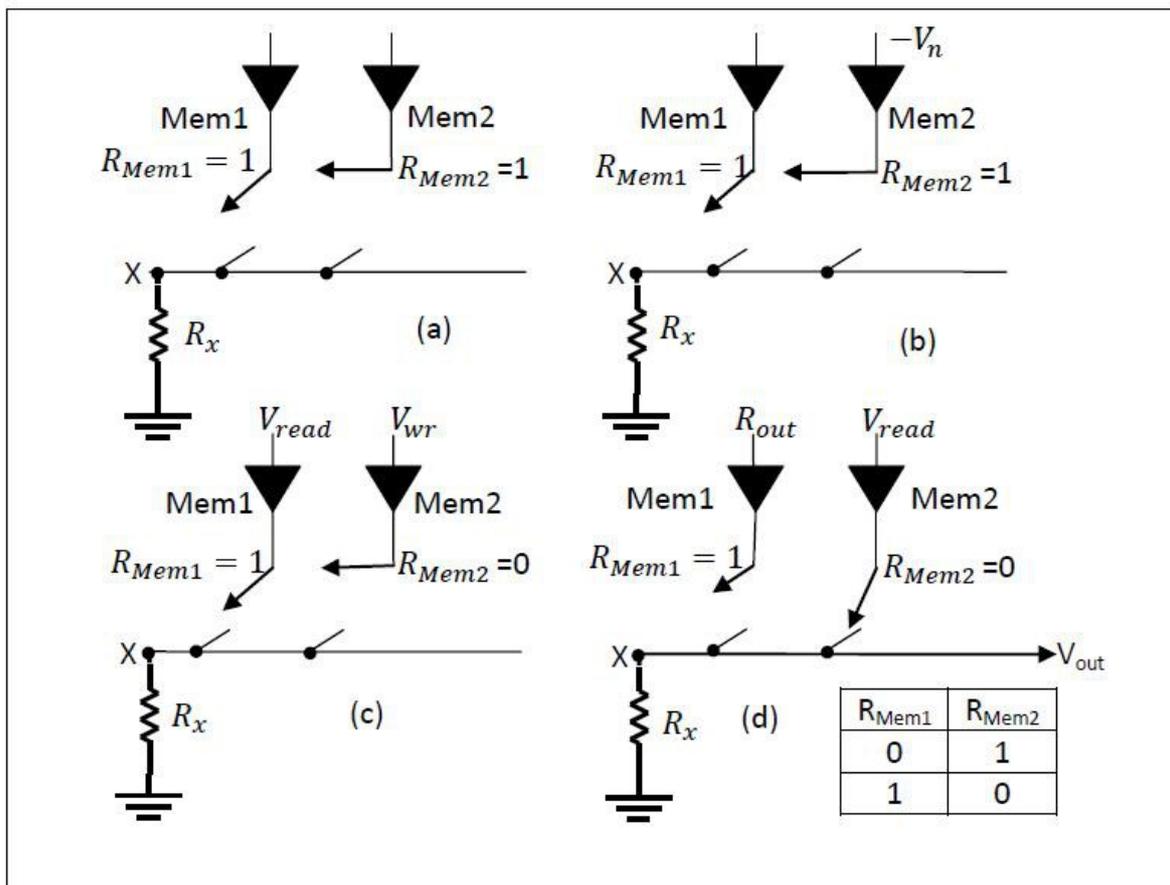


Figura 5.3 – Configurazione invertente di due memristori

La prima fase è chiamata “unconditional open”. In questa fase il memristore Mem2 è preimpostato allo stato aperto, forzando alta impedenza sul controllo del memristore Mem1, e inoltre è applicata una tensione negativa $-V_n$ al controllo del memristore Mem2. La tensione $-V_n$ è maggiore della soglia necessaria per aprire il memristore e quindi lo stato del memristore Mem2 viene impostata sul valore logico 1, a prescindere del suo stato precedente. Ciò lo si può vedere dalla figura 5.3(b).

La seconda fase è chiamata “conditional close” ed è mostrata in figura 5.3(c).

Il memristore Mem1 si trova in modalità di lettura applicando una tensione V_{read} al terminale di controllo. La tensione V_{write} è applicata al controllo del memristore Mem2. Se il memristore Mem1 è

chiuso, l'impedenza $R_{mem1}=0$. Questo rende la tensione al nodo x uguale a V_{read} . La tensione sul memristore Mem2 è dunque $(V_{write} - V_{read})$ che non è sufficiente a chiudere Mem2 e rimane quindi nello stato aperto.

Se, invece, Mem1 è aperto, la tensione sul nodo x è zero e la tensione su Mem2 è V_{write} . La tensione, in questo caso, ha superato la soglia di Mem2, e quindi Mem2 si chiude. Quindi l'operazione di inversione è stata fatta. Nella figura 5.3(d) è mostrata la tabella di verità.

La terza fase è detta “read out”. In questa fase il nodo di controllo di Mem1 è posto in alta impedenza in modo che non ha alcun effetto sul nodo x. La tensione V_{read} è applicata al terminale di controllo del memristore Mem2. Il risultato sarà una tensione di uscita, che dipenderà dallo stato di Mem2.

5.2.3 OPERAZIONE NAND

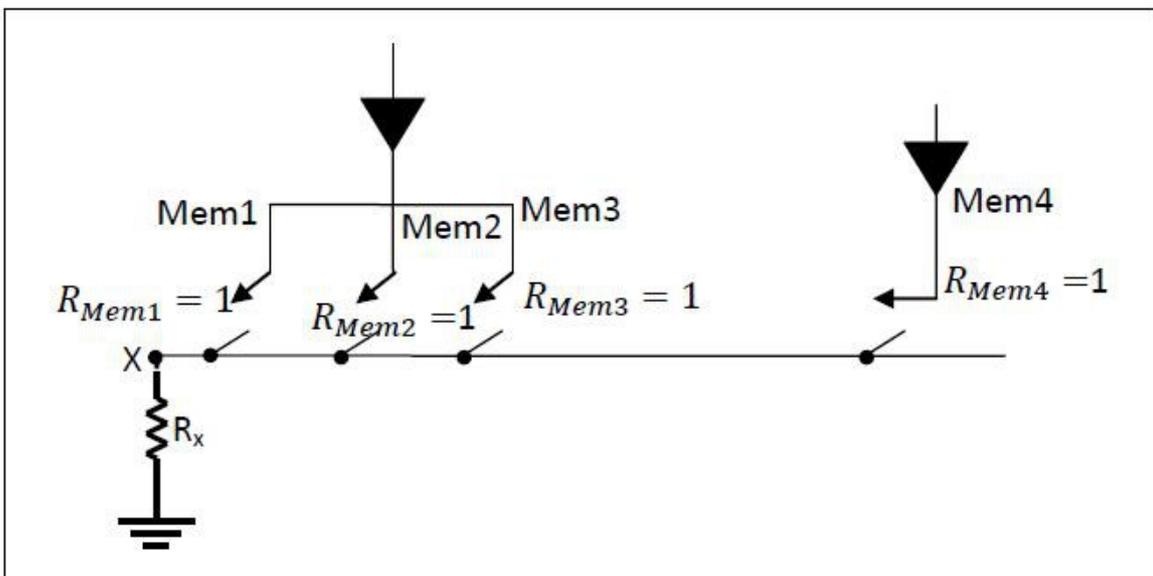


Figura 5.4 – Implementazione della funzione logica NAND

Consideriamo lo schema circuitale di figura 5.4. In questa configurazione^[18] il memristore Mem1 della configurazione invertente è stato sostituito dai memristori Mem1-Mem2-Mem3 che sono collegati in parallelo. Essendo collegati in parallelo il controllo dei memristori Mem1-Mem2-Mem3 è lo stesso. Il memristore Mem4 è nella condizione di “unconditionally open” quando è applicata una tensione $-V_n$ al terminale di controllo di Mem4.

Consideriamo il caso di “conditional close”, in cui è applicata una tensione V_{read} al terminale di controllo del parallelo tra Mem1-Mem2-Mem3 e V_{write} al controllo del memristore Mem4. In questo

caso quando i memristori Mem1-Mem2-Mem3 sono aperti, la tensione al nodo x è zero. La tensione ai capi del memristore Mem4 è V_{write} , che è sufficiente a chiudere Mem4. Nel caso in cui uno tra i memristori Mem1, Mem2, Mem3, è chiuso il nodo x ha tensione V_{read} e la tensione su Mem4 è $(V_{read} - V_{write})$ e non è sufficiente a chiudere il memristore Mem4. La funzione logica riprodotta è:

$$M_4 = \neg(M_1 \wedge M_2 \wedge M_3) \quad (5.1)$$

ossia la funzione NAND.

5.3 PROCESSI ARITMETICI UTILIZZANDO MEMRISTORI

5.3.1 MEMRISTOR CROSSBAR

I Crossbars^[18] sono formati da sottili fili conduttori attraversati da sottili fili verticali conduttivi. Le intersezioni fra i due fili si chiamano crosspoint, e in ogni cross-point vi sono dei memristori anziché i soliti diodi o transistor. I crosspoint, ossia le giunzioni tra i due fili conduttori, possono avere un memristore che è aperto, chiuso o in uno stato sconosciuto, oppure è possibile che il memristore non ci sia. Ciascun conduttore del crossbar contiene i driver che possono eventualmente essere collegati a varie tensioni necessarie per il calcolo da effettuare. In figura 5.5 è mostrato un esempio di memristor crossbar.

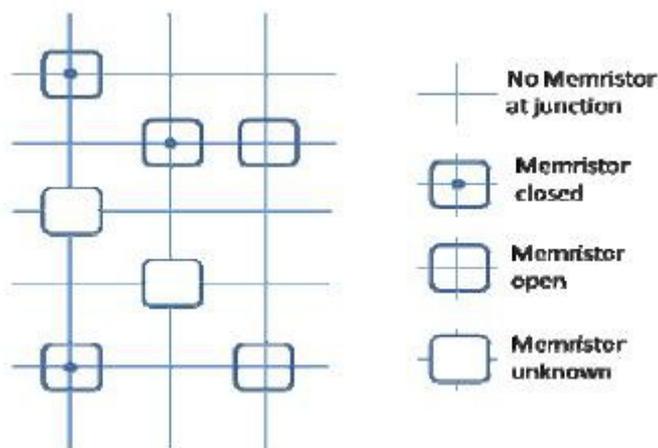


Figura 5.5 – Esempio di memristor crossbar

5.3.2 PROCESSORE ARITMETICO A MEMRISTORI

I crossbars^[18] realizzati con memristori possono essere utilizzati per elaborare dei calcoli.

La figura 5.6 mostra un esempio di tale realizzazione. Esso è realizzato mediante un filo conduttivo orizzontale, intersecato da otto fili verticali conduttivi. Inoltre, in ogni intersezione tra filo verticale e orizzontale, ossia nei crosspoint, è inserito un memristore.

Per poter modificare la resistenza del memristore è necessario applicare una tensione di ingresso al di sotto della tensione di soglia a ciascun filo conduttore verticale.

Supponendo che l'alta resistenza in un memristore si approssimi ad un circuito aperto, e la bassa resistenza si approssimi ad un cortocircuito, la corrente di uscita del filo orizzontale può essere calcolata sulla base del rapporto tra la tensione di ingresso e la combinazione parallelo di basse resistenze.

Così se uno stato di bassa resistenza produce una corrente i , due stadi a bassa resistenza producono una corrente $2i$, tre stadi a bassa resistenza producono una corrente $3i$, e così via.

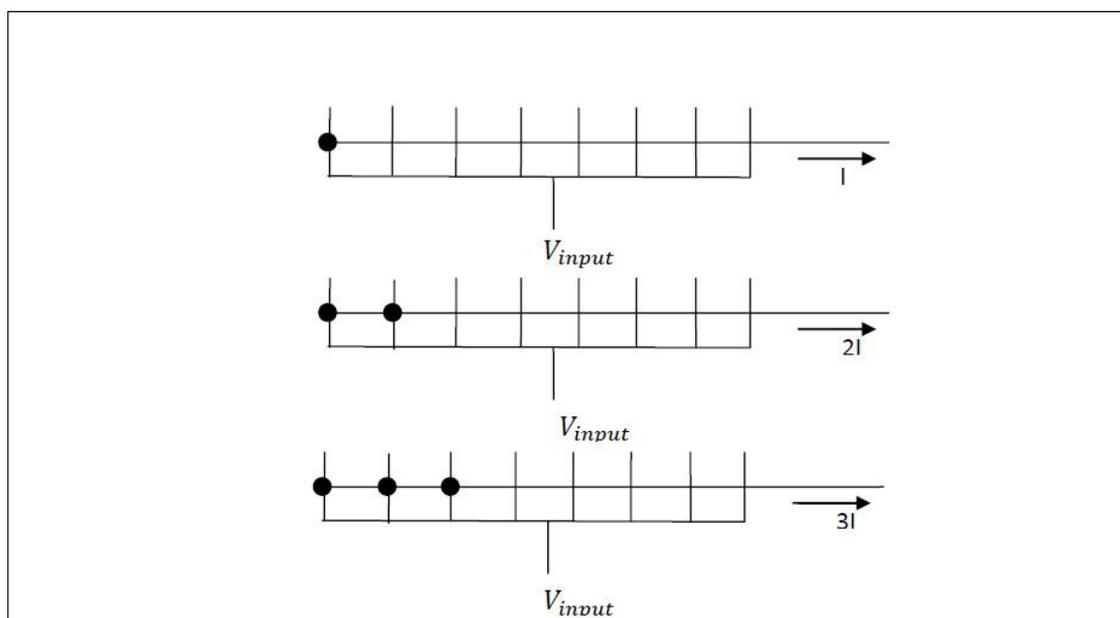


Figura 5.6 – Memristor crossbar array con un filo orizzontale intersecato da otto fili verticali ^[19]

Nel sistema di figura 5.7, ogni colonna del crossbar è configurato per memorizzare l'equivalente valore numerico binario, dove gli stati a bassa resistenza sono indicati con una connessione chiusa, mentre gli stati ad alta resistenza sono indicati con una connessione aperta. Ogni fila di riga contiene una resistenza ponderata impostata per essere sufficientemente più grande dello stato a bassa resistenza

del memristore, così che ogni riga ha significato associato dal bit meno significativo (riga superiore) al bit più significativo (riga inferiore).

Selezionando una particolare colonna, cioè applicando una tensione positiva inferiore alla tensione di soglia necessaria per modificare la resistenza del memristore, i valori binari numerici di queste colonne possono essere sommati.

Nell'esempio di figura 5.7, i valori della seconda, terza e sesta colonna sono sommati. Nella seconda colonna, solo l'incrocio con la seconda riga è uno stato a bassa resistenza, così che contribuisce approssimativamente a una corrente:

$$i_2 = \frac{V_{input}}{\frac{R}{2}} \quad (5.2)$$

Nella terza colonna, l'incrocio con la prima riga, e l'incrocio con la seconda riga, sono stati a bassa resistenza e danno un contributo di corrente di:

$$i_3 = \frac{V_{input}}{R} + \frac{V_{input}}{\frac{R}{2}} = 3 \frac{V_{input}}{R} \quad (5.3)$$

Nella sesta colonna, l'incrocio con la seconda riga, e l'incrocio con la terza riga, sono stati a bassa resistenza e danno un contributo di corrente di:

$$i_6 = \frac{V_{input}}{\frac{R}{2}} + \frac{V_{input}}{\frac{R}{4}} = 6 \frac{V_{input}}{R} \quad (5.4)$$

La corrente complessiva è quindi data da:

$$i = i_2 + i_3 + i_6 = \frac{V_{input}}{\frac{R}{2}} + 3 \frac{V_{input}}{R} + 6 \frac{V_{input}}{R} = 11 \frac{V_{input}}{R} \quad (5.5)$$

Utilizzando un convertitore analogico-digitale, che abbia una risoluzione di $\frac{V_{input}}{R}$, l'uscita è convertita in 1011 , che corrisponde alla somma prevista di: $(0010 + 0011 + 0110)$.

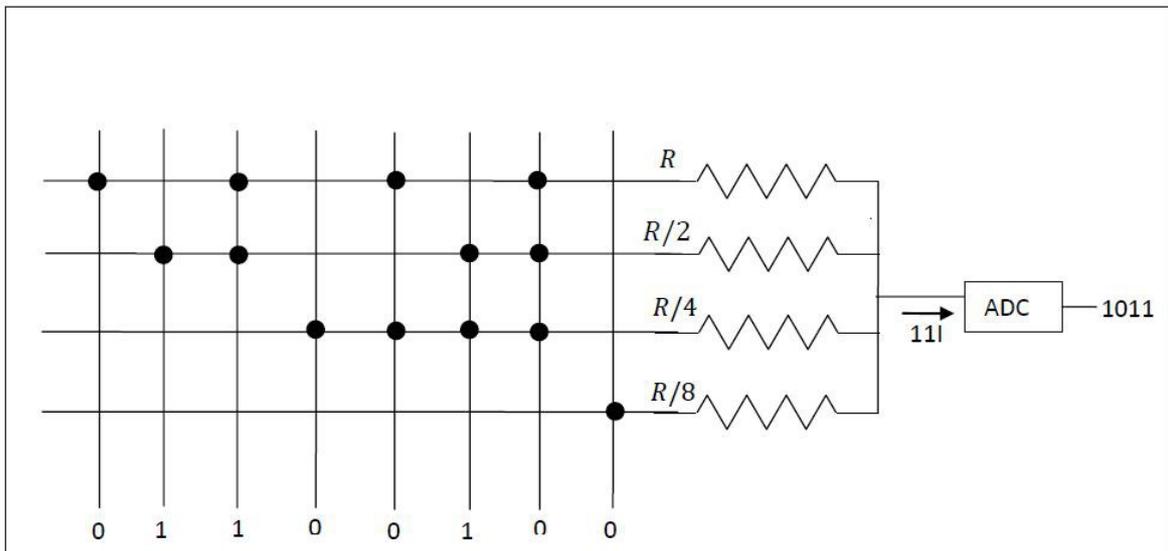


Figura 5.7 – Struttura crossbar a memristori in un processore aritmetico^[19]

La configurazione utilizzata essendo di fatto un circuito elettronico analogico è di fatto più sensibile ai rumori^[19] rispetto a un circuito elettronico digitale. Nonostante ciò ha il vantaggio di integrare la memoria con la computazione. Pertanto l'uso di memristori consente il calcolo sullo stesso chip dove sono memorizzati i dati.

5.4 MEMRISTORI: UN INNOVAZIONE NEL CAMPO DELL'INTELLIGENZA ARTIFICIALE

Ingenti e degni di nota sono i progressi compiuti, negli ultimi decenni, nel campo dell'intelligenza artificiale, a partire dall'introduzione dei primi calcolatori elettronici. Un evento di gran rilievo, che dimostrò la potenza di tali dispositivi, fu la sconfitta, nel 1997 di Garry Kasparov, campione mondiale di scacchi, da parte del supercalcolatore IBM Deep Blue, costituito da 1,4 tonnellate di hardware opportunamente programmato. Contrariamente a quanto si poteva immaginare, tuttavia, Deep Blue non possedeva alcuna abilità di ragionamento intelligente, ma solo la capacità di calcolare con estrema velocità circa duecento milioni di mosse (in 1 secondo), e fu ciò che gli consentì di vincere la partita. Tale risultato è dunque ancora ben lontano dalle aspettative prospettate in passato in tal campo; il limite più grande consiste dunque nel fatto che anche i più potenti sistemi d'intelligenza fin'ora realizzati sono in grado di svolgere solo un unico e preciso compito (ci domandiamo infatti se Deep Blue sarebbe stato altrettanto abile in un gioco diverso dagli scacchi), e per aringare tale limite è necessaria la realizzazione di sistemi in grado di eseguire efficacemente una pluralità di compiti e che riescano ad ottenere ottimi risultati anche nelle situazioni più complesse e mutevoli, senza la necessità di riprogrammarli. Tale necessità è richiesta anche nel settore della robotica, in particolare per le prestazioni dei veicoli autonomi, dove i sistemi fin'ora realizzati si sono dimostrati inadeguati, oltre che per le sue possibili ricadute in campo civile.

Il limite insito nei sistemi basati su calcolatori usuali, dei quali riduce notevolmente le prestazioni, risiede nella natura stessa di tali macchine, ossia nella loro struttura alla von Neumann, che prevede una netta separazione tra la parte deputata alla memoria e quella relativa al calcolo, oltre che nella loro modalità operativa, che consiste nell'esecuzione in sequenza di una serie di compiti elementari, secondo le istruzioni del programma; il sistema sarà quindi comunque in grado di compiere scelte, motivate, tra diversi possibili percorsi, ma sempre compiendo un passo dopo l'altro, mediante un'esecuzione sequenziale. Ciò non è minimamente comparabile col funzionamento del cervello, il sistema per eccellenza, che il settore dell'intelligenza artificiale mira a riprodurre. Qui, infatti, gli elementi di base, ossia i neuroni, svolgono in contemporanea compiti di memoria e compiti di elaborazione delle informazioni, e quest'ultima inoltre si svolge in parallelo, ossia sincronicamente in tutte le parti del cervello.

Come già citato, numerosi sono stati i tentativi di riprodurre artificialmente il funzionamento del cervello, in particolare con l'introduzione delle reti neurali, ossia di un insieme connesso (in punti chiamati "nodi" della rete) costituito da unità di elaborazione fondamentali (neuroni artificiali) ispirate al neurone biologico. La capacità di una rete di elaborare informazioni è racchiusa nell'entità delle connessioni inter-nodali (pesi sinaptici), che vengono generate da un processo adattativo (apprendimento) a partire da un insieme di campioni di addestramento. Tali reti sono realizzate nella forma di programmi, mentre il necessario hardware è ancora costituito da calcolatori del tipo usuale, caratterizzati sempre dal loro funzionamento sequenziale. I fatti sembrano quindi comprovare la tesi di

Lucas e Sayre secondo cui le macchine restano comunque inferiori all'uomo e "pensare di perseguire l'AI (Artificial Intelligence) all'interno del culto del computazionalismo non ha la minima possibilità di successo" [20].

Ma la recente scoperta del memristore ha scatenato una nuova ondata di entusiasmo e ottimismo nella progettazione di circuiti rivoluzionari, che segna una nuova era per il progresso della neuromorfica e delle applicazioni analogiche, in quanto le sue dinamiche sono correlate con quelle della sinapsi chimica [21]. Più precisamente, dato che la memoria del nuovo componente è rappresentata dalla sua resistenza, la quale dipende dalla carica totale che lo ha attraversato, esso si comporta in modo simile a una **sinapsi**, l'elemento di contatto fra un neurone e un altro, la cui propensione a trasmettere i segnali dipende dalla storia delle precedenti eccitazioni. Il memristore ha inoltre il gran pregio di essere una **memoria non volatile**, perché mantiene il suo stato di memoria senza richiedere alimentazione, e anche di essere una memoria **analogica**, non limitata allo zero e uno delle memorie usuali.

In sintesi, la plasticità della sinapsi è un attributo che può essere efficacemente imitato da un memristore [22] grazie alla sua memristenza che cambia dinamicamente a seconda dello stimolo applicato. I potenziali d'azione che vengono generati durante l'attivazione di un neurone, fanno sì che alcune sinapsi di collegamento si sottopongano ad una forza (peso) di regolazione. Una forma d'onda asimmetrica che cattura i modelli di potenziali di azione tipici, come illustrato in figura 5.8, è

impiegata per polarizzare un memristore con $w=5 \text{ nm}$, $D=10 \text{ nm}$, e $\frac{R_{OFF}}{R_{ON}}=160$. Poiché il

dispositivo è esposto a un certo numero di questi picchi di tensione arbitrari, la forza del dispositivo, cioè la sua memristenza, viene regolata sequenzialmente. Ogni picco apporta una certa quantità di carica che fluisce attraverso il dispositivo producendo delle sostanze droganti mobili al fine di spostare verso un lato del nucleo attivo, e sostanzialmente alterare, la larghezza w della regione drogata del dispositivo [23]. Questo comportamento è rappresentato graficamente in Fig. 5.8 (b) dove sono state tracciate sia w che $M(q(t))$. Il cambiamento di memristenza è evidente anche osservando la quantità di corrente che fluisce attraverso il dispositivo, che è illustrato in Fig. 5.8(a). La fase di modulazione dei valori della memristenza è essenzialmente simile alla forza di modulazione di una sinapsi durante l'apprendimento.

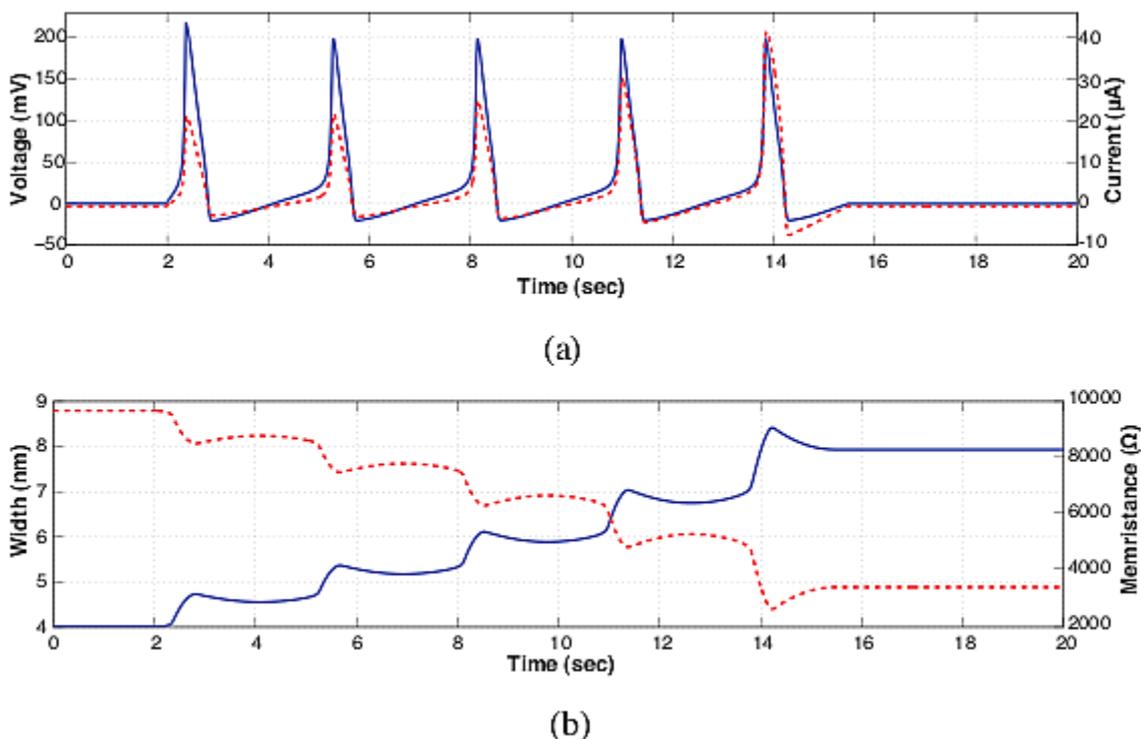


Figura 5.8 - Polarizzazione del memristore con stimolo di tensione. (a) stimolo di tensione e la corrispondente corrente. (b) modulazione della larghezza w del memristore e della memristenza

Quel che un memristor è inoltre capace di riprodurre riguarda le caratteristiche bio-fisiche delle membrane cellulari, descritte da Hodgkin e Huxley mediante la conduzione di correnti ioniche dovute a ioni di sodio (Na^+) e potassio (K^+). Un insieme di conduttanze variabili nel tempo descrivono le varie correnti ioniche (I_{Na} and I_{K}) che si propagano attraverso la membrana a causa del rilascio di neurotrasmettitore. Dunque, come indicato da Chua nel 1976, possono essere utilizzati singoli memristori per replicare la forza di diversi canali ionici.

Grazie alla disponibilità di un così prezioso dispositivo, ha preso il via un nuovo progetto di intelligenza artificiale, che mira alla costruzione di macchine in grado di imparare, ragionare, risolvere problemi e prendere decisioni ^[24], mirando così alla realizzazione di un obiettivo che fino a pochi anni fa appariva utopistico. I compiti sono così suddivisi: l'hardware neuromorfico è affidato a Hewlett-Packard mentre il software a un gruppo operante presso la Boston University; il software è stato denominato **MoNETA** (Modular Neural Exploring Traveling Agent), con riferimento a Giunone Moneta indicata come dea della memoria.

Il programma è quindi molto ambizioso: in una prima fase si conta di realizzare degli “**animat**” robotici, aventi piccole variazioni nelle loro architetture cerebrali, i quali dovrebbero dunque essere in grado, interagendo con l'ambiente circostante, di imparare e di adattarsi efficacemente alle sue mutevolezze. Ma questa ricerca apre anche altre prospettive, fra cui quella di sostituire l'architettura neuromorfica a quella di von Neumann anche nei calcolatori.

5.5 MEMORIE A MEMRISTORE

Le applicazioni digitali richiedono dispositivi in grado di associare tempi di memorizzazione con tempi di scrittura. Il memristore in pratica garantisce tempi di vita elevati e commutazioni ultraveloci, infatti da polarizzazioni relativamente piccole si possono avere aumenti della velocità di commutazione fino a sei ordini di grandezza, a causa della velocità di commutazione altamente non lineare. Inoltre il dispositivo^[23] è capace di mantenere uno stato di polarizzazione esterno senza la necessità di ridurre significativamente il consumo energetico complessivo, mentre le dimensioni fisiche del dispositivo in nanoscala sono ideali per implementare memorie ad alta densità, fornendo così un'estensione della legge di Moore. Di conseguenza il memristore^[23] può essere utilizzato come interruttore bistabile per memorie resistive ad accesso casuale (RRAM).

Sebbene il dispositivo può essere implementato come un interruttore bistabile, il suo funzionamento non è limitato da stati discreti, poiché si può ottenere uno spettro continuo memristivo. Ciò dimostra le potenzialità del memristore come memoria puramente analogica. La memristenza del dispositivo^[25] può essere variata in modo controllato da un'adeguata polarizzazione. Questa proprietà può essere particolarmente utile in applicazioni non volatili di memoria dove segnali arbitrari possono essere utilizzati per programmare la conduttanza del dispositivo a più livelli, aumentando così la capacità della memoria senza aumentare il numero di livelli. Ciò è mostrato in figura 5.9.

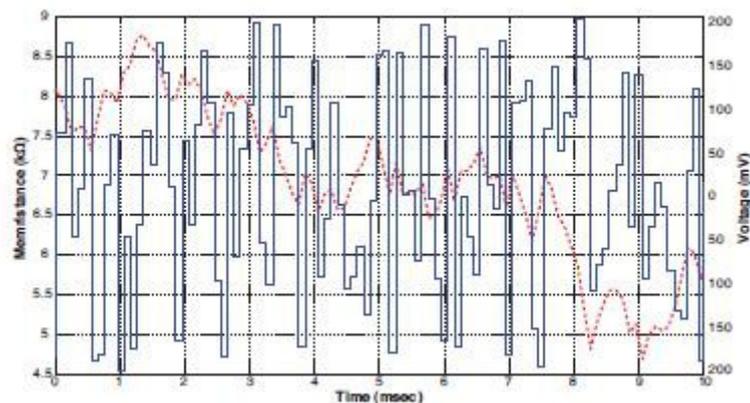


Figura 5.9 - Forma d'onda generata in modo casuale di passo 10 ms e relativa memristenza

In figura 5.9 una forma d'onda arbitraria viene applicata al memristore nel range di -100 mV e 100 mV con un passo di 10ms . Applicando questo segnale si ottengono diversi livelli di ampiezza nella regione di polarizzazione $[-100, 100]\text{ mV}$ causando contributi di carica discreti. Come previsto ad impulsi di tensione positivi corrisponde una diminuzione di memristenza, mentre a una polarizzazione negativa corrisponde un aumento di memristenza.

Le memorie a memristore saranno utilizzate come memorie non-volatili consentendo una densità di

dati superiore a quella dei dischi rigidi. Inoltre, esse occuperanno molto meno spazio di quelle attuali; infatti, a conferma di ciò, HP ha realizzato un prototipo da 100 Gb dalle dimensioni di 1 cm^2 , mentre le attuali memorie flash hanno capacità di 32 Gb in 1 cm^2 .

HP sostiene inoltre che le memorie a memristore saranno in grado di gestire fino a $1.000.000$ cicli di lettura/scrittura prima del degrado, un passo avanti rilevante, infatti, le memorie flash attuali gestiscono fino a 100.000 cicli di lettura/scrittura.

5.5.1 OPERAZIONE DI SCRITTURA IN UNA CELLA

Per poter scrivere un valore logico in una cella di memoria a memristori, il modo più semplice è mostrato in figura 5.10^[25].

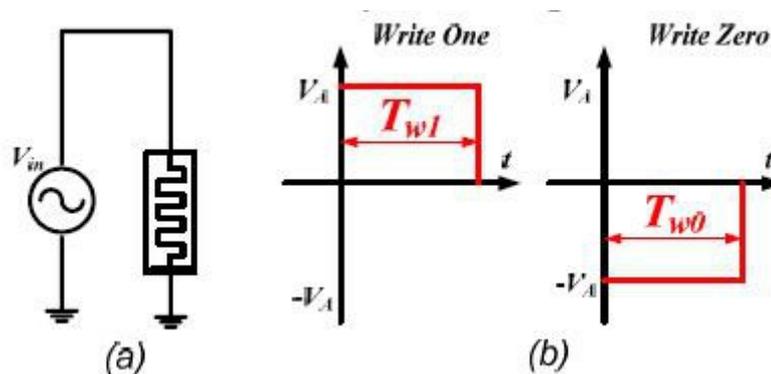


Figura 5.10 – Operazione di scrittura in una cella

Si assume inizialmente lo stato zero logico ideale in cui $w(0)=w_0=0$. Si desidera quindi scrivere un uno logico ideale in cui $w(t)=D$. Consideriamo un'onda quadra V_{in} positiva che ha ampiezza V_A e durata T_{w1} come mostrato in figura 5.10(b). Pertanto, per un dato V_A , il tempo necessario affinché lo stato interno raggiunge D è dato da:

$$T_{w1w0} \geq \frac{\varphi_D}{V_A} \quad (5.6)$$

dove $\varphi_D = \frac{\beta D^2}{2\mu_V}$.

Pertanto, una larghezza di impulso maggiore del tempo T_{w1} è in grado di garantire la scrittura del livello logico alto. Analogamente una larghezza di impulso T_{w0} è in grado di garantire la scrittura di un livello logico basso.

5.5.2 OPERAZIONE DI LETTURA IN UNA CELLA

Il funzionamento dell'operazione di lettura di una cella non è semplice come l'operazione di scrittura. Per estrarre l'informazione dello stato interno del memristore occorre applicare una tensione per perturbare lo stato^[25]. Se il meccanismo non è ben progettato vi è il rischio di perturbare lo stato interno del memristore oltre il margine di sicurezza, quindi con il rischio di leggere uno zero anziché un uno e viceversa durante la fase di decodifica. Lo schema proposto è quello di figura 5.11^[25].

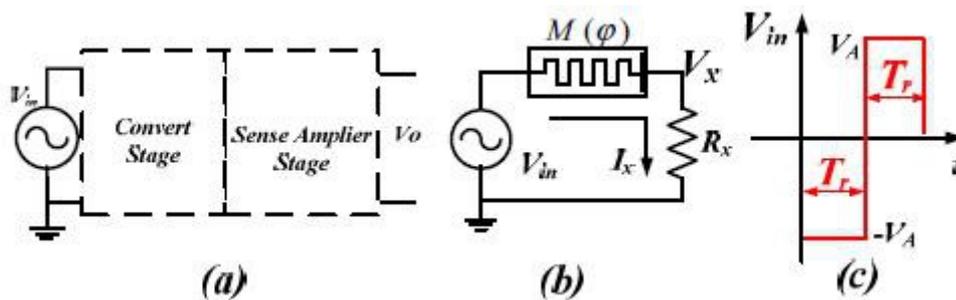


Figura 5.11 – Operazione di lettura in una cella

L'operazione di lettura^[25] è suddivisa in due fasi: fase di conversione e fase di amplificazione.

Focalizzandoci sulla fase di conversione (figura 5.11(b)), definiamo V_{in} la tensione di ingresso e V_x la tensione al nodo x . Lo scopo di aggiungere una resistenza in serie al memristore è quello di convertire lo stato interno del memristore in un segnale di tensione, in quanto la corrente che scorre nel memristore riporta l'informazione da leggere.

La tensione al nodo x è data da :

$$V_x(t) = V_{in}(t) \cdot \frac{R_x}{R_x + M(\varphi_{in} - \varphi_x)} \quad (5.7)$$

Sia lo stato interno del memristore uno zero logico, $w_0=0$, quindi $M(\varphi_{in} - \varphi_x) = R_{OFF}$

Pertanto la tensione al nodo x è la tensione risultante dal partitore di tensione tra R_x e R_{OFF} .

R_x deve essere adeguatamente progettata per poter distinguere uno zero logico da un uno logico. R_x è

impostato in modo in modo che il livello d'uscita è la metà di V_{in} quando lo stato interno del memristore è a metà della lunghezza D . Lo stato interno del memristore meno della metà di D comporta che V_x è meno della metà di V_{in} , mentre lo stato interno maggiore di D comporta V_x maggiore della metà di V_{in} . Pertanto,

R_x viene modellata come:

$$R_x = \frac{(R_{ON} + R_{OFF})}{2} \Rightarrow \frac{R_{OFF}}{2} \quad \text{per } R_{ON} \ll R_{OFF} \quad (5.8)$$

Quando il memristore ha memorizzato uno zero logico, $M(\varphi)$ è circa R_{OFF} , e l'uscita V_x essendo minore di V_{in} comporta proprio la lettura di uno zero. Quando il memristore ha memorizzato un uno logico, $M(\varphi) = R_{ON}$, e l'uscita V_x è maggiore di V_{in} , e dunque viene letto un uno. In questo modo viene effettuata l'operazione di lettura.

6. CONCLUSIONI

Il presente lavoro offre una panoramica di un nuovo dispositivo che si pensa possa rivoluzionare il mondo della nanoelettronica. Il memristore ha infatti la proprietà di "ricordare" lo stato elettronico e di rappresentarlo mediante segnali analogici; un tale circuito consentirebbe la realizzazione di calcolatori con accensione istantanea, senza la necessità di ricaricare il sistema operativo ad ogni avvio, ciò grazie alla sua capacità di conservare l'informazione anche in assenza di corrente elettrica, quando il calcolatore è spento. Nella capacità di memorizzare segnali analogici risiede, dunque, la potenza innovatrice di tale dispositivo che consente di memorizzare ed elaborare una mole di dati molto maggiore di quella trattata con i circuiti digitali, in grado di rappresentare solo due stati (0 ed 1): il memristore apre a una nuova generazione di memorie e di potenze di calcolo. Sebbene l'esistenza del memristore fosse già stata teorizzata ed esplicitata sin dal 1971 dalla brillante mente dell'ingegnere Leon Chua, si dovette attendere ben 37 anni per la realizzazione di un suo prototipo, avvenuta nel 2008 grazie all'interesse per tale dispositivo maturato da Stanley Williams e da altri ricercatori dell'HP. Il nuovo componente potrebbe rendere possibile lo sviluppo di una nuova classe di circuiti ad altissima densità (memorie non volatili e memorie RAM). Le prestazioni dei memristori infatti migliorano tanto più si riducono le loro dimensioni ed inoltre generano meno calore dei transistor. Tali dispositivi utilizzati in campo analogico presentano caratteristiche uniche che, come anticipato da Chua ed elaborato nel presente testo, il memristor darà inizio a una nuova era dell' elettronica su nanoscala.

BIBLIOGRAFIA

- [1] L.O.Chua, “*Memristor – the missing circuit element*” IEEE Trans. Circuit Theory, vol. CT-18 n.5, pp.507-519, 1971.
- [2] L.O.Chua , S.M.Kang, “*Memristive devices and systems*”, Proceedings of the IEEE, vol. 64 no.2, pp.209-223, 1976.
- [3] S. Thakoor, A.Moopenn, T.Daud, A.P.Thakoor, “*Solid-state thin film memistor for electronic neural networks*”, Journal of Applied Physics, vol.67, pp. 3132-3135, 15 Marzo 1990.
- [4] F.A.Buot, A.K.Rajgopal, “*Binary information storage at zero bias in quantum-well diodes*” Journal of Applied Physics, vol.76 pp.5552-5560, Novembre 1994.
- [5] A.Beck, J.G. Gerber, C.Rossel, D.Widmer, “*Reproducible switching effect in thin oxide films for memory applications*”, Applied Physics Letters, no.1, pp.139-141,3 Luglio 2000.
- [6] Shangqing Liu, NaiJuan Wu, Xin Chen, Alex Ignatiev , “*A New Concept for Non-Volatile Memory The Electric Pulse Induced Resistive Change Effect in Colossal Magnetoresistive Thin Films*”, Non-Volatile Memory Technology Symposium, pp. 1-7, 7 Novembre 2001.
- [7] D.Strukov, G.S.Snider, D.Stewart, R.S.Williams “*The missing memristor found*”, Nature vol.453, pp. 80-83, 1 Maggio 2008.
- [8] Victor Erokhin, Marco P. Fontana, “*Electrochemically controlled polymeric device: a memristor found two years ago*”, arXiv:0807.0333v1[cond-mat.soft](access via <http://arxiv.org/abs/0807.0333>).
- [9] “*HP Memristor FAQ*”, http://www.hpl.hp.com/news/2008/apr-jun/memristor_faq.html.
- [10] Garrett S. Rose “*Overwiev memristive devices, circuits and systems*” IEEE Trans. on Circuits and Systems Electronic Edition, pp. 1051-1060, 2012.
- [11] Z. Biolek, D. Biolek, V. Biolková, “*Spice Model of Memristor with Nonlinear Dopant Drift*,” Radioengineering, pp. 210-214, 2009.
- [12] T. Prodromakis, K. Michelakis, C. Toumazou, “Switching Mechanisms in Microscale Memristors,” Electronics Letters 46(1), 2010.
- [13] R. E. Pino, J. W. Bohl, N. McDonald, B. Wysocki, P. Rozwood, K. A. Campbell, A. Oblea, A. Timilsina, “*Compact Method for Modeling and Simulation of Memristor Devices: Ion conductor chalcogenide-based memristor devices*,” International Symposium on Nanoscale Architectures, 2010.
- [14] A. S. Oblea, A. Timilsina, D. Moore, K. A. Campbell, “*Silver Chalcogenide Based Memristor Devices*,” International Joint Conference on Neural Networks (IJCNN), 2010.
- [15] X. Wang, Y. Chen, “*Spintronic Memristor Devices and Application*,” Design, Automation & Test in Europe Conference and Exhibition, (2010).
- [16] X. Wang, Y. Chen, H. Xi, H. Li, D. Diminov, “*Spintronic Memristor Through SpiTorque-Induced Magnetization Motion*,” IEEE Electron Device Letters, 30 Marzo 2009.
- [17] D.B.Strukrov, R.S.Williams, “*Exponential ionic drift: fast switching and low volatility of thin-film memristors*”, Applied physics a materials science e processing, vol. 94, pp.515-519, marzo 2009.
- [18] Tezaswi Raja, Samiha Mourad, “*Digital Logic Implementation in Memristor-Based Crossbars*

- A Tutorial*”, Fifth IEEE International Symposium on Electronic Design, Test & Applications, 2010.
- [19] Qiangfei Xia, Warren Robinett, Michael W. Cumbie, Neel Banerjee, Thomas J. Cardinali, J. Joshua Yang, Wei Wu, Xuema Li, William M. Tong, Dmitri B. Strukov, Gregory S. Snider, Gilberto Medeiros-Ribeiro, and R. Stanley Williams, “*Memristor- CMOS Hybrid Integrated Cicuits for Reconfigurable Logic*”, *NanoLetters* , pp. 3640–3645, 2009.
- [20] K. Sayre, “*Three more flaws in the computational model*”, Annual Conference of the APA (Central Division), Chicago, 1993.
- [21] S. H. Jo, T. Chang, I. Ebong, B. B. Bhadviya, P. Mazumder, and W. Lu, “*Nanoscale Memristor Device as Synapse in Neuromorphic Systems*”, *Nano Lett.*, vol. 10, no. 4, pp. 1297-1301, 2010.
- [22] B. Linares-Barranco and T. Serrano-Gotarredona, “*Memristance can explain Spike-Time-Dependent-Plasticity in Neural Synapses*”, *Nature Precedings*, Mar zo 2009.
- [23] T. Prodromakis and C. Toumazou , “*A Review on Memristive Devices and Applications* ”, Centre for Bio-inspired Technology, Institute of Biomedical Engineering, Londra 2010.
- [24] ..<http://spectrum.ieee.org/robotics/artificial-intelligence/moneta-a-mind-made-frommemristors>.
- [25] Yenpo Ho, Garng M.Huang, Peng Li, “*Nonvolatile Memristor Memory: Devices Characteristics and Design Implications*”, IEEE/ACM International Conference on Computer-Aided Design Digest of Technical Papers, San Jose, 2-5 Novembre 2010.