



**UNIVERSITÀ
DEGLI STUDI
DI PADOVA**



DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE

CORSO DI LAUREA IN INGEGNERIA DELL'INFORMAZIONE

**PROGETTO E REALIZZAZIONE DI UN EFFETTO PHASE SHIFTER A
CONTROLLO DIGITALE PER CHITARRA**

Relatore: Prof. / Dott. MATTEO MENEGHINI

Laureando: ANTONIO BATTISTELLA

ANNO ACCADEMICO 2021 – 2022

Data di laurea

ABSTRACT:

Nel mondo della produzione musicale l'utilizzo di dispositivi elettronici in grado di aggiungere effetti aurali a segnali audio è all'ordine del giorno.

In questi ultimi anni, nonostante la crescente disponibilità di software dedicati, si sta rivalutando l'utilizzo di processori di segnale analogici in virtù delle particolari colorazioni che questi conferiscono al suono, colorazioni che spesso sfuggono alla modellazione digitale anche più raffinata.

Questi processori soffrono tuttavia dell'enorme inconveniente di essere spesso costosi in quanto fuori produzione o prodotti in quantità limitate, inconsistenti a livello di suono tra diverse unità ma soprattutto pongono un problema per quanto riguarda il richiamo di impostazioni precedentemente utilizzate.

In questa tesi viene analizzato un metodo per aggiungere un controllo digitale ad un effetto audio analogico particolarmente diffuso: il phaser, abbreviazione di Phase Shifter.

Oltre all'analisi progettuale verrà realizzato un prototipo fisico e ne verranno valutate le performance.

Quanto descritto in queste pagine può essere direttamente implementato sottoforma di "pedale" per strumento oppure, con le opportune modifiche, come processore da studio.

L'effetto phaser è stato scelto in quanto probabilmente uno dei più utilizzati effetti di modulazione ma anche uno dei più complessi da ricreare consistentemente in forma analogica in quanto richiede l'utilizzo di particolari filtri controllati da un segnale esterno (Voltage Controlled Filters) spesso realizzati con componenti ad ampie tolleranze di fabbricazione.

Questo effetto audio, modulando periodicamente la fase del segnale in ingresso a determinate frequenze, è in grado di aggiungere un movimento estremamente caratteristico al segnale da elaborare, da alcuni definito "psichedelico" ed addirittura, se inserito in opportune configurazioni, è in grado di dare l'illusione di spazialità a sorgenti di segnale mono.

Nelle seguenti pagine viene descritto un metodo di controllo digitale estendibile anche ad altre tipologie di effetti audio (e non solo) basato su filtri comandabili che utilizzano switch CMOS gestiti da un microcontrollore.

Come si vedrà, questa tecnica permette di ottenere risultati particolarmente soddisfacenti per questo tipo di applicazioni in termini di costo, consistenza di suono tra diverse unità, complessità circuitale e performance e riesce a combinare il suono tipico di un'unità analogica con la stessa richiamabilità delle impostazioni e con la stessa flessibilità di controllo di un software digitale dedicato.

Dagli anni '70 in poi comparvero diversi modelli di phaser che apportarono numerose migliorie all'idea circuitale dello Uni-Vibe: si trattava di circuiti con filtri basati su amplificatori operazionali che utilizzavano come elemento di controllo un JFET o un amplificatore a transconduttanza, entrambe soluzioni che al giorno d'oggi sono difficili da implementare data la scarsità di componentistica di questo tipo attualmente in produzione.

Il filtro basato su amplificatore operazionale sarà alla base del prototipo esposto nelle seguenti pagine.

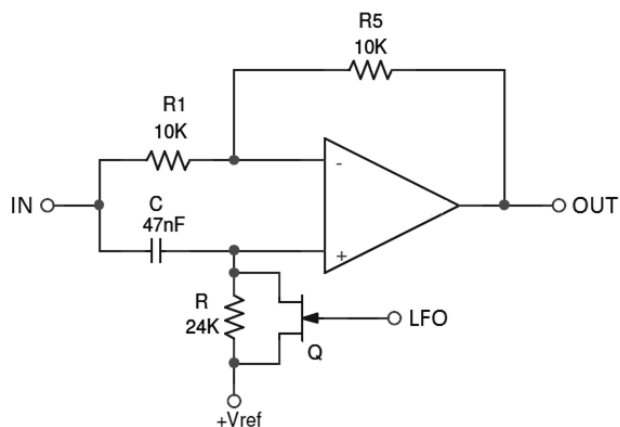
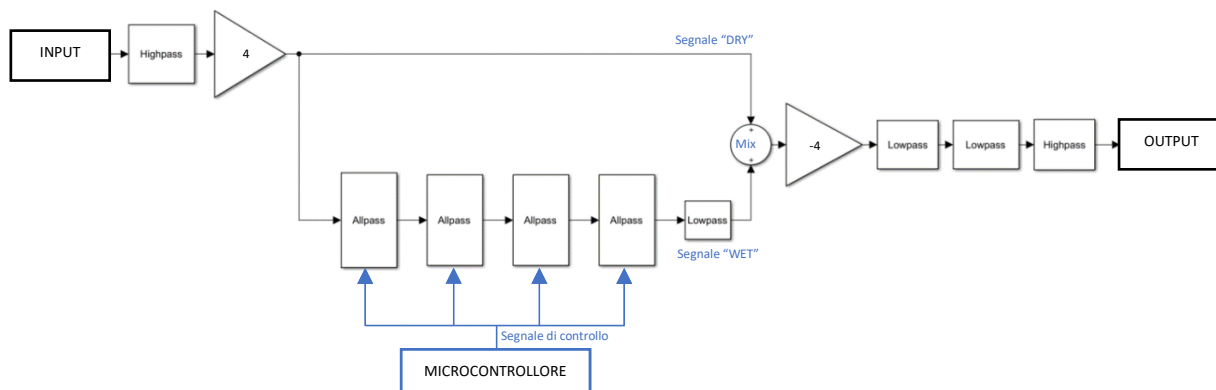


Figura 3: Filtro passa tutto con controllo a JFET.

SCHEMA DI PRINCIPIO:

Lo schema di principio proposto per la realizzazione dell'effetto audio è il seguente:



Il primo stadio consiste in un filtro passa alto seguito da uno stadio amplificatore con guadagno di circa 12dB necessario a rafforzare il segnale d'ingresso dai disturbi che verranno introdotti dall' LFO negli stadi di sfasamento.

Dopo lo stadio amplificatore, il segnale viene duplicato ed una copia viene mandata direttamente allo stadio sommatore mentre l'altra copia viene direzionata verso la "linea di sfasamento" formata da un filtro passa tutto a 4 stadi.

Il filtro passa tutto è un particolare tipo di filtro che non attenua il modulo del segnale ma ne varia solo la fase a determinate frequenze. La sua funzione di trasferimento è caratterizzata da uno zero a parte reale positiva ed un polo a parte reale negativa posizionati alla stessa pulsazione.

Ciascun filtro è in grado di sfasare il segnale ad una determinata frequenza f_s di -90 gradi in un intorno di f_s e di -180 gradi per le frequenze che si trovano una decade dopo f_s lasciando inalterate quelle che si trovano una decade prima di f_s .

Questi filtri passa tutto devono essere in grado di variare la loro f_s tramite un segnale esterno, in particolare sono state studiate due soluzioni: l'utilizzo di interruttori CMOS modulati da un segnale PWM ad alta frequenza (62500Hz) che codifica il segnale LFO oppure un sistema di LED e fotoresistenze nel quale i led vengono accesi con un'intensità luminosa proporzionale ai valori istantanei dell'LFO. Dopo un'analisi di entrambe queste soluzioni è stata scelta l'impiego degli interruttori CMOS in quanto più preciso, compatto e meno soggetto a tolleranze dei componenti.

Continuando l'analisi dello schema a blocchi, il segnale uscita dall'ultimo stadio di sfasamento incontra subito un filtro passa basso al fine di attenuare il più possibile le armoniche legate al segnale PWM che controlla i filtri.

Dopo il filtraggio, il segnale viene mandato ad un nodo sommatore nel quale si combina con la sua versione non sfasata, entrambi i segnali vengono introdotti nel nodo con un peso di 0.5 ciascuno, in modo tale che dalla loro somma risulti un segnale di ampiezza simile a quella del segnale in ingresso.

Bilanciando diversamente i pesi di ciascun segnale è possibile modificare in modo molto deciso la profondità dell'effetto fino ad ottenere un suono molto simile all'effetto doppler nel caso in cui il segnale non elaborato venga del tutto escluso, condizione necessaria è che però la somma dei pesi associati ai segnali in ingresso al nodo sommatore non sia maggiore di 1.

Nella realizzazione pratica del nodo sommatore si condensa anche la funzione di attenuatore e filtro passa basso, il segnale viene infatti attenuato di un fattore 4 per annullare l'effetto dell'amplificatore dello stadio di ingresso e, contemporaneamente, viene inserito un polo per attenuare maggiormente le frequenze al di fuori dello spettro udibile, dove si trova la modulante PWM.

Come ultimo passaggio, il segnale attraversa un filtro passa banda realizzato da un passa alto ed un passa basso collegati in cascata, il filtro passa basso ha lo scopo di rafforzare l'azione attenuatrice nei confronti della portante PWM mentre il filtro passa alto ha lo scopo di ridurre il più possibile l'interferenza del segnale LFO demodulato che potrebbe presentarsi in uscita.

Il progetto del circuito è stato realizzato "a blocchi" che poi sono stati interconnessi tra loro, di seguito viene elencata l'analisi del progetto e il risultato delle simulazioni, verrà poi condotta un'analisi sullo schema intero.

LINEE GUIDA DI PROGETTO:

Alimentazione:	+18V DC
Segnale di ingresso:	≈-11dBu (livello strumento) circa 0.21Vrms, 1.23Vpp nel caso di forti transienti (misurato)
Impedenza d'ingresso:	≈1MΩ
Impedenza di uscita:	<10kΩ
Banda Passante:	20Hz ÷ 15kHz approssimativamente

FASE DI PROGETTO:

1. SEZIONE DI ALIMENTAZIONE
2. STADIO DI INGRESSO
3. STADIO PASSA TUTTO
4. RESISTENZE “CONTROLLATE IN PWM”
5. STADIO SOMMATORE
6. FILTRO DI USCITA
7. CONTROLLO DIGITALE
 - a. HARDWARE
 - b. SOFTWARE

PROVE DI LABORATORIO:

8. REALIZZAZIONE DEL PROTOTIPO
9. MISURA AMPLIFICAZIONE E SOGLIA SATURAZIONE PRIMO STADIO
10. ANALISI DI RISPOSTA IN FREQUENZA
11. ANALISI CIRCUITO DI PILOTAGGIO DEGLI INTERRUTTORI CMOS
12. ANALISI FILTRAGGIO DEL SEGNALE DI MODULAZIONE
13. CONCLUSIONI
 - a. IDEE DI SVILUPPO

1 – SEZIONE DI ALIMENTAZIONE:

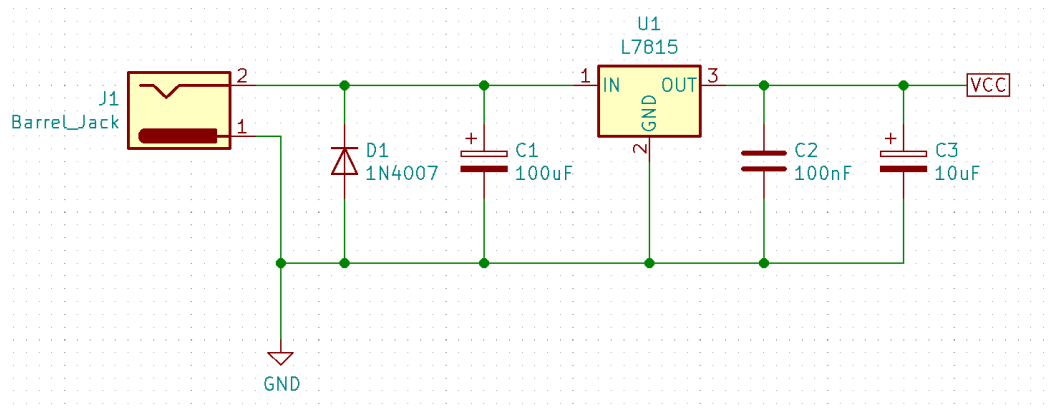


Figura 4: Schema circuito regolatore di tensione.

L'alimentazione a +18V viene fornita al circuito tramite un connettore jack per alimentazioni DC, si tratta di un tipo di presa standard per questo tipo di dispositivi ma il cablaggio avviene in modo opposto rispetto alla prassi che è solita per questo tipo di componente, la massa infatti viene collegata al pin centrale anziché alla placca esterna.

Nello schema proposto, il diodo D1 serve a proteggere da tensioni a polarità inversa che possono essere applicate al circuito nel caso venga utilizzato un alimentatore con polarità sbagliata (caso molto frequente). Si tratta di un diodo di potenza in grado di sostenere correnti di picco di 30A che, nel caso venga polarizzato direttamente (tensione negativa applicata al circuito), fa passare attraverso di sé tutta la corrente erogata dall'alimentatore facendone scattare la protezione da cortocircuito. In questo modo il nostro circuito risulta protetto da eventuali tensioni negative dato che la tensione di vista dai morsetti del condensatore C1 risulterà di "solo" -1V, cioè la tensione di polarizzazione diretta del diodo.

Il condensatore C1 ha lo scopo di smorzare eventuali temporanee fluttuazioni di tensione dovute spesso ad una connessione non perfetta tra presa di alimentazione e jack ed aiuta lo stadio raddrizzatore/regolatore dell'alimentatore fornendo capacità aggiuntiva.

La tensione a cui opererà la circuiteria dell'effetto audio viene abbassata da +18V a +15V grazie al componente U1, si tratta di un regolatore di tensione lineare con valore di uscita impostato di fabbrica a +15V. La tabella di figura 5 ne riassume le caratteristiche elettriche principali.

Electrical Characteristics (LM7815)						
Refer to the test circuit, $-40^{\circ}\text{C} < T_J < 125^{\circ}\text{C}$, $I_O = 500\text{ mA}$, $V_I = 23\text{ V}$, $C_1 = 0.33\ \mu\text{F}$, $C_O = 0.1\ \mu\text{F}$, unless otherwise specified.						
Symbol	Parameter	Conditions	Min.	Typ.	Max.	Unit
V_O	Output Voltage	$T_J = +25^{\circ}\text{C}$	14.40	15.00	15.60	V
		$I_O = 5\text{ mA to }1\text{ A}$, $P_O \leq 15\text{ W}$, $V_I = 17.5\text{ V to }30\text{ V}$	14.25	15.00	15.75	
Regline	Line Regulation ⁽¹⁴⁾	$T_J = +25^{\circ}\text{C}$	$V_I = 17.5\text{ V to }30\text{ V}$	11	300	mV
			$V_I = 20\text{ V to }26\text{ V}$	3	150	
Regload	Load Regulation ⁽¹⁴⁾	$T_J = +25^{\circ}\text{C}$	$I_O = 5\text{ mA to }1.5\text{ A}$	12	300	mV
			$I_O = 250\text{ mA to }750\text{ mA}$	4	150	
I_Q	Quiescent Current	$T_J = +25^{\circ}\text{C}$		5.2	8.0	mA
ΔI_Q	Quiescent Current Change	$I_O = 5\text{ mA to }1\text{ A}$ $V_I = 17.5\text{ V to }30\text{ V}$			0.5	mA
					1.0	
$\Delta V_O/\Delta T$	Output Voltage Drift ⁽¹⁵⁾	$I_O = 5\text{ mA}$		-1		mV/ $^{\circ}\text{C}$
V_N	Output Noise Voltage	$f = 10\text{ Hz to }100\text{ kHz}$, $T_A = +25^{\circ}\text{C}$		90		μV
RR	Ripple Rejection ⁽¹⁵⁾	$f = 120\text{ Hz}$, $V_I = 18.5\text{ V to }28.5\text{ V}$	54	70		dB
V_{DROP}	Dropout Voltage	$I_O = 1\text{ A}$, $T_J = +25^{\circ}\text{C}$		2		V
R_O	Output Resistance ⁽¹⁵⁾	$f = 1\text{ kHz}$		19		m Ω
I_{SC}	Short-Circuit Current	$V_I = 35\text{ V}$, $T_J = +25^{\circ}\text{C}$		250		mA
I_{PK}	Peak Current ⁽¹⁵⁾	$T_J = +25^{\circ}\text{C}$		2.2		A

Notes:
14. Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty is used.
15. These parameters, although guaranteed, are not 100% tested in production.

Figura 5: Caratteristiche LM7815 estratte dal datasheet.

Possiamo notare che la tensione di alimentazione di +18V è all'interno dell'intervallo accettato e che la corrente massima lasciata passare dal componente è di 1A, un valore di gran lunga superiore all'assorbimento stimato del circuito.

L'alimentazione a +15V è necessaria per evitare di sovraccaricare alcuni componenti la cui tensione operativa massima è di +20V. Un'alimentazione a +18V presa direttamente dal connettore DC sarebbe stata comunque adeguata ma avrebbe comportato un certo rischio nel caso venga impiegato a monte un alimentatore non regolato. In via precauzionale si è preferito porre tra alimentatore e circuito questo regolatore al fine di garantire una tensione di alimentazione dal valore sicuro, pulito e che permetta al circuito di funzionare anche con alimentatori senza regolatore. L'integrato scelto ha inoltre al suo interno una protezione da cortocircuito aggiuntiva.

Proseguendo con l'analisi dello schema proposto, il condensatore C_2 è stato inserito per migliorare la stabilità del regolatore e la velocità di reazione ai transienti (datasheet) mentre il condensatore C_3 è utilizzato come riserva di carica immediatamente disponibile al circuito audio.

Per quanto riguarda la sezione di controllo digitale, in questo prototipo l'alimentazione a +5V verrà fornita ad Arduino tramite porta USB.

- CONSIDERAZIONI SULLA POLARIZZAZIONE DEI VARI STADI:

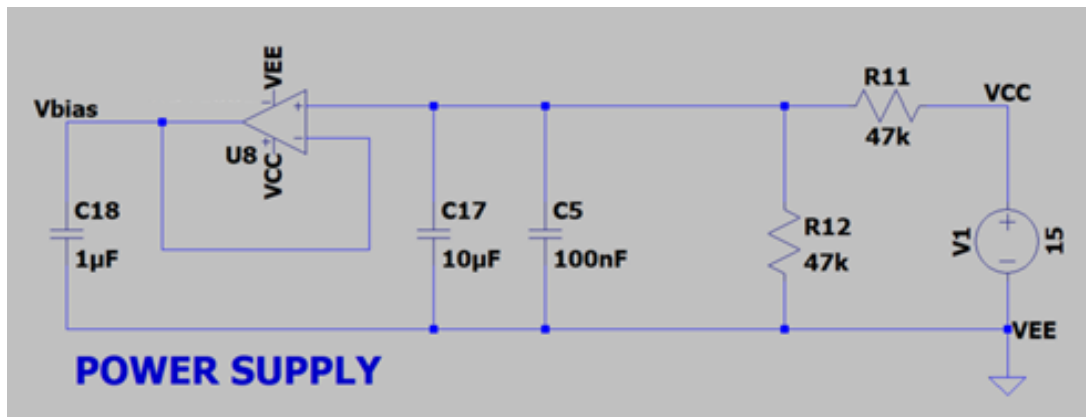


Figura 6: Schema circuito di bias simulato con LTSPICE.

L'alimentazione di questo circuito non è duale, è stato necessario dunque il progetto di un circuito di polarizzazione atto a creare una "massa virtuale" alla quale riferire i segnali da elaborare.

Data l'esigua entità delle correnti in gioco si è deciso di utilizzare un amplificatore operazionale configurato come inseguitore, il segnale in ingresso è una tensione DC del valore di $V_{cc}/2 = 7.5V$ ricavata tramite partitore dalla tensione di alimentazione principale. L'operazionale scelto è l'LM358n prodotto dalla Texas Instruments appositamente progettato per essere stabile in retroazione unitaria, avere piccolissime tensioni di offset in ingresso/uscita ed una buona capacità nell'assorbire/erogare corrente.

Il partitore impiegato differisce però dalla configurazione tradizionale in quanto in parallelo a R_{12} è stato aggiunto un condensatore da 10µF con lo scopo di mitigare eventuali fluttuazioni della tensione in ingresso e, sfruttando l'effetto passa basso della rete, anche i residui di segnale a 50Hz sfuggiti al regolatore.

Nel prototipo realizzato, a fianco del condensatore C_{17} è stato posto anche un condensatore più piccolo da 0.1µF con lo scopo di abbattere il più possibile eventuali armoniche ad alta frequenza, creando così un riferimento di tensione il più possibile protetto dall'interferenza di segnali esterni.

In merito all'operazionale, si è sfruttata la caratteristica dichiarata sul datasheet di poter erogare/assorbire una corrente massima di 20mA mediante l'impiego di uno stadio finale in classe AB, si tratta di un valore ben all'interno dei margini necessari alla nostra applicazione.

Il condensatore collegato all'uscita dell'operazionale serve a creare un percorso verso la massa dell'alimentatore per i segnali AC che si riferiranno alla massa virtuale, anche in questo caso nel prototipo, C₁₈ è stato affiancato ad un condensatore da 0.1uF collegato in parallelo.

NOTA: Per motivi computazionali legati al simulatore, nell'analisi degli stadi che segue è stata ignorata la massa virtuale, nelle simulazioni è stata ipotizzata una tensione di alimentazione duale a $\pm 7.5V$.

2 - STADIO DI INGRESSO:

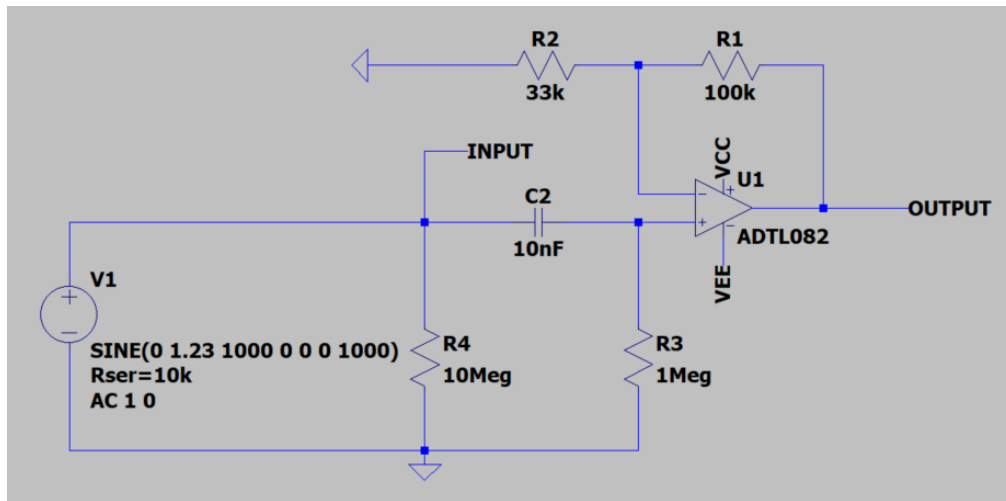


Figura 7: Schema stadio di ingresso del circuito, simulato con LTSPICE.

Lo stadio di ingresso del segnale audio consiste in un blocco di guadagno non invertente realizzato con amplificatore operazionale.

L'operazionale utilizzato in questo, come anche negli altri stadi, è un modello appartenente alla serie TL08x prodotto dalla Texas Instruments, selezionato per l'altissima impedenza di ingresso, il basso rumore, la bassa distorsione e l'alto slew rate che lo rendono ideale per questa applicazione.

Il segnale d'ingresso è stato modellato con un generatore di tensione con una resistenza serie di 10kΩ, un valore che rappresenta l'impedenza di uscita tipica dei trasduttori utilizzati negli strumenti musicali elettrici (pickup).

Il segnale d'ingresso, prima di entrare nell'operazionale, attraversa una rete passiva composta da R₄, C₂, R₃. Questa rete svolge una triplice funzione: disaccoppia dallo stadio di amplificazione eventuali tensioni DC presenti nel segnale da elaborare, fissa l'impedenza d'ingresso dello stadio ad un valore noto e filtra le frequenze al di sotto dello spettro udibile. La funzione di trasferimento ad essa associata (modellando l'ingresso dell'opamp come un circuito aperto) è data dalla seguente relazione:

$$\frac{V_+ * \left(\frac{1}{C_2 S} + R_3 \right)}{R_3} = \frac{V_{in} * \left[R_4 // \left(\frac{1}{C_2 S} + R_3 \right) \right]}{R_{in} + \left[R_4 // \left(\frac{1}{C_2 S} + R_3 \right) \right]}$$

la quale, considerando l'elevato valore di R_4 che deve garantire la scarica del condensatore in tempi brevi durante l'accensione/spegnimento del circuito e che, allo stesso tempo, non deve pesare nel computo dell'impedenza d'ingresso del circuito, diventa:

$$\frac{R_3 C_2 s}{1 + R_3 C_2 s} = \frac{V_+}{V_{in}}$$

L'impedenza d'ingresso del circuito è approssimativamente data dalla seguente relazione: $Z_{in} = R_4 // R_3$ nella quale l'impedenza d'ingresso dell'operazionale viene ritenuta trascurabile essendo dell'ordine di $10^{12} \Omega$.

Puntando ad avere un'impedenza d'ingresso Z_{in} dello stadio di circa $1M\Omega$, è stato scelto di porre $R_3 = 1M\Omega$ ed $R_4 = 10M\Omega$ così da ottenere $Z_{in} = 909K\Omega$.

Il condensatore C_2 è stato scelto per avere la frequenza di taglio del filtro passa alto posta intorno ai 20Hz, dalla funzione di trasferimento si nota che la pulsazione di taglio avviene ad $\omega_c = \frac{1}{R_3 C_2}$ per cui

$$C_2 = \frac{1}{2\pi * f_c * R_3}$$

E' stato scelto un valore standard di 10nF che determina una $f_c = 15.91Hz$ molto prossima al valore desiderato.

Questo valore è anche compatibile con la scelta iniziale del valore di R_4 , il tempo di scarica del condensatore è infatti approssimativamente

$$t_d = \ln(2) * R_4 * C_2 = 0.07s$$

che è un valore accettabile per l'applicazione.

Dopo la rete passa alto, il segnale entra nell'operazionale configurato come amplificatore non invertente, il guadagno in uscita da questo stadio si può calcolare con l'equazione:

$$1 + \frac{R_1}{R_2} = \frac{V_{OUT}}{V_+}$$

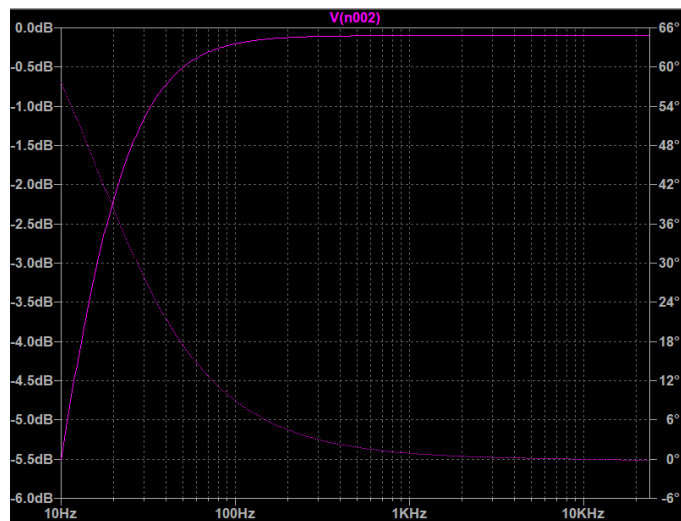


Figura 8: Diagramma di modulo e fase del segnale in uscita alla rete passiva in ingresso all'operazionale. Simulazione ottenuta mediante LTspice.

In questo caso, per evitare saturazioni indesiderate dello stadio, è stato scelto un guadagno di 4; avendo infatti un'alimentazione di 15V non duale con la massa virtuale posta a 7.5V, sapendo che da datasheet l'amplificatore consente una tensione di uscita massima che si discosta di 1.5V dalle tensioni di alimentazione e tenendo presente che il segnale d'ingresso può raggiungere un valore di picco di 1.23V si trova che:

$$A_{V_{MAX}} = \frac{V_{SAT+} - V_{BIAS}}{V_{in_{PK}}} = 4.87$$

Considerando inoltre le eventuali tolleranze nella costruzione dell'opamp e gli eventuali picchi del segnale superiori al valore di 1.23V è stato scelto un valore di guadagno pari a 4 (12dB).

Le resistenze sono state dimensionate in modo tale da avere un rapporto prossimo a 3 e di un valore tale da non causare effetti di carico all'uscita dell'opamp.

È stato scelto di porre $R_1=100k\Omega$ e $R_2=33k\Omega$.

Il comportamento dei segnali nello stadio può essere riassunto nella figura seguente dove sono rappresentati il segnale di ingresso (verde), il segnale di uscita in saturazione (rosso), la tensione di bias e le soglie di saturazione dell'operazionale.

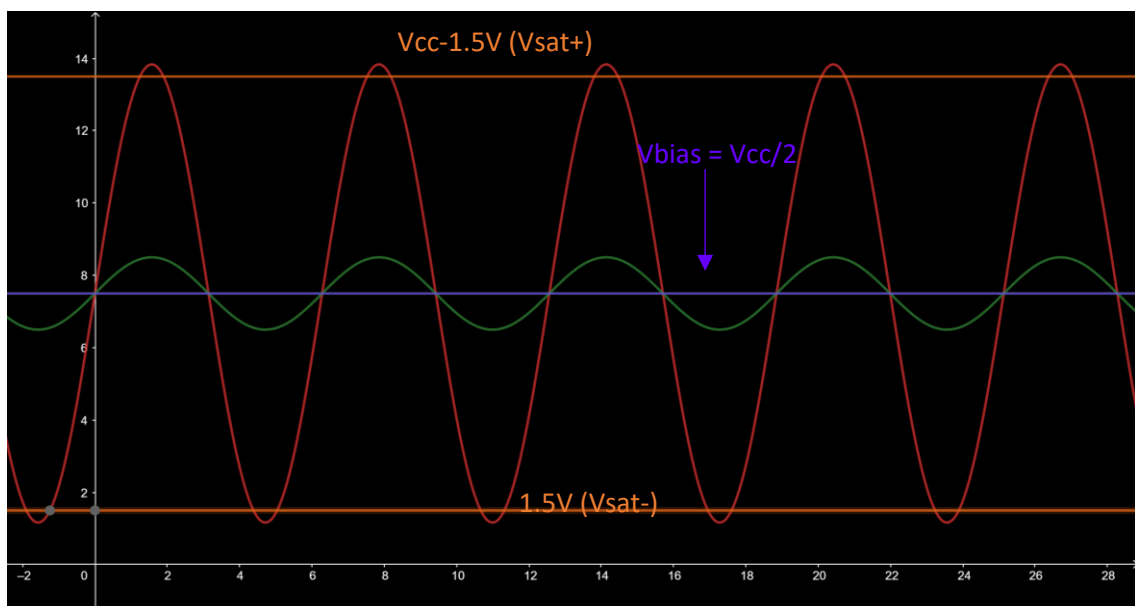


Figura 9: Rappresentazione del comportamento dei segnali in uscita dallo stadio di ingresso e dell'influenza del segnale di bias sulla soglia di saturazione dello stadio.

3 - STADIO PASSA TUTTO:

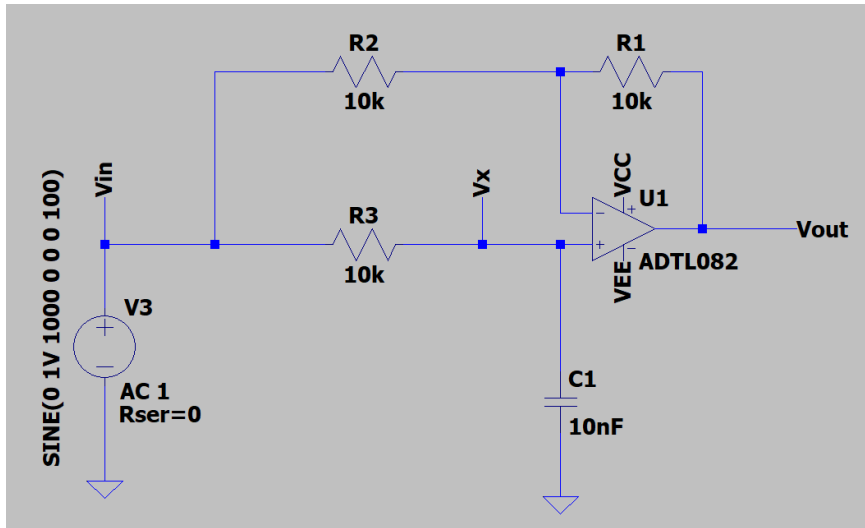


Figura 10: Schema di base filtro passa tutto.

Il cuore di questo effetto audio è, come accennato in precedenza il fitro passa tutto.

Come tecnologia applicativa è stata scelta una realizzazione basata su amplificatore operazionale, anche in questo caso un TL08x. In particolare, dovendo realizzare un filtro a 4 stadi, l'integrato impiegato è stato un TL084 che contiene 4 operazionali con caratteristiche estremamente simili tra loro.

Applicando la sovrapposizione degli effetti per il calcolo della funzione di trasferimento si ottengono i seguenti circuiti equivalenti:

Il primo circuito è un semplice amplificatore in configurazione invertente con funzione di trasferimento:

$$-\frac{R_1}{R_2} = \frac{V_{OUT}}{V_{IN}} = G_1(s)$$

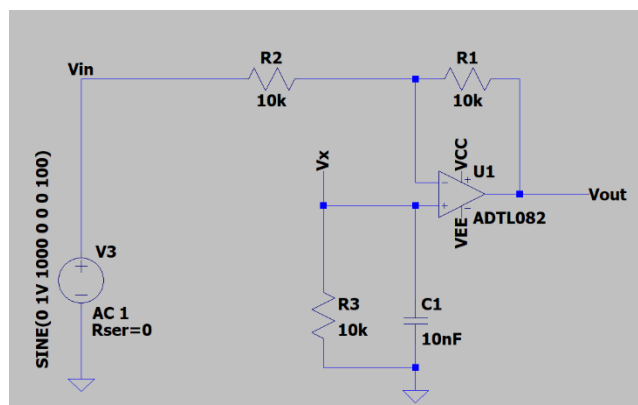


Figura 11: Rete parziale 1 del filtro passa tutto.

La resistenza R_3 ed il condensatore C_1 non giocano un ruolo imporante in questa configurazione e possono essere trascurati, essendo oltretutto l'operazionale con ingresso a jfet non ci sono correnti di bias che possano creare una tensione di offset ai capi di R_3 .

Il secondo circuito invece consiste in un amplificatore non invertente con uno stadio passa basso in ingresso, la funzione di trasferimento si ricava svolgendo un sistema di due equazioni:

$$\begin{cases} 1 + \frac{R_1}{R_2} = \frac{V_{OUT}}{V_x} \\ V_x = \frac{V_{IN}}{R_3 C_1 s + 1} \end{cases}$$

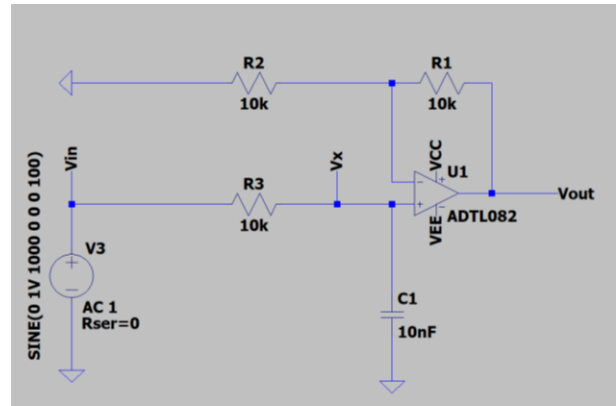


Figura 12: Rete parziale 2 del filtro passa tutto.

dal quale si ottiene:

$$\frac{\left(1 + \frac{R_1}{R_2}\right)}{R_3 C_1 s + 1} = \frac{V_{OUT}}{V_{IN}} = G_2(s)$$

Sommando le funzioni di trasferimento ottenute dai due circuiti si ricava:

$$G(s) = G_1(s) + G_2(s) = \left(-\frac{R_1}{R_2}\right) + \frac{\left(1 + \frac{R_1}{R_2}\right)}{R_3 C_1 s + 1} = \frac{1 - R_3 C_1 s}{1 + R_3 C_1 s}$$

nella quale è stato considerato $R_1 = R_2$ per avere un guadagno del blocco unitario.

La “frequenza di sfasamento f_s ” definita come la frequenza in cui la fase del segnale di uscita raggiunge i -90° si può calcolare con la formula:

$$f_s = \frac{1}{2\pi * C_1 * R_3}$$

Variando R_3 possiamo dunque variare la frequenza in cui avviene lo sfasamento.

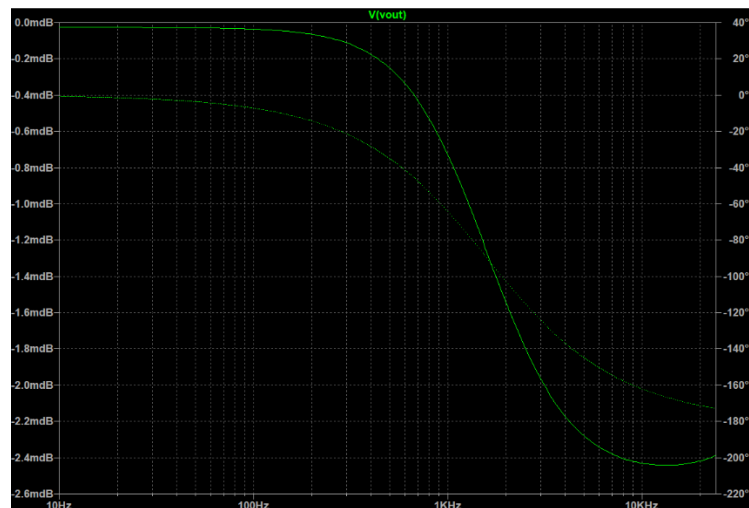


Figura 13: Diagramma di modulo e fase del filtro passa tutto simulato con LTSPICE. Notare la piccolissima variazione del modulo del segnale e la grande variazione della fase del segnale di uscita centrata in f_c .

L’analisi AC della simulazione eseguita con i valori riportati sullo schema ha restituito quanto riportato nel diagramma a fianco confermando le equazioni ricavate.

- RESISTENZA VARIABILE CONTROLLATA ELETTRONICAMENTE:

Come accenato nel capitolo introduttivo, per ottenere il suono caratteristico di un phaser è necessario spostare periodicamente e gradualmente la frequenza di sfasamento del segnale f_s . Dall'analisi del filtro passa tutto è evidente come l'unico modo pratico per ottenere questa funzione sia far variare R_3 .

Sono state prese in considerazione due tecniche per rendere R_3 controllabile con un segnale elettrico esterno: utilizzare una fotoresistenza accoppiata ad un LED (schermato poi il sistema dalla luce esterna) o utilizzare un segnale PWM per gestire in il trasferimento di carica al condensatore C_1 , facendo cioè "vedere" al condensatore una resistenza R_3 diversa dal valore reale tramite l'impiego di uno switch bidirezionale realizzato con tecnologia CMOS.

La prima tecnica, per quanto sia il metodo più utilizzato per ricreare questo tipo di effetto audio si è rivelata un po' imprecisa in quanto influenzata pesantemente dalla lunghezza d'onda emessa del led, dalla bontà dell'accoppiamento luminoso tra led e fotoresistenza, dalla tolleranza di fabbricazione della resistenza e soprattutto della difficoltà di poter creare con precisione una relazione tra corrente fornita al led e resistenza di uscita. È inoltre un sistema fisicamente ingombrante soprattutto per la necessità di dover schermare dalla luce esterna ciascuna coppia LED-fotoresistenza. Come pregio, questa tecnica può però vantare un minore rumore ed una minore interferenza del segnale modulante nel circuito, caratteristica dovuta ai lunghi tempi di reazione e recupero dell'elemento fotosensitivo oltre che al completo isolamento galvanico tra oscillatore e segnale da modulare.

La seconda tecnica invece permette un controllo estremamente preciso, compatto e riproducibile della relazione tra resistenza di uscita e duty cycle del segnale di controllo ma ha lo svantaggio di essere più rumorosa e di richiedere una buona dose di filtraggio del segnale in uscita per eliminare dal segnale le armoniche residue della modulazione PWM. Il segnale elaborato con questa tecnica, dovendo passare per un rudimentale circuito "Sample and Hold", diventa soggetto al teorema del campionamento ed è richiesta dunque una frequenza portante del segnale PWM sufficientemente elevata per evitare aliasing. Va posta oltretutto particolare attenzione al comportamento della fase del segnale in uscita dal filtro: dovendo collegare più stadi identici in cascata è necessario che la frequenza portante del segnale PWM sia sufficientemente lontana (almeno una decade) dalle frequenze f_s massima onde evitare sfasamenti diversi da -180° e garantire un campionamento sincrono in ogni stadio rendendo possibile una ricostruzione accurata del segnale in uscita indipendentemente dal numero di stadi.

La soluzione che si è scelto di adottare è la seconda, le condizioni di funzionamento richieste sono infatti soddisfatte in maniera relativamente semplice affidando il compito di generare il segnale PWM ad un microcontrollore economico e facile da programmare come l'Atmega328p montato sulle schede Arduino Uno. Affidando ad un sistema digitale il compito di generare il segnale LFO si ottengono molti vantaggi in termini di precisione della frequenza di oscillazione eliminando tutte le non idealità tipiche degli oscillatori analogici e permettendo il controllo di sfumature sonore non facilmente realizzabili con i tradizionali circuiti analogici. E' inoltre possibile utilizzare forme d'onda estremamente diverse tra loro dinamicamente configurabili tramite software ma soprattutto (argomento non trattato in questo documento) viene permesso il salvataggio ed il caricamento da parte dell'utente di diverse configurazioni dell'effetto e l'integrazione con altre apparecchiature musicali tramite protocolli di comunicazioni standardizzati, come ad esempio il protocollo MIDI.

Nel caso specifico di questa applicazione è stato scelto di utilizzare una frequenza portante del segnale PWM di 62500Hz, la massima raggiungibile dal microcontrollore, che soddisfa ampiamente la condizione del teorema di Shannon ($f_{PWM} \gg 2f_{maxsegnale}$), è sufficientemente alta da permettere un buon range di variazione di f_s senza subire alterazioni di fase durante la propagazione tra uno stadio e l'altro ma soprattutto è eliminabile dal segnale audio senza dover applicare un filtraggio troppo aggressivo.

4 – RESISTENZE “CONTROLLATE IN PWM”

Il circuito equivalente per una resistenza variabile controllata in PWM è il seguente:

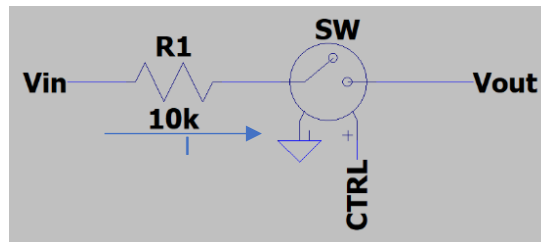


Figura 14: Resistenza controllata in PWM.

Definendo:

$\delta = \text{duty cycle}$

$T = \text{periodo PWM}$

$\tau = \delta * T = \text{arco di tempo in cui il segnale PWM è alto}$

$V_R = \text{tensione ai capi di } R_1$

La corrente nella resistenza in un periodo si ottiene:

$$I_{AVG} = \frac{I * \tau + 0 * (T - \tau)}{T} = \frac{I * \tau}{T} = I * \delta$$

La potenza media dissipata da una resistenza equivalente R_{AVG} è dunque:

$$P_{AVG} = R_{AVG} * I_{AVG}^2 = R_{AVG} * I^2 * \delta^2$$

$$\frac{V_R^2}{R_{AVG}} = R_{AVG} * I^2 * \delta^2 \quad \text{dunque } V_R^2 = R_{AVG}^2 * I^2 * \delta^2$$

$$V_R = \sqrt{R_{AVG}^2 * I^2 * \delta^2} = R_{AVG} * I * \delta$$

$$R_{AVG} = \frac{V_R}{I * \delta}$$

Ma V_R è la tensione ai capi della resistenza e vale $V_R = R_1 * I$ ottenendo dunque la relazione:

$$R_{AVG} = \frac{R_1 * I}{I * \delta} = \frac{R_1}{\delta}$$

Il legame tra resistenza media in un periodo e duty cycle è dunque inversamente proporzionale.

Per verificare questa relazione è stata eseguita una simulazione con il circuito riportato a fianco.

Utilizzando il modello dello switch bidirezionale presente tra la lista dei componenti di LTspice è stato infatti possibile simulare il comportamento di uno switch CMOS ideale.

Il generatore V_1 è configurato come generatore di impulsi alla frequenza di 62500Hz con un duty cycle variabile gestito tramite sweep parametrico.

Il valore della resistenza R_1 è stato scelto in modo casuale mentre la tensione sul generatore V_2 è stata determinata per far scorrere sulla resistenza R_1 una corrente di valore semplice da calcolare, in questo caso 1mA.

Eseguendo le righe di codice riportate a figura 15 è stato possibile ricavare automaticamente i valori di tensione e corrente medi sulla resistenza ottenendo i seguenti risultati:

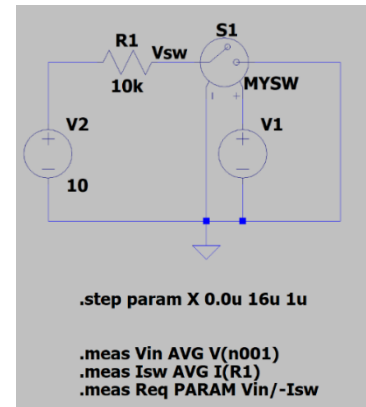


Figura 15: Circuito di test per una resistenza controllata in PWM eseguito con LTSPICE.

Measurement: req	
step	vin/-isw
1	4.67338e+008
2	159947
3	79987
4	53327.7
5	39997
6	31998.1
7	26665.4
8	22856.2
9	19999.3
10	17777.3
11	15999.6
12	14545.1
13	13333.1
14	12307.5
15	11428.4
16	10666.5
17	10000

(Circuito aperto, $\delta=0$)

Figura 16: Valori di resistenza equivalente ottenuti dalla simulazione di fig.15.

Lo sweep è stato impostato per far variare il duty cycle in 16 steps aumentando di 1 μ s la larghezza temporale di ciascun impulso ad ogni ciclo della simulazione parametrica.

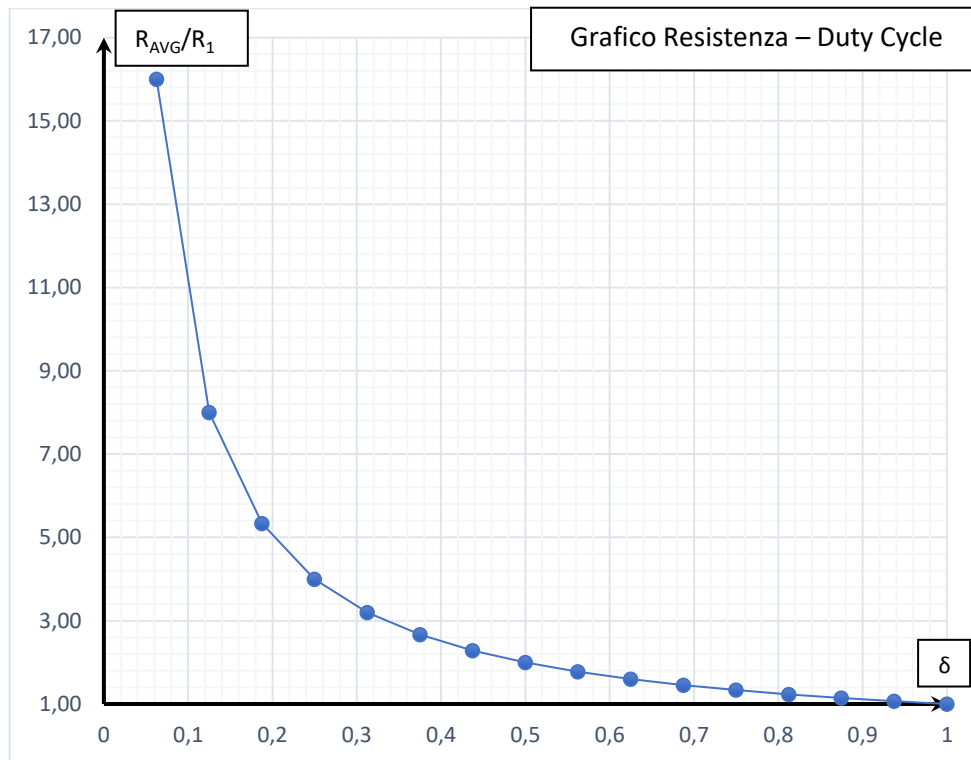
Il segno negativo davanti alla corrente dello switch è stato inserito perché il programma di default considerava la corrente uscente dallo switch (quindi con segno inverso rispetto alla convenzione adottata durante la simulazione).

Il calcolo eseguito con la formula derivata in precedenza ha restituito i seguenti risultati

t_{on} (μ s)	δ	R_{AVG}	R_{AVG}/R_1
1	0,0625	160000,00	16,00
2	0,125	80000,00	8,00
3	0,1875	53333,33	5,33
4	0,25	40000,00	4,00
5	0,3125	32000,00	3,20
6	0,375	26666,67	2,67
7	0,4375	22857,14	2,29
8	0,5	20000,00	2,00
9	0,5625	17777,78	1,78
10	0,625	16000,00	1,60
11	0,6875	14545,45	1,45
12	0,75	13333,33	1,33
13	0,8125	12307,69	1,23
14	0,875	11428,57	1,14
15	0,9375	10666,67	1,07
16	1	10000,00	1,00

Trascurando alcune approssimazioni eseguite da LTspice è possibile notare una corrispondenza quasi perfetta tra i risultati attesi ed i risultati della simulazione.

Di seguito viene riportata la funzione di trasferimento che lega il duty cycle del segnale PWM al “fattore di ingrandimento” della resistenza equivalente, cioè al rapporto tra resistenza R_{AVG} e R_1 . In maniera del tutto fortuita, questo grafico corrisponde qualitativamente a quello che si otterrebbe con un sistema LED-Fotoresistenza, con il vantaggio però che in questa situazione abbiamo una formula analitica su cui poter basare la fase di progetto del circuito.



Possiamo ora combinare quanto dimostrato finora nel contesto del filtro passa tutto da dimensionare:

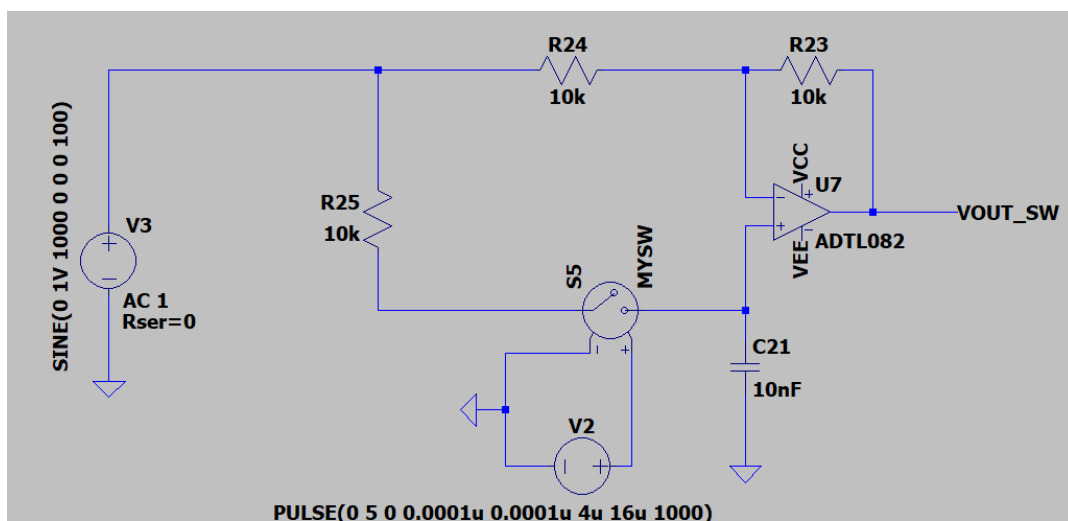


Figura 17: Filtro passa tutto con resistenza controllata in PWM.

Le resistenze R_{23} ed R_{24} , come accennato durante la derivazione della funzione di trasferimento, sono state scelte uguali per rendere il guadagno dello stadio unitario, il loro valore non è stato dimensionato secondo particolari equazioni ma semplicemente scegliendolo sufficientemente grande da non causare effetti di carico sull'operazionale e sufficientemente piccolo da non causare grossi problemi di rumore.

Per quanto riguarda il ramo del circuito che va verso il morsetto non invertente, il criterio di dimensionamento del filtro si è basato sul considerare la serie tra resistenza R_{25} e l'interruttore come una vera resistenza variabile:

Sapendo che il range degli strumenti musicali a cui questo effetto è destinato si estende all'incirca tra i 20Hz e i 2kHz (considerando solo le fondamentali delle note) si dimensiona il filtro in modo tale che, al valore di resistenza minimo corrispondente a $\delta=1$ corrisponda la frequenza di sfasamento f_s più alta.

Fissando il valore del condensatore C_{21} ad un valore standard di 10nF trovo con la formula ricavata in precedenza $R_3 = \frac{1}{2\pi \cdot C_1 \cdot f_s} = 8k\Omega$ utilizzando $f_s=2kHz$.

Non si tratta però di un valore standard e si è deciso di arrotondarlo per eccesso a 10k Ω alla luce delle considerazioni che seguono:

Dal grafico della relazione $\delta - Req/R$ si nota una pendenza sempre maggiore man mano che il duty cycle si approssima allo 0, a questa pendenza corrispondono dunque salti di valori di resistenza sempre maggiori che rischiano di causare suoni indesiderati dovuti a bruschi cambiamenti di fase, osservando il grafico si nota che per $\delta < 0.1$ questo problema è più evidente.

Con il valore di R_{25} ottenuto dalla precedente relazione, si avrebbe una frequenza f_s che varia tra 125Hz a 2000Hz tuttavia, dovendo considerare un intervallo limitato di variazione della resistenza R_{25} con "fattore di ingrandimento" che raggiunge al massimo 10, si nota che con $R_3=8k\Omega$ la frequenza f_s minima sarebbe piuttosto alta ed escluderebbe una parte considerevole delle basse frequenze nello spettro dei segnali in ingresso.

Rendendo R_3 più grande rispetto al valore calcolato si può però compensare parzialmente questo problema minima coprendo una porzione di spettro più equilibrata.

Il confronto tra il valore calcolato ed il valore arrotondato è presentato di seguito:

$R_{25} = 10k\Omega$	$R_{25}=8k\Omega$
$f_{min} = 159.15Hz$	$f_{min} = 198.94Hz$
$f_{max} = 1591.15Hz$	$f_{max} = 1989.44Hz$

Con il valore di $R_{25}=10k\Omega$ si riesce a coprire dunque una porzione più centrale di spettro in cui far variare f_s e di conseguenza si otterrà un effetto più marcato in quanto più centrato sulle frequenze maggiormente utilizzate dagli strumenti.

Un aspetto notevole riguarda il fatto che R_{25} ed il condensatore C_{21} formano un filtro passa basso, che integra “gratuitamente” il segnale campionato dallo switch ricostruendolo prima che entri nel morsetto non invertente, ciò permette di ridurre considerevolmente la propagazione delle armoniche del segnale di controllo riducendole già di circa 30dB (nel caso di $f_s=1591\text{Hz}$, 50dB con $f_s=159.15\text{Hz}$) prima ancora di uscire dallo stadio di filtraggio.

Per verificare quanto affermato è stata eseguita una simulazione su LTSpice con il seguente circuito :

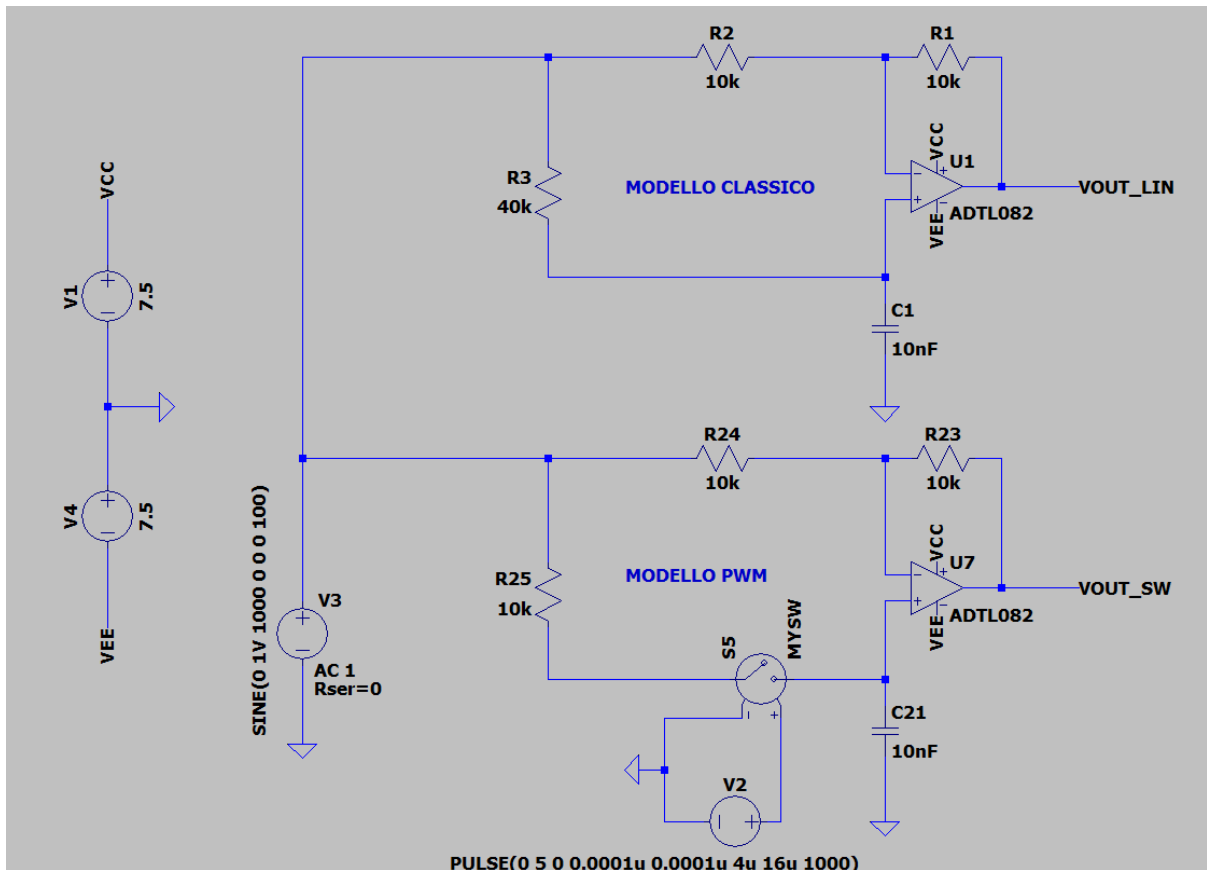


Figura 18: Schema del circuito di confronto delle performance tra filtro passa tutto controllato in PWM e filtro passa tutto statico equivalente.

Uno stesso segnale uscente da un generatore ideale viene mandato a due filtri passa tutto in parallelo, quello in alto realizzato con una resistenza R_3 fissa mentre quello in basso con la serie R_{25} -Switch CMOS con duty cycle tale da eguagliare una resistenza media del valore di R_3 , il valore di R_3 (ed il corrispondente valore di duty cycle di V_2) è stato scelto in modo casuale.

Non avendo possibilità di eseguire analisi AC nel caso nel circuito siano presenti switch analogici, le considerazioni che seguono sono state fatte confrontando l'azione sulle forme d'onda dei due filtri.

La simulazione di transitorio ha restituito le seguenti forme d'onda:

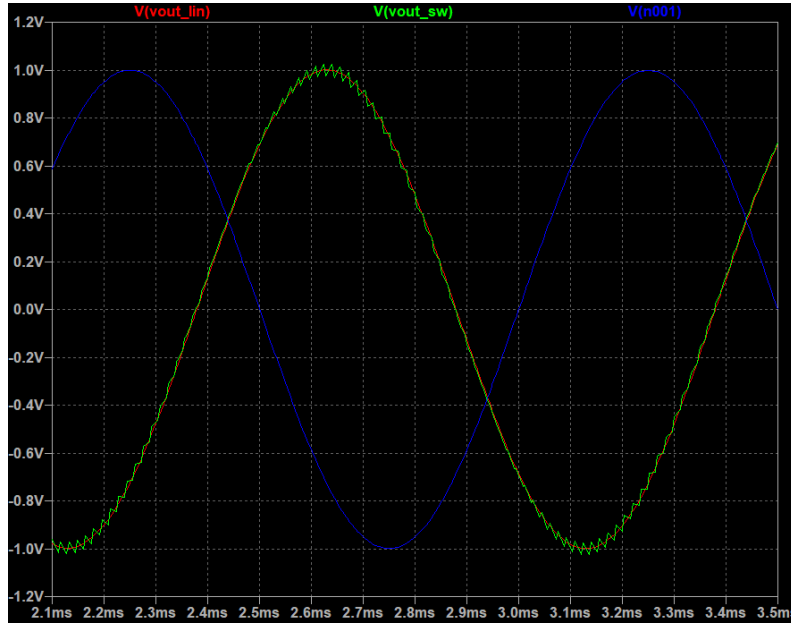


Figura 19: Risultato simulazione di figura 18.

Il segnale in blu è il segnale d'ingresso (1000Hz) mentre i segnali rosso e verde sono rispettivamente l'uscita del filtro passa tutto tradizionale con resistore fisso e l'uscita del filtro realizzato con la resistenza variabile simulata con switch CMOS. Si nota un comportamento perfettamente identico per entrambi i filtri, l'unica differenza è la presenza di armoniche non filtrate ma di piccola intensità nella versione con switch.

La trasformata di Fourier sul segnale ottenuto dal filtro resistenza-switch mostra infatti ancora la presenza della frequenza fondamentale del segnale PWM ma con un modulo di oltre 40dB inferiore rispetto al segnale audio da elaborare.

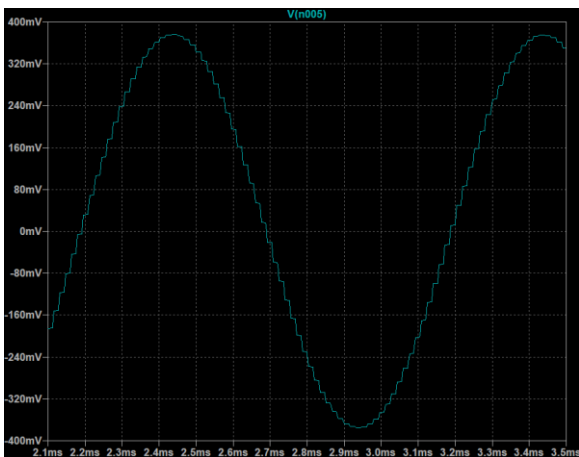


Figura 21: Segnale al morsetto non invertente dell'opamp nel filtro controllato in PWM.



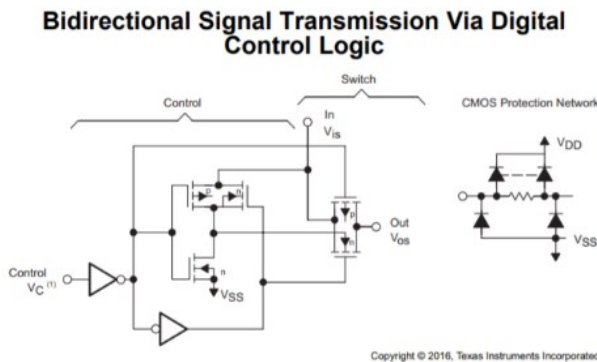
Figura 20: FFT del segnale in uscita dal filtro controllato in PWM, ottenuta con LTSPICE.

Osservando inoltre cosa accade sul morsetto non invertente, possiamo notare come l'effetto passa basso del filtro composto da R_{25} e C_{21} esegua come da aspettativa una prima ricostruzione del segnale campionato.

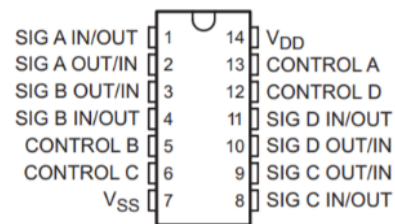
Abbiamo dunque verificato la quasi perfetta sovrapposizione tra l'uscita di un filtro modulato in PWM ed un filtro con resistore fisso equivalente.

Tornando allo switch CMOS, il componente scelto è l'integrato CD4066 prodotto dalla Texas Instruments contenente 4 switch analogici in uno stesso package. Un'alternativa che era stata selezionata era l'integrato DG444DJ+ prodotto dalla Maxim Integrated. Questo componente avrebbe offerto alcuni vantaggi notevoli rispetto al CD4066 tra cui una resistenza dello switch inferiore e più costante per escursioni di segnale più ampie e la possibilità di poter lavorare a tensioni di alimentazione duali integrando al suo interno un circuito traslatore di livelli logici; tuttavia, l'alto costo di questo componente (circa 10 volte quello un CD4066) e la sua difficile reperibilità hanno fatto optare per una soluzione più accessibile e disponibile.

Di seguito vengono riportate le caratteristiche elettriche di base del CD4066:



N, J, D, NS, or PW Packages
14-Pin PDIP, CDIP, SOIC, SO, or TSSOP
Top View



Electrical Characteristics

Over operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
V _{OH}	Switch output voltage	V _{DD} = 5 V V _{IS} = 0 V		0.4	V
		V _{DD} = 5 V V _{IS} = 5 V	4.6		V
		V _{DD} = 10 V V _{IS} = 0 V		0.5	V
		V _{DD} = 10 V V _{IS} = 10 V	9.5		V
		V _{DD} = 15 V V _{IS} = 0 V		1.5	V
		V _{DD} = 15 V V _{IS} = 15 V	13.5		V
Δ _{TON}	On-state resistance difference between any two switches	R _L = 10 kΩ, V _C = V _{DD}	V _{DD} = 5 V	15	Ω
		V _{DD} = 10 V	10		
		V _{DD} = 15 V	5		
THD	Total harmonic distortion	V _C = V _{DD} = 5 V, V _{SS} = -5 V, V _{IN(P-P)} = 5 V (sine wave centered on 0 V), R _L = 10 kΩ, f _{in} = 1-kHz sine wave		0.4%	
	-3-dB cutoff frequency (switch on)	V _C = V _{DD} = 5 V, V _{SS} = -5 V, V _{IN(P-P)} = 5 V (sine wave centered on 0 V), R _L = 1 kΩ		40	MHz
	-50-dB feedthrough frequency (switch off)	V _C = V _{SS} = -5 V, V _{IN(P-P)} = 5 V (sine wave centered on 0 V), R _L = 1 kΩ		1	MHz
	-50-dB crosstalk frequency	V _{C(A)} = V _{DD} = 5 V, V _{C(B)} = V _{SS} = -5 V, V _{IN(A)} = 5 V _{p-p} 50-Ω source, R _L = 1 kΩ		8	MHz
C _{in}	Input capacitance	V _{DD} = 5 V, V _C = V _{SS} = -5 V		8	pF
C _{out}	Output capacitance	V _{DD} = 5 V, V _C = V _{SS} = -5 V		8	pF
C _{is}	Feedthrough	V _{DD} = 5 V, V _C = V _{SS} = -5 V		0.5	pF
V _{HC}	Control input, high voltage	See Figure 7	V _{DD} = 5 V	3.5	V
		V _{DD} = 10 V	7		
		V _{DD} = 15 V	11		
	Crosstalk (control input to signal output)	V _C = 10 V (square wave), t _r = 20 ns, R _L = 10 kΩ, V _{DD} = 10 V		50	mV
	Turnon and turnoff propagation delay	V _{IN} = V _{DD} , t _r = 20 ns, C _L = 50 pF, R _L = 1 kΩ	V _{DD} = 5 V	35	70
			V _{DD} = 10 V	20	40
			V _{DD} = 15 V	15	30
	Maximum control input repetition rate	V _{IN} = V _{DD} , V _{SS} = GND, R _L = 1 kΩ to GND, C _L = 50 pF, V _C = 10 V (square wave centered on 5 V), t _r = 20 ns, V _{in} = 1/2 V _{in} at 1 kHz	V _{DD} = 5 V	6	
			V _{DD} = 10 V	9	
			V _{DD} = 15 V	9.5	
C _i	Input capacitance		5	7.5	pF

1 Features

- 15-V Digital or ±7.5-V Peak-to-Peak Switching
- 125-Ω Typical On-State Resistance for 15-V Operation
- Switch On-State Resistance Matched to Within 5 Ω Over 15-V Signal-Input Range
- On-State Resistance Flat Over Full Peak-to-Peak Signal Range
- High On or Off Output-Voltage Ratio: 80 dB Typical at f_{IS} = 10 kHz, R_L = 1 kΩ
- High Degree of Linearity: <0.5% Distortion Typical at f_{IS} = 1 kHz, V_{IS} = 5-V_{p-p}, V_{DD} - V_{SS} ≥ 10-V, R_L = 10 kΩ
- Extremely Low Off-State Switch Leakage, Resulting in Very Low Offset Current and High Effective Off-State Resistance: 10 pA Typical at V_{DD} - V_{SS} = 10-V, T_A = 25°C
- Extremely High Control Input Impedance (Control Circuit Isolated From Signal Circuit): 10¹² Ω Typical
- Low Crosstalk Between Switches: -50 dB Typical at f_{IS} = 8 MHz, R_L = 1 kΩ
- Matched Control-Input to Signal-Output Capacitance: Reduces Output Signal Transients
- Frequency Response, Switch On = 40 MHz Typical
- 100% Tested for Quiescent Current at 20-V
- 5-V, 10-V, and 15-V Parametric Ratings

Possiamo dunque notare che non si tratta affatto di uno switch ideale come supposto durante l'analisi del circuito tuttavia si è rivelato lo stesso molto efficace, considerando in particolare la resistenza interna di 125Ω si ha un errore di 20Hz nella determinazione della frequenza di sfasamento massima che passa da 1591Hz a 1571Hz e che varia di solo 2Hz a valori di duty cycle prossimi a 0.1.

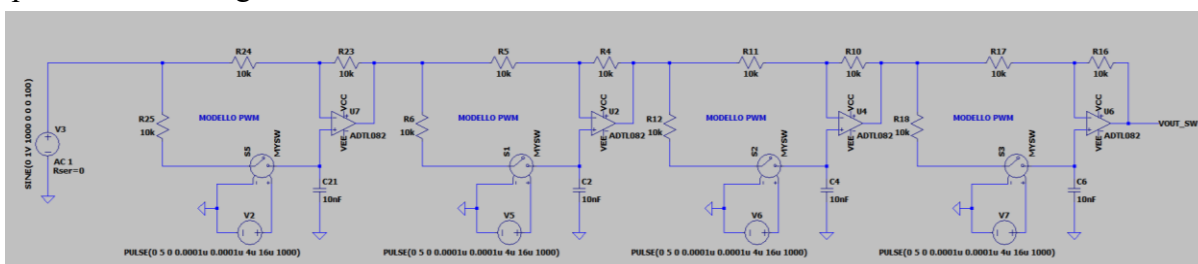
Le capacità parassite degli switch sono molto piccole, dell'ordine degli 8pF e questo non influenza il funzionamento del filtro.

La frequenza di lavoro è inoltre compatibile con il parametro di progettazione scelto e la distorsione armonica è molto bassa.

Un problema notevole riguarda però la gestione del segnale di controllo che, uscendo da un microcontrollore funzionante a logica 0-5V, dovrà essere traslato ad una logica a valori tra 0-15V, il progetto di tale traslatore verrà affrontato in seguito.

Eccetto queste non-idealità si tratta però di un componente adatto all'applicazione. Tornando al progetto del filtro, la "linea" di sfasamento ottenuta collegando in cascata i 4 stadi di filtro passa tutto è la seguente

Figura 22: Cascata di 4 filtri passa tutto controllati in PWM.



La forma d'onda del segnale in uscita dall'ultimo stadio (sinusoide a 1000Hz) ed il suo spettro sono:

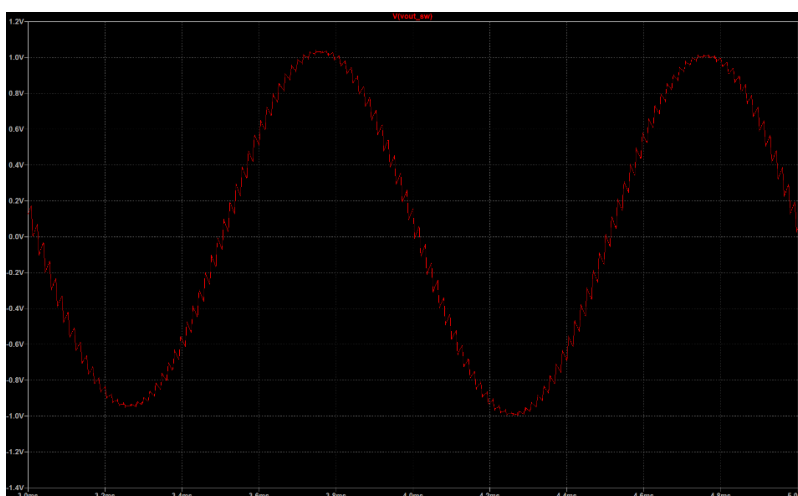


Figura 23: Segnale in uscita dal quarto filtro passa tutto.

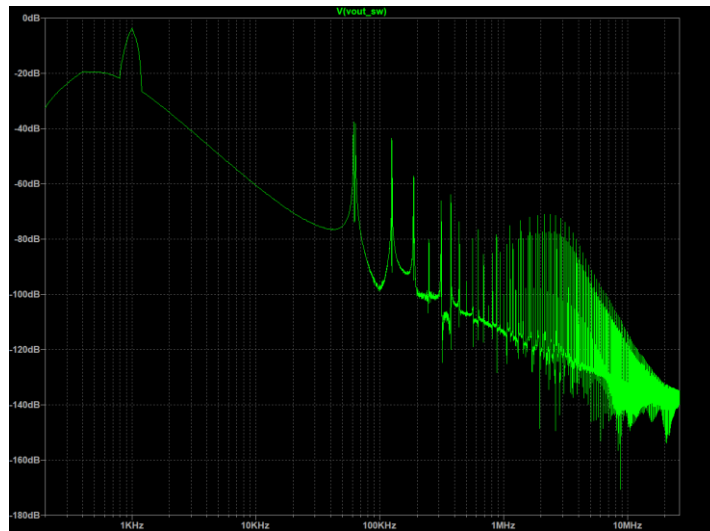


Figura 24:FFT del segnale in uscita dal quarto filtro passa tutto.

E' interessante notare come, senza alcun filtraggio aggiuntivo, la frequenza del segnale PWM resti al di sotto della fondamentale di 40dB.

Analizzando ciò che avviene tra i vari stadi possiamo confermare che, almeno a livello teorico, la fase del segnale intorno ai 62.5kHz si comporta come da previsione. Il simulatore purtroppo non permette di effettuare analisi AC se nel circuito sono presenti interruttori analogici; tuttavia, analizzando la forma d'onda del segnale in uscita dal primo (verde) e dall'ultimo stadio (blu) possiamo notare che, nonostante i picchi delle sinusoidi risultino come da aspettativa tra loro sfasati, tra i punti angolosi (residui del segnale di modulazione) il segnale cresce con lo stesso andamento seppur rovesciato di fase. Dal diagramma di bode descritto ad inizio capitolo si nota infatti che la frequenza del segnale PWM dovrebbe risultare invertita di fase ed è esattamente ciò che si vede da questa figura. L'informazione del segnale non ne risulta però alterata in quanto quest'ultimo è campionato in maniera sincrona tra i diversi stadi.

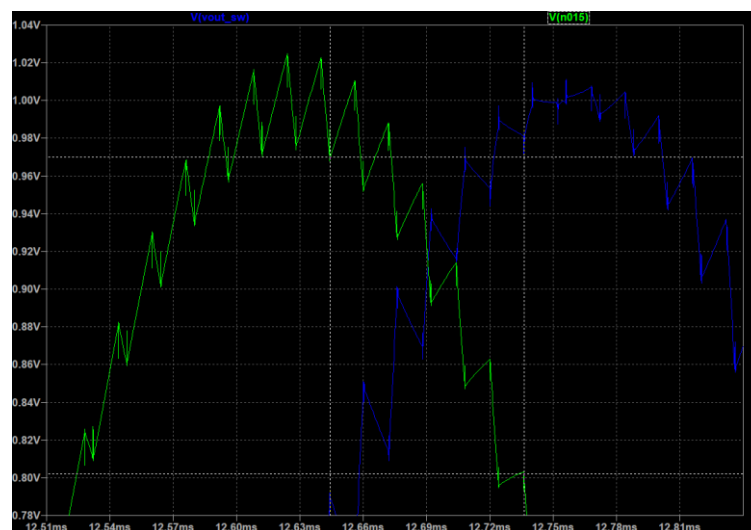


Figura 25:Confronto forme d'onda tra diversi stadi di filtro passa tutto controllato in PWM.

5 - STADIO SOMMATORE:

L'ultimo stadio attivo del circuito consiste in uno stadio sommatore invertente con il compito di miscelare tra loro il segnale non processato in uscita dal primo stadio (V_4) con il segnale in uscita dalla cascata di filtri passa tutto (V_3).

Lo schema proposto è il seguente:

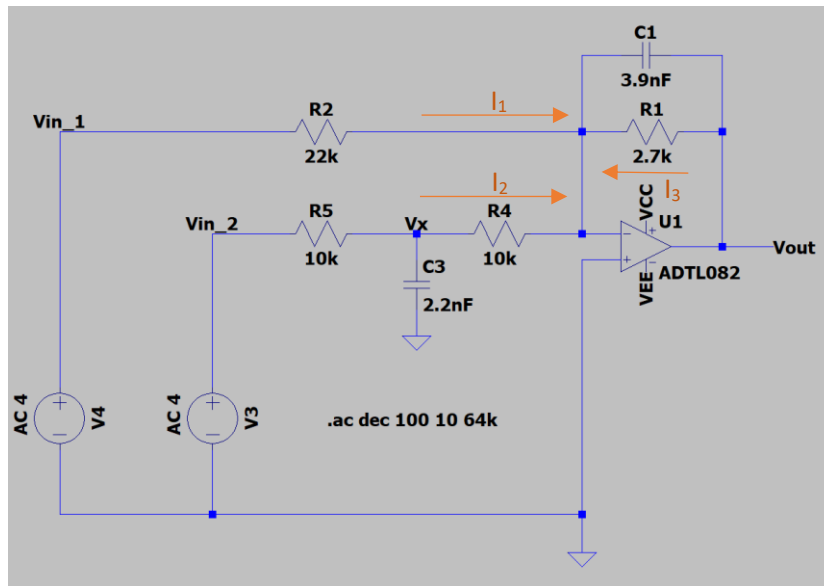


Figura 26: Schema stadio sommatore simulato con LTSPICE.

Ciascun segnale entra nel morsetto invertente con egual peso, nel caso di V_4 questo peso è determinato da R_4 mentre nel caso di V_3 dalla serie tra le resistenze R_4 ed R_5 .

Nel caso del ramo di V_3 , prima dell'ingresso nel nodo sommatore è interposto un filtro passa basso con lo scopo di filtrare le armoniche residue dalla modulazione di fase del segnale.

La funzione di trasferimento dello stadio si ricava come segue:

Scrivo il bilancio delle correnti entranti nel morsetto invertente considerandolo come una massa virtuale.

$$I_1 + I_2 + I_3 = 0$$

Con:

$$I_1 = \frac{V_{in_1}}{R_2} \quad I_2 = \frac{V_X}{R_4} \quad I_3 = \frac{V_{out}}{\left(\frac{R_1 * \frac{1}{C_1 s}}{R_1 + \frac{1}{C_1 s}} \right)}$$

Trovo V_X :

$$V_X = \frac{V_{in_2} * \left(\frac{R_4 * \frac{1}{C_3 s}}{R_4 + \frac{1}{C_3 s}} \right)}{R_3 + \left(\frac{R_4 * \frac{1}{C_3 s}}{R_4 + \frac{1}{C_3 s}} \right)} = \frac{V_{in_2} * R_4}{R_3 + R_4 + R_4 R_3 C_3 s} = V_{in_2} * \frac{R_4}{R_3 + R_4} * \frac{1}{1 + \left(\frac{R_4 * R_3}{R_3 + R_4} \right) C_3 s}$$

Quindi la funzione di trasferimento risulta:

$$G(s) = \frac{V_X}{V_{in_2}} = \frac{R_4}{R_3 + R_4} * \frac{1}{1 + (R_4 // R_3) C_3 s}$$

In cui il “peso” associato al segnale in ingresso è: $\frac{R_4}{R_3 + R_4}$

Mentre la frequenza di taglio è ricavabile dall'equazione $f_c = \frac{1}{2\pi(R_4 // R_3) C_3}$

Volendo sommare entrambi i segnali con egual peso, dimensiono R_3 ed R_4 in modo tale che la loro serie risulti in un valore di resistenza il più possibile prossimo ad un valore standard, in questo caso si è scelto di porre entrambe uguali a $10k\Omega$, così dal poter scegliere $R_2=22k\Omega$.

Scegliendo la frequenza di taglio del filtro a $15kHz$, un valore abbastanza alto da non alterare troppo eventuali componenti del segnale in ingresso ma sufficientemente basso da garantire il filtraggio della frequenza del segnale PWM, calcolo il condensatore C_3 con la formula:

$$C_3 = \frac{1}{2\pi(R_4 // R_3) f_c} = 2.12nF$$

Il valore commerciale che più approssima quello ottenuto è $C_3=2.2nF$ che permette di avere $f_c=14.468kHz$.

Unendo ora le 3 equazioni otteniamo la relazione che lega l'uscita dello stadio ai 2 ingressi:

$$\frac{V_{in_1}}{R_2} + V_{in_2} * \frac{R_4}{R_3 + R_4} * \frac{1}{1 + \left(\frac{R_4 * R_3}{R_3 + R_4} \right) C_3 s} = - \frac{V_{out}}{\left(\frac{R_1 * \frac{1}{C_1 s}}{R_1 + \frac{1}{C_1 s}} \right)} = - \frac{V_{out} (C_1 R_1 s + 1)}{R_1}$$

Possiamo verificare dunque che lo stadio si comporta da sommatore per i segnali in ingresso ma svolge anche la funzione di filtro.

Considerando ora i generatori di segnale uno alla volta:

$$\frac{V_{in_1}}{R_2} = -\frac{V_{out}(C_1R_1s+1)}{R_1} \quad \text{Ottengo la funzione di trasferimento} \quad \frac{V_{out}}{V_{in_1}} = -\frac{R_1}{R_2} * \frac{1}{(C_1R_1s+1)}$$

Analogamente, considerando solo la tensione V_X :

$$\frac{V_{in_2} * \frac{R_4}{R_3+R_4} * \frac{1}{1+(R_4//R_3)C_3s}}{R_4} = -\frac{V_{out}(C_1R_1s+1)}{R_1}$$

Ottengo la funzione di trasferimento:

$$\frac{V_{out}}{V_{in_2}} = -\frac{R_1}{R_3+R_4} * \frac{1}{(C_1R_1s+1)} * \frac{1}{1+(R_4//R_3)C_3s}$$

In entrambi i casi possiamo osservare dunque che l'amplificatore si comporta, oltre che come sommatore, anche come filtro passa basso con frequenza di taglio $f_c = \frac{1}{2\pi R_1 C_1}$ e con un guadagno determinato da $\frac{R_1}{R_4}$. Il segno negativo indica un'inversione di fase del segnale di

uscita, non si tratta di un problema in questa applicazione dato che lo scopo dell'effetto audio è proprio quello di alterare la fase del segnale in ingresso, non saranno dunque previsti stadi successivi per invertire nuovamente la fase e renderla uguale a quella del segnale del primo stadio.

Nel caso del segnale V_{in_2} ottengo che i due filtri passa basso risultano in cascata e dunque si ha un filtraggio del secondo ordine sul segnale in uscita dal filtro passa tutto ed un filtraggio del primo ordine per quanto riguarda il segnale V_{in_1} , questo consente di mantenere una buona integrità di fase e di spettro per il segnale non elaborato che andrà a sommarsi al segnale sfasato.

La resistenza R_1 è stata dimensionata in modo da garantire una compensazione del guadagno dato dal primissimo stadio della catena dell'effetto, considerando che ogni segnale andrà però sommato con un peso pari a 0.5 con egual resistenza serie impongo che $\frac{R_1}{R_4} = \frac{1}{8}$ da cui

$$R_1 = 2.7k\Omega.$$

Attenuando il segnale in uscita dall'amplificatore, attenuo in modulo anche tutti gli eventuali disturbi non previsti dall'analisi teorica che il segnale in uscita dal filtro passa tutto potrebbe aver raccolto, in parte dovuti anche ad un layout non ottimale nella realizzazione pratica del circuito.

Il condensatore C_1 è stato dimensionato per ottenere una frequenza di taglio pari a 15kHz, con la formula $C_1 = \frac{1}{2\pi R_1 f_c} = 3.9nF$ che fortunatamente corrisponde già ad un valore commerciale.

La simulazione ha restituito in uscita dal sommatore il seguente diagramma di bode in cui possiamo notare la frequenza di taglio a -6dB (filtro del secondo ordine) non esattamente uguale al valore calcolato dall'analisi manuale, questo è dovuto all'interazione tra i due segnali ed al modo in cui il simulatore esegue le analisi AC.

Considerando il segnale di ciascun generatore con un'ampiezza di 12dB rispetto al valore unitario possiamo vedere che il guadagno a centro banda dello stadio raggiunge gli 0dB compensando dunque l'amplificazione impartita dal primo stadio del circuito.

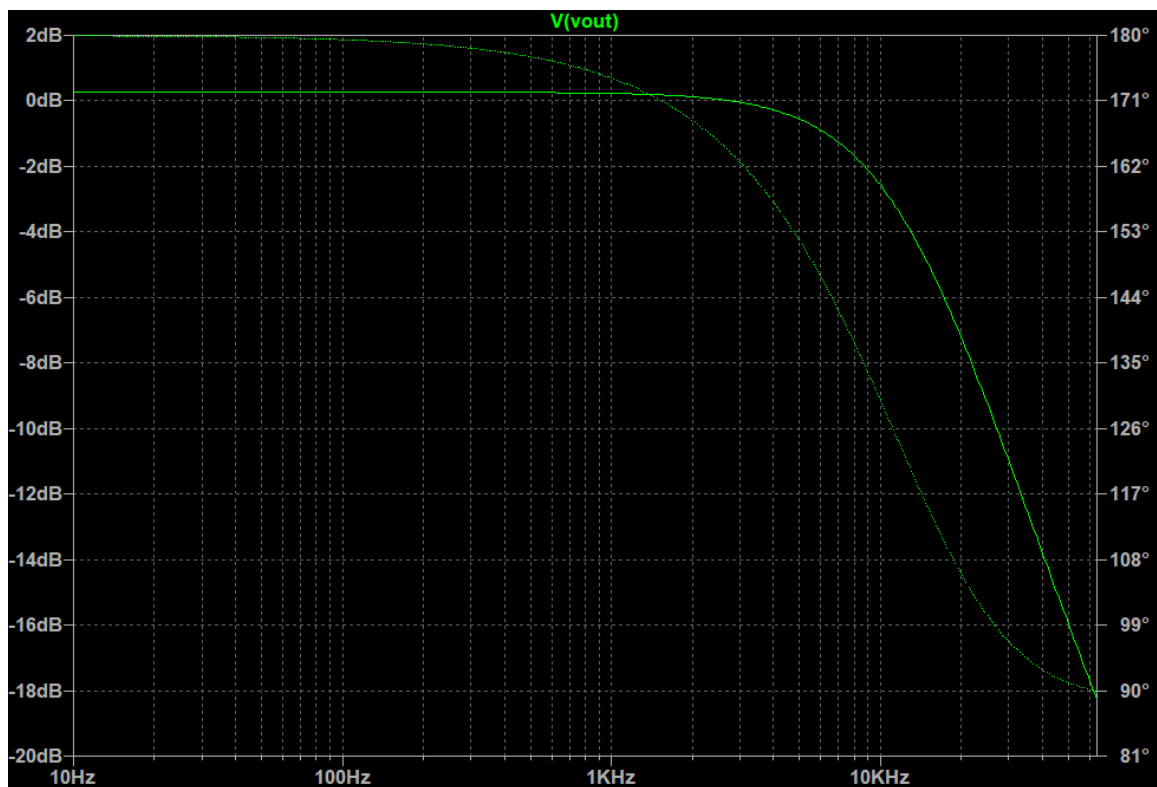


Figura 27: Diagramma di modulo e fase stadio sommatore, V_{in_1} e V_{in_2} entrambi in fase.

Analizziamo ora, come eseguito durante l'analisi manuale, cosa succede spegnendo i generatori uno alla volta:

Spegnendo V_{in_1} si ottiene come da aspettativa un filtro del secondo ordine con guadagno a centro banda di -6dB e frequenza di taglio a -6dB (rispetto al centro banda) molto simile a quella calcolata.

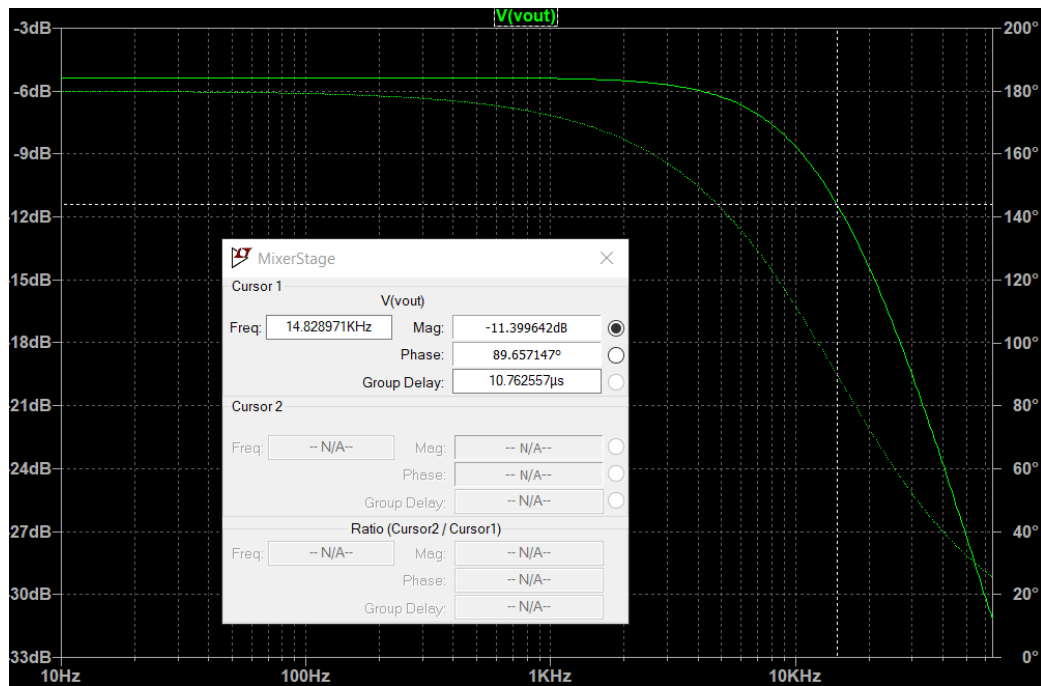


Figura 28: Diagramma di modulo e fase stadio sommatore con attivo solo il segnale sfasato.

Spegnendo Vin_2 si ottiene invece un filtro del primo ordine con guadagno a centro banda di -6dB e frequenza di taglio a -3dB (rispetto al centro banda) simile a quella calcolata, questo conferma le affermazioni fatte fin'ora.

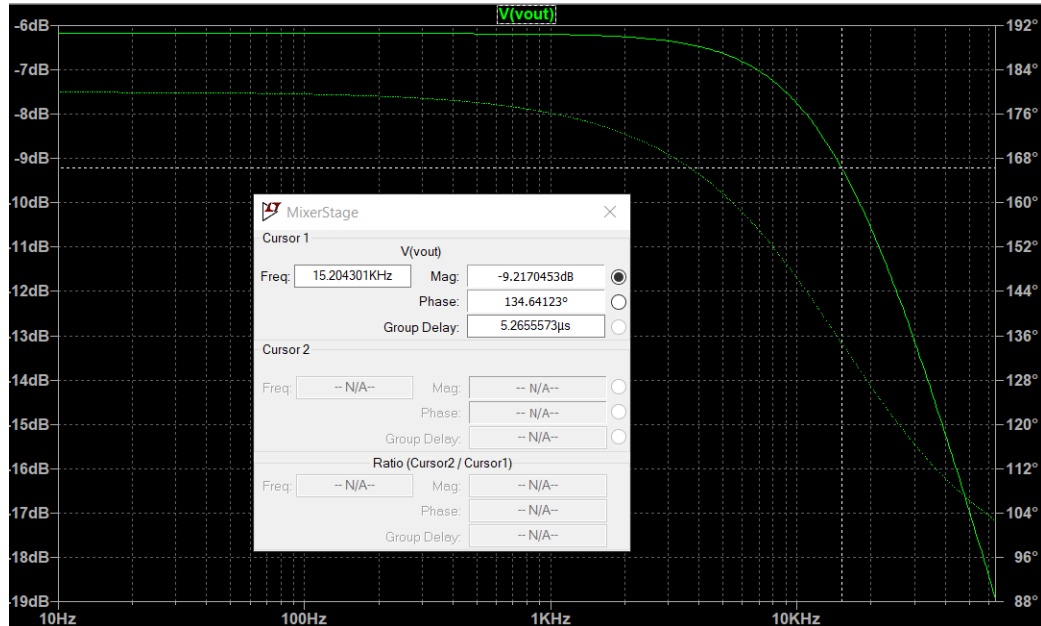


Figura 29: Diagramma di modulo e fase stadio sommatore con attivo solo il segnale non elaborato.

Considerando ora l'interazione tra il segnale in uscita dalla linea di sfasamento ed il segnale non processato otteniamo in uscita dallo stadio sommatore una risposta in frequenza caratterizzata da due picchi di anti-risonanza chiamato "filtro a pettine".

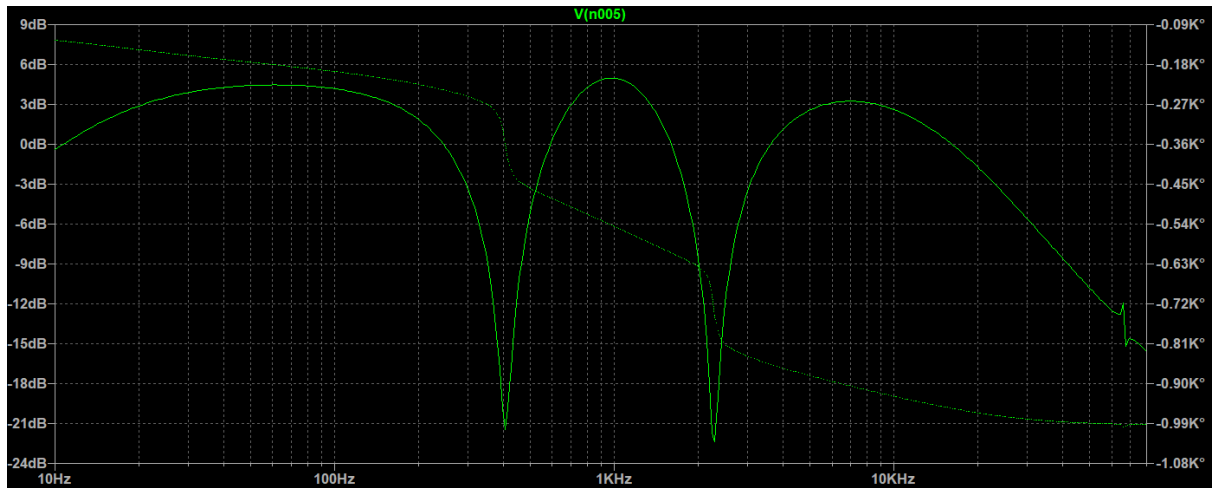


Figura 30: Diagramma di modulo e fase del segnale in uscita dallo stadio sommatore con V_{in_1} e V_{in_2} sfasati tra loro.

Questi due picchi attenuano fortemente (teoricamente dovrebbero annullare del tutto) in modo selettivo due frequenze f_{n1} e f_{n2} che corrispondono alle frequenze che si presentano in uscita dalla cascata di filtri con fase che è multiplo dispari di 180° .

Il procedimento per calcolare f_{n1} e f_{n2} è il seguente:

La fase del segnale in uscita da una generica linea di sfasamento di n stadi del tipo descritto in precedenza (con n numero pari) ha $\frac{n}{2}$ multipli dispari di -180° .

Con 4 stadi di filtraggio abbiamo dunque 2 valori di frequenza che presentano tale caratteristica e le fasi ad essi associate sono $\varphi_{f_{n1}} = -180^\circ$ e $\varphi_{f_{n2}} = -540^\circ$.

Sapendo che ogni stadio di filtraggio fornisce un identico contributo di fase che si va a sommare a quello dello stadio precedente si riduce l'analisi all'uscita del primo stadio, gli sfasamenti corrispondenti alle due frequenze diventano:

$$\varphi_{f_{n1}} = \frac{\varphi_{f_{max}} * \left(\frac{-180^\circ}{180^\circ}\right)}{4} \qquad \varphi_{f_{n2}} = \frac{\varphi_{f_{max}} * \left(\frac{-540^\circ}{180^\circ}\right)}{4}$$

Che con $\varphi_{f_{max}} = 180^\circ$ corrispondente al modulo della massima frequenza di sfasamento ottenibile da un singolo stadio di filtraggio diventano:

$$\varphi_{f_{n1}} = \frac{180^\circ * \left(\frac{-180^\circ}{180^\circ}\right)}{4} = -45^\circ \qquad \varphi_{f_{n2}} = \frac{180^\circ * \left(\frac{-540^\circ}{180^\circ}\right)}{4} = -135^\circ$$

Sapendo però che la fase della risposta in frequenza in un filtro passa tutto realizzato con amplificatore operazionale è il doppio della fase della risposta in frequenza del filtro passa basso

collegato al morsetto non invertente otteniamo che, rispetto al filtro passa basso le frequenze in cui il segnale si cancella assumono le seguenti fasi:

$$\varphi_{f_{n1}} = \frac{90^\circ * \left(\frac{-180^\circ}{180^\circ}\right)}{4} = -22.5^\circ \quad \varphi_{f_{n2}} = \frac{90^\circ * \left(\frac{-540^\circ}{180^\circ}\right)}{4} = -67.5^\circ$$

Le cui frequenze associate sono calcolabili con la formula:

$$f_{nx} = \frac{-\tan(\varphi_{f_{nx}})}{2\pi * R * C}$$

Con R e C corrispondenti ai valori di resistenza e capacità del filtro.

Nello schema proposto in precedenza le frequenze di cancellazione massime e minime ottenute sono:

$$f_{n1(min)} = 65.92Hz$$

$$f_{n1(max)} = 659.24Hz$$

$$f_{n2(min)} = 384.23Hz$$

$$f_{n2(max)} = 3842.3Hz$$

Si nota quindi che le cancellazioni di fase coprono quasi completamente lo spettro di frequenza degli strumenti per cui è destinato quest'effetto.

Per concludere l'analisi notiamo che nel caso di un filtro realizzato con switch CMOS in cui la componente resistiva del filtro è data da: $R_{EQ} = \frac{R}{\delta}$ si ottiene:

$$f_{nx} = \frac{-\tan(\varphi_{f_{nx}}) * \delta}{2\pi * R * C}$$

Esiste quindi un legame di proporzionalità diretta tra il duty cycle del segnale modulante e le frequenze di anti-risonanza del filtro notch.

6 - FILTRO DI USCITA:

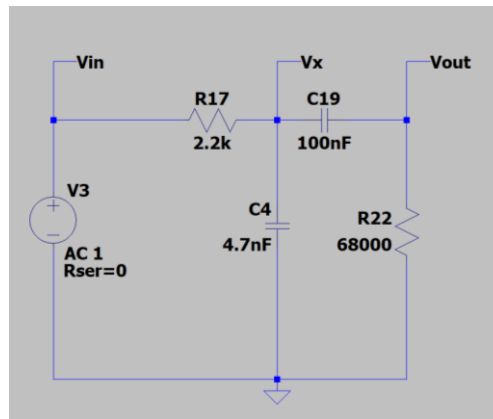


Figura 31: Schema del filtro di uscita.

L'ultima elaborazione eseguita sul segnale prima che questo venga mandato in uscita è un ulteriore stadio di filtraggio, questa volta del tutto passivo, formato da un filtro passa basso (R_{17} , C_4) ed un filtro passa alto (C_{19} , R_{22}) che assieme formano un filtro passa banda.

Il dimensionamento di questa rete risulta piuttosto complesso se analizzato tramite la funzione di trasferimento, è stato adottato quindi un metodo semplificato che ha restituito, almeno durante la simulazione, un risultato tuttavia molto preciso.

La rete è stata dimensionata ipotizzando i due filtri indipendenti l'uno dall'altro:

La frequenza di taglio del filtro passa basso è stata fissata nuovamente a 15kHz ed il valore di R_{17} è stato scelto per essere sufficientemente piccolo da non penalizzare la resistenza di uscita dell'intero circuito ma sufficientemente grande da non causare effetti di carico al finale dell'operazionale (cui proviene il segnale di V_3) nel caso di cortocircuito accidentale di R_{22} .

Con la formula per calcolare la frequenza di taglio di un filtro passa basso calcoliamo il valore di C_{17} che permette di realizzare la funzione necessaria ottenendo:

$$C_4 = \frac{1}{2\pi R_{17} f_c} = 4.8nF$$
 che è stato arrotondato al valore commerciale di 4.7nF ottenendo una frequenza di taglio di 15392Hz, molto vicino al valore richiesto.

In merito al filtro passa alto il procedimento è stato molto simile, anche in questo caso è stato fissato per primo il valore della resistenza R_{22} scelto in modo tale da non essere troppo basso da causare effetti di carico sul filtro precedente ed allo stesso tempo non troppo alto da eguagliare l'impedenza di ingresso del processore audio a cui potrebbe essere collegato questo circuito (tipicamente tra i 500k Ω e 1M Ω).

Il valore scelto di $68k\Omega$ si trova ad un ordine di grandezza di distanza tra i due casi estremi ed è dunque particolarmente adatto allo scopo.

C_{19} è stato dimensionato puntando ad avere una frequenza di taglio di circa 20Hz.

$C_{19} = \frac{1}{2\pi R_{22} f_C} = 117nF$ che è stato arrotondato al valore commerciale di 100nF ottenendo una frequenza di taglio di 23.4Hz, molto vicina al valore richiesto.

L'analisi AC di questa rete ha restituito i seguenti risultati, i quali mostrano una forte somiglianza con i valori calcolati nonostante il metodo di dimensionamento approssimativo.

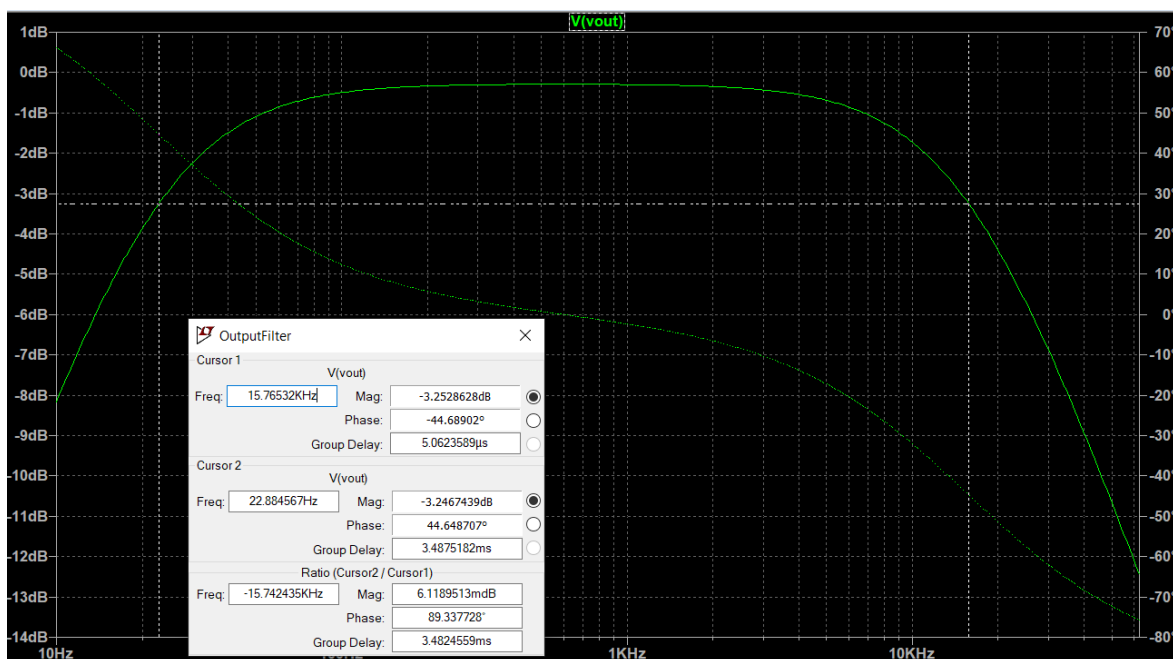


Figura 32: Diagramma di modulo e fase del filtro di uscita del circuito audio.

L'impedenza di uscita dell'effetto audio risulta dipendente dalla frequenza, tuttavia ipotizzando una condizione in cui il segnale sia compreso tra 23 e 15kHz (il caso mediamente più frequente) possiamo stimarla con un valore dell'ordine di R_{17} , quindi intorno ai $2.2k\Omega$.

Questo conclude l'analisi del circuito che realizza l'effetto audio, nella pagina seguente è riportato lo schema completo ottenuto collegando tra loro i blocchi descritti nelle precedenti sezioni nel quale è stata reintrodotta la massa virtuale descritta nel primo capitolo, riferendo ad essa ogni segnale presente nel circuito di elaborazione.

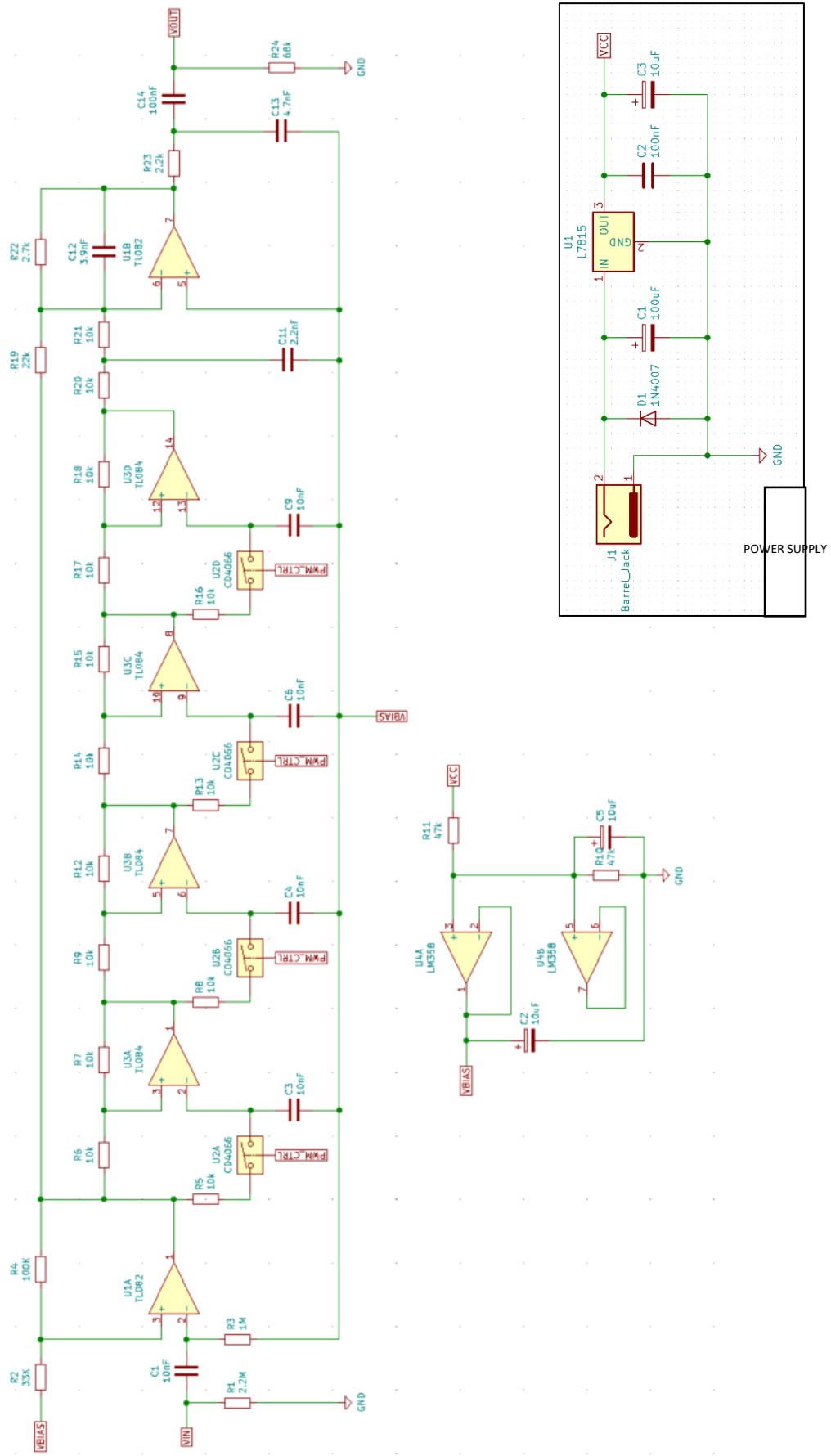


Figura 33: Schema completo dell'effetto audio, realizzato con Ki-CAD.

La FFT effettuata sull'uscita dell'intero circuito, calcolata 4 volte per segnali PWM con 4 diversi valori di duty cycle, ha restituito il seguente risultato:



Figura 34:FFT eseguita sul segnale in uscita all'intero circuito, simulato con LTSPICE.

Trascurando l'errore dovuto alla precisione dell'algoritmo possiamo assumere con certezza che il segnale PWM risulti quasi del tutto filtrato, resta comunque una certa componente residua ma molto attenuata.

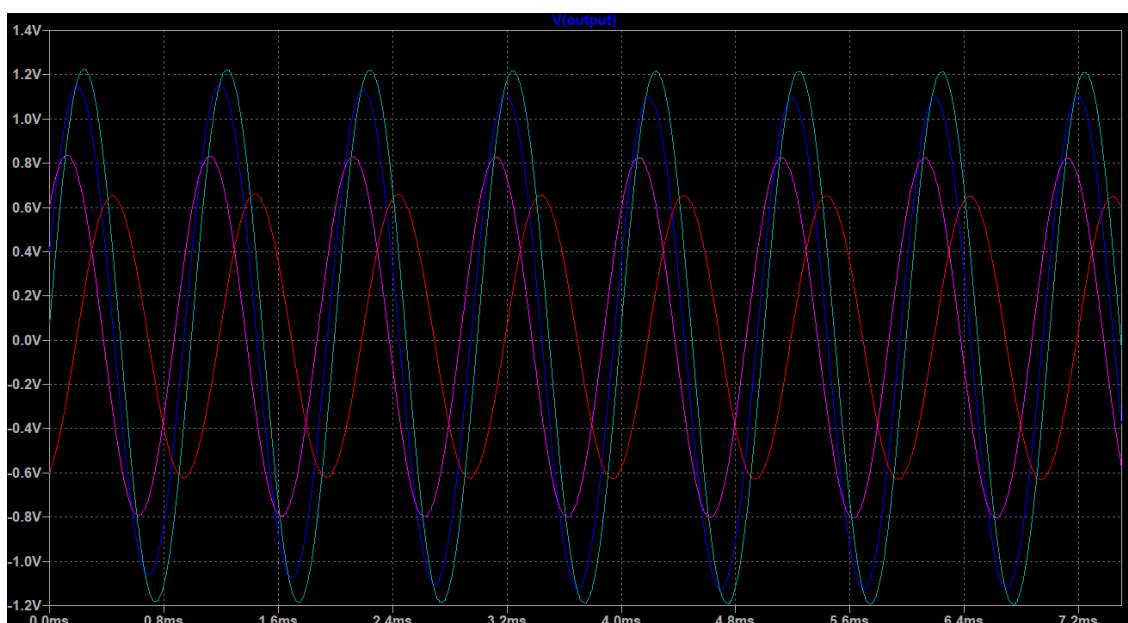


Figura 35:Forme d'onda in uscita dal circuito, frequenza del segnale in ingresso mantenuta costante, variazione parametrica sul valore di duty cycle del segnale di controllo.

7a - CONTROLLO DIGITALE - HARDWARE:

La generazione del segnale PWM adatto a comandare opportunamente gli interruttori CMOS è stata affidata ad un microcontrollore estremamente diffuso, l'ATmega328p prodotto dalla Atmel/Microchip ed impiegato sulle schede Arduino UNO.



Figura 36: Scheda Arduino UNO.

La scelta è caduta su questo componente in quanto sufficientemente performante per l'applicazione, facilmente reperibile, a basso costo ed estremamente veloce da programmare grazie all'ambiente di sviluppo Arduino. È disponibile oltretutto in packages molto compatti e non necessita di particolare hardware esterno per funzionare.

reset	1	28	analog 5
pin 0 rx	2	27	analog 4
pin 1 tx	3	26	analog 3
pin 2	4	25	analog 2
pin 3 pwm	5	24	analog 1
pin 4	6	23	analog 0
+5 volts	7	22	ground
ground	8	21	not connected
crystal	9	20	+5 volts
crystal	10	19	pin 13
pin 5 pwm	11	18	pin 12
pin 6 pwm	12	17	pin 11 pwm
pin 7	13	16	pin 10 pwm
pin 8	14	15	pin 9 pwm

Figura 37: Pinout ATMEGA 328.

L'ATmega328p è un microcontrollore con processore ad 8bit dotato di 21pin di I/O tra cui 6 convertitori Analogico/Digitali, una porta UART, 3 contatori hardware e 6 canali PWM con frequenza massima di 62500Hz con risoluzione 8bit.

La frequenza di clock può variare da 1MHz a 16MHz, nel nostro caso utilizzeremo come sorgente il quarzo montato sulla scheda Arduino con frequenza 16MHz.

Lo schema elettrico della sezione digitale del circuito è riportato di seguito.

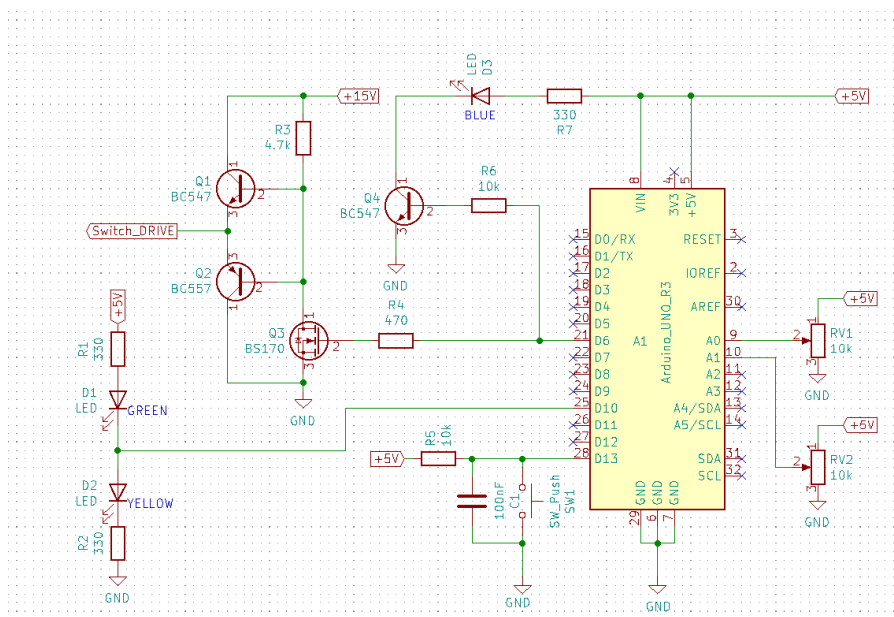


Figura 38: Schema elettrico sezione digitale, realizzato con Ki-CAD.

I potenziometri RV_1 ed RV_2 sono collegati a due convertitori A/D e controllano rispettivamente la frequenza e l'ampiezza del segnale LFO (Low Frequency Oscillator).

Il pulsante SW_1 seleziona la forma d'onda del segnale modulante ed i LED D_1 e D_2 permettono di avere un feedback visivo sulla selezione effettuata: al led verde corrisponde una modulante con forma d'onda triangolare mentre al led giallo corrisponde una forma d'onda sinusoidale. A forme d'onda diverse corrispondono sonorità differenti.

Il segnale PWM utilizzato per comandare gli switch CMOS esce dal pin D6. Si tratta di un'onda quadra con duty cycle variabile (durata direttamente dipendente dal valore istantaneo del segnale LFO) ed ampiezza tra 0 e 5V.

In uscita dal pin D6 troviamo due transistor, Q_3 e Q_4 . Q_4 ha con il compito pilotare il LED D_3 fornendo un'indicazione visiva sulla frequenza di oscillazione e sull'escursione del segnale LFO mentre Q_3 svolge la funzione di un rudimentale traslatore di livelli logici, il segnale tra 0÷5V applicato ad R_4 causa una variazione di 15÷0V (si tratta di una porta logica invertente) sul drain di Q_3 .

Sul drain di Q_3 sono inoltre collegate le basi di due ulteriori transistor (Q_1 e Q_2) con il compito di amplificare in corrente il segnale logico traslato, si tratta di una soluzione resa necessaria dall'alta capacità di ingresso dei pin di comando degli switch CMOS, prelevando infatti il segnale logico direttamente dal drain di Q_3 si aveva un tempo di salita del segnale troppo lungo, ciò causava in uscita un segnale udibile dovuto alla variazione di resistenza di canale degli switch CMOS che avviene in prossimità della tensione di soglia. Questo fenomeno era più marcato per valori di PWM inferiori o prossimi al 10%. Velocizzando il tempo di salita il problema si è risolto. Data la tecnologia di transistor utilizzata non si ha purtroppo in uscita un'escursione logica completa tra 0 e 15V ma limitata tra circa 0.7V e 14.3V, in questa applicazione tuttavia non è un grosso problema in quanto si tratta di valori perfettamente compatibili con le soglie logiche dichiarate nel datasheet del CD4066.

Tre possibili modi alternativi per migliorare il comando degli swich CMOS potrebbero essere:

1. Utilizzare un driver MOSFET.
2. Collegare una porta NOT a CMOS (CD4049) alimentata a 15V sul drain di Q_3 , questa soluzione avrebbe il vantaggio di poter ottimizzare il fan-out del segnale PWM collegando più stadi in cascata.

3. Sostituire il CD4066 con un DG444DJ+, un integrato contenente al suo interno un traslatore di livelli logici e circuiteria aggiuntiva che migliora le performance di ciascuno switch.

I valori delle resistenze R_3 ed R_4 sono stati scelti per poter garantire una rapida carica/scarica del carico capacitivo collegato al nodo di uscita e al gate del mosfet Q4.

In merito alle resistenze utilizzate per limitare la corrente nei LED la formula utilizzata è:

$$R = \frac{V_{SUPPLY} - \Delta V_{LED}}{I_{LED}}$$

Dove I_{LED} è stata fissata a 10mA mentre V_{LED} è un parametro che varia a seconda del colore del LED, ipotizzando un valore medio di $\Delta V_{LED}=2V$ la resistenza sarebbe risultata di 300Ω , arrotondato poi al valore standard di 330Ω .

7b - CONTROLLO DIGITALE - SOFTWARE:

In merito al firmware del microcontrollore, l'algoritmo ideato è estremamente semplice e la sua struttura viene riportata di seguito.

La gestione delle temporizzazioni per il segnale LFO è stata affidata alla libreria "TimerOne.h".

Per la gestione della sintesi dei segnali LFO è stata creata una ISR (Interrupt Service Routine) collegata a TimerOne.h che ad intervalli regolari e dipendenti dal valore di RV1 (frequenza di oscillazione LFO) incrementi/resetti il valore della variabile contatore.

Le funzioni modulanti (triangolo e sinusoidale) sono state calcolate fornendo 255 (0xFF) valori per ogni semiperiodo, entrambe le funzioni hanno ampiezza compresa tra 0 e 255 (PWM ad 8bit) che verrà in seguito scalata per evitare valori troppo bassi del duty cycle corrispondenti a variazioni troppo grosse sulla frequenza di sfasamento con conseguenti glitch udibili.

INTERRUPT ROUTINE:

1. Confronto variabile contatore, se maggiore di 255 reset a 0, altrimenti incremento di 1.

FASE SETUP:

1. Definizione ed inizializzazione pin I/O.
2. Configurazione ed inizializzazione Timer0 per ottenere una frequenza PWM di 62500Hz.
3. Inizializzazione Timer 1.

FASE LOOP:

2. Lettura potenziometri RV1 ed RV2.
3. Scalatura valore RV1 e definizione relazione tra valore sull'ADC e frequenza di modulazione.
4. Scalatura RV2 e definizione relazione tra valore sull'ADC ed escursione segnale LFO.
5. Check stato del tasto di selezione ed accensione LED corrispondente alla forma d'onda.
6. Switch-Case su variabile corrispondente alla forma d'onda desiderata:
 - a. Caso 0: Onda triangolare generata tramite algoritmo.
 - b. Caso 1: Onda sinusoidale generata tramite algoritmo.
7. Scalatura valore LFO del 90% per permettere un valore minimo di duty-cycle del 10%.
8. Scrittura LFO in uscita.

Il codice è riportato in dettaglio nella pagina seguente assieme alle forme d'onda sintetizzate.

```

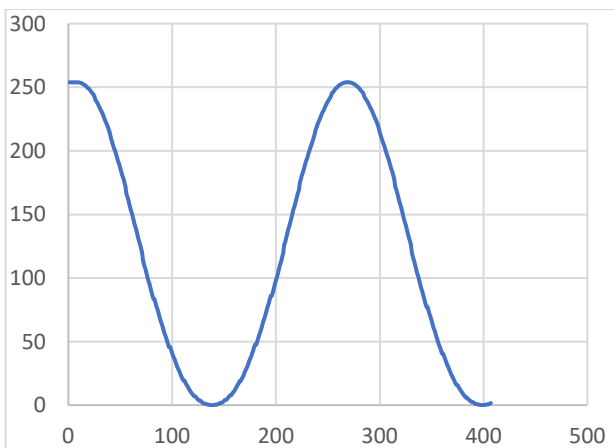
1  /*
2  *          OSCILLATORE A BASSA FREQUENZA PER FILTRI VARIABILI A CONTROLLO IN PWM
3  *
4  *          Antonio Battistella - MAT 1136367
5  *
6  *          Data:          22-04-2021
7  *          Microcontrollore: AtMega328p
8  *          Clock:        16MHz
9  *          Caratteristiche: 2 Forme d'onda selezionabili (triangolare e sinusoidale)
10 *          Controllo frequenza oscillatore
11 *          Controllo ampiezza oscillatore
12 *          PWM a 62500Hz sul pin 6
13 */
14
15 #include <TimerOne.h>
16 #define PWM_OUT 6 //pin uscita onda modulante
17 #define WAVE_SWITCH 7 //pin selezione forme d'onda
18 #define WAVE_LED 8 //led indicazione forma d'onda selezionata
19 #define FREQ_POT A0 //POTENZIOMETRO FREQUENZA OSCILLAZIONE
20 #define DEPTH_POT A1 //POTENZIOMETRO AMPIEZZA OSCILLAZIONE
21
22 //PARAMETRI OSCILLATORE
23 float frequency = 0.2; //frequenza oscillatore [Hz]
24 float depth = 0.80; //guadagno oscillatore normalizzato ad 1, limitato tra 0 e 255
25
26 //VARIABILI SINTESI ONDA
27 volatile byte windex = 0; //indice che scandisce le wavetables
28 volatile byte wdirection = 0; //0=scorre in senso orario 0xFF=scorre in senso antiorario
29 float angle = 0;
30 byte waveOutput = 0;
31 float output = 0;
32 byte wave = 1; //0=triangle, 1=sine
33
34 //VARIABILI SWITCH
35 long pressTime;
36 int debounceTime = 100; //millisecondi per esaurire il transitorio dello switch
37 byte request = 0x00; //interruttore premuto (cambio di stato)
38
39 //ISR PER LA GESTIONE DELL'OSCILLATORE
40 void oscillatorIsr() {
41     if(windex<0xff) {
42         windex++;
43     } else {
44         wdirection = !wdirection;
45         windex = 0;
46     }
47 }
48
49 void setup() {
50     //Serial.begin(9600);
51
52     // imposto la frequenza PWM sui pin 5, 6 a 62500Hz
53     TCCR0B = TCCR0B & B11111000 | B00000001;
54
55     //Inizializzazione Timer 1
56     Timer1.initialize(1953);
57     Timer1.attachInterrupt(oscillatorIsr);
58     Timer1.stop();
59     Timer1.restart();
60     Timer1.setPeriod(1953);
61
62     //Configurazione pin input/output
63     pinMode(PWM_OUT, OUTPUT);
64     pinMode(FREQ_POT, INPUT);
65     pinMode(DEPTH_POT, INPUT);
66     pinMode(WAVE_LED, OUTPUT);
67     pinMode(WAVE_SWITCH, INPUT);
68     digitalWrite(WAVE_LED, HIGH);
69 }
70

```

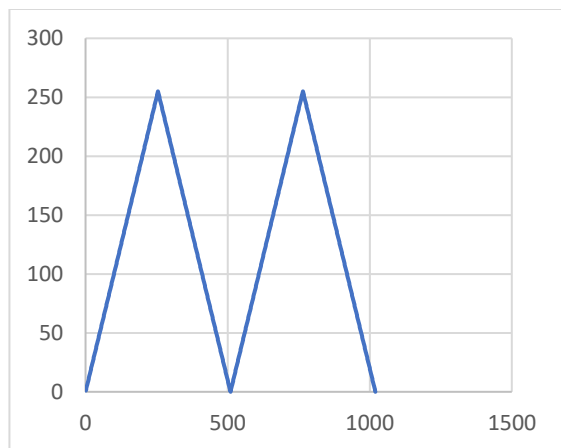
```

71 void loop() {
72
73     //Lettura parametro FREQUENCY
74     frequency = (float)((float)analogRead(FREQ_POT)*0.0085)+0.3;
75     Timer1.setPeriod((int)(1953 * (float)(2/frequency)));
76
77     //Lettura parametro DEPTH
78     depth = (float)analogRead(DEPTH_POT)/1024;
79
80     //Routine gestione debounce switch
81     if(digitalRead(WAVE_SWITCH)==LOW && request==0x00) {
82         pressTime = millis();
83         request=0xFF;
84     }
85
86     if(request==0xFF && (millis()-pressTime)>=debounceTime && digitalRead(WAVE_SWITCH)==HIGH) {
87         if(wave==0) {
88             wave=1;
89             digitalWrite(WAVE_LED, HIGH);
90         } else {
91             wave=0;
92             digitalWrite(WAVE_LED, LOW);
93         }
94         request=0x00;
95     }
96
97     //GENERAZIONE FORME D'ONDA
98     switch(wave) {
99         case 0:
100             //Onda Triangolare
101             if(wdirection!=0) {
102                 waveOutput = windex;
103             } else {
104                 waveOutput = 0xff-windex;
105             }
106             break;|
107
108         case 1:
109             //Onda Sinusoidale;
110             if(wdirection!=0) {
111                 angle = (3.14 * ((255-windex)))/0xFF;
112             } else {
113                 angle = (3.14 * (windex))/0xFF;
114             }
115             waveOutput = (127+(cos(angle)*127));
116             break;
117     }
118
119     //Scrittura dell'onda in uscita
120     output = ((float)waveOutput*0.9*depth)+25; //Scalatura ampiezza onda
121     constrain(output, 0, 0xFF); //Limiting della forma d'onda
122     analogWrite(PWM_OUT, 0xFF-(byte)output); //Scrittura dell'onda in uscita tramite PWM
123 }

```



Modulante sinusoidale (coseno)



Modulante Triangolare

8 – REALIZZAZIONE DEL PROTOTIPO:

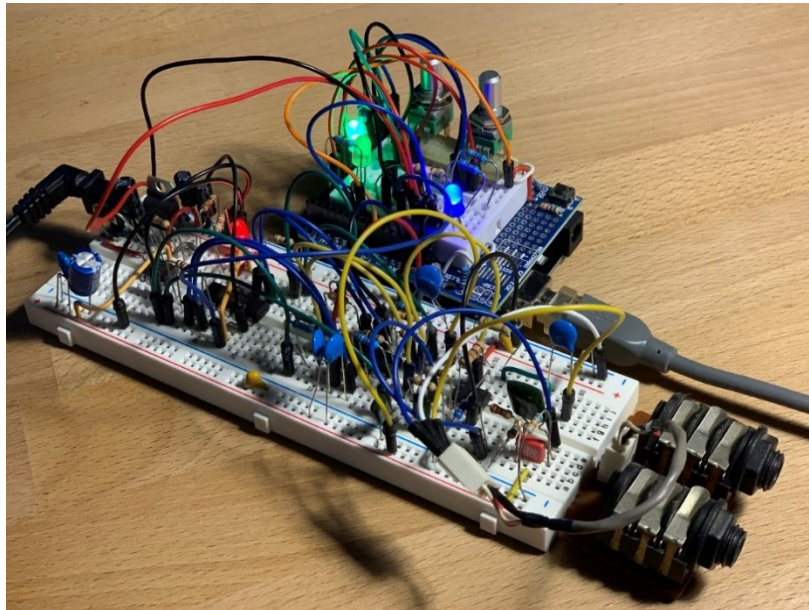


Figura 39:Foto del prototipo fisico realizzato.

Il prototipo fisico è stato realizzato su due breadboard: un “ProtoShield” montato sopra l’Arduino UNO con la sezione digitale del circuito ed una normale breadboard contenente la parte analogica; Nella pagina seguente si possono trovare i layout di entrambe le schede.

Date le numerose limitazioni delle breadboard, particolare attenzione è stata posta nel cablaggio delle masse analogica e digitale, le quali sono state tenute il più possibile distinte e sono state congiunte solo in vicinanza del connettore jack DC al fine ridurre il crosstalk tra i due circuiti. Sono stati inseriti inoltre condensatori di filtraggio ceramici di modesta capacità (100nF) in vari punti degli strip di alimentazione al fine di sopprimere il più possibile le armoniche ad alta frequenza che potrebbero causare disturbi sulla sezione analogica del circuito.

Questi accorgimenti hanno effettivamente aiutato ad attenuare il rumore di modulazione digitale seppure non lo abbiano eliminato del tutto; il semplice fatto di toccare delicatamente i fili vicino al connettore di alimentazione attenua/diminuisce questo rumore e, se la procedura viene fatta con accortezza, lo elimina completamente. Si presume dunque che una realizzazione su una PCB a due facce ben strutturata riduca del tutto questa problematica tipica dei circuiti costruiti su breadboard. Come si nota dalla foto, i segnali di ingresso e uscita possono essere iniettati e prelevati utilizzando dei connettori jack da 6.3mm montati su un semplice circuito stampato.

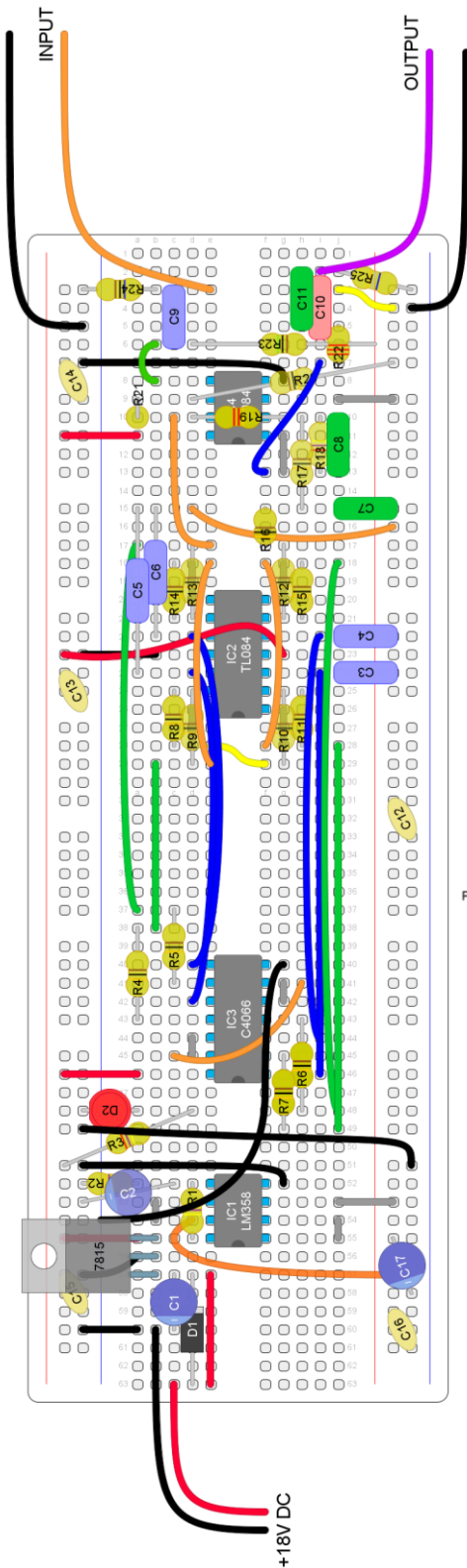


Figura 41: Layout sezione di alimentazione e parte analogica dell'effetto audio.

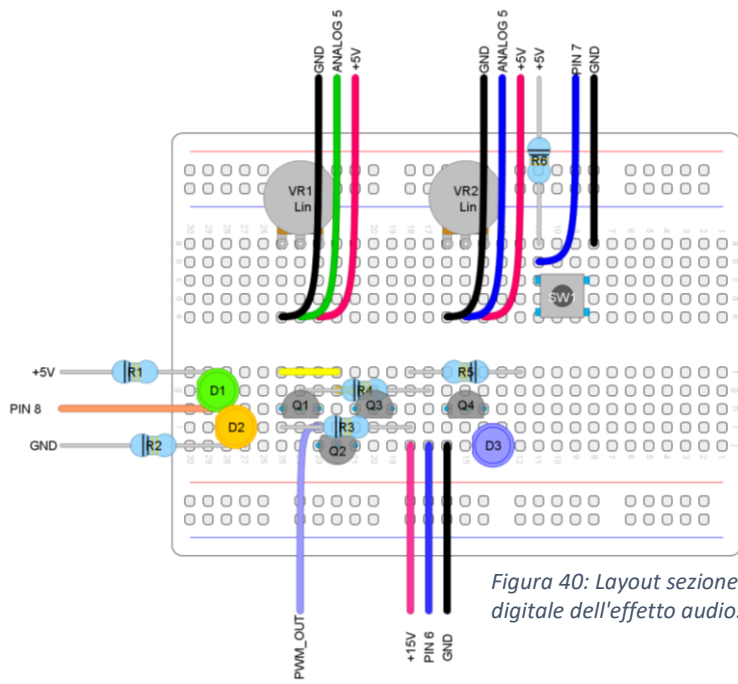


Figura 40: Layout sezione digitale dell'effetto audio.

9 – MISURA DI AMPLIFICAZIONE E SOGLIA DI SATURAZIONE DEL PRIMO STADIO:

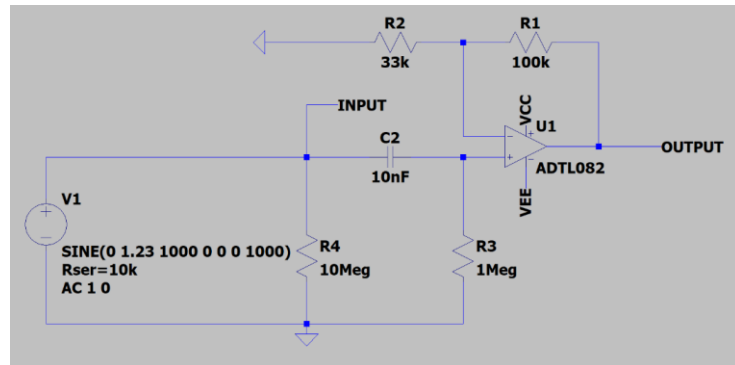


Figura 42: Schema elettrico del circuito analizzato in laboratorio.

- STRUMENTI UTILIZZATI:**
- Generatore di funzioni
 - Oscilloscopio

DESCRIZIONE: Il nodo di INPUT è collegato all'uscita di un generatore di funzioni con impostato un segnale sinusoidale a 1000Hz, un valore a metà banda sia per quanto riguarda lo spettro delle frequenze emesse dagli strumenti musicali a cui è destinato questo circuito sia per quanto riguarda la risposta in frequenza del circuito.

L'ampiezza di questo segnale di prova viene alzata ad ogni misurazione, si parte da 0.125Vpk crescendo a step di 0.125V fino ad arrivare a 2Vpk, si misura con un oscilloscopio l'ampiezza del segnale di uscita ad ogni step.

I risultati ottenuti sono elencati nella seguente tabella:

f	Vin (Peak)	Vout (Peak)	Amplificazione
1kHz	0,125	0,500	4,000
	0,250	1,000	4,000
	0,375	1,520	4,053
	0,500	2,040	4,080
	0,625	2,525	4,040
	0,750	3,025	4,033
	0,875	3,500	4,000
	1,000	4,000	4,000
	1,250	4,975	3,980
	1,500	6,000	4,000
	1,750	6,335	3,620
	2,000	6,335	3,168
Amplificazione Media =			4,02

L'amplificazione media risultante rispecchia dunque il valore teorico.

Possiamo notare che la saturazione dello stadio avviene per segnali che superano i 1,750Vpk e che la tensione massima di uscita è di 6,335Vpk, un valore compatibile rispetto a quanto riportato nel datasheet (il nodo di uscita possiede una tensione di bias DC di 7,5V).

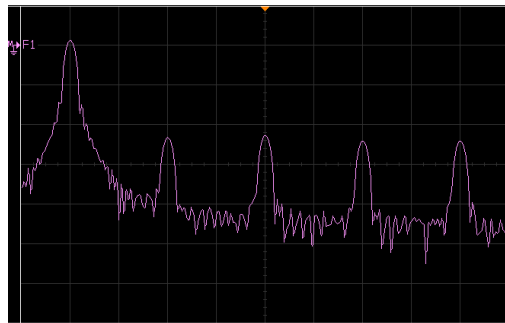
Il valore medio di amplificazione è stato calcolando trascurando i valori appartenenti a tale situazione di saturazione (non linearità).

A_{VOL}	Large Signal Voltage Gain	$V_S = \pm 15V, T_A = 25^\circ C,$ $V_O = \pm 10V, R_L = 2 k\Omega$	25	100	V/mV
		Over Temperature	15		V/mV
V_O	Output Voltage Swing	$V_S = \pm 15V, R_L = 10 k\Omega$	± 12	± 13.5	V
V_{CM}	Input Common-Mode Voltage Range	$V_S = \pm 15V$	± 11	+15 -12	V

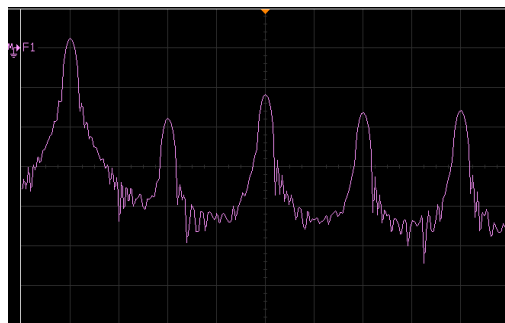
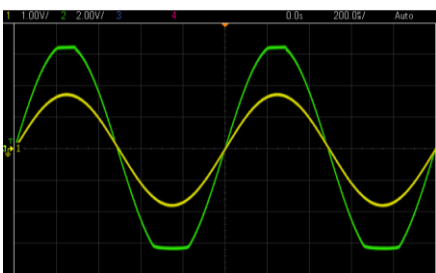
Oltre all'analisi della forma d'onda, è stato tracciato il corrispondente spettro del segnale in uscita dall'amplificatore (FFT) in condizione di: assenza di saturazione, saturazione leggera, saturazione marcata, i risultati sono riassunti qualitativamente nelle immagini sottostanti.

Si nota che in condizioni di distorsione vengono ad emergere prevalentemente armoniche corrispondenti a multipli dispari della frequenza del segnale in ingresso.

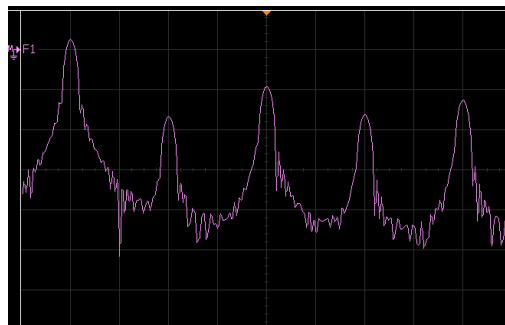
1-Assenza di saturazione



2-Saturazione moderata



3 - Saturazione marcata



10 – ANALISI DI RISPOSTA IN FREQUENZA

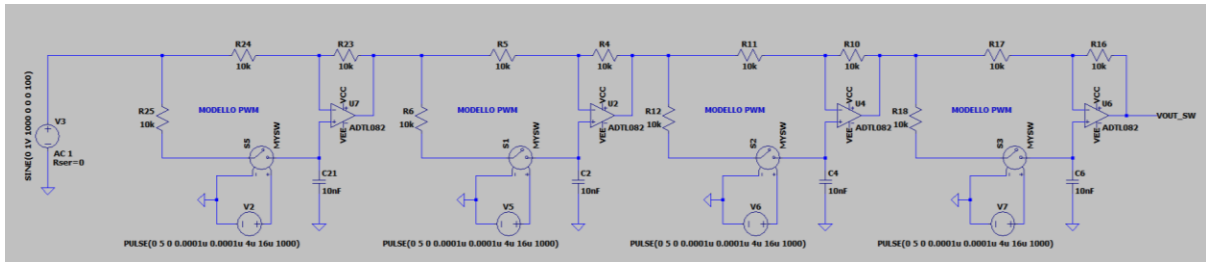


Figura 43: Banco di filtri passa tutto.

STRUMENTI UTILIZZATI:

- Interfaccia audio
- Tool di analisi IR Matlab

DESCRIZIONE:

Come accennato in precedenza, il cuore di questo effetto audio è il banco di filtri passa tutto che modulano la fase del segnale in ingresso, il segnale così processato una volta sommato alla versione originale di sé stesso dà luogo ad un filtro a pettine.

Dall'analisi teorica svolta in precedenza si è trovato che il numero di cancellazioni nel diagramma della risposta in frequenza è proporzionale al numero di filtri passa tutto, in particolare ogni due filtri si ha una frequenza che viene annullata.

Per verificare su un prototipo reale questo fenomeno è stata calcolata la risposta impulsiva del sistema mediante un tool di Matlab e da questa si è ricavato il corrispondente diagramma delle frequenze. Dai calcoli svolti in analisi teorica si può notare che non è necessaria un'analisi del diagramma delle fasi in quanto i due sono estremamente correlati in questo specifico circuito, eventuali anomalie nel diagramma delle frequenze si rispecchiano direttamente su quello delle ampiezze. Il setup di misura utilizzato è il seguente:

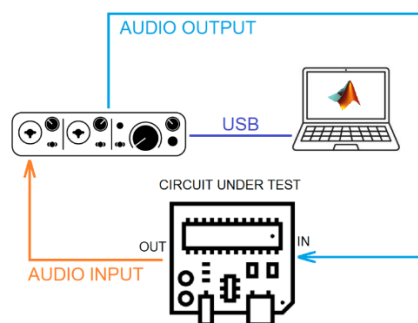


Figura 44: Schema del setup di misura utilizzato in questa prova.

La scheda audio impiegata è una Focusrite Scarlett™ 8i6, essa consiste in un insieme di convertitori A/D e D/A a 24bit mirati all'acquisizione e riproduzione di segnali audio, in questo esperimento è stata impostata ad una frequenza di campionamento di 48kHz.

Essendo il circuito in esame progettato per lavorare a frequenze audio, l'utilizzo di una interfaccia di questo tipo non ha causato grandi problemi di precisione.

Per collegare l'interfaccia con il circuito in esame sono stati impiegati dei normali cavi jack mono da 6.35mm, l'ampiezza dei segnali di test in uscita dalla scheda è stata preventivamente tarata per essere di un valore tale da non causare saturazione in nessuno stadio del circuito ma sufficientemente elevata da minimizzare gli effetti di rumore ed interferenze, considerando oltretutto l'alta impedenza dello stadio di ingresso del circuito.

Per svolgere questa prova è stato caricato in memoria ad Arduino uno sketch che permette di controllare direttamente il duty cycle δ del segnale modulante i filtri; partendo da un valore di $\delta=0.1$ sono state effettuate le misurazioni in sequenza aumentando δ a step di 0.05 fino ad un massimo di $\delta=0.99$ arrotondato ad 1.

Il tool di Matlab impiegato per questa prova si chiama "Impulse Response Measurer" e si presenta così:

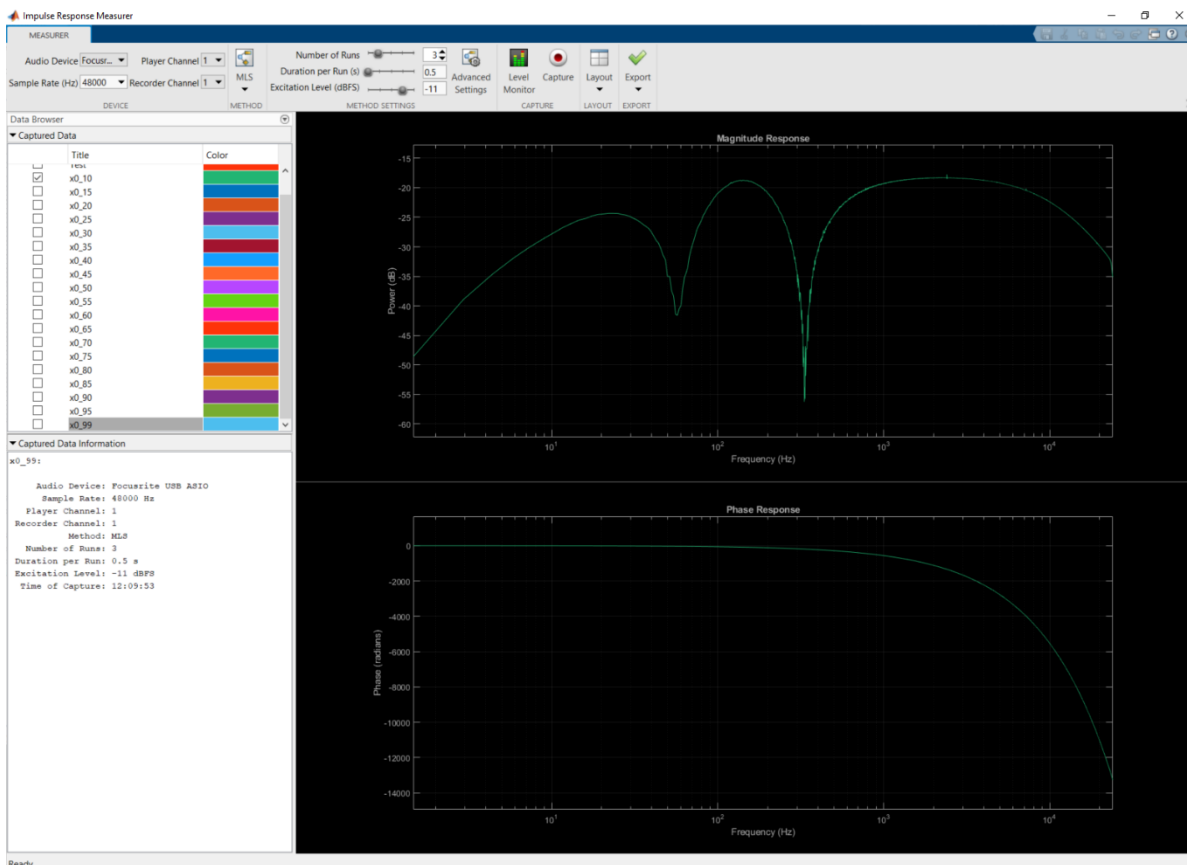


Figura 45: Interfaccia Impulse Response Measurer.

Per il calcolo della IR è stato adottato il metodo MLS (Minimum Length Subsequence) per la sua migliore reiezione del rumore rispetto al metodo ESS (Exponential Swept Sine) proposto come alternativa dal programma.

Il metodo MLS è basato sulla generazione di un segnale simile al rumore bianco ma caratterizzato da un comportamento periodico e pseudo-casuale, presume che il sistema sia lineare tempo-invariante, assunzione ritenuta approssimativamente vera in questo caso dato che il segnale modulante dei filtri è ad una frequenza molto maggiore della frequenza di campionamento della scheda ed i filtri risultano quasi “immobili” seppure non rispettino il criterio di Shannon, ci si attende dunque una certa dose di rumore tuttavia non così grave da invalidare le misure.

Il livello di eccitazione del segnale MLS è stato tarato a -11 dBfs, si tratta di un valore ricavato per via empirica essendo la scala dBfs dipendente dalla codifica impiegata dall’interfaccia audio e non nota a priori.

Per ogni analisi della risposta in frequenza è stata fatta la media tra 3 Impulse Responses ricavate in sequenza, ciascuna con una durata di 0.5s.

Ad ogni misurazione sono state annotate le frequenze a cui avvenivano le cancellazioni, i valori ottenuti sono stati poi confrontati con il valore teorico ricavato dall’analisi progettuale del circuito.

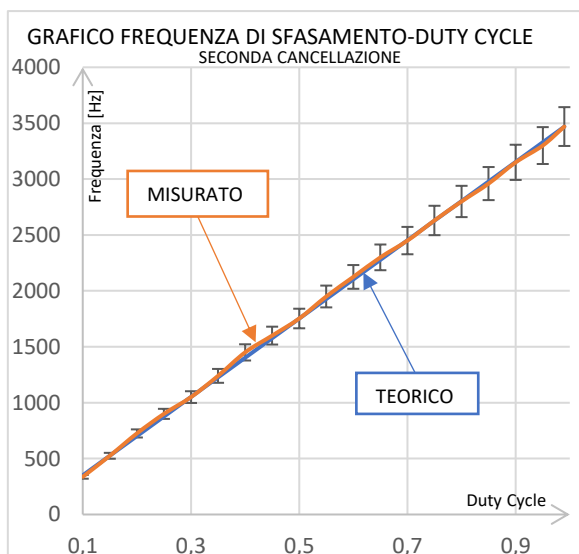
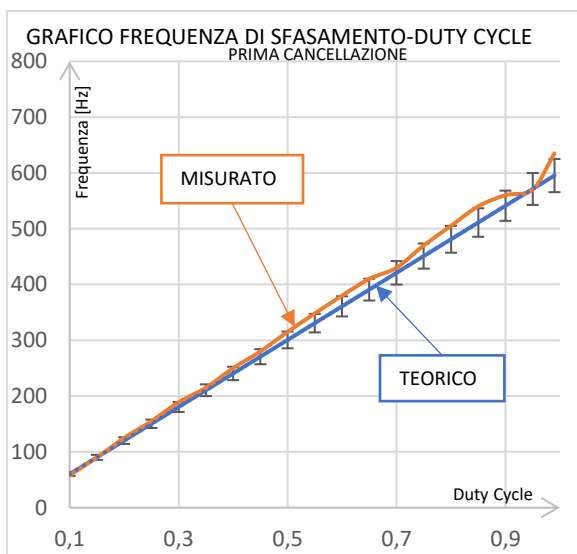
Le resistenze ed i condensatori impiegati nel circuito sono stati misurati uno ad uno con l’aiuto di un multimetro digitale e come valore R e C teorico del filtro passa tutto è stata impiegata la media delle due serie di misurazioni R_{av} e C_{av} .

Quanto ottenuto è riassunto dalle tabelle e dai grafici seguenti, dato il fortissimo legame tra la frequenza di cancellazione ed il valore equivalente delle resistenze nella rete passa basso dei filtri passa tutto, le due grandezze sono state analizzate contemporaneamente. Le colonne in blu si riferiscono all’analisi della frequenza di cancellazione mentre quelle in viola sono riferite all’analisi delle “resistenze controllate in PWM” della rete passa basso.

RESISTENZE	
R1 =	9890
R2 =	9890
R3 =	9840
R4 =	10000
Rav =	9905

CAPACITA'	
C1 =	1,178E-08
C2 =	1,11E-08
C3 =	1,097E-08
C4 =	1,043E-08
Cav =	1,107E-08

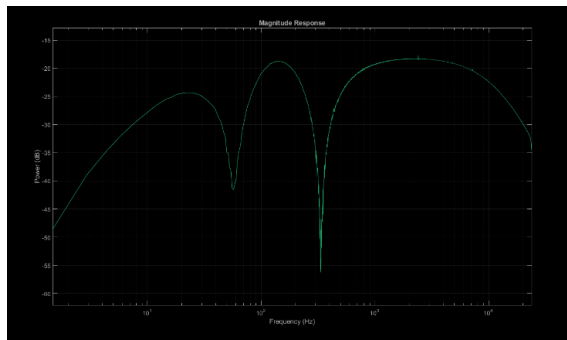
Duty Cycle	Req calcolata	Frequenza Notch 1		Frequenza Notch 2		Req misurata Notch 1	Req misurata Notch 2	Scostamento %
		Teorica	Misurata	Teorica	Misurata			
0,1	99050,00	60	58	350	337	102675,97	102995,51	3,82
0,15	66033,33	90	90	526	525	66168,96	66113,31	0,16
0,2	49525,00	120	125	701	725	47641,65	47875,15	-3,57
0,25	39620,00	150	155	876	900	38420,69	38566,10	-2,84
0,3	33016,67	180	189	1051	1050	31509,03	33056,65	-2,22
0,35	28300,00	210	215	1226	1240	27698,63	27991,52	-1,61
0,4	24762,50	240	250	1402	1450	23820,83	23937,58	-3,57
0,45	22011,11	271	280	1577	1600	21268,59	21693,43	-2,41
0,5	19810,00	301	315	1752	1753	18905,42	19800,05	-2,31
0,55	18009,09	331	348	1927	1950	17112,66	17799,74	-3,07
0,6	16508,33	361	380	2103	2125	15671,60	16333,88	-3,06
0,65	15238,46	391	410	2278	2300	14524,89	15091,08	-2,82
0,7	14150,00	421	430	2453	2450	13849,32	14167,14	-1,00
0,75	13206,67	451	470	2628	2630	12670,65	13197,52	-2,06
0,8	12381,25	481	505	2803	2800	11792,49	12396,25	-2,32
0,85	11652,94	511	540	2979	2960	11028,16	11726,18	-2,37
0,9	11005,56	541	560	3154	3150	10634,30	11018,88	-1,63
0,95	10426,32	571	570	3329	3300	10447,73	10518,03	0,54
0,99	10005,05	595	635	3469	3470	9378,28	10002,73	-3,14



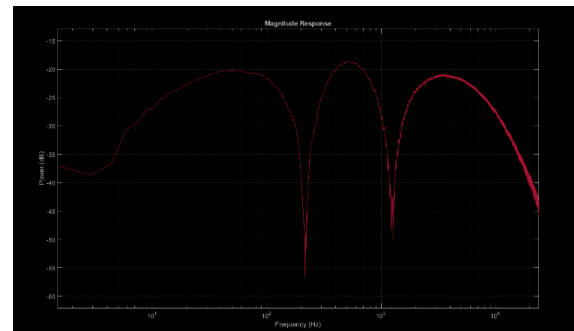
Nonostante il metodo di misura un po' grezzo, i risultati sono molto vicini a quanto previsto in fase progettuale ed il valore misurato, eccetto qualche caso isolato, non si discosta mai oltre il 5% rispetto al valore calcolato (barre di errore).

Per quanto riguarda l'analisi del comportamento delle resistenze controllate in PWM, si nota uno scostamento non superiore al 3.6%.

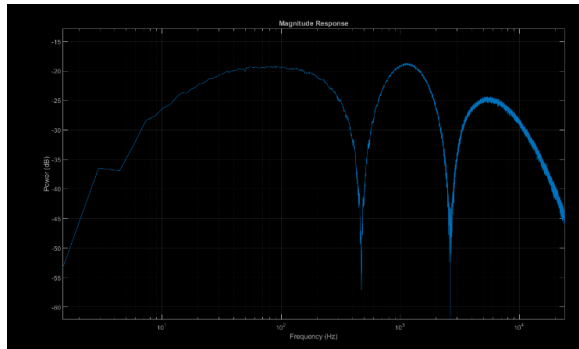
Di seguito vengono riportati alcuni grafici della risposta in frequenza ottenuti.



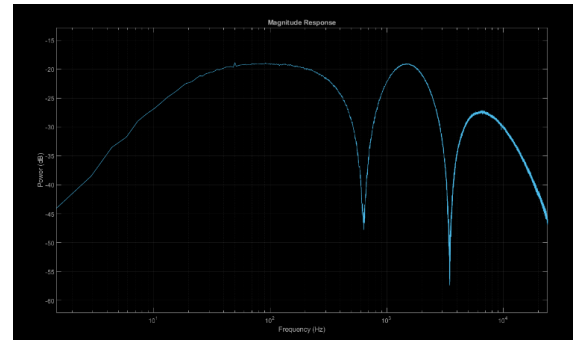
$\delta=0.1$



$\delta=0.35$



$\delta=0.75$



$\delta=0.99$

La profondità dei picchi nei grafici non risulta consistente ma questo è dovuto ad un'approssimazione effettuata dal programma.

Lo sketch caricato su Arduino durante lo svolgimento di questa prova è il seguente:

```

1  //
2  *
3  *           CONTROLLO MANUALE FREQUENZE DI CANCELLAZIONE FILTRO A PETTINE
4  *
5  *           Antonio Battistella - MAT 1136367
6  *
7  *           Data:           06-05-2021
8  *           Microcontrollore: AtMega328p
9  *           Clock:         16MHz
10 *           Caratteristiche: Potenziometro in A5 controlla manualmente il segnale pwm da 10 a 99%
11 *           Sulla porta seriale compare il duty cycle in uscita
12 */
13 #define PWM_OUT    6           //pin uscita onda modulante
14 #define FREQ_POT   A5         //POTENZIOMETRO SELEZIONE FREQUENZA
15 #define LED_OUT    8
16 float output = 0;
17 int frequency = 0;
18
19 void setup() {
20   Serial.begin(9600);
21   // imposto la frequenza PWM sui pin 5, 6 a 62500Hz
22   TCCR0B = TCCR0B & B11111000 | B00000001;
23   //Configurazione pin input/output
24   pinMode(PWM_OUT, OUTPUT);
25   pinMode(FREQ_POT, INPUT);
26   pinMode(LED_OUT, OUTPUT);
27   digitalWrite(LED_OUT, LOW);
28 }
29
30 void loop() {
31   frequency = analogRead(FREQ_POT)/4;
32   output = (float)((float)frequency*0.9)+25;           //Selezione valore PWM
33   constrain(output, 0, 0xff);                         //Clipping della forma d'onda nel caso avvenissero errori di approssimazione
34   Serial.println((float)output/256);
35   analogWrite(PWM_OUT, 0xff-output);                   //Scrittura dell'onda in uscita tramite PWM
36 }

```

11 – ANALISI CIRCUITO DI PILOTAGGIO DEGLI INTERRUTTORI CMOS

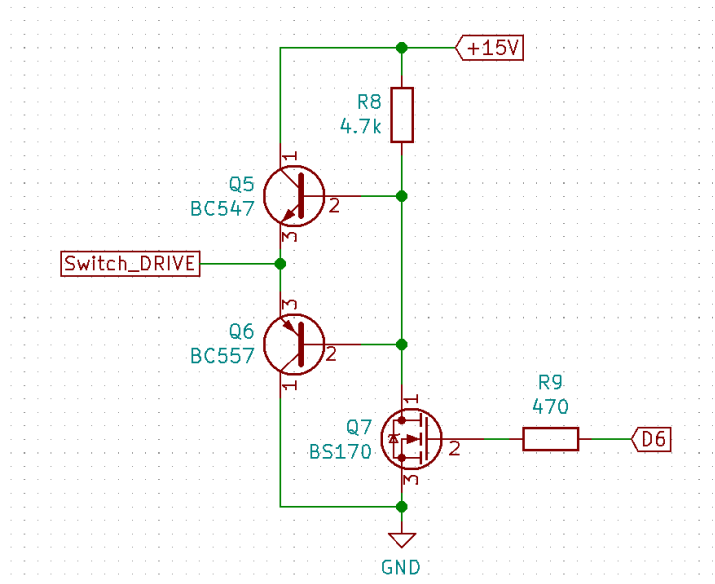


Figura 46: Schema del logic level translator, realizzato con Ki-CAD.

STRUMENTI UTILIZZATI: • Oscilloscopio

DESCRIZIONE:

In questa prova sono state valutate le performance del traslatore di livelli necessario ad interfacciare la logica utilizzata da Arduino (0-5V) con quella necessaria al funzionamento degli switch CMOS (0-15V).

Lo schema del traslatore è riportato a figura 46, il segnale di comando D6 è collegato ad un pin di Arduino ed è un segnale ad onda quadra con duty cycle variabile. In questa applicazione era necessario che il traslatore di livelli logici avesse tempi di salita e di discesa il più veloci possibile con allo stesso tempo il minor overshoot possibile.

Collegando la sonda dell'oscilloscopio all'uscita del traslatore di livelli logici (con uscita collegata sul carico capacitivo da pilotare) si è ottenuta la risposta illustrata in figura 47.

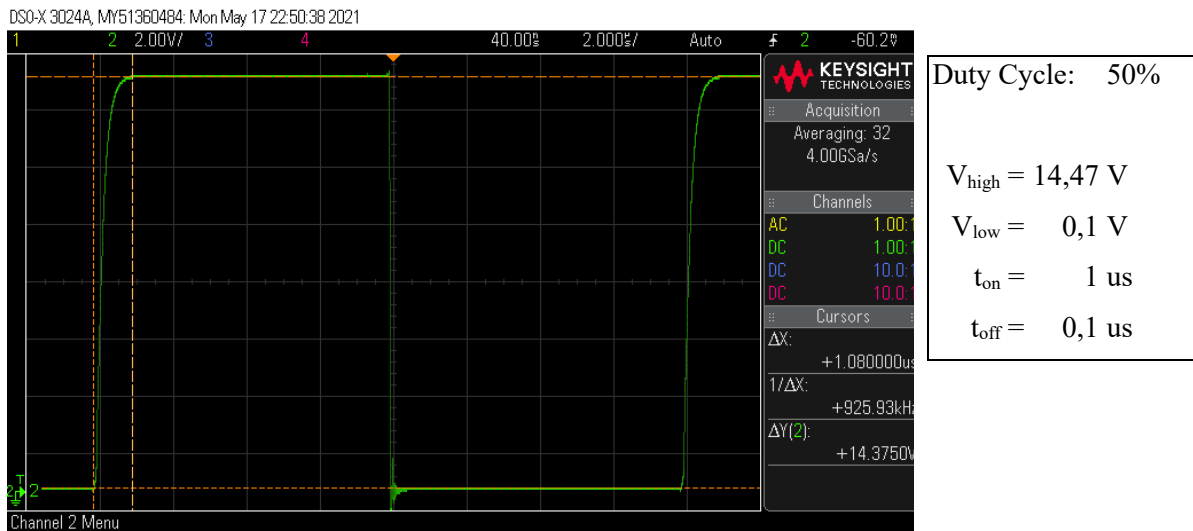


Figura 47: Uscita traslatore livelli logici.

Da questa immagine, scattata dall'oscilloscopio, si può notare un tempo di salita molto veloce (1us) e con forma arrotondata mentre un tempo di discesa estremamente rapido ma con un po' di overshoot e di oscillazioni. Una possibile causa a questo fenomeno potrebbe essere l'induttanza del cavo utilizzato per portare il segnale PWM allo switch CMOS unita a qualche capacità parassita tipica delle breadboard.

Si tratta comunque di un overshoot molto piccolo in ampiezza che, come vedremo in seguito, non è fonte di disturbo per il resto del circuito.

I valori logici alto e basso rispecchiano i calcoli teorici ed anzi risultano migliori rispetto a quanto calcolato con l'analisi approssimata, con un range di escursione migliore di quasi 1V.

12 – ANALISI FILTRAGGIO DEL SEGNALE DI MODULAZIONE

- STRUMENTI UTILIZZATI:
- Oscilloscopio con FFT
 - Generatore di funzioni

DESCRIZIONE:

In analisi progettuale grande attenzione era stata posta sul modo in cui il segnale di modulazione dei filtri potesse interagire con il resto del circuito. Erano state dunque prese diverse accortezze in merito alla scelta della frequenza portante del segnale PWM ed al filtraggio di ciascuno stadio.

Le seguenti prove avevano come scopo la misura dell'interazione del segnale PWM con il resto del circuito, come segnale di ingresso è stata utilizzata una sinusoide a 1000Hz.

Di seguito vengono riportate le FFT del segnale in uscita da diverse sezioni del circuito.

Come primissimo passo si è verificata la precisione della frequenza portante in uscita dal pin D6 di Arduino, possiamo osservare che coincide quasi perfettamente con il valore teorico che si ricorda essere di 62500Hz.



Figura 47: Verifica della frequenza di modulazione PWM.

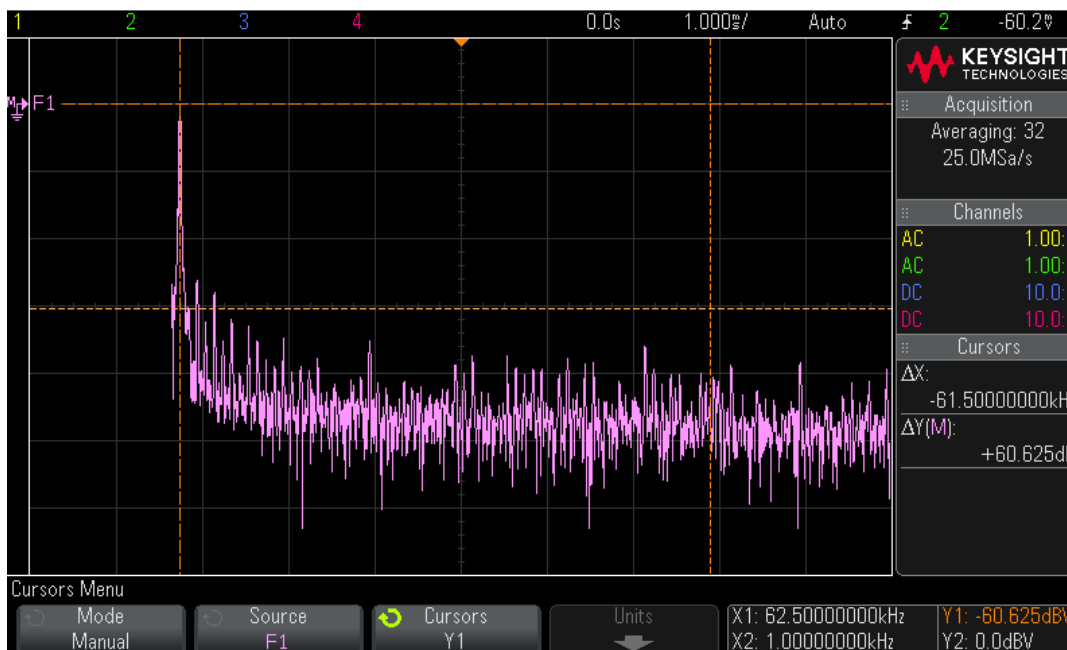
Analizziamo ora l'efficacia dei filtri sul segnale in uscita da diverse sezioni.

- **FFT SEGNALE IN USCITA DAL PRIMO STADIO PASSA TUTTO:**



Possiamo notare che senza alcun filtraggio l'uscita del filtro passa tutto presenta una componente non trascurabile alla frequenza di modulazione dei filtri; tuttavia, è 40dB più debole rispetto al segnale in ingresso, esattamente come da aspettativa teorica.

- **FFT SEGNALE IN USCITA DALLO STADIO SOMMATORE:**



Da questa immagine si nota che in uscita dallo stadio sommatore si ha una notevole riduzione del rumore con una componente di modulazione 60dB inferiore al segnale in ingresso.

- FFT SEGNALE IN USCITA DAL CIRCUITO:



Analizzando l'uscita del circuito possiamo osservare una riduzione del rumore di modulazione di quasi 80dB, un valore che si discosta (in meglio) di 7dB rispetto a quanto mostrato dalla simulazione, possiamo dire che il segnale modulante è stato quasi del tutto soppresso e, seppure ancora presente, è comunque molto piccolo. Risultati migliori potrebbero essere ottenuti aumentando la frequenza del segnale modulante e lasciando invariato il resto del circuito.

13 – CONCLUSIONI:

Leggendo i dati ottenuti dalle simulazioni e dalle successive prove sperimentali si può affermare che l'obiettivo proposto all'inizio della tesi è stato raggiunto.

Sono stati analizzati diversi approcci al fine di ottenere un filtro controllato in tensione ed è stato analizzato nel dettaglio un approccio basato su filtri a switch CMOS controllati da un segnale PWM; questa soluzione ha permesso di realizzare filtri variabili pilotati da un microcontrollore con relazione di proporzionalità diretta tra duty cycle del segnale di controllo e frequenza di taglio desiderata.

Sostituendo questi filtri ad un tradizionale filtro R-C è stato possibile realizzare l'effetto audio desiderato mantenendolo del tutto analogico (senza cioè stadi di quantizzazione del segnale in alcun punto del circuito) ma controllabile tramite il software scritto in memoria al microcontrollore.

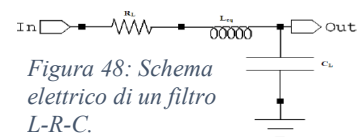
Le prove di laboratorio hanno validato i risultati dell'analisi teorica e delle simulazioni dimostrando la validità dell'approccio adottato.

IDEE DI SVILUPPO:

Quanto descritto in queste pagine apre moltissime possibilità di sviluppo volte a migliorare le performance del circuito e ad aggiungere features che possano rendere più facile e creativo l'utilizzo di questo effetto audio nei più svariati contesti di produzione musicale.

Vengono di seguito elencati alcuni suggerimenti di sviluppo del progetto:

- Utilizzo di un microcontrollore o di un controller dedicato in grado di generare un segnale PWM a frequenza superiore ai 200kHz. Questa miglioria permetterebbe di avere una banda passante molto più ampia (20kHz) rispetto a quella attuale e consentirebbe di ridurre notevolmente il rumore di modulazione in uscita rendendo al contempo necessario un minor numero di filtri passa basso dopo lo stadio di sfasamento.
- Impiego di un filtro di uscita L-R-C, che permetterebbe di risparmiare un ulteriore stadio di filtraggio passa basso mantenendo quasi la stessa risposta in frequenza di due filtri passa basso in cascata.



- Impiego dell'integrato DG444DJ+ prodotto dalla Maxim Integrated in sostituzione al CD4066 per migliorare le performance degli switch in termini di resistenza interna e di facilità di controllo. Come descritto in precedenza inoltre questo integrato è in grado di lavorare a tensioni duali di $\pm 20V$ e permetterebbe di aumentare notevolmente la dinamica del segnale audio accettato in ingresso allineandosi con gli standard professionali. Un ulteriore vantaggio consisterebbe nella migliore facilità di interfacciamento tra microcontrollore e switch data la presenza di un traslatore di livelli già incluso nel package dell'integrato.
- Aggiunta di I/O bilanciati. Il prototipo descritto in queste pagine è destinato all'utilizzo con strumenti dotati di uscita ad alta impedenza non bilanciata; tuttavia, modificando opportunamente gli stadi di ingresso e uscita, lo stesso circuito può essere adattato per funzionare con segnali audio bilanciati che sono lo standard per quanto riguarda le applicazioni professionali. Nel caso si scelga questa opzione, è necessario prendere accorgimenti affinché le impedenze di ingresso e di uscita siano di $10K\Omega$ e che la periferica possa lavorare con segnali di ingresso a +4dBu.

- Aggiunta di un ingresso sul microcontrollore per interfacciarsi con un "pedale d'espressione" esterno. Questa espansione permetterebbe il controllo da remoto di alcuni parametri dell'effetto: se si utilizzasse il pedale d'espressione per controllare la frequenza dell'oscillatore digitale si otterrebbe un effetto estremamente simile ad uno switch di cambio velocità sugli speaker rotativi, mentre se si utilizzasse per far variare i filtri ad oscillatore spento si otterrebbe un effetto molto simile ad un



Figura 49: Tipico "pedale d'espressione".

tradizionale pedale Wah. L'interfacciamento sarebbe estremamente semplice dato che i pedali d'espressione consistono solamente in un potenziometro lineare collegato ad un supporto meccanico. Sarebbe sufficiente predisporre un convertitore ADC del microcontrollore e fornire la tensione di 5V al pedale d'espressione. Tramite partitore resistivo si potrebbe poi di leggere con precisione la posizione del pedale e di variare il parametro desiderato di conseguenza.

- Aggiunta di un'interfaccia MIDI. Sfruttando la porta di comunicazione seriale già integrata nell' AtMega328 si potrebbe scrivere un software in grado di decifrare e trasmettere comandi MIDI, uno standard di comunicazione tra apparecchiature audio largamente impiegato dagli anni '80 ad oggi. Questa aggiunta renderebbe il processore in grado di salvare e richiamare configurazioni precedentemente utilizzate e di interfacciarlo all'interno di sistemi di



Figura 50: Porte per la comunicazione con protocollo MIDI.

elaborazione audio complessi nonché di poter essere controllato da remoto con la stessa facilità di un software senza necessitare di un collegamento diretto tra elaboratore e periferica. Il protocollo MIDI funziona infatti in una configurazione a bus ed ogni periferica possiede un indirizzo proprio configurabile dall'utente, è sufficiente inviare i comandi dal software di registrazione per controllare qualsiasi parametro della periferica.

- Aggiunta di un Envelope Follower. Questa miglioria permetterebbe di controllare certi parametri dell'effetto sfruttando la dinamica del segnale di ingresso, ad ingressi audio più forti corrispondono variazioni più marcate del segnale di riferimento. (Es: Frequenza dell'oscillatore direttamente proporzionale all'ampiezza del segnale in ingresso).

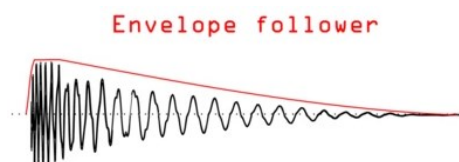


Figura 51: Esempio di segnale di ingresso (nero) ed uscita generata dall'envolpe follower (rosso) utilizzata come segnale di controllo per l'effetto audio.

- Espansione della scelta di forme d'onda da utilizzare per la modulazione (aggiunta di onde quadre, onde triangolari a gradini, ecc...).
- Aggiunta di un display per gestire con maggiore facilità i parametri dell'effetto.

BIBLIOGRAFIA:

[https://it.wikipedia.org/wiki/Leslie_\(musica\)](https://it.wikipedia.org/wiki/Leslie_(musica))

<https://en.wikipedia.org/wiki/Uni-Vibe>

<https://www.strymon.net/rotary-speaker-technology-white-paper/>

<http://www.vintageunivox.com/pics/schematics/univibe.gif>

<https://www.electrosmash.com/mxr-phase90>

<https://www.campustore.it/arduino-uno-rev3.html>

DATASHEETS:

<http://www.farnell.com/datasheets/639187.pdf>

<https://www.mouser.com/datasheet/2/308/LM7815-1120980.pdf>

<https://www.ti.com/lit/ds/symlink/lm158-n.pdf>

https://www.ti.com/lit/ds/symlink/tl081h.pdf?ts=1631766897742&ref_url=https%253A%252F%252Fwww.google.com%252F

https://www.ti.com/lit/ds/symlink/cd4066b.pdf?ts=1618769476668&ref_url=https%253A%252F%252Fwww.google.com%252F

<https://www.sparkfun.com/datasheets/Components/BC546.pdf>

<https://www.onsemi.com/pdf/datasheet/bc556b-d.pdf>

<https://www.onsemi.com/pdf/datasheet/mmbf170-d.pdf>

https://ww1.microchip.com/downloads/en/DeviceDoc/Atmel-7810-Automotive-Microcontrollers-ATmega328P_Datasheet.pdf