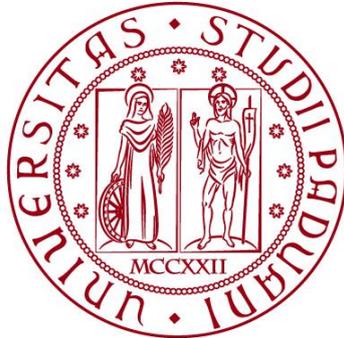

UNIVERSITÀ DEGLI STUDI DI PADOVA



DIPARTIMENTO DI INGEGNERIA INDUSTRIALE

Corso di Laurea Magistrale in Ingegneria Dell'Energia Elettrica

Tesi di Laurea Magistrale

Sviluppo del sistema di controllo di un convertitore switching per il recupero di energia in sistemi di iniezione di particelle neutre per esperimenti di fusione termonucleare controllata

Relatore: Chiar.mo PROF. PAOLO BETTINI

Correlatore: Ing. LORIS ZANOTTO

Laureando: MICHELE DONATO

ANNO ACCADEMICO 2015-2016

Sommario

Scopo della tesi	5
Capitolo I: Introduzione	7
I.1. Introduzione alla fusione termonucleare controllata	9
I.2. Il Criterio di Lawson	10
I.3. Campo magnetico di confinamento	12
I.4. I sistemi di iniezione di particelle neutre per il riscaldamento del plasma	15
Capitolo II: Il recupero dell'energia	17
II.1. Il recupero di energia nei sistemi di iniezione di particelle neutre	19
II.2. Il caso di ITER	19
II.3. Ion Source: L'esperimento Negative Ion Optimisation (NIO1)	20
II.4. Stato attuale del progetto per il recupero di energia	23
II.5. Convertitore DC/DC full bridge controllato in PWM	26
II.6. Trasformatore ad alta frequenza	29
II.7. Raddrizzatore a ponte	30
II.8. Filtro e carico	31
Capitolo III: Analisi del sistema di controllo e definizione parametri del regolatore	33
III.1. Analisi del funzionamento del sistema di recupero di energia	35
III.2. Schema a blocchi del convertitore e del modulatore con relative funzioni di trasferimento	39
III.3. Linearizzazione dello stadio di potenza con il metodo di averaging state space	40
III.4. Schema a blocchi del controllo	49
III.5. Analisi blocco ad isteresi	49
III.6. Analisi del blocco PI	51
III.7. Funzione di trasferimento del controllo	53
III.8. Analisi del blocco Modulatore PWM	53
III.9. Funzione di trasferimento totale del controllo e del convertitore	54
Capitolo IV: Simulazioni circuitali	61
IV.1. Introduzione a PSIM	63
IV.2. Schema circuitale in PSIM	63
IV.3. Analisi risultati e requisiti del sistema Hardware	65
IV.4. Simulazione 1: funzionamento a regime	67
IV.5. Simulazione 2: gradino di corrente negativo 50 mA	69
IV.6. Simulazione 3: gradino di corrente negativo 100 mA	71

IV.7. Simulazione 4: funzionamento con duty cycle uguale a 0.5	72
IV.8. Simulazione 5: generatore onda triangolare per simulare corrente ION SOURCE	76
IV.9. Considerazioni sui risultati delle simulazioni	77
Capitolo V: Scelta e descrizione dell'hardware di controllo	79
V.1. Introduzione a RedPitaya	81
V.2. Utilizzo di RedPitaya nel progetto del controllo	84
Capitolo VI: Implementazione del sistema di controllo	87
VI.1. Acquisizione segnali in ingresso	89
VI.2. Implementazione controllo	92
VI.3. Scelta del metodo per la generazione della PWM con Red Pitaya	95
VI.4. Introduzione alla programmazione FPGA	96
VI.5. Generazione PWM per il sistema di controllo	96
Capitolo VII: Test	99
VII.1. Test di funzionamento generale del controllore	101
VII.2. Test di verifica del regolatore PI e del blocco modulatore PWM	105
Capitolo VIII: Conclusioni e sviluppi futuri	109
VIII.1. Conclusioni	111
VIII.2. Sviluppi futuri	111
Bibliografia:	113
APPENDICE A: Specifiche Red Pitaya	115
APPENDICE B: Codice sorgente "ENERGY RECOVERY"	119
APPENDICE C: Codice sorgente "ENERGY RECOVERY TEST"	123
APPENDICE D: Codice sorgente modulatore PWM in VHDL	125

Scopo della tesi

Lo scopo di questa tesi è quello di definire, progettare e implementare un sistema di controllo per un prototipo di circuito elettrico per il recupero di energia in sistemi per la generazione di fasci di particelle neutre (NBI, Neutral Beam Injector) per il riscaldamento del plasma in esperimenti di fusione termonucleare controllata.

In particolare con questo lavoro si vuole progettare e implementare un controllo che gestisca un alimentatore switching la cui funzione è quella di recuperare l'energia raccolta dalle griglie di accelerazione di un iniettore di particelle neutre. Più nello specifico, nell'ambito di uno studio di fattibilità concettuale della tecnica di recupero di energia in questo ambito di applicazione, si è sviluppato il sistema di controllo di un prototipo a potenza e tensioni ridotte (circa 1 kW e qualche kV) dell'alimentatore switching in fase di sviluppo presso i laboratori del Consorzio RFX [1] di Padova. Tale circuito sarà in futuro provato per dimostrare la fattibilità del recupero dell'energia estratta nella sorgente di ioni negativi Negative Ion Optimization (NIO1) in operazione presso il Consorzio RFX di Padova.

Oltre a definire i requisiti e la struttura del sistema di controllo, simulando il suo comportamento al calcolatore mediante opportuni modelli circuitali, l'autore della tesi ha provveduto alla scelta dell'hardware necessario per l'implementazione del controllore e a scrivere il codice di controllo.

La prima parte di questa tesi ha il ruolo di definirne l'ambito in cui è stata sviluppata. Nel capitolo I (Introduzione) si forniscono un insieme di informazioni generali sulla fusione termonucleare controllata e sulla funzione dei sistemi di iniezione di particelle neutre NBIs (Neutral Beam Injectors).

Il capitolo II (Il recupero dell'energia) tratta la necessità di sviluppare sistemi di recupero dell'energia per migliorare l'efficienza globale di sistemi di iniezione di neutri. In particolare, viene descritta l'attività in corso di sviluppo presso il Consorzio RFX di Padova sulle tematiche del recupero di energia con riferimento al NBI dell'esperimento ITER [13] e delle future macchine di fusione termonucleare controllata. Viene descritto l'esperimento NIO1 ed il prototipo di circuito switching per il recupero di energia da provare su tale esperimento.

Nel capitolo III (Analisi del sistema di controllo e definizione parametri del regolatore) si sviluppa una linearizzazione del circuito di alimentazione switching attraverso la strategia del "averaging space state" [3] per ottenere la funzione di trasferimento del sistema di recupero di energia sopra citato. Inoltre in questo capitolo si descrive la scelta del tipo di controllore e la strategia di controllo che si andrà ad implementare.

Scelta la strategia di controllo, la stessa è stata studiata ed ottimizzata mediante simulazioni al calcolatore su un modello semplificato del circuito e del sistema di controllo. Ciò è descritto nel capitolo IV (Simulazioni circuitali) in cui si analizzano, utilizzando il programma PSIM [8], i vari comportamenti del circuito di recupero di energia e del controllore proposto definendone i parametri principali.

Nel capitolo V (Scelta e descrizione dell'hardware di controllo) si descrive brevemente l'hardware scelto per l'implementazione del controllo, basato sulla piattaforma open-source Red Pitaya [9] e l'utilizzo che ne è stato fatto in questa tesi.

Il capitolo VI (Implementazione del sistema di controllo) descrive nel dettaglio l'implementazione dell'anello di controllo precedentemente progettato e le scelte attuate ai fini di ottenere le prestazioni desiderate.

Implementato il controllo si è passati alla fase di test dell'algoritmo, i test più rilevanti sono descritti nel capitolo VII (Test) con alcune considerazioni sui risultati ottenuti.

Nell'ultimo capitolo (Capitolo VIII: Conclusioni e sviluppi futuri) vengono riportate alcune riflessioni sul lavoro svolto e sui risultati ottenuti, dando inoltre alcuni spunti per l'ottimizzazione e l'implementazione delle parti mancanti.

Capitolo I: Introduzione

I.1. Introduzione alla fusione termonucleare controllata

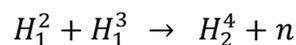
La fusione termonucleare controllata è una tecnologia per produrre energia elettrica dalla fusione di due atomi. Essa è ancora ad uno stato sperimentale e si stima sarà disponibile per la commercializzazione tra circa cinquant'anni. Ciò nonostante il suo sviluppo è di fondamentale importanza per il futuro energetico del pianeta. Nell'universo conosciuto circa il 99% dell'energia è data dalla fusione termonucleare, infatti è la reazione che avviene nelle stelle in maniera spontanea grazie alla loro enorme massa e gravità. Il principio che sottende alla reazione di fusione termonucleare è detto difetto di massa: due atomi leggeri si uniscono per formare un atomo più pesante la quale massa atomica è inferiore alla somma dei numeri di massa dei due atomi reagenti. Tale riduzione di massa nella reazione di fusione libera energia secondo la legge della relatività di Einstein.

$$\Delta E = mc^2$$

Equazione I.1

Con c che corrisponde alla velocità della luce nel vuoto, $c = 299792.458 \frac{km}{s}$, ed m che corrisponde alla massa.

Teoricamente si potrebbe applicare la reazione di fusione a qualsiasi elemento, ma nella pratica è possibile fondere solo nuclei molto leggeri. In natura la reazione di fusione che genera maggiore quantità di energia per unità di massa dei reagenti è quella dove i reagenti sono due protoni e due neutroni che danno luogo fondendosi ad un nucleo $4He$. Purtroppo tale reazione non ha molte possibilità di avvenire ed è di difficile attuazione, fortunatamente esiste una reazione più facilmente realizzabile tra Deuterio (H_2) e Trizio (H_3). Essi sono due isotopi dell'idrogeno e danno origine alla seguente equazione:



Equazione I.2

Questa reazione di fusione è quella con sezione d'urto maggiore. La sezione d'urto si misura in barn.

$$1 \text{ barn} = 10^{-28} m^2$$

Equazione I.3

Definisce un'area che è proporzionale alla probabilità che avvenga una fusione tra un nucleo accelerato con energia E ed un secondo nucleo. In realtà è la combinazione di due probabilità: la prima riguarda il superamento della barriera Coulombiana (280 KeV per la reazione Deuterio - Trizio) e la seconda riguarda l'effettivo evento di fusione. Per far avvenire la fusione tra due nuclei essi devono collidere. Sono entrambi dotati di cariche positive, quindi per la legge di Coulomb sono soggetti a forze repulsive. Essi quindi devono essere dotati di una velocità (energia cinetica) tale da superare queste forze di repulsione. L'energia necessaria viene fornita attraverso il calore che viene ceduto alla miscela di gas. Idealmente questa miscela di gas dovrebbe essere composta per metà da

Deuterio e per metà da Trizio portati alla temperatura di circa 150 milioni di gradi Kelvin (equivalenti a 12 KeV, l'unità di misura che si usa solitamente in ambito fusionistico per l'energia).

$$1 \text{ kelvin} = 8.621738 * 10^{-5} \text{ eV}$$

Equazione I.4

Questa temperatura consente agli elettroni di separarsi dal nucleo e quindi consentire la formazione di un gas ionizzato chiamato plasma, il quale è dunque costituito da particelle cariche. Il problema che ora sorge è il confinamento di questo gas ionizzato. Il plasma non può interagire troppo con le pareti della camera di contenimento, dove avviene la fusione, perché oltre a raffreddarsi e quindi spostarsi dalle condizioni necessarie per la fusione potrebbe inglobare delle impurità e minare ulteriormente la stabilità della reazione di fusione fino a comprometterla del tutto. Inoltre particelle cariche che si muovono con velocità così elevate possono dare origine a fenomeni altamente distruttivi per la parete della camera di contenimento. Quindi si è resa necessaria una soluzione per il confinamento del plasma. Essa è venuta dall'utilizzo di campi magnetici generati da correnti circolanti in spire che avvolgono la camera di ignizione. Gli elettroni e ioni si muovono a spirale lungo le linee di forza del campo magnetico, applicando campi magnetici di diversa forma e facendoli variare nel tempo si è riusciti a confinare il plasma nello spazio e costringerlo a seguire un percorso chiuso all'interno della camera di contenimento. Il plasma così confinato è però suscettibile ad alcune instabilità e a perdita di particelle le quali sfuggono dalla traiettoria di confinamento. Definiamo il tempo di confinamento come il tempo che intercorre tra la generazione del plasma e il suo spegnimento per raffreddamento. Esso deve essere tale da far sì che venga generata una sufficiente energia di fusione e di essere in grado di riscaldare, con i prodotti di nuove fusioni, il nuovo plasma immesso per mantenere la necessaria densità. Il tempo di confinamento però non deve essere nemmeno troppo lungo per non fare in modo che gli elettroni acquistino troppa energia e avere perdite troppo elevate per radiazione di sincrotrone. La configurazione maggiormente usata per le camere di confinamento è quella toroidale perché gli ioni possano proseguire continuamente nella loro traiettoria, senza collidere con le pareti. La temperatura di circa 150 milioni di gradi Kelvin potrebbe indurre a pensare che essa sia troppo elevata per qualsiasi materiale, in realtà si deve ricordare che la densità del plasma di fusione è di 1020 particelle per metro cubo, quindi diversi (6 per la precisione) ordini di grandezza inferiore a quella di un gas a pressione atmosferica. Dal punto di vista energetico è come avere un gas a pressione atmosferica scaldato a 100° C.

I.2. Il Criterio di Lawson

Il criterio di Lawson (dal nome dell'ingegnere che lo ha formulato) afferma che: affinché la reazione si sostenga e si abbia la produzione di energia, il triplo prodotto, costituito da temperatura (keV), tempo di confinamento (s) e densità (particelle per metro cubo) deve verificare la disequazione sottostante (Equazione I.5).

$$\eta * T * \tau_E = 12 * 10^{21} \text{ keV} * \text{s} * \text{m}^3$$

Equazione I.5

Tale criterio definisce il guadagno Q:

$$Q = \frac{\text{energia estratta}}{\text{energia prodotta}}$$

Equazione I.6

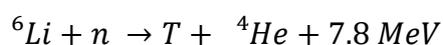
Per poter produrre più energia di quella che si introduce è quindi necessario che Q sia maggiore di 1 che la cosiddetta condizione di *breakeven*. Mentre se Q tende all'infinito allora la reazione di fusione termonucleare si autososterrebbe e questa è detta condizione di *ignizione*. Nel caso di ignizione però la reazione non sarebbe controllabile per cui non è utile raggiungere tali limiti. Nella realtà dei fatti non si è riusciti a raggiungere ancora la condizione di *breakeven*, si è arrivati ad un guadagno Q di circa 0,65 (nel reattore JET). ITER, il nuovo reattore sperimentale in costruzione a Cadarache in Francia, ha lo scopo (tra i tanti) di raggiungere e superare la condizione di *breakeven* e di arrivare ad un guadagno di energia Q = 10. I futuri reattori genereranno energia elettrica a partire dalla reazione di fusione Deuterio – Trizio la quale può generare una quantità di energia per coppie di reagenti di circa 17 MeV. L'energia (e quindi la potenza) si distribuisce tra i prodotti della reazione a seconda della loro massa:



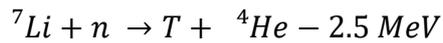
Equazione I.7

L'atomo di ${}^4\text{He}$ è carico positivamente e viene chiamato particella α . Esso ha una massa di quattro volte maggiore rispetto al neutrone generato quindi avrà un'energia quattro volte inferiore rispetto a quella del neutrone. La potenza ad esso associata ($P\alpha$) verrà utilizzata per riscaldare il plasma all'interno della camera di fusione e mantenere in atto la reazione, mentre l'energia associata al neutrone (Pn) sarà estratta ed usata per l'effettiva produzione di energia. La condizione di ignizione sosterrebbe la reazione di fusione all'interno della camera senza dover immettere energia dall'esterno, ma renderebbe incontrollabile la stessa reazione. Quindi avendo un guadagno di circa 10 bisognerà fornire una potenza dall'esterno che, assieme alla $P\alpha$, sosterrà la reazione. Si sono studiati diversi metodi per fornire quest'energia, i più impiegati sono il riscaldamento tramite radioonde e il riscaldamento con fascio di atomi neutri.

La reazione di fusione produce neutroni, i quali essendo privi di carica, non vengono deviati dal campo magnetico nella camera e quindi sfuggono al confinamento e urtando la parete della camera, chiamata *breeding blanket*, producono calore. Il calore viene successivamente scambiato con un fluido termovettore e utilizzato per la produzione di energia elettrica attraverso un ciclo termodinamico tradizionale. Il *breeding blanket* ha una seconda ed importantissima funzione. Essendo composto da litio, i neutroni che impattano sulla sua superficie producono la produzione di trizio (per questo il mantello viene detto *breeding*). Le relazioni secondo le quali avviene il *breeding* sono le seguenti:



Equazione I.8



Equazione I.9

In natura il Litio è composto dal 92.7% di ${}^7\text{Li}$ e dal restante 7.3% da ${}^6\text{Li}$. Il Trizio prodotto viene reimmesso nella camera di confinamento assieme al Deuterio così da fornire altro combustibile per la reazione di fusione. Esso è un isotopo radioattivo dell'Idrogeno che viene prodotto dall'interazione dei raggi cosmici con l'Azoto presente nell'atmosfera. Presenta un tempo di decadimento di circa 12 anni che ne impedisce quindi il suo accumulo. Quindi per la produzione del Trizio si ricorre al Litio che è un elemento abbondante in natura. Il Deuterio invece si ricava dall'acqua di mare nella quale è presente in piccole quantità (0.0156%). Esso è economicamente semplice da produrre dato che lo si può estrarre facilmente. Entrambi gli elementi necessari per la fusione termonucleare controllata sono quindi molto abbondanti in natura e, grazie ad un eventuale sviluppo di questa tecnologia, si stimano riserve di Deuterio per $2 * 10^8$ anni e di Litio per $5 * 10^{11}$ anni.

I.3. Campo magnetico di confinamento

Per confinare il plasma si usa un campo magnetico il quale è la combinazione di più campi magnetici.

- B_ϕ è il campo toroidale. Viene generato da bobine che avvolgono la camera toroidale le quali, attraversate da corrente, generano il campo magnetico con direzione coassiale al toroide. LA corrente nelle bobine assume valori estremamente elevati, soprattutto nella tipologia di camera di tipo Tokamak, in cui il campo toroidale deve essere un ordine di grandezza superiore al campo poloidale. L'elevato valore della corrente induce l'utilizzo di materiali superconduttori i quali devono essere mantenuti a temperature molto basse, vicino allo zero assoluto (-273.15°C), per evitare perdite ohmiche che risulterebbero troppo elevate. Il limite del campo magnetico toroidale finora è stato di 12 T.
- B_θ è il campo poloidale, ed è generato dalla corrente che attraversa il plasma, generata a sua volta dal campo magnetico prodotto dal solenoide centrale (equivalente del primario di un trasformatore che induce una corrente nel secondario), posto in verticale al centro della camera toroidale. Questo campo magnetico viene solitamente convogliato attorno al toroide usando un nucleo ferromagnetico per limitare le dispersioni delle linee di campo. La corrente indotta che attraversa il plasma viene inoltre sfruttata per riscaldare il plasma per effetto Joule quando esso deve raggiungere la temperatura di regime e ha una densità ancora elevata.
- B_v è il campo magnetico verticale. La sua funzione è quella di evitare la deriva delle particelle nella direzione perpendicolare all'asse del toro e quindi mantenere in sede il plasma. Viene generato dalle bobine di correzione che avvolgono il toro in modo coassiale.

Si utilizzano entrambi i campi magnetici, toroidale e poloidale, perché la loro somma genera un campo magnetico con linee di campo elicoidali all'interno del toroide migliorando il confinamento del plasma. Uno solo di essi non basterebbe ad avere un buon confinamento.

Le tipologie di confinamento magnetico che si stanno studiando sono:

- Tokamak: è quella più tecnologicamente avanzata, il cui campo magnetico risulta molto stabile. La componente poloidale è prodotta dalla corrente circolante nel plasma. Un limite tecnologico è costituito dal valore molto elevato del campo toroidale (circa un ordine di grandezza in più del poloidale). Con questa configurazione è inoltre necessario riscaldare il plasma con sistemi di riscaldamento ausiliari.
- Reverse Field Pinch (strizione a campo rovesciato): la componente toroidale è dello stesso ordine di grandezza di quella poloidale, la quale è generata dalla corrente nel plasma. La macchina risultante è meno costosa rispetto alla Tokamak e non richiede un riscaldamento ulteriore del plasma. Il limite di questa configurazione sta nella scarsa stabilità del plasma.
- Stellarator: con questa configurazione, grazie a bobine di forma opportuna, si generano entrambe le componenti del campo magnetico dall'esterno. Il campo risultante ha un regime stabile, non pulsato come è nelle altre due tipologie. Tuttavia la complessità costruttiva ed il costo sono molto elevati.

I reattori sperimentali attualmente in funzione ed in costruzione sono principalmente macchine Tokamak. Anche ITER (International Thermonuclear Experimental Reactor) avrà una macchina di tipo Tokamak. Come si evince dal nome esso è un esperimento scientifico su larga scala, a cui partecipano alcuni tra i paesi tecnologicamente più sviluppati. Il reattore si sta costruendo a Cadarache, in Francia e si prevede la fine della sua realizzazione nel 2018. Il suo scopo sarà di dimostrare la possibilità tecnica e scientifica di produrre energia attraverso la fusione termonucleare a confinamento magnetico, utilizzando plasmi in grado di sostenere la reazione per un tempo sufficientemente lungo. Gli studi fatti finora saranno quindi verificati. ITER dovrà dimostrare il funzionamento delle principali componenti della macchina e l'efficacia dei sistemi di rimozione e sostituzione a distanza dei componenti. Inoltre si verificheranno i sistemi per il trattamento dei materiali e il recupero del trizio, determinando così le prestazioni di diversi moduli del mantello fertilizzante. Saranno verificati anche i sistemi per l'iniezione del combustibile e i sistemi di riscaldamento ausiliari tra cui i due o tre iniettori di particelle neutre. ITER (figura I.1) è un reattore sperimentale e non ha come scopo la produzione di energia elettrica. Questo obiettivo lo avrà DEMO (figura I.2), reattore a fusione termonucleare controllata studiato in Europa, la cui costruzione si prevede inizierà tra almeno una decina d'anni. Sarà probabilmente PROTO il primo prototipo di centrale elettrica a fusione con l'obiettivo di dimostrare la possibilità di produrre energia elettrica a costi competitivi, e la sua costruzione inizierà almeno tra 35 anni.

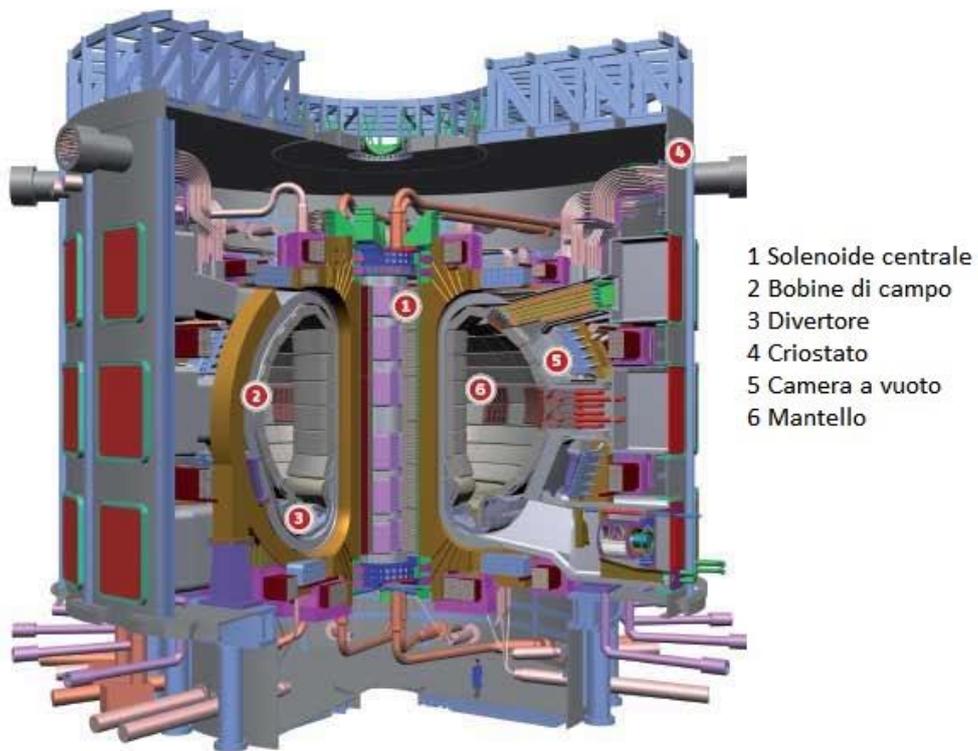


FIGURA 0-1

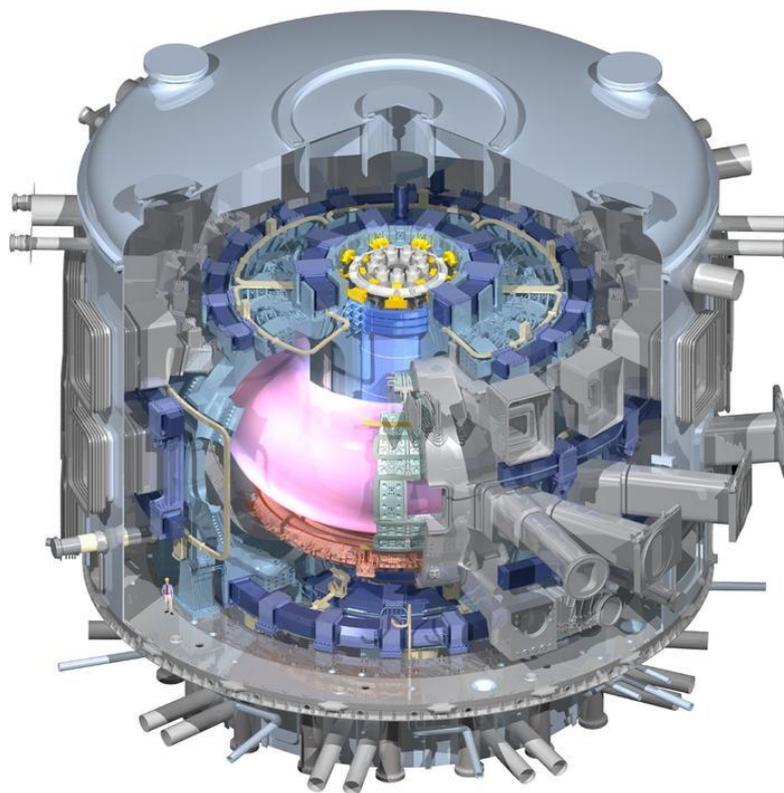


FIGURA 0-2

Gli sforzi che si stanno compiendo nella ricerca sulla fusione termonucleare come fonte di energia sono dovuti a tutti quei vantaggi che questa tecnologia avrebbe nel futuro prossimo. Dobbiamo ricordare che la fusione non è una reazione a catena come lo è la fissione nucleare, questo implica che, appena ci si scosta alle condizioni ottimali o si interrompe l'apporto di combustibile, la reazione si interrompe. Questo fatto implica quindi un livello di sicurezza intrinseca del sistema molto elevato. La reazione comunque genera particelle che rendono i macchinari radioattivi a fine vita, ma utilizzando i materiali corretti e usando l'esperienza acquisita in tutti i precedenti esperimenti di reattori di fusione, i tempi di dimezzamento si riducono drasticamente rispetto alla fissione nucleare (tempi di dimezzamento dell'ordine delle decine di anni). Non c'è quindi la produzione di elementi attinidi con elevatissimi tempi di dimezzamento come avviene nella fissione. Il trizio è un isotopo instabile dell'idrogeno ma può essere maneggiato in completa sicurezza, non necessita inoltre di essere trasportato perché si produce in loco nel breeding blanket grazie al Litio. Infine ricordiamo che gli elementi necessari per la fusione, deuterio e litio, sono molto abbondanti e facilmente reperibili sulla terra e questo comporta poter produrre energia elettrica da fusione (al consumo attuale di energia) per milioni di anni.

1.4. I sistemi di iniezione di particelle neutre per il riscaldamento del plasma

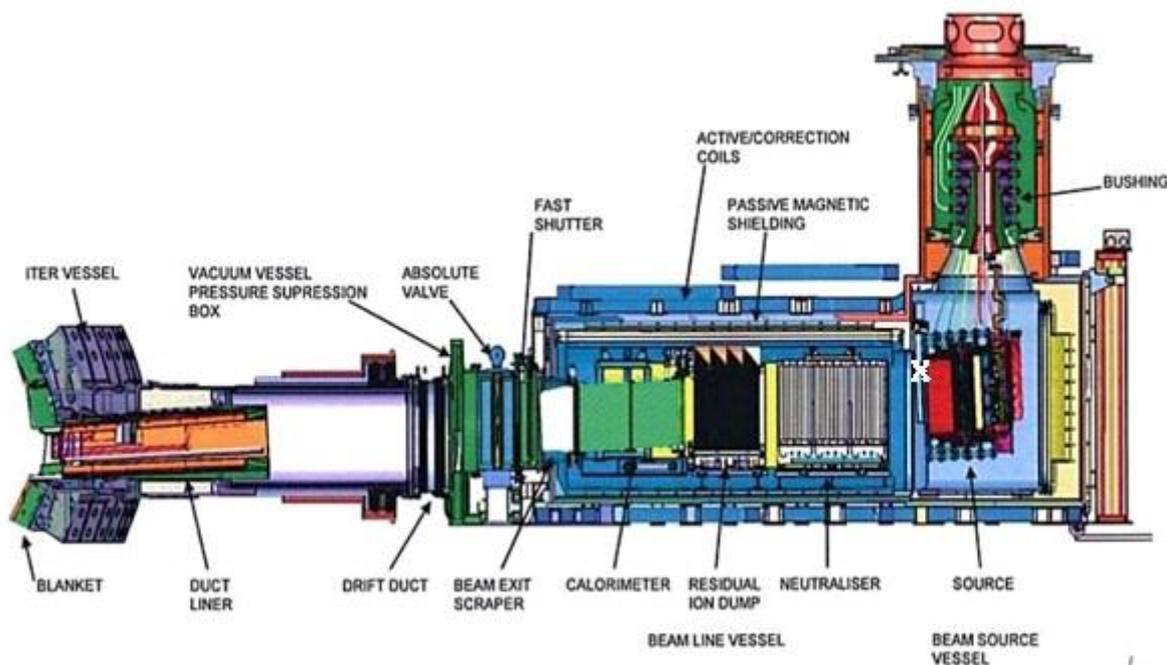
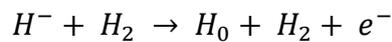


FIGURA 0-3

Le macchine più utilizzate come abbiamo visto sono di tipo Tokamak, esse hanno quindi bisogno di sistemi per il riscaldamento addizionale del plasma per raggiungere le temperature necessarie all'ignizione. Una tipologia di sistema tra i più importanti ed utilizzati è il riscaldamento basato sull'iniezione di particelle neutre. La produzione di fasci di atomi neutri ad alta energia, denominata anche Neutral Beam Injection (NBI) è ormai affermata e di largo impiego in ambito fusionistico. Il fascio di ioni prodotti viene accelerato grazie a sistemi di alimentazione elettrica che generano una grande differenza di potenziale. Successivamente il fascio viene neutralizzato del punto di vista della

carica elettrica e iniettato nella camera toroidale dove collide con le particelle del plasma, contribuendo al loro riscaldamento. I neutri iniettati possono essere di idrogeno o di deuterio. Gli ioni negativi sono più semplici da neutralizzare grazie anche all'alta energia che viene loro fornita nell'accelerazione (dell'ordine del MeV), mentre l'efficienza della neutralizzazione degli ioni positivi decade rapidamente all'aumentare dell'energia. I sistemi di iniezione hanno un'efficienza energetica bassa, cioè l'energia trasferita al plasma è solo una modesta frazione dell'energia necessaria durante il processo di iniezione. Per l'efficienza del processo si preferisce utilizzare sistemi di iniezione basati su ioni negativi, anche se essi comportano sfide tecnologiche maggiori rispetto alle sorgenti di ioni positivi. Le sorgenti di ioni studiate finora sono di due tipi: a filamento e a radiofrequenza. Entrambe generano un plasma da cui vengono estratti ioni, successivamente una serie di griglie a potenziali crescenti che costituiscono l'acceleratore accelerano il fascio che passa attraverso il neutralizzatore, una camera in cui si immette idrogeno o deuterio molecolare (H₂ o D₂, a seconda del tipo di ioni impiegati), con lo scopo di annullare la carica del fascio di ioni negativi in uscita dall'acceleratore. L'annullamento della carica avviene attraverso la collisione con l'idrogeno molecolare dando luogo alla seguente reazione:



Oppure:

Equazione I.10



Equazione I.11

Nel processo di neutralizzazione lo ione mantiene la propria energia cinetica. Il NBI fornisce quindi in uscita un fascio di particelle neutre dotate dell'energia cinetica fornita dall'acceleratore. Il fascio viene iniettato nella camera toroidale e non essendo provvisto di carica esso non risente dell'influenza del campo magnetico. Le particelle neutre cedono la loro energia attraverso l'urto con gli ioni presenti nella camera che quindi vengono riscaldati. L'energia ceduta dal fascio agli ioni è solo una frazione dell'energia (e quindi potenza) necessaria per la produzione del fascio stesso. Questo limite è comune a tutti i sistemi di riscaldamento ausiliario ed influisce negativamente sul fattore di guadagno Q che si abbassa. Il basso rendimento del sistema è dovuto alla scarsa efficienza con cui il fascio viene neutralizzato, cioè non tutti gli ioni vengono catturati dal neutralizzatore ma rimangono degli ioni residui. Alcuni numeri: utilizzando ioni negativi con accelerazioni di oltre i 100 keV si ha una efficienza di neutralizzazione del 60%, se l'accelerazione è di 1 MeV l'efficienza scende a valori tra il 45% e il 50%. Se si utilizzano ioni positivi, anche con accelerazioni basse rispetto agli scopi dell'iniettore (100 keV), si ha un'efficienza molto inferiore, circa il 25%. Accelerando il fascio sopra i 300 keV l'efficienza è praticamente nulla. Il fascio quindi è composto anche da ioni residui che vanno in qualche modo eliminati prima che il fascio entri nel condotto che porta alla camera del plasma. Per fare ciò si sono studiati dei deflettori che, attraverso dei campi magnetici o dei campi elettrostatici, deviano la traiettoria degli ioni. Si parla quindi o di deflessione magnetica o di deflessione elettrostatica. Gli ioni deflessi possiedono dell'energia cinetica (fornita in fase di accelerazione) che viene persa. Il processo quindi risulta poco efficiente. Deviando gli ioni deflessi su delle speciali griglie di raccolta si può recuperare parte dell'energia che essi possiedono migliorando l'efficienza del processo e quindi il rendimento del sistema di iniezione di neutri. Il recupero di energia (in gergo Energy Recovery) ha proprio come scopo lo studio di sistemi di recupero di energia per il miglioramento dell'efficienza complessiva del sistema. Questa tesi affronta alcuni aspetti del recupero di energia e del suo impiego in ambito fusionistico.

Capitolo II: Il recupero dell'energia

II.1. Il recupero di energia nei sistemi di iniezione di particelle neutre

Minimizzare la potenza da fornire ai sistemi ausiliari per il mantenimento della reazione è una condizione necessaria per rendere commercialmente attuabile la costruzione di impianti a fusione. Tutti i sistemi di riscaldamento addizionale del plasma hanno un rendimento molto basso. Un sistema di iniezione di particelle ha un rendimento globale massimo del 30 %, e questo implica che il 70 % della potenza prelevata dalla rete e trasferita al fascio di ioni non viene usata per riscaldare il plasma ma viene dissipata. Sono quindi indispensabili sistemi che permettano di recuperare, se possibile, una parte dell'energia e utilizzarla nel processo stesso di generazione ed accelerazione degli ioni per aumentarne il rendimento. La corrente ionica derivante dal processo di deflessione degli ioni residui dopo la neutralizzazione è una delle fonti utilizzabili per il recupero di energia. Nel processo di deflessione (magnetica o elettrostatica) gli ioni colpiscono una griglia metallica collegata a terra dando origine ad una corrente, se la piastra viene isolata essa acquisterà un potenziale elettrico dovuto all'accumulo delle cariche elettriche.

II.2. Il caso di ITER

ITER avrà un sistema di iniezione di neutri (NBI) basato su una sorgente a radiofrequenza di ioni negativi. Lo schema sotto riportato (figura II.1) descrive in maniera generale il sistema di iniezione di particelle. Non ci addentreremo nel descrivere dettagliatamente ogni singolo elemento dello schema (Sorgente del plasma, Acceleratore, filtro ioni residui, Condotto, ecc) e il suo funzionamento ma ci concentreremo nel definire il rendimento generale del sistema [7].

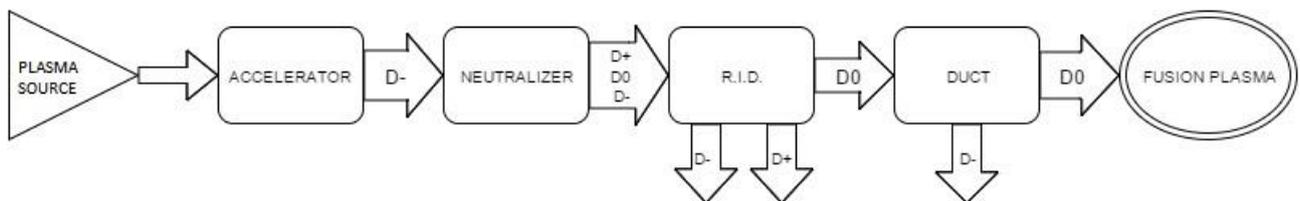


FIGURA II-1

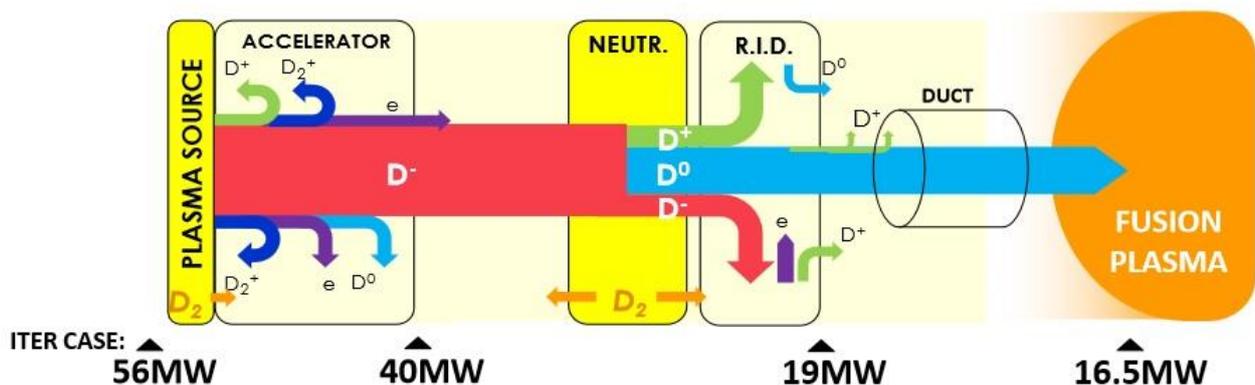


FIGURA II-2

Il rendimento totale del sistema si può ricavare da tre fattori:

$$\eta_{totNBI} = \eta_{acc} * \eta_{neutr} * \eta_{trasm}$$

Equazione II.1

Dove $\eta_{acc} \cong 0.7$ è il rendimento dello stadio di accelerazione e dipende da:

- Perdite per **stripping**: con sorgenti di ioni negativi, il distacco di un elettrone da H^- è altamente probabile, se questo fenomeno accade durante l'accelerazione delle particelle l'energia cinetica data dall'accelerazione è troppo bassa per essere significativa per il riscaldamento del plasma di fusione.
- Particelle accelerate perse.

L'efficienza di neutralizzazione $\eta_{neutr} \cong 0.6$ dipende dalla capacità del neutralizzatore di estrarre le particelle ionizzate, sono allo studio diversi sistemi di neutralizzazione dato che questo particolare elemento influisce molto sul rendimento della macchina.

Il rendimento $\eta_{trasm} \cong 0.8$ racchiude due caratteristiche de sistema, la prima riguarda la capacità del sistema di estrazione di mantenere i fasci di particelle neutre in traiettoria nel condotto (beamlet divergence), la seconda invece è determinata dalla reionizzazione di particelle neutre all'interno del condotto stesso.

Tutto questo porta ad un rendimento totale pari a:

$$\eta_{totNBI} = 0.7 * 0.6 * 0.8 = 0.336$$

Equazione II.2

Quindi solo il 33.6 % dell'energia fornita al sistema di iniezione viene effettivamente utilizzata per il riscaldamento del plasma da fusione. La restante energia, seppur non in maniera totale, può essere recuperata grazie a sistemi di recupero dell'energia e impiegata per l'alimentazione stessa del NBI o di altri sistemi.

La figura II.2 descrive nel dettaglio la potenza richiesta da ogni elemento di tutta la catena di sistemi del NBI per ITER dall'alimentazione fino alla camera del plasma. Come possiamo notare solamente dai 17 ai 20 MW vengono effettivamente utilizzati per il riscaldamento del plasma sui 55 -59 MW utilizzati. Il rendimento Nel caso di questo NBI è quindi nel caso peggiore:

$$\eta_{totNBI} = \frac{17 [MW]}{59 [MW]} = 0.288 \cong 29\%$$

Equazione II.3

II.3. Ion Source: L'esperimento Negative Ion Optimisation (NIO1)

Come visto nel paragrafo precedente il reattore sperimentale ITER utilizzerà un NBI basato su una sorgente a radiofrequenza di ioni negativi. Il Consorzio RFX e INFN-LNL, due centri di ricerca, il primo a Padova completamente rivolto alla ricerca sulla fusione nucleare e il secondo a Legnaro (PD),

stanno sviluppando una sorgente di ioni chiamata NIO1 (Negative Ion Optimisation 1) al fine di studiare e comprendere la fisica delle sorgenti a radiofrequenza di ioni negativi ed ottimizzare la produzione e l'estrazione degli ioni. NIO1 è uno strumento versatile che fornirà indicazioni molto utili per lo sviluppo delle future sorgenti a ioni negativi per il NBI di ITER. NIO1 è una sorgente modulabile di ioni, basata su di un plasma accoppiato induttivamente (ICP, inductively couple plasma), seguito da uno stadio di accelerazione compatto ed una camera diagnostica del fascio. Questa sorgente di ioni si differenzia dalle altre sorgenti dello stesso tipo (H^- e ICP) principalmente per due motivi:

- NIO1 è progettato per un funzionamento continuo.
- Le pareti della sorgente possono essere completamente ricoperte di magneti.

Il funzionamento continuo comporta un sistema di raffreddamento di potenza elevata e la necessità di fornire Cesio alla sorgente. Mentre la possibilità di inserire magneti permette di utilizzare diverse configurazioni e quindi di studiare il comportamento degli ioni sotto diverse condizioni.

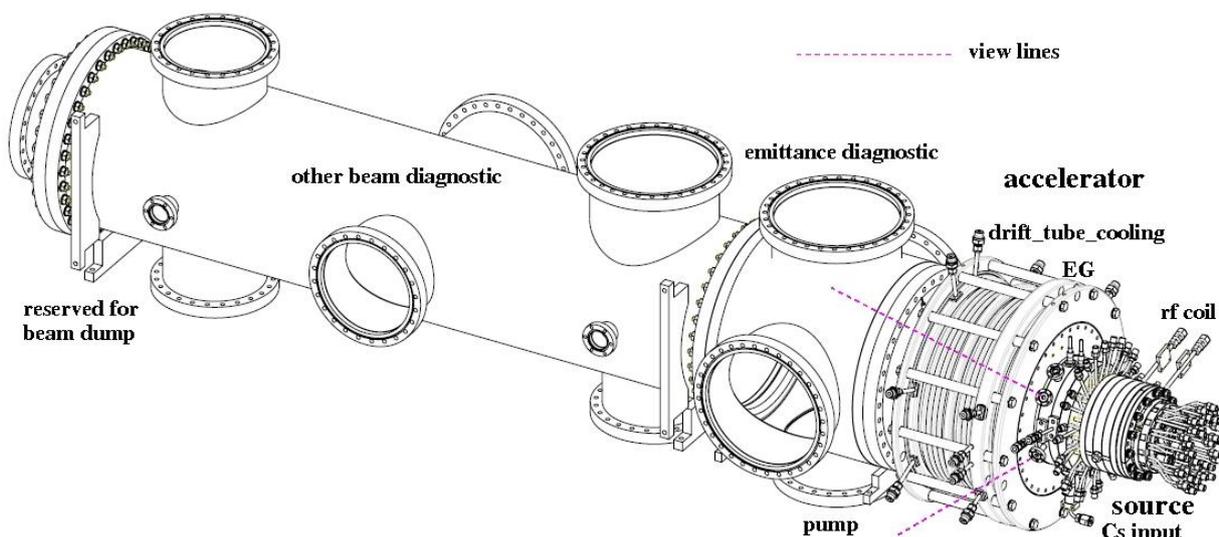


FIGURA II-3

NIO1 (figura II.3) è una sorgente ICP ad aperture multiple che permette di avere risultati importanti riguardo questioni quali: l'efficienza di estrazione del campo magnetico, la riduzione degli elettroni estratti assieme agli ioni prodotti dalla sorgente, l'uniformità e la stabilità del fascio di ioni estratto, il consumo di cesio, il trasporto degli ioni prodotti dalla superficie di produzione all'area di estrazione e la misura in scala della frequenza ottimale e della minima pressione di lavoro. Questa sorgente prevede una tensione di accelerazione di 60KV per una corrente ionica totale di 135mA divisa in 9 fasci elementari. Questi valori sono decisamente inferiori rispetto a quelli richiesti per il NBI di ITER (40A, 1MeV). D'alto canto i vantaggi di NIO1 sono notevoli. La sua compattezza e la sua installazione in aria rendono facilmente attuabili modifiche, sostituzioni e manutenzione. NIO1 è stato progettato privilegiando la modularità e la simmetria, dove possibile, e permette rapide sostituzioni e installazione di componenti, come quella di griglie di estrazione e di post-accelerazione o di elettrodi a contatto con il plasma. Molte parti, tra cui la griglia di estrazione, quella di accelerazione, il modulo del filtro e le sorgenti multipolari, possono essere ruotate di 90°, sempre per aumentare la versatilità. Gli ioni sono formati in un plasma freddo vicino all'elettrodo con aperture

multiple, detto Griglia di Plasma (Plasma Grid, PG) dal quale è estratto il fascio. Il gas H_2 che alimenta il processo è in parte ionizzato in una regione a plasma più caldo chiamata driver. Similmente alla sorgente del NBI di ITER, NIO1 è una sorgente ICP; ha una bobina a radiofrequenza alimentata ad una frequenza nominale di 2 MHz. Per limitare il diametro interno della sorgente, non è presente una camera di espansione, tutto il gradiente di temperatura del plasma deve essere fornito dal filtro a campo magnetico. Per ragioni pratiche, il funzionamento di NIO1 è limitato a ioni di idrogeno; il valore della densità di corrente di progetto è pari a 280 Am^{-2} , equivalente a quella richiesta nel NBI di ITER (pari ad una densità di corrente di 200 Am^{-2} di ioni D^-).

Il Cesio è necessario per ottenere la densità di corrente nominale. Esso agisce da catalizzatore e quindi facilita l'emissione di elettroni quando degli ioni o dei atomi neutri lo urtano. La regolazione del cesio in NIO1 è ottenuta con un forno esterno che garantisce stabilità e uniformità termica del cesio.

La sorgente è una colonna compatta di dischi montati insieme, tenuta assieme da barre di compressione. Ci sono 9 fori nella griglia del plasma (PG), con un diametro massimo di 8mm, che permettono il passaggio dei 9 fasci elementari. La tensione di estrazione di 60kV è ottenuta usando principalmente tre griglie metalliche che fungono da elettrodi:

- Il PG, alimentato a -60kV, che è la tensione di riferimento per la sorgente di ioni.
- L'Extraction Grid (EG), alimentata a -51kV, per regolare la corrente del fascio di ioni estratti e per fermare gli elettroni insieme ad essi estratti (deflessi da magneti permanenti posti dentro l'EG).
- La Post Acceleration grid (PA) che è vincolata a terra.

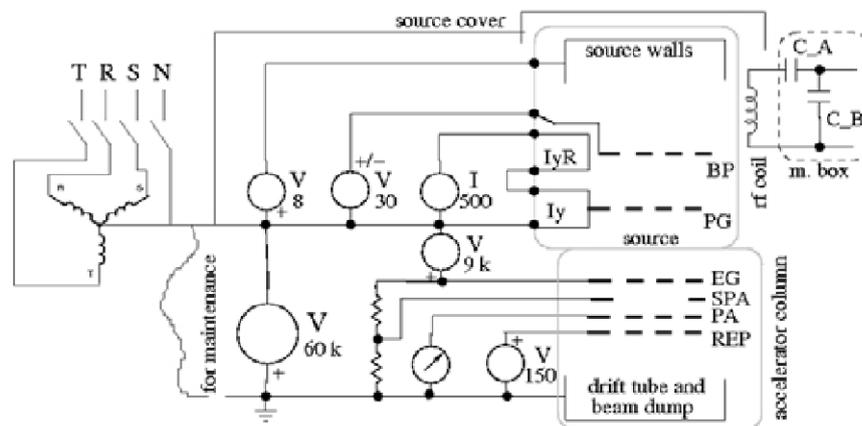


FIGURA II-4

Dopo il PA può essere aggiunto elettrodo riflettente per riflettere gli elettroni. Il PG è direttamente connesso ad una alimentazione elettrica, detta Acceleration Grid Power Supply (AGPS), con tensione nominale di -60 kV e corrente nominale di 150 mA (DC). La griglia di estrazione EG è alimentata dall'Extraction Grid Power Supply (EGPS), progettata per fornire +9kV e 300mA DC ed è posta in un'armatura ad alta tensione collegata al PG. La PA è isolata da una guaina poliammide (una materia plastica con elevate prestazioni riguardo resistenza ad alte temperature, all'usura e garantisce basso

attrito) dal pavimento del laboratorio in cui è posta la sorgente ed è messa a terra con un amperometro. In caso di scarica tra gli elettrodi dell'EG e del PA, potrebbe instaurarsi una tensione elevata nello spazio tra l'EG e il PG e nella guaina di poliammide, è stata quindi posto un induttore di connessione tra gli elettrodi e le alimentazioni con la funzione di proteggere la guaina, ma non gli elettrodi. Per proteggere lo spazio dell'EGPG si usa una serie di varistori (con tensione di scarica a 12kV) e uno spinterometro. Inoltre sono presenti diodi di protezione dall'eventuale inversione della polarizzazione dell'alimentazione. Le componenti della sorgente di ioni appena descritte sono raffreddate opportunamente. Le pareti della sorgente sono coperte di magneti permanenti, i quali generano una bottiglia magnetica, cioè confinano le particelle nella regione a campo magnetico meno intenso dello specchio magnetico. Lo specchio magnetico è una configurazione del campo magnetico nella quale l'intensità del campo cambia muovendosi lungo la linea del campo. Per ottenere una bottiglia chiusa sono stati inseriti magneti in ferrite anche dietro la bobina a radiofrequenza. La possibilità di rimuovere questi magneti rende possibili entrambe le configurazioni dando una notevole versatilità alla macchina.

II.4. Stato attuale del progetto per il recupero di energia

Lo stato attuale del progetto per il recupero di energia da una fonte di ioni negativi non è ancora del tutto definito. Inizialmente è stata verificata la fattibilità della fase di collecting degli ioni negativi senza che essa crei interferenze con la generazione del fascio dell'iniettore. Successivamente è stato ipotizzato di utilizzare un convertitore a semiconduttori (convertitore statico) con la funzione di gestire il flusso di potenza tra l'ingresso (piastre di raccolta e Bus DC) e l'uscita (carico). Quindi l'energia in questa fase del progetto non viene riutilizzata ma semplicemente dissipata in un carico resistivo. Una ulteriore semplificazione messa in atto sta nel considerare non un iniettore completo ma semplicemente un fascio di ioni, generato da una sorgente di ioni negativi, che vengono accelerati e poi fatti collidere con la piastra di raccolta isolata da terra. Il fascio ha quindi una struttura regolare, costante ed uniforme. La collisione avviene perpendicolarmente alla piastra metallica, questa è un'ulteriore semplificazione dato che in un iniettore reale, da cui si vuole recuperare dell'energia, il fascio non colpisce la piastra perpendicolarmente, ma la sua traiettoria è il risultato della deviazione degli ioni residui dal fascio principale uscente dal neutralizzatore. La superficie di raccolta deve essere vincolata a terra altrimenti l'eventuale isolamento elettrico da terra comporterebbe un innalzamento della tensione con la conseguente compromissione dell'ottica del fascio. Più tale potenziale aumenta, più gli ioni, che viaggiano verso la piastra, vengono respinti.

Gli ioni che colpiscono la piastra metallica (conduttrice) di raccolta ne aumentano il potenziale elettrico. Essi possono essere rimossi e collezionati attraverso un circuito elettrico come visibile in figura II-5.

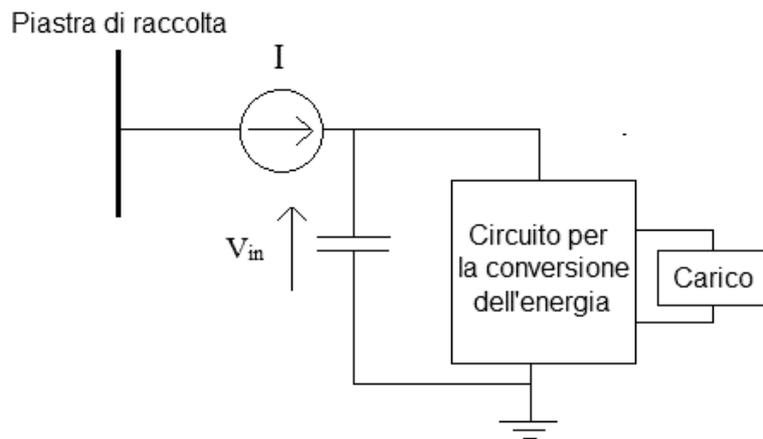


FIGURA II-5

Da notare che l'inserimento del circuito di conversione statica costringe a svincolare da terra la piastra di raccolta per creare il potenziale necessario all'estrazione degli ioni. Precedentemente si è considerato il fascio di ioni costante ed uniforme, quindi, trascurando eventuali fenomeni di non linearità, l'intensità della corrente che si genera dalla collisione del fascio con la piastra sia uguale all'intensità della corrente ionica (del fascio) stessa. Ciò comporta una corrente di intensità costante all'ingresso del circuito. Lo schema del circuito equivalente è mostrato in figura II-6 che descrive, semplificando al massimo, la sorgente di ioni rendendola equivalente ad un generatore di corrente che fornisce una corrente nominale di 150 mA. Il fascio, collidendo con la piastra, genera il potenziale di tensione all'ingresso del circuito di conversione. Il carico, come precedentemente descritto, è composto da un resistore su cui l'energia viene dissipata. Il circuito è stato progettato per avere in ingresso una tensione costante in modo tale da non perturbare il fascio, questo comporta quindi la necessità di dissipare una potenza costante sul carico resistivo. Il controllo quindi dovrà soddisfare tali richieste, cioè deve essere in grado di gestire il flusso di potenza tra ingresso ed uscita gestendo la potenza dissipata sul carico al variare della corrente in ingresso.

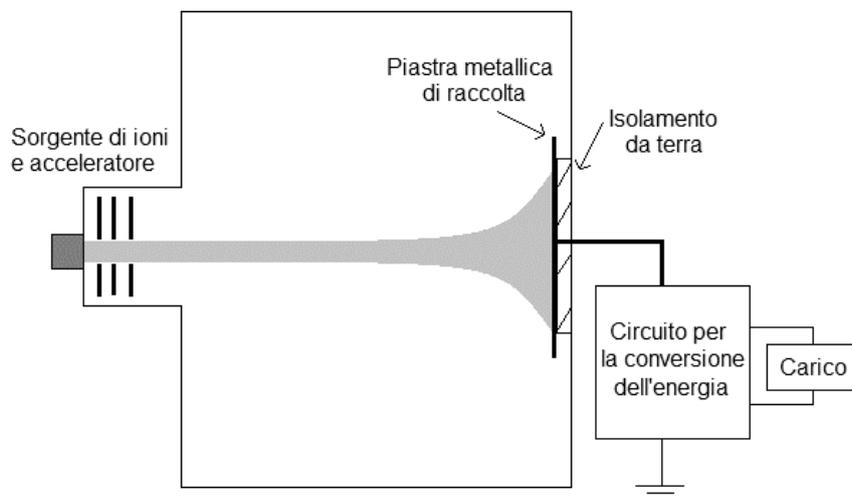


FIGURA II-6

Il prototipo, progettato a RFX, studia la fattibilità di tale sistema. Grazie a tali studi di fattibilità si è arrivati alla definizione del circuito di conversione di energia mostrato nella figura II-7 che comprende:

- Ion Source
- DC bus
- Convertitore switching a ponte inter
- Trasformatore di isolamento
- Raddrizzatore a ponte a diodi
- Filtro
- Carico

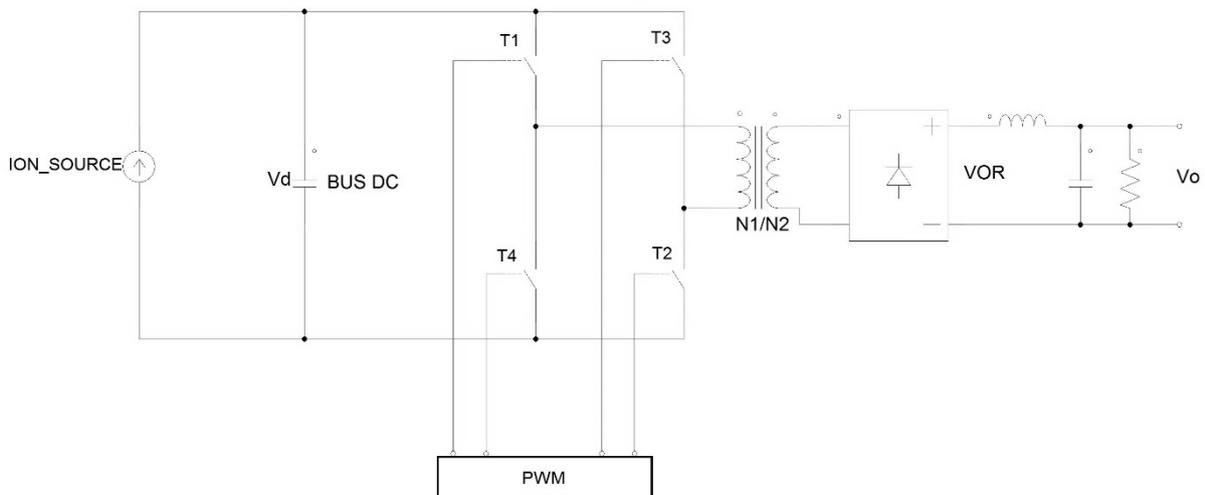


FIGURA II-7

Lo stage di input è ad alta tensione, il condensatore serve a mantenere la tensione di soglia al valore richiesto di 6 kV, mentre la corrente di ingresso è data dal valore di corrente estraibile da NIO1 più un margine cioè 150 mA. La tensione di ingresso quindi del convertitore DC/DC è quindi di 6 kV. Il controllo del convertitore avviene in PWM (Pulse Width Modulation) con una frequenza di switching di 100 kHz, lo stadio di uscita del convertitore è collegato ad un trasformatore ad alta frequenza che abbassa la tensione e consente di avere isolamento galvanico tra ingresso ed uscita. Troviamo poi un raddrizzatore a ponte di diodi ed un filtro. Il filtro è costituito da un induttore in serie ed un condensatore in parallelo al carico, i quali smussano le forme d'onda di tensione e corrente limitando le variazioni di corrente ($\frac{di}{dt}$) e di tensione ($\frac{dv}{dt}$).

Il precedente studio sul convertitore ha portato a definire i valori dei componenti presenti basandosi sull'idea di limitare: la tensione di uscita, le dimensioni del trasformatore (e quindi anche le sue perdite) e l'induttanza di uscita. Il valore della capacità del condensatore in ingresso è stato scelto per ridurre le oscillazioni (ripple) della tensione di soglia e mantenerla più costante possibile. Lo studio sviluppato in questa tesi consente non solo di generare un controllo PWM per il convertitore ma avere anche una gestione dello stadio di ingresso per rendere maggiormente efficiente il processo di conversione.

II.5. Convertitore DC/DC full bridge controllato in PWM

Il convertitore DC/DC a ponte intero (ponte ad H) viene utilizzato in diverse applicazioni, dagli azionamenti per motori elettrici a corrente continua fino all'utilizzo come inverter DC/AC sinusoidale. La versatilità del suo funzionamento dipende tipologie di controllo che esso supporta. L'ingresso è una tensione continua (nel nostro caso fornita dal BUS DC) con una determinata ampiezza. L'uscita è a sua volta una tensione continua della quale si possono controllare ampiezza e segno. Infatti il ponte ad H è un convertitore a quattro quadranti quindi opera sia come Raddrizzatore che come Inverter.

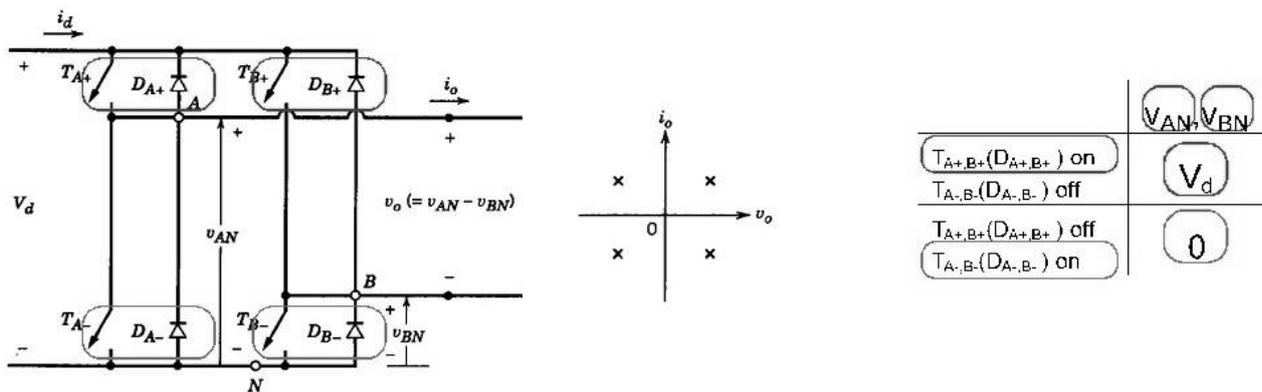


FIGURA II-8

Il convertitore a ponte ha due rami detti anche gambe con due interruttori e due diodi (in antiparallelo) ciascuno come è possibile vedere in figura II-8. La conseguenza di avere dei diodi in antiparallelo determina lo stato di conduzione o meno dello switch quando esso è chiuso in relazione con il segno della corrente di uscita.

Cosa significa PWM. PWM è l'acronimo di Pulse Width Modulation (modulazione a larghezza d'impulso) ed è una modulazione in onda quadra (digitale) che permette di ottenere una tensione media dipendente dal duty cycle (D), ovvero il rapporto tra il tempo in cui il segnale è alto e quello in cui esso è basso.

$$D = \frac{T_H}{T}$$

Equazione II.4

Dove T_H è appunto il tempo in cui il segnale è alto, mentre T è il periodo totale della commutazione. Si esprime generalmente in percentuale ed ovviamente è compreso tra lo 0 % e il 100 %.

$$D_{\%} = \frac{T_H}{T} * 100$$

Equazione II.5

Quando esso è 0 % allora il segnale è sempre basso , viceversa quando $D\% = 100 \%$ allora il segnale è sempre alto come è possibili notare dall'esempio di figura II-9.

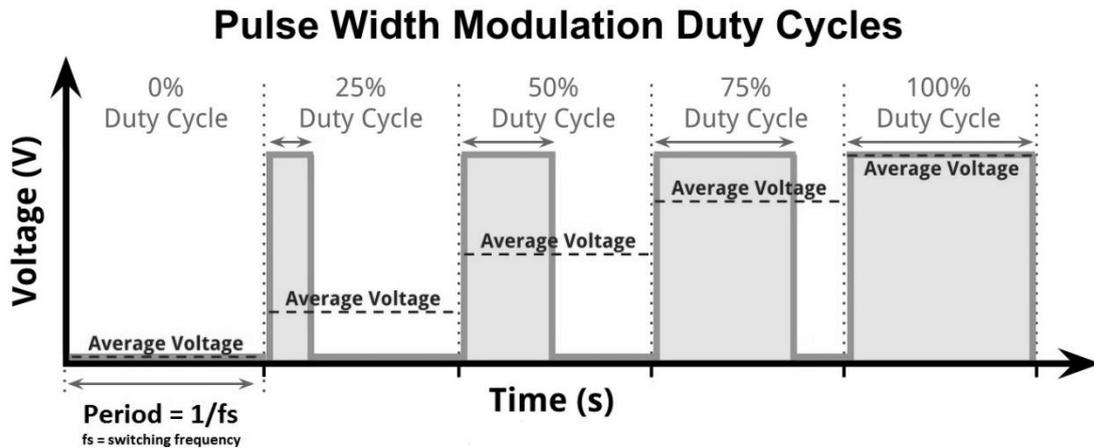


FIGURA II-9

Nel nostro caso questo segnale pilota degli switch. I quali quindi risulteranno aperti o chiusi per un periodo dipendente dal duty cycle della forma d'onda PWM. Ci sono diversi metodi per attuare il controllo in PWM in un convertitore statico di questo tipo che definiremo in seguito.

Ogni gamba del convertitore nella realtà pratica del prototipo è formata da una cascata di cinque componenti collegati in serie. Sono degli IGBT (Insulated Gate Bipolar Transistor) forniti da Infineon da 1200 V per garantire il corretto partizionamento della tensione allo spegnimento. Gli IGBT necessitano di un circuito di pilotaggio del gate (driver circuit) per fornire il valore di tensione necessario all'accensione e allo spegnimento.

Gli IGBT richiedono soltanto una piccola quantità di energia per commutare dato che sono pilotati in tensione e hanno una piccola caduta di tensione ai loro capi quando sono in conduzione anche nel caso di componenti con elevata tensione di apertura. Racchiudono in una forma monolitica le caratteristiche di un MOS di alta potenza e di un BJT. Inoltre hanno un tempo di commutazione di circa $1 \mu s$, quindi le perdite per commutazione sono limitate, anche nel caso in cui lavorino con tensioni e correnti elevate. Simbolo e caratteristica sono riportati rispettivamente nelle figure II-10 e II-11.

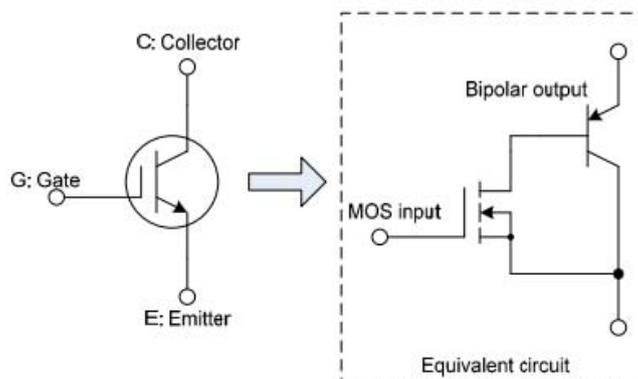


FIGURA II-10

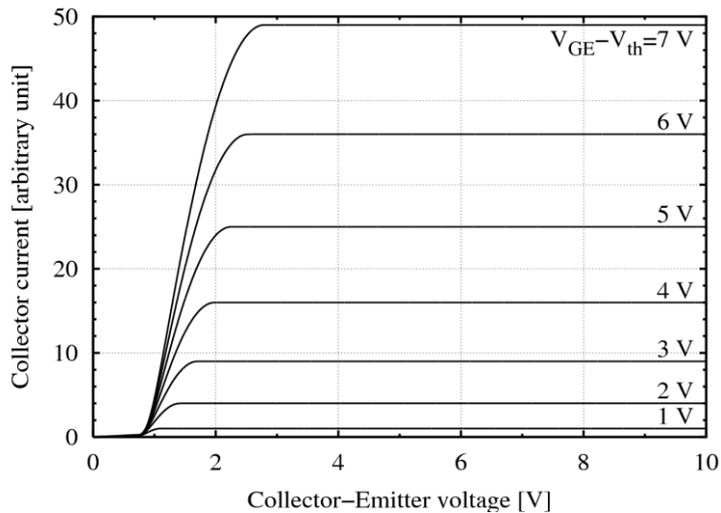


FIGURA II-11

I principali vantaggi dei componenti IGBT rispetto ai MOSFET di potenza e ai BJT sono:

- La ridotta caduta di potenziale in fase di conduzione e una maggiore densità di corrente nella fase di conduzione riducono le dimensioni del componente e quindi i costi.
- La presenza del MOS nello stadio di input del gate riduce la potenza necessaria per il pilotaggio.
- L'ampia SOA (Safe operating Area, un esempio di SOA in figura II-12) garantisce l'utilizzo del componente in applicazioni di alta potenza.
- Può gestire alte tensioni dirette ed inverse.

L'utilizzo degli IGBT presenta alcuni svantaggi rispetto ad altre soluzioni come:

- Minore frequenza di switching rispetto ad un MOSFET di potenza (anche se maggiore di quella un BJT).
- Velocità di spegnimento non elevata dovuta alla minore capacità di smaltire la corrente di collettore durante la fase di spegnimento.

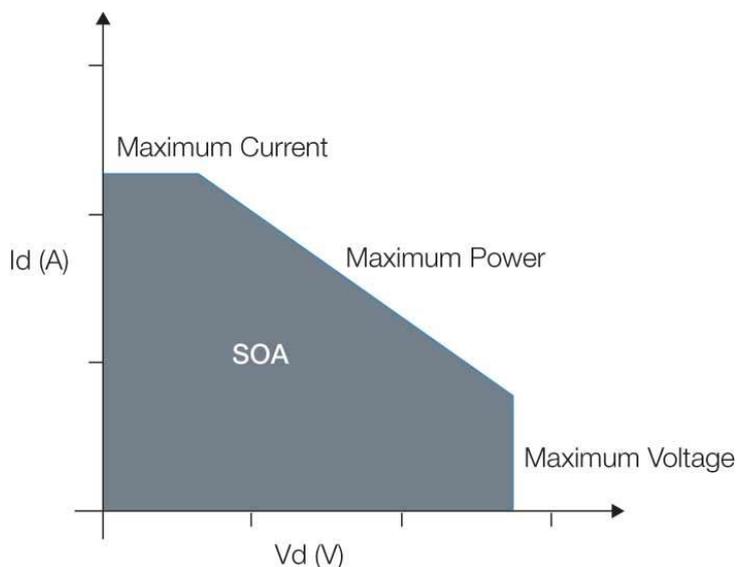


FIGURA II-12

II.6. Trasformatore ad alta frequenza

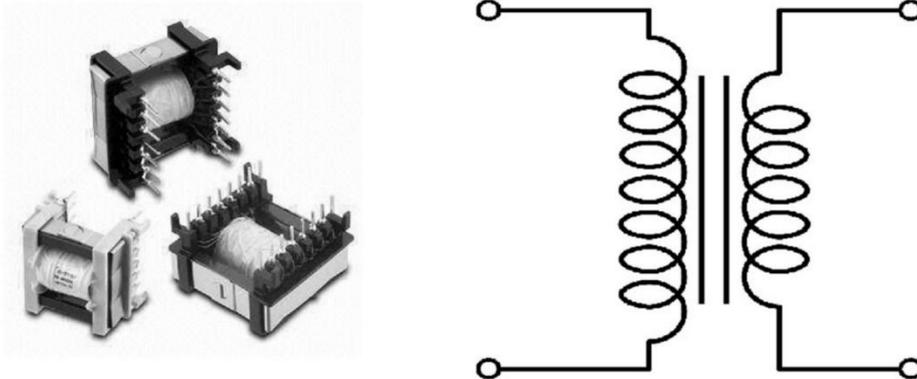


FIGURA II-13

Il trasformatore in alta frequenza (alcuni esempi e il simbolo circuitale in figura 2-11) situato tra lo stadio d'uscita del convertitore ed il raddrizzatore ha come scopo l'abbassamento della tensione e l'isolamento galvanico, inoltre l'utilizzo di questi trasformatori limita la potenza di dimensionamento del convertitore. Generalmente questo tipo di trasformatori operando a frequenze elevate (rispetto alla frequenza di rete) sono decisamente di dimensioni minori rispetto ad un trasformatore a frequenza industriale. La loro realizzazione pertanto risulta più complicata pur basandosi sugli stessi concetti di base. Il dimensionamento del nucleo si basa sul flusso massimo $\hat{\phi}$ (e quindi sulla corrente di picco circolante).

$$\hat{\phi} = \frac{Lm * \hat{I}}{N_1}$$

Equazione II.6

Con N_1 = numero spire avvolgimento primario e Lm = Induttanza di magnetizzazione.

$$\hat{\phi} = \frac{\Lambda_m * A_{sp}}{(1 - D)} + \frac{V_{sp}}{(2 * f_s)} * (1 - D)$$

Equazione II.7

Dove D = Duty Cycle, Λ_m = permeanza del circuito magnetico, f_s = frequenza di commutazione degli switch, A_{sp} = Ampere spire avvolgimento secondario e V_{sp} = Volt per spira avvolgimento secondario.

$$\Lambda_m = \frac{Lm}{N_1^2}, A_{sp} = N_2 * I_o, V_{sp} = \frac{V_o}{N_2}$$

Equazione II.8

Con N_2 = numero spire avvolgimento secondario, I_o = corrente media di uscita del convertitore e V_o = tensione media di uscita del convertitore.

Questo tipo di trasformatori lavorano a frequenze generalmente elevate e quindi per il nucleo non si possono usare dei lamierini d'acciaio standard ma servono materiali speciali quali ferriti e acciai al silicio. Nel caso di frequenze elevatissime si usano polveri con una matrice isolante, hanno un traferro maggiore e quindi le performance in termini di permeabilità sono minori.

Le perdite sono dovute a due fenomeni: le correnti indotte e le correnti parassite.

Per quanto riguarda le perdite per correnti indotte esse sono proporzionali al quadrato della frequenza.

Mentre le perdite per correnti parassite crescono con il prodotto tra il quadrato dell'induzione e il quadrato della frequenza di commutazione.

Le perdite nel ferro seguono la legge:

$$P_{fe} = \alpha * f_s * B_M^n + \beta * f_s^2 * B_M^2$$

Equazione II.9

Dove la prima parte dell'equazione II.9 è la formula di Steinmetz che definisce le perdite per isteresi con α che dipende dal tipo di materiale mentre l'esponente n dell'induzione massima B_M assume il valore 1.6 se $B_M < 1 T$ oppure il valore 2 nel caso in cui $B_M \geq 1 T$.

La seconda parte dell'equazione II.9 fa riferimento alle perdite dovute alle correnti parassite. Con:

$$\beta = \frac{\beta' * \delta^2}{\rho}$$

Equazione II.10

β' dipende dal tipo di materiale impiegato mentre δ e ρ sono rispettivamente spessore del nucleo e resistività.

In un trasformatore a frequenza di rete si deve limitare il coefficiente α per minimizzare le perdite dovute all'isteresi (che sono la componente predominante) mentre in un trasformatore elettronico (ad alta frequenza) le perdite per correnti parassite sono preponderanti e quindi si vuole minimizzare il coefficiente β . Il trasformatore ad alta frequenza del prototipo presenta $N_1 = 402$ ed $N_2 = 5$, quindi la tensione di uscita risulta abbassata di un fattore vicino a 100 portando la tensione sul secondario ai circa 60 V richiesti.

II.7. Raddrizzatore a ponte

Nel prototipo sviluppato a RFX è presente un raddrizzatore a ponte di diodi il cui funzionamento è spiegato brevemente di seguito. La funzione che assolve è quella di rettificare la tensione (e la corrente) al secondario del trasformatore ad alta frequenza. Il ripple (ondulazione) di tensione presente ai capi dell'uscita del raddrizzatore è poi smussato dal filtro. La figura II-12 restituisce un dettaglio del funzionamento del raddrizzatore nel circuito di recupero di energia simulato con PSIM.

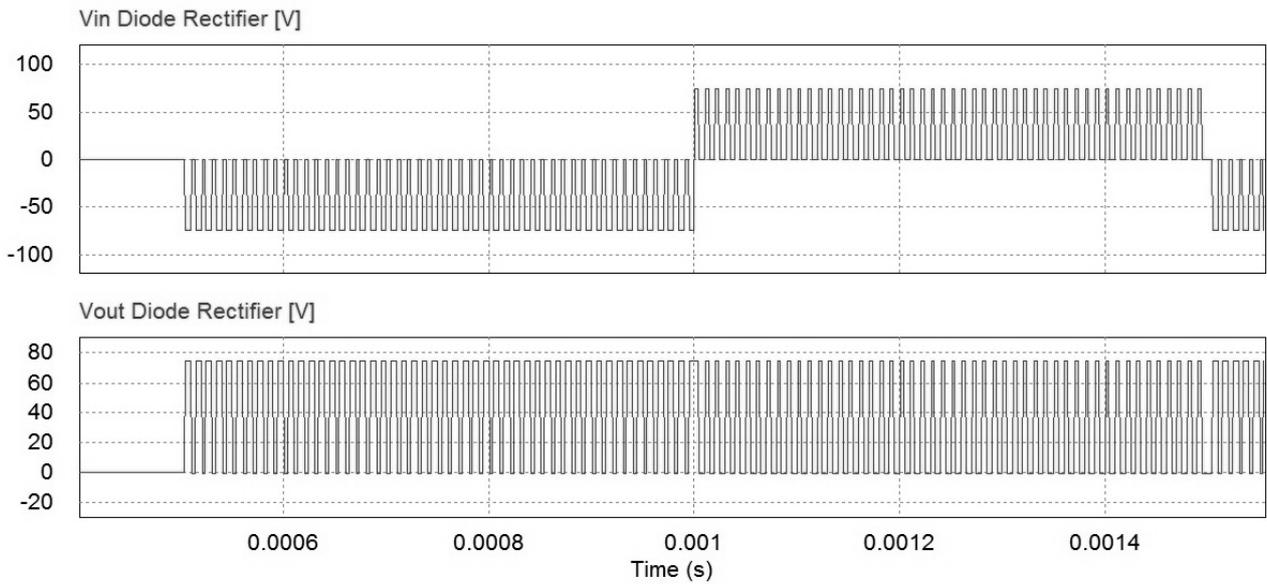


FIGURA II-14

II.8. Filtro e carico

La tensione e la corrente in uscita del raddrizzatore, seppur raddrizzate, hanno bisogno di essere filtrate per diminuire le ondulazioni (ripple) delle forme d'onda di tensione e corrente. Per fare questo è stato utilizzato un filtro capacitivo – induttivo. L'induttore è in serie al carico (il resistore), mentre il condensatore è in parallelo secondo il seguente schema (figura II-13).

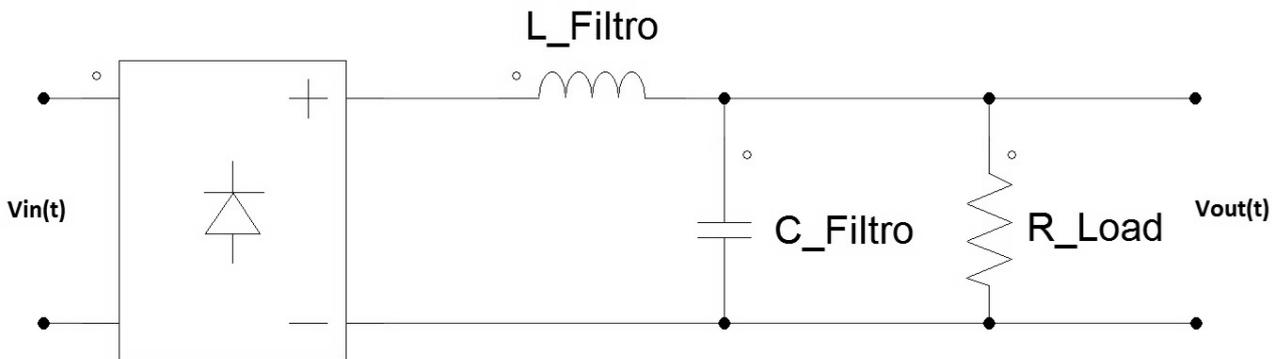


FIGURA II-15

La tensione sul carico è la stessa del condensatore, quindi i due componenti del filtro risultano in serie:

$$\dot{Z}_s = \frac{1}{j\omega C} + j\omega L = \frac{1 - \omega^2 LC}{j\omega C}$$

Equazione II.11

Per l'induttanza di filtro si è scelto il valore di 40 μH , la capacità è di 16 μF . Come già introdotto la frequenza di switching del convertitore è di 100 kHz quindi:

$$\omega = 2\pi * f_s$$

Equazione II.12

Il carico (il resistore) dissipa l'energia "recuperata" e può essere configurato con valori tra i 2 e i 6 ohm. L'immagine sottostante (figura II-14) riporta un dettaglio dell'azione del filtro. Nel capitolo delle simulazioni descriveremo il comportamento globale del sistema di recupero di energia.

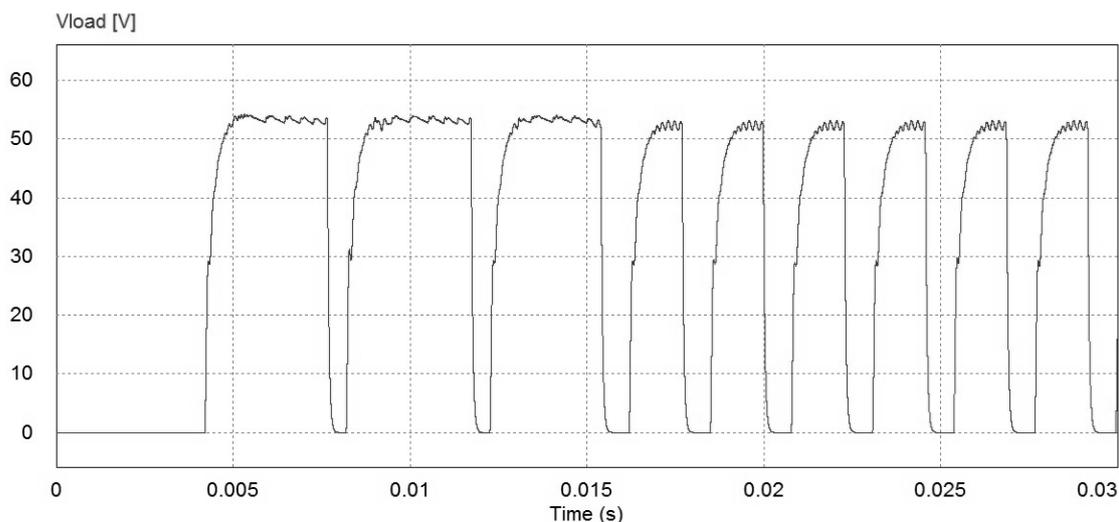


FIGURA II-16

PARAMETRI	VALORE
Tensione ingresso (Bus DC)	6 [kV]
Corrente ingresso	150 [mA]
Tensione uscita (carico)	60 [V]
Corrente ingresso	20 [A]
Capacità ingresso	20 [μF]
N1 (numero spire avvolgimento primario)	402
N2 (numero spire avvolgimento secondario)	5
Induttanza filtro	40 [μH]
Capacità filtro	16 [μF]
Resistenza carico (configurabile)	2 – 6 [Ohm]
Frequenza commutazione	100 [kHz]

TABELLA II-1

Nella successiva fase di test del prototipo con l'implementazione diretta del controllo questi parametri potranno subire delle variazioni in accordo con i risultati dei test.

Capitolo III: Analisi del sistema di controllo
e definizione parametri del
regolatore

III.1. Analisi del funzionamento del sistema di recupero di energia

Nel sistema di recupero di energia, allo studio per ITER, l'energia fluisce bidirezionalmente tra ingresso e uscita. Questa caratteristica è decisiva per un sistema di recupero di energia in quanto deve avere la capacità di recuperare energia da diversi sistemi e trasferirla dove fosse necessaria in diverse situazioni di funzionamento della centrale. Quindi la definizione di ingresso ed uscita del sistema di recupero di energia è solo funzionale alla descrizione qualitativa del sistema. Nel progetto allo studio in questa tesi l'interesse è quello di dimostrare che è possibile raccogliere l'energia di un fascio di particelle, convertirla e controllarla. Per semplificare la dimostrazione di fattibilità, l'energia recuperata dalle griglie verrà semplicemente dissipata in un resistore di carico e non recuperata o trasferita ad un altro sistema. Durante questa operazione, sarà necessario controllare l'energia dissipata, ovvero controllare l'energia prelevata dalle griglie.

La funzione del sistema è quindi quella di trasferire energia recuperata dalla sorgente di ioni al resistore che dissipa l'energia. Come vedremo in seguito è necessario un convertitore la cui funzione sia di trasformare le grandezze in gioco nelle forme desiderate. La scelta di usare un convertitore DC/DC a ponte intero è stata dettata dalla futura applicazione in cui sarà implementato il sistema e dalla bidirezionalità del flusso di energia discussa prima. Da qui la necessità dell'implementazione di un sistema di controllo sul flusso di energia tra l'ingresso e l'uscita. Nell'immagine sottostante (figura III-1) è proposto uno schema a blocchi che descrive la struttura del controllo scelto per il sistema.

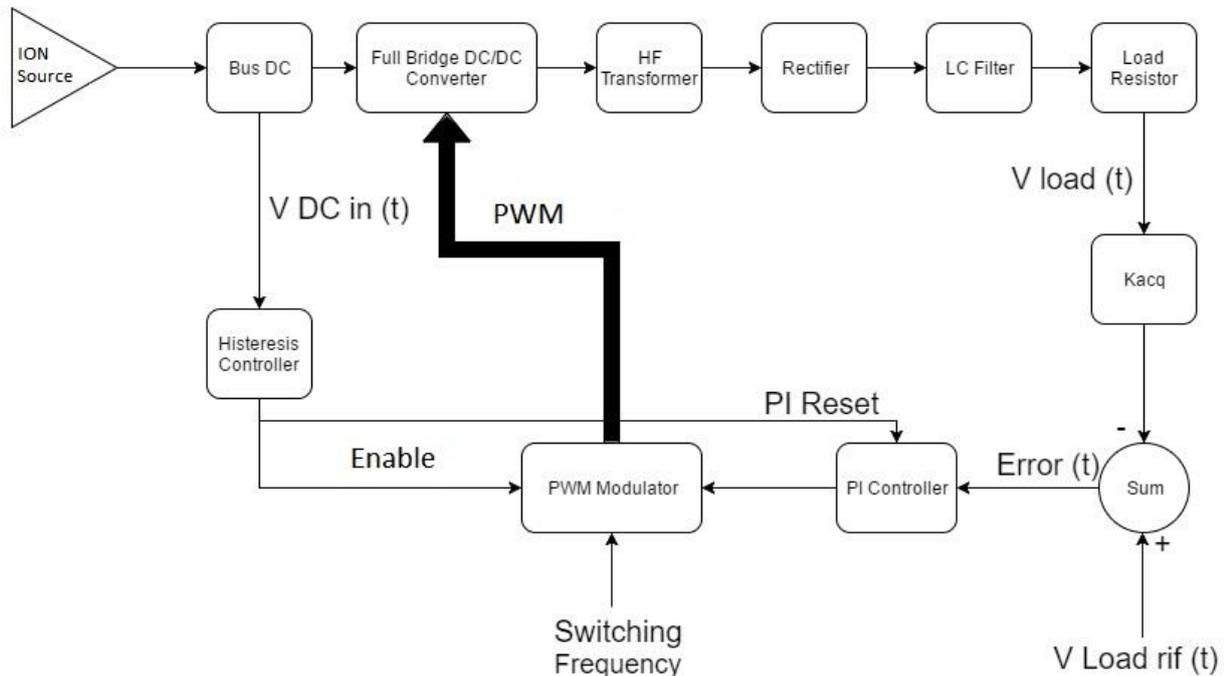


FIGURA III-1

Il sistema proposto prevede uno stadio formato da un controllore ad isteresi che attiva o meno il flusso di energia tra l'ingresso (Bus DC) e l'uscita (resistore di carico) e da un anello in retroazione che

regola, attraverso le azioni proporzionale ed integrale, il duty cycle di un generatore d'onda quadra (modulatore) per ottenere un controllo di tipo PWM (Pulse Width Modulation) del convertitore DC/DC.

I parametri in ingresso al controllo sono le tensioni sul bus dc e sul resistore di carico, mentre fornisce in uscita l'abilitazione per il convertitore e il duty cycle della modulazione PWM che comanda il gate degli switch. La tensione di alimentazione del convertitore DC/DC è stata precedentemente fissata a 6 kV, questo comporta che il controllore ad isteresi deve lavorare in un intorno di tale valore. In una successiva fase di sviluppo del prototipo e della sua ottimizzazione saranno valutate tutte quelle condizioni in cui si richiede un intervento specifico, come a titolo di esempio l'apertura in caso di sovratensioni o sovracorrenti nel Bus DC a causa di un guasto.

Lo stadio di isteresi ha la sola funzione di abilitare o meno il convertitore. Una volta che l'inverter viene abilitato è il controllo in retroazione del modulatore PWM che gestisce il flusso di energia tra ingresso ed uscita. Quando il convertitore è abilitato la tensione (e quindi l'energia) sul condensatore in ingresso cala essendo trasferita al carico. La scelta di non comandare gli switch con una PWM a duty cycle fisso, il cui valore sarà calcolato in seguito, è stata dettata dalla necessità di avere un soft-start del convertitore dato l'andamento temporale della tensione sul carico. La figura III.2 riporta l'andamento temporale della tensione sul carico del sistema senza la regolazione in soft start del duty cycle, è evidente la sovraelongazione della tensione sul carico. Nel prosieguo del capitolo si vedrà che grazie al regolatore PI questo fenomeno viene eliminato.

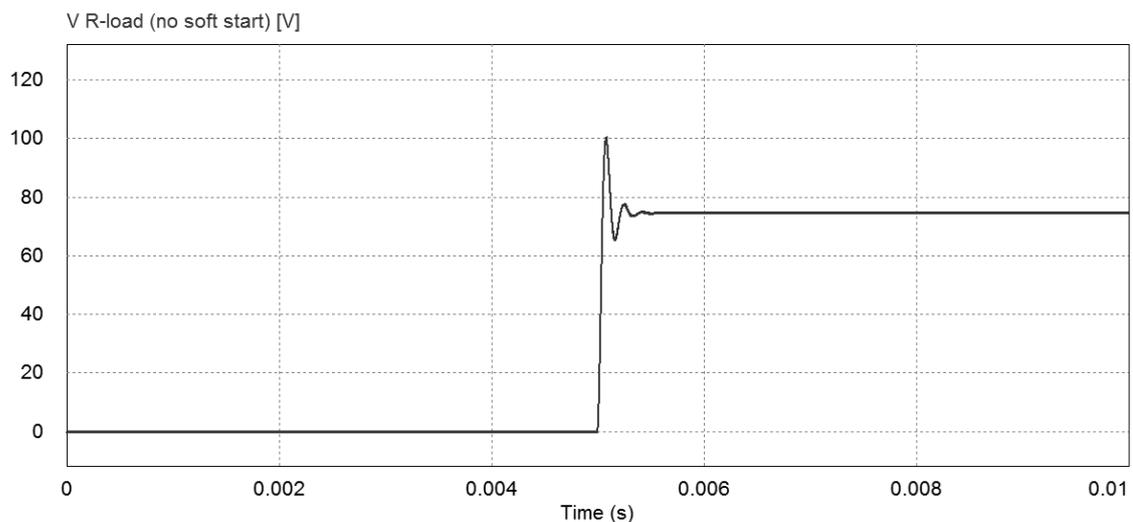


FIGURA III-2

Si potrebbe utilizzare un controllo a duty cycle fisso, questo semplificherebbe molto il controllo ma, come si vede nella figura III-2, una semplificazione del genere porterebbe ad avere delle sovraelongazioni di tensione sul carico. Il problema potrebbe sembrare trascurabile ma si deve ricordare che la modellizzazione del carico come un resistore è anch'essa una semplificazione di un sistema molto articolato il cui comportamento nel caso di sovratensioni potrebbe non essere banale. Perciò si è optato per la scelta dell'avviamento graduale (soft start). L'incremento graduale del duty cycle determina, come sarà chiaro tra poco, l'incremento graduale della tensione sul carico.

Determiniamo ora la tensione di uscita v_o sul condensatore di filtro (o sul carico, sono in parallelo) del convertitore a ponte dove gli switch vengono comandati in modo bipolare, T_1 T_2 e T_3 T_4 sono azionati alternativamente a coppie ad una determinata frequenza di commutazione come si vede nel dettaglio di figura 3-3, mentre in figura 3-4 abbiamo lo schema semplificato del convertitore.

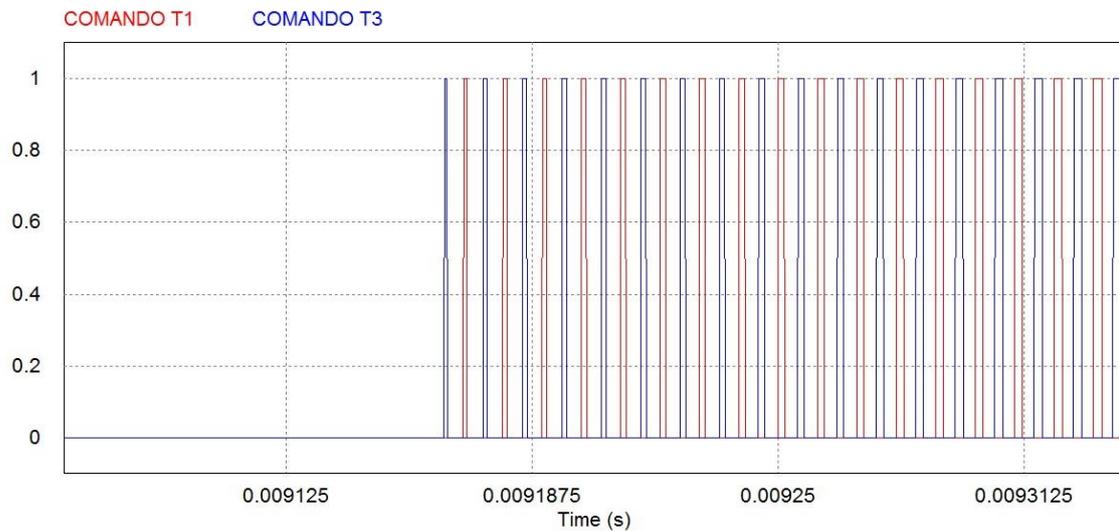


FIGURA III-3

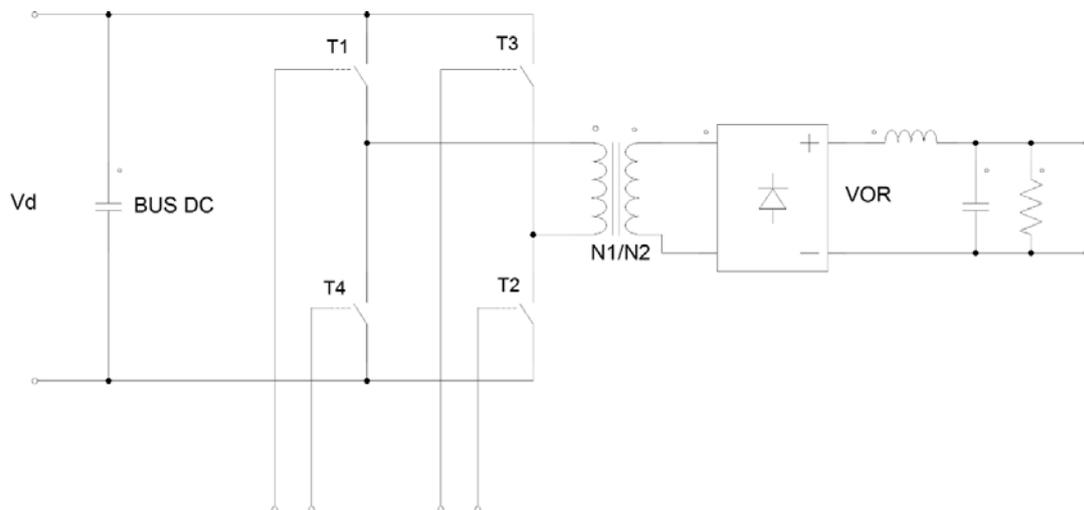


FIGURA III-4

Definiamo:

- $N_1 = 402$ numero spire avvolgimento primario del trasformatore.
- $N_2 = 5$ numero spire avvolgimento secondario del trasformatore.
- V_d = tensione alimentazione del convertitore (Bus DC).
- V_{OR} = tensione di uscita del raddrizzatore.

- V_o = tensione di uscita, sul carico.
- t_{on} = tempo di accensione degli switch.
- Δ = tempo di spegnimento della coppia di switch.
- $\frac{T_s}{2} = t_{on} + \Delta$ = semiperiodo di commutazione
- $D = \frac{t_{on}}{T_s}$ duty cycle.

Quando una delle due coppie è chiusa la tensione all'uscita del raddrizzatore risulta:

$$V_{OR} = \left(\frac{N_2}{N_1}\right) * V_d$$

Equazione III.1

E quindi la tensione sull'induttore durante la fase di t_{on} risulta:

$$v_l = \left(\frac{N_2}{N_1}\right) * V_d - V_o$$

Equazione III.2

Durante la fase Δ entrambe le coppie di switch sono aperte, supponendo ideali i diodi e quindi nulle le cadute di tensione ai loro capi, allora:

$$V_{OR} = 0$$

Equazione III.3

E quindi:

$$v_l = -V_o$$

Equazione III.4

La tensione sull'induttore, mediata in un periodo di funzionamento in condizioni di regime, deve essere nulla. Da questo ottengo che:

$$\frac{V_o}{V_d} = 2 * \frac{N_2}{N_1} * D$$

Equazione III.5

Con $D < 0.5$.

Se impostiamo il funzionamento del convertitore con il massimo del duty cycle cioè 0.5 con una tensione in ingresso fissata a 6 kV, otteniamo una tensione media di uscita uguale a:

$$V_o = 2 * \frac{N_2}{N_1} * D * V_d = 74.6 [V]$$

Equazione III.6

Questo risultato ricalca quello ricavato dalle simulazioni come si vede nella figura III-2.

Sul carico avremo una tensione minore data la presenza delle cadute di tensione sull'induttore di filtro e sui diodi del raddrizzatore. Nel capitolo successivo analizzeremo, grazie alle simulazioni, come queste cadute influiscano sulla tensione effettiva sul carico.

Se invece richiediamo che la tensione V_o sia di 60 V con tensione V_d di 6 kV ricaviamo un duty cycle che risulta di circa il 40%. Questo dimostra che comunque in uscita dal convertitore possiamo ottenere una tensione dell'ordine di grandezza richiesto. Finora abbiamo ragionato su condizioni di funzionamento a regime del convertitore per definire in maniera generale il suo comportamento, da qui in poi analizzeremo più nello specifico il comportamento del sistema definendo il comportamento in frequenza del convertitore e del relativo controllo.

Come si nota dallo schema a blocchi di figura III-5 il controllo ha bisogno di variabili di ingresso e di parametri costanti con cui confrontare le grandezze al suo ingresso, quali:

- Tensione di riferimento per il controllo ad isteresi.
- Banda di variazione di tensione (ΔV superiore e ΔV inferiore) per il controllo isteretico.
- Frequenza e periodo di commutazione dell'inverter.
- Tensione di riferimento sul carico.
- Costanti del regolatore PI.

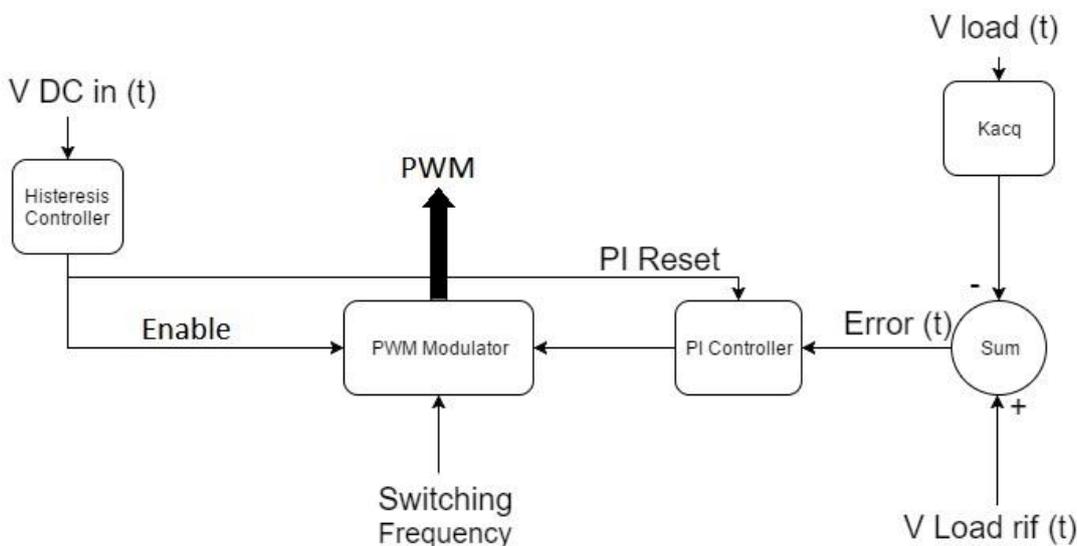


FIGURA III-5

III.2. Schema a blocchi del convertitore e del modulatore con relative funzioni di trasferimento

Lo studio del convertitore (dal blocco full bridge DC/DC coverter al blocco Load Resistor di figura III-1) è necessario al fine di ricavarne la funzione di trasferimento e da questa verificare la stabilità

del sistema. Inoltre attraverso i digrammi di Bode possiamo analizzare la risposta in frequenza del sistema e di tarare opportunamente l'anello di retroazione.

La funzione di trasferimento definisce la relazione matematica che intercorre tra ingresso ed uscita di un sistema nel dominio del tempo o della frequenza. Ingresso ed uscita sono funzioni variabili nel tempo, si usa quindi la trasformazione di Laplace per trasferire le funzioni dal dominio del tempo (t) al dominio complesso (s) per rendere più semplice l'analisi del sistema e la sua implementazione in codici di calcolo.

$$L\{f\}(s) := \int_{-\infty}^{+\infty} e^{-st} f(t) dt$$

Equazione III.7

Per ricavare la funzione di trasferimento si è usato un approccio sviluppato da Middlebrook e Cúk e dai loro colleghi del Californian Institute of Technology i quali hanno sviluppato una tecnica chiamata *averaging state-space* per linearizzare un qualsiasi tipo di convertitore ed ottenere un modello ai piccoli segnali, esso si basa sul calcolo dell'andamento medio nello spazio di stato.

In un generico convertitore, comprensivo del raddrizzatore, del filtro e del carico, si ottiene la funzione di trasferimento $T_c(s) = \frac{v_o(s)}{d(s)}$ con il metodo del *averaging state-space* partendo dalle equazioni di stato del circuito in ogni configurazione degli switch. Le varie configurazioni del circuito dipendono non solo dal tipo di convertitore DC/DC ma anche, nel caso di un convertitore a ponte intero, dal metodo scelto per il pilotaggio degli switch. Appliciamo quindi questo metodo di linearizzazione al caso discusso in questa tesi.

Il convertitore come visto in precedenza è un DC/DC a ponte intero e si è optato per un comando degli switch di tipo PWM bipolare, in cui gli switch sono comandati a coppie come visto precedentemente nella figura III-2.

III.3. Linearizzazione dello stadio di potenza con il metodo di averaging state space

La linearizzazione dello stadio di potenza ha come scopo la definizione della funzione di trasferimento del convertitore nel caso di segnali con piccole perturbazioni attorno ai valori di regime prima descritti di V_0 e del Duty Cycle D. Il primo passo per la definizione della funzione di trasferimento è la descrizione del circuito nelle fasi di on e off degli switch. Questa analisi è sviluppata nel caso di una conduzione di tipo continuo del convertitore, e nel nostro caso questa analisi descrive il funzionamento del circuito quando l'inverter è abilitato (dal controllore ad isteresi).

Definiamo il vettore \mathbf{x} , esso ha due componenti che rappresentano le variabili del nostro circuito cioè la corrente sull'induttore di filtro e la tensione sul condensatore di filtro, quest'ultima è uguale (a meno delle trascurabili perdite) alla tensione sul carico. Nel circuito come vedremo sono inserite due resistenze parassite, una dell'induttore e una del condensatore.

Le matrici \mathbf{A}_1 e \mathbf{A}_2 sono le cosiddette matrici di stato del circuito nelle differenti configurazioni. Mentre definiamo i vettori \mathbf{B}_1 e \mathbf{B}_2 come i vettori che definiscono lo stato della tensione di ingresso

nelle due configurazioni. Le variabili di stato descrivono anche l'uscita v_o grazie alla definizione dei vettori riga \mathbf{C}_1 e \mathbf{C}_2 .

Perciò durante il tempo di accensione degli switch $t_{on} = D * T_s$ ho le seguenti equazioni:

$$\dot{\mathbf{x}} = \mathbf{A}_1 \mathbf{x} + \mathbf{B}_1 v_d$$

Equazione III.8

$$v_o = \mathbf{C}_1 \mathbf{x}$$

Equazione III.9

Mentre quando siamo in $t_{off} = (1 - D) * T_s$:

$$\dot{\mathbf{x}} = \mathbf{A}_2 \mathbf{x} + \mathbf{B}_2 v_d$$

Equazione III.10

$$v_o = \mathbf{C}_2 \mathbf{x}$$

Equazione III.11

La scrittura minuscola di $v_{d,o}$ rappresenta la grandezza a regime $V_{d,o}$ più una perturbazione della stessa $\tilde{v}_{d,o}$. Questa notazione sarà usata anche per le altre grandezze.

Le equazioni ora vengono pesate rispetto al tempo, o meglio al duty cycle, e mediate per ottenere quindi una descrizione media del comportamento del circuito. Ottenendo:

$$\dot{\mathbf{x}} = [\mathbf{A}_1 d + \mathbf{A}_2 (1 - d)] \mathbf{x} + [\mathbf{B}_1 d + \mathbf{B}_2 (1 - d)] v_d$$

Equazione III.12

E

$$v_o = [\mathbf{C}_1 d + \mathbf{C}_2 (1 - d)] \mathbf{x}$$

Equazione III.13

Per semplificare l'analisi supponiamo nulle le piccole perturbazioni di v_d , la quale risulta quindi composta dalla sola tensione di regime V_d . Rimangono dunque solo:

$$\mathbf{x} = \mathbf{X} + \tilde{\mathbf{x}}$$

Equazione III.14

$$v_o = V_o + \tilde{v}_o$$

Equazione III.15

$$d = D + \tilde{d}$$

Equazione III.16

Ricordando che a regime $\dot{\mathbf{X}} = 0$, e trascurando i termini contenenti i prodotti di $\tilde{\mathbf{x}}$ e $\tilde{\mathbf{d}}$ ottengo l'equazione di stato:

$$\dot{\tilde{\mathbf{x}}} = \mathbf{A}\mathbf{X} + \mathbf{B}V_d + \mathbf{A}\tilde{\mathbf{x}} + [(\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)V_d]\tilde{\mathbf{d}}$$

Equazione III.17

Dove:

$$\mathbf{A} = \mathbf{A}_1D + \mathbf{A}_2(1 - D)$$

Equazione III.18

$$\mathbf{B} = \mathbf{B}_1D + \mathbf{B}_2(1 - D)$$

Equazione III.19

Per avere l'equazione a regime basta porre uguali a zero tutti i termini relativi alle perturbazioni e le loro derivate rispetto al tempo. L'equazione a regime è quindi:

$$\mathbf{A}\mathbf{X} + \mathbf{B}V_d = 0$$

Equazione III.20

Quindi ottengo:

$$\dot{\tilde{\mathbf{x}}} = \mathbf{A}\tilde{\mathbf{x}} + [(\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)V_d]\tilde{\mathbf{d}}$$

Equazione III.21

Per quanto riguarda la tensione di uscita posso fare un procedimento analogo ottenendo:

$$V_o + \tilde{v}_o = \mathbf{C}\mathbf{X} + \mathbf{C}\tilde{\mathbf{x}} + [(\mathbf{C}_1 - \mathbf{C}_2)\mathbf{X}]\tilde{\mathbf{d}}$$

Equazione III.22

Essendo la tensione a regime data da:

$$V_o = \mathbf{C}\mathbf{X}$$

Equazione III.23

Si ottiene:

$$\tilde{v}_o = \mathbf{C}\tilde{\mathbf{x}} + [(\mathbf{C}_1 - \mathbf{C}_2)\mathbf{X}]\tilde{\mathbf{d}}$$

Equazione III.24

Ora per ricavare la funzione di trasferimento in forma matriciale basta fare il rapporto tra l'equazione che descrive V_o e quella che descrive V_d , ottenendo:

$$\frac{V_o}{V_d} = -\mathbf{CA}^{-1}\mathbf{B}$$

Equazione III.25

A questo punto dell'analisi si passa al dominio di Laplace per determinare la funzione di trasferimento e successivamente i diagrammi di bode.

Se applico la trasformata di Laplace all'equazione di stato ottengo:

$$\tilde{\mathbf{x}}(s) = [s\mathbf{I} - \mathbf{A}]^{-1}[(\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)V_d]\tilde{d}(s)$$

Equazione III.26

Dove \mathbf{I} è la matrice identità. Mentre se applicando la trasformata di Laplace all'equazione di \tilde{v}_o :

$$\tilde{v}_o(s) = \mathbf{C}\tilde{\mathbf{x}} + [(\mathbf{C}_1 - \mathbf{C}_2)\mathbf{X}]\tilde{d}(s)$$

Equazione III.27

Ora è possibile ottenere la funzione di trasferimento nel dominio di Laplace:

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} = \mathbf{C}[s\mathbf{I} - \mathbf{A}]^{-1}[(\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)V_d] + (\mathbf{C}_1 - \mathbf{C}_2)\mathbf{X}$$

Equazione III.28

Passando all'analisi del convertitore possono esserci quattro diverse configurazioni del circuito, due nel semiperiodo di comando di T_1 T_2 e analogamente altre due configurazioni per il semiperiodo dove avviene il pilotaggio di T_3 T_4 le quali restituiscono una configurazione del circuito equivalente a quella del semiperiodo precedente. Questo fatto ci porta a equiparare il nostro convertitore a ponte ad H ad un convertitore ad una sola gamba pilotato con il doppio della frequenza di switching. Quindi, per l'analisi del blocco convertitore di potenza nel dominio di Laplace, s non è relativa alla ω_s (pulsazione di switching) ma a $2 * \omega_s$. Come spiegato in precedenza l'utilizzo di un convertitore DC/DC a ponte intero non è indispensabile per il funzionamento del sistema analizzato in questa tesi ma il suo utilizzo è subordinato alla scelta di bidirezionalità del flusso di energia e quindi ai futuri impieghi del convertitore.

Per prima cosa descriviamo entrambe le configurazioni 1 e 2 del circuito (figure III-6 e III-7 rispettivamente) mediante le equazioni alle maglie nel semiperiodo dove agiscono T_1 e T_2 . Le

variabili x_1 e x_2 descrivono rispettivamente la corrente sull'induttore L e la tensione sul condensatore C. Gli altri parametri sono:

- r_L è la resistenza parassita in serie all'induttore di filtro.
- r_C è la resistenza parassita in serie al condensatore di filtro.
- R_{Load} è la resistenza equivalente al carico su cui si ha la tensione v_o .
- n è il rapporto spire del trasformatore.

Configurazione 1 con T_1 e T_2 chiusi entrambi, quindi siamo nel periodo t_{on} .

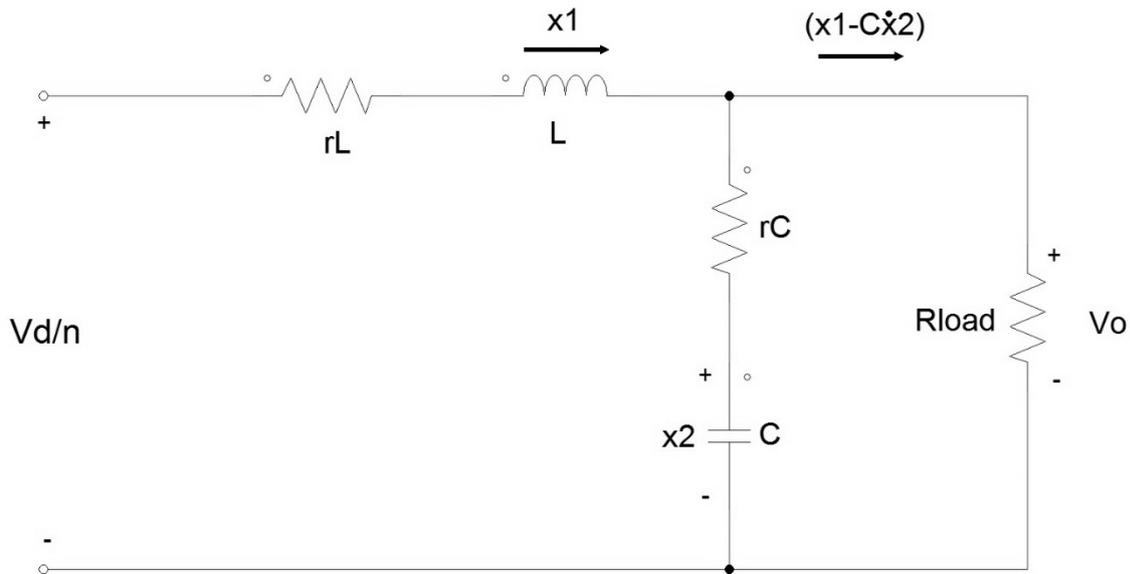


FIGURA III-6

Le equazioni alle maglie sono quindi le seguenti:

$$-\frac{V_d}{n} + L * \dot{x}_1 + r_L * x_1 + R_{Load} * (x_1 - C * \dot{x}_2) = 0$$

Equazione III.29

E

$$-x_2 + C * r_C * \dot{x}_2 + R_{Load} * (x_1 - C * \dot{x}_2) = 0$$

Equazione III.30

Se scriviamo le due equazioni in forma matriciale estrapolando le due nostre incognite \dot{x}_1 e \dot{x}_2 otteniamo:

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} -\frac{R_{Load} * (r_C + r_L) + r_L * r_C}{L * (R_{Load} + r_C)} & -\frac{R_{Load}}{L * (R_{Load} + r_C)} \\ \frac{R_{Load}}{C * (R_{Load} + r_C)} & -\frac{1}{C * (R_{Load} + r_C)} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} 1 \\ 0 \end{bmatrix} \frac{V_d}{L}$$

Equazione III.31

Da cui si riconosce:

$$\mathbf{A}_1 = \begin{bmatrix} -\frac{R_{Load} * (r_C + r_L) + r_L * r_C}{L * (R_{Load} + r_C)} & -\frac{R_{Load}}{L * (R_{Load} + r_C)} \\ \frac{R_{Load}}{C * (R_{Load} + r_C)} & -\frac{1}{C * (R_{Load} + r_C)} \end{bmatrix}$$

Equazione III.32

$$\mathbf{B}_1 = \begin{bmatrix} 1 \\ 0 \end{bmatrix}$$

Equazione III.33

Configurazione 2 con T_1 e T_2 entrambi aperti, quindi siamo nel periodo t_{off} .

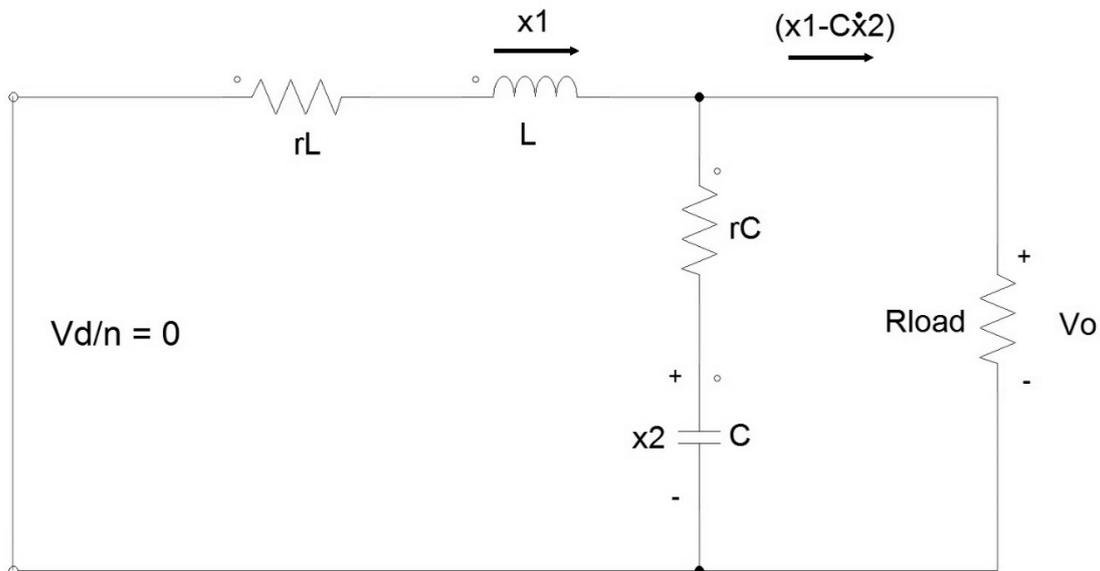


FIGURA III-7

In questa configurazione come si nota il circuito rimane lo stesso a meno della tensione di alimentazione che è nulla, per cui si ottiene:

$$\mathbf{A}_2 = \begin{bmatrix} -\frac{R_{Load} * (r_C + r_L) + r_L * r_C}{L * (R_{Load} + r_C)} & -\frac{R_{Load}}{L * (R_{Load} + r_C)} \\ \frac{R_{Load}}{C * (R_{Load} + r_C)} & -\frac{1}{C * (R_{Load} + r_C)} \end{bmatrix} = \mathbf{A}_1$$

Equazione III.34

$$\mathbf{B}_2 = \begin{bmatrix} 0 \\ 0 \end{bmatrix}$$

Equazione III.35

Per quanto riguarda la tensione di uscita essa è descritta, per entrambe le configurazioni, nella seguente equazione:

$$v_o = R_{Load} * (x_1 - C * \dot{x}_2)$$

Equazione III.36

Esprimendo v_o in funzione di x_1 e x_2 (usando \dot{x}_2 ricavata dal sistema di equazioni precedente) e ponendo il tutto in forma matriciale ottengo:

$$v_o = \begin{bmatrix} \frac{R_{Load} * r_C}{R_{Load} + r_C} & \frac{R_{Load}}{R_{Load} + r_C} \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix}$$

Equazione III.37

Dove ricavo:

$$\mathbf{C}_1 = \mathbf{C}_2 = \mathbf{C} = \begin{bmatrix} \frac{R_{Load} * r_C}{R_{Load} + r_C} & \frac{R_{Load}}{R_{Load} + r_C} \end{bmatrix}$$

Equazione III.38

Successivamente posso quindi scrivere le matrici di stato e i vettori del modello medio specifico per questo convertitore.

$$\mathbf{A} = \mathbf{A}_1$$

Equazione III.39

$$\mathbf{B} = \mathbf{B}_1 D$$

Equazione III.40

$$\mathbf{C} = \mathbf{C}_1$$

Equazione III.41

Possiamo ora usare una semplificazione del modello dato che realisticamente possiamo immaginare:

$$R_{Load} \gg r_C + r_L$$

Equazione III.42

Con questa semplificazione le matrici **A** e **C** diventano:

$$\mathbf{A} = \begin{bmatrix} -\frac{(r_C + r_L)}{L} & -\frac{1}{L} \\ \frac{1}{C} & -\frac{1}{C * R_{Load}} \end{bmatrix}$$

Equazione III.43

$$\mathbf{C} = [r_C \quad \mathbf{1}]$$

Equazione III.44

Mentre **B** rimane invariato:

$$\mathbf{B} = \mathbf{B}_1 \mathbf{D} = \begin{bmatrix} 1 \\ L \\ 0 \end{bmatrix} \mathbf{D}$$

Equazione III.45

A questo punto si ricava la matrice inversa di **A**:

$$\mathbf{A}^{-1} = \frac{L * C}{1 + \frac{(r_C + r_L)}{R_{Load}}} \begin{bmatrix} -\frac{1}{C * R_{Load}} & \frac{1}{L} \\ -\frac{1}{C} & -\frac{(r_C + r_L)}{L} \end{bmatrix}$$

Equazione III.46

Utilizzando quindi le equazioni viste precedentemente otteniamo la funzione di trasferimento a regime richiesta per il convertitore e filtro:

$$\frac{V_o}{V_d} = \frac{D}{n} * \frac{R_{Load} + r_C}{R_{Load} + (r_C + r_L)} \cong \frac{D}{n}$$

Equazione III.47

E nel dominio di Laplace:

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} \cong \frac{V_d}{n} \frac{1 + sr_c C}{LC \left\{ s^2 + s \left[\frac{1}{CR_{Load}} + \frac{(r_c + r_L)}{L} \right] + \frac{1}{LC} \right\}}$$

Equazione III.48

Questa equazione può essere scritta nella forma:

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} \cong \frac{V_d}{n} \frac{1 + sr_c C}{LC \{ s^2 + 2\xi\omega_0 s + \omega_0^2 \}}$$

Equazione III.49

Dove:

- $\omega_0 = \frac{1}{\sqrt{LC}}$ pulsazione naturale del sistema.
- $\xi = \frac{\frac{1}{CR_{Load}} + \frac{(r_c + r_L)}{L}}{2 * \omega_0}$ fattore di smorzamento.

Inoltre introduciamo uno zero, nella funzione di trasferimento del circuito di potenza, a causa della presenza della resistenza serie equivalente del condensatore di filtro d'uscita con pulsazione:

$$\omega_{zc} = \frac{1}{r_c C}$$

Equazione III.50

Quindi la funzione di trasferimento totale è:

$$G_p(s) = \frac{\tilde{v}_o(s)}{\tilde{d}(s)} \cong \frac{V_d}{n} \frac{\omega_0^2}{\omega_{zc}} \frac{s + \omega_{zc}}{\{ s^2 + 2\xi\omega_0 s + \omega_0^2 \}}$$

Equazione III.51

A questo punto dobbiamo ricordare che questa analisi è stata fatta per una sola gamba del convertitore. Possiamo notare che, dato il tipo di commutazione, ottengo quattro configurazioni del circuito a due a due uguali, questo avviene due volte durante il periodo di commutazione T_s . Questo fatto ci porta a equiparare il nostro convertitore a ponte ad H ad un convertitore ad una sola gamba pilotato con il doppio della frequenza di switching. Quindi, per l'analisi del blocco convertitore di potenza nel dominio di Laplace, s non è relativa alla ω_s (pulsazione di switching) ma a $2 * \omega_s$.

L'hardware scelto, come vedremo in seguito, sopporta in ingresso una tensione di $1 V_{pp}$, quindi per la corretta acquisizione devo inserire un blocco proporzionale che riduca la tensione V_{OR} dai 60 Volt a 1 V quindi avremo bisogno di un $K_{acq} = \frac{1}{60} = 0.0167$. Questo blocco proporzionale inserito in retroazione è banalmente implementabile nel controllo con un partitore di tensione resistivo.

La tensione di riferimento è definita software, perciò non è necessario un blocco proporzionale che trasformi la tensione, basta semplicemente definirla già scalata di K_{acq} .

III.4. Schema a blocchi del controllo

Lo stadio che definisce l'abilitazione del convertitore implementa la lettura del valore di tensione del Bus DC ed il controllo ad isteresi che abilita o meno l'inverter sulla base appunto della tensione rilevata del Bus DC e dei parametri d'ingresso impostati (soglie del controllore ad isteresi ed eventuali interrupt). Mentre lo stadio in retroazione, partendo dalla lettura della tensione sul carico, definisce il duty cycle del modulatore PWM grazie ad una comparazione (tra lettura e riferimento) ed al controllo di tipo Proporzionale – Integrale che garantiscono un aumento graduale del duty cycle e quindi il soft start del convertitore. Tutte le fasi del controllo, dalla lettura delle tensioni alla generazione della PWM, è sviluppato software per una maggiore flessibilità di impiego nella fase di sviluppo e di test delle future applicazioni. L'hardware su cui si è implementato il controllore è RedPitaya una piattaforma open source che garantisce una elevata velocità di calcolo e la possibilità di implementare software basati su linguaggi di programmazione conosciuti quali: C, C++, Python, Matlab, etc etc. Nei capitoli successivi forniremo una descrizione dettagliata dell'hardware e del software di controllo implementato

III.5. Analisi blocco ad isteresi

Il controllo ad isteresi è un controllo in catena aperta il cui output è dato dalla comparazione tra il segnale in ingresso (corrente o tensione) ed una determinata banda definita da un riferimento (in tensione nel nostro caso) e da due soglie, una inferiore ed una superiore non necessariamente uguali. Per quanto riguarda il controllore implementato in questa tesi l'output del controllo ad isteresi è l'abilitazione della generazione della PWM che comanda gli switch. Tralasciando il controllo del duty cycle in catena chiusa è facile intuire che se la tensione sul Bus DC aumenta al di sopra della soglia superiore del controllore ad isteresi il convertitore deve trasferire più energia (immagazzinata nel condensatore) al carico, viceversa se trasferisco troppa energia sul carico il condensatore tende a scaricarsi e quindi devo limitare il funzionamento del convertitore per far affluire carica sul condensatore e mantenere le condizioni di funzionamento entro determinati standard. Il bilancio delle correnti sul Bus DC (figura III-8) è messo in evidenza nel dettaglio nelle figure III-9 e III-10 ricavate da una simulazione circuitale del capitolo successivo.

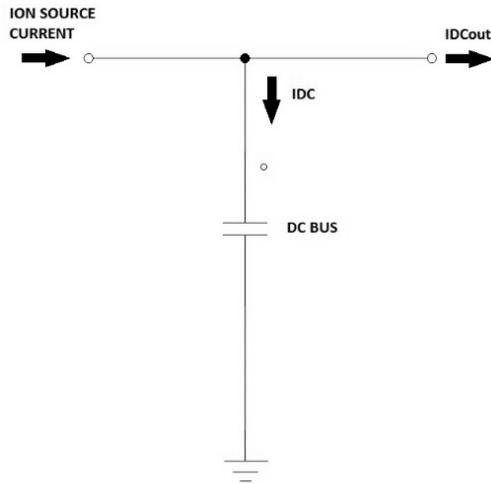


FIGURA III-8

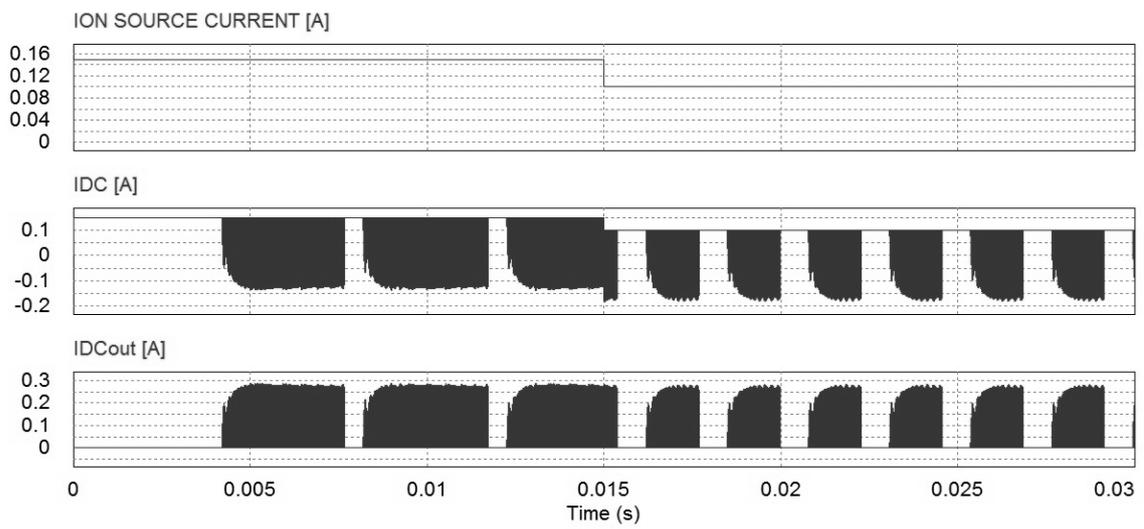


FIGURA III-9

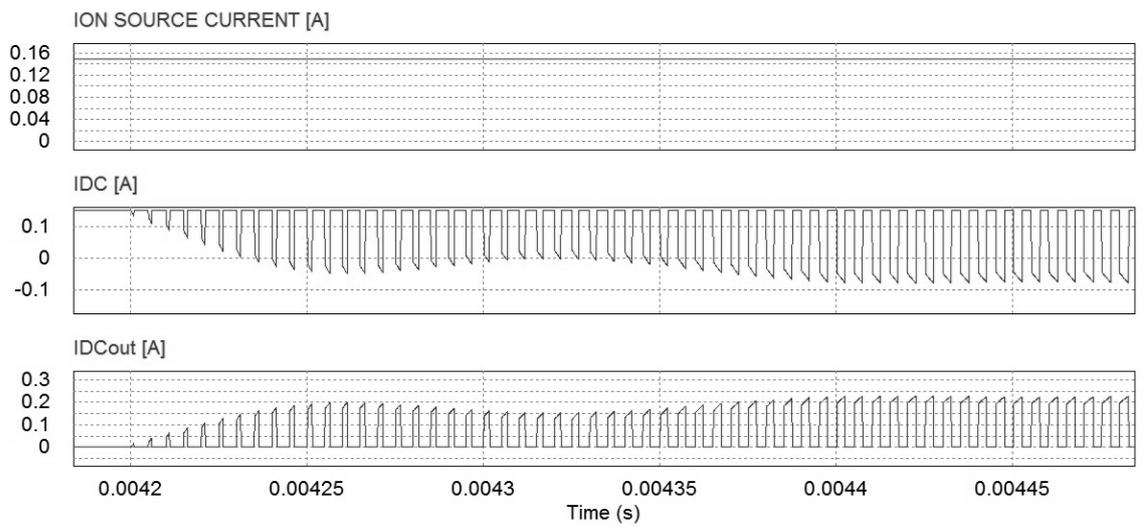


FIGURA III-10

La frequenza con cui il segnale di abilitazione viene generato dipende quindi dalle condizioni di funzionamento del sistema, cioè dalla velocità di variazione della tensione sul condensatore, la quale a sua volta dipende dalla capacità di deflessione degli elettroni (e quindi dalla generazione di corrente) del sistema di deflessione magnetica di NIO1 e, come visto in precedenza, dall'energia dissipata sul carico.

In seguito questo controllo ad isteresi in catena aperta verrà usato anche per la gestione degli interrupt di sistema, cioè tutti quei comandi di sicurezza necessari per salvaguardare il dispositivo di recupero di energia da sovratensioni e sovracorrenti dannose. Un interrupt è un comando che nei sistemi di controllo ha la priorità su tutte le altre funzioni quindi proprio per questa caratteristica si utilizza nel caso di interventi tempestivi.

La tensione di riferimento per il controllore ad isteresi è stata fissata a 6 kV, mentre le soglie, le quali possono essere modificate via software, devono essere calibrate e ottimizzate sul prototipo una volta in funzione, anche se le simulazioni hanno dato buoni risultati.

III.6. Analisi del blocco PI

La scelta di utilizzare un controllore PI per la regolazione del duty cycle è dovuta alla necessità di ovviare al problema delle sovraelongazioni (overshoot) della forma d'onda di tensione sul carico. Come vedremo più avanti, nel capitolo dedicato alle simulazioni circuitali, in assenza di un controllo in catena chiusa quando l'inverter trasferisce energia dal Bus DC al carico la risposta del carico presenta una sovraelongazione per poi stabilizzarsi. Questo è dovuto alla risposta del sistema ad un gradino di tensione. Per garantire una maggiore stabilità del sistema si è quindi reso necessario l'impiego di un regolatore che fosse in grado di inseguire un riferimento di tensione senza produrre sovraelongazioni, da qui la scelta di utilizzare un regolatore PI per la modifica del duty cycle.

Il controllo di tipo PI (proporzionale – Integrale) utilizza due blocchi, uno proporzionale che amplifica di un guadagno prestabilito il segnale di ingresso ed uno integrale che fa l'operazione di integrare il segnale di ingresso. Lavorando su segnali discreti la parte integrale non fa altro che sommare i valori del segnale a determinati intervalli di tempo definendo così il valore dell'integrale come la somma dei valori acquisiti. Il segnale di ingresso, con il quale viene gestito il controllo, in genere (e anche nel nostro caso) è un valore di errore, inteso come la differenza tra il segnale misurato e un valore di riferimento costante (figura III-11).

Blocco differenziale:

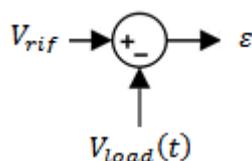


FIGURA III-11

$$\varepsilon = V_{rif} - V_{load}(t)$$

Equazione III.52

Dove: $V_{load}(t)$ è la tensione ai capi del resistore di dissipazione, V_{rif} è la tensione di riferimento impostata di 60 V ed ε è appunto la loro differenza. Da notare che essa può essere sia negativa che positiva.

Parte proporzionale:

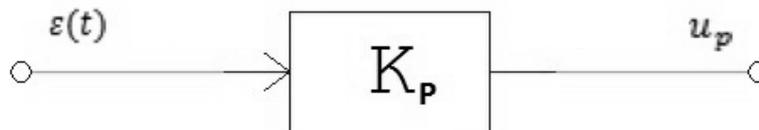


FIGURA III-12

$$u_p = K_p * \varepsilon$$

Equazione III.53

Dove K_p è il coefficiente di proporzionalità e u_p è il risultato dell'azione proporzionale.

Parte integrale:



FIGURA III-13

$$u_i = K_I \int \varepsilon(t) dt$$

Equazione III.54

Con K_I coefficiente della parte integrale e u_i uscita del blocco integrativo. L'azione integrativa fa sì che il controllore abbia quindi memoria dei precedenti valori del segnale di errore. Quindi la sua azione non è necessariamente nulla se l'errore è nullo. Questo garantisce ad un controllore di questo

tipo di saper inseguire il segnale e portarlo al valore richiesto con errore nullo. D'altra parte la presenza di un blocco integrale potrebbe dare origine al fenomeno del wind-up, cioè una anomala sovraelongazione non lineare del segnale, dovuta alla presenza dell'azione integrale anche quando il segnale d'errore è nullo, il risultato è quindi un segnale di controllo non nullo e costante. Il sistema dopo aver raggiunto la condizione di errore nullo si allontana da essa creando quindi la sovraelongazione. Per ovviare al fenomeno del wind-up, in questo controllo, si è implementato un integratore con il comando di reset della memoria. In pratica l'azione proporzionale – integrativa avviene solamente quando un determinato segnale dà l'abilitazione. Questo è per l'appunto il segnale di abilitazione della PWM di controllo del convertitore.

III.7. Funzione di trasferimento del controllo

Il regolatore PI ha la seguente trasformata nel dominio di Laplace:

$$G_{PI}(s) = K_p * (1 + \frac{1}{s * T_i})$$

Equazione III.55

Dove $T_i = \frac{K_p}{K_i}$ rappresenta la costante di tempo dell'azione integrale.

III.8. Analisi del blocco Modulatore PWM

In un modulatore standard a larghezza d'impulso in ingresso si ha la tensione di controllo la quale è l'uscita del regolatore PI, che viene confrontata con una forma d'onda periodica a frequenza f_s (in genere una forma a dente di sega) detta $v_{tri}(t)$. La comparazione tra le due determina il duty cycle.

Questo porta ad una funzione di trasferimento del modulatore PWM, nel dominio di Laplace, del tipo:

$$G_m(s) = \frac{\tilde{d}(s)}{\tilde{v}_c(s)} = \frac{1}{\hat{V}_{tri}}$$

Equazione III.56

In questo caso la funzione di trasferimento è molto semplice, e non presenta alcun ritardo, anche se il comparatore introdurrà in realtà un piccolo ritardo. Per la scelta fatta in questa tesi di creare il controllo di tipo software, tutta la fase successiva all'acquisizione della tensione di uscita, cioè dal blocco PI al blocco modulatore PWM viene fatta software. Non abbiamo comparatori o regolatori PI di tipo hardware ma sono entrambi implementati nel programma di controllo. Quindi la funzione di trasferimento del modulatore precedentemente ricavata sarà usata con il solo scopo di definire un modello utile alle future analisi. Nei capitoli successivi verrà mostrato come è stato implementato il controllo software con tutti i dettagli della generazione della PWM.

III.9. Funzione di trasferimento totale del controllo e del convertitore

La funzione di trasferimento totale dell'inverter e del controllo in retroazione si ricava quindi definendo:

- $G(s)$ funzione di trasferimento ad anello aperto.
- $H(s)$ funzione dello stadio di retroazione.
- $C(s)$ funzione di trasferimento del controllore.

$$W(s) = \frac{C(s) * G(s)}{1 + C(s) * G(s) * H(s)}$$

Equazione III.57

Nel nostro caso la retroazione è data dal blocco K_{acq} perciò:

$$W(s) = \frac{C(s) * G(s)}{1 + K_{acq} * C(s) * G(s)}$$

Equazione III.58

Quindi dato che:

$$C(s) * G(s) = G_{PI}(s) * G_m(s) * G_p(s)$$

Equazione III.59

$$C(s) * G(s) = \left[K_p * \left(1 + \frac{1}{s * T_i} \right) \right] * \left[\frac{1}{\hat{V}_{tri}} \right] * \left[\frac{V_d \omega_0^2}{n \omega_{zc}} \frac{s + \omega_{zc}}{\{s^2 + 2\xi\omega_0 s + \omega_0^2\}} \right]$$

Equazione III.60

Otengo:

$$W(s) = \frac{\left[K_p * \left(1 + \frac{1}{s * T_i} \right) \right] * \left[\frac{1}{\hat{V}_{tri}} \right] * \left[\frac{V_d \omega_0^2}{n \omega_{zc}} \frac{s + \omega_{zc}}{\{s^2 + 2\xi\omega_0 s + \omega_0^2\}} \right]}{1 + K_{acq} \left[K_p * \left(1 + \frac{1}{s * T_i} \right) \right] * \left[\frac{1}{\hat{V}_{tri}} \right] * \left[\frac{V_d \omega_0^2}{n \omega_{zc}} \frac{s + \omega_{zc}}{\{s^2 + 2\xi\omega_0 s + \omega_0^2\}} \right]}$$

Equazione III.61

La fase successiva è la definizione delle costanti del controllore. Prima di fare ciò riscriviamo la funzione di trasferimento con i parametri reali.

$$\omega_0 = \frac{1}{\sqrt{LC}} = 39.5 [k \text{ rad/s}]$$

Equazione III.62

$$\frac{V_d}{n} = \frac{6000}{\frac{402}{5}} = 74.6 [V]$$

Equazione III.63

$$\frac{1}{\hat{V}_{tri}} = 1 \left[\frac{1}{V} \right]$$

Equazione III.64

$$K_{acq} = \frac{1}{60} = 0.0167$$

Equazione III.65

Per quanto riguarda i parametri r_C e r_L si sono presi dei valori standard per un condensatore ceramico e per l'induttanza con le specifiche richieste al filtro:

- $r_C = 0.015 \text{ Ohm}$
- $r_L = 0.25 \text{ Ohm}$

In fase di test per la resistenza di carico R_{Load} si utilizzeranno resistori con valori tra 1 e 6 Ohm, per questa analisi quindi sceglieremo il valore medio di 2 Ohm.

$$\xi = \frac{\frac{1}{CR_{Load}} + \frac{(r_C + r_L)}{L}}{2 * \omega_0} = 0.479$$

Equazione III.66

Come possiamo notare $0 < \xi < 1$

$$\omega_{zc} = \frac{1}{r_C C} = 4.17 [M \text{ rad/s}]$$

Equazione III.67

$$W(s) = \frac{\left[K_p * \left(1 + \frac{1}{s * T_i} \right) \right] * \left[27.91 * 10^3 \frac{s + 4.17 * 10^6}{\{s^2 + s * 37.841 * 10^3 + 1.560250 * 10^9\}} \right]}{1 + 0.0167 \left[K_p * \left(1 + \frac{1}{s * T_i} \right) \right] * \left[27.91 * 10^3 \frac{s + 4.17 * 10^6}{\{s^2 + s * 37.841 * 10^3 + 1.560250 * 10^9\}} \right]}$$

Equazione III.68

Ora andiamo ad analizzare la sola funzione $G(s)$ che presenta il diagramma di Bode del modulo e della fase in figura III-14. Il nostro sistema retroazionato è da considerarsi ad un solo grado di libertà, la $G(s)$ è nota e non modificabile, mentre il nostro controllore $C(s)$ può essere parametrizzato e

modificato a seconda delle richieste del controllo. La $G(s)$ presenta due poli complessi coniugati la cui parte reale risulta negativa per entrambi i poli, questo garantisce la stabilità BIBO della funzione di trasferimento dalla definizione di BIBO stabilità.

DEF: un sistema lineare a tempo continuo descritto da un modello ingresso/uscita viene detto BIBO (Bounded input/Bounded output) stabile se, a partire da condizioni iniziali nulle, il sistema risponde ad ogni ingresso casuale limitato con un'uscita casuale limitata. Equivalentemente si può dire che, definito il polinomio di Hurwitz $d(s)$ come il polinomio a denominatore della funzione di trasferimento, esso, perché la funzione sia BIBO stabile, deve avere tutti gli zeri a parte reale negativa [4].

$$G(s) = \left[\frac{V_d \omega_0^2}{n \omega_{zc}} \frac{s + \omega_{zc}}{\{s^2 + 2\xi\omega_0 s + \omega_0^2\}} \right]$$

Equazione III.69

I poli risultano:

$$p_1, p_2 = (-18921 \pm j34647)$$

Equazione III.70

La cui parte reale è negativa.

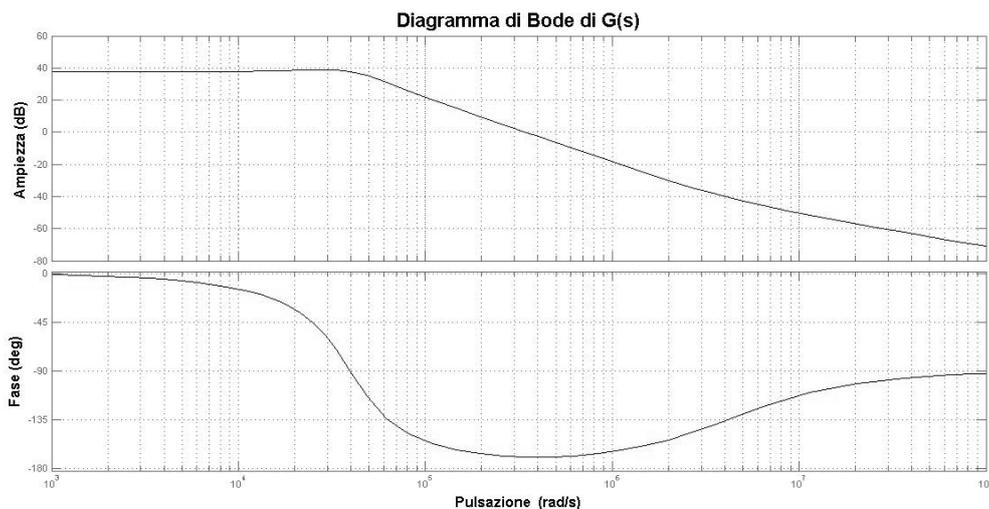


FIGURA III-14

La fase successiva prevede la determinazione dei parametri della funzione alla risposta al gradino del sistema. La risposta al gradino unitario è definita come:

$$w_{-1}(t) = (w * \delta_{-1})(t) = \int_0^t w(\tau) \delta_{-1}(t - \tau) d\tau = \int_0^t w(\tau) d\tau, \quad t \geq 0$$

Equazione III.71

Dove $u(t) = \delta_{-1}(t)$ è il gradino unitario ed $w_{-1}(t)$ è una funzione continua che soddisfa le seguenti condizioni:

$$w_{-1}(0) = 0,$$

Equazione III.72

$$w_{-1}(+\infty) = \int_0^{+\infty} w(\tau) d\tau = W(j\omega)|_{\omega=0} = W(0) \neq 0.$$

Equazione III.73

Definiamo quindi alcuni parametri che caratterizzano il comportamento del sistema alla sollecitazione del gradino nel dominio del tempo:

- t_s è il tempo di assestamento (settling-time al 10%), stima il tempo necessario affinché l'uscita si assesti in modo definitivo in un intorno del valore finale.

$$t_s := \min\{t \geq 0 \forall \tau \geq t, |w_{-1}(\tau) - w_{-1}(+\infty)| \leq 0.1|w_{-1}(+\infty)|\}$$

Equazione III.74

- t_r è definito come il tempo di salita (rise-time al 10%) e stima il tempo necessario affinché l'uscita arrivi ad un valore in un intorno del valore finale.

$$t_r := \min\{t \geq 0 : |w_{-1}(t) - w_{-1}(+\infty)| \leq 0.1|w_{-1}(+\infty)|\}$$

Equazione III.75

- B_p è la banda passante (a 3 dB) e corrisponde a definire una banda di pulsazioni in cui il sistema attenua leggermente il segnale. In modo più generale:

$$|W(j\omega)|_{dB} \geq |W(0)|_{dB} - 3dB$$

Equazione III.76

- s è la sovraelongazione (overshoot) e rappresenta lo scostamento massimo percentuale (positivo) che la $w_{-1}(t)$ presenta nella sua evoluzione nel tempo rispetto a $w_{-1}(+\infty)$ che rappresenta il valore finale.

$$s := \left(\sup_{t \in R_+} \frac{w_{-1}(t) - w_{-1}(+\infty)}{w_{-1}(+\infty)} * 100 \right) \%$$

Equazione III.77

- ω_r identifica quella pulsazione (se esiste ed è unica) per cui ho il massimo della funzione $W(j\omega)$
- M_{rel} è il picco di risonanza relativo, cioè il rapporto tra il valore di picco (in modulo) della funzione ad ω_r ed il guadagno in bassa frequenza:

$$M_{rel} = \left[\frac{|W(j\omega_r)|}{|W(0)|} \right]_{dB}$$

Equazione III.78

Nell'analisi della di una funzione con due poli complessi coniugati e uno zero viene definito un ulteriore parametro necessario per ottenere i valori dei parametri precedentemente elencati. Il parametro in questione è chiamato h e determina la collocazione del punto di spezzamento dello zero rispetto al punto di spezzamento ω_0 della coppia di poli complessi coniugati. Se h è maggiore di 1 lo zero si trova a destra di ω_0 , se viceversa h è minore di 1 allora lo zero è situato a sinistra della pulsazione naturale.

Nel nostro caso essendo:

$$W(s) = \left[\frac{1 + \frac{s}{h\omega_0}}{\left\{ 1 + 2\xi \frac{s}{\omega_0} + \frac{s^2}{\omega_0^2} \right\}} \right]$$

Equazione III.79

Otengo $h = 105.57 [s]$ che risulta maggiore di 1 e quindi lo zero si trova a destra di ω_0 , cosa che si nota anche dal diagramma di Bode.

A questo punto diamo una stima dei parametri sopra elencati:

- $t_s = \frac{1}{2\xi\omega_0} * \ln \left[\frac{100 * \left(1 - \frac{2\xi}{h} + \frac{1}{h^2} \right)}{1 - \xi^2} \right] \cong 128 [\mu s]$

Equazione III.80

- Essendo $\xi > \frac{1}{h}$ allora: $t_r = \frac{1}{\omega_0 * \sqrt{1 - \xi^2}} * \left[\pi - \tan^{-1} \left(\frac{\sqrt{1 - \xi^2}}{\xi - \frac{1}{h}} \right) \right] \cong 60 [\mu s]$

Equazione III.81

- $B_p = \omega_0 * \sqrt{\sqrt{\left(1 + \frac{1}{h^2} - 2\xi^2 \right)^2 + 1} + \left(1 + \frac{1}{h^2} - 2\xi^2 \right)} \cong 51171 [rad/s]$

Equazione III.82

- La sovralongazione s è modesta quindi non è stata calcolata.
- Dal diagramma di Bode (figura III-9) possiamo estrarre $\omega_r \cong 30000 [rad/s]$.
- Anche M_{rel} è decisamente modesto quindi non è stato calcolato non essendo d'interesse per la questione in esame.

Concludendo abbiamo determinato la natura molto stabile del sistema di conversione. Il controllo proposto successivamente ha una ulteriore funzione (soft start) di limitazione dell'oscillazione iniziale della tensione sul carico all'avvio della commutazione.

Introduciamo ora parte relativa al controllo. Le costanti del blocco PI sono state scelte in base alle specifiche di funzionamento del convertitore ($f_s = 100 kHz$) e alla funzione di trasferimento del

sistema. Una futura ottimizzazione delle costanti K_p e T_i (K_i) è necessaria e si baserà su dati sperimentali ricavati dal prototipo attualmente allo studio.

La costante di tempo impiegata nel regolatore integrale è $T_i = 0.0005$ [s] mentre il guadagno del regolatore proporzionale è $K_p = 0.1$.

Ora la funzione di trasferimento in catena aperta risulta:

$$C(s) * G(s) = G_{PI}(s) * G_m(s) * G_p(s) = \left[K_p * \left(1 + \frac{1}{s * T_i} \right) \right] * \left[\frac{1}{\hat{V}_{tri}} \right] * \left[\frac{V_d \omega_0^2}{n \omega_{zc} \{s^2 + 2\xi\omega_0 s + \omega_0^2\}} \frac{s + \omega_{zc}}{\omega_{zc}} \right]$$

Equazione III.83

$G_m(s)$ come possiamo notare è uguale a 1 quindi, in linea teorica, non da contributo alla risposta in frequenza del sistema ma il modulatore, come visto precedentemente, nella realtà introdurrà un ritardo.

Il cui diagramma di bode risulta il seguente (figura III-15).

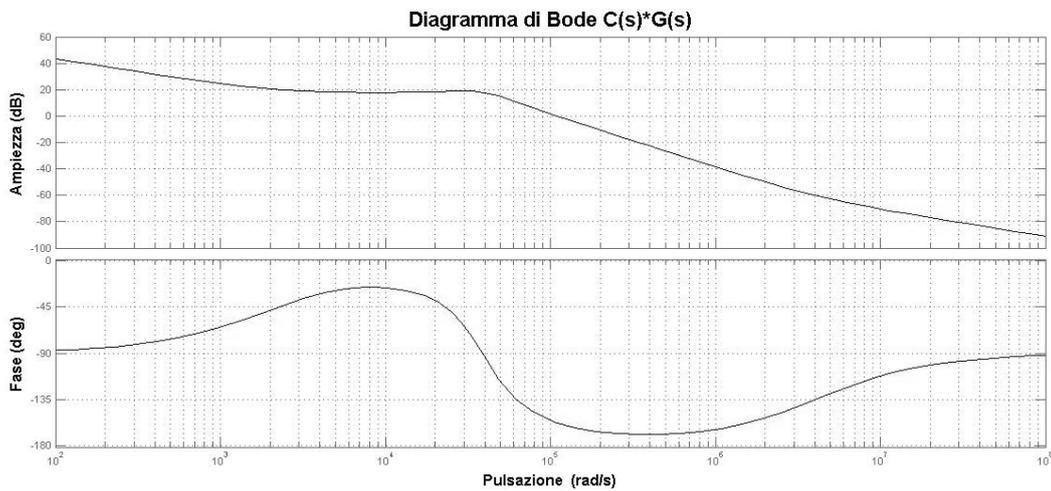


FIGURA III-15

Capitolo IV: Simulazioni circuitali

IV.1. Introduzione a PSIM

Powersim (abbreviato PSIM) è un software specializzato [8] nel design e nelle simulazioni di circuiti elettrici, orientato in particolare ai circuiti switching. Viene utilizzato in molti campi quali: sistemi di alimentazione, conversione statica, motori elettrici e sistemi di controllo. Questo software presenta notevoli vantaggi nella costruzione e simulazione di circuiti elettrici basandosi completamente sulla gestione grafica del circuito, facilitando quindi il design e l'ottimizzazione dello stesso. PSIM è in grado di simulare il comportamento elettrico del circuito con grande flessibilità basandosi sulla modellizzazione e parametrizzazione dei componenti elettrici anche da parte dell'utente. Questo software dà la possibilità di valutare nel tempo, tramite delle sonde piazzate dall'utente nei punti d'interesse, qualsiasi grandezza (tensione, corrente, duty cycle, ecc) che possa essere interessante valutare nel tempo.

Nel nostro caso PSIM è stato utilizzato per definire il modello del circuito per il recupero di energia e il suo relativo controllo, verificando la correttezza teorica della progettazione dell'anello di controllo ed il corretto funzionamento della regolazione in generale. Infatti oltre a simulare componenti più o meno complessi esso è in grado di gestire blocchi di controllo come il controllore ad isteresi e il PI, i quali sono ampiamente configurabili.

IV.2. Schema circuitale in PSIM

Riportato nell'immagine a pagina seguente (figura IV-1) abbiamo lo schema circuitale in PSIM del convertitore e del relativo controllo. Gli switch utilizzati sono ideali per limitare la complessità dello schema e dell'analisi successiva. Sono stati introdotti dei generatori di segnale al fine di simulare delle variazioni di tensione in ingresso al convertitore e valutare la risposta del sistema di controllo a tali variazioni. Per analizzare il comportamento del sistema sono presenti delle sonde di tensione le quali riportano l'andamento temporale della grandezza nel punto dove sono applicate. Il modello riproduce il sistema di regolazione descritto nel capitolo precedente. Nella parte in basso a destra abbiamo il regolatore PI con reset per il soft start del convertitore, le costanti di tempo e il guadagno sono quelle ricavate nel capitolo precedente. Mentre il controllore ad isteresi è nella parte in basso a sinistra dove abbiamo anche il generatore di PWM. Questo schema (figura IV-1) ovviamente non ricalca il circuito reale (almeno nella parte relativa al controllo) ma è uno strumento utile per valutare se i risultati ottenuti nel precedente capitolo sono validi. PSIM è in grado di fornire delle simulazioni delle grandezze d'interesse e riportarle su di un grafico temporale. Questa funzione è decisamente molto utile nel nostro caso dato che si vuole valutare la risposta di un sistema dinamico e non statico.

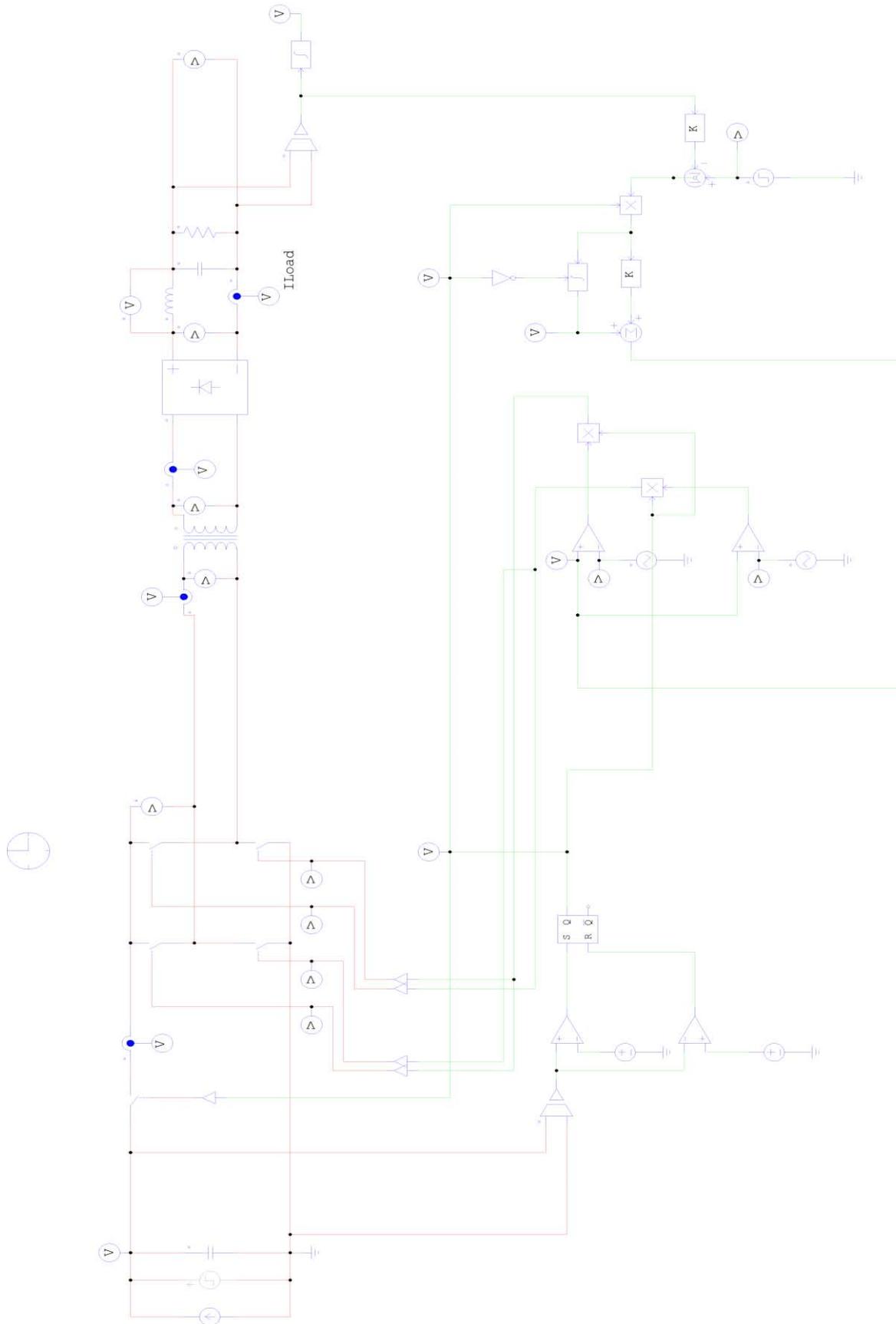


FIGURA IV-1

IV.3. Analisi risultati e requisiti del sistema Hardware

Qui di seguito vengono riportati i risultati di alcune simulazioni circuitali per valutare il comportamento del circuito e del sistema di controllo, al fine di determinare le specifiche dell'hardware su cui implementare la regolazione. Sono stati dati diversi gradini di corrente allo stadio di ingresso del convertitore, cioè al Bus DC. La corrente della sorgente è impostata a 150 mA come stabilito dalle caratteristiche della sorgente stessa. Sono state effettuate diverse simulazioni variando la corrente di ingresso e le soglie del circuito di isteresi. Hanno lo scopo quindi di valutare non solo se il controllo per il soft start funziona ma anche se la variazione di tensione sul Bus DC viene gestita correttamente dal controllo ad isteresi e se il convertitore a ponte si comporta come richiesto. Di seguito sono state riportate le che forniscono risultati interessanti per la definizione dell'hardware di controllo.

Le figure IV-2 e IV-3 riportano in dettaglio il regolatore ad isteresi, il controllore PI ed il modulatore. Prima di passare alle simulazioni è utile ribadire il concetto di funzionamento del controllo supportati dagli andamenti temporali delle varie grandezze di controllo. Il riferimento per l'errore del controllore PI è stato impostato a 0.9 V, mentre, come precedentemente riportato, il modulatore è stato ricavato dalla comparazione di un'onda triangolare con il valore d'uscita del controllore PI che definisce la soglia di comparazione dell'onda triangolare. Questo non rispecchia come poi il modulatore è stato implementato ma serve solo ai fini di simulazione.

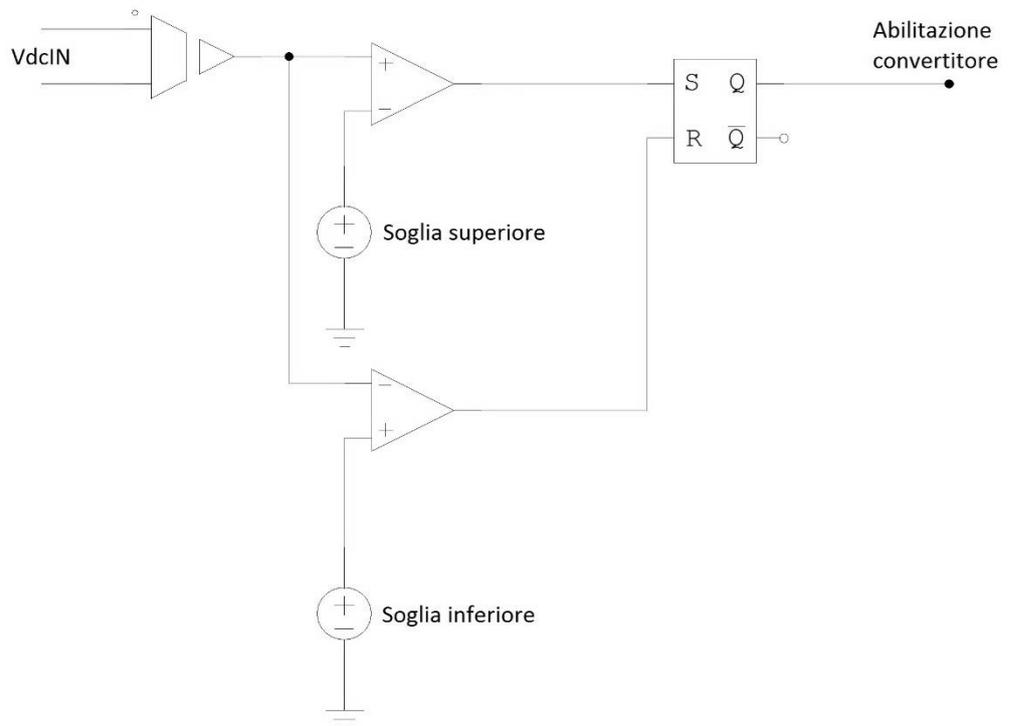


FIGURA IV-2

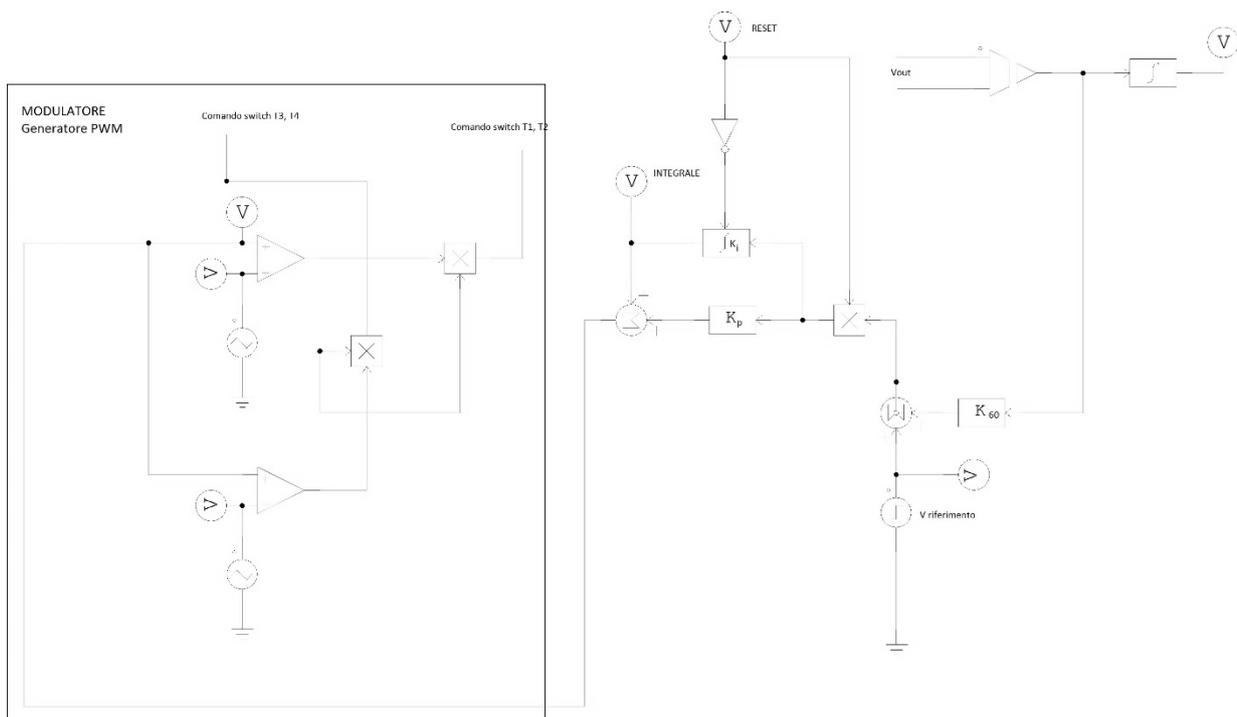


FIGURA IV-3

Le seguenti immagini (figure IV-4 e IV-5) servono a descrivere nel dettaglio alcune ipotesi precedentemente fatte. Il convertitore è comandato in modo bipolare come descritto dalla figura IV-4 del comando degli switch T1 e T3 (T2 e T4 sono pilotati con i medesimi comandi). Si nota come il duty cycle aumenti. Questo è dovuto all'azione di soft start del controllore PI.

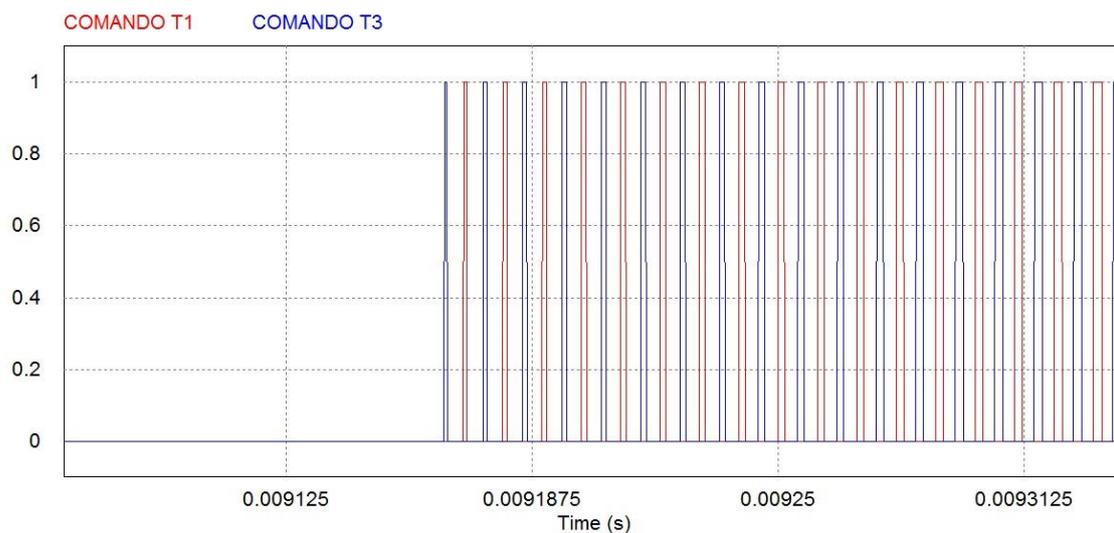


FIGURA IV-4

L'immagine successiva (figura IV-5) mostra come agisce il controllo PI, in particolare come lavora il controllore integrale in accordo con il segnale di abilitazione dell'inverter (comando del reset per eliminare il problema del wind up) in caso generico di funzionamento.

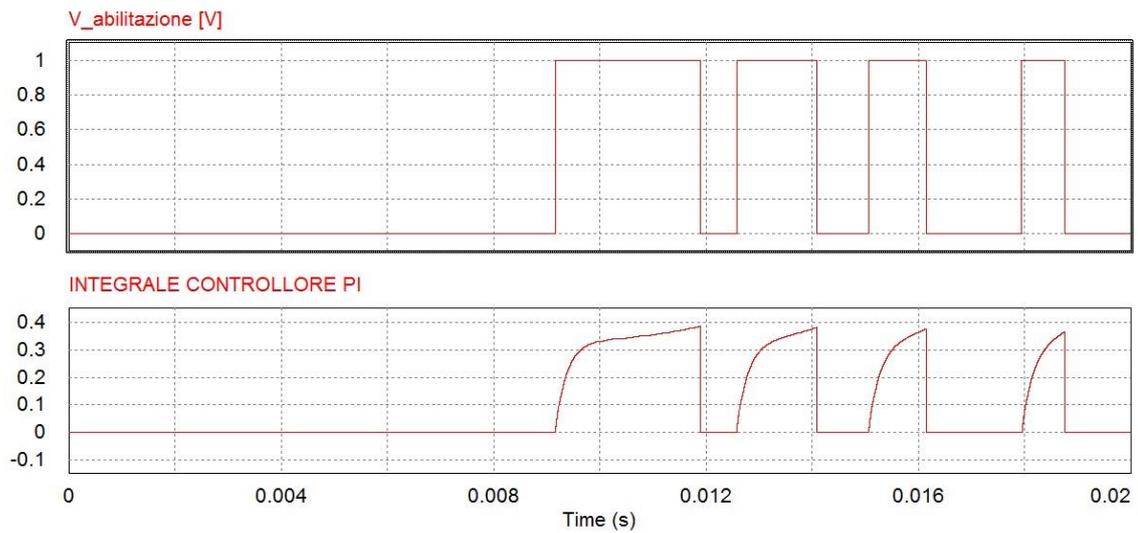


FIGURA IV-5

IV.4. Simulazione 1: funzionamento a regime

In questa simulazione non è stato impostato alcun gradino di corrente e mostra come il convertitore lavori con una corrente (Ion source current) costante a 150 mA. Le soglie per il controllo ad isteresi sono state impostate a 5500 V per la soglia inferiore e a 6300 V per la soglia superiore, il carico resistivo è impostato a 2.5 Ohm, questo valore è stato ricavato sperimentalmente attraverso prove di simulazione, esso andrà configurato poi nel modello reale per i futuri test sul circuito vero e proprio.

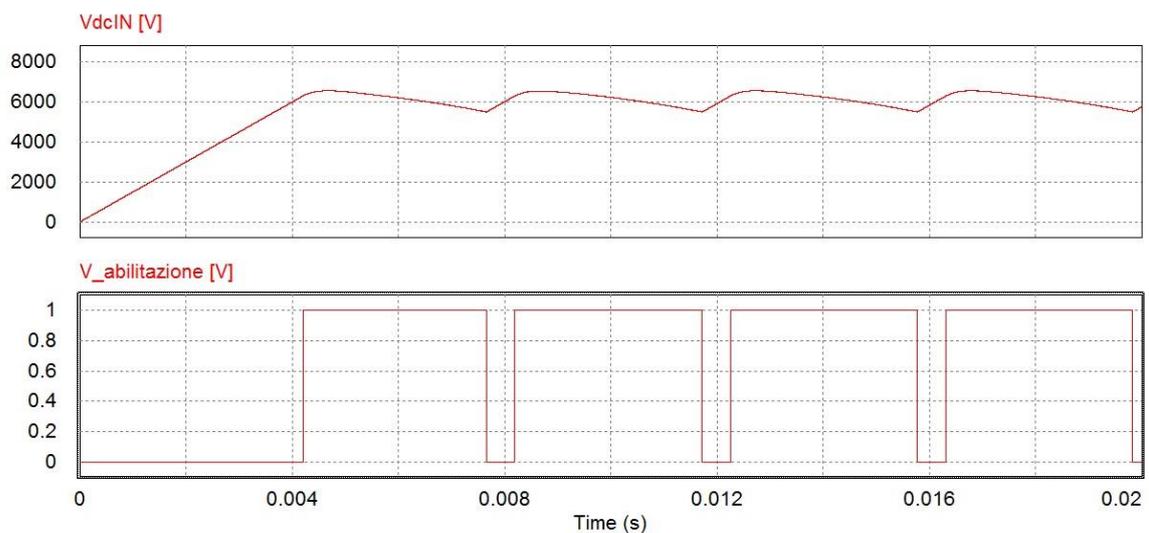


FIGURA IV-6

La figura IV-6 descrive l'andamento delle seguenti grandezze:

- V_{dcIN} , la tensione sul Bus DC che sale come una retta data l'idealità della sorgente (generatore ideale di corrente costante).
- $V_{abilitazione}$, il segnale di abilitazione dell'inverter che passa dallo stato di off allo stato di on quando la tensione sul Bus DC supera la soglia inferiore determinando l'andamento delle successive curve. Opera anche da reset per il controllore PI quindi, oltre a determinare l'attivazione convertitore attraverso il Flip Flop del controllo ad isteresi, riporta a zero l'errore pregresso immagazzinato dalla componente integrale del controllore PI.

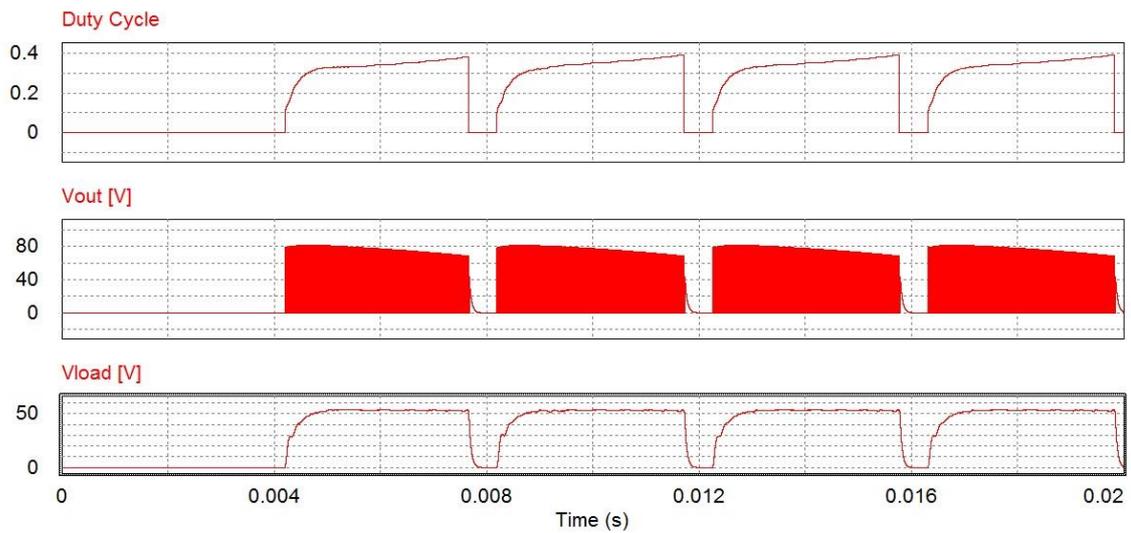


FIGURA IV-7

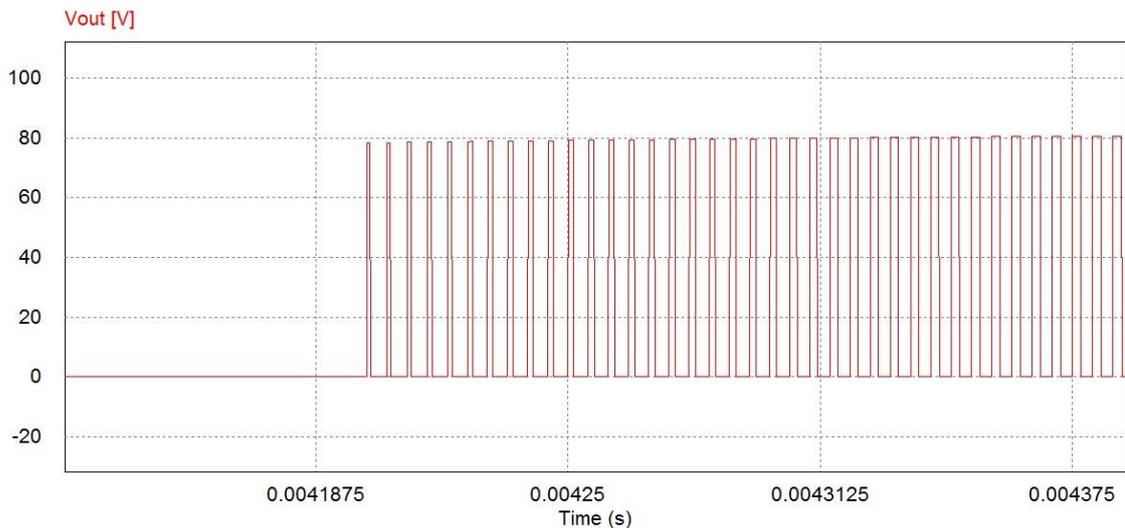


FIGURA IV-8

Le figure IV-7 e IV-8 descrivono invece:

- Duty Cycle, il valore del duty cycle della modulazione PWM, vediamo che esso sale in funzione dell'azione del circuito di controllo di soft start e dell'abilitazione dal controllo ad isteresi.
- Vout, la tensione all'uscita del raddrizzatore, nel dettaglio possiamo vedere come essa è un'onda quadra che segue il duty cycle generato dal modulatore PWM che viene generata sempre in funzione del segnale di abilitazione. Il valore di picco della Vout è di circa 82 V, un valore in linea con le precedenti ipotesi ricordando che la tensione d'ingresso del convertitore raggiunge un massimo di 6300 V, rispetto ai 6 kV delle analisi fatte nel precedente capitolo.
- Vload, la tensione sul carico resistivo. Da questa curva si nota l'azione del filtro LC che oltre a linearizzare la forma d'onda ne limita il valore di picco a circa 50 V, un valore molto vicino alle specifiche richieste. Successivamente si dovrà ricorrere ad una fase di ottimizzazione del prototipo dove tutti i parametri saranno calibrati per ottenere le specifiche richieste.

IV.5. Simulazione 2: gradino di corrente negativo 50 mA

La successiva simulazione presenta l'inserimento di un gradino di corrente negativo di ampiezza 50 mA al tempo 0.01 s e mostra come il convertitore ed il controllo si adattano al cambiamento dovuto alla variazione di corrente. Le soglie per il controllo ad isteresi sono rimaste impostate a 5500 V per la soglia inferiore e a 6300 V per la soglia superiore, il carico resistivo come precedentemente impostato è di 2.5 Ohm. Nelle immagini (figura IV-9 e IV-10) possiamo vedere che il sistema si comporta come nel caso precedente fino al tempo $t = 0.01$ s. Successivamente il suo comportamento cambia in quanto si verifica la variazione del valore della corrente in ingresso.

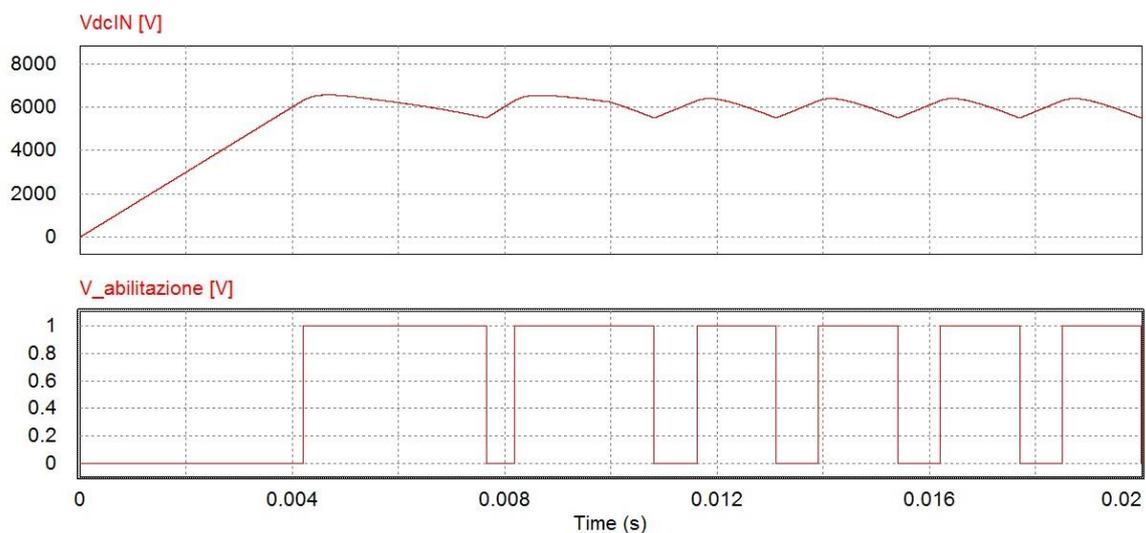


FIGURA IV-9

La figura IV-9 descrive:

- V_{dcIN} , la tensione sul Bus DC presenta un'ondulazione maggiore data dalla minore quantità di carica immagazzinata nel condensatore secondo le equazioni $I(t) = \frac{dQ}{dt}$ e $V(t) = \frac{Q(t)}{C}$ se la corrente diminuisce la carica diminuisce e quindi la pendenza della curva di carica diminuisce, al contrario la scarica è più veloce come si nota dalla pendenza della curva quando il convertitore è abilitato e trasporta energia dall'ingresso all'uscita. Aumentando il gradino di corrente ovviamente il fenomeno si accentua.
- $V_{abilitazione}$, il segnale di abilitazione dell'inverter si comporta esattamente come nel caso precedente abilitando o meno l'inverter ma con una frequenza maggiore data la maggiore variabilità nel tempo della tensione di ingresso che supera le soglie con maggiore frequenza rispetto al caso precedente.

Mentre la figura IV-10:

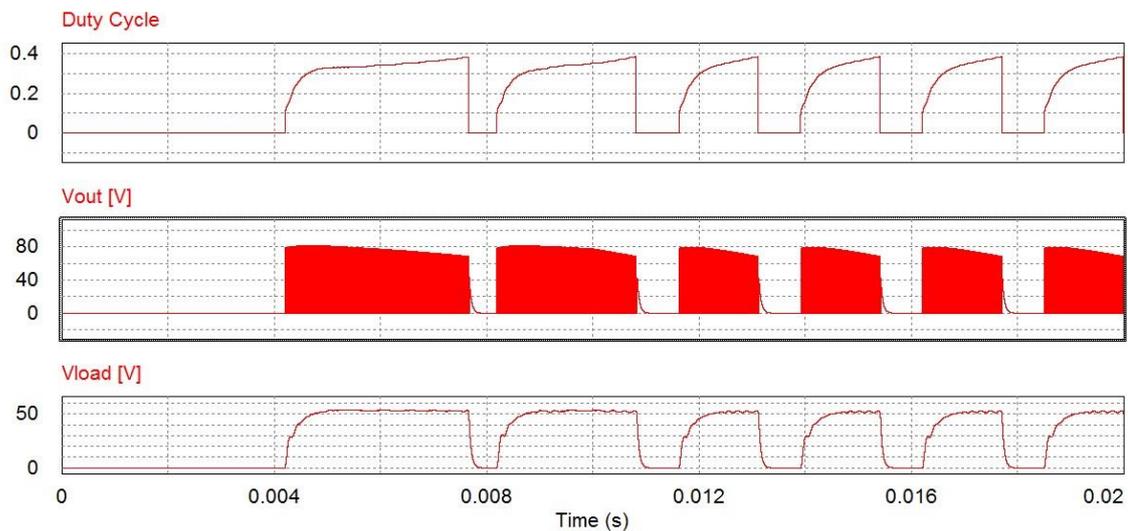


FIGURA IV-10

- Duty Cycle, il valore del duty cycle della modulazione PWM, vediamo che esso sale in funzione dell'azione del circuito di controllo di soft start e dell'abilitazione dal controllo ad isteresi. Notiamo che quando la corrente d'ingresso diminuisce il duty cycle cresce con una pendenza maggiore azzerandosi quando il segnale di abilitazione dell'inverter va a zero.
- V_{out} , la tensione all'uscita del raddrizzatore si comporta come nel caso precedente seguendo sempre il segnale di abilitazione dato dal controllo ad isteresi.
- V_{load} , la tensione sul carico resistivo ha un andamento simile a quella del caso precedente portandosi al valore di regime precedentemente valutato.

IV.6. Simulazione 3: gradino di corrente negativo 100 mA

Questa simulazione presenta l'inserimento di un gradino di corrente negativo di ampiezza 100 mA al tempo 0.01 s e mostra come il convertitore ed il controllo si adattano ulteriormente al cambiamento dovuto alla variazione di corrente. Le soglie per il controllo ad isteresi sono rimaste impostate a 5500 V per la soglia inferiore e a 6300 V per la soglia superiore, il carico resistivo come precedentemente impostato è di 2.5 Ohm. Il comportamento del sistema ricalca quello del gradino di corrente da 50 mA, le variazioni delle grandezze in gioco evidenziate prima sono però più accentuate come mostrano le figure IV-11 e IV-12.

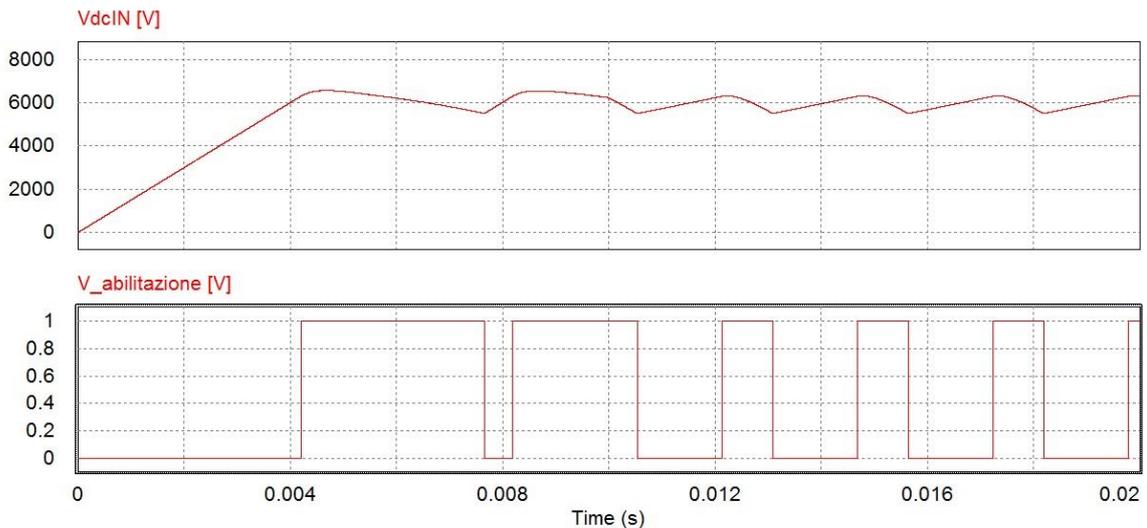


FIGURA IV-11

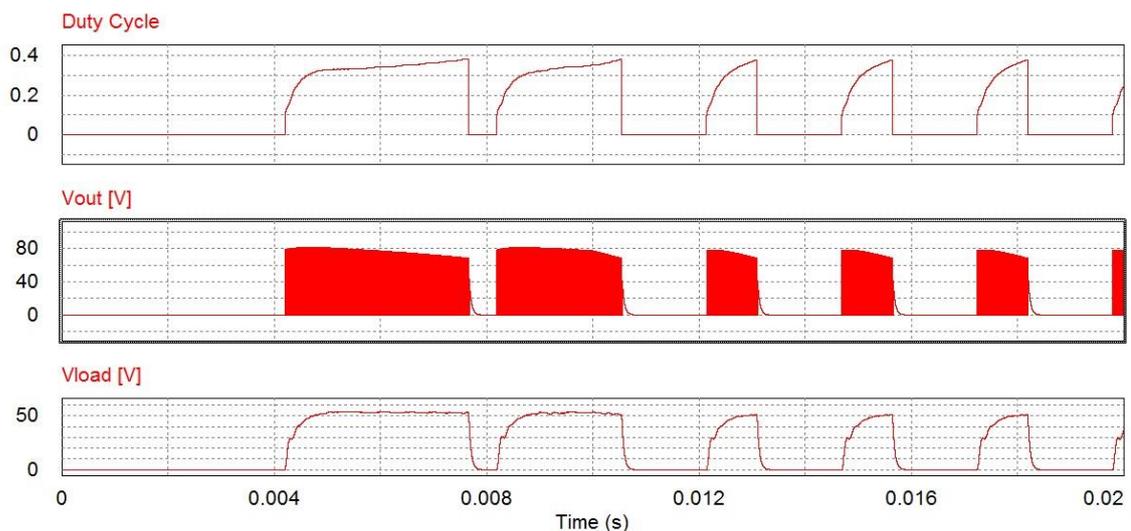


FIGURA IV-12

IV.7. Simulazione 4: funzionamento con duty cycle uguale a 0.5

La simulazione è stata fatta per verificare il comportamento del sistema quando il duty cycle supera 0.5. Dalle equazioni sottostanti risulta la tensione limite per cui si verifica la condizione di $duty\ cycle = 0.5$.

$$\frac{V_0}{V_d} = 2 * \frac{N_2}{N_1} * D$$

Equazione IV.1

$$V_d = V_0 * \frac{1}{2} * \frac{N_1}{N_2} * \frac{1}{D} = 4824 [V]$$

Equazione IV.2

Successivamente vedremo che la tensione V_0 non sarà di 60 V ma il suo valore massimo istantaneo (dato dalle simulazioni) è di circa 50 V, quindi la tensione limite è:

$$V_d = V_0 * \frac{1}{2} * \frac{N_1}{N_2} * \frac{1}{D} = 4020 [V]$$

Equazione IV.3

Questa particolare situazione non si deve verificare e per fare ciò basta impostare correttamente le soglie del controllore ad isteresi, e affiancare a questo la generazione di un interrupt che gestisca l'eventualità che la tensione sul Bus DC scenda troppo nel caso il controllo ad isteresi non funzioni. Per ottenere il raggiungimento di tale valore del duty cycle si è abbassata la soglia inferiore dell'isteresi fino a 3500 V (precedentemente si era trovata una tensione limite di 4020 V) in modo da spingere il controllo ad aumentare il duty cycle sopra la soglia massima di 0.5. Nella simulazione non sono stati inseriti gradini di corrente. Il convertitore pilotato con il duty cycle sopra tale soglia attiva tutti e quattro i componenti generando un cortocircuito del bus dc. Le figure da IV-13 a IV-18 rivelano il comportamento del convertitore in questa evenienza.

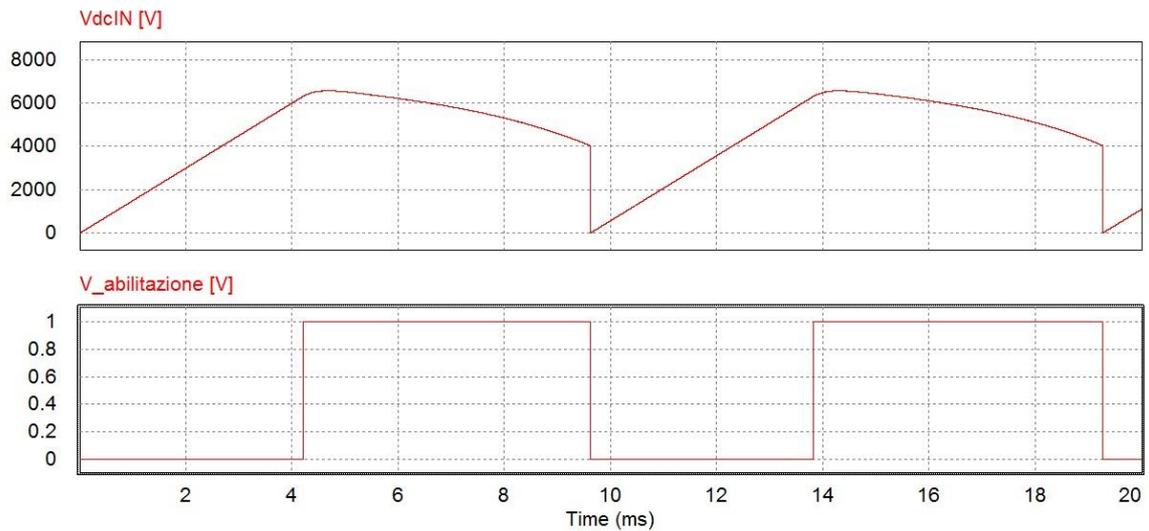


FIGURA IV-13

La figura IV-13 descrive:

- VdcIN, la tensione sul Bus DC presenta un principio di ondulazione come nei casi precedenti, ma al raggiungimento della soglia di 0,5 per il duty cycle va a zero dato l'avvento del cortocircuito sul convertitore DC/DC. Successivamente all'azzeramento del duty cycle (dovuto al reset del controllore PI) la tensione ricomincia a salire linearmente fino ad un nuovo evento di cortocircuito. Da notare che la tensione d'ingresso limite per cui il duty cycle raggiunge il valore di 0,5 è circa 4000 V come precedentemente dimostrato.
- V_abilitazione, il segnale di abilitazione dell'inverter si comporta esattamente come nei casi precedenti abilitando l'inverter al superamento della soglia dei 6300 V, l'inverter continua ad estrarre energia dal Bus DC fino al raggiungimento della soglia di 0,5 per il duty cycle, qui il comando di abilitazione va a zero dato che il controllore ad isteresi riconosce una tensione più bassa rispetto alla soglia di 3500 V, infatti sul Bus DC ho 0 V. Successivamente quando si supera la soglia superiore ho di nuovo l'abilitazione.

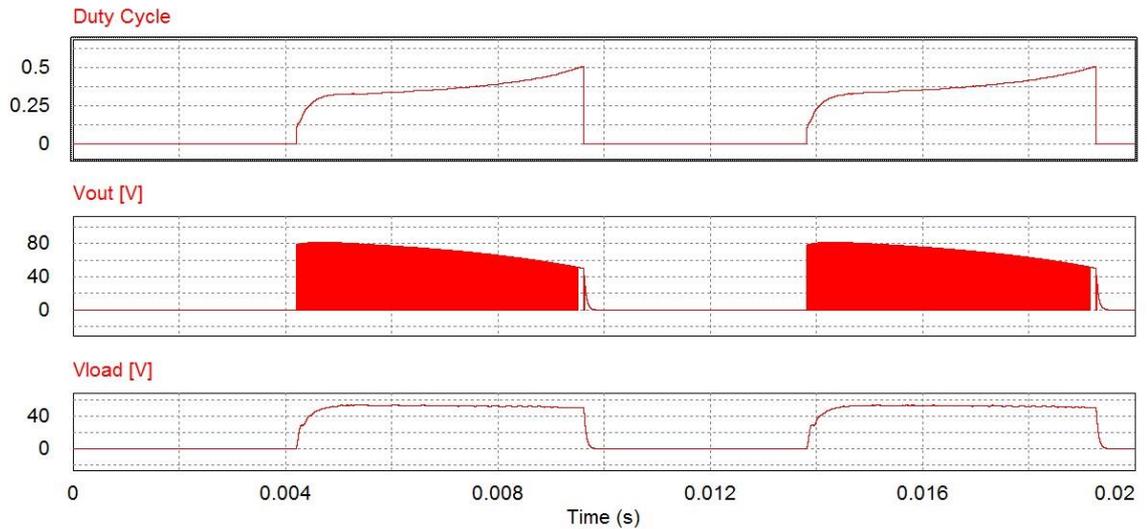


FIGURA IV-14

La figura IV-14 descrive:

- Duty Cycle, vediamo che esso sale in funzione dell'azione del circuito di controllo di soft start e dell'abilitazione dal controllo ad isteresi. Esso raggiunge il valore di 0,5 e poi si azzerava istantaneamente data la natura del pilotaggio bipolare del convertitore.
- Vout, la tensione all'uscita del raddrizzatore si comporta come nei casi precedenti fino al punto in cui il duty cycle raggiunge il valore di 0,5. Successivamente si azzerava dato che il convertitore viene disabilitato.
- Vload, la tensione sul carico resistivo segue l'andamento della Vout.

Nelle successive immagini (figure IV-15 e IV-16) possiamo notare l'andamento della corrente in ingresso al Bus DC in questa particolare situazione.

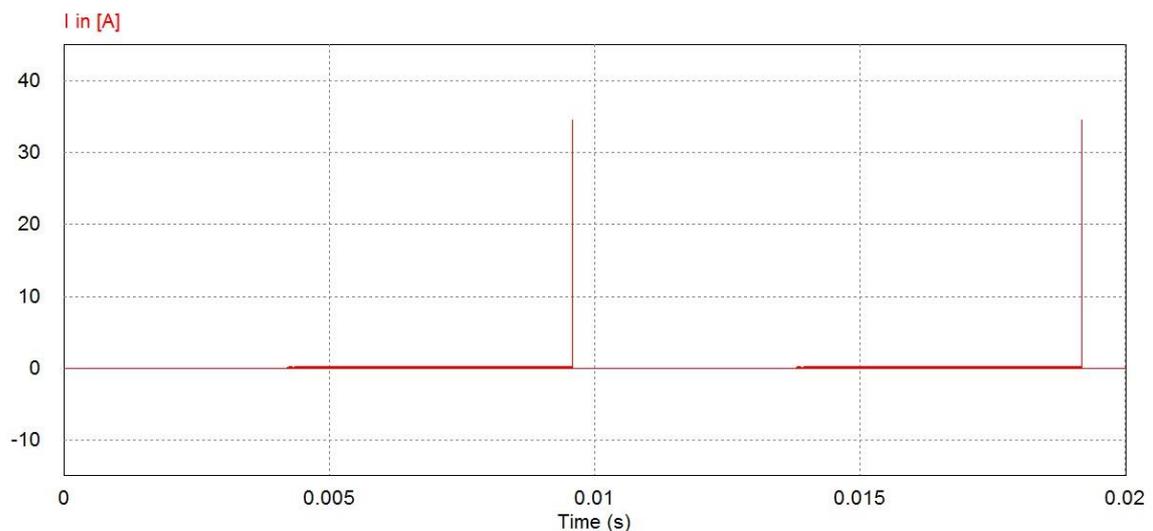


FIGURA IV-15

Inizialmente essa ha un andamento ad onda quadra dato che segue l'apertura e la chiusura degli switch del convertitore, come si nota il duty cycle della corrente aumenta dato che il tempo di chiusura degli switch aumenta grazie all'azione del regolatore PI.

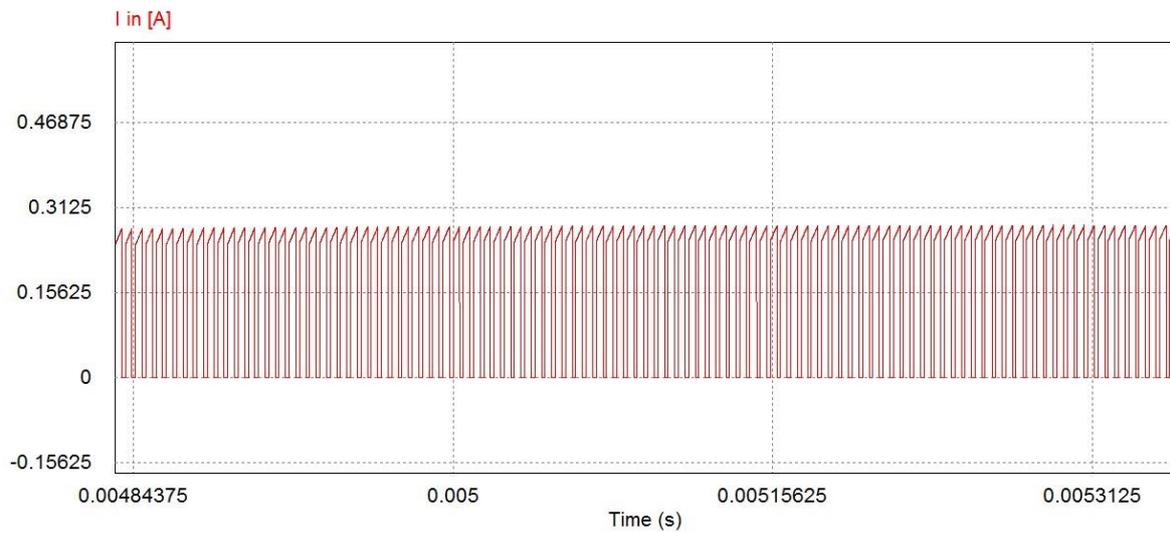


FIGURA IV-16

Avvicinandosi al momento in cui il regolatore determina il limite per il duty cycle si nota come l'andamento della corrente cambi sensibilmente con picchi sempre più lunghi nel tempo come mostrato in figura IV-17.

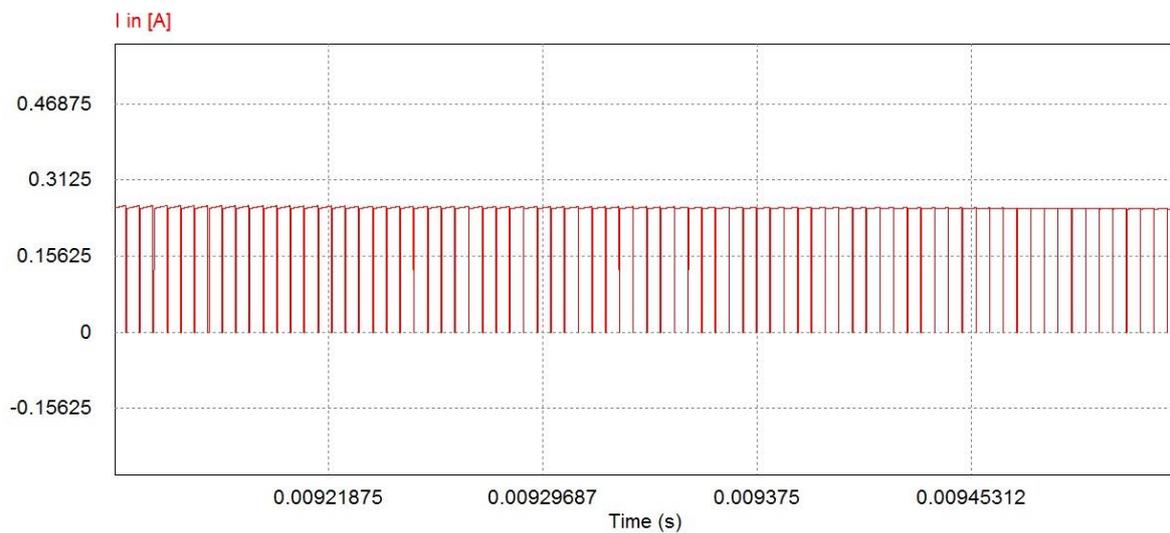


FIGURA IV-17

La figura IV-18 ci mostra il comportamento della corrente di ingresso in questa particolare condizione, come si può facilmente notare abbiamo uno spike (picco) di corrente accentuato quando sopraggiunge il cortocircuito.

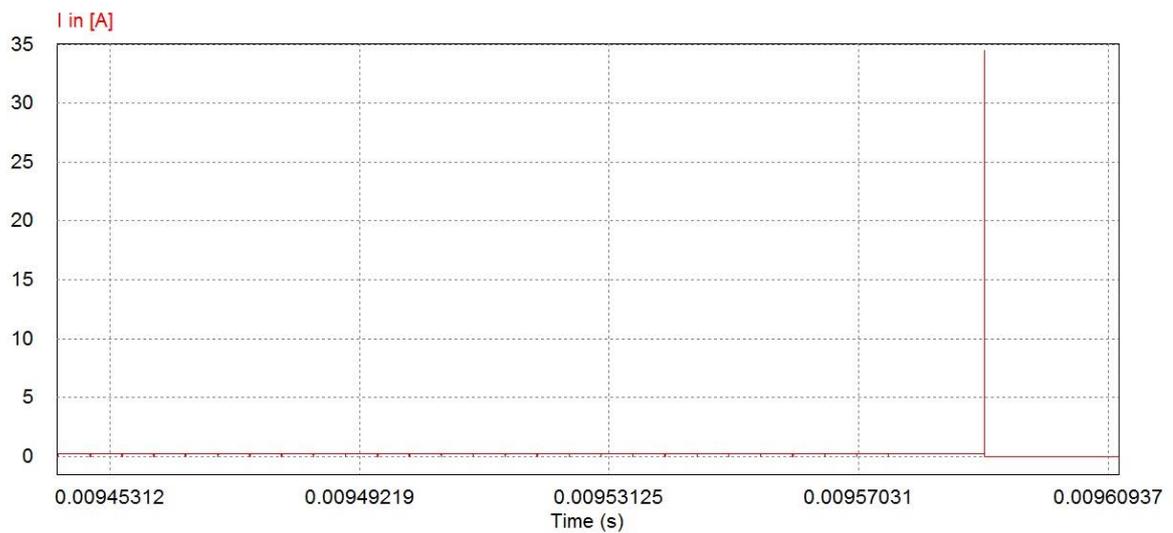


FIGURA IV-18

IV.8. Simulazione 5: generatore onda triangolare per simulare corrente ION SOURCE

Un'ulteriore simulazione, d'interesse per valutare il comportamento del sistema di recupero dell'energia, è la seguente: si è utilizzato un generatore d'onda triangolare (in corrente) per simulare una variazione temporale della corrente della sorgente di ioni. L'onda triangolare di 150 mA picco – picco ha una frequenza di 50 Hz scelta esclusivamente dettata da esigenze di visualizzazione. I risultati sono riportati di seguito:

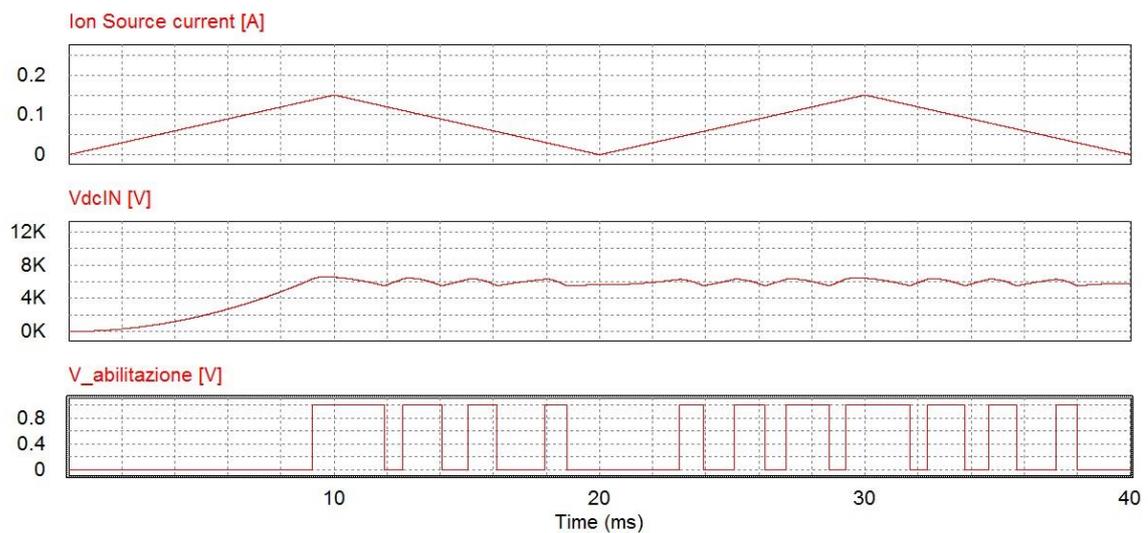


FIGURA IV-19

La figura IV-19 ci descrive gli andamenti delle seguenti grandezze:

- Ion Source current, è l'onda triangolare in corrente usata per simulare la variazione di corrente d'ingresso del Bus DC.
- VdcIN, la tensione sul Bus DC, come si nota dall'immagine, cresce (non più linearmente data la natura non costante della corrente) fino al raggiungimento della soglia superiore del controllo ad isteresi che abilita quindi il trasferimento di energia da ingresso ed uscita.
- V_abilitazione, il segnale di abilitazione dell'inverter si comporta esattamente come nei casi precedenti abilitando e disabilitando l'inverter al superamento delle due soglie determinate dal controllo ad isteresi.

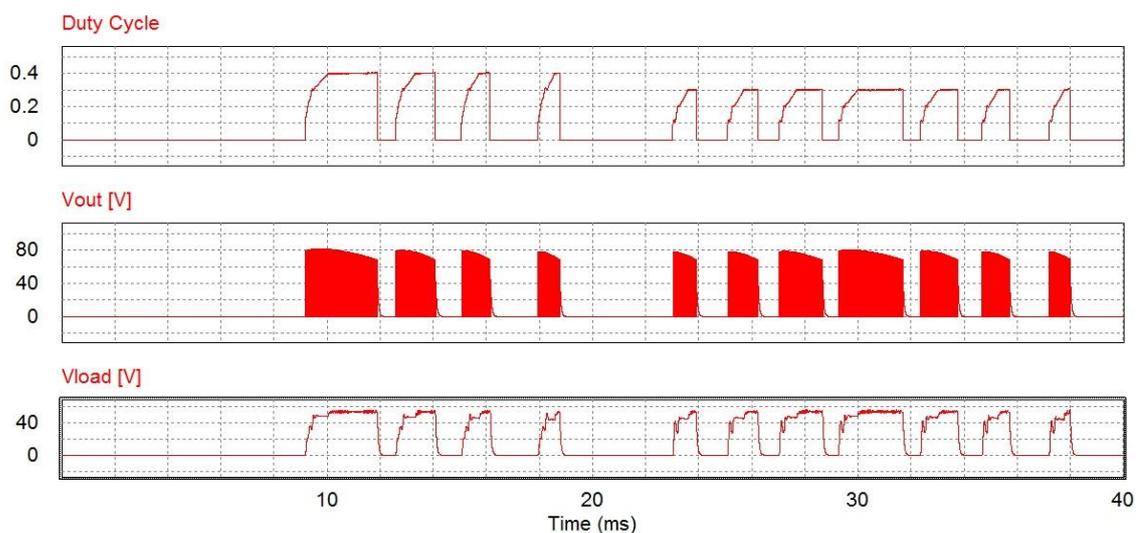


FIGURA IV-20

La figura IV-20 mostra come anche le altre grandezze in esame si comportano come ci si aspettava.

IV.9. Considerazioni sui risultati delle simulazioni

Possiamo concludere che, grazie all'analisi dei risultati delle simulazioni, il controllo si comporta come prospettato nei capitoli precedenti. Una eventuale ottimizzazione del circuito di simulazione si renderà necessaria qualora si voglia lavorare con un diverso carico o simulare il comportamento del sistema introducendo componenti reali quali gli switch, il trasformatore ed il raddrizzatore.

Inoltre è da notare che il comando di abilitazione del convertitore pilota anche uno switch posto sul Bus DC (figura IV-1) che ha la funzione di aprire il circuito nel caso in cui la tensione del condensatore superi la soglia impostata dai due comparatori. La strategia di comando di questo switch avverrà attraverso un interrupt, generato dall'hardware, che si andrà ad utilizzare, per dare la massima priorità alla salvaguardia del sistema di conversione nel caso di guasto per sovratensioni. Allo stesso

modo, come è possibile notare dall'ultimo caso di simulazione, un interrupt gestirà una eventuale diminuzione della tensione al di sotto del limite di tensione per cui il duty cycle raggiunge 0.5.

Capitolo V: Scelta e descrizione dell'hardware di controllo

V.1. Introduzione a RedPitaya

La scelta di optare per l'utilizzo di Red Pitaya [9] come hardware su cui implementare il controllo del sistema di recupero di energia è stata dettata principalmente dalle grandi capacità di acquisizione, dalla relativa facilità di implementazione al suo interno di sistemi più o meno complessi e dal costo relativamente basso oltre che dal supporto fornito dalla comunità degli utenti. Nel caso specifico di questa tesi acquisizione e controllo sono stati implementati con il linguaggio di programmazione C. L'acquisizione utilizza routine (API, Application Programming Interfaces) proprie del sistema operativo di Red Pitaya; il controllo è implementato in C mentre la generazione dei comandi degli switch (segnale PWM) è stata implementata grazie alla programmazione del dispositivo FPGA (Field Programmable Gate Array) come vedremo nel prosieguo di questa tesi.



FIGURA V-1

Red Pitaya (figura V-1) è uno strumento di misurazione e controllo open source basato sul sistema operativo GNU/Linux e dispone di processore Dual core ARM Cortex A9+ FPGA, una memoria DDR3 RAM 512 MB, 2 ingressi analogici, 2 uscite analogiche, porta Ethernet, slot per memorie micro SD card (max. 32 GB), 16 I/O digitali, micro USB tipo B per il collegamento della console e USB tipo A per dispositivi USB standard (esempio Dongle Wi-Fi). RedPitaya è in grado di funzionare come: oscilloscopio, generatore di segnale, analizzatore di spettro e controller PID.

La tabella V-1 e le figure V-2 e V-3 riportano brevemente alcune caratteristiche dell'Hardware.

Nome	Descrizione
Processore	Dual core ARM Cortex A9+ FPGA FPGA Xilinx Zynq 7010 SoC
RAM	DDR3 RAM 512MB (4Gb) System Memory
Memoria	System memory Micro SD up to 32 Gb
Connessione di rete	1000Base-T Ethernet connection
USB	USB 2.0
Connessione Console	Micro USB
Alimentazione	Micro USB – 5V, 2A max

TABELLA V-1

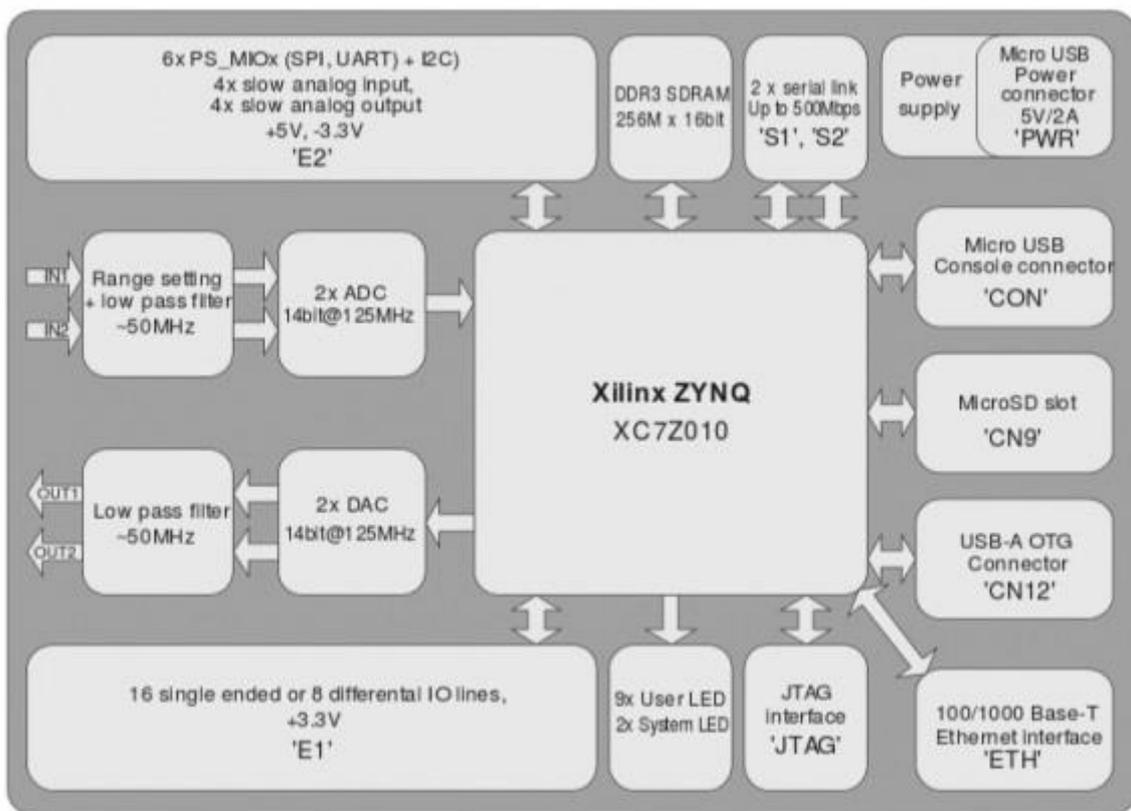
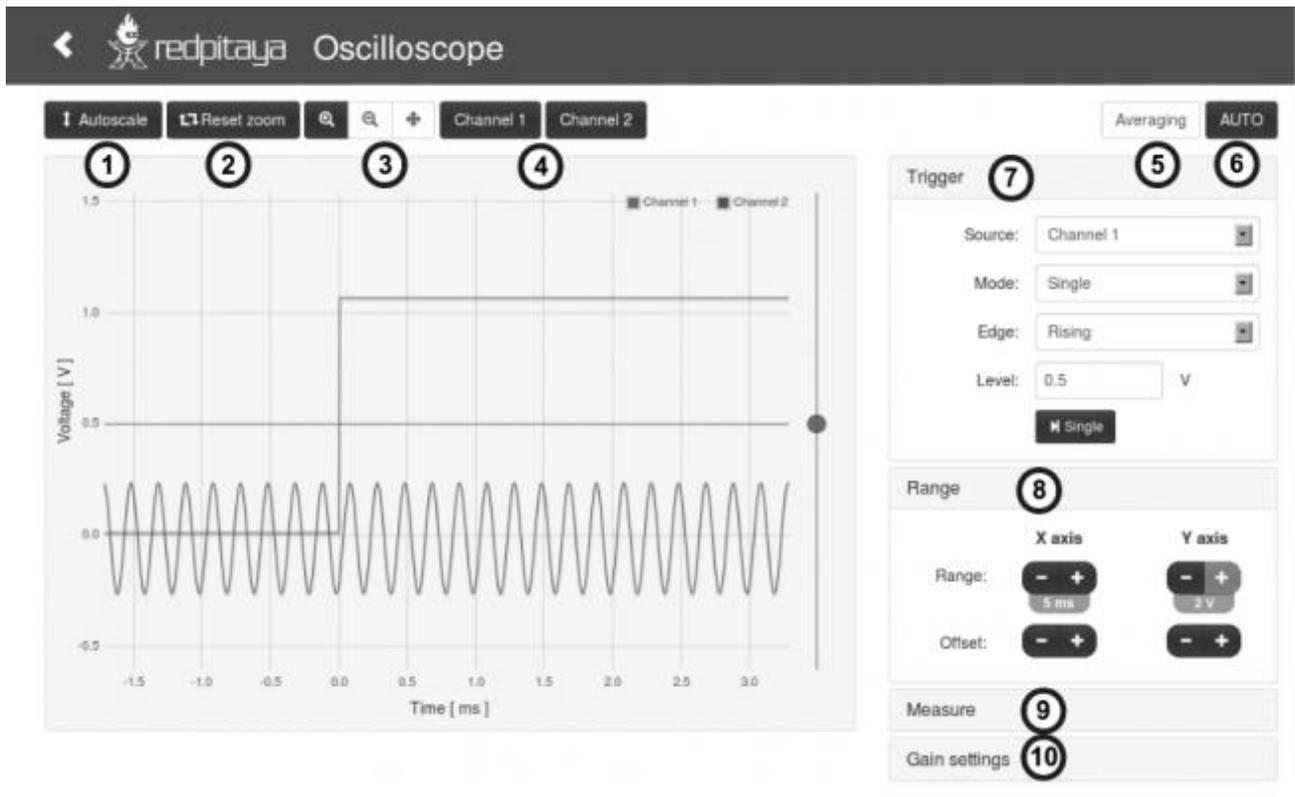


FIGURA V-2



© 2014 - Red Pitaya

FIGURA V-4

Annotation number	Description
1	Autoscale: When clicked it sets the voltage range in order for the current input signals to optimally fit into the plot area.
2	Reset zoom: When clicked it resets the time range to the interval 0 to 130 μ s and sets the voltage range to full scale.
3	Diagram tools: zoom in / zoom out / pan
4	Channel enable buttons: Enable or disable visualization of specific channel.
5	Averaging: Enables sample averaging during long acquisitions. Signal to noise ratio can be improved through averaging, but the information concerning high frequencies is lost. Refer to the specification documentation for details concerning decimation.
6	AUTO button: Click this button to automatically select the optimal visualization range for the currently applied signals. This functionality is limited to input signals from 3 Hz to 50 MHz.
7	Trigger menu (click on the "Trigger" bar to expand the trigger menu, Figure: Oscilloscope application drop down menus): <ul style="list-style-type: none"> • Source: trigger source selection (channel1, channel2, external) • Mode: trigger mode <ul style="list-style-type: none"> • Auto: Continuously acquires sequences of samples (asynchronously to the input signal). • Normal: Acquires traces when trigger conditions are met (time t=0 in the plot area represents the trigger event) • Single: A single trace is acquired when "Single" button is clicked. • Edge: Selects the trigger edge (rising, falling). • Level: Selects the trigger level.
8	Range menu (Figure: Oscilloscope application drop down menus): Range and offset buttons enable quick diagram visualization area setup.
9	Measure menu: It gathers voltage statistics and frequency/time characteristics of both input signals. This functionality is limited to work reliably with input signals from 3 Hz to 50 MHz.
10	Gain settings menu (Figure: Oscilloscope application drop down menus): <ul style="list-style-type: none"> • Probe attenuation: Should be set according to the probe being used. • Gain setting: Should be set according to the current jumper setting.

TABELLA V-2

V.2. Utilizzo di RedPitaya nel progetto del controllo

Nelle seguenti immagini (figure V-5 e V-6) sono riportati gli schemi a blocchi che definiscono l'impiego di Red Pitaya nel progetto specifico, sono stati realizzati seguendo la trattazione del sistema descritta nel capitolo III.

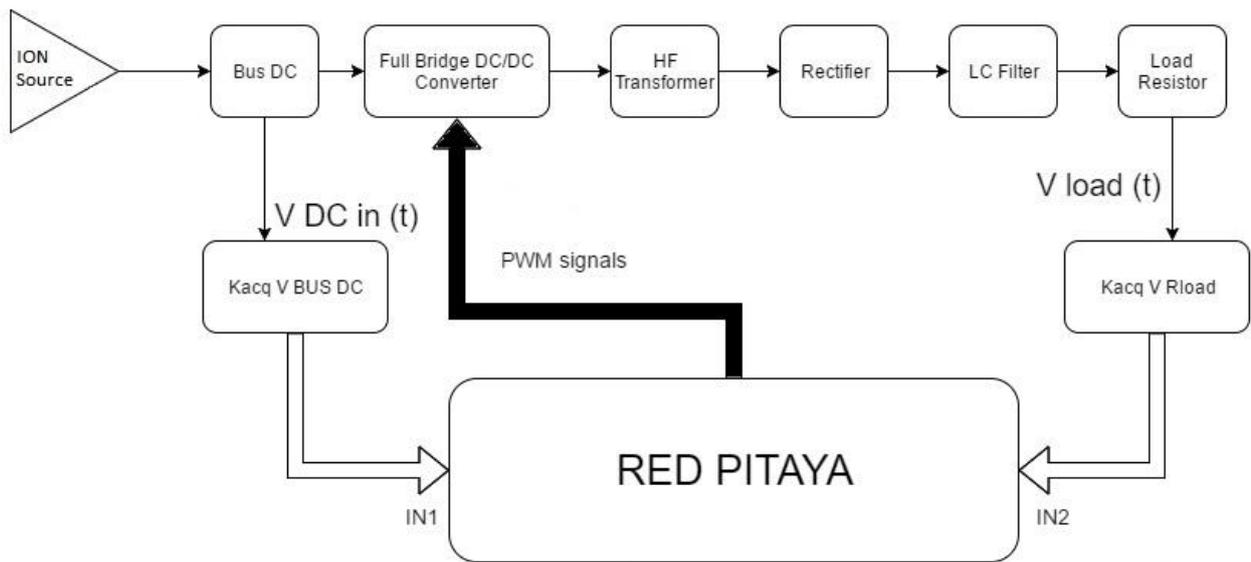


FIGURA V-5

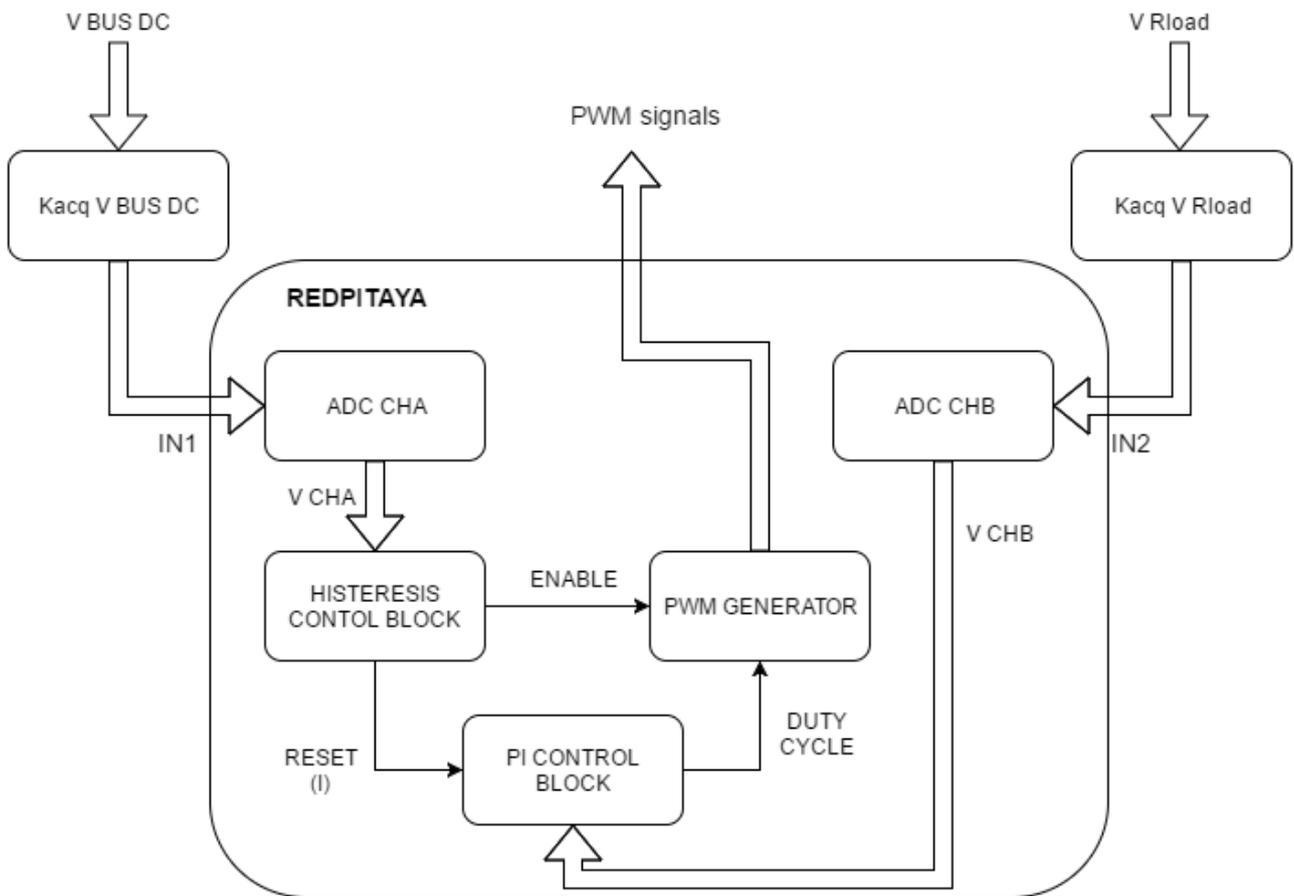


FIGURA V-6

Gli ingressi degli ADC (Analog to Digital Converter), IN1 e IN2 degli schemi a blocchi di figure V-5 e V-6, per l'acquisizione dei segnali hanno un range di acquisizione di ± 1 V o di ± 20 V a seconda della posizione del jumper dell'ingresso (figura V-7), LV (Low Voltage) e HV (High Voltage) si

riferiscono ai valori di cui sopra. Quindi sono necessari quindi due amplificatori (Kacq V BUS DC e Kacq V Rload) con degli specifici guadagni per far acquisire il segnale da Red Pitaya. Come visto nel capitolo III per quanto riguarda il guadagno del blocco di acquisizione sul carico esso è stato impostato a 1/60. La parte relativa alla generazione della PWM è descritta nel dettaglio nel capitolo VII. Nella figura V-7 è presentato un momento della fase di test del controllo implementato con Red Pitaya ed è esemplificativo dell'utilizzo dell'hardware in questione per questa tesi.

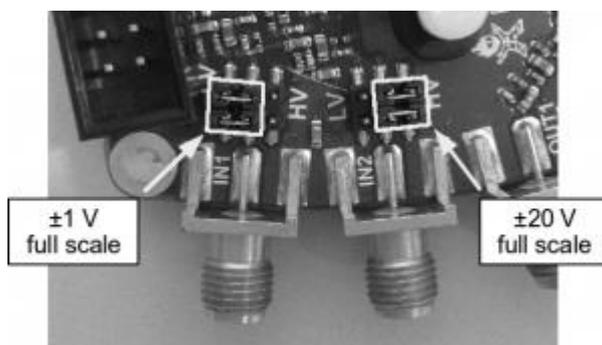


FIGURA V-7

Nei capitoli successivi andremo ad analizzare nello specifico in che modo sono stati implementati l'acquisizione, il controllo e la generazione della PWM. Seppur Red Pitaya sia un Hardware molto potente sono stati effettuati alcuni test per definire la velocità dei vari stadi del sistema di controllo sulla base del numero di campioni (Buffer size degli ADC) acquisiti ed elaborati dal sistema. Il metodo utilizzato è molto semplice: sono stati settati i valori di alcuni pin (Digital I/O pin E1 figura V-2) su "HIGH" ad inizio del ciclo di interesse e su "LOW" alla fine dello stesso ciclo (con opportuni reset dei pin alla fine del ciclo di interesse) e con l'oscilloscopio si è andati a valutare il tempo in cui il segnale del pin rimaneva su "HIGH". I risultati della prova sono riportati in tabella V-3 e sono i massimi valori temporali estrapolati dalle molteplici prove fatte che definiscono quindi il caso peggiore di funzionamento. Acquisizione e controllo risultano adeguati per l'applicazione sviluppata in questa tesi in quanto la corrente ionica si presuppone non subisca variazioni repentine. Per quanto riguarda lo stadio di generazione della PWM, essendo implementata in FPGA come vedremo nel capitolo VI, esso non comporta significativi ritardi. Per il prosieguo dell'implementazione si è optato per una dimensione dei buffer di acquisizione di 8 bit che determina una frequenza di lavoro del controllo di circa 30 kHz.

Buffer size [campioni]	ΔT acquisizione [μs]	ΔT controllo [μs]	ΔT totale [μs]	f totale [kHz]
1	24	3	27	37.037
8	31	3	34	29.412
32	53	4	57	17.544
64	83	5	89	11.236
128	142	8	150	6.667

TABELLA V-3

Capitolo VI: Implementazione del sistema di controllo

VI.1. Acquisizione segnali in ingresso

L'acquisizione dei segnali di ingresso avviene attraverso i due ingressi veloci, Fast Analog Input 1 e 2 (figura V-1). Qui di seguito è portato un breve estratto dal programma di controllo implementato per questa tesi con i relativi commenti di spiegazione relativo all'acquisizione. Il programma di controllo completo è visibile interamente nell'appendice B. I valori di decimazione dell'istruzione `rp_AcqSetDecimation` sono visibili in tabella VI-1 e definiscono la velocità con cui avviene l'acquisizione del segnale su entrambi i canali Fast Analog Input. L'approccio scelto è quello di acquisire i campioni (8 campioni definiti nel capitolo precedente) delle tensioni (tensione sul Bus DC e tensione sul carico) e salvarli su due vettori per poi poterne fare la media e definire i valori da utilizzare per il controllo isteretico e di modulazione. Mediare i campioni acquisiti è utile per limitare gli eventuali errori di acquisizione.

```
// INIZIALIZZAZIONE TRIGGER E ACQUISIZIONE

rp_AcqReset();           // Inizializzazione e reset parametri
                        // dell'ADC di RED PITAYA

rp_AcqSetDecimation(1); // settaggio del parametro di decimazione dei
                        // campioni 1 = 125 [MS/s] sampling rate

rp_AcqSetTriggerLevel(0.05); // settaggio del livello del trigger in Volt
rp_AcqSetTriggerDelay(0);   // settaggio del ritardo dopo cui acquisire
                        // una volta raggiunto il trigger

// PRIMA ACQUISIZIONE CON SET DEL TRIGGER SUL CANALE A CON POSITIVE EDGE

rp_AcqSetTriggerSrc(RP_TRIG_SRC_CHA_PE); // ricerca del trigger sul canale
                                           // Fast Analog Input 1
                                           // PE = Positive Edge cioè fronte
                                           // positivo

rp_acq_trig_state_t stateTrig = RP_TRIG_STATE_TRIGGERED;
rp_AcqStart();           // istruzione che attiva i canali per
                        // l'acquisizione

// WAITING DEL TRIGGER

while(1)                // Loop per la ricerca del primo evento di trigger impostato
                        // precedentemente
{

    rp_AcqGetTriggerState(&stateTrig);
```

```

    if(stateTrig == RP_TRIG_STATE_TRIGGERED)
    {
        break;
    }
}

// INIZIO CICLO DI ACQUISIZIONE

while(1)    // L'acquisizione viene fatta ogni volta che finisco il ciclo
           // di controllo se non intervengono interrupt in loop
{

    rp_AcqReset();
    rp_AcqSetDecimation(1);
    rp_AcqSetTriggerLevel(0.05);
    rp_AcqSetTriggerDelay(0);
    rp_AcqSetTriggerSrc(RP_TRIG_SRC_CHA_PE);
    rp_AcqStart();
    rp_AcqGetWritePointer(&pos_inizio); // salvataggio del valore del
                                       // puntatore di inizio dei buffer
                                       // di acquisizione degli ADC

    if ((buff_size) > pos_inizio)      // Questo insieme di istruzioni serve per
    {                                   // far ciclare il salvataggio dei campioni
        pos_inizio += buff_size;      // di tensione sempre nelle stesse
    }                                   // posizione del reistro del buffer

    pos_inizio -= (buff_size);

    rp_AcqGetDataV2(pos_inizio, &buff_size, tensioneVDCIN, tensioneVload);
    // acquisizione dei campioni: salvataggio dei campioni dalla posizione
    // iniziale del buffer (pos_inizio) per tutta la dimensione del buffer
    // (buff_size) nei due vettori tensioneVDCIN e tensioneVload

    tot_tensioneVDCIN = 0;
    tot_tensioneVload = 0;

    for(int i = 0; i < buff_size; i++)
    {

```

```

tot_tensioneVDCIN += tensioneVDCIN[i] * K; // somma dei campioni dei
tot_tensioneVload += tensioneVload[i] * K; // vettori tensioneVDCIN e
} // tensioneVload
// moltiplicati per la
// costante K di taratura

media_tensioneVDCIN = (tot_tensioneVDCIN/buff_size); // media dei valori
media_tensioneVload = (tot_tensioneVload/buff_size); // tensioneVDCIN e
// tensioneVload

```

Decimation	Sampling Rate	Time Sale/ Lenght of Buffer	Trigger Delay [S]	Trigger Delay [s]
1	125 [MS/s]	131.072 [μ s]	From – 8192 to x	6.554E-5 to x
8	15.6 [MS/s]	1.049 [ms]	From – 8192 to x	5.243E-4 to x
64	1.9 [MS/s]	8.389 [ms]	From – 8192 to x	4.194E-3 to x
1024	122 [kS/s]	134.218 [ms]	From – 8192 to x	6.711E-2 to x
8192	15.2 [kS/s]	1.074 [s]	From – 8192 to x	5.369E-1 to x
65536	7.6 [kS/s]	8.590 [s]	From – 8192 to x	4.295E+0 to x

TABELLA VI-1

VI.2. Implementazione controllo

L'implementazione del controllo prevede diverse casistiche di funzionamento del sistema di recupero dell'energia (in particolare del convertitore DC/DC) a seconda delle variabili condizioni (valore di tensione) in cui si trova il Bus DC che è la principale variabile su cui si basa la strategia di controllo definita nei capitoli precedenti. Qui di seguito è riportato il diagramma di flusso del controllo (figura VI-1). I segnali S1 e S2 sono riferiti al circuito di figura VI-2.

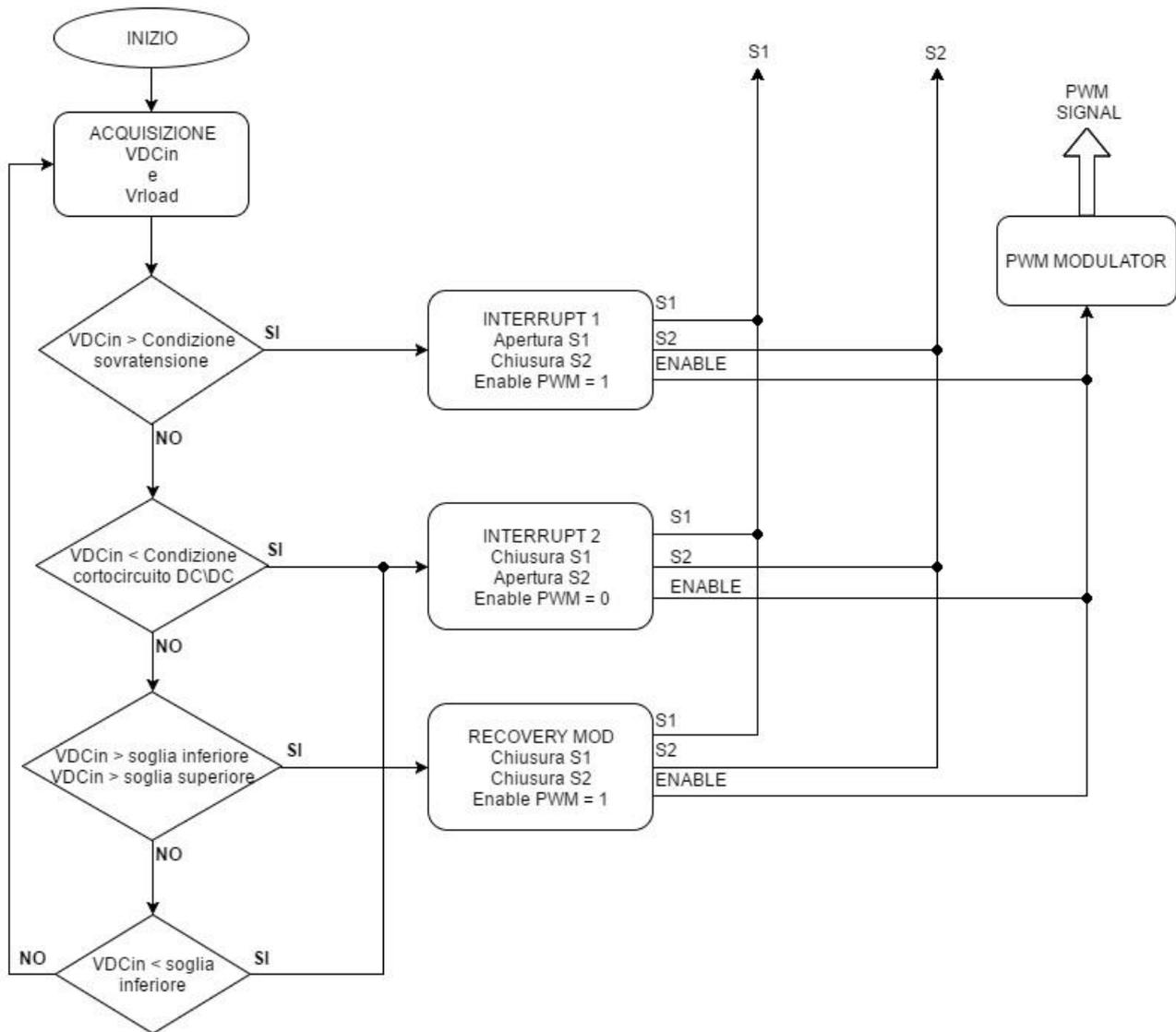


FIGURA VI-1

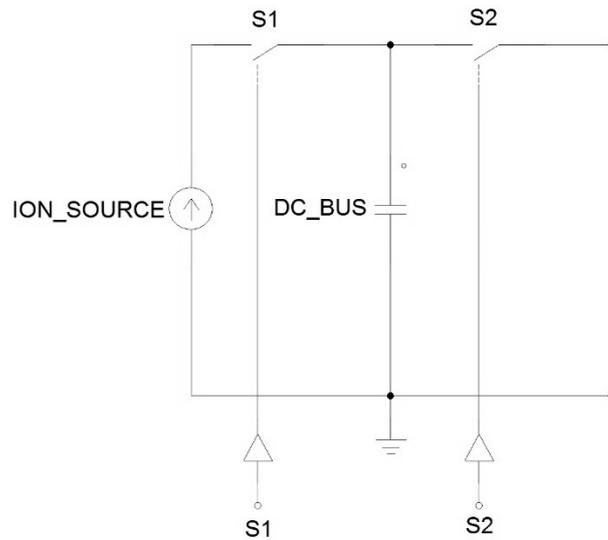


FIGURA VI-2

Mentre il codice sorgente (C) del controllo implementato su Red Pitaya è il seguente:

```
// INIZIO CICLO DI CONTROLLO

if (media_tensioneVDCIN > Vrif_DCbus + delta_v_up_interrupt1)
{
    //ROUTINE INTERRUPT SOVRATENSIONI
    goto stop;
}

if (media_tensioneVDCIN < Vrif_DCbus - delta_v_up_interrupt2)
{
    // ROUTINE INTERRUPT PER DUTY CYCLE = 0.5 CHE GENERA CORTOCIRCUITO
    // DEL CONVERTITORE DC/DC
    goto stop1;
}

if (media_tensioneVDCIN > Vrif_DCbus - delta_v_down
    || media_tensioneVDCIN > Vrif_DCbus + delta_v_down)
{

    errore_attuale = Vrif_Vload - media_tensioneVload;

    P = errore_attuale;
```

```

I = (errore_precedente+errore_attuale); // somma errori precedenti

uscitaPI =(Kp*P + Ki*I); // uscita del regolatore PI

errore_precedente = I;

duty_cycle = uscitaPI;

pwm->duty = (int)(duty_cycle * 254); // trasformo il duty cycle
// (float) in un intero tra
// 0 e 255 dato che il
// generatore di PWM e' a 8
// bit

pwm->ena = 1; // abilitazione del convertitore
}

if (media_tensioneVDCIN < Vrif_DCbus - delta_v_down )
{

    duty_cycle = 0;
    pwm->duty = (int)(duty_cycle * 254);
    pwm->ena = 1;
    errore_precedente = 0; // per l'errore
    uscitaPI = 0; // per resettare il PI

}

}

stop:
    printf("ATTENZIONE SOVRATENSIONE");

stop1:
    printf("ATTENZIONE CORTOCIRCUITO");

printf("uscito");

/* Releasing resources */

```

```

free(tesioneVDCIN);
free(tensioneVload);
rp_Release();
return 0;
}

```

VI.3. Scelta del metodo per la generazione della PWM con Red Pitaya

L'hardware scelto è in grado di funzionare anche come generatore di segnali, ed è possibile configurarlo per la generazione di un'onda in PWM utilizzando il set di istruzioni (con relativi commenti di spiegazione) riportato di seguito.

// GENERAZIONE SEGNALE PWM CON LIBRERIE RED PITAYA

```

rp_GenWaveform(RP_CH_2, RP_WAVEFORM_PWM); // istruzione per la
                                           // generazione di un'onda
                                           // in PWM (RP_WAVEFORM_PWM)
                                           // sul canale Fast Analog
                                           // Output 2 (RP_CH_2)

rp_GenDutyCycle(RP_CH_2, duty_cycle);    // istruzione per impostare
                                           // il valore del duty cycle
                                           // duty_cycle = ton/toff

rp_GenAmp(RP_CH_2, amplitude);           // istruzione per impostare
                                           // l'ampiezza del segnale
                                           // ampiezza massima = 1 V

rp_GenFreq(RP_CH_2, frequency);          // istruzione per impostare
                                           // la frequenza del segnale
                                           // in Hz

rp_GenOutEnable(RP_CH_2);                // istruzione che abilita
                                           // il canale 2 alla
                                           // generazione del segnale

```

Benché la generazione del segnale, attraverso le librerie di istruzioni di Red Pitaya, risulti molto semplice vi è una complicazione che non ha permesso di sviluppare questa parte del progetto attraverso queste istruzioni. Il tempo che impiega l'hardware a generare il segnale è molto alto (all'incirca 20 ms misurati con il metodo precedentemente esposto) caratteristica che quindi compromette la velocità di risposta di cui il controllo necessita. Per ovviare a questo problema si è

optato per la generazione del segnale modulato in ampiezza attraverso la programmazione della FPGA (Field Programmable Gate Array) di Red Pitaya.

VI.4. Introduzione alla programmazione FPGA

Un dispositivo **Field Programmable Gate Array (FPGA)** è un insieme di circuiti integrati il cui funzionamento è programmabile attraverso un software che utilizza un linguaggio di programmazione di medio livello. Tali dispositivi possono essere implementati con funzioni logiche complesse. Questo tipo di tecnologia ha assunto un ruolo sempre più importante nell'elettronica industriale e nella ricerca scientifica dovuto soprattutto al continuo avanzamento delle tecniche di miniaturizzazione dei circuiti integrati, infatti si è passati da poche migliaia a diversi milioni di circuiti integrati per singolo dispositivo FPGA nello spazio di due decenni. Inoltre il costo di tali dispositivi è decisamente discreto e ciò li rende sempre di più appetibili nei settori di ricerca e sviluppo. Generalmente vengono programmati con linguaggi come il Verilog o il VHDL anche se molte case costruttrici (ad esempio Xilinx e Altera) forniscono gratuitamente ambienti di sviluppo che supportano quasi tutta la loro gamma di prodotti.

Un dispositivo FPGA è strutturato come un insieme di blocchi logici (matrice) configurabili (CLB, Configurable Logic Block) collegati tra loro attraverso configurazioni programmabili dall'utente. Tale insieme di blocchi è interfacciato con l'esterno da degli elementi detti IOB (Input Output Block). All'interno della matrice sono presenti anche dei blocchi che hanno la funzione di gestire il clock di sistema del dispositivo (DCM, Digital Clock Manager), delle ALU (Arithmetic Logic Unit) adibite alle funzioni di calcolo e dalle memorie di diversa natura.

VI.5. Generazione PWM per il sistema di controllo

Come precedentemente descritto si è optato per la generazione della PWM attraverso la programmazione della FPGA di RedPitaya. Nell'ambito informatico ed elettronico con VHDL (VHSIC Hardware Description Language, dove VHSIC è la sigla di Very High Speed Integrated Circuits) si intende un linguaggio di descrizione di un hardware (HDL) nato da un progetto del Dipartimento di Difesa degli USA. In figura VI-3 è descritta la configurazione a blocchi del processo di implementazione della generazione della PWM.

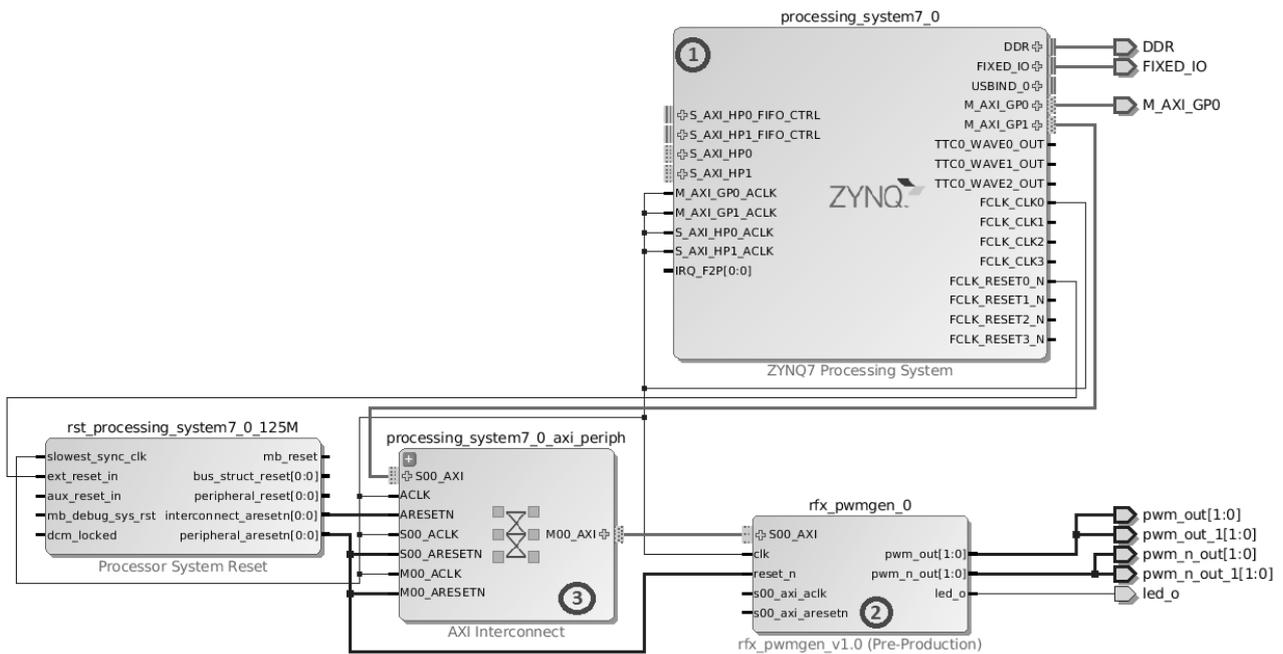


FIGURA VI-3

Dove:

1. È il blocco che descrive il processore ZYNQ7 di cui è fornita la RedPitaya.
2. Blocco in cui è implementato il modulatore d'ampiezza, il cui codice sorgente VHDL è in appendice C.
3. Uno dei blocchi di interfaccia tra i sistemi.

Il blocco di generazione della PWM (2 in figura VI-3, rfx_pwmgen_0) presenta due uscite (pwm_out[1:0] e pwm_out_1[1:0]) che rappresentano i segnali di pilotaggio del circuito di drive dei gate di entrambe le coppie di switch, mentre le altre due uscite (pwm_n_out[1:0] e pwm_n_out_1[1:0]) rappresentano il segnale negato (non è utile ai fini del controllo dato che presenta un duty cycle sicuramente > di 0.4).

Il codice sorgente (in VHDL) che descrive il funzionamento del generatore di PWM è descritto completamente nell'appendice C mentre qui di seguito ne estrapiamo una parte significativa per la spiegazione del funzionamento stesso del modulatore.

```

BEGIN
PROCESS(c1k, reset_n)
BEGIN
IF(reset_n = '0') THEN
count <= (OTHERS => 0);
pwm_out <= (OTHERS => '0');
pwm_n_out <= (OTHERS => '0');
ELSIF(c1k'EVENT AND c1k = '1') THEN
IF(ena = '1') THEN
half_duty_new <= conv_integer(duty)*period/((2**bits_resolution)-1)/2;
END IF;
FOR i IN 0 to phases-1 LOOP
IF(count(0) = period - 1 - i*period/phases) THEN
count(i) <= 0;
half_duty(i) <= half_duty_new;

```

```

ELSE
    count(i) <= count(i) + 1;
END IF;
END LOOP;
FOR i IN 0 to phases-1 LOOP
    IF(count(i) = half_duty(i)) THEN
        pwm_out(i) <= '0';
        pwm_n_out(i) <= '1';
    ELSIF(count(i) = period - half_duty(i)) THEN
        pwm_out(i) <= '1';
        pwm_n_out(i) <= '0';
    END IF;
END LOOP;
END IF;
END PROCESS;

```

```

--end of period not reached
--increment counter

--control outputs for each phase
--phase's falling edge reached
--deassert the pwm output
--assert the pwm inverse output
--phase's rising edge reached
--assert the pwm output
--deassert the pwm inverse output

```

La strategia di funzionamento si basa sul confronto del duty cycle, generato dal controllo PI, con un contatore ad 8 bit (valore impostabile per migliorare eventualmente la risoluzione). La velocità del contatore dipende dalla frequenza di clock a cui è associato. Il duty cycle viene prima trasformato in un numero intero tra 0 e la risoluzione del contatore $2^8 - 1 = 255$ (vedi appendice B) e poi in un numero intero di impulsi di clock per poter essere confrontato con il contatore. Nella figura VI-4 è descritto per immagini il funzionamento del generatore PWM.

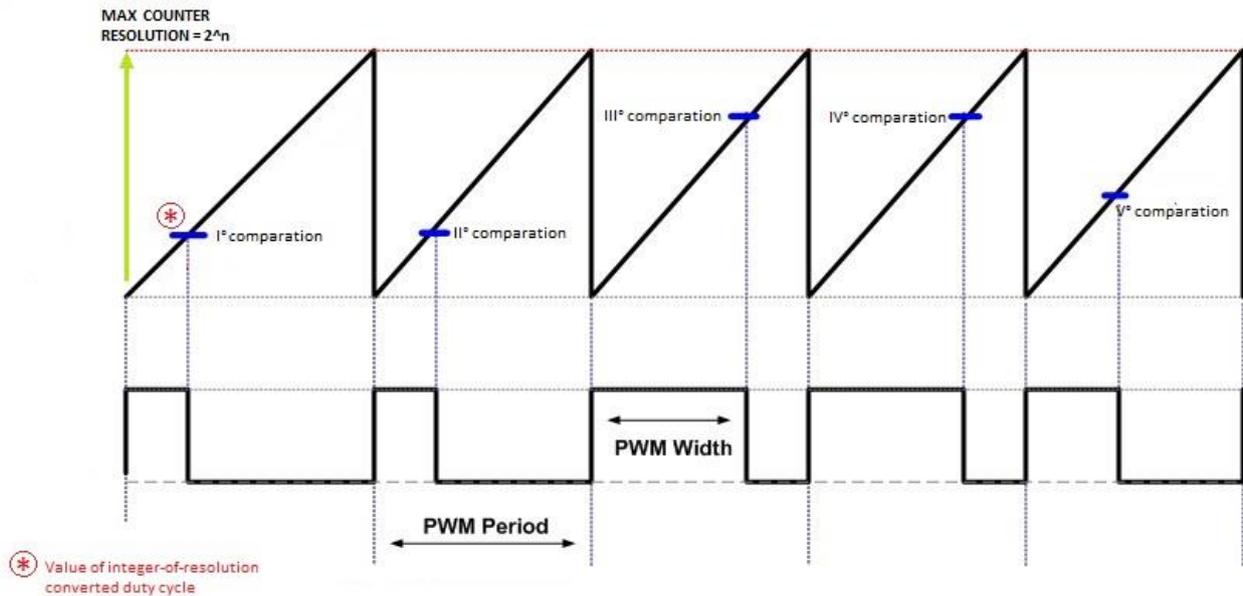


FIGURA VI-4

Capitolo VII: Test

VII.1. Test di funzionamento generale del controllore

Data l'impossibilità di provare il controllo sul prototipo (ad oggi non ancora operativo) la fase di test del controllo dell'alimentatore switching è stata attuata simulando la variazione della tensione del Bus DC e della tensione sul carico con due diversi test. Il primo test si basa sull'utilizzo di un generatore di funzioni per generare diverse forme d'onda e testare il comportamento del controllo alle diverse sollecitazioni. Le figure VII-1 e VII-2 descrivono lo schema di collegamento impiegato questa fase di test del controllo.

Questo test è stato effettuato principalmente per evidenziare l'effettivo funzionamento delle seguenti funzioni del controllo:

- Acquisizione dei segnali di ingresso sul canale 1 e 2 di RedPitaya
- Funzionamento del controllo ad isteresi (abilitazione del convertitore)
- Generazione della PWM a 100 kHz
- Funzionamento interrupt 1 e 2 (sovratensioni, cortocircuito)

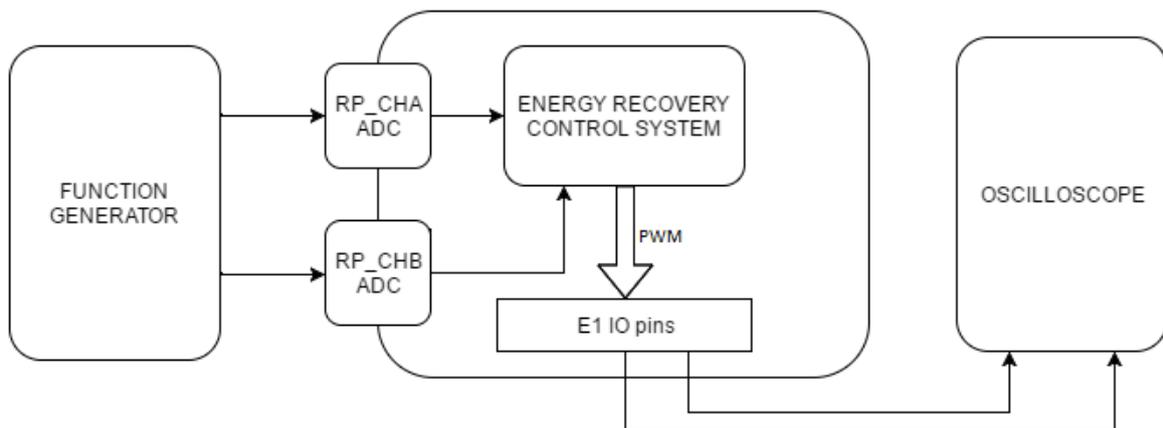


FIGURA VII-1



FIGURA VII-2

Il generatore di funzioni è stato impostato per generare sul primo canale un segnale periodico (onda quadra, sinusoidale, triangolare) di 700 mV picco-picco positivo per simulare una tensione variabile sul Bus DC (simula una variazione tra 0 e 7 kV), mentre sul secondo canale viene generata un'onda quadra da 1 V picco-picco positiva che simula l'andamento della tensione sul carico. Ovviamente questo è un test puramente descrittivo per verificare che il controllo ad isteresi si comporti correttamente, cioè che superata la soglia superiore attivi il convertitore (generazione della PWM) mentre superata la soglia inferiore disabiliti il trasferimento di energia. Inoltre si è verificato che il controllore ad isteresi reagisca correttamente alle condizioni di sovratensione e cortocircuito definite precedentemente.

In primo luogo verifichiamo che l'acquisizione funzioni (gli interrupt sono stati disabilitati). Per fare ciò si è deciso di scrivere sullo schermo il valore della media delle tensioni riferite ad entrambi i canali di ingresso di RedPitaya. Nell'immagine sottostante (figura VII-3) il printscreen riferito al test descritto, si nota che i valori rispecchiano l'andamento di due onde quadra dei valori stabiliti precedentemente (0, 700 mV e 1 V). La non precisione dell'acquisizione è dovuta alla mancanza della calibrazione dell'oscilloscopio interno a RedPitaya che è stata eliminata per rendere la riprogrammazione della FPGA più semplice. Problema che in futuro si andrà a risolvere.

```
valore medio tensione canale 1 (VDCin) = 0.690968
valore medio tensione canale 2 (Vload) = 0.949860
valore medio tensione canale 1 (VDCin) = 0.691133
valore medio tensione canale 2 (Vload) = 0.949926
valore medio tensione canale 1 (VDCin) = -0.030385
valore medio tensione canale 2 (Vload) = -0.031884
```

FIGURA VII-3

Nell'immagine successiva (figura VII-4) sono visibili alcuni periodi della PWM generata dal modulatore implementato nella FPGA di RedPitaya. Come si nota la frequenza è di 100 kHz e lo sfasamento dei segnali di comando (giallo e verde) è corretto nella logica di comandare in maniera bipolare il convertitore.

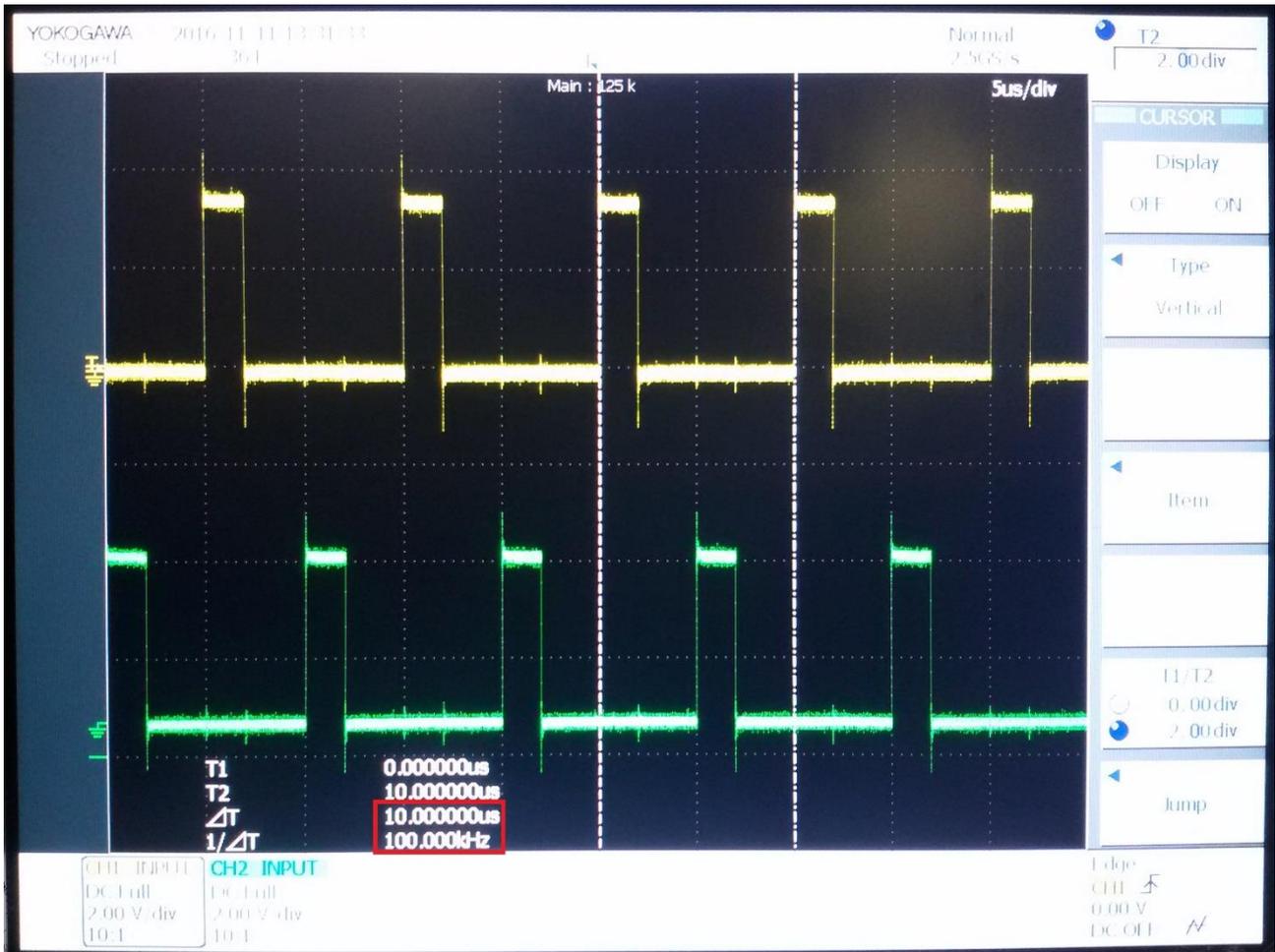


FIGURA VII-4

Successivamente il generatore di funzioni è stato impostato per generare una senoide e verificare il corretto funzionamento del controllo ad isteresi. Dall'immagine sottostante (figura VII-5) si nota che la generazione del segnale PWM (giallo = comando T1 T2 e verde = comando T3 T4) avviene correttamente quando la tensione di ingresso (viola) supera la soglia di circa 600 mV e il modulatore si disattiva al raggiungimento della soglia inferiore. Nelle successive immagini (figura VII-6 e figura VII-7) abbiamo la verifica sulla condizione di interrupt per sovratensione e sulla condizione per cortocircuito.

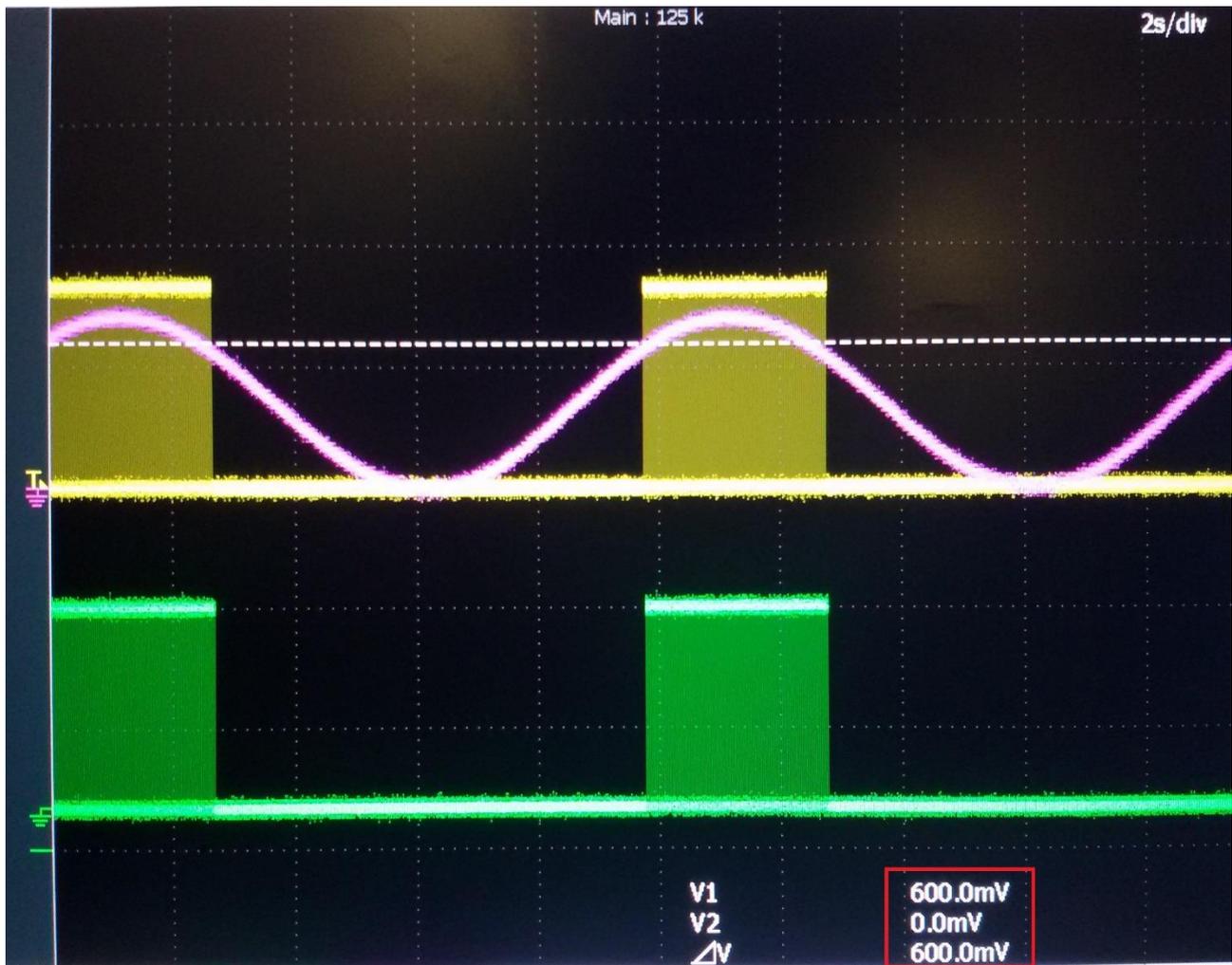


FIGURA VII-5

```

valore medio tensione canale 2 (VDCin) = 0.688558
ATTENZIONE SOVRATENSIONE
redpitaya> □

```

FIGURA VII-6

```

valore medio tensione canale 1 (VDCin) = 0.690984
valore medio tensione canale 1 (VDCin) = -0.030385
ATTENZIONE CORTOCIRCUITO
redpitaya> ^C

```

FIGURA VII-7

VII.2. Test di verifica del regolatore PI e del blocco modulatore PWM

Il test successivo si basa sulla simulazione del comportamento del sistema di recupero di energia nel suo complesso. La fase di acquisizione è stata disabilitata. la tensione del Bus DC e del carico sono state simulate secondo le leggi descritti dalle seguenti formule che, attraverso alcune semplificazioni (non è stata inserita la carica del condensatore da parte della corrente della sorgente ionica) descrivono le relazioni tra la tensione d'ingresso ($VDCin$) e quella d'uscita ($VRload$).

$$VR_{load} = VDCin * \frac{N_2}{N_1} * \left(\frac{1}{2 * D}\right)$$

Equazione VII.1

$$VDCin = VR_{load} * \frac{N_1}{N_2} * 2 * D$$

Equazione VII.2

Lo stralcio di codice qui riportato descrive il ciclo per la simulazione delle tensioni (il codice sorgente è inserito e commentato per esteso nell'appendice C). Nell'immagine di figura VII-8 vengono riportati alcuni dati (printscreen dell'evoluzione del controllo) come si nota vi è una evoluzione dei parametri fino alla fase di ricarica del condensatore (simulata) che riporta la tensione sul Bus DC entro la soglia di controllo. Il test ha dimostrato che l'algoritmo insegue la condizione di errore nullo e che risponde correttamente alla variazione del Bus DC in relazione alle soglie impostate.

```
// INIZIO CICLO DI CONTROLLO
```

```
while(1)
{
    clock_t start = clock();
    printf(" =====INIZIO CICLO DI CONTROLLO===== \n");
    printf("VDCin simulata inizio controllo = %f\n",VDCin_simulata);
    printf("Vo simulata inizio controllo = %f\n",VoSimulata);

    if (VDCin_simulata > Vrif_DCbus - delta_v_down)
    {
        errore_attuale_simulazione = (Vrif_Vload - VoSimulata);
        printf("Errore precedente = %f\n",errore_precedente_simulazione);
        printf("Errore attuale = %f\n",errore_attuale_simulazione);

        Isim = (Isim + errore_attuale_simulazione*dt);
        printf("parte integrale = %f\n",Isim);

        uscitaPI_simulazione = (Kp*errore_attuale_simulazione + Ki*Isim);
```

```

printf("Uscita PI = %f\n",uscitaPI_simulazione);

errore_precedente_simulazione = errore_attuale_simulazione;

duty_cycle_sim = ((uscitaPI_simulazione))/100;
printf("Duty cycle % = %f %\n",duty_cycle_sim*100);

pwm->duty = (int)(duty_cycle_sim*254);

pwm->ena = 1;           // abilitazione del convertitore

// simulazione dell'andamento della tensione sul carico
VoSimulata = VDCin_simulata*(0.0124)*2*duty_cycle_sim;

// simulazione dell'andamento della tensione sul Bus DC
VDCin_simulata = VoSimulata*(80.4)*(1/(2*duty_cycle_sim));

printf("VDCin simulata fine controllo = %f\n",VDCin_simulata);
}
// quando la tensione supera la soglia inferiore disabilito il convertitore
// e simulo che il condensatore si ricarichi grazie alla corrente ionica
// oltre a resettare il controllo PI (antiwindup di I)
if (VDCin_simulata < Vrif_DCbus - delta_v_down )
{
printf(" =====RICARICA CONDENSATORE===== \n");
pwm->duty = 0;
pwm->ena = 1;
errore_precedente_simulazione = 0;
Isim = 0;
uscitaPI_simulazione = 0;
VDCin_simulata = VDCin_simulata*(1.05);
VoSimulata = 0;
duty_cycle_sim=0;
}
clock_t end = clock();
dt = ((double)(end - start))/CLOCKS_PER_SEC;
printf("te = %f\n", ((double)(end - start))/CLOCKS_PER_SEC);
}

```

1° ciclo di controllo

=====INIZIO CICLO DI CONTROLLO=====

VDCin simulata inizio controllo = 6200.000000

Vo simulata inizio controllo = 0.000000

Errore precedente = 0.000000

Errore attuale = 60.000000

parte integrale = 0.000000

Uscita PI = 6.000000

Duty cycle % = 6.000000 %

Vo simulata fine controllo = 9.225600

VDCin simulata fine controllo = 6181.152832

n° ciclo di controllo

=====INIZIO CICLO DI CONTROLLO=====

VDCin simulata inizio controllo = 6069.261719

Vo simulata inizio controllo = 59.671165

Errore precedente = 0.017834

Errore attuale = 0.328835

parte integrale = 0.015869

Uscita PI = 39.704155

Duty cycle % = 39.704155 %

Vo simulata fine controllo = 59.761780

VDCin simulata fine controllo = 6050.811523

Simulazione vicino alla soglia inferiore

=====INIZIO CICLO DI CONTROLLO=====

VDCin simulata inizio controllo = 5763.553711

Vo simulata inizio controllo = 59.725845

Errore precedente = 0.271851

Errore attuale = 0.274155

parte integrale = 0.016714

Uscita PI = 41.813091

Duty cycle % = 41.813091 %

Vo simulata fine controllo = 59.766014

VDCin simulata fine controllo = 5746.032715

=====RICARICA CONDENSATORE=====

=====INIZIO CICLO DI CONTROLLO=====

VDCin simulata inizio controllo = 6033.334473

Vo simulata inizio controllo = 0.000000

Errore precedente = 0.000000

Errore attuale = 60.000000

parte integrale = 0.011940

Uscita PI = 35.850002

Duty cycle % = 35.850002 %

Vo simulata fine controllo = 53.641174

VDCin simulata fine controllo = 6014.993164

FIGURA VII-8

Capitolo VIII: Conclusioni e sviluppi futuri

VIII.1. Conclusioni

Il lavoro di questa tesi è consistito nell'analisi, progetto ed implementazione del sistema di controllo per un prototipo a bassa potenza di un alimentatore switching dedicato al recupero di energia in sistemi di iniezione di neutri. La tesi ha permesso in un primo momento la simulazione al calcolatore del sistema di regolazione e poi di implementare il controllore in una piattaforma hardware open-source che si è dimostrata adeguata alle performance richieste. In mancanza del prototipo reale del circuito, gli algoritmi di acquisizione e controllo sono stati messi a punto e testati a banco simulando i segnali di ingresso al sistema e valutando i segnali di uscita. Una parte consistente del lavoro è stata dedicata alla preparazione dell'ambiente software necessario alla sincronizzazione dell'attività del processore e della FPGA della scheda utilizzata, compito che si è dimostrato non banale e che ha richiesto lo studio approfondito dell'hardware a disposizione. Le scelte effettuate riguardanti sia la strategia di controllo che l'effettiva implementazione dei vari stadi del controllo stesso in RedPitaya si sono dimostrate soddisfacenti ai fini di questa tesi dati i risultati ottenuti sia nelle simulazioni che nei test dell'algoritmo di controllo sviluppato.

VIII.2. Sviluppi futuri

Una volta pronto il prototipo del circuito di potenza, il controllore andrà provato sul circuito stesso. In un primo momento, i test saranno condotti in catena aperta e successivamente in catena chiusa. Miglioramenti al controllore possono essere implementati introducendo la gestione del tempo morto degli switch e una gestione sistematica delle condizioni di guasto. Un'altra area di lavoro può riguardare lo sviluppo di un'interfaccia utente che permetta la selezione delle modalità di controllo, il set dei principali parametri ed in generale la gestione del funzionamento del controllo.

Bibliografia:

RFX report

- [1] Loris Zanotto, “Energy Recovery Integration Study and Testing”, 15 Dec. 2014.
[2] Loris Zanotto, Bruno Laterza, “Energy Recovery Integration Study and Testing”, 2 Feb. 2016.

Testi

- [3] Ned Mohan, Tore M. Undeland, Williams P. Robbins, “Elettronica di potenza – convertitori e applicazioni”,

HOEPLI editore

- [4] Mauro Bisiacco, Maria Elena Valcher, “Controlli automatici”,

EDIZIONI LIBRERIA PROGETTO PADOVA

EFDA (European Fusion Development Agreement) report

- [5] R. McAdams, M. Istenic, P. Khilar CCFE, “System efficiency improvements: feasibility of energy recovery: Design concepts for a residual positive ion energy conversion module”.

Tesi universitarie

- [6] Dan Mattia, “Simulazione di circuiti per il recupero di energia in sistemi di iniezione di particelle neutre per macchine da fusione termonucleare controllata”,

UNIVERSITÀ DEGLI STUDI DI PADOVA DIPARTIMENTO DI INGEGNERIA
INDUSTRIALE A.A. 2013 – 2014

Dispense universitarie

- [7] Paolo Bettini, dispense del corso universitario “Thermonuclear Fusion”,

UNIVERSITÀ DEGLI STUDI DI PADOVA DIPARTIMENTO DI INGEGNERIA
INDUSTRIALE A.A. 2014 – 2015

Siti internet

- [8] <http://powersimtech.com/products/psim>
[9] <http://redpitaya.com/>
[10] <http://wiki.redpitaya.com/>
[11] https://it.wikipedia.org/wiki/Controllo_PID
[12] <https://github.com/>
[13] <https://www.iter.org/>

APPENDICE A: Specifiche Red Pitaya

Red Pitaya Hardware Specifications V1.1.1

Product name: Red Pitaya, model V1.1

● RF inputs

- Number of channels: 2
- Bandwidth: 50 MHz (3 dB)
- Sample rate: 125 Msps
- ADC resolution 14 bits
- Input coupling: DC
- Input noise level: < -119 dBm /Hz (D)
- Input impedance: 1 M Ω // 10 pF (A,B)
- Full scale voltage: 2Vpp, (46 Vpp for low-gain jumper setting) (T,V)
- DC offset error: <5 % FS (G)
- gain error: < 3% (at high gain jumper setting), <10% (at low gain jumper setting) (G)
- Absolute maximum input voltage rating: 30 V (S) (1500 V ESD)
- Overload protection: protection diodes (under the input voltage rating conditions)
-

Input channel isolation: typical performance 65 dB @ 10 kHz, 50 dB @ 100 kHz, 55 dB @ 1 M,

55 dB @ 10 MHz, 52 dB @ 20 MHz, 48 dB @ 30 MHz, 44 dB @ 40 MHz, 40 dB @ 50 MHz. (C)

○ Harmonics

- at -3 dBFS: typical performance <-45 dBc (E)

- at -20 dBFS: typical performance <-60 dBc (E)

- Spurious frequency components: Typically <-90 dBFS (F)

- Connector type: SMA (U) ○ Frequency response is adjusted by digital compensation

● RF outputs

- Number of channels: 2
- Bandwidth: 50 MHz (3 dB) (K)
- Sample rate: 125 Msps
- DAC resolution: 14 bits
- Output coupling: DC

- Load impedance: 50 Ω (J)
- Output slew rate limit: 200 V/us
- Connector type: SMA (U)
- DC offset error: < 5% FS (G)
- Gain error: < 5% (G)
- Full scale power: > 9 dBm (L)
- Harmonics: typical performance: (at -8 dBm)
 - -51 dBc @ 1 MHz
 - -49 dBc @ 10 MHz
 - -48 dBc @ 20 MHz
 - -53 dBc @ 45 MHz

- Auxiliary analog input channels:
 - Number of channels: 4
 - Nominal sampling rate: 100 ksps (H)
 - ADC resolution 12 bits
 - Connector: dedicated pins on IDC connector E2 (pins 13,14,15,16)
 - Input voltage range: 0 to +3.5 V
 - Input coupling: DC
- Auxiliary analog output channels
 - Number of channels: 4
 - Output type: Low pass filtered PWM (I)
 - PWM time resolution: 4ns (1/250 MHz)
 - Connector: dedicated pins on IDC connector E2 (pins 17,18,19,20)
 - Output voltage range: 0 to +1.8 V
 - Output coupling: DC
- General purpose digital input/output channels: (N)
 - Number of digital input/output pins: 16
 - Voltage level: 3.3 V
 - Direction: configurable
 - Location: IDC connector E1 (pins 3-24)
- Extension:
 - Connector: 2 x 26 pins IDC (M)

- Power supply:
 - Available voltages: +5V, +3.3V, -3.3V
 - Current limitations: 500 mA for +5V and +3.3V (to be shared between extension module and USB devices), 50 mA for -3.3V supply.
- Serial connectivity:
 - Connector type: 2x “SATA type” connector
 - Two differential pairs per connector enabling up to 500 Mbps
- CPU / FPGA: Xilinx Zynq 7010 SoC
 - 17,600 LUTs
 - 28k Logic Cells
 - 80 DSP slices
 - Dual ARM® Cortex™-A9
- Memory: 4 Gb DDR3 SDRAM (512 MB)
- SD card:
 - Card type: micro SD
 - Supported standard: SD/SDIO 2.0/MMC3.31
 - File System: FAT32 (255 heads, 63 sectors)
 - Maximum card size: 32 GB (tested with: Apacer microSD HC 4GB Class 4 and others)
- WiFi:
 - WiFi USB dongles: tested with Edimax EW-7811Un
- Fan: Optional fan power supply (5V)
- Power supply: (O)
 - Voltage: 5 V
 - Current: 2 A
 - Connector type: micro USB
 - Compliant with relevant regulation standards
 - Recommended power supply: HNP10I-microUSB
- Dimensions: 107 mm x 60 mm x 21 mm (W) ● Power consumption: typically < 0.9 A @ 5V (P)
- Environmental conditions:
 - Temperature:
 - Minimum ambient operating temperature: 5 °C
 - Maximum ambient operating temperature: 30 °C (P)

- Storage temperature range from -50 °C to 150 °C
 - Laboratory ambient temperature range: 22 °C ± 2 °C (R)
 - Exposed surface temperature: < 70 °C (Q)
 - Maximum Zynq SoC IC operation temperature: 85 °C
- Humidity: 15 % - 85 % (non condensing)

www.redpitaya.com Red Pitaya Hardware Specifications V1.1.1, April 2014

APPENDICE B: Codice sorgente "ENERGY RECOVERY"

```
/* Red Pitaya C Controllo inverter full bridge for energy recovery */
// ENERGY RECOVERY

#include <stdio.h>
#include <stdlib.h>
#include <unistd.h>
#include <math.h>
#include <time.h>
#include "redpitaya/rp.h"
#include "redpitaya/acq_handler.h"
#include "rfx_pwmgen.h"

int main(int argc, char **argv)
{
    // tensioni di riferimento e soglie
    float Vrif_DCbus, delta_v, delta_v_up_interrupt1, delta_v_up_interrupt2;

    // totale e media dei campioni di acquisizione
    float media_tensioneVDCIN, tot_tensioneVDCIN, tot_tensioneVload;
    float media_tensioneVload;

    // parametri del controllore PI
    float errore_precedente, errore_attuale, uscitaPI;
    float dt, I, Kp, Ki, Vrif_Vload, duty_cycle;

    // numero di campioni acquisiti nei buffer degli ADC
    uint32_t buff_size = 8, pos_inizio;

    // buffer di acquisizione del canale A riferito alla tensione del bus DC
    float *tensioneVDCIN = (float *)malloc(buff_size * sizeof(float));

    // buffer di acquisizione del canale B riferito alla tensione sul carico
    float *tensioneVload = (float *)malloc(buff_size * sizeof(float));

    static float K = 21.633;    // valore empirico per ovviare al problema della
                                // calibrazione dell'oscilloscopio

    // INIZIALIZZAZIONE API E BLOCCO DI GENERAZIONE DELLA PWM

    /* Print error, if rp_Init() function failed */
    if(rp_Init() != RP_OK)
    {
        fprintf(stderr, "Rp api init failed!\n");
    }

    struct rfx_pwmgen *pwm = pwmgen_get_device(0);

    // INIZIALIZZAZIONE PARAMETRI (STATICI)

    Vrif_DCbus = 0.6;          // tensione di riferimento per il controllo ad
                                // isteresi 6 kV
    Vrif_Vload = 0.9;         // tensione di riferimento per il controllo PI
                                // per il soft-start del convertitore
    delta_v = 0.05;          // tensione di soglia superiore e inferiore
                                // per controllo ad isteresi = 500 V
```

```

delta_v_up_interrupt1 = 0.07; // soglia per l'intervento dell'interrupt per
                                // le sovratensioni = 700 V
delta_v_up_interrupt2 = 0.18; // soglia per l'intervento dell'interrupt per
                                // evitare la condizione duty cycle = 0.5
errore_precedente = 0;         // inizializzazione dei valori iniziali per
errore_attuale = 0;          // l'azione del blocco PI
I = 0;

// dalle simulazioni in PSIM ricavo i guadagni Kp e Ki
Kp = 0.1;                      // guadagno blocco proporzionale
Ki = 200;                      // guadagno blocco integrale (Ti = 0.0005 s da
                                // cui essendo Ti=Kp/Ki risulta Ki=200)

// INIZIALIZZAZIONE PARAMETRI (STATICI) per la simulazione

// INIZIALIZZAZIONE DELLE VARIABILI DEL CICLO DI CONTROLLO

tot_tensioneVDCIN = 0;         // inizializzazione del totale dei valori
                                // acquisiti nel canale A riferiti alla
                                // tensione del bus DC
tot_tensioneVload = 0;         // inizializzazione del totale dei valori
                                // acquisiti nel canale B riferiti alla
                                // tensione sul resistore di carico

media_tensioneVDCIN = 0;       // inizializzazione della media dei valori
                                // acquisiti nel canale A riferiti alla
                                // tensione del bus DC
media_tensioneVload = 0;       // inizializzazione della media dei valori
                                // acquisiti nel canale B riferiti alla
                                // tensione sul resistore di carico

duty_cycle = 0;                // inizializzazione a 0 del duty cycle della PWM

// INIZIALIZZAZIONE TRIGGER E ACQUISIZIONE

rp_AcqReset();
rp_AcqSetDecimation(1);
rp_AcqSetTriggerLevel(0.05); //Trig Level is set in Volts while in SCPI
rp_AcqSetTriggerDelay(0);

// PRIMA ACQUISIZIONE CON TRIGGER SUL CANALE A CON POSITIVE EDGE (CHA_PE)

rp_AcqSetTriggerSrc(RP_TRIG_SRC_CHA_PE);
rp_acq_trig_state_t stateTrig = RP_TRIG_STATE_TRIGGERED;
rp_AcqStart();

// WAITING DEL TRIGGER

while(1)
{
    rp_AcqGetTriggerState(&stateTrig);
    if(stateTrig == RP_TRIG_STATE_TRIGGERED)
    {
        break;
    }
}

// INIZIO CICLO DI ACQUISIZIONE E CONTROLLO

while(1)

```

```

{
    clock_t start = clock(); // definisce il tempo di ciclo da utilizzare
                             // nel controllo PI

    rp_AcqReset();
    rp_AcqSetDecimation(1);
    rp_AcqSetTriggerLevel(0.05);
    rp_AcqSetTriggerDelay(0);
    rp_AcqSetTriggerSrc(RP_TRIG_SRC_CHA_PE);
    rp_AcqStart();
    rp_AcqGetWritePointer(&pos_inizio);

    if ((buff_size) > pos_inizio)
    {
        pos_inizio += buff_size;
    }

    pos_inizio -= (buff_size);

    rp_AcqGetDataV2(pos_inizio, &buff_size, tensioneVDCIN, tensioneVload);

    // SOMMA CAMPIONI DI BUFF E BUFF1
    tot_tensioneVDCIN = 0;
    tot_tensioneVload = 0;

    for(int i = 0; i < buff_size; i++)
    {
        tot_tensioneVDCIN += tensioneVDCIN[i] * K;
        tot_tensioneVload += tensioneVload[i] * K;
    }

    // MEDIA DI BUFF E BUFF1

    media_tensioneVDCIN = (tot_tensioneVDCIN / buff_size);
    media_tensioneVload = (tot_tensioneVload / buff_size);

    // INIZIO CICLO DI CONTROLLO

    if (media_tensioneVDCIN > Vrif_DCbus + delta_v_up_interrupt1)
    {
        // ROUTINE INTERRUPT SOVRATENSIONI
        goto stop;
    }

    if (media_tensioneVDCIN < Vrif_DCbus - delta_v_up_interrupt2)
    {
        // ROUTINE INTERRUPT PER DUTY CYCLE = 0.5
        goto stop1;
    }

    if (media_tensioneVDCIN > Vrif_DCbus - delta_v ||
        media_tensioneVDCIN > Vrif_DCbus + delta_v)
    {
        // CONTROLLO PI E GENERAZIONE DUTY CYCLE
        errore_attuale = Vrif_Vload - media_tensioneVload;

        I = (I + errore_attuale*dt); // Parte integrale

        uscitaPI = (Kp*errore_attuale + Ki*I); // uscita del regolatore PI

        errore_precedente = errore_attuale;
    }
}

```

```

    duty_cycle = (uscitaPI)/100;           // trasformo il duty cycle
                                           // (float) in percentuale

    pwm->duty = (int)(duty_cycle*254);     // trasformo il duty cycle %
                                           // in un intero tra 0 e 255
                                           // dato che il generatore di
                                           // PWM e' a 8 bit

    pwm->ena = 1;                          // abilitazione del convertitore
}

if (media_tensioneVDCIN < Vrif_DCbus - delta_v)
{
    errore_precedente = 0; // reset del PI e disabilitazione inverter
    uscitaPI = 0;         //
    I = 0;                //
    duty_cycle = 0;       //
    pwm->duty = (int)(duty_cycle * 254);
    pwm->ena = 1;
}

clock_t end = clock();
dt = ((double)(end - start))/CLOCKS_PER_SEC;

}

stop:
    printf("ATTENZIONE SOVRATENSIONE \n");

stop1:
    printf("ATTENZIONE CORTOCIRCUITO \n");

    /* Releasing resources */
    free(tensioneVDCIN);
    free(tensioneVload);
    rp_Release();
    return 0;
}

```

APPENDICE C: Codice sorgente “ENERGY RECOVERY TEST”

```
/* Red Pitaya C Controllo inverter full bridge for energy recovery */
// ENERGY RECOVERY TEST

#include <stdio.h>
#include <stdlib.h>
#include <unistd.h>
#include <math.h>
#include <time.h>
#include "redpitaya/rp.h"
#include "redpitaya/acq_handler.h"
#include "rfx_pwmgen.h"

int main(int argc, char **argv)
{
    float Vrif_DCbus, Vrif_Vload, Ki, Kp, delta_v_down;
    float VDCin_simulata, VoSimulata, errore_attuale_simulazione,
    errore_precedente_simulazione,uscitaPI_simulazione;
    float Isim, duty_cycle_sim, dt;

    // INIZIALIZZAZIONE API E BLOCCO DI GENERAZIONE DELLA PWM

    /* Print error, if rp_Init() function failed */
    if(rp_Init() != RP_OK)
    {
        fprintf(stderr, "Rp api init failed!\n");
    }

    struct rfx_pwmgen *pwm = pwmgen_get_device(0);

    // INIZIALIZZAZIONE PARAMETRI (STATICI)

    Vrif_DCbus = 6000;           // tensione di riferimento per il controllo ad
                                // isteresi 6 kV
    Vrif_Vload = 60;            // tensione di riferimento per il controllo PI
                                // per il soft-start del convertitore
    delta_v_down = 250;         // tensione di soglia superiore per controllo
                                // ad isteresi 250 V
    Kp = 0.1;                   // guadagno blocco proporzionale
    Ki = 2500;                  // guadagno blocco integrale (per tentativi)

    // INIZIALIZZAZIONE DELLE VARIABILI DEL CICLO DI CONTROLLO

    VDCin_simulata = 6200;
    errore_precedente_simulazione = 0;
    VoSimulata = 0;
    uscitaPI_simulazione = 0;
    dt = 0;

    // INIZIO CICLO DI CONTROLLO

    while(1)
    {
        clock_t start = clock();
        printf(" =====INIZIO CICLO DI CONTROLLO===== \n");
        printf("VDCin simulata inizio controllo = %f\n",VDCin_simulata);
```

```

printf("Vo simulata inizio controllo = %f\n",VoSimulata);

if (VDCin_simulata > Vrif_DCbus - delta_v_down)
{
    errore_attuale_simulazione = (Vrif_Vload - VoSimulata);
    printf("Errore precedente = %f\n",errore_precedente_simulazione);
    printf("Errore attuale = %f\n",errore_attuale_simulazione);

    Isim = (Isim + errore_attuale_simulazione*dt);
    printf("parte integrale = %f\n",Isim);

    uscitaPI_simulazione = (Kp*errore_attuale_simulazione + Ki*Isim);
    printf("Uscita PI = %f\n",uscitaPI_simulazione);

    errore_precedente_simulazione = errore_attuale_simulazione;

    duty_cycle_sim = ((uscitaPI_simulazione))/100;
    printf("Duty cycle % = %f %\n",duty_cycle_sim*100);

    pwm->duty = (int)(duty_cycle_sim*254);

    pwm->ena = 1;                // abilitazione del convertitore

    // simulazione dell'andamento della tensione sul carico
    VoSimulata = VDCin_simulata*(0.0124)*2*duty_cycle_sim;

    // simulazione dell'andamento della tensione sul Bus DC
    VDCin_simulata = VoSimulata*(80.4)*(1/(2*duty_cycle_sim));

    printf("VDCin simulata fine controllo = %f\n",VDCin_simulata);
}
// quando la tensione supera la soglia inferiore disabilito il convertitore
// e simulo che il condensatore si ricarichi grazie alla corrente ionica
// oltre a resettare il controllo PI (antiwindup di I)
if (VDCin_simulata < Vrif_DCbus - delta_v_down )
{
    printf(" =====RICARICA CONDENSATORE===== \n");
    pwm->duty = 0;
    pwm->ena = 1;
    errore_precedente_simulazione = 0;
    Isim = 0;
    uscitaPI_simulazione = 0;
    VDCin_simulata = VDCin_simulata*(1.05);
    VoSimulata = 0;
    duty_cycle_sim=0;
}
clock_t end = clock();
dt = ((double)(end - start))/CLOCKS_PER_SEC;
printf("te = %f\n", ((double)(end - start))/CLOCKS_PER_SEC);
}

printf("uscito");
/* Releasing resources */
rp_Release();
return 0;
}

```

APPENDICE D: Codice sorgente modulatore PWM in VHDL

```
-----
--
-- FileName:          pwm.vhd
-- Dependencies:      none
-- Design Software:   Quartus II 64-bit Version 12.1 Build 177 SJ Full Version
--
-- HDL CODE IS PROVIDED "AS IS." DIGI-KEY EXPRESSLY DISCLAIMS ANY
-- WARRANTY OF ANY KIND, WHETHER EXPRESS OR IMPLIED, INCLUDING BUT NOT
-- LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A
-- PARTICULAR PURPOSE, OR NON-INFRINGEMENT. IN NO EVENT SHALL DIGI-KEY
-- BE LIABLE FOR ANY INCIDENTAL, SPECIAL, INDIRECT OR CONSEQUENTIAL
-- DAMAGES, LOST PROFITS OR LOST DATA, HARM TO YOUR EQUIPMENT, COST OF
-- PROCUREMENT OF SUBSTITUTE GOODS, TECHNOLOGY OR SERVICES, ANY CLAIMS
-- BY THIRD PARTIES (INCLUDING BUT NOT LIMITED TO ANY DEFENSE THEREOF),
-- ANY CLAIMS FOR INDEMNITY OR CONTRIBUTION, OR OTHER SIMILAR COSTS.
--
-- Version History
-- Version 1.0 8/1/2013 Scott Larson
-- Initial Public Release
-- Version 2.0 1/9/2015 Scott Larson
-- Transition between duty cycles always starts at center of pulse to avoid
-- anomalies in pulse shapes
--
-----

LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_unsigned.all;

ENTITY pwm IS
  GENERIC(
    sys_clk      : INTEGER := 50_000_000; --system clock frequency in Hz
    pwm_freq     : INTEGER := 100_000;   --PWM switching frequency in Hz
    bits_resolution : INTEGER := 8;      --bits of resolution setting the duty cycle
    phases       : INTEGER := 1);       --number of output pwms and phases
  PORT(
    clk          : IN  STD_LOGIC;        --system clock
    reset_n      : IN  STD_LOGIC;        --asynchronous reset
    ena          : IN  STD_LOGIC;        --latches in new duty cycle
    duty         : IN  STD_LOGIC_VECTOR(bits_resolution-1 DOWNT0 0); --duty cycle
    pwm_out      : OUT STD_LOGIC_VECTOR(phases-1 DOWNT0 0); --pwm outputs
    pwm_n_out    : OUT STD_LOGIC_VECTOR(phases-1 DOWNT0 0)); --pwm inverse outputs
END pwm;

ARCHITECTURE logic OF pwm IS
  CONSTANT period : INTEGER := sys_clk/pwm_freq; --number of clocks in one pwm period
  TYPE counters IS ARRAY (0 TO phases-1) OF INTEGER RANGE 0 TO period - 1; --data type for array of period counters
  SIGNAL count    : counters := (OTHERS => 0); --array of period counters
  SIGNAL half_duty_new : INTEGER RANGE 0 TO period/2 := 0; --number of clocks in 1/2 duty cycle
  TYPE half_duties IS ARRAY (0 TO phases-1) OF INTEGER RANGE 0 TO period/2; --data type for array of half duty values
  SIGNAL half_duty : half_duties := (OTHERS => 0); --array of half duty values (for each phase)
BEGIN
  PROCESS(clk, reset_n)
  BEGIN
    IF(reset_n = '0') THEN --asynchronous reset
      count <= (OTHERS => 0); --clear counter
      pwm_out <= (OTHERS => '0'); --clear pwm outputs
      pwm_n_out <= (OTHERS => '0'); --clear pwm inverse outputs
    ELSIF(clk'EVENT AND clk = '1') THEN --rising system clock edge
      IF(ena = '1') THEN --latch in new duty cycle
        half_duty_new <= conv_integer(duty)*period/((2**bits_resolution)-1)/2; --determine clocks in 1/2 duty cycle
      END IF;
      FOR i IN 0 TO phases-1 LOOP --create a counter for each phase
        IF(count(0) = period - 1 - i*period/phases) THEN --end of period reached
          count(i) <= 0; --reset counter
          half_duty(i) <= half_duty_new; --set most recent duty cycle value
        ELSE --end of period not reached
          count(i) <= count(i) + 1; --increment counter
        END IF;
      END LOOP;
      FOR i IN 0 TO phases-1 LOOP --control outputs for each phase
        IF(count(i) = half_duty(i)) THEN --phase's falling edge reached
          pwm_out(i) <= '0'; --deassert the pwm output
        END IF;
      END LOOP;
    END PROCESS;
  END ARCHITECTURE;

```

```
    pwm_n_out(i) <= '1';
  ELSIF(count(i) = period - half_duty(i)) THEN
    pwm_out(i) <= '1';
    pwm_n_out(i) <= '0';
  END IF;
END LOOP;
END IF;
END PROCESS;
END logic;
```

--assert the pwm inverse output
--phase's rising edge reached
--assert the pwm output
--deassert the pwm inverse output

