



Università degli Studi di Padova

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE
Corso di Laurea in Ingegneria Elettronica

TESI DI LAUREA MAGISTRALE

Progetto ed Implementazione di un Emulatore di Sorgenti Fotovoltaiche per Test Power-Hardware-In-the-Loop

9 Luglio 2018

Candidato:
Fabio Zanotto
Matricola 1128672

Relatore:
Prof. Tommaso Caldognetto

Indice

Introduzione	1
1 Modello di pannello fotovoltaico	3
1.1 Modello circuitale	3
1.2 Caratterizzazione di un pannello fotovoltaico: primo metodo	5
1.3 Caratterizzazione di un pannello fotovoltaico: secondo metodo	7
1.4 Simulazione Matlab del pannello fotovoltaico PW500	9
2 Stadio PFC	13
2.1 Introduzione	13
2.2 Schema di controllo	15
2.3 Dimensionamento dell'induttore	16
2.4 Modello ai piccoli segnali dell'anello di corrente	20
2.5 Dimensionamento del condensatore del dc-link	25
2.6 Inrush current	28
2.7 Modello ai piccoli segnali dell'anello di tensione	30
2.8 Simulazione Matlab-Simulink	36
2.8.1 Correzione dello sfasamento residuo tra tensione di rete e corrente assorbita	42
2.8.2 Campionamento sincrono della tensione sul dc-link	44
3 Stadio dc-dc	47
3.1 Schema di controllo	47
3.2 Dimensionamento dei componenti	48
3.3 Modello ai piccoli segnali dell'anello di corrente	51
3.4 Modello ai piccoli segnali dell'anello di tensione	55
3.5 Simulazione Matlab-Simulink	59
4 Descrizione del prototipo	67
4.1 Piattaforma NI GPIC	67
4.2 Moduli di potenza	68
4.2.1 Circuito di alimentazione dei driver	70

4.2.2	Circuito di interfaccia dei driver	71
4.2.3	Circuito di interfaccia per i segnali di malfunzionamento	73
4.3	Circuito di limitazione della corrente durante il transitorio di accensione	75
4.4	Circuiti di condizionamento delle correnti	75
4.5	Circuiti di condizionamento delle tensioni	77
4.6	Condensatore di filtro dello stadio d'uscita	81
4.7	Condensatore del dc-link	82
4.8	Induttori	82
4.9	Prototipo implementato	83
5	Codice LabVIEW	87
6	Test effettuati sul prototipo	93
7	Conclusioni	101
	Appendice	103
A	Metodo iterativo di Newton-Raphson	103
B	Codice Matlab	105
C	Progetto di un regolatore PI discreto	109
D	Stima delle perdite dei dispositivi	111
E	Schema e layout della scheda realizzata	117
	Bibliografia	127

Elenco delle figure

1	Applicazione sviluppata e riferimenti ai capitoli degli argomenti trattati.	2
1.1	Modello circuitale a singolo diodo di una cella fotovoltaica ideale.	3
1.2	Modello circuitale a singolo diodo e caratteristica I-V di un pannello fotovoltaico.	4
1.3	Schema a blocchi dell'algoritmo utilizzato nel secondo metodo per ricavare i parametri del circuito di figura 1.2 a partire dai soli dati forniti nei datasheet dei pannelli fotovoltaici.	8
1.4	Confronto tra la caratteristica I-V riprodotta con Matlab (linea continua) e quella prelevata dal datasheet del pannello PW500 (linea tratteggiata) in condizioni operative standard utilizzando i dati della tabella 1.2.	10
1.5	Confronto tra le caratteristiche I-V riprodotte con Matlab (linee continue) e quelle del datasheet (linee tratteggiate) del pannello PW500 per vari livelli di luminosità (a) e temperatura (b) utilizzando i dati forniti dal secondo metodo riassunti nella tabella 1.2.	10
1.6	Caratteristiche I-V e P-V di riferimento per l'emulatore di sorgenti fotovoltaiche.	11
2.1	Rappresentazione schematica della conversione ac-dc con raddrizzatore a ponte di Graetz.	13
2.2	Rappresentazione schematica della conversione ac-dc con stadio PFC.	14
2.3	Modello equivalente di un convertitore PFC ideale.	14
2.4	Schema di un convertitore PFC basato su topologia boost e andamento tipico della corrente sull'induttore.	15
2.5	Schema di un convertitore PFC basato su topologia full bridge e andamento tipico della corrente sull'induttore.	15
2.6	Schema della topologia e del controllo adottato per lo stadio PFC.	16
2.7	Modello circuitale a valori medi dello stadio PFC di figura 2.6 nell'ipotesi di pilotare in sequenza le coppie di interruttori Q_2, Q_4 e Q_1, Q_3	17
2.8	Caratteristica di controllo dello stadio PFC di figura 2.6: (a) pilotando in sequenza le coppie di interruttori Q_2, Q_4 e Q_1, Q_3 ; (b) nella sequenza inversa Q_1, Q_3 e Q_2, Q_4	18
2.9	Andamento della tensione e della corrente dell'induttore dello stadio PFC di figura 2.6 su un periodo di commutazione.	18

2.10	Andamento ideale della tensione d'ingresso, del guadagno di tensione e del duty cycle dello stadio PFC di figura 2.6.	19
2.11	Andamento del ripple in alta frequenza della corrente assorbita dallo stadio PFC in funzione della tensione di rete.	20
2.12	Modello linearizzato dello stadio PFC ricavato dal circuito di figura 2.7.	21
2.13	Caratteristica tensione-corrente di un carico a potenza costante.	21
2.14	Rappresentazioni circuitali equivalenti di un carico a potenza costante.	22
2.15	Modello ai piccoli segnali dello stadio PFC ricavato dal circuito di figura 2.12 valido nell'ipotesi di carico a potenza costante.	22
2.16	Schema a blocchi dell'anello di corrente dello stadio PFC ricavato dal circuito di figura 2.15.	23
2.17	Diagramma di Bode del guadagno d'anello di corrente discreto dello stadio PFC ricavato dallo schema di figura 2.16.	24
2.18	Diagramma di Bode: in blu tratteggiato il guadagno dell'anello di corrente non compensato di figura 2.17. In azzurro il reciproco della funzione di trasferimento del regolatore di corrente e in rosso il guadagno d'anello di corrente compensato (2.4.12).	25
2.19	Simulazione Matlab: confronto delle risposte a tempo discreto e continuo del sistema di figura 2.16 ad un gradino di 1 A sul riferimento di corrente. Sistema compensato per un margine di fase di 60° e banda 2 kHz.	25
2.20	Andamento della potenza istantanea in ingresso al PFC e sul carico in condizioni ideali (a). Tensione istantanea sul condensatore del dc-link (b).	26
2.21	Schema dello stadio PFC durante la fase di prima accensione.	28
2.22	Transitorio di prima accensione dello stadio PFC: (a) simulazione Matlab delle equazioni (2.6.5), (2.6.7); (b) simulazione Simulink del circuito di figura 2.24 con tensione d'ingresso sinusoidale di valore efficace 230 V e ampiezza nulla nell'istante di accensione.	29
2.23	Simulazione Simulink del transitorio di prima accensione dello stadio PFC: (a) con tensione d'ingresso sinusoidale di valore efficace 230 V e ampiezza pari al picco nell'istante di accensione; (b) con tensione d'ingresso dc di 200 V.	30
2.24	Modello circuitali Simulink per la simulazione del transitorio di prima accensione dello stadio PFC.	30
2.25	Schema a blocchi dell'anello di tensione dello stadio PFC di figura 2.6.	31
2.26	Modello ai piccoli segnali dell'anello di tensione dello stadio PFC ricavato dallo schema di figura 2.25 e dal bilancio energetico (2.7.1).	32
2.27	Modello ai piccoli segnali dell'anello di tensione del PFC valido nel caso di carico a potenza costante.	32
2.28	Schema a blocchi dell'anello di tensione del PFC ricavato dai modelli di figura 2.25 e 2.27.	33
2.29	Diagramma di Bode del guadagno d'anello di tensione (2.7.13) dello stadio PFC.	34

2.30	Diagramma di Bode: in blu tratteggiato il guadagno dell'anello di tensione non compensato di figura 2.29. In azzurro il reciproco della funzione di trasferimento del regolatore di tensione e in rosso il guadagno d'anello di tensione compensato (2.7.15).	34
2.31	Simulazione Matlab: confronto delle risposte a tempo discreto e continuo dell'anello di tensione di figura 2.28 ad un gradino di 1 V sul riferimento. Sistema compensato per un margine di fase di 60° e banda 7 Hz.	35
2.32	Schema a blocchi della procedura da attuare in fase di implementazione del software di controllo per rendere la regolazione della tensione d'uscita indipendente dallo specifico valore della tensione d'ingresso.	35
2.33	Modello Simulink utilizzato per testare il controllo dello stadio PFC.	36
2.34	Modello del full bridge dello stadio PFC ricavato dalle equazioni a valori medi (2.3.4) ed implementato con funzioni di trasferimento.	37
2.35	Modello del full bridge dello stadio PFC ricavato dalle equazioni a valori medi (2.3.4) ed implementato con elementi circuitali della libreria SimPowerSystems.	37
2.36	Modello circuitale del full bridge dello stadio PFC ricavato dallo schema di figura 2.6 ed implementato con blocchi della libreria SimPowerSystems.	37
2.37	Implementazione del modulatore PWM con transport delay e blocco guadagno.	38
2.38	Simulazione Matlab: confronto tra le risposte al gradino delle approssimazioni di Padé del primo, terzo e decimo ordine del ritardo del modulatore, pari a 25 µs.	38
2.39	Implementazione del modulatore PWM con lookup table.	39
2.40	Implementazione del campionamento del valore medio della corrente dell'induttore sincrono con il picco della portante.	39
2.41	Regolatori dello stadio PFC con normalizzazione della tensione di riferimento.	39
2.42	Implementazione del feedforward schematizzato in figura 2.32.	39
2.43	Sezione per la misura del fattore di potenza e dello sfasamento tra tensione di rete e corrente assorbita.	40
2.44	Simulazione Simulink: confronto tra la tensione di rete e la corrente assorbita dallo stadio PFC nelle condizioni nominali di funzionamento (tabella 2.1). Lo sfasamento che si nota tra la tensione e la corrente è analizzato e corretto in Sezione 2.8.1.	40
2.45	Simulazione Simulink: misura del ripple della corrente assorbita dallo stadio PFC in prossimità del picco (a) e dell'attraversamento per lo zero (b) nelle condizioni nominali di funzionamento (tabella 2.1).	41
2.46	Andamento della tensione del dc-link in risposta ad un gradino di 10 V sul riferimento con banda dell'anello di tensione di 7 Hz: confronto tra la risposta teorica e la simulazione Simulink con tensione d'ingresso di valore efficace 230 V (a) e 110 V (b.)	41

2.47	Andamento della tensione del dc-link in risposta ad una variazione a gradino dell'assorbimento di potenza del carico con banda dell'anello di tensione di 7 Hz: confronto tra la simulazione Simulink e la risposta teorica per $\Delta P = 50$ W(a), $\Delta P = 400$ W(b).	42
2.48	Diagramma di Bode della funzione di disturbo G_{ivac} (2.4.6) discreta in catena chiusa (a); Simulazione Matlab dell'effetto della corrente di disturbo (2.8.2) sulla corrente assorbita dallo stadio PFC (b).	43
2.49	Implementazione del feedforward sul duty cycle per correggere lo sfasamento residuo della corrente assorbita osservato nella figura 2.44.	43
2.50	Simulazione Simulink: confronto tra la tensione di rete e la corrente assorbita dallo stadio PFC con il feedforward di figura 2.49. Banda dell'anello di tensione 7 Hz.	44
2.51	Simulazione Simulink: confronto tra la tensione di rete e la corrente media assorbita dallo stadio PFC con il feedforward di figura 2.49 per valori di banda dell'anello di tensione di 3,7,15 Hz.	44
2.52	Simulazione Simulink: confronto tra la tensione di rete e la corrente assorbita dallo stadio PFC con feedforward sul duty cycle e campionamento sincrono della tensione sul dc-link. Banda dell'anello di tensione 7 Hz.	45
2.53	Simulazione Simulink: confronto tra la corrente media assorbita dallo stadio PFC e la tensione di rete con banda dell'anello di tensione di 15 Hz utilizzando la tensione istantanea del dc-link e il suo solo valore dc ottenuto sincronizzandone il campionamento con l'attraversamento per lo zero della tensione di rete.	45
2.54	(a) Modello Simulink per il campionamento sincrono della tensione media sul dc-link volto a correggere la distorsione del riferimento di corrente. (b) Simulazione Simulink: confronto tra la tensione di rete e la tensione del dc-link.	46
3.1	Schema della topologia e del controllo adottato per lo stadio d'uscita finalizzato all'emulazione di una sorgente fotovoltaica.	47
3.2	Modello circuitale a valori medi dello stadio dc-dc di figura 3.1 supponendo di pilotare in sequenza le coppie di interruttori Q_1, Q_3 e Q_2, Q_4	49
3.3	Caratteristica di controllo ideale dello stadio dc-dc di figura 3.1 pilotando in sequenza le coppie di interruttori Q_1, Q_3 e Q_2, Q_4	49
3.4	Andamento delle tensioni e correnti nello stadio dc-dc di figura 3.1 su un periodo di commutazione.	50
3.5	Modello linearizzato dello stadio dc-dc ricavato dal circuito di figura 3.2.	51
3.6	Modello ai piccoli segnali dello stadio dc-dc ricavato dal modello di figura 3.5 valido nel caso di carico costituito da un generatore di corrente.	52
3.7	Schema a blocchi dell'anello di corrente dello stadio dc-dc ricavato dal circuito di figura 3.6.	52

3.8	Diagramma di Bode del guadagno d'anello di corrente discreto dello stadio dc-dc ricavato dallo schema di figura 3.7.	53
3.9	Diagramma di Bode: in blu tratteggiato il guadagno d'anello non compensato di figura 3.8. In azzurro il reciproco della funzione di trasferimento del regolatore di corrente (3.3.12) e in rosso il guadagno d'anello compensato (3.3.13).	54
3.10	Diagramma di Nyquist del guadagno d'anello di corrente compensato di figura 3.9.	54
3.11	Diagramma di Bode del guadagno d'anello di corrente compensato di figura 3.9 in catena chiusa (a). Simulazione Matlab della risposta del sistema in catena chiusa compensato per $f_c = 2$ kHz, $\varphi_m = 60^\circ$ ad un gradino di 1 A sul riferimento di corrente (b).	55
3.12	Schema a blocchi dello stadio dc-dc di figura 3.1 con l'inclusione dell'anello che genera il riferimento di corrente.	56
3.13	Schema a blocchi del guadagno d'anello di tensione dello stadio dc-dc ottenuto dalla figura 3.12.	56
3.14	Conduttanza incrementale in scala logaritmica ricavate con Matlab della caratteristica I-V di riferimento di figura 1.6 per valori di irraggiamento $G=1$ kW/m ² e $G=200$ W/m ²	57
3.15	Diagramma di Bode del guadagno d'anello di tensione 3.4.5 discreto per i valori della conduttanza incrementale riportati in tabella 3.3. Ritardo della generazione del riferimento di corrente pari a 500 μ s.	57
3.16	Diagramma di Bode del guadagno d'anello di tensione compensato dello stadio dc-dc per le condizioni operative definite in tabella 3.3.	58
3.17	Modello Simulink utilizzato per testare il controllo dello stadio dc-dc.	59
3.18	Modello del full bridge dello stadio dc-dc ricavato dalle equazioni a valori medi (3.2.3) ed implementato tramite funzioni di trasferimento.	60
3.19	Modello del full bridge dello stadio dc-dc ricavato dalle equazioni a valori medi (3.2.3) ed implementato con elementi circuitali della libreria SimPowerSystems.	60
3.20	Modello del full bridge dello stadio dc-dc ricavato dallo schema di figura 3.1 ed implementato con blocchi della libreria SimPowerSystems.	60
3.21	Simulazione Simulink: andamento della corrente dell'induttore e della tensione d'uscita istantanea con un generatore di corrente di 11.5 A come carico.	61
3.22	Simulazione Simulink: andamento medio della corrente dell'induttore e della tensione d'uscita prima (a) e dopo (b) la compensazione della componente sinusoidale della tensione del dc-link.	61
3.23	Diagramma di Bode della funzione di trasferimento (3.5.1).	62
3.24	Modello Simulink per la compensazione del ripple del dc-link	63
3.25	Simulazione Simulink: andamenti istantanei della corrente dell'induttore, della tensione e della potenza d'uscita. Nell'istante $t = 35$ ms viene abilitata la compensazione del ripple del dc-link di figura 3.24.	63

3.26	Simulazione Simulink: emulazione dell'intera caratteristica IV variando linearmente il generatore di tensione di carico da 0 a 327 V. I punti notevoli segnati coincidono con le specifiche della sorgente fotovoltaica di riferimento date in tabella 1.3.	64
3.27	Simulazione Simulink: (a) andamento della corrente dell'induttore e della tensione d'uscita in risposta a variazioni a gradino dell'irraggiamento da 1000 W/m ² a 200 W/m ² con un generatore di tensione di 255 V come carico. (b) Andamento della corrente dell'induttore in risposta a variazioni a gradino della tensione del generatore di carico da 200 V a 300 V per illuminazione costante 1 kW/m ²	64
3.28	Simulazione Simulink: (a) andamento della corrente dell'induttore e della tensione d'uscita in risposta a variazioni a gradino dell'irraggiamento da 1000 W/m ² a 200 W/m ² ; (b) variazioni a gradino della temperatura della sorgente PV da 10 °C a 30 °C con un generatore di corrente di 1 A come carico.	65
3.29	Simulazione Simulink: (a) andamento della corrente dell'induttore e della tensione d'uscita in risposta a variazioni a gradino della corrente del generatore di carico da 1 A a 9 A , (b) da 11 A a 12 A per irraggiamento costante di 1 kW/m ²	65
3.30	Simulazione Simulink. Andamento della corrente dell'induttore e della tensione d'uscita in risposta ad una variazione a gradino di 1 A di assorbimento di corrente: (a) con carico resistivo di 22.1 Ω, (b) 343.6 Ω, corrispondenti rispettivamente alle resistenze statiche da collegare alla sorgente PV per produrre una potenza di 3 kW e 300 W.	66
4.1	Piattaforma NI sBRIO GPIC.	67
4.2	Collegamento di una tensione single-ended o differenziale alla piattaforma GPIC.	68
4.3	Stadio d'uscita della porta Half-bridge DO della piattaforma GPIC.	68
4.4	Modulo IPM (Intelligent Power Module) PM50B4L1C060.	68
4.5	Schema funzionale del modulo PM50B4L1C060.	69
4.6	Schema delle connessioni del modulo PM50B4L1C060 che implementa lo stadio d'ingresso.	69
4.7	Schema delle connessioni del modulo PM50B4L1C060 che implementa lo stadio d'uscita.	70
4.8	Rappresentazione schematica delle connessioni di alimentazione dei driver [16].	70
4.9	Alimentazioni isolate dei driver del modulo PM50B4L1C060 che implementa lo stadio d'ingresso.	70
4.10	Alimentazioni isolate dei driver del modulo PM50B4L1C060 che implementa lo stadio d'uscita.	71
4.11	Connettore di alimentazione dei circuiti di controllo.	71
4.12	Circuito equivalente della sezione di controllo dei driver [16].	71
4.13	Circuito di interfaccia tra i driver del modulo PM50B4L1C060 e la piattaforma GPIC.	72

4.14	Schema delle connessioni tra il circuito di interfaccia dei driver e la porta Half-bridge DO della piattaforma GPIC. L'alimentazione di quest'ultima è filtrata con frequenza di taglio di 16 kHz, inferiore a quella di commutazione.	72
4.15	Circuito equivalente dell'opto-isolatore HCPL-4506.	73
4.16	Funzionamento interno dell'uscita Fault output del modulo PM50B4L1C060 [16].	73
4.17	Circuito di interfaccia tra le uscite di segnalazione malfunzionamento del modulo PM50B4L1C060 e la piattaforma GPIC.	74
4.18	Schema funzionale dell'opto-isolatore FOD817.	74
4.19	Circuito di limitazione della corrente durante il transitorio di caricamento dei condensatori del dc-link.	75
4.20	Circuito di sensing della corrente sugli induttori basato sul trasduttore LEM LAH 25-NP.	76
4.21	Circuito equivalente del trasduttore LEM LAH 25-NP	77
4.22	Rappresentazione schematica delle connessioni delle tensioni d'ingresso ed uscita del circuito.	77
4.23	Simulazione Simulink della misura differenziale della tensione d'ingresso nel caso specifico di tensione sinusoidale.	78
4.24	Circuito di condizionamento delle tensioni d'ingresso ed uscita.	78
4.25	Circuito di condizionamento della tensione del dc-link.	79
4.26	Schema funzionale e caratteristica d'uscita dell'amplificatore di isolamento TLP7820.	79
4.27	Schema funzionale e applicazione tipica dell'amplificatore differenziale AD8137. .	80
4.28	Sezione di alimentazione per gli integrati TLP7820 e AD8137 di figura 4.24 e 4.25.	80
4.29	Schema delle connessioni tra la sezione analogica della scheda e il connettore Simultaneous AI della piattaforma GPIC.	80
4.30	Circuito di bypass dei connettori d'uscita per monitorare un carico in tensione. .	81
4.31	Banco di condensatori del dc-link.	82
4.32	Test condotto sull'induttore da 1.2 mH per stabilirne la corrente di saturazione. .	83
4.33	Lato inferiore della scheda realizzata con i moduli PM50B4L1C060 visibili prima di montare il dissipatore.	83
4.34	Lato superiore della scheda montata sul dissipatore priva di induttori e condensatori del dc-link.	84
4.35	Prototipo del convertitore completo con il banco di condensatori del dc-link e gli induttori.	84
5.1	Modulatore PWM su 4000 passi di quantizzazione e frequenza di modulazione di 20 kHz.	88
5.2	Sezione dell'applicazione adibita al campionamento delle grandezze, al calcolo dei segnali di comando e al monitoraggio delle condizioni operative del convertitore.	88
5.3	Generazione del tempo morto.	89
5.4	Pannello frontale dell'applicazione di figura 5.1 e 5.2.	89

5.5	Pannello frontale dell'applicazione di figura 5.6	90
5.6	Generazione del riferimento di corrente per lo stadio dc-dc e supervisione del controllo.	91
6.1	Banco allestito per i primi test sul prototipo.	93
6.2	Segnali di comando dei gate prodotti dalla scheda GPIC. Canali 1 e 2: comandi per la gamba sinistra del ponte. Canali 3 e 4: comandi per la gamba destra. . .	94
6.3	Misura del tempo morto, pari a $2\mu\text{s}$, tra i segnali di comando in uscita dalla GPIC.	94
6.4	Segnali di comando in uscita dalla scheda GPIC (canali 1 e 3) ed effettivi segnali d'ingresso ai driver a valle del circuito di interfaccia (canali 2 e 3).	95
6.5	Misura del del tempo morto effettivo, pari a $1.9\mu\text{s}$, tra i segnali in ingresso ai driver con le tensioni di soglia specificate nel datasheet del modulo PM50B4L1C060.	95
6.6	Transitorio di prima accensione con tensione d'ingresso dc pari a 100 V. I termistori NTC limitano la corrente di picco a 5.4 A e i condensatori del dc-link si caricano con un tempo di salita di circa 50 ms. Canale 1: corrente sull'induttore; canale 2: tensione d'ingresso; canale 3: tensione sul dc-link.	96
6.7	Particolare della corrente di picco nella situazione descritta in figura 6.6. Confronto tra la misura con sonda di corrente (canale 1) e il segnale proveniente dal circuito di condizionamento della scheda (canale 4).	96
6.8	Particolare della tensione sul dc-link nella situazione descritta in figura 6.6. Confronto tra la misura con sonda differenziale (canale 3) e il segnale in uscita dal circuito di condizionamento della scheda (canale 2).	97
6.9	Misure sullo stadio d'ingresso in catena aperta. Tensione d'ingresso: 50 V; carico in corrente: 500 mA; guadagno di tensione teorico: $M = 2$; ripple teorico della corrente: $\Delta I_L = 780\text{ mA}$. Tensione sul dc-link misurata: 87 V; ripple della corrente misurato: $\Delta I_L = 581\text{ mA}$. Canale 1: corrente induttore; canale 2: tensione d'ingresso; canale 3: tensione sul dc-link.	97
6.10	Misure sullo stadio d'ingresso in catena aperta. Tensione d'ingresso: 100 V; corrente di carico: 200 mA; guadagno di tensione teorico: $M = 2$; ripple teorico della corrente: $\Delta I_L = 1.56\text{ A}$. Tensione sul dc-link misurata: 146 V; ripple della corrente misurato: $\Delta I_L = 1.15\text{ A}$. Canale 1: corrente induttore; canale 2: tensione d'ingresso; canale 3: tensione sul dc-link.	98
6.11	Misure sullo stadio d'uscita in catena aperta. Tensione d'ingresso: 100 V; carico in corrente: 500 mA; guadagno di tensione teorico: $M = 0.5$; ripple teorico della corrente: $\Delta I_L = 780\text{ mA}$. Tensione d'uscita misurata: 43.5 V; ripple della corrente misurato: $\Delta I_L = 744\text{ mA}$. Canale 1: corrente induttore; canale 2: tensione sul dc-link; canale 3: tensione d'uscita.	98

6.12	Misure sullo stadio d'uscita in catena aperta. Confronto tra la corrente dell'induttore acquisita con sonda di corrente (canale 1) e il segnale proveniente dal circuito di condizionamento della scheda (canale 4).	99
6.13	Misure sullo stadio d'uscita in catena aperta. Tensione d'ingresso: 100 V; corrente di carico: 500 mA; guadagno di tensione teorico: $M = 0.125$; ripple teorico della corrente: $\Delta I_L = 1$ A. Tensione d'uscita misurata: 11.8 V; ripple della corrente misurato: $\Delta I_L = 1.1$ A. Canale 1: corrente induttore; canale 2: tensione sul dc-link; canale 3: tensione d'uscita.	99
D.1	Caratteristiche IV dei dispositivi del modulo PM50B4L1C060. I punti segnati vengono utilizzati per per ricavare la tensione di saturazione dell'IGBT e la tensione diretta del diodo.	113
D.2	Grafici dell'energia di commutazione associata ai dispositivi del modulo PM50B4L1C060. In rosso è indicato il fitting polinomiale ottenuto con Matlab.	115
D.3	Modello termico impiegato per il dimensionamento del dissipatore.	116
E.1	Circuito stampato: vista componenti lato superiore.	122
E.2	Circuito stampato: vista componenti lato inferiore.	122
E.3	Circuito stampato: piste lato superiore.	123
E.4	Circuito stampato: piste lato inferiore.	124
E.5	Circuito stampato: condensatori dc-link.	125

Elenco delle tabelle

1.1	Specifiche fornite nella scheda dati del modulo fotovoltaico Photowatt PW500.	9
1.2	Parametri del circuito di figura 1.2 per il modulo fotovoltaico Photowatt PW500 ricavati con Matlab applicando i metodi descritti nelle sezioni 1.2,1.3.	9
1.3	Parametri nominali della caratteristica I-V di riferimento per l'emulatore di sorgenti fotovoltaiche.	11
2.1	Specifiche di progetto per lo stadio PFC.	16
2.2	Parametri per lo stadio PFC.	27
3.1	Specifiche di progetto per lo stadio dc-dc.	48
3.2	Parametri per lo stadio dc-dc.	51
3.3	Valori della conduttanza incrementale della caratteristica I-V utilizzati per valutare la stabilità del guadagno d'anello di tensione dello stadio dc-dc.	57
3.4	Frequenza di attraversamento e margine di fase del guadagno d'anello di tensione di figura 3.15 per le condizioni operative definite in tabella 3.3.	58
3.5	Frequenza di attraversamento e margine di fase del guadagno d'anello di tensione compensato dello stadio dc-dc per le condizioni operative definite in tabella 3.3.	59
4.1	Condizioni operative raccomandate per il modulo PM50B4L1C060.	69
4.2	Specifiche dell'opto-isolatore HCPL-4506.	73
4.3	Specifiche dell'opto-isolatore FOD817.	74
4.4	Specifiche del trasduttore LEM LAH 25-NP.	77
4.5	Specifiche dell'amplificatore di isolamento TLP7820	81
4.6	Specifiche finali del prototipo realizzato.	85
D.1	Valori di resistenza e tensione di soglia dei dispositivi del modulo PM50B4L1C060 ottenute per interpolazione lineare delle caratteristiche di figura D.1.	112
D.2	Stima delle perdite di conduzione a $T_j = 125^\circ\text{C}$ nelle condizioni operative nominali definite nelle tabelle 2.1,3.1.	113
D.3	Coefficienti ricavati con Matlab per il fitting polinomiale dei grafici di figura D.2.	114
D.4	Stima delle perdite di commutazione a $T_j = 125^\circ\text{C}$ nelle condizioni operative definite nelle tabelle 2.1, 3.1.	115
D.5	Resistenze termiche fornite nel datasheet del modulo PM50B4L1C060.	116

Introduzione

L'obiettivo di questo lavoro di tesi è stato realizzare il prototipo di un convertitore elettronico di potenza, versatile e capace di operare con tensioni d'ingresso ed uscita sia continue che alternate. Un altro punto focale del progetto è stato quello di ottenere una struttura bidirezionale in corrente, ovvero in grado sia di prelevare energia dalla sorgente, sia di restituirla in modo controllato. Per garantire la massima flessibilità di applicazione del convertitore, è stato scelto di implementare il controllo in modo digitale. Sebbene le tecniche digitali presentino alcuni svantaggi rispetto alla controparte analogica, come le non idealità introdotte dai ritardi di esecuzione e dagli effetti di quantizzazione, i benefici apportati si possono misurare sulla possibilità di implementare sofisticate tecniche di controllo e di poterle cambiare senza dover intervenire con modifiche del circuito. Il convertitore progettato può trovare impiego in molteplici applicazioni legate al campo dell'elettronica di potenza. Per citare alcuni esempi, può essere impiegato come inverter monofase per produrre in uscita una tensione di ampiezza e frequenza desiderata; grazie alla bidirezionalità in potenza può essere utilizzato per testare in modo ripetibile gli apparati adibiti alla gestione della carica-scarica di batterie, emulando il comportamento di differenti tipi di celle, effetti di invecchiamento, variazioni climatiche [1, 2]. Un altro possibile impiego consiste nello stabilire la qualità di un impianto elettrico monofase, generando appositamente dei disturbi di corrente e ricavando, a partire dalle misure di tensione e corrente ottenute, l'impedenza della rete [3]. In questo lavoro ci si è focalizzati sull'emulazione della caratteristica tensione-corrente di una sorgente fotovoltaica di potenza nominale 3 kW. Utilizzato in questo modo, il convertitore può trovare impiego per testare gli inverter fotovoltaici senza la necessità di disporre di un impianto fotovoltaico fisico [4, 5]. I test possono essere quindi condotti in ambiente controllato indipendente dalle condizioni atmosferiche esterne, garantendo la ripetibilità delle misure. Nel primo capitolo viene analizzato il modello circuitale di un pannello fotovoltaico e vengono descritti due metodi finalizzati a caratterizzare un modulo commerciale. Nel secondo capitolo viene descritta la topologia e la tecnica di controllo adottata per lo stadio d'ingresso del convertitore, assumendo come sorgente elettrica principale quella di rete. Nel terzo capitolo viene descritto lo stadio d'uscita che si occupa dell'emulazione della sorgente e viene svolta un'intensa attività di simulazione per verificarne le prestazioni dinamiche. Nel quarto capitolo viene descritto in dettaglio il circuito del convertitore realizzato e nel quinto capitolo viene presentato il codice sviluppato per controllarlo. Infine nel sesto capitolo vengono presentati i test condotti sul prototipo realizzato. L'organizzazione dei capitoli all'interno della tesi può essere rappresentata graficamente dallo schema di figura 1.

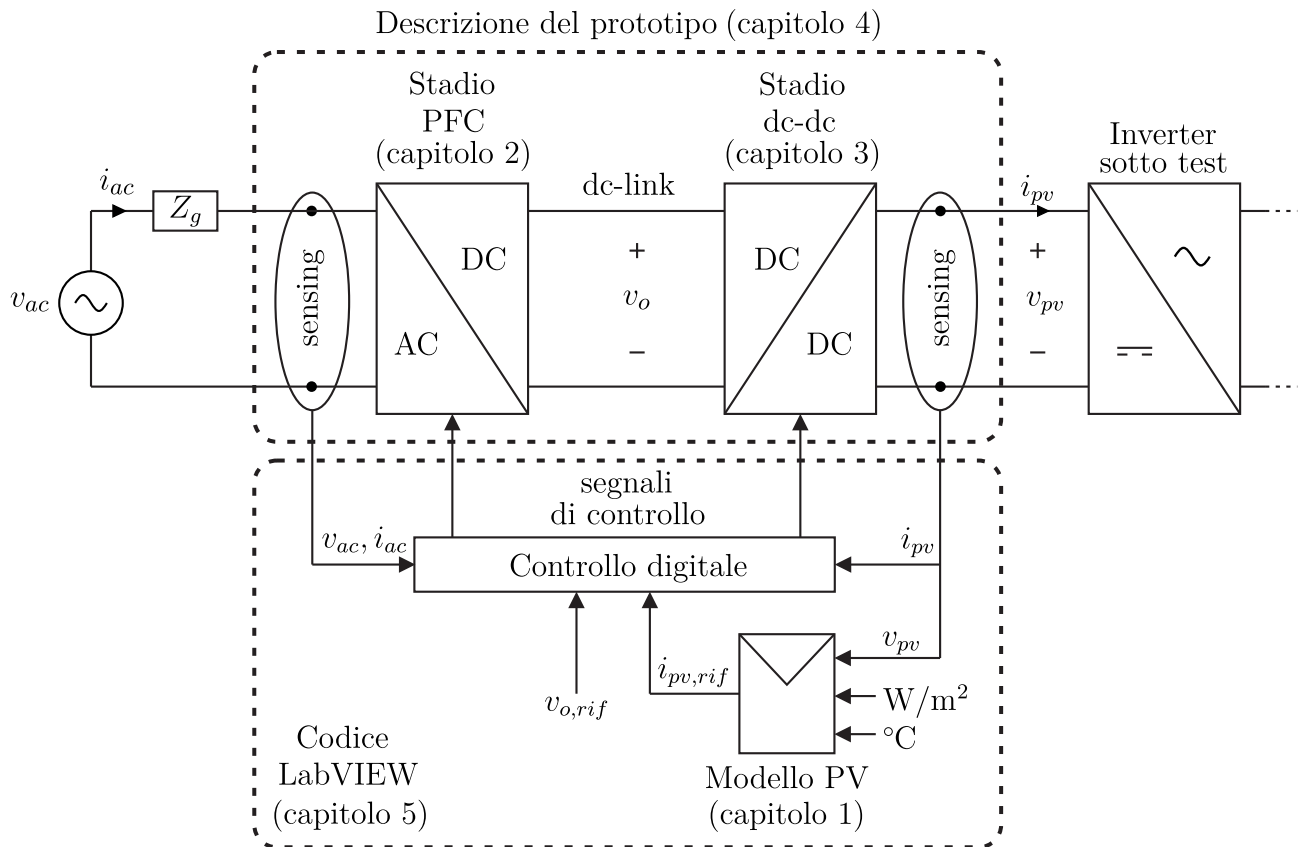


Figura 1: Applicazione sviluppata e riferimenti ai capitoli degli argomenti trattati.

Capitolo 1

Modello di pannello fotovoltaico

1.1 Modello circuitale

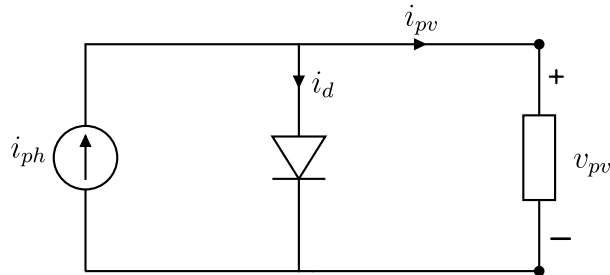


Figura 1.1: Modello circuitale a singolo diodo di una cella fotovoltaica ideale.

Una cella fotovoltaica (PV) è un dispositivo a semiconduttore che converte l'energia solare in corrente elettrica sfruttando l'effetto fotovoltaico. È costituita da una giunzione pn con una regione di svuotamento centrale e due regioni laterali quasi neutre collegate a dei contatti elettrici. La separazione della carica nella regione di svuotamento determina la presenza di un campo elettrico diretto verso la regione p. Se l'energia solare incidente è sufficiente a rompere i legami di valenza delle regioni di svuotamento gli elettroni passano nella banda di conduzione formando delle coppie elettrone-lacuna. Se il circuito viene chiuso, ossia la cella è terminata su un carico, il campo spinge gli elettroni e le lacune in direzioni opposte ottenendo un flusso di elettroni dalla regione p a quella n.

Il circuito equivalente di una cella fotovoltaica ideale può pertanto essere rappresentato dal generatore di corrente i_{ph} pilotato dalla luce incidente in parallelo ad un diodo [6, 7]. Applicando la legge di Kirchhoff delle correnti al circuito di figura 1.1 si ricava:

$$i_{pv} = i_{ph} - i_d \quad (1.1.1)$$

La corrente del diodo è data dall'equazione di Shockley:

$$i_d = i_{sat} \left[\exp \left(\frac{v_{pv}}{\eta V_t} \right) - 1 \right] \quad (1.1.2)$$

nella quale η è il fattore di idealità e V_t è la tensione termica:

$$V_t = \frac{kT_c}{q} \quad (1.1.3)$$

$k = 1.38 \times 10^{-23}$ J/K è la costante di Boltzmann, $q = 1.6 \times 10^{-19}$ C è la carica elementare e T_c è la temperatura della cella in gradi kelvin.

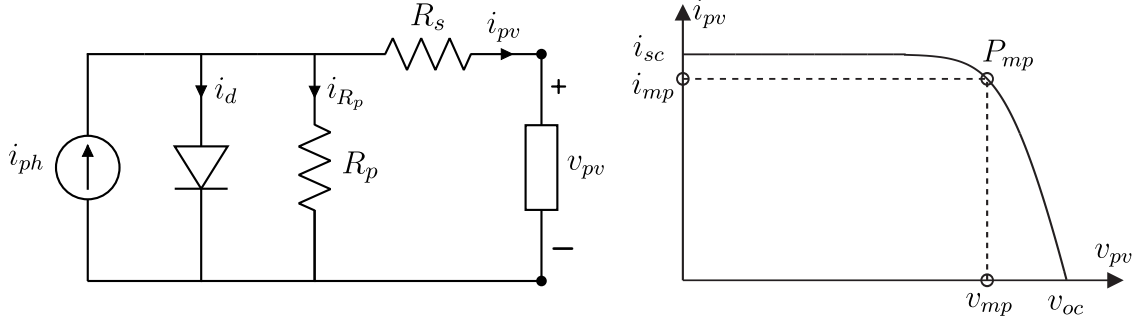


Figura 1.2: Modello circuitale a singolo diodo e caratteristica I-V di un pannello fotovoltaico.

Il modello di figura 1.1 non è in grado di giustificare l'andamento della corrente osservata ai morsetti d'uscita di un pannello fotovoltaico reale. Per ottenere una caratteristica I-V più realistica, il modello di figura 1.2 considera la resistenza R_s , che modella complessivamente le perdite dovute alla circolazione della corrente, e la resistenza R_p , che modella le perdite associate alle giunzioni pn. Inoltre, sempre con lo scopo di perfezionare il modello, possono essere considerate anche le dipendenze dalla temperatura dei vari parametri. Applicando la legge di Kirchoff delle correnti al circuito di figura 1.2, la corrente i_{pv} prelevata ai morsetti d'uscita risulta:

$$\begin{aligned} i_{pv} &= i_{ph} - i_d - i_{R_p} \\ &= i_{ph} - i_{sat} \exp\left(\frac{v_{pv} + R_s i_{pv}}{\eta V_t} - 1\right) - \frac{v_{pv} + R_s i_{pv}}{R_p} \end{aligned} \quad (1.1.4)$$

dove la tensione termica considerata è quella dell'intero modulo, costituito da N_s celle connesse in serie:

$$V_t = \frac{N_s k T_p}{q} \quad (1.1.5)$$

e T_p è la temperatura media del pannello, legata a quella dell'ambiente dall'equazione [8]

$$T_p = T_{amb} + (NOCT - 20) \frac{G}{800} + 273.15 \quad (1.1.6)$$

Il parametro NOCT (Nominal Operating Cell Temperature) è fornito nei datasheet e corrisponde alla temperatura di equilibrio di una cella all'interno di un modulo sottoposto ad irraggiamento $G = 800$ W/m² ad una temperatura ambiente di 20°C. I datasheet dei produttori tipicamente forniscono informazioni solo riguardo la corrente i_{sc} , ovvero quella misurata con i terminali del dispositivo in corto circuito. Nell'ipotesi semplificativa $R_p \gg R_s$, la dipendenza

dall'irraggiamento ed dalla temperatura della corrente i_{ph} può essere descritta da [6]:

$$i_{ph} = (i_{sc} + k_i \Delta T) \frac{G}{G_0} \quad (1.1.7)$$

dove G_0 è l'irradianza di riferimento di 1 kW/m^2 e k_i è il coefficiente di temperatura della corrente di corto circuito.

La corrente di saturazione può essere ricavata dall'equazione (1.1.4) nella condizione di circuito aperto, dove vale $v_{pv} = v_{oc}$ e $i_{pv} = 0$. La dipendenza della tensione dalla temperatura è espressa tramite il coefficiente k_v [6].

$$i_{sat} = \frac{i_{ph} - \frac{v_{oc}}{R_p}}{\exp\left(\frac{v_{oc} + k_v \Delta T}{\eta V_t}\right) - 1} \quad (1.1.8)$$

Per aumentare la tensione d'uscita e la corrente erogabile è possibile collegare N_{ms} moduli in serie e N_{mp} in parallelo. In questo caso l'equazione (1.1.4) si modifica in:

$$i_{pv} = N_{mp} i_{ph} - N_{mp} i_{sat} \exp\left(\frac{v_{pv} + R_s \frac{N_{ms}}{N_{mp}} i_{pv}}{\eta V_t N_{ms}} - 1\right) - \frac{N_{mp}}{N_{ms}} \frac{v_{pv} + R_s \frac{N_{ms}}{N_{mp}} i_{pv}}{R_p} \quad (1.1.9)$$

L'equazione (1.1.9) è utilizzata all'interno dell'emulatore per produrre il riferimento di corrente dello stadio d'uscita a partire dalla lettura della tensione v_{pv} ed è risolta numericamente sulla scheda di controllo adottata (capitoli 3 e 5).

1.2 Caratterizzazione di un pannello fotovoltaico: primo metodo

Per riprodurre la caratteristica (1.1.4) è necessaria la conoscenza dei cinque parametri incogniti R_s , R_p , η , i_{sat} , i_{ph} . Vengono analizzati due metodi per ricavarli a partire dai soli dati forniti nelle schede tecniche dei produttori. L'analisi è condotta in condizioni nominali di funzionamento (STC), alla temperatura di $25 \text{ }^\circ\text{C}$ e $G = 1 \text{ kW/m}^2$.

Il primo metodo consiste nel risolvere con le tecniche del calcolo numerico un sistema di cinque equazioni linearmente indipendenti [8, 7]. In seguito a manipolazioni algebriche il numero di equazioni è ridotto a tre. Le equazioni di partenza possono essere ricavate esplicitando la (1.1.4) nelle tre condizioni operative:

- a circuito aperto:

$$i_{ph} \approx i_{sat} \exp\left(\frac{v_{oc}}{\eta V_t}\right) + \frac{v_{oc}}{R_p} \quad (1.2.1)$$

- in corto circuito:

$$i_{sc} \approx i_{ph} - i_{sat} \exp\left(\frac{R_s i_{sc}}{\eta V_t}\right) - \frac{R_s}{R_p} i_{sc} \quad (1.2.2)$$

- nel punto di massima potenza:

$$i_{mp} \approx i_{ph} - i_{sat} \exp\left(\frac{v_{mp} + R_s i_{mp}}{V_t \eta}\right) - \frac{v_{mp} + R_s i_{mp}}{R_p} \quad (1.2.3)$$

E' possibile ottenere un'altra equazione considerando che la derivata della potenza rispetto alla tensione nel punto di massima potenza è nulla:

$$\left. \frac{dP}{dv} \right|_{mp} = 0 \quad (1.2.4)$$

L'ultima equazione è ottenuta dalla pendenza della caratteristica I-V nella condizione di corto-circuito:

$$\left. \frac{di}{dv} \right|_{i=i_{sc}} = -\frac{1}{R_p} \quad (1.2.5)$$

Combinando le (1.2.1), (1.2.2) è possibile esprimere la corrente di corto circuito come:

$$i_{sc} = i_{sat} \left[\exp\left(\frac{v_{oc}}{\eta V_t}\right) - \exp\left(\frac{R_s i_{sc}}{\eta V_t}\right) \right] + \frac{v_{oc} - i_{sc} R_s}{R_p} \quad (1.2.6)$$

dalla quale, trascurando il contributo del secondo esponenziale, si ricava la corrente di saturazione:

$$i_{sat} = \left(i_{sc} - \frac{v_{oc} - R_s i_{sc}}{R_p} \right) \exp\left(-\frac{v_{oc}}{\eta V_t}\right) \quad (1.2.7)$$

Inserendo le (1.2.1), (1.2.7) nella (1.2.3) si ottiene la prima equazione del sistema:

$$i_{mp} = i_{sc} - \frac{v_{mp} + R_s (i_{mp} - i_{sc})}{R_p} - \left(i_{sc} - \frac{v_{oc} - R_s i_{sc}}{R_p} \right) \exp\left(\frac{v_{mp} - v_{oc} + R_s i_{mp}}{\eta V_t}\right) \quad (1.2.8)$$

La (1.2.4) richiede il calcolo della derivata della corrente nel punto di massima potenza:

$$\left. \frac{dP}{dv} \right|_{mp} = \frac{d(i_{mp} v_{mp})}{dv_{mp}} = i_{mp} + \frac{di_{mp}}{dv_{mp}} v_{mp} \quad (1.2.9)$$

Tuttavia la corrente i_{mp} è caratterizzata da un'equazione trascendentale e il calcolo esplicito della derivata risulta molto complesso. Si può pensare di riscrivere la parte destra dell'equazione (1.2.8) come una funzione delle due variabili i_{mp} e v_{mp} [7]:

$$i_{mp} = f(i_{mp}, v_{mp}) \quad (1.2.10)$$

che differenziata fornisce:

$$\left. \frac{di_{mp}}{dv_{mp}} \right|_{mp} = \frac{\frac{\partial}{\partial v} f(i, v)}{1 - \frac{\partial}{\partial i} f(i, v)} \quad (1.2.11)$$

Ciò permette di ottenere:

$$\left. \frac{dP}{dv} \right|_{mp} = i_{mp} - v_{mp} \frac{\frac{i_{sc}(R_s + R_p) - v_{oc}}{\eta V_t} \exp\left(\frac{v_{mp} - v_{oc} + R_s i_{mp}}{\eta V_t}\right) + 1}{R_p + R_s \left[\frac{i_{sc}(R_s + R_p) - v_{oc}}{\eta V_t} \exp\left(\frac{v_{mp} - v_{oc} + R_s i_{mp}}{\eta V_t}\right) + 1 \right]} = 0 \quad (1.2.12)$$

In modo analogo, dall'equazione (1.2.5) si ricava:

$$R_p = \frac{R_p + R_s \left[\frac{i_{sc}(R_s + R_p) - v_{oc}}{\eta V_t} \exp\left(\frac{v_{mp} - v_{oc} + R_s i_{mp}}{\eta V_t}\right) + 1 \right]}{\left[\frac{i_{sc}(R_s + R_p) - v_{oc}}{\eta V_t} \exp\left(\frac{v_{mp} - v_{oc} + R_s i_{mp}}{\eta V_t}\right) + 1 \right]} \quad (1.2.13)$$

Le (1.2.8),(1.2.12),(1.2.13) formano il sistema nelle tre incognite R_s , R_p , η che è stato risolto tramite Matlab con l'algoritmo iterativo di Newton-Raphson generalizzato (appendice A). Le altre due incognite, i_{ph} e i_{sat} , sono ricavate inserendo i valori ottenuti nelle (1.2.1),(1.2.7). Il codice Matlab è riportato in appendice B.1.

1.3 Caratterizzazione di un pannello fotovoltaico: secondo metodo

L'idea alla base di questo metodo è che esiste una sola coppia di valori R_s ed R_p che producono una caratteristica I-V il cui punto di massima potenza P_{mp} coincide con quello fornito dai datasheet [6]. Il valore di η è supposto noto in base al materiale del pannello. La corrente i_{pv} nel punto di massima potenza si può ricavare dalla (1.1.4) per sostituzione diretta di $v_{pv} = v_{mp}$ e $i_{pv} = i_{mp}$. La corrente di saturazione è definita come in (1.2.7) mentre nella i_{ph} vengono considerate anche le resistenze parassite:

$$i_{ph} = i_{sc} \left(1 + \frac{R_s}{R_p} \right) \quad (1.3.1)$$

La resistenza R_p è ricavata dall'espressione della potenza massima:

$$P_{mp} = v_{mp} i_{mp} \implies R_p = \frac{v_{mp} (v_{mp} + R_s i_{mp})}{v_{mp} i_{ph} - v_{mp} i_{sat} \exp\left(\frac{v_{mp} + R_s i_{mp}}{\eta V_t}\right) + v_{mp} i_{sat} - P_{mp}} \quad (1.3.2)$$

Partendo da 0, ad ogni ciclo si incrementa il valore di R_s calcolando la corrispondente R_p . Per ogni coppia di resistenze viene risolta l'equazione della cella (1.1.4) al variare della tensione $v_{pv} \in [0, v_{oc}]$. Viene calcolato punto per punto il prodotto $v_{pv} i_{pv}$ individuandone il valore massimo P_{max} . Infine l'algoritmo termina quando il valore di P_{max} si discosta di una piccola frazione δ dalla potenza massima dichiarata nelle specifiche del pannello. Dato che il valore di R_p influenza principalmente il primo tratto della caratteristica, per $v_{pv} < v_{mp}$, il suo valore

iniziale può essere stimato come [6]:

$$R_{p,0} = \frac{v_{mp}}{i_{sc} - i_{mp}} \quad (1.3.3)$$

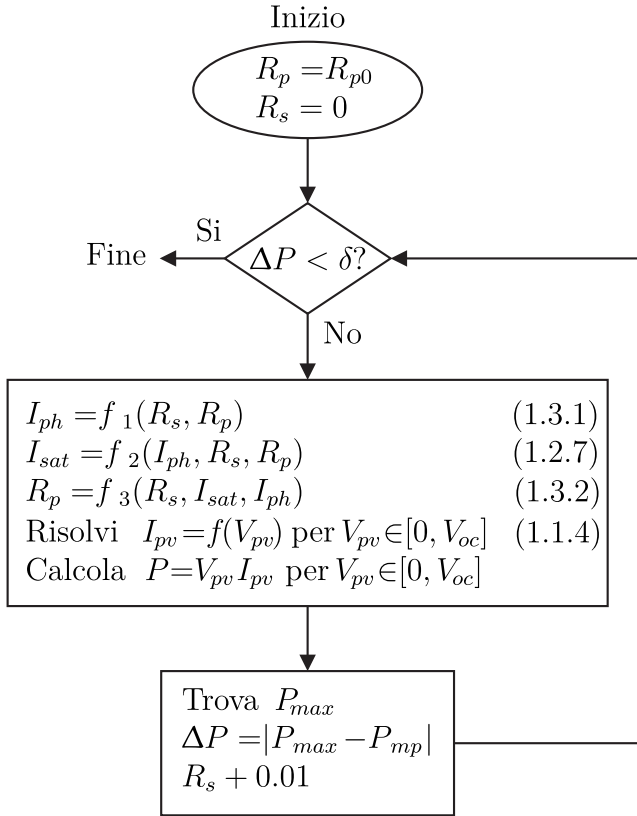


Figura 1.3: Schema a blocchi dell’algoritmo utilizzato nel secondo metodo per ricavare i parametri del circuito di figura 1.2 a partire dai soli dati forniti nei datasheet dei pannelli fotovoltaici.

Il codice Matlab è riportato in appendice B.2.

1.4 Simulazione Matlab del pannello fotovoltaico PW500

I due metodi sono stati applicati per caratterizzare il pannello fotovoltaico PW500 prodotto dall'azienda Photowatt [9]. Questo pannello è stato scelto perché è caratterizzato da basse tensioni e correnti nominali, permettendo così di ottenere una caratteristica I-V di riferimento flessibile. Utilizzato in configurazione singola sarà possibile testare il prototipo dell'emulatore in bassa tensione, e una volta certi del funzionamento sarà possibile aumentare la potenza semplicemente emulando una griglia di pannelli delle dimensioni volute. In tabella 1.1 sono riportati i dati forniti nel datasheet del pannello e in tabella 1.2 sono confrontati i parametri ricavati applicando i metodi descritti nelle sezioni 1.2,1.3.

Parametro	Simbolo	Valore
Materiale del pannello	-	Si-poly
Numero di celle in serie	N_s	36
Potenza massima	P_{mp}	50 W
Tensione nel punto a potenza massima	v_{mp}	17 V
Corrente nel punto a potenza massima	i_{mp}	2.88 A
Tensione a circuito aperto	v_{oc}	21.8 V
Corrente di corto circuito	i_{sc}	3.11 A
Coefficiente di temperatura della corrente	k_i	1.46 mA/°C
Coefficiente di temperatura della tensione	k_v	-79 mV/°C

Tabella 1.1: Specifiche fornite nella scheda dati del modulo fotovoltaico Photowatt PW500.

Parametro	Simbolo	Primo metodo	Secondo metodo
Fattore di idealità del diodo	η	1.28	1.3
Resistenza equivalente parallelo	R_p	2.26 k Ω	329.37 Ω
Resistenza equivalente serie	R_s	0.58 Ω	0.5 Ω
Corrente di saturazione del diodo	i_{sat}	3.28×10^{-8} A	4.155×10^{-8} A
Corrente per effetto fotoelettrico	i_{ph}	3.11 A	3.11 A

Tabella 1.2: Parametri del circuito di figura 1.2 per il modulo fotovoltaico Photowatt PW500 ricavati con Matlab applicando i metodi descritti nelle sezioni 1.2,1.3.

Dal confronto dei dati in tabella 1.2, i valori di R_s ottenuti risultano molto simili mentre la differenza maggiore si ha sul valore di R_p . Entrambi i metodi permettono di ottenere un modello la cui caratteristica I-V coincide con quella fornita nel datasheet nella condizione di corto circuito, punto a potenza massima e circuito aperto, come mostrato in figura 1.4. Tuttavia i parametri ottenuti con il secondo metodo permettono una riproduzione migliore della caratteristica lungo tutto l'intervallo di tensione. Utilizzando questi ultimi ed introducendo le dipendenze dall'irraggiamento e dalla temperatura sono stati ottenuti i grafici di figura 1.5.

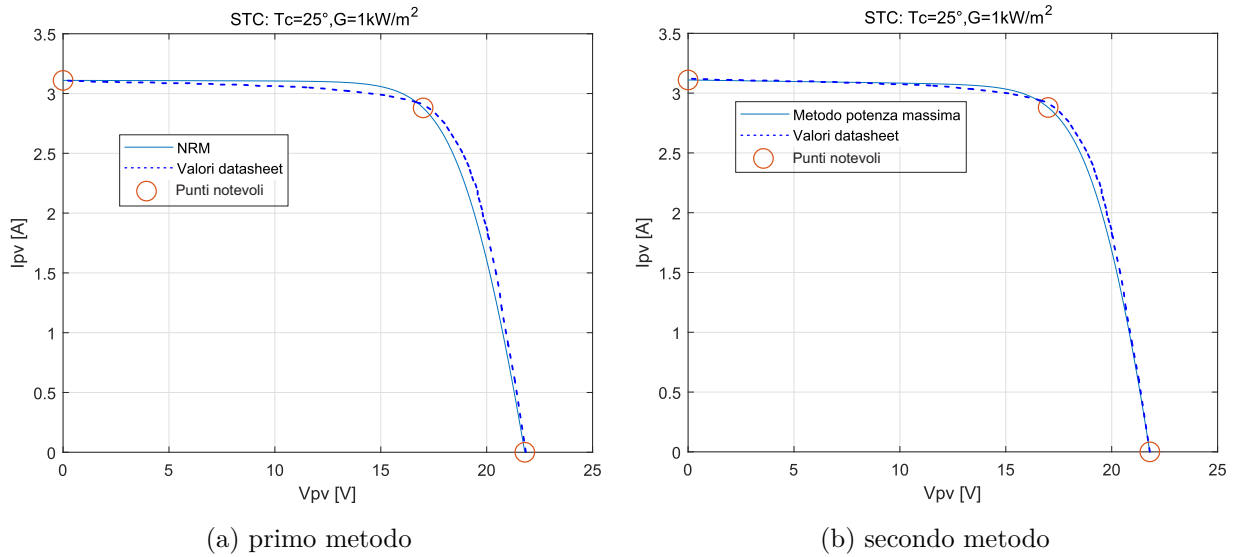


Figura 1.4: Confronto tra la caratteristica I-V riprodotta con Matlab (linea continua) e quella prelevata dal datasheet del pannello PW500 (linea tratteggiata) in condizioni operative standard utilizzando i dati della tabella 1.2.

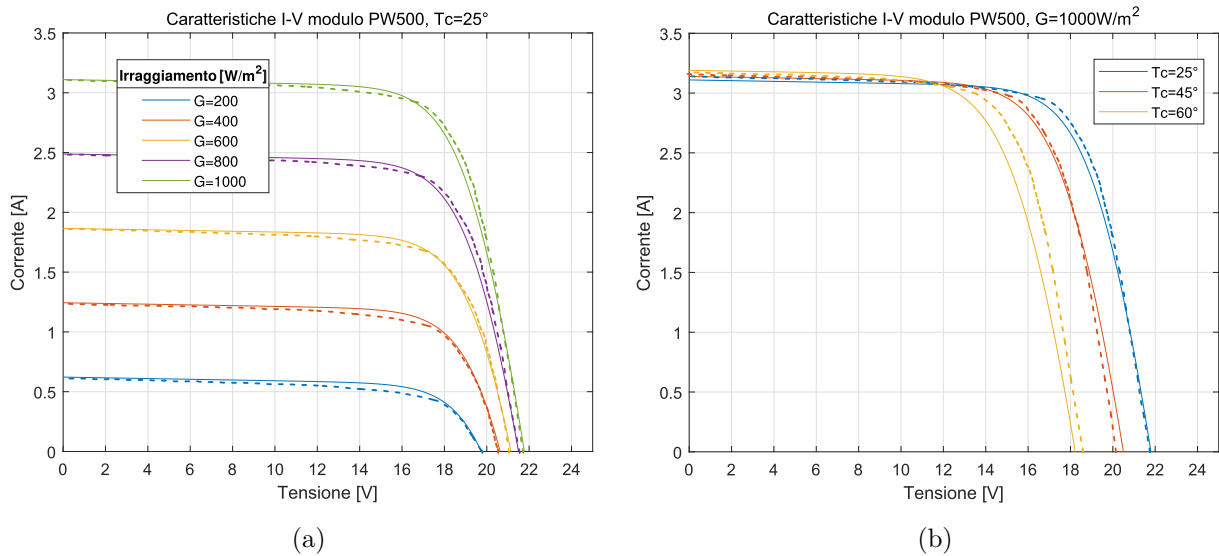


Figura 1.5: Confronto tra le caratteristiche I-V riprodotte con Matlab (linee continue) e quelle del datasheet (linee tratteggiate) del pannello PW500 per vari livelli di luminosità (a) e temperatura (b) utilizzando i dati forniti dal secondo metodo riassunti nella tabella 1.2.

L'obiettivo di potenza di 3 kW del progetto considerato è raggiunto emulando una griglia composta dal parallelo di 4 serie di 15 pannelli. I dati relativi a questa configurazione sono riassunti nella tabella 1.3 e in figura 1.6 sono mostrate le caratteristiche I-V e P-V di riferimento.

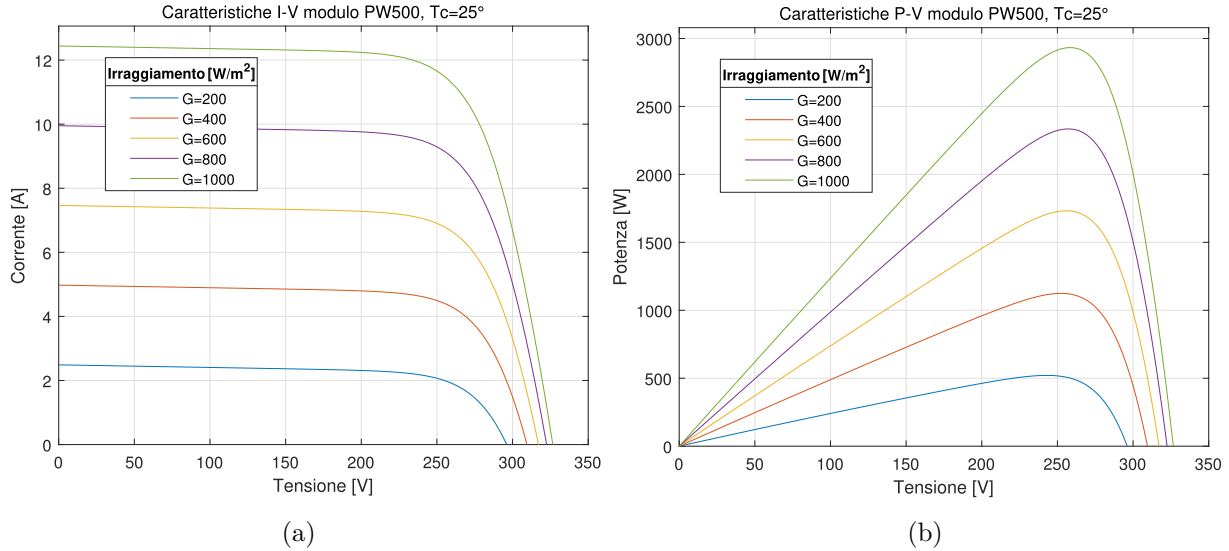


Figura 1.6: Caratteristiche I-V e P-V di riferimento per l'emulatore di sorgenti fotovoltaiche.

Parametro	Simbolo	Valore
Potenza massima	P_{mp}	3 kW
Tensione nel punto a potenza massima	v_{mp}	255 V
Corrente nel punto a potenza massima	i_{mp}	11.5 A
Tensione a circuito aperto	v_{oc}	327 V
Corrente di cortocircuito	i_{sc}	12.44 A

Tabella 1.3: Parametri nominali della caratteristica I-V di riferimento per l'emulatore di sorgenti fotovoltaiche.

I metodi analizzati nelle sezioni 1.2, 1.3 permettono di caratterizzare pannelli fotovoltaici commerciali partendo dai soli dati usualmente forniti nei datasheet dei produttori. Per validare i risultati, tali metodi sono stati applicati per caratterizzare il pannello Photowatt PW500, ottenendo una buona corrispondenza della caratteristica I-V ricavata con i punti notevoli indicati nel datasheet (figura 1.4). Introducendo le dipendenze dei parametri dall'irraggiamento e dalla temperatura è stato possibile confrontare le caratteristiche ottenute in simulazione con quelle nel datasheet anche per condizioni ambientali differenti da quelle nominali (figura 1.5). L'analisi teorica condotta nella sezione 1.1 tiene conto delle possibili combinazioni serie-parallelo di pannelli, fornendo un modello valido per emulare la caratteristica I-V della sorgente fotovoltaica scelta per l'applicazione sviluppata in questa tesi (figura 1.6).

Capitolo 2

Stadio PFC

2.1 Introduzione

Il convertitore sviluppato in questa tesi è costituito da due stadi: il primo, quello d'ingresso, si occupa di prelevare energia dalla sorgente di alimentazione e di ottenere in uscita una tensione continua stabilizzata; il secondo, quello d'uscita, è impiegato per emulare il comportamento della sorgente fotovoltaica. Nell'applicazione considerata, la sorgente elettrica principale è la rete elettrica ed è quindi necessario effettuare dapprima la conversione ac-dc.

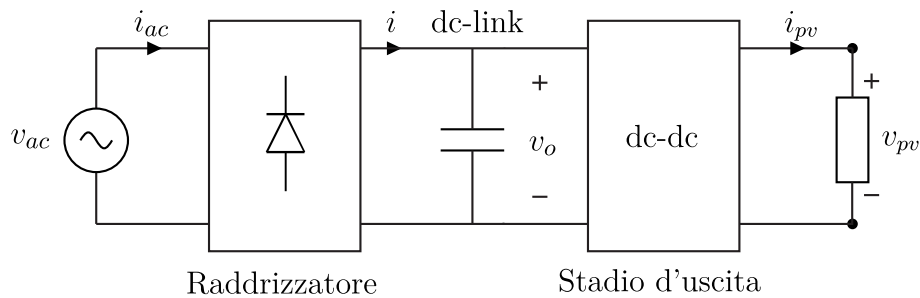


Figura 2.1: Rappresentazione schematica della conversione ac-dc con raddrizzatore a ponte di Graetz.

Nella versione più semplice tale conversione può essere effettuata mediante l'uso di un raddrizzatore a ponte di Graetz seguito da un filtro capacitivo. Tale approccio è di tipo non controllato e non è bidirezionale e per mantenere la tensione d'uscita costante la capacità deve essere di valore elevato. In questa situazione la corrente assorbita dalla rete consiste di stretti picchi impulsivi concentrati nei tempi di conduzione dei diodi del ponte. Inoltre la tensione d'uscita v_o , chiamata anche dc-link, risulta vincolata al valore di quella d'ingresso. Un secondo approccio consiste nell'impiegare un convertitore in cui sia possibile controllare la forma d'onda della corrente assorbita. Tali raddrizzatori prendono il nome di PFC, Power Factor Controller.

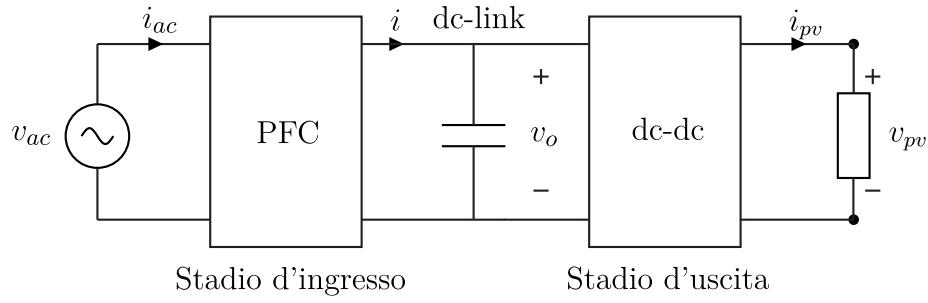


Figura 2.2: Rappresentazione schematica della conversione ac-dc con stadio PFC.

Il fattore di potenza PF è un parametro utilizzato per caratterizzare l'efficacia di un sistema elettrico in corrente alternata. E' definito come il rapporto tra la potenza attiva e quella apparente:

$$PF = \frac{P_{att}}{v_{ac}i_{ac}} \quad (2.1.1)$$

La condizione che realizza il massimo sfruttamento delle risorse della rete, ovvero fattore di potenza unitario, è quando tensione e corrente risultano proporzionali:

$$i_{ac}(t) = \frac{v_{ac}(t)}{R_e} \quad (2.1.2)$$

dove R_e è la costante di proporzionalità che prende il nome di resistenza emulata. Non è una resistenza in senso fisico, non dissipa potenza. Questa viene infatti trasferita al carico secondo la relazione:

$$v_{ac}(t)i_{ac}(t) = p(t) = \frac{v_{ac}^2(t)}{R_e} \quad (2.1.3)$$

La regolazione dell'uscita è attuata variando l'effettiva R_e vista dalla sorgente. Tale operazione implica il formarsi di un sistema tempo-variante: per evitare l'insorgere di armoniche, con conseguente degradamento del fattore di potenza, le variazioni della R_e devono essere lente rispetto alla frequenza di rete.

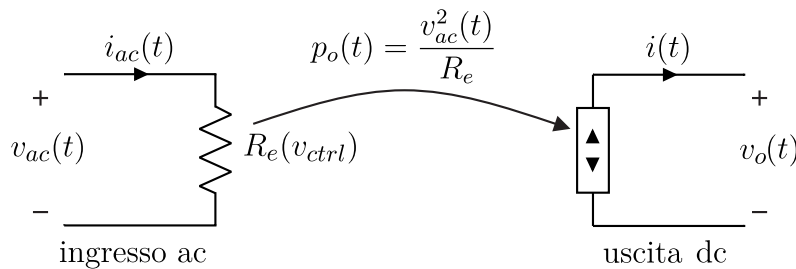


Figura 2.3: Modello equivalente di un convertitore PFC ideale.

In figura 2.4 è rappresentato il circuito di un tipico stadio PFC basato su topologia boost, ampiamente trattato in letteratura [10, 11]. Tale convertitore presenta lo svantaggio di essere unidirezionale in corrente e di entrare in modalità di funzionamento discontinua (DCM) ogni volta che la tensione di rete attraversa lo zero, oltre che per potenza d'uscita bassa. Entrambi i difetti possono essere superati adottando la topologia a ponte intero, full bridge, di

figura 2.5. Utilizzando dispositivi bidirezionali in corrente si raggiunge l'obiettivo prefissato di bidirezionalità del convertitore e si elimina la possibilità di entrare in modalità DCM rendendo sufficiente un'unica tecnica di controllo. Inoltre il raddrizzamento è effettuato direttamente dal convertitore senza la necessità di un ponte a diodi esterno.

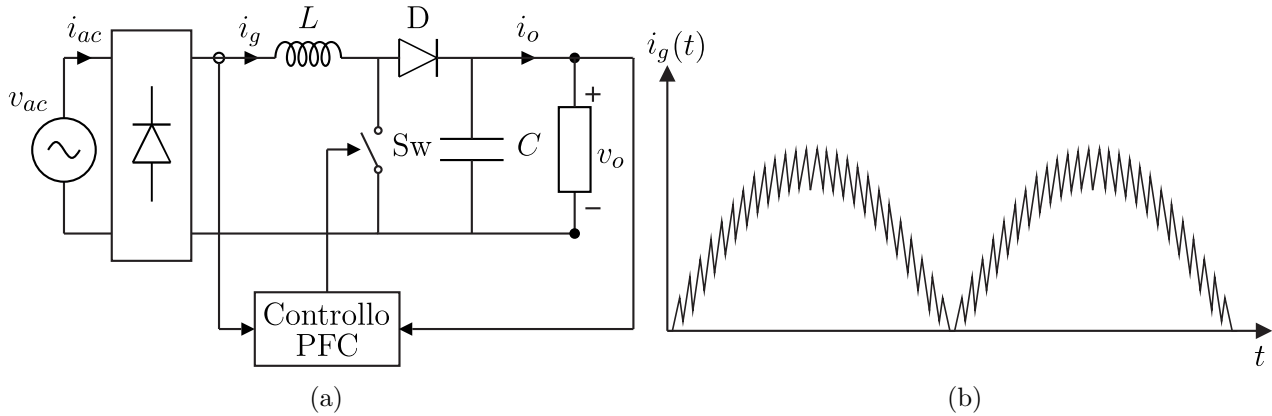


Figura 2.4: Schema di un convertitore PFC basato su topologia boost e andamento tipico della corrente sull'induttore.

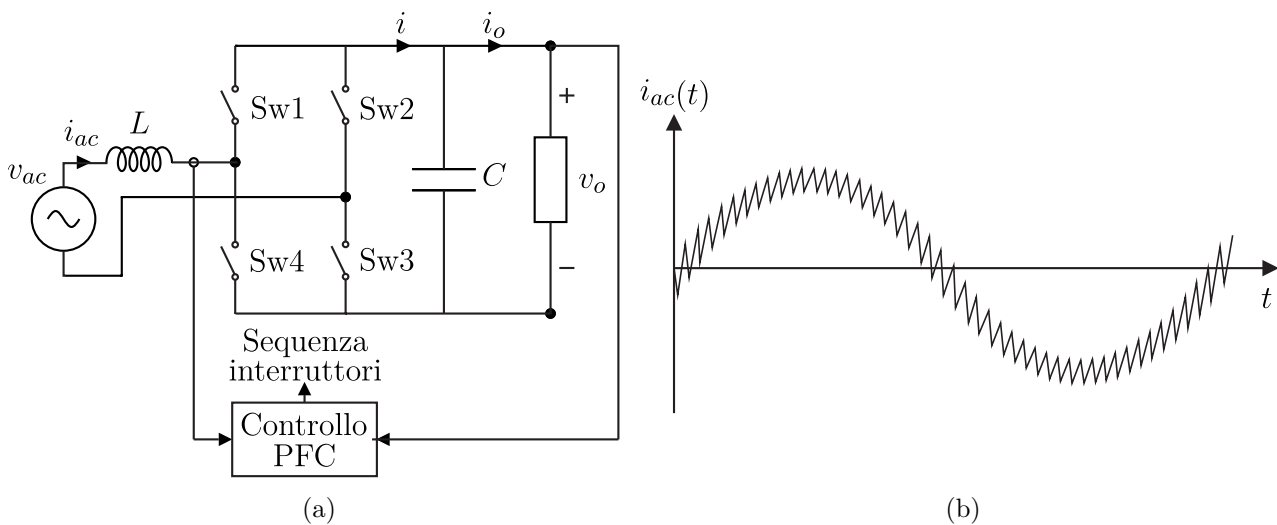


Figura 2.5: Schema di un convertitore PFC basato su topologia full bridge e andamento tipico della corrente sull'induttore.

2.2 Schema di controllo

In figura 2.6 è rappresentata la topologia e lo schema di controllo multi-loop adottato: l'anello più interno, con banda di controllo significativamente maggiore della frequenza di rete, regola il valore medio della corrente assorbita, mentre l'anello esterno, con banda di controllo significativamente inferiore alla frequenza di rete, regola la tensione d'uscita v_o . Per far sì che la corrente assorbita risulti proporzionale alla tensione di rete, il riferimento di corrente è derivato dalla v_{ac} stessa. La sequenza di accensione degli interruptori è generata dal modulatore a larghezza

d'impulso (PWM) pilotato dal segnale in uscita dal regolatore di corrente. La frequenza di modulazione è imposta come vincolo di progetto a 20 kHz, valore massimo per i dispositivi impiegati sul prototipo realizzato (si veda il capitolo 4). I blocchi $K_{v_{ac}}$, $K_{i_{ac}}$, K_{v_o} rappresentano i guadagni dei circuiti di condizionamento delle grandezze, utilizzati nel seguito in forma simbolica e definiti numericamente nel capitolo 4. In tabella 2.1 sono riassunte le specifiche di progetto per lo stadio PFC.

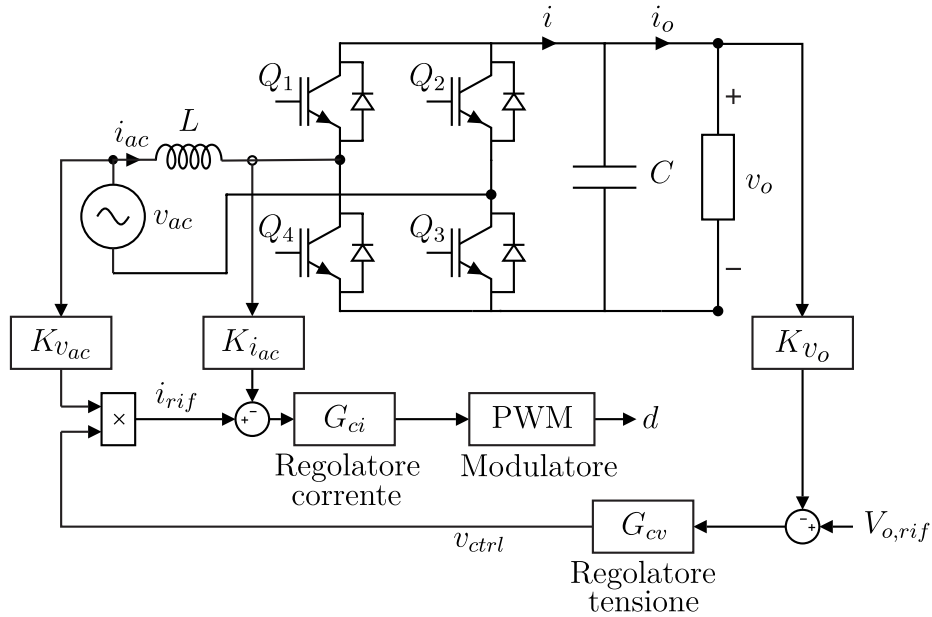


Figura 2.6: Schema della topologia e del controllo adottato per lo stadio PFC.

Parametro	Simbolo	Valore
Potenza d'uscita nominale	P_o	3 kW
Tensione efficace d'ingresso nominale	$v_{ac,rms}$	230 V
Corrente efficace d'ingresso nominale	$i_{ac,rms}$	13 A
Tensione d'uscita nominale	v_o	400 V
Frequenza di rete	f_r	50 Hz
Frequenza di commutazione	f_{sw}	20 kHz

Tabella 2.1: Specifiche di progetto per lo stadio PFC.

2.3 Dimensionamento dell'induttore

Il convertitore di figura 2.6 è di tipo switching e costituisce un sistema non lineare. Per condurne l'analisi dinamica e della stabilità a piccoli segnali occorre ricondursi ad un sistema linearizzato. Accettando di perdere l'informazione relativa alla frequenza di commutazione, è possibile

analizzare solo l'andamento medio delle grandezze introducendo l'operatore media mobile:

$$\bar{x}(t) = \frac{1}{T_{sw}} \int_{t-T_{sw}}^t x(\tau) d\tau \quad (2.3.1)$$

Con riferimento alla figura 2.6, supponendo di pilotare in sequenza le diagonali costituite dagli interruttori Q_2 e Q_4 , Q_1 e Q_3 , è possibile ricavare l'andamento istantaneo della tensione dell'induttore e della corrente a monte del condensatore:

$$v_L(t) = \begin{cases} v_{ac} + v_o & t \in [0, DT_{sw}] \\ v_{ac} - v_o & t \in [DT_{sw}, T_{sw}] \end{cases} \quad (2.3.2)$$

$$i(t) = \begin{cases} -i_{ac} & t \in [0, DT_{sw}] \\ i_{ac} & t \in [DT_{sw}, T_{sw}] \end{cases} \quad (2.3.3)$$

Dato che la frequenza di commutazione è molto superiore a quella di rete, è possibile ritenere le grandezze di linea costanti nel periodo T_{sw} e scrivere in forma compatta:

$$\begin{cases} \bar{V}_L = \bar{V}_o (2\bar{D} - 1) + \bar{V}_{ac} \\ \bar{I} = -\bar{I}_{ac} (2\bar{D} - 1) \end{cases} \quad (2.3.4)$$

Il sistema di equazioni (2.3.4) può essere rappresentato dal circuito di figura 2.7. Tale circuito costituisce il modello, valido anche a grandi segnali, relativo alle grandezze mediate sul periodo di commutazione.

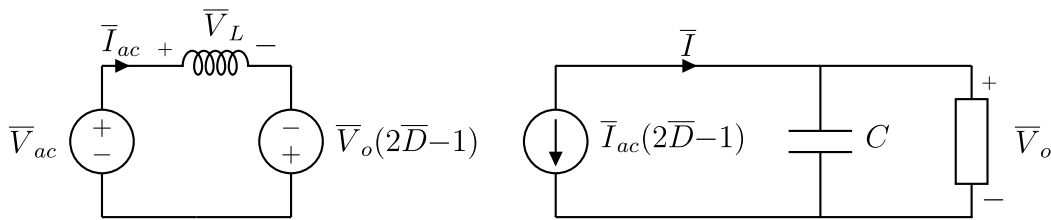


Figura 2.7: Modello circuitale a valori medi dello stadio PFC di figura 2.6 nell'ipotesi di pilotare in sequenza le coppie di interruttori Q_2, Q_4 e Q_1, Q_3 .

Applicando il principio del volt-second balance, ovvero che a regime la tensione media sull'induttore è nulla, dalla prima delle (2.3.4) è possibile ricavare l'espressione del guadagno di tensione del convertitore, il cui andamento è rappresentato in figura 2.8(a):

$$M = \frac{V_o}{V_{ac}} = \frac{1}{1 - 2D} \quad (2.3.5)$$

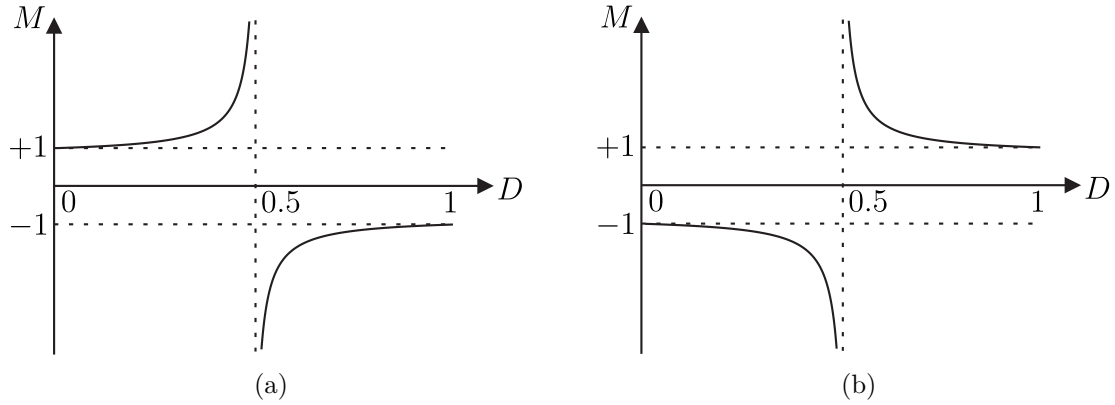


Figura 2.8: Caratteristica di controllo dello stadio PFC di figura 2.6: (a) pilotando in sequenza le coppie di interruttori Q_2, Q_4 e Q_1, Q_3 ; (b) nella sequenza inversa Q_1, Q_3 e Q_2, Q_4 .

In questo caso l'espressione del duty cycle istantaneo in funzione delle tensioni risulta:

$$D = \frac{1}{2} \left(1 - \frac{1}{M} \right) = \frac{V_o - V_{ac}}{2V_o} \quad (2.3.6)$$

Pilotando le diagonali del ponte nella sequenza inversa, il generatore di tensione $\bar{V}_o(2\bar{D} - 1)$ nello schema di figura 2.7 avrebbe segno opposto e il guadagno di tensione risulterebbe:

$$M = \frac{V_o}{V_{ac}} = \frac{1}{2\bar{D} - 1} \quad (2.3.7)$$

L'analisi successiva è condotta supponendo di accendere prima la coppia Q_2, Q_4 e poi Q_1, Q_3 . Dalla (2.3.2), supponendo costanti le tensioni sul periodo di commutazione, ossia scrivendo $v_{ac} = V_{ac}$ e $v_o = V_o$, è possibile ricavare l'andamento della corrente dell'induttore. Con riferimento alla figura 2.9 è possibile dimensionare l'induttore imponendo un vincolo sul massimo ripple in alta frequenza della corrente.

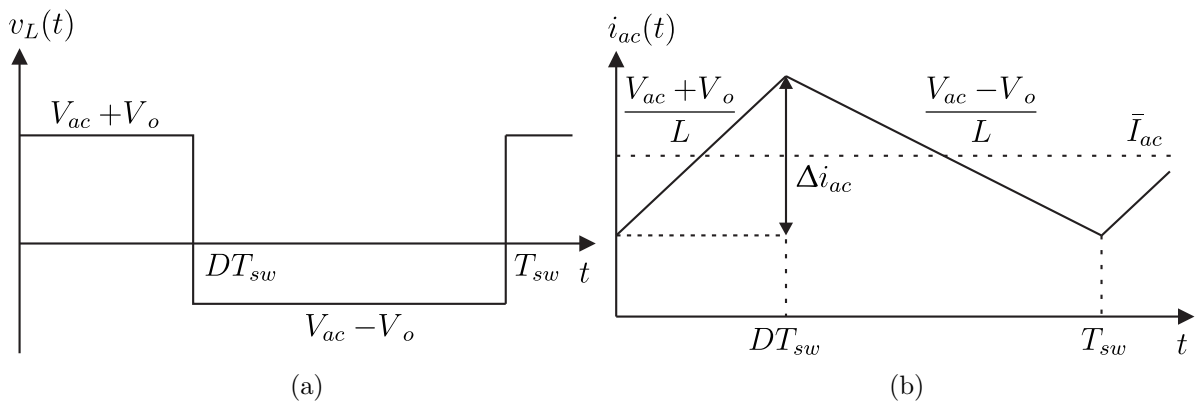


Figura 2.9: Andamento della tensione e della corrente dell'induttore dello stadio PFC di figura 2.6 su un periodo di commutazione.

Considerando il primo intervallo $t \in [0, DT_{sw}]$, l'espressione del ripple risulta:

$$\Delta I_{ac} = \frac{[V_{ac} + V_o] D}{L f_{sw}} = \frac{V_o^2 - V_{ac}^2}{2L f_{sw} V_o} \quad (2.3.8)$$

Tuttavia, data la natura sinusoidale della tensione d'ingresso, l'ampiezza del ripple non è costante durante il periodo di rete. Il valore del duty cycle deve essere continuamente aggiustato per sopperire alle fluttuazioni dell'ingresso. In figura 2.10 sono schematizzati gli andamenti del guadagno e del duty cycle in funzione del tempo.

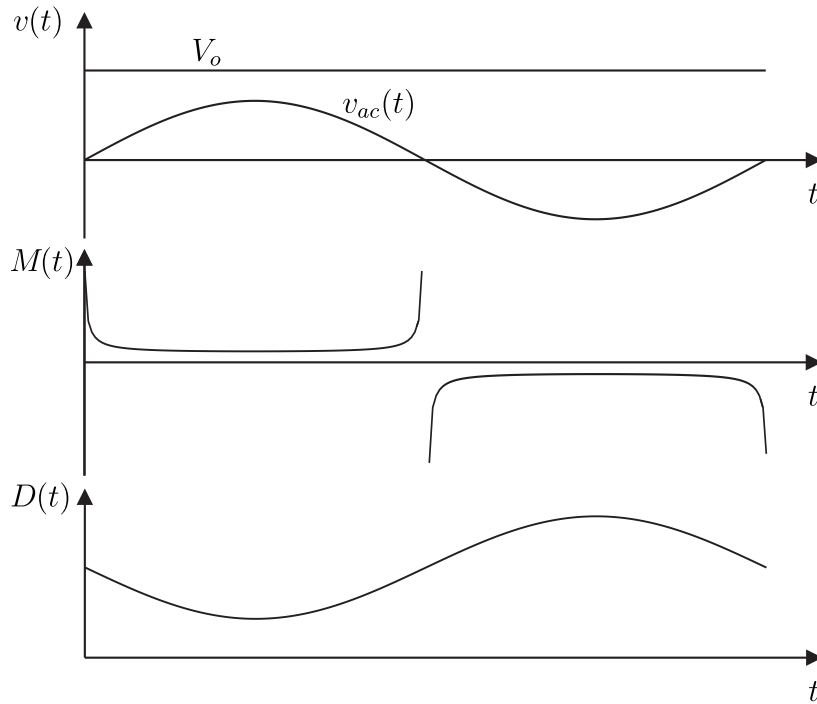


Figura 2.10: Andamento ideale della tensione d'ingresso, del guadagno di tensione e del duty cycle dello stadio PFC di figura 2.6.

Pertanto l'espressione del duty cycle risulta essere:

$$D(t) = \frac{1}{2} \left(1 - \frac{1}{M(t)} \right) = \frac{V_o - V_{ac, pk} \sin(\omega t)}{2V_o} \quad (2.3.9)$$

e di conseguenza il ripple sulla corrente dell'induttore vale:

$$\Delta i_{ac}(t) = \frac{[v_{ac}(t) + V_o] D(t)}{L f_{sw}} = \frac{V_o^2 - v_{ac}^2(t)}{2L f_{sw} V_o} \quad (2.3.10)$$

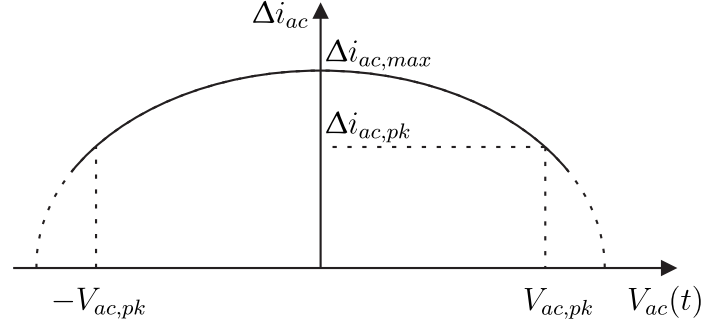


Figura 2.11: Andamento del ripple in alta frequenza della corrente assorbita dallo stadio PFC in funzione della tensione di rete.

In corrispondenza dell'attraversamento per lo zero della tensione d'ingresso la (2.3.10) assume il valore massimo:

$$\Delta i_{ac,max} = \frac{V_o}{2L f_{sw}} \quad (2.3.11)$$

mentre in corrispondenza del picco della tensione vale:

$$\Delta i_{ac,pk} = \frac{V_o^2 - 2V_{ac,rms}^2}{2L f_{sw} V_o} \quad (2.3.12)$$

Dato che il convertitore PFC basato su topologia full-bridge non soffre delle problematiche legate al funzionamento in modalità discontinua, il valore dell'induttanza è stato scelto imponendo un ripple massimo inferiore al 30% rispetto al valore efficace della corrente nominale. Utilizzando i dati della tabella 2.1, l'induttanza scelta è di:

$$L = 2 \text{ mH} \quad (2.3.13)$$

ottenendo un ripple massimo di 5 A e $\Delta i_{ac,pk} \approx 1.7 \text{ A}$.

2.4 Modello ai piccoli segnali dell'anello di corrente

Il modello ai piccoli segnali del convertitore può essere ricavato considerando le grandezze presenti in (2.3.4) come somma di un contributo X dovuto al funzionamento a regime e un termine \hat{x} di perturbazione:

$$\bar{X} = X + \hat{x} \quad (2.4.1)$$

Trascurando i doppi prodotti tra grandezze perturbate risulta:

$$\begin{aligned} \bar{V}_L = V_L + \hat{v}_L &= (V_{ac} + \hat{v}_{ac})(V_o + \hat{v}_o) \left[2(D + \hat{d}) - 1 \right] \\ &= \bar{V}_{ac} + V_o(2D - 1) + 2V_o\hat{d} + \hat{v}_o(2D - 1) + 2\hat{v}_o\hat{d} \\ &= \bar{V}_{ac} + \bar{V}_o(2D - 1) + 2V_o\hat{d} \end{aligned} \quad (2.4.2)$$

$$\begin{aligned}\bar{I} &= -\left(I_{ac} + \hat{I}_{ac}\right) \left[(2D - 1) + 2\hat{d}\right] \\ &= -\bar{I}_{ac}(2D - 1) - 2I_{ac}\hat{d}\end{aligned}\quad (2.4.3)$$

Le equazioni (2.4.2), (2.4.3) portano al circuito linearizzato di figura 2.12, in cui il carico è rappresentato come un bipolo generico.

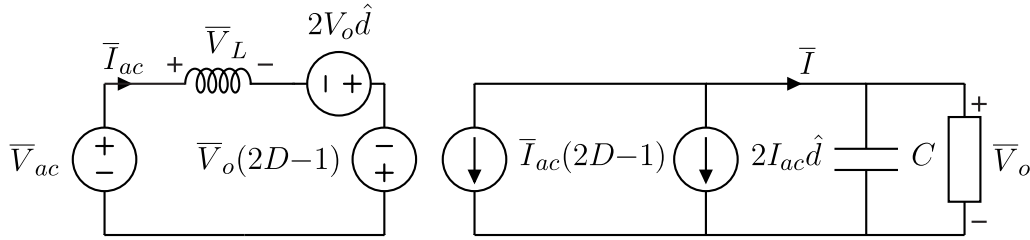


Figura 2.12: Modello linearizzato dello stadio PFC ricavato dal circuito di figura 2.7.

Nel caso in esame, il convertitore PFC rappresenta l'alimentatore per il successivo stadio dc-dc che si occupa di emulare la caratteristica del pannello fotovoltaico (si veda il capitolo 3). Un convertitore utilizzato come nell'applicazione qui considerata rappresenta un carico a potenza costante, la cui resistenza a piccolo segnale risulta negativa, come evidenziato in figura 2.13:

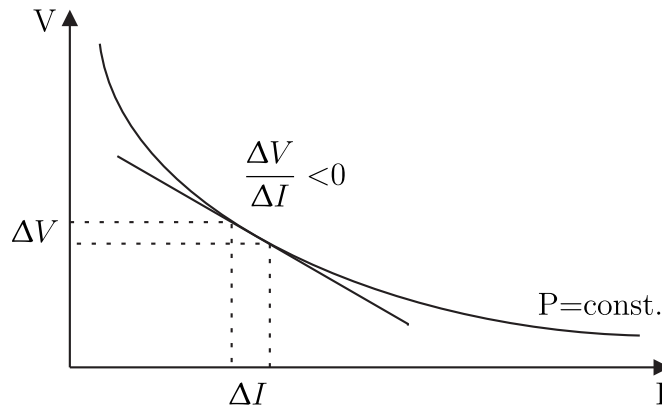


Figura 2.13: Caratteristica tensione-corrente di un carico a potenza costante.

Tale carico può essere rappresentato da un generatore di corrente pilotato, le cui variazioni a piccolo segnale rappresentano le perturbazioni della potenza assorbita dallo stadio successivo, come mostrato in figura 2.14. Questa modellizzazione porta al circuito di figura 2.15, in cui sono mantenuti i soli contributi a piccolo segnale.

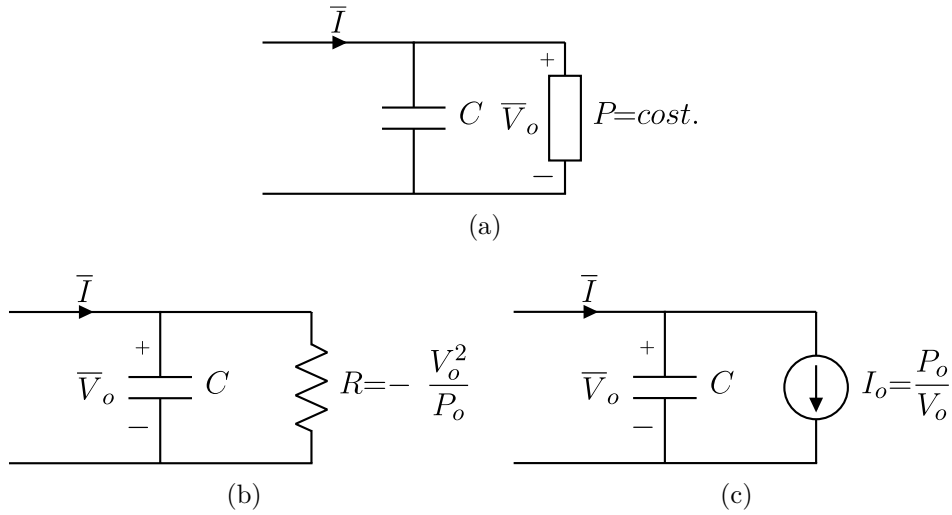


Figura 2.14: Rappresentazioni circuitali equivalenti di un carico a potenza costante.

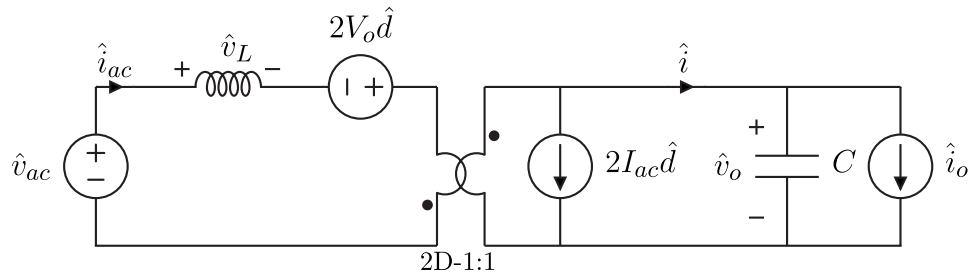


Figura 2.15: Modello ai piccoli segnali dello stadio PFC ricavato dal circuito di figura 2.12 valido nell'ipotesi di carico a potenza costante.

Dal modello di figura 2.15 è possibile ricavare tutte le funzioni di trasferimento d'interesse applicando il principio di sovrapposizione. Inoltre, dato che l'anello di corrente ha una banda elevata, è possibile introdurre un'approssimazione valutando i risultati solo in alta frequenza. Scrivendo in maniera compatta $2D - 1 = D'$, la funzione di trasferimento tra le variazioni della corrente dell'induttore e il duty cycle risulta:

$$\begin{aligned}
 G_{id}(s) &= \left. \frac{\hat{i}_{ac}(s)}{\hat{d}(s)} \right|_{\substack{\hat{i}_o=0 \\ \hat{v}_{ac}=0}} = \frac{2V_o}{Z_L + Z_C D'^2} + \frac{2I_{ac}}{D'} \frac{Z_C D'^2}{Z_L + Z_C D'^2} = \\
 &= \frac{2I_{ac}}{D'} \frac{1 + sC \frac{V_o}{I_{ac} D'}}{1 + s^2 \frac{LC}{D'^2}} \Bigg|_{s \rightarrow \infty} = \frac{2V_o}{sL}
 \end{aligned} \tag{2.4.4}$$

Per completezza, si dimostra che il risultato in alta frequenza non cambia anche nel caso in cui il carico sia di tipo resistivo. Indicando con $Z = \frac{R}{1 + sRC}$ il parallelo tra il condensatore

d'uscita e la resistenza di carico si ricava:

$$\begin{aligned}
 G_{id}(s) &= \left. \frac{\hat{i}_{ac}(s)}{\hat{d}(s)} \right|_{\hat{v}_{ac}=0} = \\
 &= \frac{2V_o}{Z_L + ZD'^2} + \frac{2I_{ac}}{D'} \frac{ZD'^2}{Z_L + ZD'^2} = \\
 &= \frac{2(V_o + I_{ac}RD')}{RD'^2} \frac{1 + s \frac{2RCV_o}{V_o + I_{ac}RD'} + s^2 \frac{R^2C^2V_o}{V_o + I_{ac}RD'}}{(1 + sRC) \left(1 + s \frac{L}{RD'^2} s^2 \frac{LC}{D'^2} \right)} \Bigg|_{s \rightarrow \infty} = \frac{2V_o}{sL}
 \end{aligned} \tag{2.4.5}$$

La funzione di trasferimento che lega le variazioni della corrente dell'induttore alle perturbazioni della tensione di rete risulta:

$$G_{ivac}(s) = \left. \frac{\hat{i}_{ac}(s)}{\hat{v}_{ac}(s)} \right|_{\substack{\hat{i}_o=0 \\ \hat{d}=0}} = \frac{1}{Z_L + Z_C D'^2} = \frac{sC}{D'^2 + s^2 LC} \Bigg|_{s \rightarrow \infty} = \frac{1}{sL} \tag{2.4.6}$$

L'anello di corrente può essere quindi descritto dal diagramma a blocchi di figura 2.16:

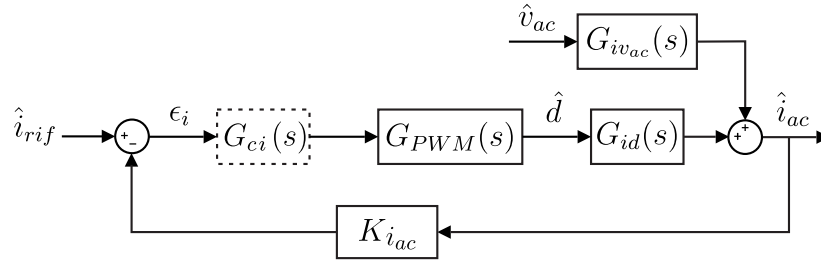


Figura 2.16: Schema a blocchi dell'anello di corrente dello stadio PFC ricavato dal circuito di figura 2.15.

Il modulatore PWM considerato impiega una portante triangolare simmetrica con funzione di trasferimento [11]:

$$G_{PWM}(s) = \frac{1}{2N_r} e^{-st_d} \tag{2.4.7}$$

dove N_r rappresenta il valore di picco della portante e $t_d = T_{sw}/2$ è il ritardo medio nell'aggiornamento del duty cycle. Per lo studio della stabilità viene ricavato il guadagno d'anello:

$$T_i(s) = G_{id}(s)G_{PWM}(s)K_{i_{ac}} = K_{i_{ac}} \frac{2V_o}{sL} \frac{1}{2N_r} e^{-st_d} \tag{2.4.8}$$

e per ottenere un risultato di valenza generale, indipendente dal guadagno specifico del PWM, dal circuito di condizionamento e dal valore della tensione del dc-link, ne viene studiata la forma normalizzata:

$$T_{i,n}(s) = G_{id,n}(s)G_{PWM,n}(s) = \frac{2}{sL} e^{-st_d} \tag{2.4.9}$$

Discretizzando con il metodo backward Euler con passo $1/f_{sw}$ si ottiene:

$$s \rightarrow \frac{1}{T_{sw}} \frac{z}{z-1} \implies T_{i,n}(z) = \frac{0.05}{z-1} \quad (2.4.10)$$

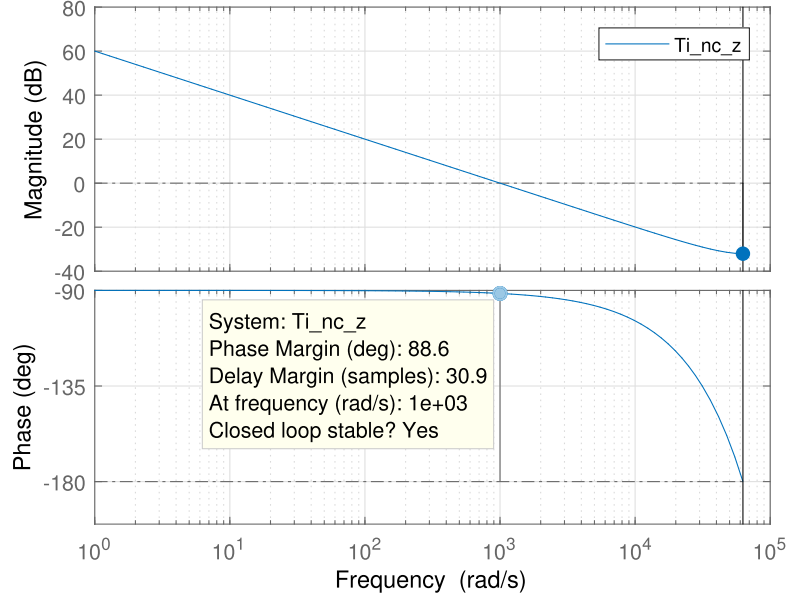


Figura 2.17: Diagramma di Bode del guadagno d'anello di corrente discreto dello stadio PFC ricavato dallo schema di figura 2.16.

Come evidenziato dal diagramma di Bode di figura 2.17, l'anello di corrente risulta stabile con margine di fase di 88.6° alla frequenza di attraversamento $f_c \approx 160$ Hz. Utilizzando la procedura riportata in appendice C, è stato progettato un regolatore PI per ottenere una frequenza di attraversamento $f_c = f_{sw}/10 = 2$ kHz e margine di fase $\varphi_m = 60^\circ$:

$$G_{ci,n}(z) = 11.7 + 1.637 \frac{z}{z-1} \quad (2.4.11)$$

Il guadagno d'anello compensato, graficato in figura 2.18, risulta:

$$T_{ic,n}(z) = T_{i,n}(z)G_{ci,n}(z) = \frac{0.66z - 0.87}{(z-1)^2} \quad (2.4.12)$$

Per validare il progetto del regolatore a tempo discreto, il guadagno d'anello originale (2.4.9) è stato compensato anche nel dominio s. In figura 2.19 si può osservare il confronto della risposta dei due sistemi in catena chiusa ad un gradino di 1 A sul riferimento di corrente. Dato che il regolatore è stato progettato in base al guadagno d'anello normalizzato, in fase di implementazione i coefficienti vanno denormalizzati:

$$k_p = 11.7 \frac{N_r}{K_{iac} V_{o,rif}} \quad k_i = 1.637 \frac{N_r}{K_{iac} V_{o,rif}} \quad (2.4.13)$$

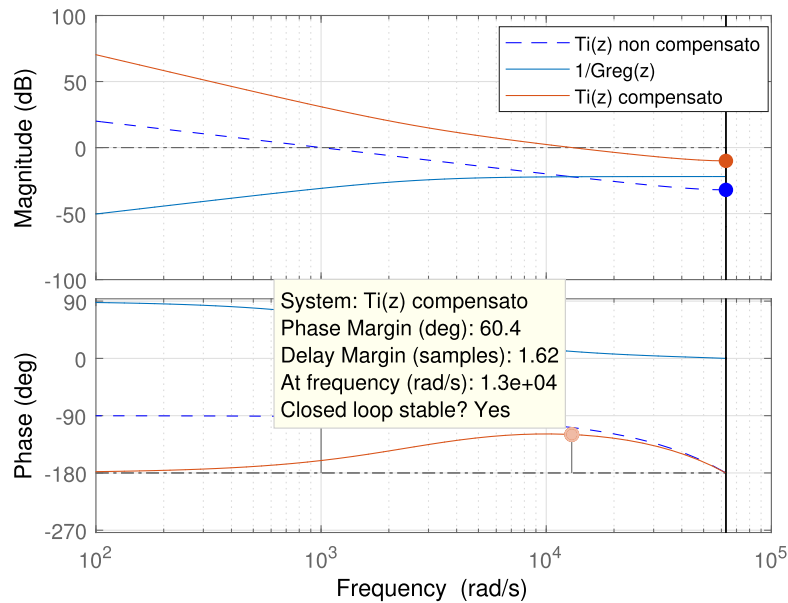


Figura 2.18: Diagramma di Bode: in blu tratteggiato il guadagno dell'anello di corrente non compensato di figura 2.17. In azzurro il reciproco della funzione di trasferimento del regolatore di corrente e in rosso il guadagno d'anello di corrente compensato (2.4.12).

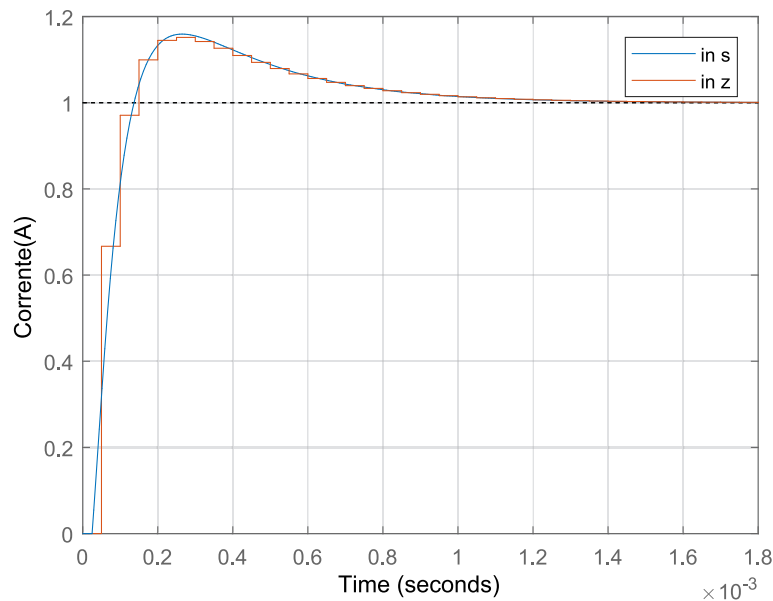


Figura 2.19: Simulazione Matlab: confronto delle risposte a tempo discreto e continuo del sistema di figura 2.16 ad un gradino di 1 A sul riferimento di corrente. Sistema compensato per un margine di fase di 60° e banda 2 kHz.

2.5 Dimensionamento del condensatore del dc-link

Oltre al controllo del fattore di potenza, lo scopo del PFC è di regolare la tensione sul dc-link. Un controllo di tensione tradizionale mira a regolare l'uscita in modo accurato impiegando un

anello di feedback esterno a larga banda. Nella situazione di carico costante, anche la potenza assorbita risulta costante:

$$p_o(t) = v_o(t)i_o(t) = V_o I_o = P_o \quad (2.5.1)$$

Tuttavia la potenza istantanea prelevata dalla rete non è costante:

$$p_{ac}(t) = v_{ac}(t)i_{ac}(t) \quad (2.5.2)$$

Supponendo che tensione e corrente siano in fase ed esprimibili come:

$$\begin{aligned} v_{ac}(t) &= V_{ac,pk} \sin(\omega t) \\ i_{ac}(t) &= I_{ac,pk} \sin(\omega t) \end{aligned}$$

ed utilizzando la (2.1.2), risulta che la potenza istantanea in ingresso è espressa dall'equazione:

$$p_{ac}(t) = \frac{V_{ac,pk}^2}{R_e} \sin^2(\omega t) = \frac{V_{ac,pk}^2}{2R_e} (1 - \cos(2\omega t)) \quad (2.5.3)$$

La (2.5.3) consta di un termine medio che coincide con la potenza d'uscita e un termine sinusoidale a frequenza doppia di quella di linea. Inoltre, la potenza istantanea d'ingresso è nulla in corrispondenza dell'attraversamento per lo zero della tensione di rete. E' pertanto necessaria la presenza di un elemento reattivo in grado di sopperire a queste fluttuazioni, come un condensatore elettrolitico. Trascurando le perdite, la potenza istantanea sul condensatore è data dalla differenza tra quella d'ingresso e quella d'uscita:

$$p_c(t) = \frac{dE_c(t)}{dt} = \frac{d\left(\frac{1}{2}Cv_o^2(t)\right)}{dt} = p_{ac}(t) - P_o \quad (2.5.4)$$

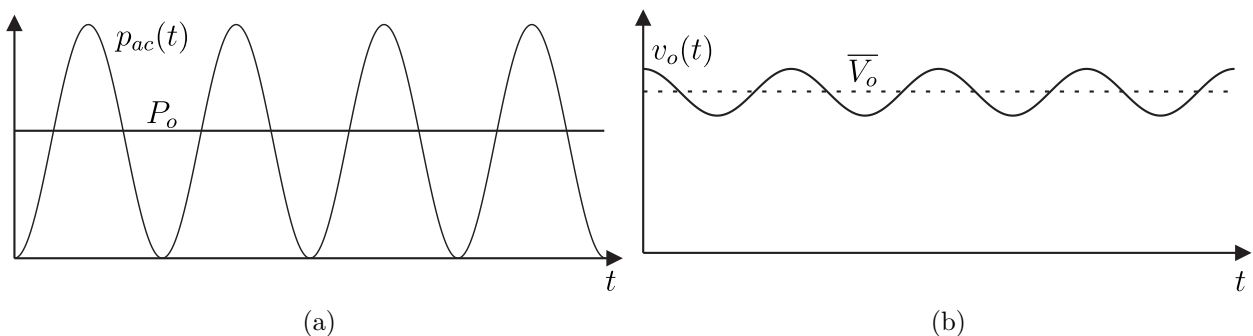


Figura 2.20: Andamento della potenza istantanea in ingresso al PFC e sul carico in condizioni ideali (a). Tensione istantanea sul condensatore del dc-link (b).

Finché la potenza in ingresso supera quella in uscita, il condensatore si carica e la sua tensione aumenta, mentre nella situazione opposta libera l'energia immagazzinata e la $v_o(t)$ cala, come schematizzato in figura 2.20(b). Pertanto per il corretto funzionamento del convertitore come

PFC la tensione d'uscita deve essere lasciata libera di variare. La sua espressione istantanea può essere ottenuta integrando la (2.5.3) [10]:

$$E_c(t) = \frac{1}{2}Cv_o^2(t) = E_c(0) + \int_0^t (-P_o \cos(2\omega t)) dt = E_c(0) - \frac{P_{load} \sin(2\omega t)}{2\omega} \quad (2.5.5)$$

da cui risulta:

$$v_o(t) = \sqrt{\frac{2E_c(t)}{C}} = \sqrt{v_o^2(0) - \frac{P_o \sin(2\omega t)}{\omega C}} \quad (2.5.6)$$

Inoltre è dimostrato [10] che il valore efficace di questa tensione vale $v_{o,rms} = v_o(0)$, ottenendo infine:

$$v_o(t) = v_{o,rms} \sqrt{1 - \frac{P_o \sin(2\omega t)}{\omega C v_{o,rms}^2}} \quad (2.5.7)$$

La 2.5.7 dimostra che oltre al valore dc, sul dc-link è presente un ripple a frequenza doppia rispetto a quella di rete, la cui ampiezza si ricava imponendo $t = T/4$ e $t = 3/8T$:

$$\Delta v_o = v_{o,rms} \left(\sqrt{1 + \frac{P_o}{\omega C v_{o,rms}^2}} - \sqrt{1 - \frac{P_o}{\omega C v_{o,rms}^2}} \right) \quad (2.5.8)$$

Dato che il ripple è molto minore di $v_{o,rms}$, le radici possono essere approssimate secondo:

$$\sqrt{1+x} \approx 1 + \frac{1}{2}x \quad (2.5.9)$$

ottenendo:

$$\Delta v_o \approx \frac{P_o}{\omega C v_{o,rms}} \quad (2.5.10)$$

E' stato scelto di dimensionare il condensatore per ottenere un ripple picco-picco massimo di 20 V a piena potenza. Con i dati della tabella 2.1 si ricava:

$$C \geq \frac{P_o}{2\pi f_r v_o \Delta v_o} = 1.19 \text{ mF} \implies C = 1.2 \text{ mF} \quad (2.5.11)$$

Un problema introdotto dall'impiego di un condensatore di valore così elevato è il verificarsi di un significativo flusso di corrente, detto inrush current, durante il transitorio di accensione del convertitore, che viene analizzato nella prossima sezione.

Parametro	Simbolo	Valore
Induttanza di filtro	L	2 mH
Condensatore del dc-link	C	1.2 mF

Tabella 2.2: Parametri per lo stadio PFC.

2.6 Inrush current

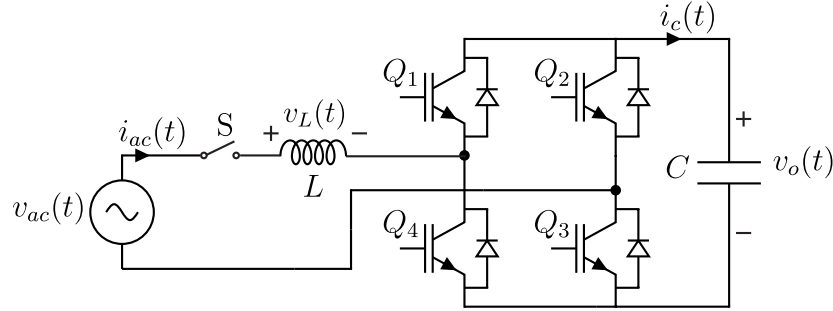


Figura 2.21: Schema dello stadio PFC durante la fase di prima accensione.

Alla prima accensione del convertitore, il condensatore del dc-link risulta scarico. Con gli interruttori mantenuti spenti dai rispettivi segnali di controllo, i diodi di ricircolo in parallelo costituiscono un raddrizzatore a doppia semionda e possono quindi condurre in presenza di tensione d'ingresso. Dopo aver chiuso l'interruttore S di figura 2.21 il circuito si comporta come un oscillatore LC che smette di risuonare nel momento in cui i diodi passano allo stato di interdizione, ovvero quando la tensione sul condensatore raggiunge il valore massimo e la corrente circolante si annulla. Se in ingresso viene applicata una tensione continua, nell'ipotesi di componenti ideali, il valore massimo della tensione d'uscita risulterebbe doppio rispetto all'ingresso, come mostrato nella simulazione di figura 2.23(b). Nel caso di ingresso sinusoidale, le equazioni che esprimono la dinamica del circuito durante il transitorio sono:

$$\begin{cases} v_o(t) + v_L(t) = v_{ac}(t) = V_{ac,pk} \sin(\omega_r t) \\ i_{ac}(t) = i_C(t) \end{cases} \quad (2.6.1)$$

Dal sistema (2.6.1) è possibile ricavare l'equazione differenziale:

$$\frac{d^2 v_o(t)}{dt^2} + \frac{1}{LC} v_o(t) = \frac{V_{ac,pk}}{LC} \sin(\omega_r t) \quad (2.6.2)$$

Utilizzando le trasformate di Laplace e scomponendo in fratti semplici si ricava l'equazione:

$$V_o(s) = V_{ac,pk} \omega_r \omega_o^2 \frac{1}{s^2 + \omega_o^2} \frac{1}{s^2 + \omega_r^2} \quad (2.6.3)$$

nella quale ω_r ed ω_o indicano rispettivamente la pulsazione della rete e quella naturale del circuito:

$$\omega_o = \frac{1}{\sqrt{LC}} \quad (2.6.4)$$

Infine antitrasformando si ricavano gli andamenti temporali della tensione e della corrente:

$$v_o(t) = V_{ac,pk} \omega_r \omega_o^2 \frac{\omega_o \sin(\omega_r t) - \omega_r \sin(\omega_o t)}{\omega_o \omega_r (\omega_o^2 - \omega_r^2)} \quad (2.6.5)$$

$$i_{ac}(t) = V_{ac,pk} \frac{\omega_r}{L(\omega_o^2 - \omega_r^2)} [\cos(\omega_r t) - \cos(\omega_o t)] \quad (2.6.6)$$

La (2.6.5) ha senso fisico solo fino a quando la corrente che circola sull'induttore torna a zero. In questo istante i diodi smettono di condurre e la v_o rimane costante:

$$i_{ac}(t) = 0 \Leftrightarrow t = \frac{2\pi}{\omega_r + \omega_o} = 6.55 \text{ ms} \quad (2.6.7)$$

La tensione d'uscita presenta il valore massimo se nell'istante di accensione la tensione di rete ha valore nullo. Con $L = 2 \text{ mH}$, $C = 1.2 \text{ mF}$, e gli altri dati in tabella 2.1 si ottengono:

$$\begin{aligned} V_{o,MAX} &\approx 560 \text{ V} \\ I_{ac,pk} &\approx 186 \text{ A} \end{aligned} \quad (2.6.8)$$

mentre la condizione di massima corrente si verifica se nell'istante di accensione la tensione di rete presenta il valore di picco:

$$\begin{aligned} V_{o,MAX} &\approx 461 \text{ V} \\ I_{ac,pk} &\approx 206 \text{ A} \end{aligned} \quad (2.6.9)$$

In figura 2.22 si può osservare come i risultati teorici coincidano con quelli della simulazione Simulink del modello di figura 2.24 nel caso di tensione di rete nulla nell'istante di accensione. Anche se nella pratica i valori risulterebbero inferiori a causa degli elementi parassiti, gli effetti potrebbero essere distruttivi per i componenti. In fase progettuale della scheda è stata quindi adottata una strategia per limitarli (sezione 4.3).

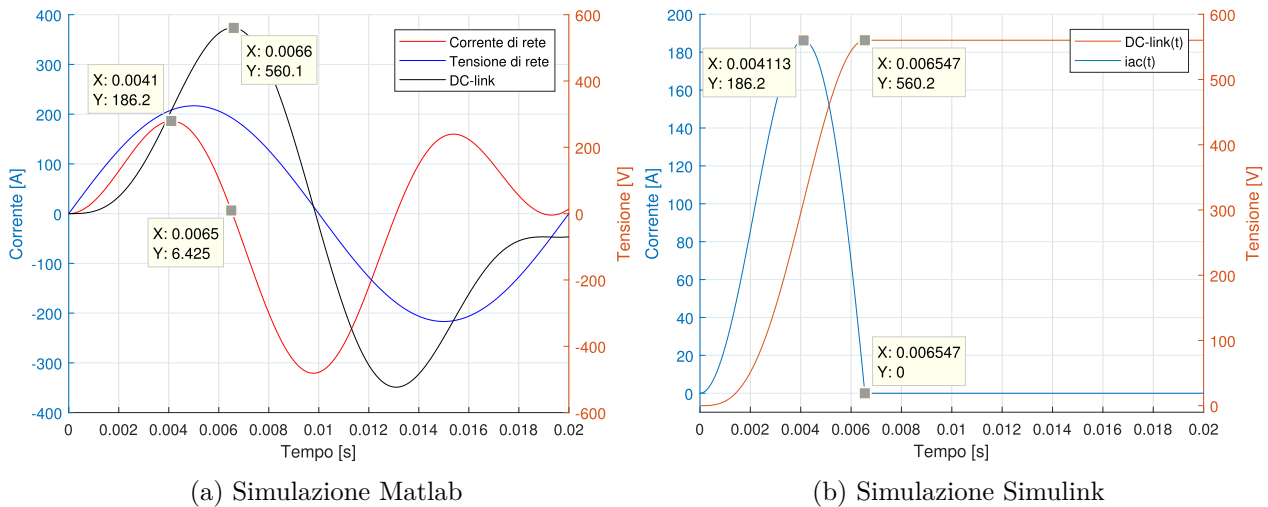


Figura 2.22: Transitorio di prima accensione dello stadio PFC: (a) simulazione Matlab delle equazioni (2.6.5), (2.6.7); (b) simulazione Simulink del circuito di figura 2.24 con tensione d'ingresso sinusoidale di valore efficace 230 V e ampiezza nulla nell'istante di accensione.

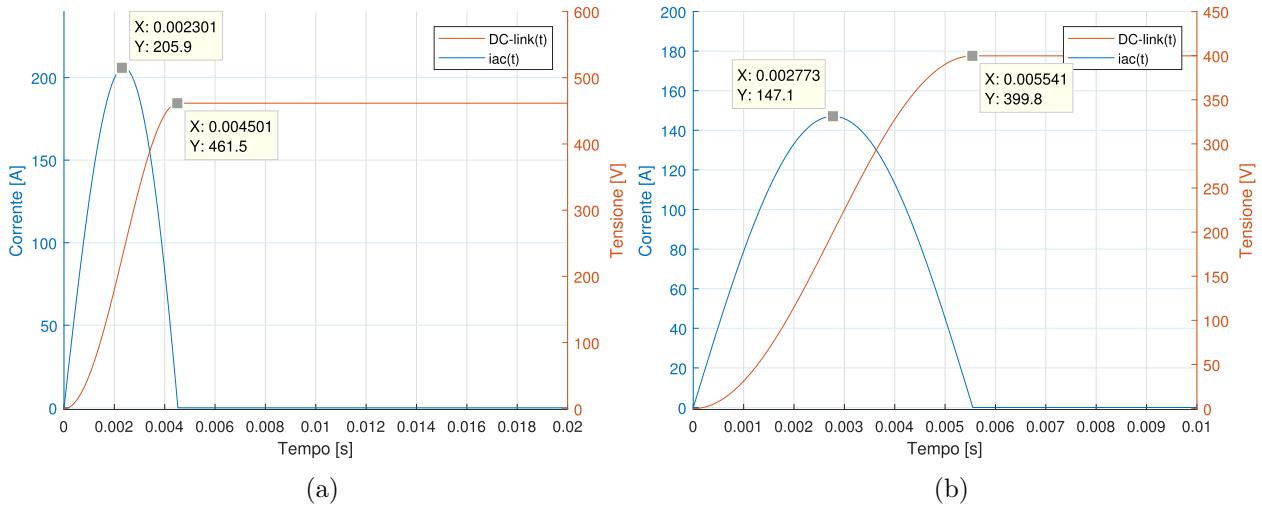


Figura 2.23: Simulazione Simulink del transitorio di prima accensione dello stadio PFC: (a) con tensione d'ingresso sinusoidale di valore efficace 230 V e ampiezza pari al picco nell'istante di accensione; (b) con tensione d'ingresso dc di 200 V.

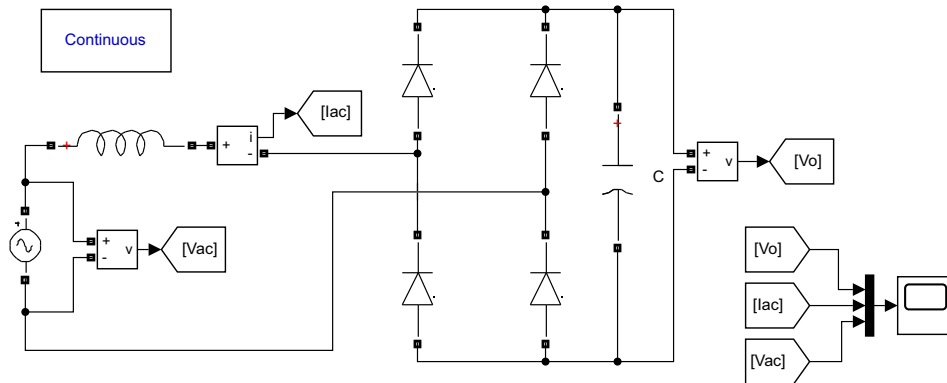


Figura 2.24: Modello circuitale Simulink per la simulazione del transitorio di prima accensione dello stadio PFC.

2.7 Modello ai piccoli segnali dell'anello di tensione

Come discusso nel paragrafo 2.5, per permettere il bilancio della potenza tra l'ingresso ac e l'uscita dc, l'anello di tensione deve essere sufficientemente lento. Per far sì che la corrente assorbita sia proporzionale alla tensione di rete, il riferimento di corrente i_{rif} è ottenuto moltiplicando la tensione di rete stessa per l'uscita del regolatore, come mostrato in figura 2.25. Tale strategia prende il nome di feedforward della tensione di rete ed offre il vantaggio di rendere il controllo della corrente, e di conseguenza anche la tensione del dc-link, meno suscettibile alle variazioni della v_{ac} [10]. Per non introdurre distorsione nel riferimento causato dal prodotto delle armoniche a frequenza f_r e $2f_r$, la banda dell'anello di tensione deve essere mantenuta inferiore alla frequenza di rete. Ciò permette di ricavare un semplice modello ai piccoli segnali

a partire dal bilancio energetico dei valori efficaci del convertitore [12]:

$$v_{ac}i_{ac} = v_o i_o \quad (2.7.1)$$

dove i è la corrente a monte del condensatore e del carico in figura 2.6.

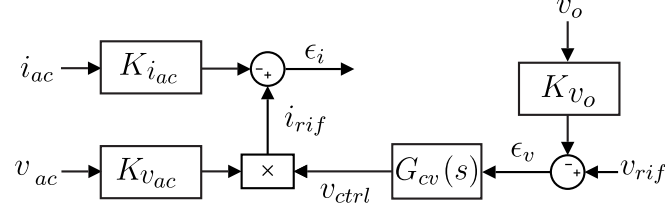


Figura 2.25: Schema a blocchi dell'anello di tensione dello stadio PFC di figura 2.6.

Con riferimento alla figura 2.25, supponendo ideale l'anello di corrente, è possibile scrivere:

$$i_{ac} \approx \frac{i_{rif}}{K_{i_{ac}}} = v_{ctrl} \frac{v_{ac}}{K_{i_{ac}}} K_{v_{ac}} = v_{ctrl} \frac{v_{ac}}{K} \quad (2.7.2)$$

dove per compattezza è stato inglobato nel termine K il rapporto tra i guadagni dei circuiti di condizionamento della tensione e della corrente:

$$K = \frac{K_{i_{ac}}}{K_{v_{ac}}} \quad (2.7.3)$$

Combinando le equazioni (2.7.1) e (2.7.2) si ottiene:

$$\frac{v_{ac}^2}{K} v_{ctrl} = v_o i_o \quad (2.7.4)$$

Perturbando e linearizzando come fatto nella sezione 2.4, dalla (2.7.2) si ricava:

$$\hat{i}_{ac} = \frac{V_{ac}}{K} \hat{v}_c + \frac{V_{ctrl}}{K} \hat{v}_{ac} = \frac{V_{ac}}{K} \hat{v}_c + \frac{M^2}{r_o} \hat{v}_{ac} \quad (2.7.5)$$

dove sono stati usati il guadagno di tensione del convertitore e la resistenza d'uscita a piccolo segnale:

$$M = \frac{V_o}{V_{ac}}, \quad r_o = \frac{V_o}{I_o} \quad (2.7.6)$$

Infine, dalla (2.7.4) segue:

$$\hat{i} = \frac{2M}{r_o} \hat{v}_{ac} + \frac{V_{ac}}{KM} \hat{v}_c - \frac{1}{r_o} \hat{v}_o \quad (2.7.7)$$

Indicando in maniera compatta:

$$g_i = \frac{V_{ac}}{K} \quad r_i = \frac{r_o}{M^2} \quad g_f = \frac{2M}{r_o} \quad g_c = \frac{V_{ac}}{KM} \quad (2.7.8)$$

è possibile ottenere il modello ai piccoli segnali di figura 2.26.

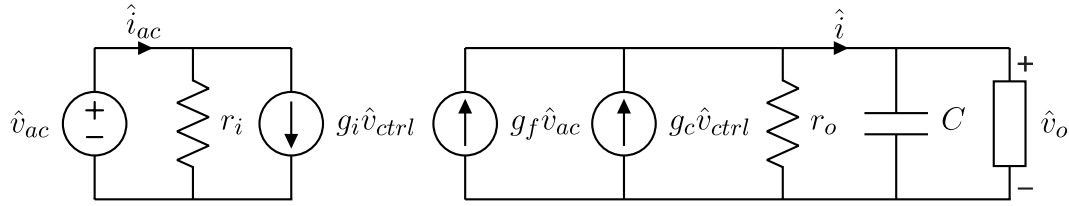


Figura 2.26: Modello ai piccoli segnali dell'anello di tensione dello stadio PFC ricavato dallo schema di figura 2.25 e dal bilancio energetico (2.7.1).

Dal circuito di figura 2.26 è possibile ricavare la funzione di trasferimento tra la tensione d'uscita e quella di controllo nel caso di un carico generico:

$$G_{vc}(s) = \left. \frac{\hat{v}_o(s)}{\hat{v}_{ctrl}(s)} \right|_{\hat{v}_{ac}=0} = g_c \frac{r_p}{1 + sCr_p} \quad (2.7.9)$$

dove r_p è il parallelo tra la resistenza d'uscita a piccolo segnale del convertitore r_o ed il carico. Nel caso in cui quest'ultimo sia di tipo resistivo, si ha che $R_L = V_o/I_o = r_o$. Nel caso in esame, il convertitore dc-dc in cascata al PFC si comporta come una resistenza equivalente a piccolo segnale negativa $R_L = -V_o/I_o$, come mostrato in precedenza nella figura 2.14. Questa resistenza è uguale in modulo ma di segno opposto alla r_o e la loro combinazione parallelo tende a diventare un circuito aperto [10]. Riassumendo:

$$\begin{aligned} r_p &= R_L/2 && \text{carico resistivo} \\ r_p &= \infty && \text{carico a potenza costante} \end{aligned} \quad (2.7.10)$$

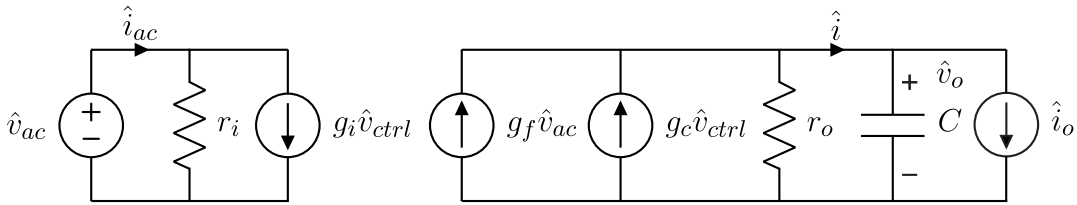


Figura 2.27: Modello ai piccoli segnali dell'anello di tensione del PFC valido nel caso di carico a potenza costante.

Nel caso in esame la funzione di trasferimento tra la tensione d'uscita e quella di controllo risulta:

$$G_{vc}(s) = \frac{\hat{v}_o(s)}{\hat{v}_{ctrl}(s)} = \frac{1}{K} \frac{V_{ac,rms}^2}{V_o} \frac{1}{sC} \quad (2.7.11)$$

Dal modello di figura 2.27 è possibile ricavare anche la funzione di trasferimento di disturbo tra le variazioni della corrente del carico e la tensione d'uscita:

$$G_{vi_o}(s) = \left. \frac{\hat{v}_o(s)}{\hat{i}_o(s)} \right|_{\substack{\hat{v}_{ctrl}=0 \\ \hat{v}_{ac}=0}} = -\frac{1}{sC} \quad (2.7.12)$$

L'anello di tensione è schematizzabile come mostrato in figura 2.28.

Normalizzando la (2.7.11) per il termine $V_{ac,rms}^2$, per il guadagno dei circuiti di condizionamento, per la tensione di riferimento del dc-link ed utilizzando i dati in tabella 2.1 e tabella 2.2 si ottiene il guadagno d'anello discreto:

$$T_{v,n}(s) = G_{vc,n}(s) = \frac{1}{sC} \implies T_{v,n}(z) = \frac{1}{Cf_{sw}} \frac{z}{z-1} = 0.041 \frac{z}{z-1} \quad (2.7.13)$$

Dal diagramma di Bode di figura 2.29 si ricava che l'anello di tensione risulta stabile con margine di fase di $\approx 91^\circ$ alla frequenza $f_c \approx 133$ Hz. Per limitare la banda, per evitare i problemi descritti all'inizio di questa sezione, viene scelto di utilizzare un regolatore PI dimensionato per una frequenza di attraversamento di 7 Hz e margine di fase di 60° . Utilizzando la procedura riportata in Appendice C, si è ottenuto:

$$G_{cv,n}(z) = 0.0456 + 5.81 \times 10^{-5} \frac{z}{z-1} \quad (2.7.14)$$

e il guadagno d'anello compensato risulta:

$$T_{v,c}(z) = 1.9 \times 10^{-3} z \frac{z-0.99}{(z-1)^2} \quad (2.7.15)$$

Nella figura 2.30 è possibile confrontare i diagrammi di Bode di $T_{v,c}(z)$ e dell'inverso della funzione di trasferimento del regolatore. In figura 2.31 è graficata la risposta al gradino del sistema in catena chiusa ad un gradino di 1 V sul riferimento di tensione del dc-link e viene fatto un confronto con l'analoga risposta del sistema a tempo continuo.

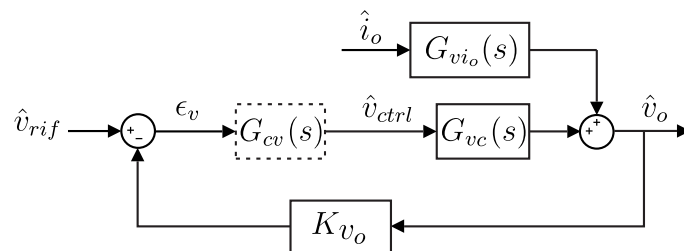


Figura 2.28: Schema a blocchi dell'anello di tensione del PFC ricavato dai modelli di figura 2.25 e 2.27.

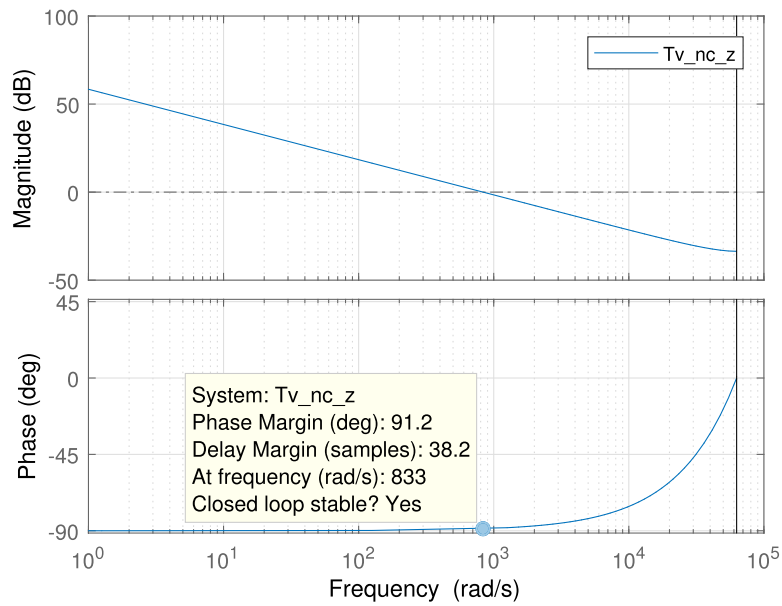


Figura 2.29: Diagramma di Bode del guadagno d'anello di tensione (2.7.13) dello stadio PFC.

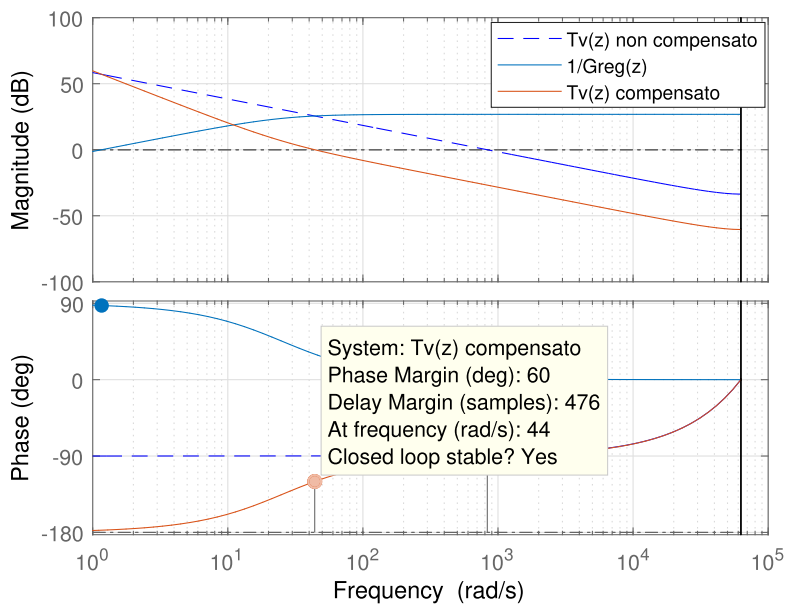


Figura 2.30: Diagramma di Bode: in blu tratteggiato il guadagno dell'anello di tensione non compensato di figura 2.29. In azzurro il reciproco della funzione di trasferimento del regolatore di tensione e in rosso il guadagno d'anello di tensione compensato (2.7.15).

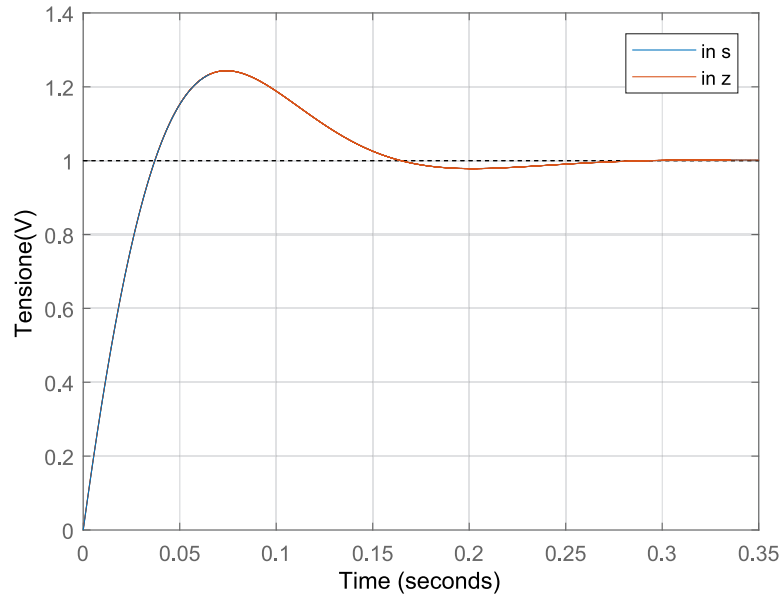


Figura 2.31: Simulazione Matlab: confronto delle risposte a tempo discreto e continuo dell'anello di tensione di figura 2.28 ad un gradino di 1 V sul riferimento. Sistema compensato per un margine di fase di 60° e banda 7 Hz.

In fase di implementazione i guadagni del regolatore vanno scalati per i coefficienti dei circuiti di condizionamento (si veda Tabella 4.6):

$$k_p = 0.0456 \frac{K_{i_{ac}}}{K_{v_o} K_{v_{ac}}} \quad (2.7.16)$$

$$k_i = 5.81 \times 10^{-5} \frac{K_{i_{ac}}}{K_{v_o} K_{v_{ac}}} \quad (2.7.17)$$

Inoltre è necessario introdurre un blocco che calcola l'attuale valore efficace della tensione d'ingresso, come indicato in figura 2.32. Nel software di controllo è stata implementata una strategia per evitare divisioni per zero (si veda il capitolo 5).

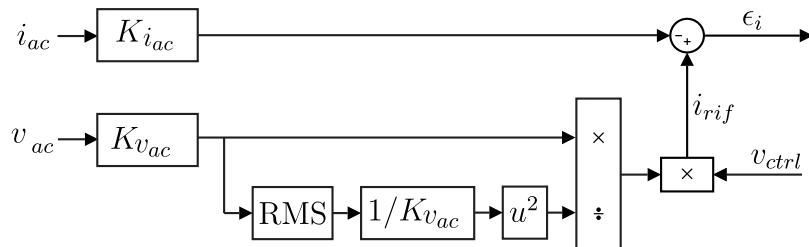


Figura 2.32: Schema a blocchi della procedura da attuare in fase di implementazione del software di controllo per rendere la regolazione della tensione d'uscita indipendente dallo specifico valore della tensione d'ingresso.

2.8 Simulazione Matlab-Simulink

Per testare la validità del modello matematico e del controllo derivati, il sistema è stato simulato in ambiente Simulink. Sono state condotte sia simulazioni a valore medio, trascurando le dinamiche in alta frequenza, sia complete, inglobando anche il ripple dovuto alla modulazione degli interruttori. In figura 2.33 è rappresentato il modello utilizzato, nel quale è stato mantenuto distinto il sottosistema che rappresenta il convertitore da quello del controllo e dal campionamento. Sono state proposte tre implementazioni diverse della dinamica del convertitore. In figura 2.34 le equazioni della corrente dell'induttore e la tensione sul condensatore sono implementate mediante funzioni di trasferimento, mentre in figura 2.35 vengono utilizzati i blocchi forniti dalla libreria SimPowerSystem. Questo secondo approccio offre il vantaggio di rendere più immediata l'aggiunta di altri elementi elettrici, come le resistenze parassite o l'impedenza della rete. Infine il modello di figura 2.36 si avvicina di più ad una rappresentazione circuitale, sfruttando i modelli degli IGBT della libreria SimPowerSystem ed impiega il modulatore PWM con confronto della portante di figura 2.39. In tutti e tre i casi il carico a potenza costante (i.e., lo stadio dc-dc in cascata) è modellizzato come un generatore di corrente pilotato, il cui valore è dato dal rapporto tra la potenza richiesta e la tensione d'uscita prodotta dallo stadio PFC stesso. Nelle simulazioni sono stati trascurati i tempi di commutazione ed i tempi morti (i.e., situazione di interruttori ideali).

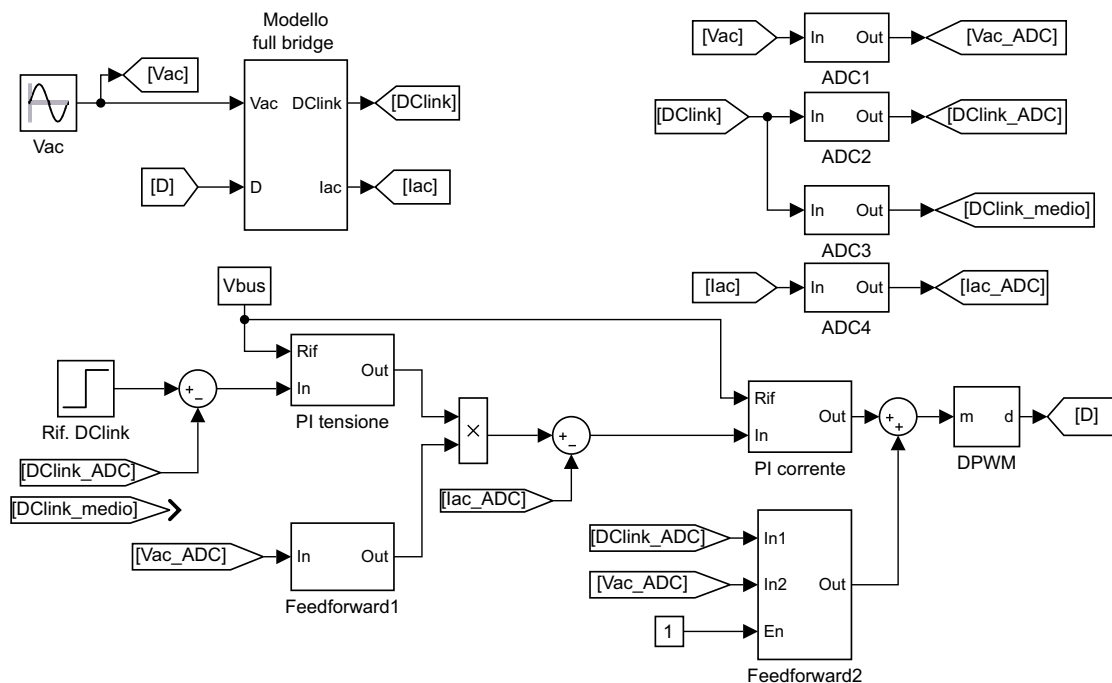


Figura 2.33: Modello Simulink utilizzato per testare il controllo dello stadio PFC.

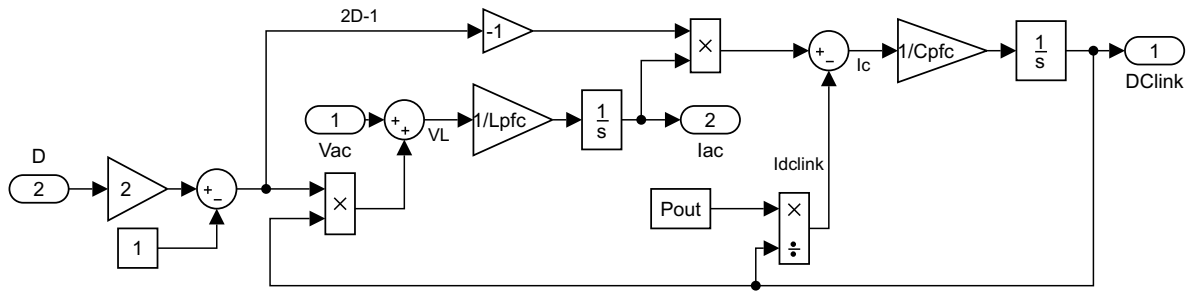


Figura 2.34: Modello del full bridge dello stadio PFC ricavato dalle equazioni a valori medi (2.3.4) ed implementato con funzioni di trasferimento.

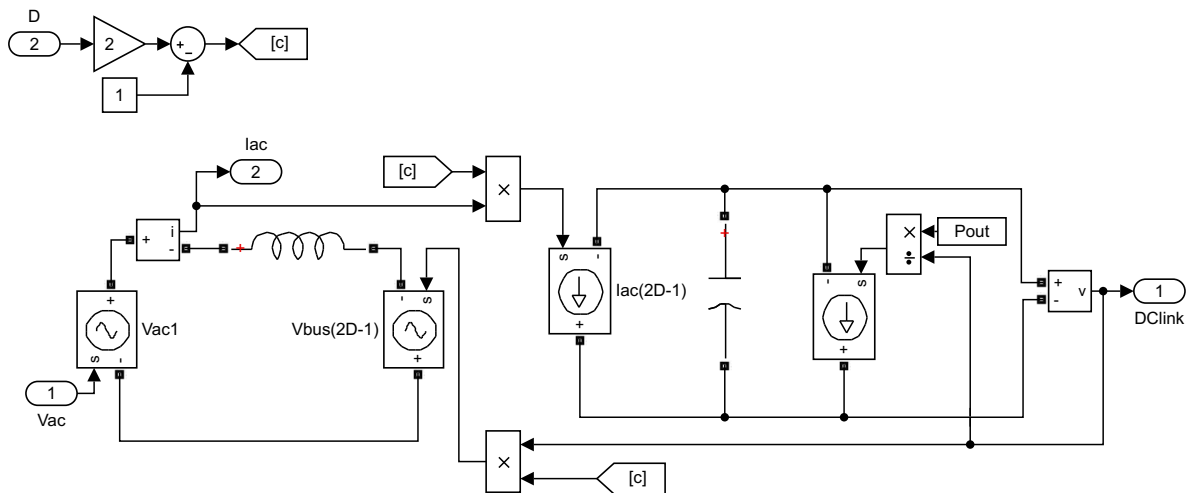


Figura 2.35: Modello del full bridge dello stadio PFC ricavato dalle equazioni a valori medi (2.3.4) ed implementato con elementi circuitali della libreria SimPowerSystems.

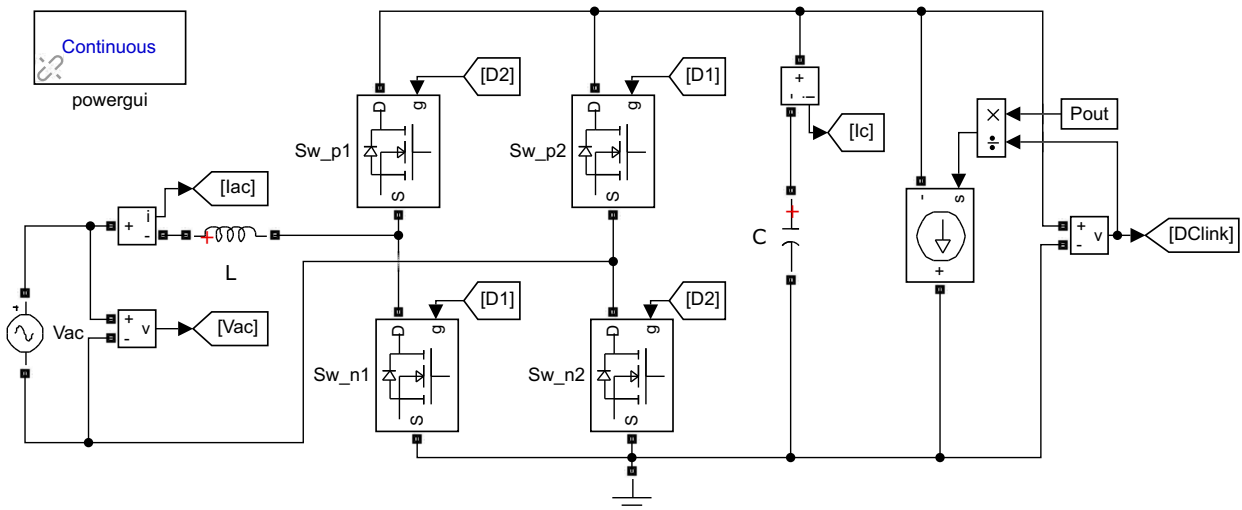


Figura 2.36: Modello circuitalo del full bridge dello stadio PFC ricavato dallo schema di figura 2.6 ed implementato con blocchi della libreria SimPowerSystems.

Per le simulazioni a valore medio, il ritardo del modulatore (2.4.7) è modellizzato con il blocco Simulink transport delay di figura 2.37. Si tratta dell'approssimazione di Padé della funzione di trasferimento irrazionale e^{-st_d} :

$$e^{-st_d} \approx \frac{1 - k_1 s + k_2 s^2 + \dots + k_n s^n}{1 + k_1 s + k_2 s^2 + \dots + k_n s^n} \quad (2.8.1)$$

dove n rappresenta l'ordine dell'approssimazione e i coefficienti k sono funzione di esso.

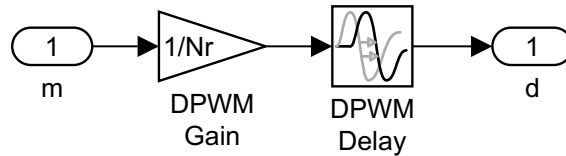


Figura 2.37: Implementazione del modulatore PWM con transport delay e blocco guadagno.

In figura 2.38 sono confrontate le risposte al gradino delle approssimazioni di Padé del ritardo del modulatore per $n=1,3,10$. All'aumentare del grado migliora l'approssimazione ma si creano funzioni di trasferimento con un elevato numero di poli complessi tendenti all'instabilità [13]. Le simulazioni sono state condotte con un'approssimazione del terzo ordine.

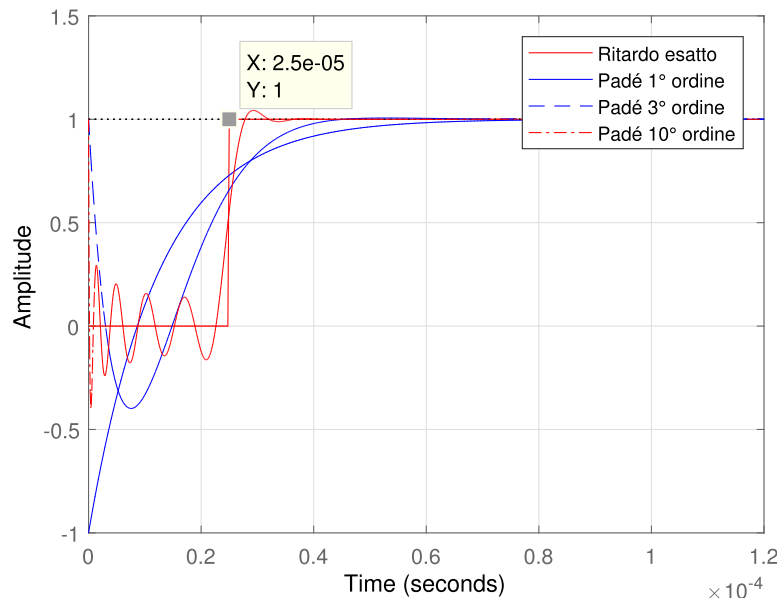


Figura 2.38: Simulazione Matlab: confronto tra le risposte al gradino delle approssimazioni di Padé del primo, terzo e decimo ordine del ritardo del modulatore, pari a 25 μ s.

Il modulatore non approssimato di figura 2.39 impiega una portante triangolare con una risoluzione di 12 bit implementata mediante lookup table (LUT) ed opera ad una frequenza di clock di 160 MHz.

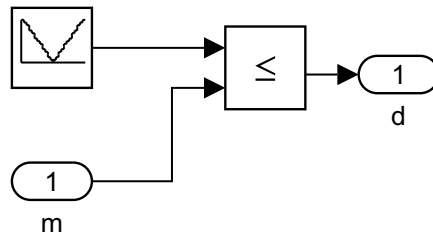


Figura 2.39: Implementazione del modulatore PWM con lookup table.

L'acquisizione del valore medio della corrente di rete è ottenuta sincronizzando il campionamento con il picco della portante [11]. A tal fine viene utilizzato il blocco Zero-Order-Hold di figura 2.40 impostato per un campionamento con periodo $1/f_{sw}$.

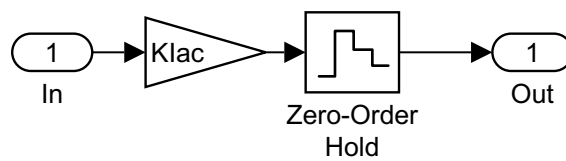


Figura 2.40: Implementazione del campionamento del valore medio della corrente dell'induttore sincrono con il picco della portante.

Il valore del guadagno equivalente del modulatore è stato inglobato all'interno dei coefficienti dei regolatori mentre si è preferito mantenere separato il valore del riferimento del dc-link. Il regolatore di corrente è normalizzato dividendo per il riferimento, mentre quello di tensione deve essere moltiplicato, come mostrato in figura 2.41.

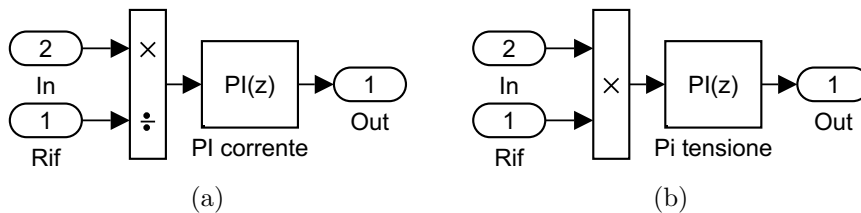


Figura 2.41: Regolatori dello stadio PFC con normalizzazione della tensione di riferimento.

Il feedforward della tensione di rete schematizzato in 2.32 è implementato in figura 2.42 mediante il blocco true RMS della libreria Simulink.

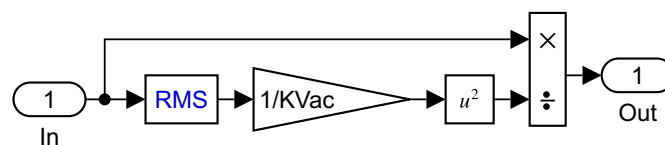


Figura 2.42: Implementazione del feedforward schematizzato in figura 2.32.

Per il calcolo del fattore di potenza si è fatto uso della definizione (2.1.1) e del blocco Simulink Power Measurement che estrae la componente attiva e reattiva della potenza in ingresso.

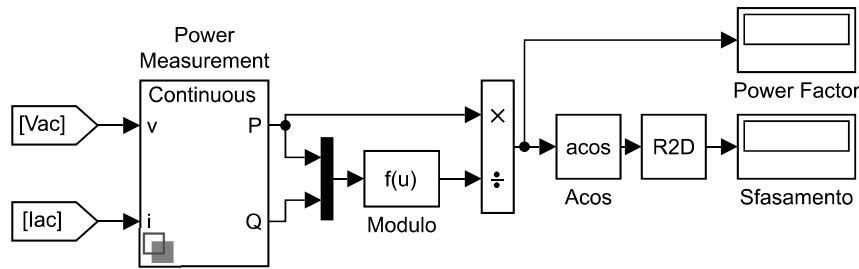


Figura 2.43: Sezione per la misura del fattore di potenza e dello sfasamento tra tensione di rete e corrente assorbita.

I risultati delle simulazioni Simulink sono stati esportati sul Workspace ed elaborati in Matlab per una migliore visualizzazione. Le prove sono state condotte nelle condizioni nominali di tabella 2.1. Dalla figura 2.45 si ricava che il valore del ripple della corrente in corrispondenza del picco vale circa 1.67 A mentre nell'intorno dell'attraversamento per lo zero vale circa 5.18 A, valori in accordo con i risultati teorici del paragrafo 2.3.

La normalizzazione del guadagno d'anello di tensione (2.7.13) per il termine $V_{ac,rms}^2$ rende il controllo della tensione d'uscita v_o indipendente dall'ampiezza della tensione d'ingresso. In figura 2.46(b) è stato applicato un gradino di 10 V sul riferimento nel caso di tensione d'ingresso di valore efficace 230 V e 110 V, confrontando i transistori con quello teorico. Il ripple in bassa frequenza della tensione misurato in figura 2.46(a) ha un'ampiezza di ≈ 20 V picco-picco come calcolato nella sezione 2.5.

In figura 2.47 sono presentate le risposte ad una variazione a gradino del carico mostrato in figura 2.27. La simulazione è comparata con i risultati teorici ottenuti dalla funzione di trasferimento (2.7.12) in catena chiusa.

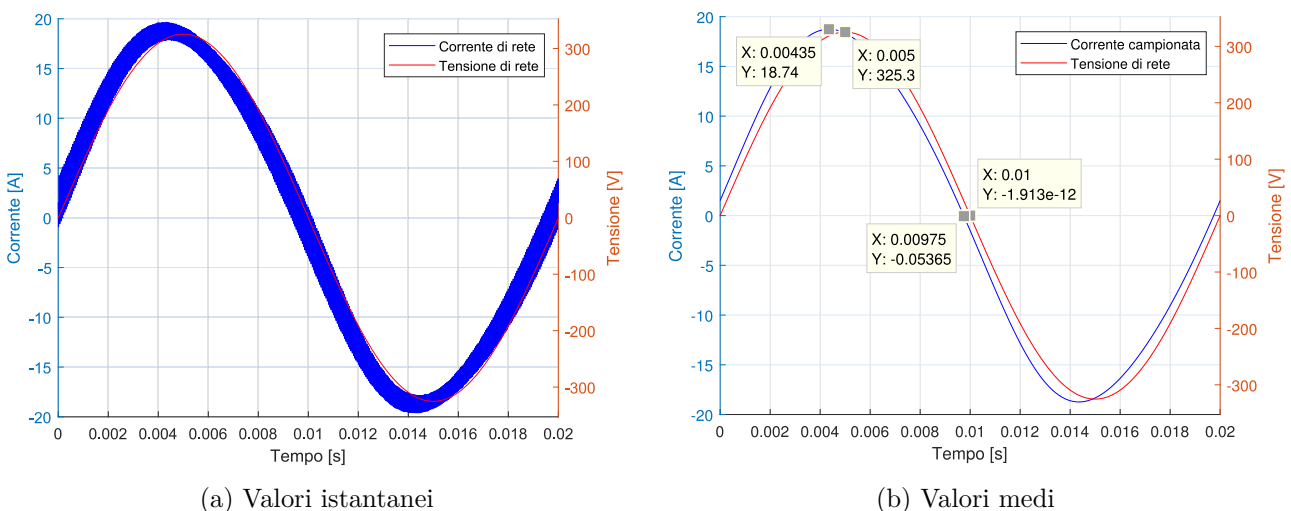


Figura 2.44: Simulazione Simulink: confronto tra la tensione di rete e la corrente assorbita dallo stadio PFC nelle condizioni nominali di funzionamento (tabella 2.1). Lo sfasamento che si nota tra la tensione e la corrente è analizzato e corretto in Sezione 2.8.1.

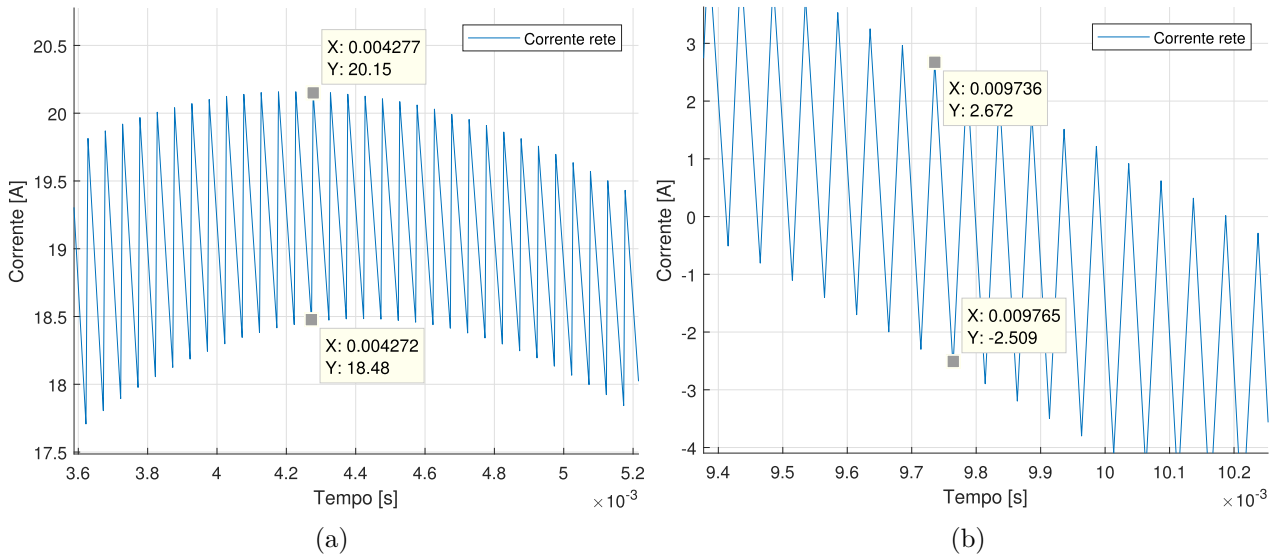


Figura 2.45: Simulazione Simulink: misura del ripple della corrente assorbita dallo stadio PFC in prossimità del picco (a) e dell'attraversamento per lo zero (b) nelle condizioni nominali di funzionamento (tabella 2.1).

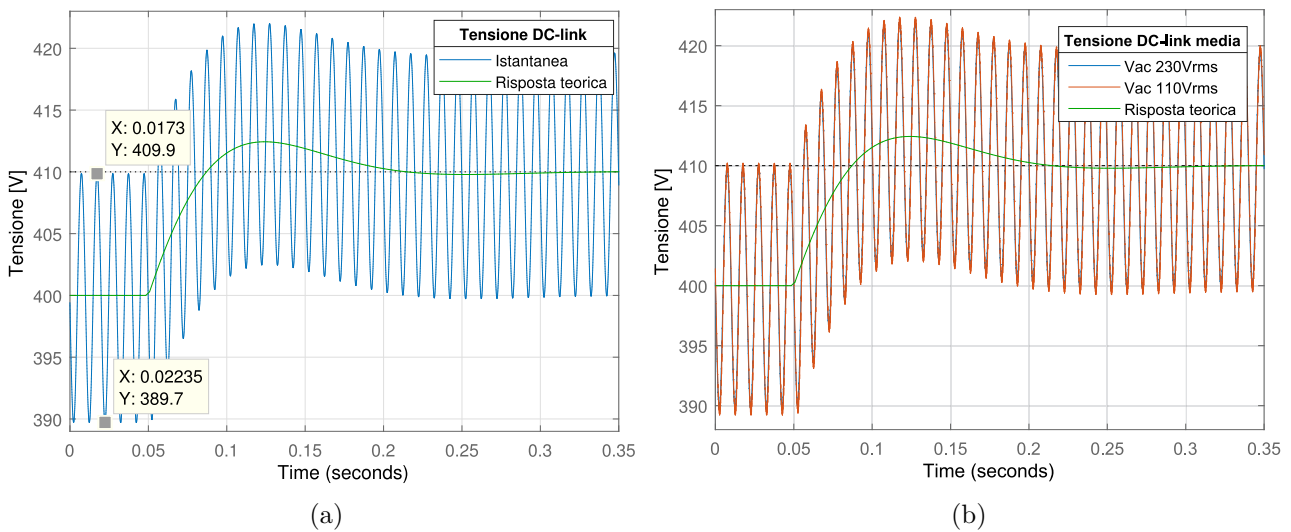


Figura 2.46: Andamento della tensione del dc-link in risposta ad un gradino di 10 V sul riferimento con banda dell'anello di tensione di 7 Hz: confronto tra la risposta teorica e la simulazione Simulink con tensione d'ingresso di valore efficace 230 V (a) e 110 V (b).

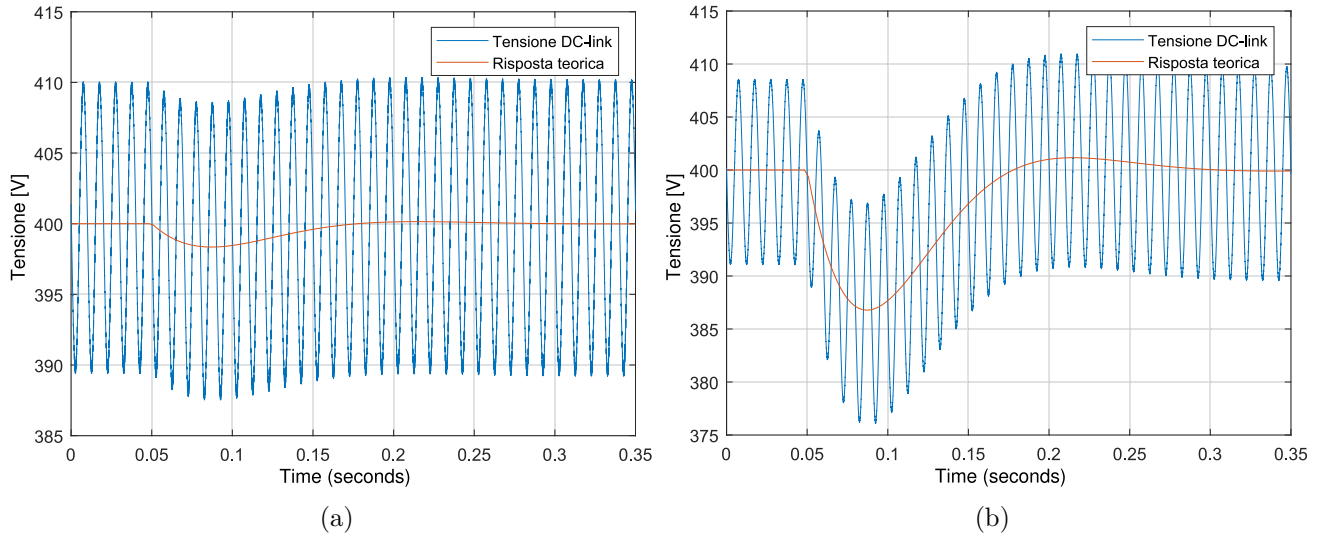


Figura 2.47: Andamento della tensione del dc-link in risposta ad una variazione a gradino dell'assorbimento di potenza del carico con banda dell'anello di tensione di 7 Hz: confronto tra la simulazione Simulink e la risposta teorica per $\Delta P = 50 \text{ W}$ (a), $\Delta P = 400 \text{ W}$ (b).

2.8.1 Correzione dello sfasamento residuo tra tensione di rete e corrente assorbita

Come si nota in figura 2.44, la corrente assorbita dalla rete risulta sfasata in anticipo rispetto alla tensione di circa $250 \mu\text{s}$. Il fattore di potenza calcolato con il sistema di figura 2.43 risulta essere circa 0,99. Dallo schema a blocchi di figura 2.16 è possibile esprimere la corrente di rete come somma di due contributi, uno dato dal riferimento e uno di disturbo, rappresentato dalla tensione di rete:

$$\hat{i}_{ac} = \hat{i}_{rif} \frac{T_{ic}(z)}{1 + T_{ic}(z)} + \hat{v}_{ac} \frac{G_{ivac}(z)}{1 + T_{ic}(z)} \quad (2.8.2)$$

L'influenza di tale disturbo è analizzata valutando il modulo e la fase dell'equivalente discreto della funzione di trasferimento $G_{ivac}(z)$ (2.4.6) in catena chiusa alla frequenza di rete. Dal diagramma di Bode di figura 2.48 si ricava che a 314 rad/s il modulo vale -46.4 dB mentre la fase risulta essere 84° .

Alla tensione di rete nominale, la corrente di disturbo vale:

$$i_{dist} = 1.5 \sin(\omega t + 84^\circ) \text{ A} \quad (2.8.3)$$

L'interazione tra i due contributi è rappresentato nella figura 2.48(b) e coincide con quanto osservato nella simulazione Simulink di figura 2.44(b).

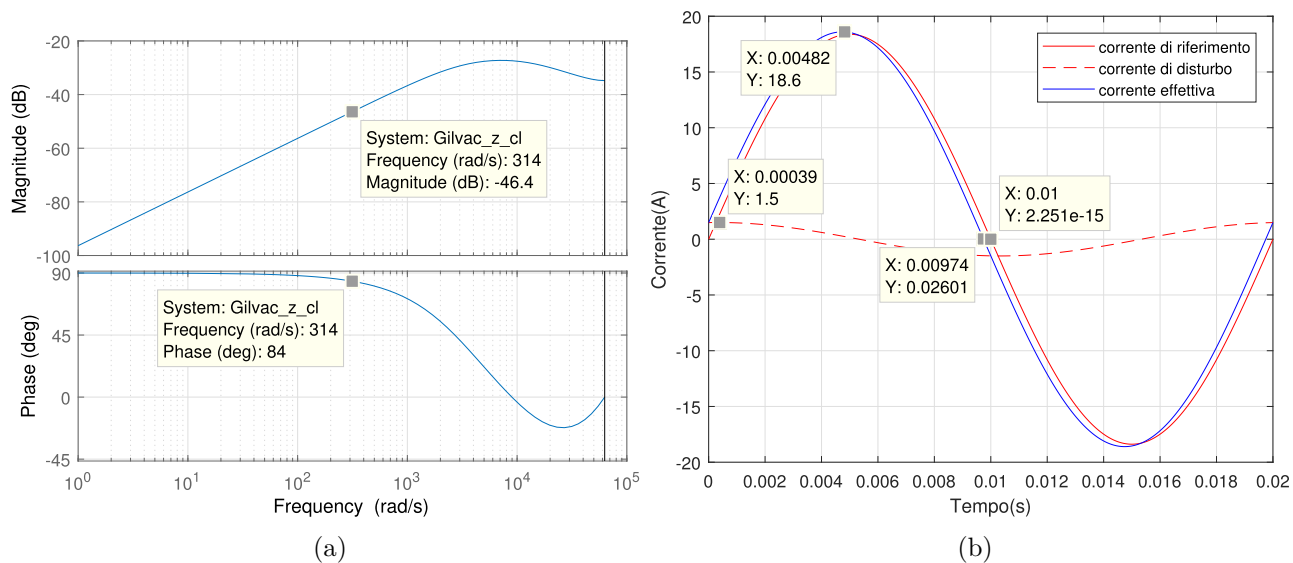


Figura 2.48: Diagramma di Bode della funzione di disturbo G_{ivac} (2.4.6) discreta in catena chiusa (a); Simulazione Matlab dell'effetto della corrente di disturbo (2.8.2) sulla corrente assorbita dallo stadio PFC (b).

Un possibile miglioramento consiste nell'alleviare il carico del controllore di corrente (i.e., control effort) predisponendo il sistema a generare il duty cycle necessario a generare la tensione d'uscita, lasciando al regolatore il solo compito di correggere le piccole variazioni della corrente. Ciò è ottenuto introducendo un ramo di feedforward subito prima del modulatore, costituito dal blocco Feedforward2 della figura 2.33 e implementato come mostrato in figura 2.49, che risolve l'equazione (2.3.9). Con il feedforward abilitato, nelle figure 2.50 si può osservare che lo sfasamento è stato annullato ma la corrente risulta leggermente distorta in prossimità dei picchi. Ciò è causato dal prodotto delle armoniche della tensione di rete e della tensione sul dc-link che costituiscono il riferimento di corrente. La distorsione del riferimento potrebbe essere attenuata riducendo ulteriormente la banda dell'anello esterno, ma si verificherebbero grandi sovraelongazioni sulla tensione del dc-link in presenza di variazioni del carico. In figura 2.51 sono confrontate le correnti prodotte con il feedforward abilitato e bande dell'anello di tensione di 3,7,15 Hz.

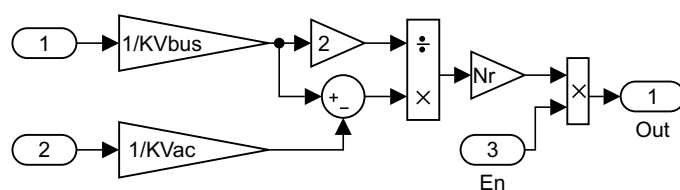


Figura 2.49: Implementazione del feedforward sul duty cycle per correggere lo sfasamento residuo della corrente assorbita osservato nella figura 2.44.

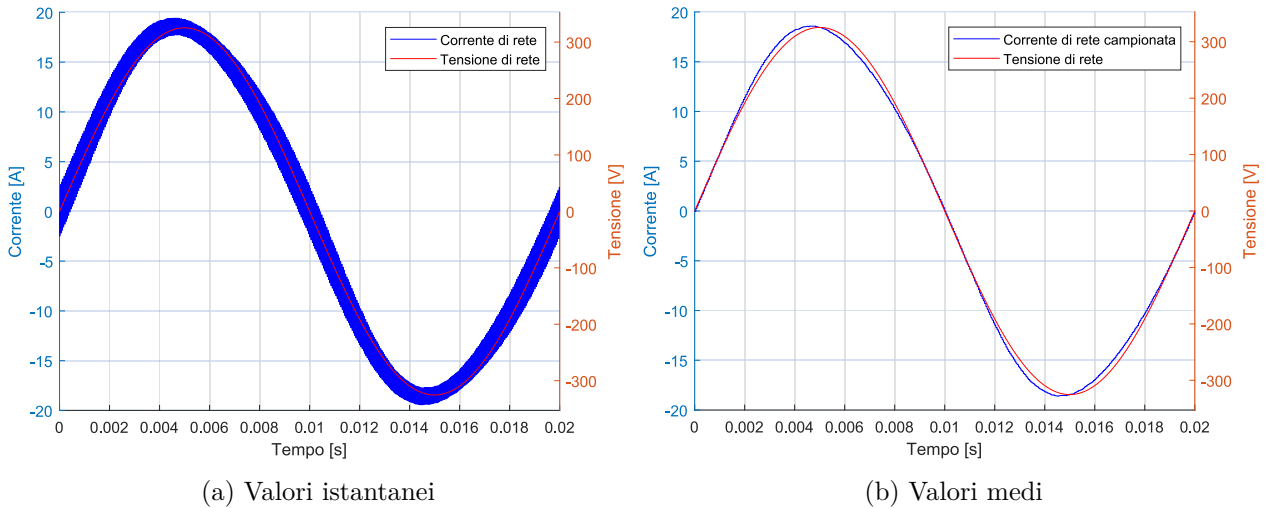


Figura 2.50: Simulazione Simulink: confronto tra la tensione di rete e la corrente assorbita dallo stadio PFC con il feedforward di figura 2.49. Banda dell'anello di tensione 7 Hz.

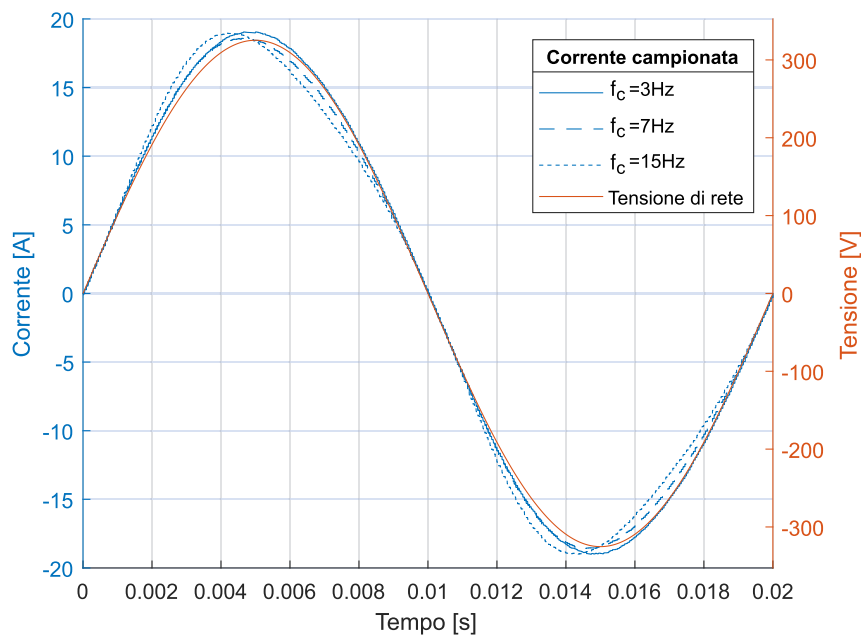


Figura 2.51: Simulazione Simulink: confronto tra la tensione di rete e la corrente media assorbita dallo stadio PFC con il feedforward di figura 2.49 per valori di banda dell'anello di tensione di 3,7,15 Hz.

2.8.2 Campionamento sincrono della tensione sul dc-link

Una soluzione più efficace per migliorare la qualità del riferimento di corrente senza intaccare la banda dell'anello di tensione consiste nel campionare la tensione d'uscita in modo tale da acquisirne il solo valore dc. La funzionalità si può ottenere sincronizzando il campionamento con l'attraversamento per lo zero della tensione di rete [14, 15], come mostrato in figura 2.54. Nella simulazione di figura 2.52 la corrente risulta perfettamente in fase con la tensione. Inoltre

utilizzando il valore dc della tensione d'uscita è possibile aumentare la banda dell'anello di tensione senza incorrere nella distorsione del riferimento di corrente, come mostrato in figura 2.53.

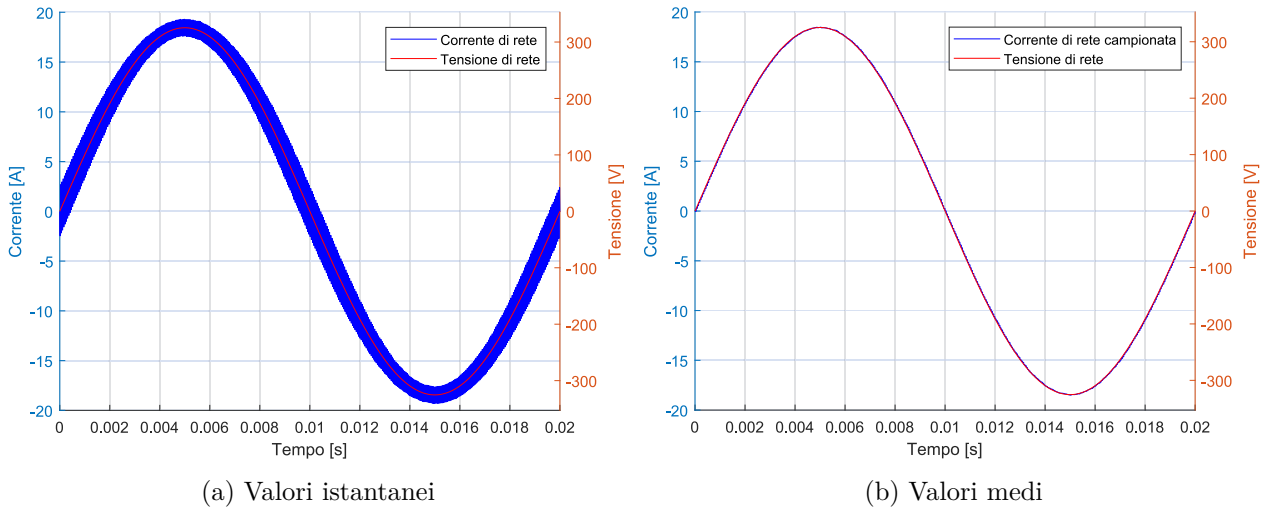


Figura 2.52: Simulazione Simulink: confronto tra la tensione di rete e la corrente assorbita dallo stadio PFC con feedforward sul duty cycle e campionamento sincrono della tensione sul dc-link. Banda dell'anello di tensione 7 Hz.

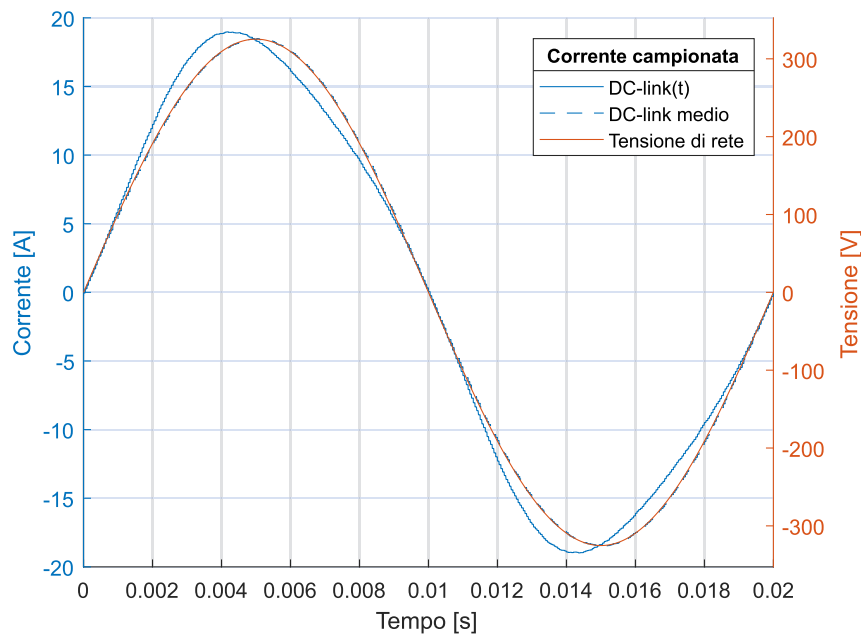


Figura 2.53: Simulazione Simulink: confronto tra la corrente media assorbita dallo stadio PFC e la tensione di rete con banda dell'anello di tensione di 15 Hz utilizzando la tensione istantanea del dc-link e il suo solo valore dc ottenendo il campionamento con l'attraversamento per lo zero della tensione di rete.

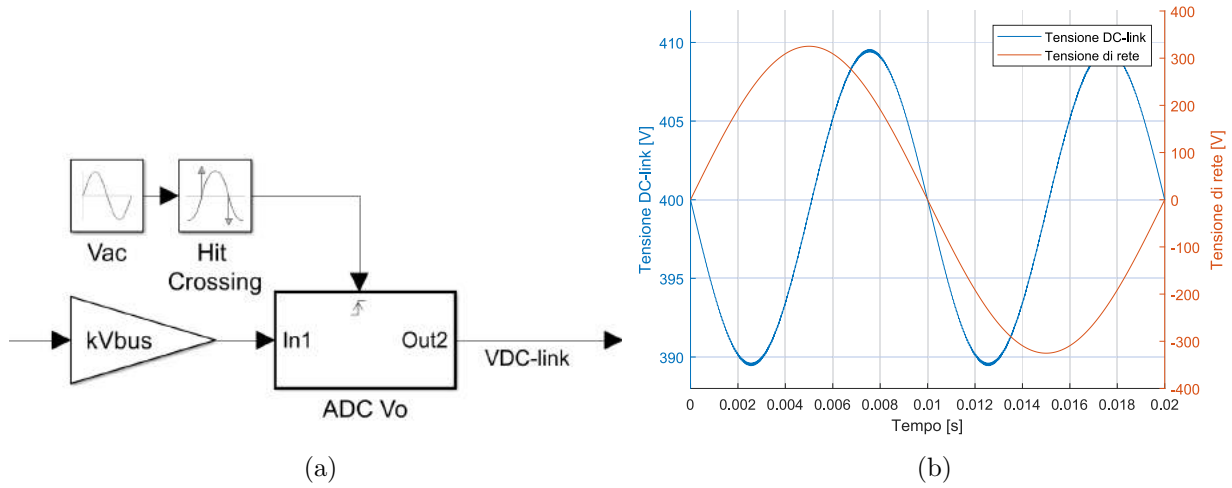


Figura 2.54: (a) Modello Simulink per il campionamento sincrono della tensione media sul dc-link volto a correggere la distorsione del riferimento di corrente. (b) Simulazione Simulink: confronto tra la tensione di rete e la tensione del dc-link.

Capitolo 3

Stadio dc-dc

3.1 Schema di controllo

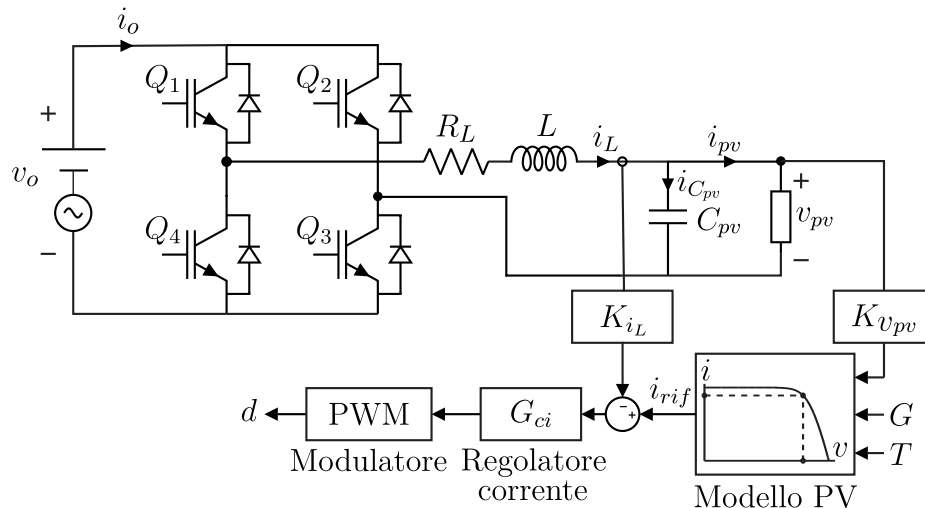


Figura 3.1: Schema della topologia e del controllo adottato per lo stadio d'uscita finalizzato all'emulazione di una sorgente fotovoltaica.

Nell'applicazione considerata, lo stadio d'uscita del convertitore viene impiegato per emulare il comportamento della sorgente fotovoltaica e pertanto opera come un convertitore dc-dc. Anche in questo caso, per garantire la massima versatilità, la topologia adottata è a full bridge e lo schema circuitale è del tutto simmetrico a quello dello stadio PFC (figura 2.6). L'anello di controllo interno forza il valore medio della corrente dell'induttore ad assumere il valore di riferimento. Quest'ultimo è generato dall'anello esterno, costituito dall'algoritmo che risolve l'equazione (1.1.9) ed implementato sulla scheda di controllo (si veda il capitolo 5), in base alla lettura della tensione d'uscita. Non essendoci un controllo volto a regolare la tensione d'uscita, il convertitore opera come un generatore di corrente pilotato. Nel seguito viene studiata la stabilità del sistema nell'ipotesi di carico costituito da un generatore di corrente, ovvero la condizione più sfavorevole per il caso considerato. La sorgente di alimentazione è fornita dallo stadio PFC e la tensione d'ingresso (i.e., quella ai capi del condensatore del dc-link) è rap-

presentabile come un generatore costante più un contributo sinusoidale a frequenza doppia di quella di rete, come evidenziato in sezione 2.5. I blocchi $K_{v_{pv}}$, K_{i_L} rappresentano i guadagni dei circuiti di condizionamento delle grandezze, utilizzati nel seguito in forma simbolica e definiti numericamente in tabella 4.6.

Parametro	Simbolo	Valore
Potenza nominale d'uscita	$P_{pv,mp}$	3 kW
Tensione d'ingresso nominale	v_o	400 V
Componente sinusoidale della tensione d'ingresso	Δv_o	20 V
Tensione d'uscita nominale	$v_{pv,mp}$	255 V
Corrente d'uscita nominale	$i_{pv,mp}$	11.5 A
Frequenza della componente ac d'ingresso	$2f_r$	100 Hz
Frequenza di commutazione	f_{sw}	20 kHz

Tabella 3.1: Specifiche di progetto per lo stadio dc-dc.

3.2 Dimensionamento dei componenti

Seguendo la procedura utilizzata in sezione 2.3, lo studio della dinamica del sistema inizia ricavando il modello a valori medi del convertitore. In questo caso è stata considerata anche la resistenza parassita dell'induttore. Con riferimento alla figura 3.1, supponendo di pilotare in sequenza le diagonali costituite dagli interruttori Q_1 e Q_3 , Q_2 e Q_4 , è possibile ricavare l'andamento istantaneo della tensione dell'induttore e della corrente assorbita dal dc-link:

$$v_L(t) = \begin{cases} v_o - v_{pv} - R_L i_L & t \in [0, DT_{sw}] \\ -v_o - v_{pv} - R_L i_L & t \in [DT_{sw}, T_{sw}] \end{cases} \quad (3.2.1)$$

$$i_g(t) = \begin{cases} i_L & t \in [0, DT_{sw}] \\ -i_L & t \in [DT_{sw}, T_{sw}] \end{cases} \quad (3.2.2)$$

Nell'ipotesi che le grandezze abbiano una componente continua dominante, detta anche small ripple approximation, è possibile ritenere $v_o = V_o$, $i_L = I_L$, $v_{pv} = V_{pv}$ costanti sul periodo di commutazione. Ciò porta al sistema di equazioni (3.2.3), la cui rappresentazione circuitale è mostrata in figura 3.2.

$$\begin{cases} \bar{V}_L = \bar{V}_o (2\bar{D} - 1) - \bar{V}_{pv} - R_L \bar{I}_L \\ \bar{I}_g = \bar{I}_L (2\bar{D} - 1) \end{cases} \quad (3.2.3)$$

Trascurando il contributo della resistenza parassita dell'induttore, applicando il principio del volt-second balance alla prima delle (3.2.3) è possibile ricavare il guadagno di tensione ideale

del convertitore, il cui andamento è mostrato in figura 3.3:

$$M = \frac{V_{pv}}{V_o} = 2D - 1 \quad (3.2.4)$$

Invertendo la (3.2.4) si ottiene l'espressione del duty cycle in funzione delle tensioni:

$$D = \frac{V_o + V_{pv}}{2V_o} \quad (3.2.5)$$

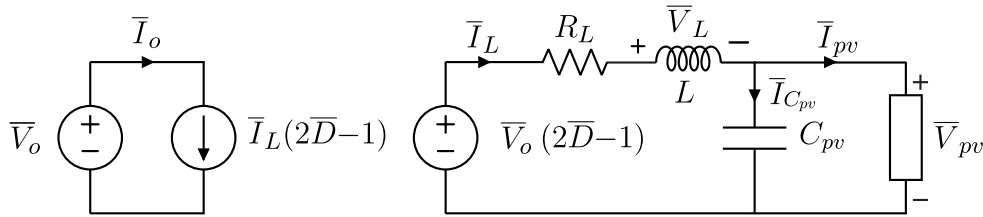


Figura 3.2: Modello circuitale a valori medi dello stadio dc-dc di figura 3.1 supponendo di pilotare in sequenza le coppie di interruttori Q_1, Q_3 e Q_2, Q_4 .

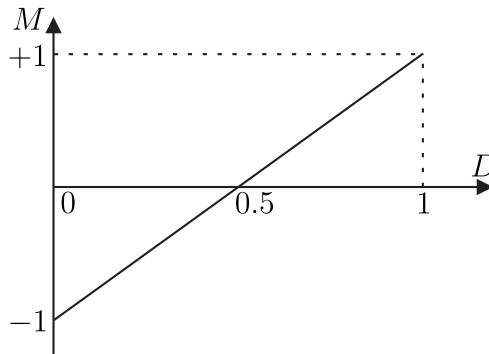


Figura 3.3: Caratteristica di controllo ideale dello stadio dc-dc di figura 3.1 pilotando in sequenza le coppie di interruttori Q_1, Q_3 e Q_2, Q_4 .

A partire dalla tensione istantanea applicata all'induttore, nell'ipotesi semplificativa $R_L = 0$, è possibile ottenere per integrazione l'andamento della corrente dell'induttore. Considerando il primo intervallo $t \in [0, DT_{sw}]$ di figura 3.4(b) si ha:

$$\Delta i_L = \frac{(V_o - V_{pv}) D}{Lf_{sw}} = \frac{V_o^2 - V_{pv}^2}{2Lf_{sw}V_o} \quad (3.2.6)$$

Grazie alla topologia full bridge, nemmeno lo stadio dc-dc soffre della modalità di funzionamento discontinua e l'induttore è stato dimensionato per un ripple massimo inferiore al 30% rispetto alla corrente prodotta nel punto di massima potenza d'uscita. Con i dati in tabella 3.1 segue:

$$L \geq \frac{V_{o,max}^2 - V_{pv,mp}^2}{2f_{sw}V_{o,max}0.3I_{pv,mp}} = 1.82 \text{ mH} \quad (3.2.7)$$

3.2. Dimensionamento dei componenti

Il valore finale scelto è $L = 2 \text{ mH}$, uguale all'induttore del PFC. Ciò comporta un ripple della corrente alla potenza nominale $\Delta i_{L,mp} = 3.14 \text{ A}$. Per lo studio della stabilità la resistenza parassita serie dell'induttore R_L è stata posta 0.1Ω .

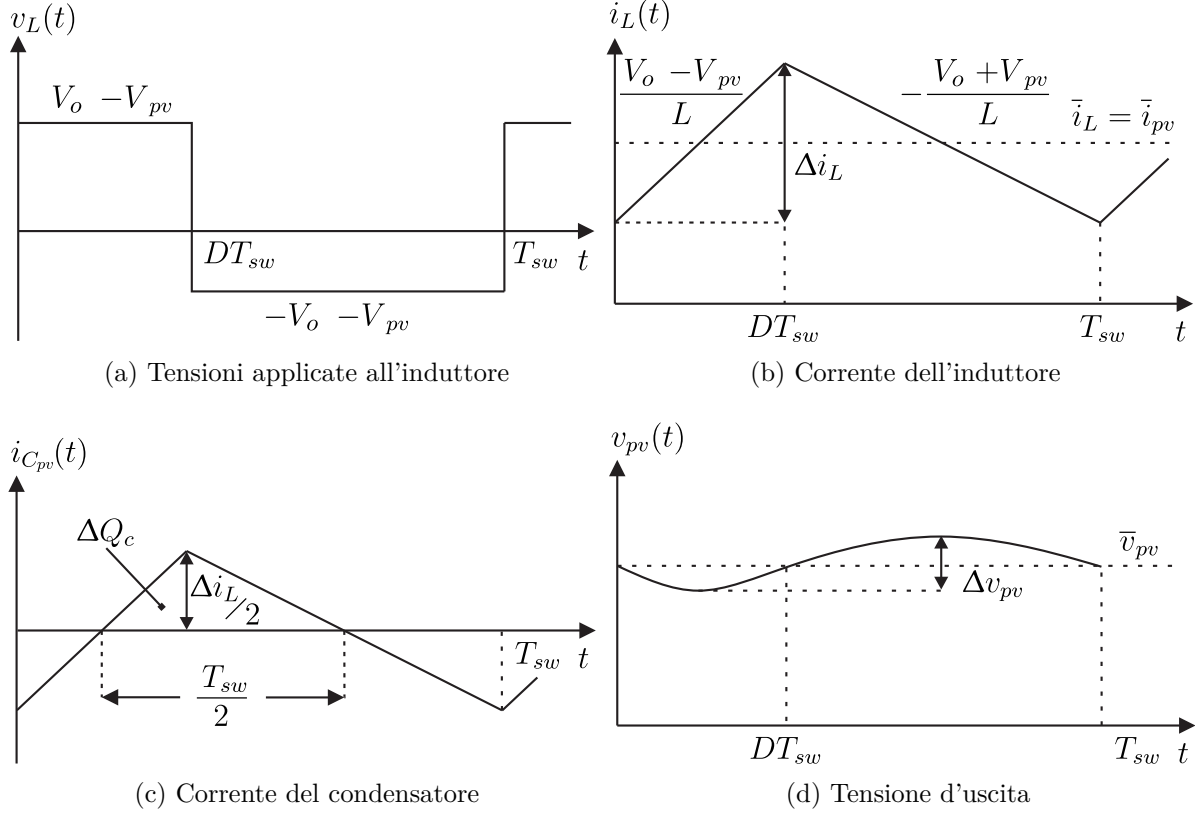


Figura 3.4: Andamento delle tensioni e correnti nello stadio dc-dc di figura 3.1 su un periodo di commutazione.

Il dimensionamento del condensatore d'uscita si può ottenere valutando la carica che viene immagazzinata durante il periodo di commutazione. La corrente istantanea del condensatore è data dalla differenza tra quella dell'induttore e quella d'uscita:

$$i_{C_{pv}}(t) = i_L(t) - i_{pv}(t) \quad (3.2.8)$$

Il principio del charge balance afferma che la corrente media sul periodo T_{sw} del condensatore deve risultare nulla:

$$\bar{i}_L = \bar{i}_{C_{pv}} + \bar{i}_{pv} = \bar{i}_{pv} \quad (3.2.9)$$

pertanto la corrente istantanea $i_{C_{pv}}(t)$ ha lo stesso andamento di quella dell'induttore ma risulta centrata attorno allo zero, come mostrato in figura 3.4 (c). Il ripple picco-picco della tensione d'uscita può essere ottenuto dalla variazione di carica ΔQ_c nell'intervallo temporale in cui la corrente risulta positiva:

$$\Delta v_{pv} = \frac{\Delta Q_c}{C_{pv}} = \frac{\Delta i_L}{8C_{pv}f_{sw}} \quad (3.2.10)$$

Il valore di capacità è stato scelto imponendo un ripple inferiore all' 1% rispetto alla tensione nel punto di massima potenza. Con $\Delta i_{L,mp} = 3.14 \text{ A}$ e gli altri dati della tabella 3.1 si ottiene:

$$C_{pv} \geq \frac{\Delta i_{L,mp}}{8f_{sw}0.01V_{pv,mp}} = 7.7 \mu\text{F} \implies C_{pv} = 10 \mu\text{F} \quad (3.2.11)$$

Parametro	Simbolo	Valore
Induttanza di filtro	L	2 mH
Resistenza serie dell'induttore	R_L	0.1 Ω
Condensatore di filtro	C_{pv}	10 μF

Tabella 3.2: Parametri per lo stadio dc-dc.

3.3 Modello ai piccoli segnali dell'anello di corrente

Il modello linearizzato del convertitore si può ottenere considerando le grandezze presenti in (3.2.3) come somma di un contributo X dovuto al funzionamento a regime e un termine \hat{x} di perturbazione:

$$\bar{X} = X + \hat{x} \quad (3.3.1)$$

Trascurando i doppi prodotti tra grandezze perturbate risulta:

$$\begin{aligned} \bar{V}_L = V_L + \hat{v}_L &= (V_o + \hat{v}_o) \left[2(D + \hat{d}) - 1 \right] - (V_{pv} + \hat{v}_{pv}) - R_L (I_L + \hat{i}_L) \\ &= \bar{V}_o (2D - 1) + 2V_o \hat{d} - \bar{V}_{pv} - R_L \bar{I}_L \end{aligned} \quad (3.3.2)$$

$$\begin{aligned} \bar{I}_g &= (I_L + \hat{i}_L) \left[2(D + \hat{d}) - 1 \right] \\ &= \bar{I}_L (2D - 1) - 2I_L \hat{d} \end{aligned} \quad (3.3.3)$$

Lo schema circuitale risultate è mostrato in figura 3.5. Il modello a piccoli segnali di figura 3.6 è ottenuto applicando la sovrapposizione degli effetti, ovvero spegnendo i generatori che rappresentano i contributi a regime. Inoltre le perturbazioni dovute al carico in corrente descritto in sezione 3.1 sono modellate dal generatore \hat{i}_{pv} .

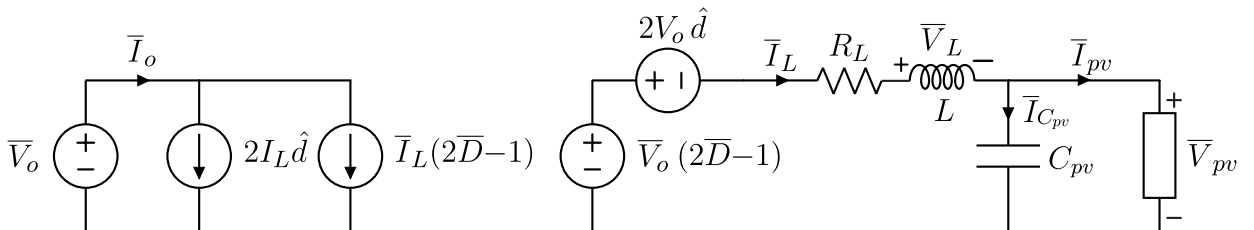


Figura 3.5: Modello linearizzato dello stadio dc-dc ricavato dal circuito di figura 3.2.

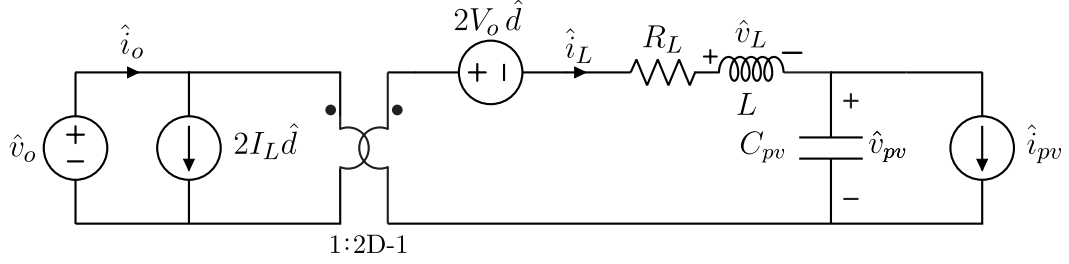


Figura 3.6: Modello ai piccoli segnali dello stadio dc-dc ricavato dal modello di figura 3.5 valido nel caso di carico costituito da un generatore di corrente.

Con riferimento alla figura 3.6, è possibile esprimere tutte le funzioni di trasferimento in funzione del partitore costituito dal filtro d'uscita:

$$H(s) = \frac{Z_C}{Z_C + Z_L} = \frac{1}{1 + sR_L C_{pv} + s^2 L C_{pv}} = \frac{1}{1 + \frac{s}{Q\omega_o} + \frac{s^2}{\omega_o^2}} \quad (3.3.4)$$

$$\omega_o = \frac{1}{\sqrt{L C_{pv}}} \quad Q = \frac{Z_o}{R_L} \quad Z_o = \sqrt{\frac{L}{C_{pv}}} \quad (3.3.5)$$

La funzione di trasferimento che lega le variazioni della corrente dell'induttore e il duty cycle risulta:

$$G_{id}(s) = \left. \frac{\hat{i}_L(s)}{\hat{d}(s)} \right|_{\substack{\hat{i}_{pv}=0 \\ \hat{v}_o=0}} = 2V_o \frac{H(s)}{Z_C} \quad (3.3.6)$$

mentre le funzioni di trasferimento che legano la corrente dell'induttore ai disturbi della tensione di alimentazione e le perturbazioni del carico valgono:

$$G_{ii}(s) = \left. \frac{\hat{i}_L(s)}{\hat{i}_{pv}(s)} \right|_{\substack{\hat{d}=0 \\ \hat{v}_o=0}} = H(s) \quad (3.3.7)$$

$$G_{iv}(s) = \left. \frac{\hat{i}_L(s)}{\hat{v}_o(s)} \right|_{\substack{\hat{d}=0 \\ \hat{i}_{pv}=0}} = (2D - 1) \frac{H(s)}{Z_C} \quad (3.3.8)$$

L'anello di corrente può essere quindi descritto dal diagramma a blocchi di figura 3.7.

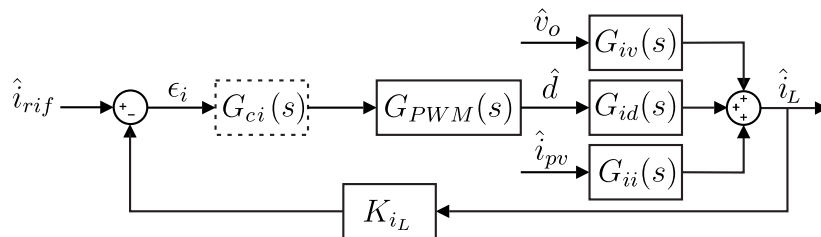


Figura 3.7: Schema a blocchi dell'anello di corrente dello stadio dc-dc ricavato dal circuito di figura 3.6.

Utilizzando la funzione di trasferimento del modulatore (2.4.7), il guadagno d'anello di corrente risulta:

$$T_i(s) = G_{PWM}(s)G_{id}(s)K_{i_L} = K_{i_L} \frac{1}{2N_r} e^{-st_d} \frac{2V_o s C_{pv}}{1 + sR_L C_{pv} + s^2 L C_{pv}} \quad (3.3.9)$$

e per ottenere un risultato di valenza generale viene normalizzato per il guadagno del circuito di condizionamento, del modulatore e anche per il valore della tensione del dc-link ottenendo:

$$T_{i,n}(s) = G_{PWM,n}(s)G_{id,n}(s) = \frac{sC_{pv}}{1 + sR_L C_{pv} + s^2 L C_{pv}} e^{-st_d} \quad (3.3.10)$$

Discretizzando con il metodo backward Euler con passo $1/f_{sw}$ ed utilizzando i dati della tabella 3.2 si ottiene:

$$T_{i,n}(z) = 0.049 \frac{z - 1}{z^2 - 1.87z + 1} \quad (3.3.11)$$

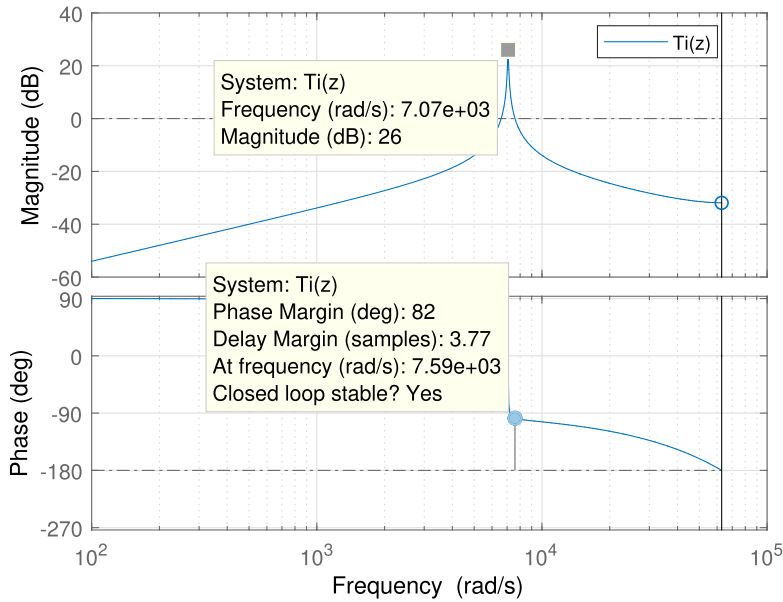


Figura 3.8: Diagramma di Bode del guadagno d'anello di corrente discreto dello stadio dc-dc ricavato dallo schema di figura 3.7.

Come evidenziato dal Diagramma di Bode di figura 3.8, il guadagno d'anello presenta un picco in corrispondenza della pulsazione di risonanza $\omega_o = 7.071$ krad/s e attraversa l'asse a 0 dB alle frequenze $f_{c1} = 1.05$ kHz e $f_{c2} = 1.2$ kHz con margini di fase rispettivamente $\varphi_{m1} = 102.3^\circ$ e $\varphi_{m2} = 82^\circ$. Utilizzando la procedura riportata in appendice C, è stato progettato un regolatore PI per ottenere una frequenza di attraversamento $f_c = f_{sw}/10 = 2$ kHz e margine di fase $\varphi_m = 60^\circ$:

$$G_{ci,n}(z) = 8.25 + 1.19 \frac{z}{z - 1} \quad (3.3.12)$$

Il guadagno d'anello compensato risulta:

$$T_{i,c}(z) = T_{i,n}(z)G_{ci,n}(z) = 0.46 \frac{z - 0.87}{z^2 - 1.87z + 1} \quad (3.3.13)$$

3.3. Modello ai piccoli segnali dell'anello di corrente

In figura 3.9 vengono confrontati i guadagni d'anello di corrente prima e dopo la compensazione. Il sistema compensato soddisfa le specifiche anche se presenta ancora attraversamenti multipli. Il diagramma di Nyquist di figura 3.10 dimostra che il sistema risulta comunque stabile. In figura 3.11 (a) è graficato il diagramma di Bode del guadagno d'anello in catena chiusa e si ricava che il modulo in bassa frequenza vale $-9.7 \text{ dB} \approx 0.327$. Come atteso, nella simulazione di figura 3.11 (b) il valore raggiunto a regime dalla corrente dell'induttore in seguito ad un gradino sul riferimento di 1 A vale 0.321 A.

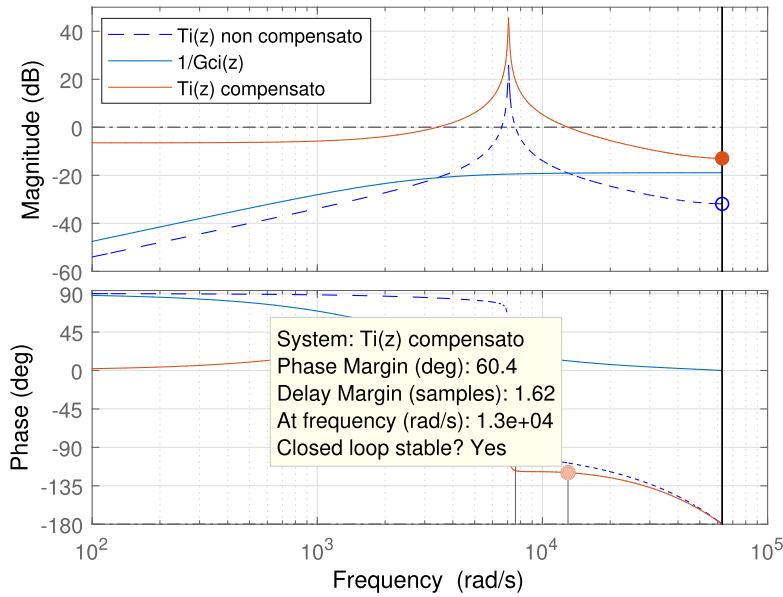


Figura 3.9: Diagramma di Bode: in blu tratteggiato il guadagno d'anello non compensato di figura 3.8. In azzurro il reciproco della funzione di trasferimento del regolatore di corrente (3.3.12) e in rosso il guadagno d'anello compensato (3.3.13).

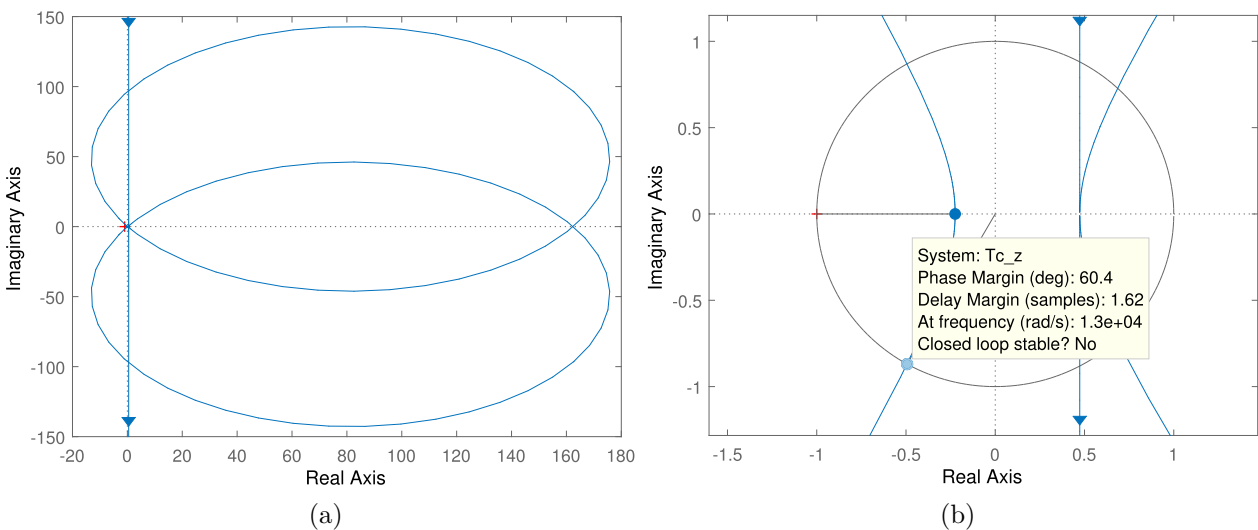


Figura 3.10: Diagramma di Nyquist del guadagno d'anello di corrente compensato di figura 3.9.

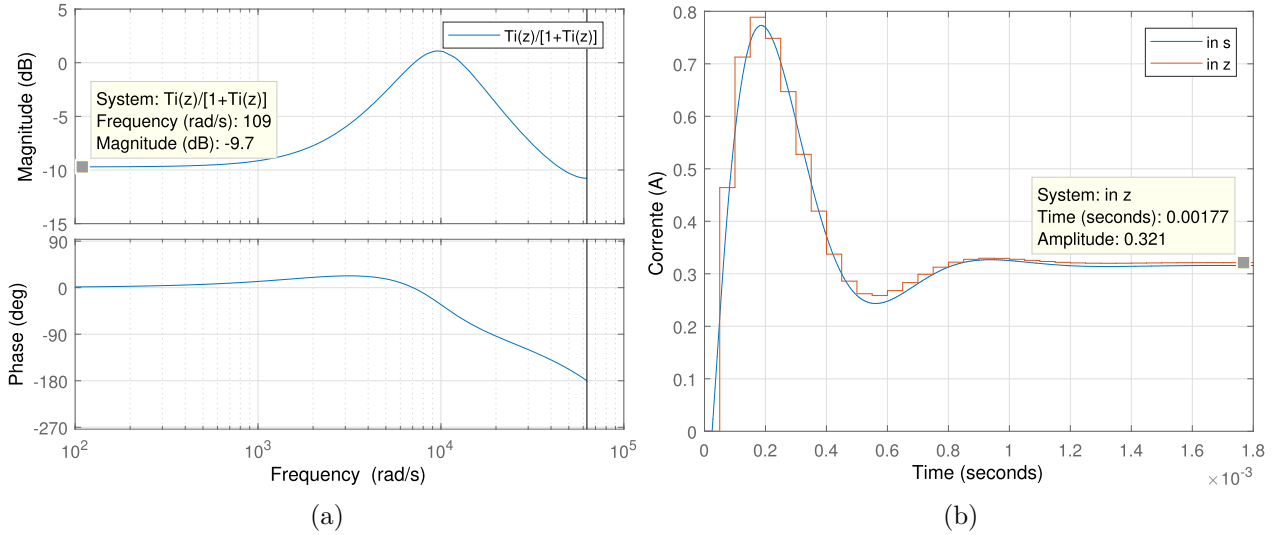


Figura 3.11: Diagramma di Bode del guadagno d'anello di corrente compensato di figura 3.9 in catena chiusa (a). Simulazione Matlab della risposta del sistema in catena chiusa compensato per $f_c = 2 \text{ kHz}$, $\varphi_m = 60^\circ$ ad un gradino di 1 A sul riferimento di corrente (b).

3.4 Modello ai piccoli segnali dell'anello di tensione

Dal modello di figura 3.6, si ricavano le funzioni di trasferimento che legano le variazioni della tensione d'uscita \hat{v}_{pv} alle perturbazioni del duty cycle, della tensione d'ingresso e a quelle del carico:

$$G_{vd}(s) = \left. \frac{\hat{v}_{pv}(s)}{\hat{d}(s)} \right|_{\substack{\hat{v}_o=0 \\ \hat{i}_{pv}=0}} = 2V_o H(s) \quad (3.4.1)$$

$$G_{vv}(s) = \left. \frac{\hat{v}_{pv}(s)}{\hat{v}_o(s)} \right|_{\substack{\hat{d}=0 \\ \hat{i}_{pv}=0}} = (2D - 1)H(s) \quad (3.4.2)$$

$$G_{vi}(s) = \left. \frac{\hat{i}_L(s)}{\hat{i}_{pv}(s)} \right|_{\substack{\hat{d}=0 \\ \hat{v}_o=0}} = -H(s)Z_L \quad (3.4.3)$$

In figura 3.12 è rappresentato lo schema a blocchi completo del convertitore di figura 3.1, nel quale è possibile distinguere i due anelli di controllo: l'anello interno che forza il valore medio della corrente dell'induttore ad assumere il valore del riferimento e l'anello esterno, che genera il riferimento di corrente sulla base della tensione d'uscita e della particolare caratteristica I-V emulata. Le variazioni del riferimento di corrente sono legate a quelle della tensione d'uscita per mezzo del guadagno a piccolo segnale della caratteristica I-V, ovvero dalla sua conduttanza incrementale G_{pv} .

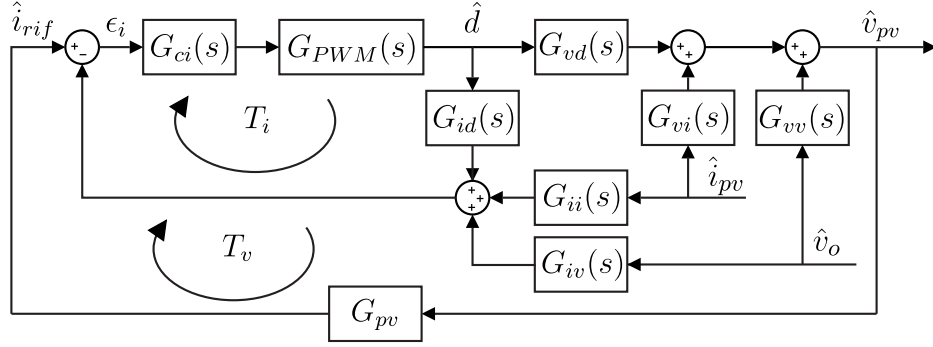


Figura 3.12: Schema a blocchi dello stadio dc-dc di figura 3.1 con l'inclusione dell'anello che genera il riferimento di corrente.

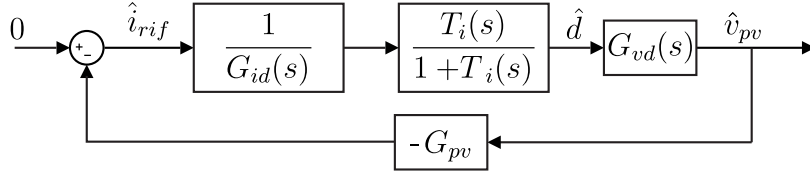


Figura 3.13: Schema a blocchi del guadagno d'anello di tensione dello stadio dc-dc ottenuto dalla figura 3.12.

Risolviendo il loop di corrente interno e mantenendo solo le perturbazioni del duty cycle si giunge alla rappresentazione di figura 3.13 e si ottiene il guadagno d'anello di tensione:

$$T_v(s) = -G_{pv} \frac{T_i(s)}{1 + T_i(s)} \frac{G_{vd}(s)}{G_{id}(s)} \quad (3.4.4)$$

L'algoritmo che risolve l'equazione (1.1.9) e produce il riferimento di corrente è stato implementato sulla scheda di controllo (si veda il capitolo 5) e la massima frequenza di esecuzione raggiunta sperimentalmente è di 2 kHz. Pertanto il guadagno d'anello (3.4.4) è stato modificato aggiungendo un ritardo pari al tempo di esecuzione dell'algoritmo $t_{pv} = 500 \mu\text{s}$:

$$T_v(s) = -G_{pv} \frac{T_i(s)}{1 + T_i(s)} \frac{G_{vd}(s)}{G_{id}(s)} e^{-st_{pv}} \quad (3.4.5)$$

La stabilità del sistema è studiata per i valori di conduttanza incrementale G_{pv} della caratteristica I-V di riferimento, rappresentata in figura 3.14, che corrispondono alle condizioni di corto circuito, punto a potenza massima e circuito aperto. Discretizzando il guadagno d'anello di tensione (3.4.5) con passo t_{pv} ed utilizzando i dati in tabella 3.3 si ottengono i diagrammi di Bode di figura 3.15. La frequenza di attraversamento e il margine di fase corrispondenti ai tre punti di lavoro considerati sono riassunti in tabella 3.4.

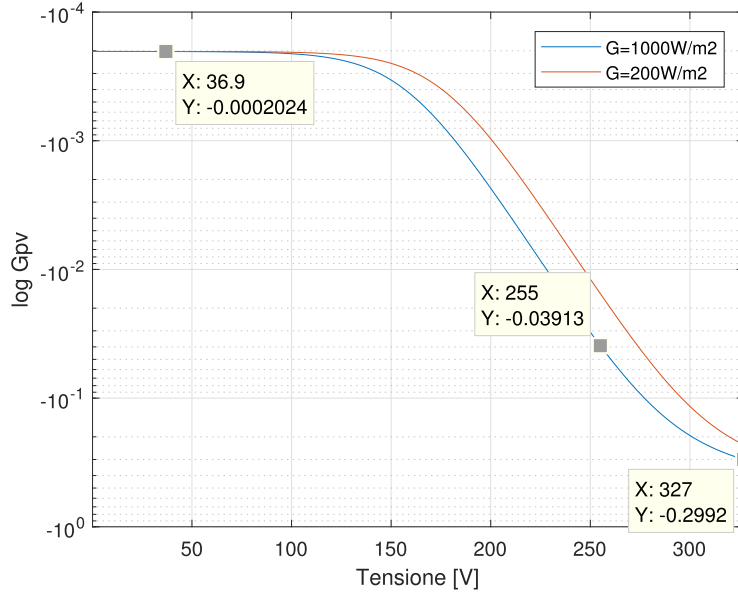


Figura 3.14: Conduttanza incrementale in scala logaritmica ricavate con Matlab della caratteristica I-V di riferimento di figura 1.6 per valori di irraggiamento $G=1\text{ kW/m}^2$ e $G=200\text{ W/m}^2$.

Parametro	Simbolo	Valore
Conduttanza incrementale in corto circuito	$G_{pv,cc}$	-0.2 mS
Conduttanza incrementale nel punto a potenza massima	$G_{pv,mp}$	-39 mS
Conduttanza incrementale a circuito aperto	$G_{pv,oc}$	-0.3 S

Tabella 3.3: Valori della conduttanza incrementale della caratteristica I-V utilizzati per valutare la stabilità del guadagno d'anello di tensione dello stadio dc-dc.

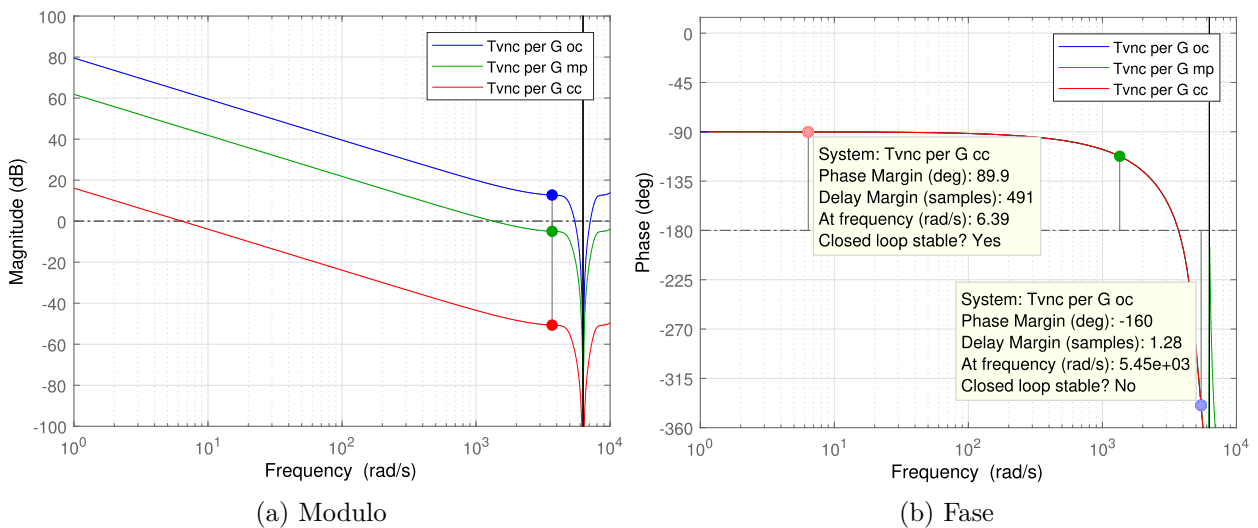


Figura 3.15: Diagramma di Bode del guadagno d'anello di tensione 3.4.5 discreto per i valori della conduttanza incrementale riportati in tabella 3.3. Ritardo della generazione del riferimento di corrente pari a $500\text{ }\mu\text{s}$.

Punto di lavoro dello stadio dc-dc	Frequenza di attraversamento f_c	Margine di fase ϕ_m
Corto circuito	1 Hz	90°
Punto a potenza massima	214 Hz	67.7°
Circuito aperto	867 Hz	-160°

Tabella 3.4: Frequenza di attraversamento e margine di fase del guadagno d'anello di tensione di figura 3.15 per le condizioni operative definite in tabella 3.3.

Dai dati in tabella 3.4 il sistema risulta stabile e con ampio margine di fase fino all'intorno del punto a massima potenza, superato il quale il margine di fase si riduce rapidamente sino a risultare negativo nella condizione di circuito aperto. Viene proposta una compensazione volta ad ottenere un margine di fase minimo di 60° in tutte le condizioni operative, introducendo una coppia zero-polo descritta dalla funzione di trasferimento in s:

$$G_{cv}(s) = \frac{1 + s/100}{1 + s/10} \quad (3.4.6)$$

che discretizzata alla frequenza di esecuzione dell'algoritmo risulta:

$$G_{cv}(z) = 0.1 \frac{z - 0.95}{z - 0.995} \quad (3.4.7)$$

In figura 3.16 è mostrato il diagramma di Bode del sistema compensato; le prestazioni ottenute sono riassunte in tabella 3.5.

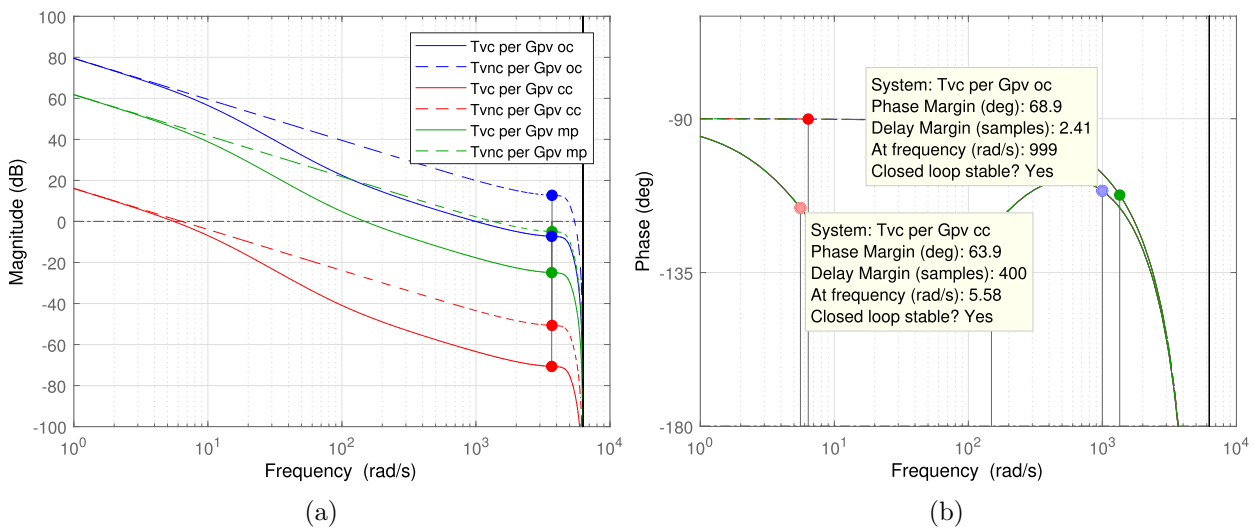


Figura 3.16: Diagramma di Bode del guadagno d'anello di tensione compensato dello stadio dc-dc per le condizioni operative definite in tabella 3.3.

Punto di lavoro dello stadio dc-dc	Frequenza di attraversamento f_c	Margine di fase ϕ_m
Corto circuito	0.9 Hz	64°
Punto a potenza massima	23.7 Hz	57.6°
Circuito aperto	159 Hz	68.9°

Tabella 3.5: Frequenza di attraversamento e margine di fase del guadagno d'anello di tensione compensato dello stadio dc-dc per le condizioni operative definite in tabella 3.3.

3.5 Simulazione Matlab-Simulink

In figura 3.17 è rappresentato il modello Simulink utilizzato per testare la validità del modello e del controllo del sistema considerato. L'algoritmo iterativo che risolve l'equazione (1.1.9) è implementato tramite il blocco Matlab Function (si veda l'appendice B.3) con passo di campionamento di 2 kHz. Le specifiche della sorgente PV emulata sono date in tabella 1.3. Durante la simulazione possono essere modificate le condizioni ambientali agendo sia sull'irraggiamento che sulla temperatura. I modelli delle figure 3.18, 3.19 implementano la dinamica del sistema direttamente a partire dalle equazioni a valori medi (3.2.3) mentre il modello di figura 3.20, ottenuto con blocchi della libreria SimPowerSystems, rispecchia la topologia di figura 3.1. Il modulatore e il campionamento delle grandezze è realizzato come nella sezione 2.8.

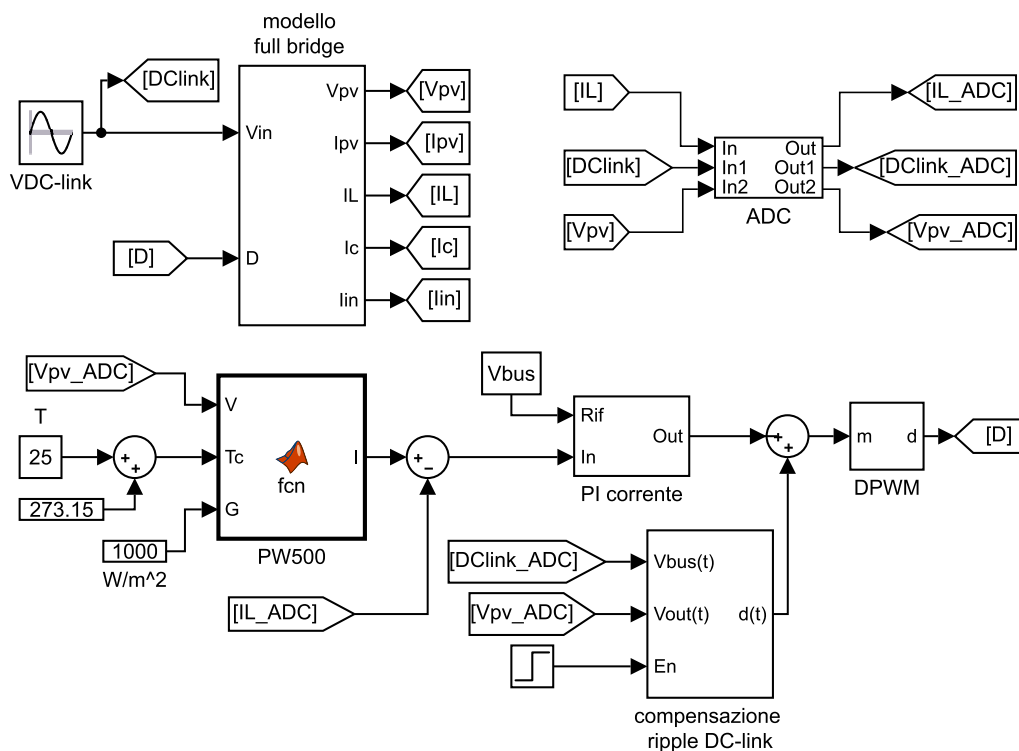


Figura 3.17: Modello Simulink utilizzato per testare il controllo dello stadio dc-dc.

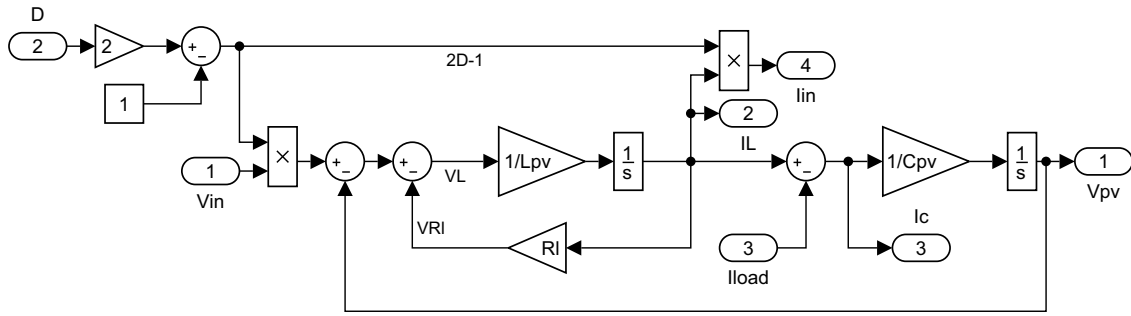


Figura 3.18: Modello del full bridge dello stadio dc-dc ricavato dalle equazioni a valori medi (3.2.3) ed implementato tramite funzioni di trasferimento.

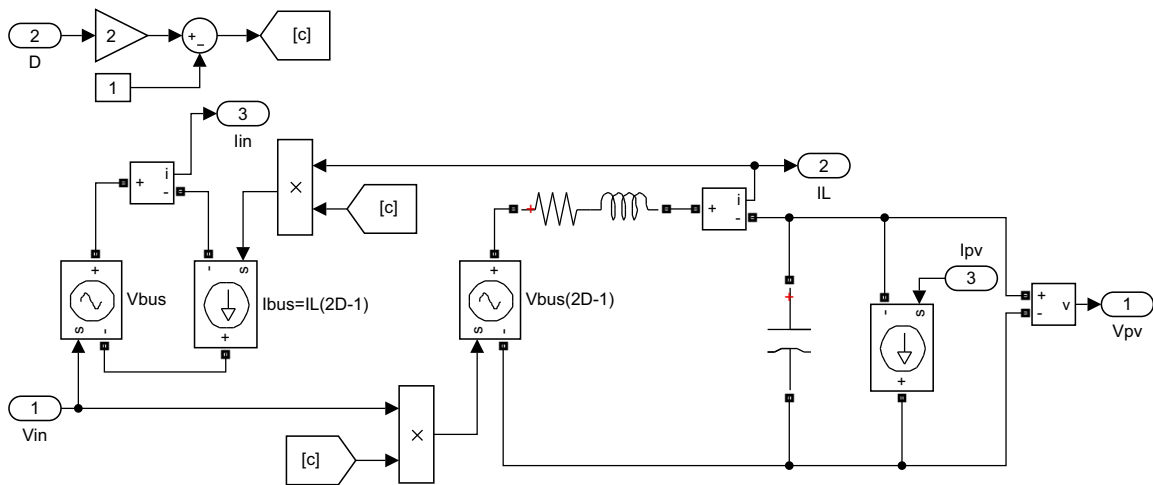


Figura 3.19: Modello del full bridge dello stadio dc-dc ricavato dalle equazioni a valori medi (3.2.3) ed implementato con elementi circuitali della libreria SimPowerSystems.

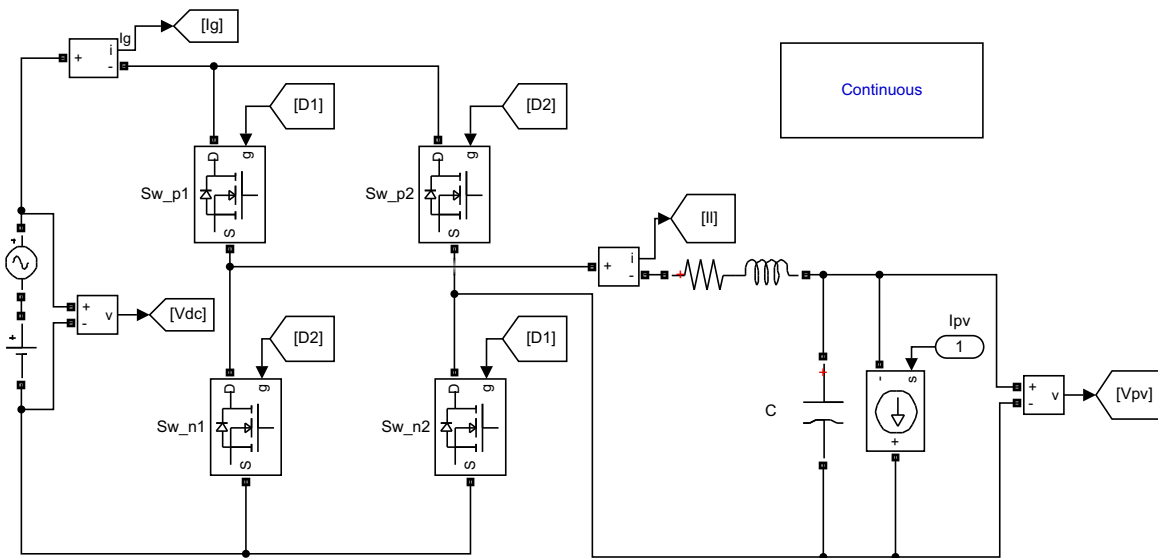


Figura 3.20: Modello del full bridge dello stadio dc-dc ricavato dallo schema di figura 3.1 ed implementato con blocchi della libreria SimPowerSystems.

In figura 3.21 sono graficati gli andamenti istantanei della corrente dell'induttore e della tensione d'uscita corrispondenti al punto di massima potenza. Il carico è costituito da un generatore di corrente del valore di 11.5 A. Il ripple della corrente risulta 4.3 A e quello della tensione 2.7 V, valori in linea con i risultati calcolati nella sezione 3.2. Il valore medio della corrente si assesta al valore di 11.5 A e la componente dc della tensione d'uscita vale circa 253 V.

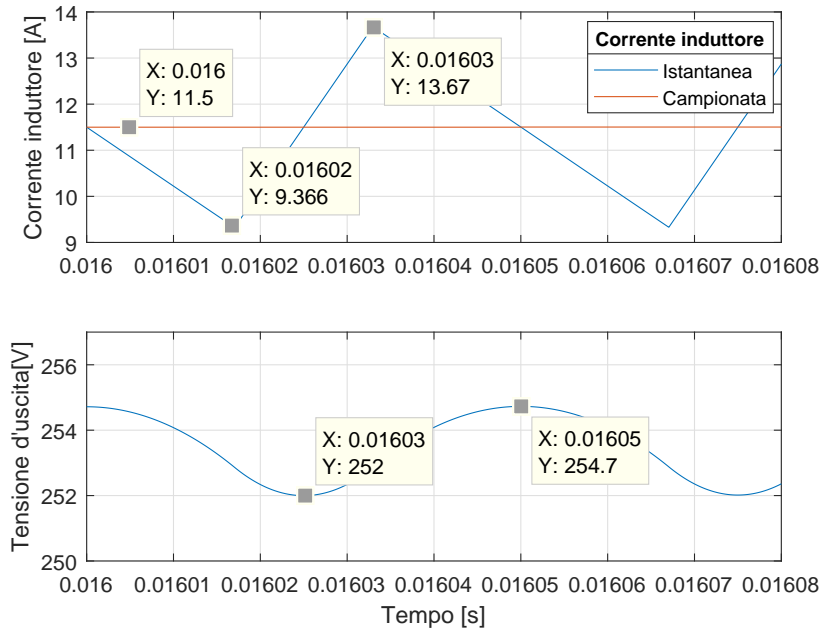


Figura 3.21: Simulazione Simulink: andamento della corrente dell'induttore e della tensione d'uscita istantanea con un generatore di corrente di 11.5 A come carico.

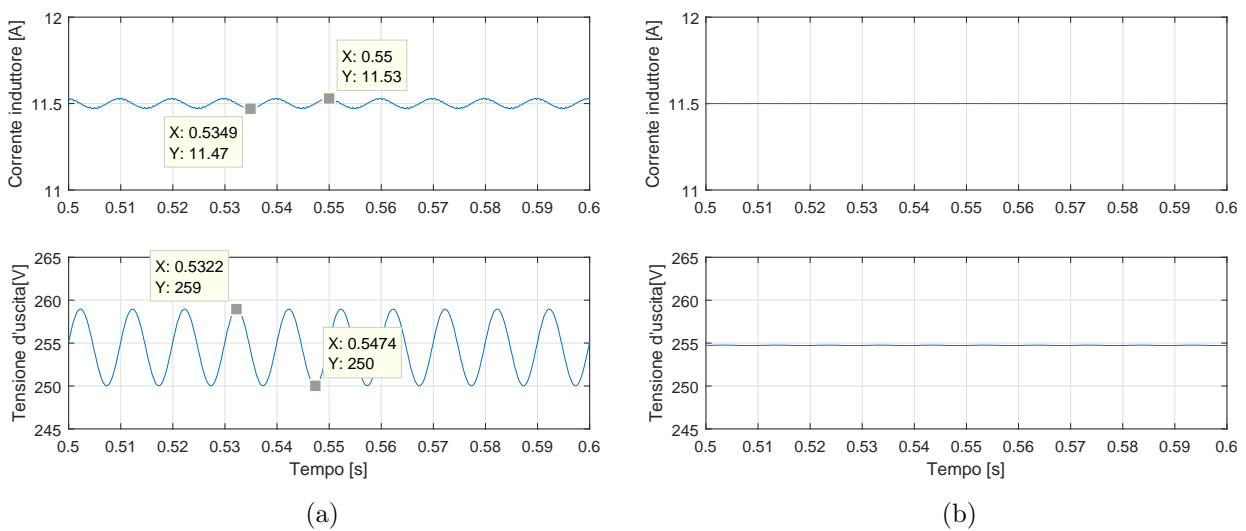


Figura 3.22: Simulazione Simulink: andamento medio della corrente dell'induttore e della tensione d'uscita prima (a) e dopo (b) la compensazione della componente sinusoidale della tensione del dc-link.

Nella figura 3.22(a) è possibile osservare l'effetto della componente sinusoidale a 100 Hz della tensione del dc-link sulle grandezze medie. Tale effetto può essere studiato matematicamente valutando l'attenuazione introdotta dal guadagno d'anello di corrente sui disturbi della tensione di alimentazione, ovvero analizzando la funzione di trasferimento (3.3.8) in catena chiusa:

$$G_{iv,cl}(z) = \frac{G_{iv}(z)}{1 + T_i(z)} \quad (3.5.1)$$

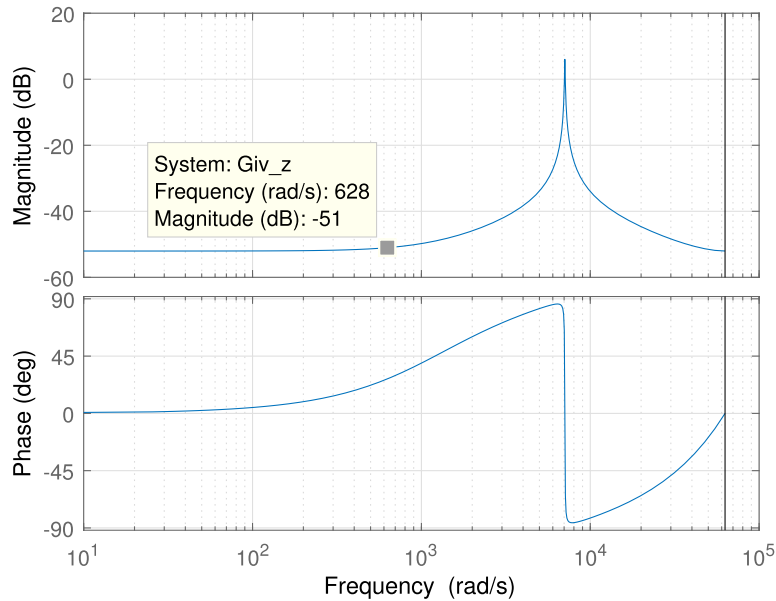


Figura 3.23: Diagramma di Bode della funzione di trasferimento (3.5.1).

Dal diagramma di Bode di figura 3.23 si ricava che l'attenuazione a 100 Hz vale 51 dB ed utilizzando i dati della tabella 3.1 risulta:

$$\Delta i_{L,100\text{Hz}} = \Delta v_o 10^{(-51/20)} \approx 56 \text{ mA} \quad (3.5.2)$$

causando un'oscillazione della tensione d'uscita:

$$\Delta v_{pv,100\text{Hz}} = \Delta i_{L,100\text{Hz}} |Z_C|_{100\text{Hz}} \approx 9 \text{ V} \quad (3.5.3)$$

I valori numerici risultano in accordo con la simulazione di figura 3.22(a). E' possibile introdurre un ramo di feedforward che aggiusti il duty cycle istantaneo in modo da compensare le fluttuazioni dell'ingresso. Indicando con D il valore che si avrebbe se la tensione sul dc-link fosse costante, si ricava:

$$\Delta d(t) = d(t) - D = \frac{1}{2}(M(t) - M) = \frac{1}{2} \frac{v_{pv}(t)}{V_{dc}} \left(\frac{V_{dc}}{v_{dc}(t) - 1} \right) \quad (3.5.4)$$

Tale contributo va sommano all'uscita del regolatore di corrente, come indicato in figura 3.17; pertanto viene progettata una rete anticipatrice per compensare il ritardo t_d del modulatore,

pari a 25 μ s, facendo in modo che il guadagno a 100 Hz risulti unitario:

$$G_f(s) = 0.98 \frac{1 + \frac{s}{616.25}}{1 + \frac{s}{640.62}} \quad (3.5.5)$$

Discretizzando alla frequenza di commutazione f_{sw} si ottiene:

$$G_f(z) = 1.039 \frac{z - 0.9697}{z - 0.9685} \quad (3.5.6)$$

In figura 3.24 è rappresentato il modello Simulink che implementa la (3.5.4). Nella figura 3.22(b) si può osservare l'effetto della compensazione sulle grandezze medie e in figura 3.25 sui valori istantanei.

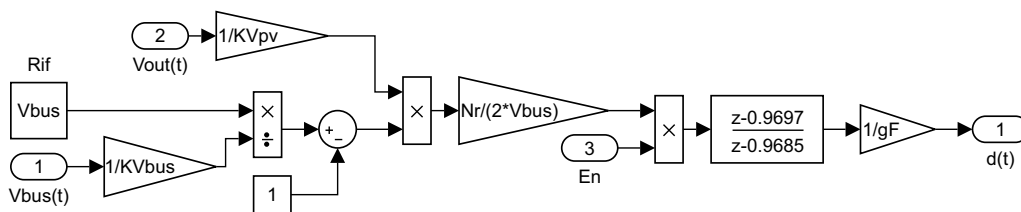


Figura 3.24: Modello Simulink per la compensazione del ripple del dc-link

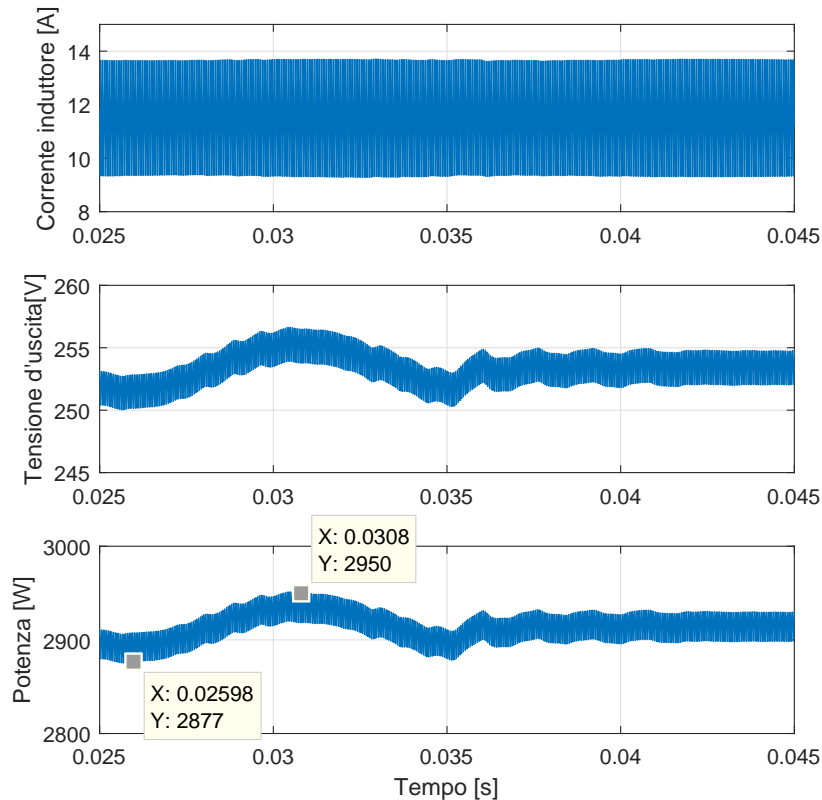


Figura 3.25: Simulazione Simulink: andamenti istantanei della corrente dell'induttore, della tensione e della potenza d'uscita. Nell'istante $t = 35$ ms viene abilitata la compensazione del ripple del dc-link di figura 3.24.

Nel seguito vengono condotte solo simulazioni a valori medi con la compensazione del ripple del dc-link abilitato (figura 3.24). In figura 3.26 viene emulata l'intera caratteristica PV collegando in uscita un generatore di tensione variabile. In figura 3.27 vengono presentate le risposte dinamiche del sistema nel caso di carico costituito da un generatore tensione. Nelle figure 3.28 e 3.29 vengono presentate le risposte dinamiche del sistema nel caso di carico costituito da un generatore di corrente e in figura 3.30 nel caso di carico resistivo.

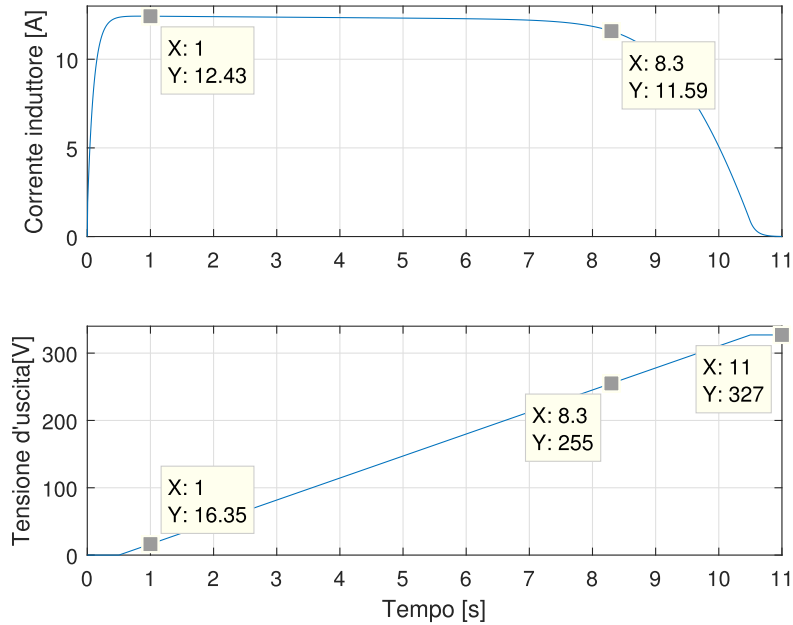


Figura 3.26: Simulazione Simulink: emulazione dell'intera caratteristica IV variando linearmente il generatore di tensione di carico da 0 a 327 V. I punti notevoli segnati coincidono con le specifiche della sorgente fotovoltaica di riferimento date in tabella 1.3.

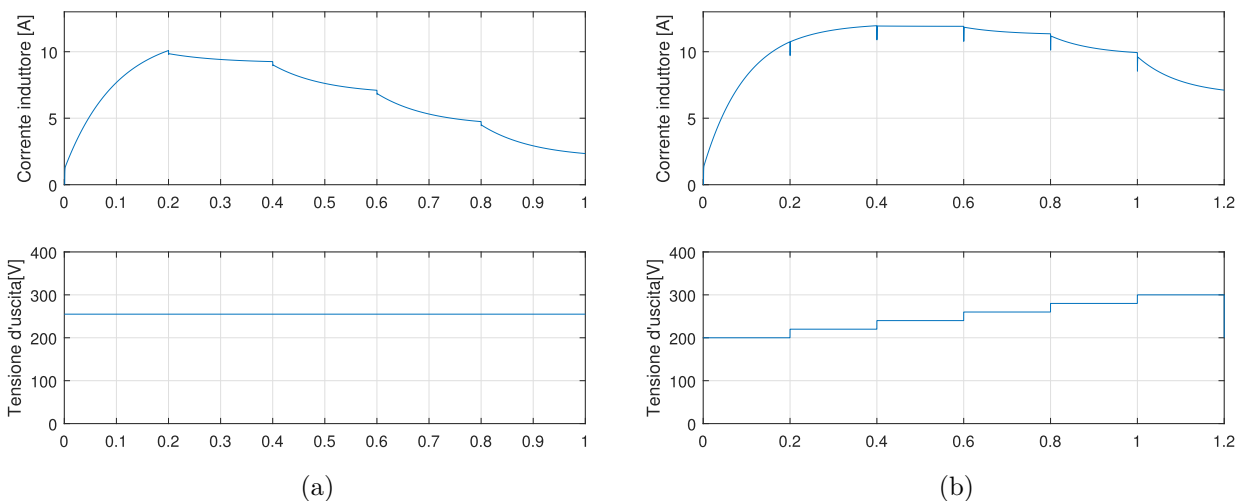


Figura 3.27: Simulazione Simulink: (a) andamento della corrente dell'induttore e della tensione d'uscita in risposta a variazioni a gradino dell'irraggiamento da 1000 W/m^2 a 200 W/m^2 con un generatore di tensione di 255 V come carico. (b) Andamento della corrente dell'induttore in risposta a variazioni a gradino della tensione del generatore di carico da 200 V a 300 V per illuminazione costante 1 kW/m^2 .

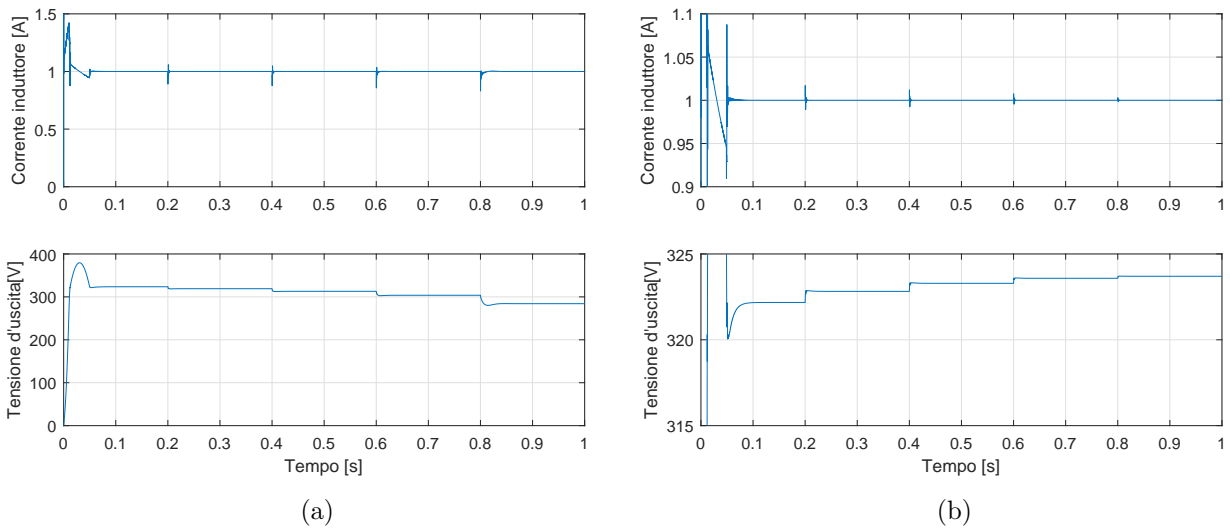


Figura 3.28: Simulazione Simulink: (a) andamento della corrente dell'induttore e della tensione d'uscita in risposta a variazioni a gradino dell'irraggiamento da 1000 W/m^2 a 200 W/m^2 ; (b) variazioni a gradino della temperatura della sorgente PV da 10°C a 30°C con un generatore di corrente di 1 A come carico.

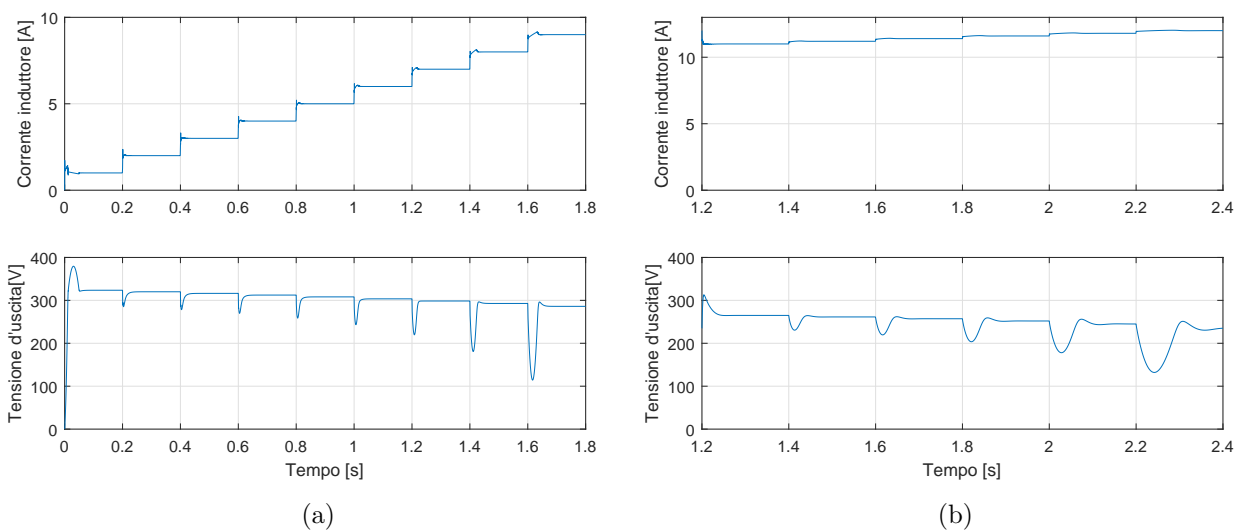


Figura 3.29: Simulazione Simulink: (a) andamento della corrente dell'induttore e della tensione d'uscita in risposta a variazioni a gradino della corrente del generatore di carico da 1 A a 9 A , (b) da 11 A a 12 A per irraggiamento costante di 1 kW/m^2 .

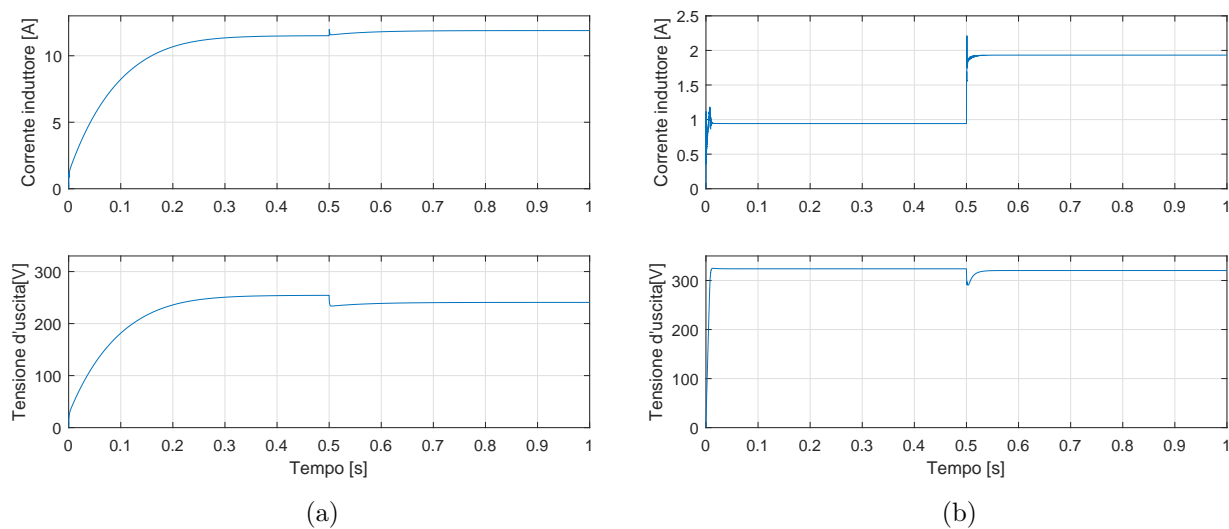


Figura 3.30: Simulazione Simulink. Andamento della corrente dell'induttore e della tensione d'uscita in risposta ad una variazione a gradino di 1 A di assorbimento di corrente: (a) con carico resistivo di 22.1Ω , (b) 343.6Ω , corrispondenti rispettivamente alle resistenze statiche da collegare alla sorgente PV per produrre una potenza di 3 kW e 300 W.

Capitolo 4

Descrizione del prototipo

4.1 Piattaforma NI GPIC



Figura 4.1: Piattaforma NI sbRIO GPIC.

Il controllo dell'emulatore è basato sulla piattaforma National Instruments General Purpose Inverter Controller (GPIC) composta dalla connessione di due schede:

- sbRIO-9606, che ospita un processore ad uso generico e un FPGA (Field Programmable Gate Array) Xilinx Spartan-6;
- NI 9683 Mezzanine, una scheda di espansione che dispone di una serie di ingressi/uscite digitali e analogici e ne realizza l'interfaccia per scheda sbRIO-9606.

La piattaforma GPIC offre la possibilità di acquisire simultaneamente fino a 16 ingressi analogici attraverso il Simultaneous AI Channel e di effettuare misure single-ended oppure differenziali con un intervallo d'ingresso selezionabile tra $\pm 5\text{ V}$ o $\pm 10\text{ V}$ e una risoluzione di 12 bit. I circuiti di condizionamento (sensing) delle tensioni e correnti vengono progettati in funzione delle risorse offerte da questa specifica piattaforma. I segnali di controllo dei dispositivi dei ponti sono generati utilizzando l'uscita digitale specifica Half-bridge DO che presenta uno stadio

d'uscita a topologia totem-pole con tensione di alimentazione V_{ext} impostabile dall'esterno, come mostrato in figura 4.3.

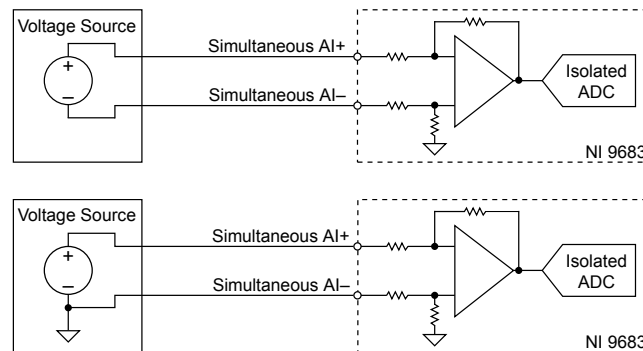


Figura 4.2: Collegamento di una tensione single-ended o differenziale alla piattaforma GPIC.

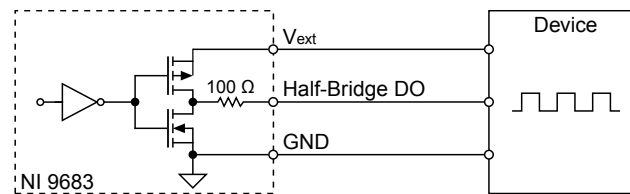


Figura 4.3: Stadio d'uscita della porta Half-bridge DO della piattaforma GPIC.

4.2 Moduli di potenza

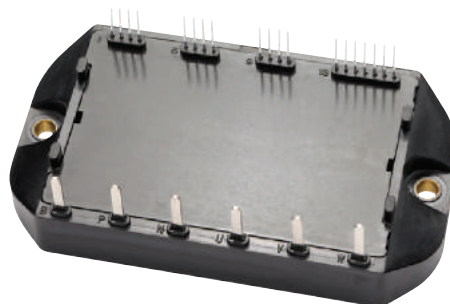


Figura 4.4: Modulo IPM (Intelligent Power Module) PM50B4L1C060.

I full bridge dello stadio d'ingresso e d'uscita vengono implementati con due moduli PM50B4L1C060 prodotti dall'azienda Powerex. Ciascun modulo consiste di quattro transistor bipolari a gate isolato (IGBT) con circuito di pilotaggio (driver) integrato e quattro diodi di ricircolo. All'interno del modulo, gli IGBT sono già collegati in configurazione full bridge ed è sufficiente fornire le alimentazioni ai driver e utilizzare un circuito di interfaccia per pilotarli. In figura 4.5 è rappresentato lo schema funzionale del dispositivo e in tabella 4.1 sono riportate le condizioni operative raccomandate dal produttore.

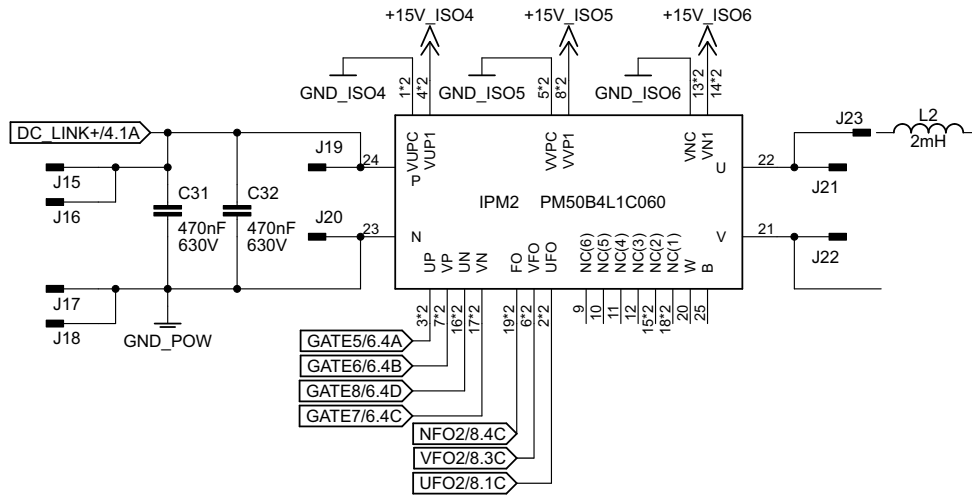


Figura 4.7: Schema delle connessioni del modulo PM50B4L1C060 che implementa lo stadio d'uscita.

4.2.1 Circuito di alimentazione dei driver

Ciascun driver possiede il proprio riferimento di tensione collegato all'emettitore dell'IGBT pilotato, come mostrato in figura 4.8, e necessita di un'alimentazione di 15 V isolata. I driver collegati agli IGBT della parte inferiore del ponte (low side) condividono il riferimento (i.e., la massa del dc-link) e possono essere alimentati dalla stessa sorgente. Allo scopo vengono utilizzati sei convertitori DC-DC Recom Power 1515s, con tensione d'uscita 15 V, potenza erogabile 1 W e tensione d'isolamento 3 kV. All'uscita di ciascuno, come mostrato in figura 4.9, è collegato un condensatore elettrolitico da 10 μ F con lo scopo di fornire i picchi di corrente richiesti dai driver durante le commutazioni.

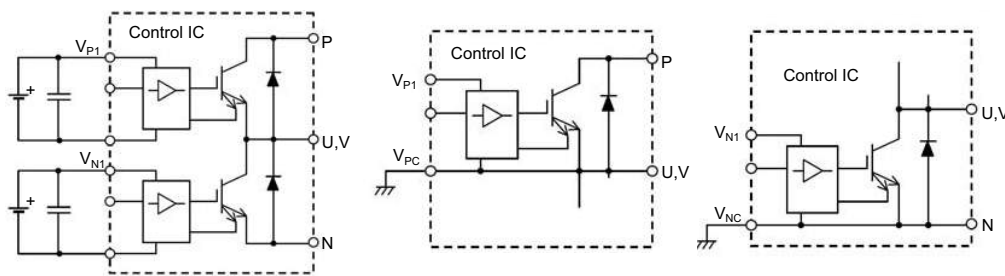


Figura 4.8: Rappresentazione schematica delle connessioni di alimentazione dei driver [16].

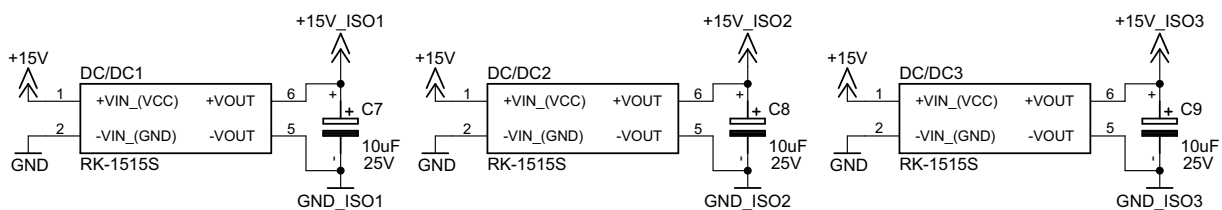


Figura 4.9: Alimentazioni isolate dei driver del modulo PM50B4L1C060 che implementa lo stadio d'ingresso.

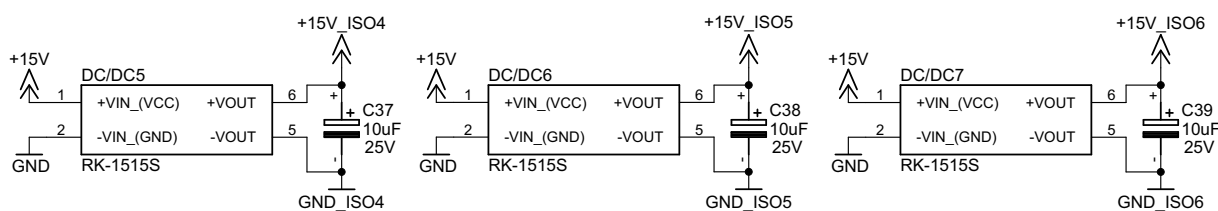


Figura 4.10: Alimentazioni isolate dei driver del modulo PM50B4L1C060 che implementa lo stadio d'uscita.

L'alimentazione dei moduli stessi è fornita dall'esterno mediante un alimentatore da laboratorio provvisto dell'uscita $\pm 15\text{ V}$ e $+5\text{ V}$, necessarie al funzionamento delle altre parti del circuito.

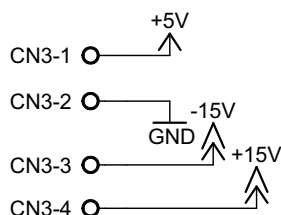


Figura 4.11: Connettore di alimentazione dei circuiti di controllo.

4.2.2 Circuito di interfaccia dei driver

Data la configurazione dei driver, anche ciascun segnale di controllo deve essere fornito in modo isolato, come schematizzato in figura 4.12. Allo scopo viene progettato il circuito di interfaccia di figura 4.13 utilizzando gli opto-isolatori HCPL-4506, caratterizzati da tempi di commutazione rapidi ed alta immunità ai transitori di modo comune (CMRR). Sebbene siano dotati di una resistenza di pull-up integrata, come mostrato in figura 4.15, è stato scelto di utilizzarne una esterna con lo scopo di diminuire gli accoppiamenti capacitivi ingresso-uscita che potrebbero portare ad una diminuzione del CMRR.

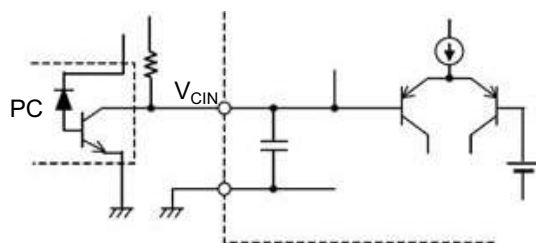


Figura 4.12: Circuito equivalente della sezione di controllo dei driver [16].

Sul lato isolato ciascun opto-isolatore condivide l'alimentazione del driver che pilota. I condensatori ceramici da 100 nF mostrati in figura 4.13 hanno lo scopo di fornire un percorso di scarica per i disturbi in alta frequenza presenti sull'alimentazione prima che entrino negli opto-isolatori stessi. La resistenza di pull-up di $20\text{ k}\Omega$ assicura i tempi di commutazione specificati in tabella 4.2. I LED degli opto-isolatori sono pilotati dall'uscita Half-bridge DO della piattaforma GPIC (figura 4.3) e per quest'ultima è stata scelta una tensione di alimentazione $V_{ext} = 15\text{ V}$, ricavata

dall'alimentazione principale e filtrata da una ferrite e un circuito RC con frequenza di taglio di 16 kHz, come mostrato in figura 4.14. La resistenza in serie ai LED è dimensionata per una corrente inferiore al valore massimo indicato sul datasheet, tenendo conto anche della resistenza già presente sulle porte Half-bridge DO. Il valore finale è stato scelto in base alla disponibilità. Con i dati della tabella 4.2 si ottiene:

$$R_{LED} \geq \frac{V_{ext} - V_F}{I_{F(on)}} - R_{HBD0} = 575 \Omega \implies R_{LED} = 750 \Omega \quad (4.2.1)$$

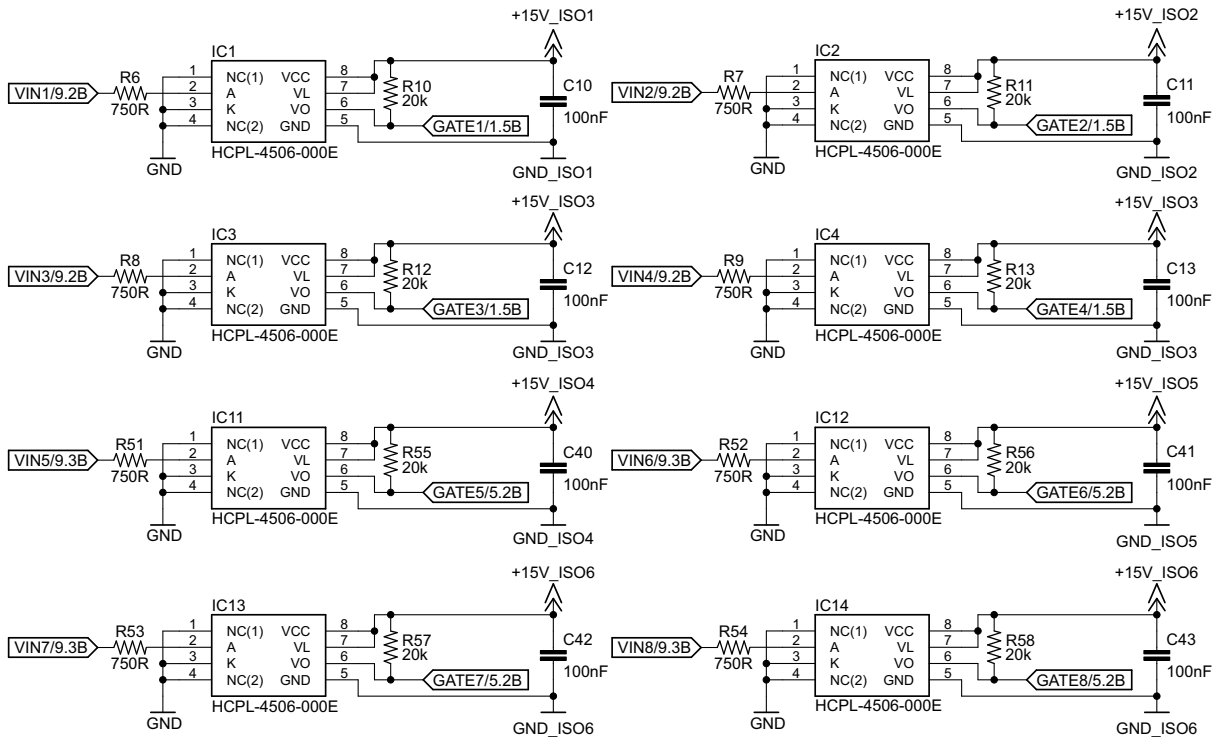


Figura 4.13: Circuito di interfaccia tra i driver del modulo PM50B4L1C060 e la piattaforma GPIC.

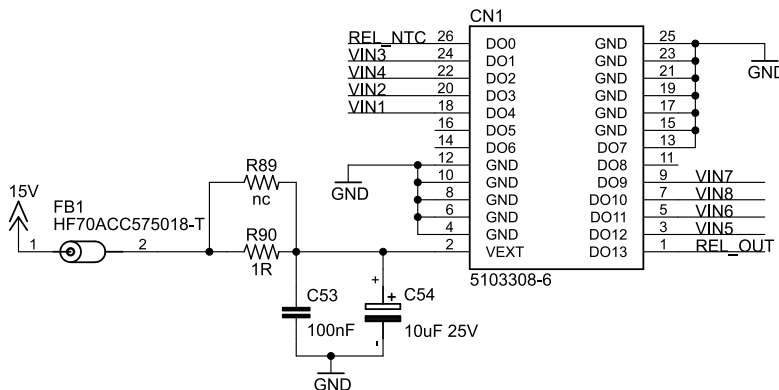


Figura 4.14: Schema delle connessioni tra il circuito di interfaccia dei driver e la porta Half-bridge DO della piattaforma GPIC. L'alimentazione di quest'ultima è filtrata con frequenza di taglio di 16 kHz, inferiore a quella di commutazione.

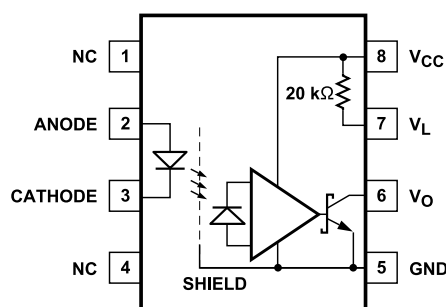


Figura 4.15: Circuito equivalente dell'optoisolatore HCPL-4506.

Parametro	Simbolo	Valore
Rapporto di trasferimento corrente	CTR	$\geq 44\%$
Tempo di propagazione livello alto-basso	t_{PHL}	480 ns
Tempo di propagazione livello basso-alto	t_{PLH}	550 ns
Immunità ai transitori di modo comune	$CMRR$	15 kV/ μ s
Corrente massima del led	$I_{F(on)}$	20 mA
Tensione diretta del led	$V_{F(on)}$	1.5 V
Tensione di alimentazione	V_{CC}	4.5 - 30 V

Tabella 4.2: Specifiche dell'optoisolatore HCPL-4506.

4.2.3 Circuito di interfaccia per i segnali di malfunzionamento

Il modulo PM50B4L1C060 è internamente protetto contro condizioni di cortocircuito, eccessiva temperatura e bassa tensione di alimentazione dei driver. Oltre a disabilitare automaticamente i comandi di gate, dispone delle uscite F_O (Fault output) a collettore aperto per segnalare all'esterno eventuali condizioni di malfunzionamento e permetterne la gestione anche a livello di software di controllo.

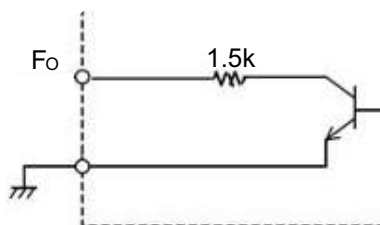


Figura 4.16: Funzionamento interno dell'uscita Fault output del modulo PM50B4L1C060 [16].

Il circuito d'interfaccia impiegato è basato sull'optoisolatore FOD817 in configurazione non invertente, come mostrato in figura 4.17. In serie ad ogni uscita F_O è collegato il LED dell'optoisolatore e uno per dare un'indicazione visiva di quale specifico driver ha generato la condizione di malfunzionamento. In antiparallelo ai LED è collegato un diodo di segnale di tipo 1N4148 per proteggerli da possibili sovratensioni sul terminale F_O , che potrebbero risultare maggiori

della massima tensione inversa dei led [16]. Sul lato relativo alla scheda di controllo si è preferito ridurre il numero di connessioni unendo assieme gli emettitori per ottenere un unico segnale per ciascun modulo. Il dimensionamento della resistenza di emettitore è fatto per ottenere una tensione d'uscita superiore a 4.5 V (in caso di attivazione del sistema di protezione del modulo) considerando che la corrente che vi scorre è legata a quella del LED dal rapporto di trasferimento di corrente CTR. Con i dati di tabella 4.1 e tabella 4.3 si ottiene:

$$I_{LED} = \frac{V_D - 2V_F}{1.5 \text{ k}\Omega} = 8 \text{ mA} \quad (4.2.2)$$

$$R_E \geq \frac{4.5}{I_{LED}CTR} \approx 560 \Omega \implies R_E = 1 \text{ k}\Omega \quad (4.2.3)$$

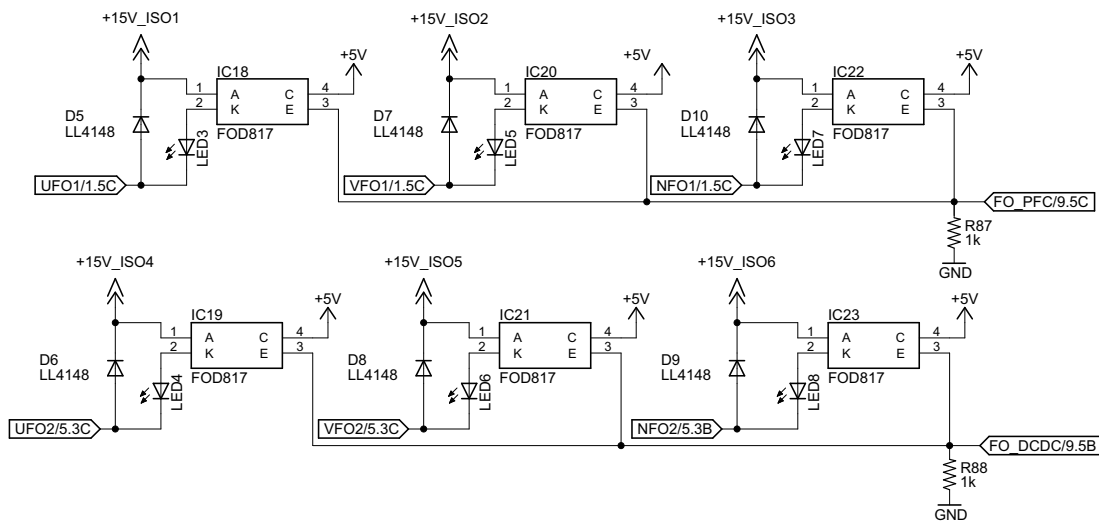


Figura 4.17: Circuito di interfaccia tra le uscite di segnalazione malfunzionamento del modulo PM50B4L1C060 e la piattaforma GPIC.

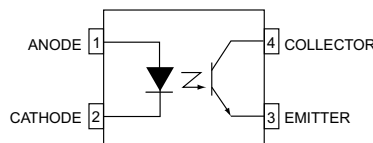


Figura 4.18: Schema funzionale dell'opto-isolatore FOD817.

Parametro	Simbolo	Valore
Rapporto di trasferimento corrente	CTR	$\geq 100\%$
Corrente massima del led	I_F	50 mA
Tensione diretta del led	V_F	1.2 V
Tensione inversa del led	V_R	6 V
Tensione di saturazione	$V_{CE(sat)}$	0.1 V

Tabella 4.3: Specifiche dell'opto-isolatore FOD817.

4.3 Circuito di limitazione della corrente durante il transitorio di accensione

Per limitare l'impulso di corrente al collegamento della tensione di alimentazione e il condensatore del dc-link è scarico (si veda sezione 2.6) vengono posti in serie all'induttore dello stadio d'ingresso due termistori a coefficiente di temperatura negativo (NTC) B57364S0100M0, caratterizzati da una resistività a temperatura ambiente $R_{25^{\circ}\text{C}} = 20\ \Omega$ e corrente massima continua 7.5 A. Una volta concluso il transitorio possono essere esclusi attraverso i relè posti in parallelo, mostrati in figura 4.19. La bobina dei relè impiegati ha una tensione nominale di 12 V mentre l'alimentazione della scheda è di 15 V, pertanto viene posta in serie una resistenza di 47 Ω per limitarne la corrente. Il MOSFET utilizzato è un Infineon BSP372L6327 con corrente di drain di 1.7 A e tensione di gate massima di 14 V. Il comando di accensione è dato attraverso la porta Half-bridge DO, che presenta una tensione d'uscita di 15 V (si veda figura 4.14). Pertanto sul gate viene posto un partitore di tensione con guadagno 0.5. Ogni relè è provvisto del diodo di ricircolo in parallelo alla bobina ed è presente un LED che ne indica l'accensione.

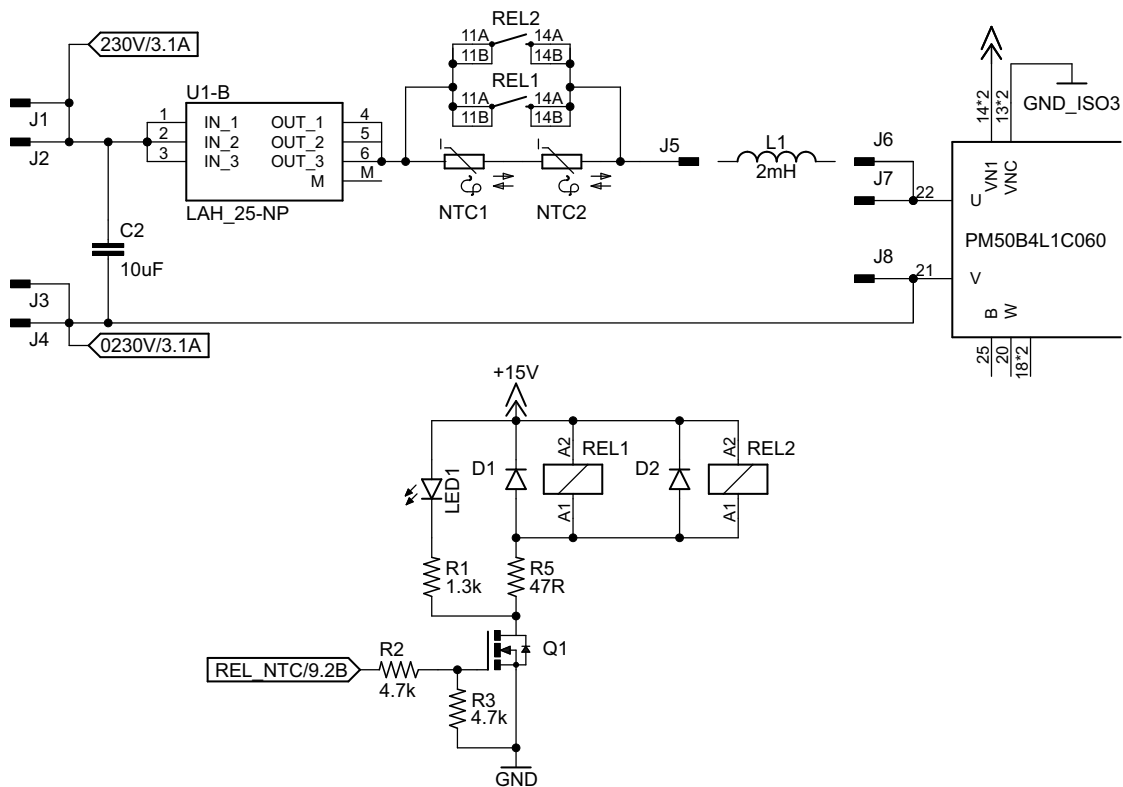


Figura 4.19: Circuito di limitazione della corrente durante il transitorio di caricamento dei condensatori del dc-link.

4.4 Circuiti di condizionamento delle correnti

La misura delle correnti degli induttori è fatta in modo isolato utilizzando i trasduttori ad effetto Hall LEM LAH 25-NP, caratterizzati da una banda di 200 kHz e un guadagno di corrente

4.4. Circuiti di condizionamento delle correnti

selezionabile, tra 1,2,3:1000. Il circuito, simmetrico per entrambi gli stadi, è dimensionato per misurare una corrente sinusoidale di $16 A_{rms}$, collegando in parallelo gli ingressi e le uscite del trasduttore (guadagno 1:1000) e selezionando una resistenza di misura di valore opportuno. Con i dati di tabella 4.4 si ricava che la massima tensione d'uscita del LEM vale:

$$V_{M,MAX} = \frac{I_{PM}}{1000} R_{M,MIN} = \pm 6 V \quad (4.4.1)$$

Pertanto gli ingressi analogici della piattaforma GPIC vengono configurati per un intervallo d'ingresso di $\pm 5 V$ e il dimensionamento della resistenza di misura e degli altri circuiti di sensing è condotto in funzione di esso:

$$V_M = \pm 5 V = R_M I_{sec} = R_M \frac{I_{pri}}{1000} = R_M \frac{\pm 16\sqrt{2}}{1000} \implies R_M = 220 \Omega \quad (4.4.2)$$

Tra l'uscita dei LEM e l'ingresso analogico Simultaneous AI della piattaforma GPIC è collegato un amplificatore operazionale TL081 in configurazione inseguitore di tensione (buffer), alimentato a tensione duale $\pm 15 V$. Sulla scheda, in parallelo a R_M , è posto un condensatore di filtro, lasciato non montato. Il guadagno dei circuiti di sensing risulta $K_{iac} = K_{iL} = 0.22 V/A$.

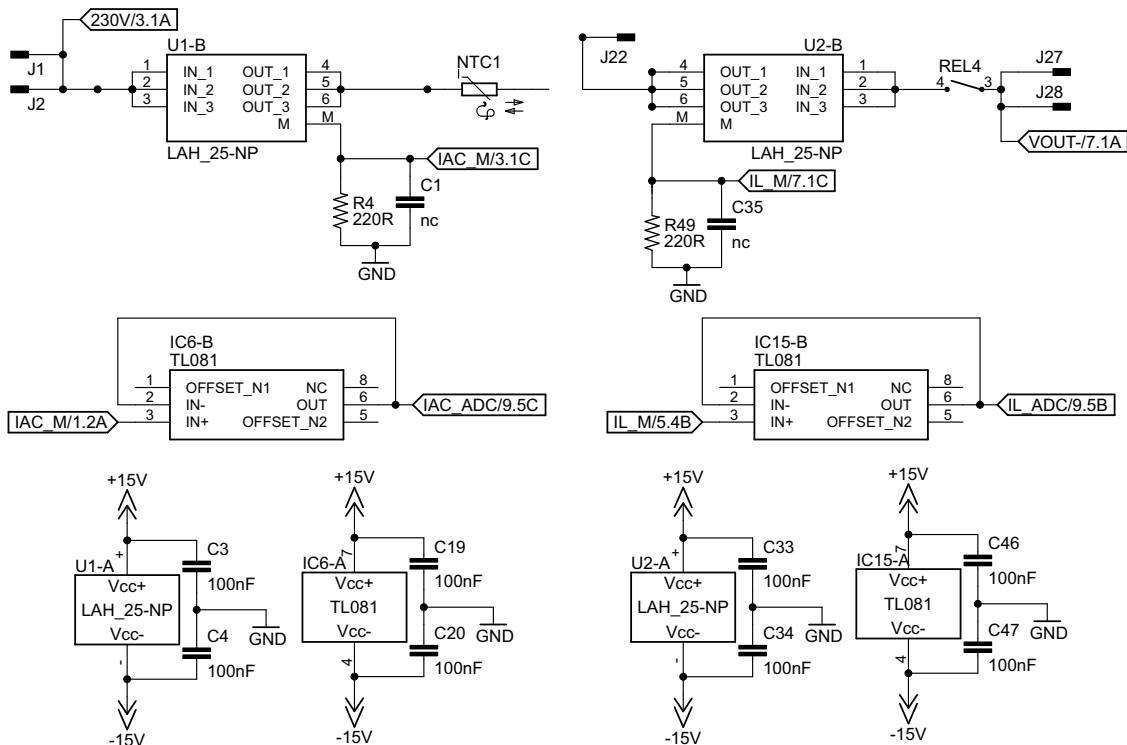


Figura 4.20: Circuito di sensing della corrente sugli induttori basato sul trasduttore LEM LAH 25-NP.

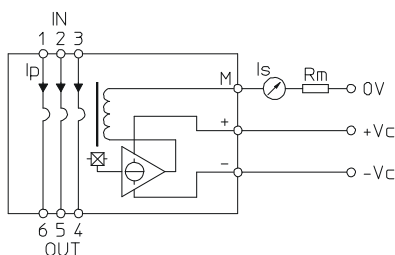


Figura 4.21: Circuito equivalente del trasduttore LEM LAH 25-NP

Parametro	Simbolo	Valore
Corrente efficace avvolgimento primario	I_{PN}	25 At
Corrente massima avvolgimento primario	I_{PM}	± 55 At
Resistenza massima di misura	$R_{M,MIN}$	109 Ω
Rapporto di conversione	K_N	1-2-3:1000
Resistenza dell'avvolgimento primario	R_P	0.18 m Ω
Tensione di alimentazione	U_C	± 15 V
Corrente di offset	I_{OS}	± 15 mA
Banda	BW(-1 dB)	DC-200 kHz

Tabella 4.4: Specifiche del trasduttore LEM LAH 25-NP.

4.5 Circuiti di condizionamento delle tensioni

Come per le correnti, anche per le letture di tensione si è scelto di mantenere isolati gli ingressi della piattaforma GPIC dalla parte di potenza. Date le tensioni in gioco [tabella 4.6], è necessario innanzitutto scalarle con un opportuno partitore resistivo. Tuttavia l'ingresso e l'uscita del circuito sono collegati al punto centrale delle gambe dei ponti, come schematizzato in figura 4.22. Pertanto sui nodi v_1, v_2 , e in modo analogo per la tensione d'uscita, è presente una tensione di modo comune di valore pari alla tensione del dc-link che commuta alla frequenza f_{sw} , come mostrato nella simulazione di figura 4.23. Si rende quindi necessario effettuare una misura di tipo differenziale.

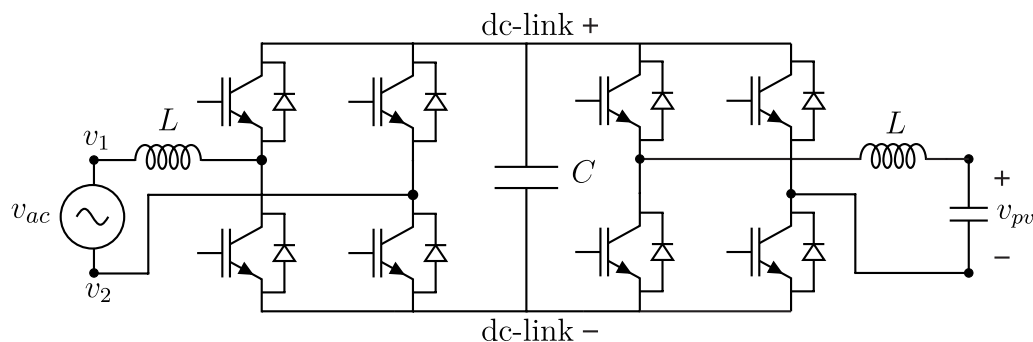
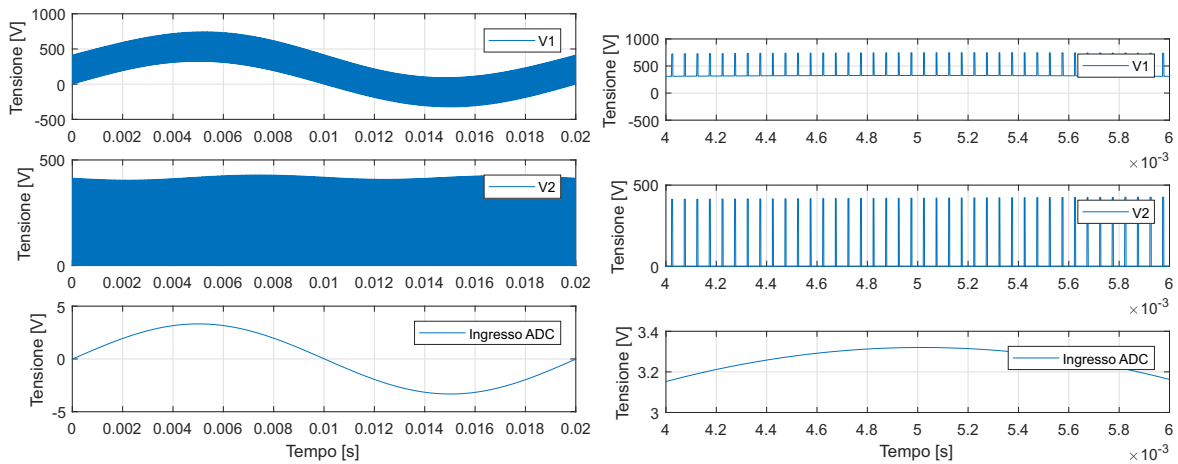


Figura 4.22: Rappresentazione schematica delle connessioni delle tensioni d'ingresso ed uscita del circuito.

4.5. Circuiti di condizionamento delle tensioni



(a) Un periodo di rete

(b) Particolare

Figura 4.23: Simulazione Simulink della misura differenziale della tensione d'ingresso nel caso specifico di tensione sinusoidale.

Allo scopo viene impiegato l'amplificatore differenziale di isolamento TLP7820, caratterizzato da un guadagno di tensione intrinseco di 8.2 e un'elevata immunità ai transitori di modo comune. L'integrato necessita di un'alimentazione doppia a 5 V, una per la sezione d'ingresso, con riferimento collegato alla massa del dc-link, e una isolata con riferimento collegato alla massa della scheda di controllo, come mostrato in figura 4.28. Le specifiche sono riassunte in tabella 4.5. I partitori resistivi di figura 4.24 sono dimensionati per scalare una tensione complessiva di 900 V, data dalla somma della tensione che s'intende misurare e quella di modo comune, fino ai 200 mV richiesti dallo stadio d'ingresso dei TLP7820. Il rapporto di partizione ottenuto è circa 1:4412, sia per l'ingresso sia per l'uscita. Su ogni partitore è posto un condensatore di valore 22 nF ottenendo una frequenza di taglio di circa 10.6 kHz.

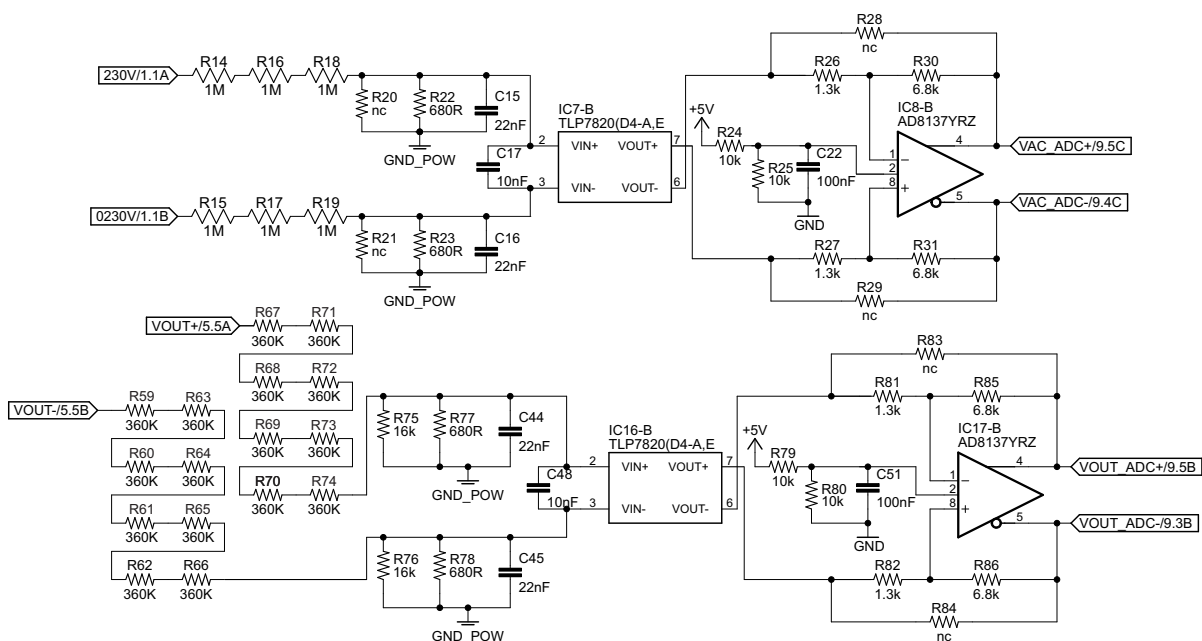


Figura 4.24: Circuito di condizionamento delle tensioni d'ingresso ed uscita.

L'uscita differenziale del TLP7820 viene poi amplificata dall'amplificatore differenziale AD8137, alimentato a tensione singola $V_{cc} = 5\text{ V}$. Sull'ingresso di modo comune viene applicata la tensione $V_{CM} = 2.5\text{ V}$ ottenuta con un partitore resistivo, come mostrato in figura 4.24. Il guadagno è impostato esternamente dalle resistenze R_F e R_G , indicate nello schema di figura 4.27. A fronte di una tensione d'ingresso (differenziale) di 400 V , l'uscita del TLP7820 vale:

$$V_{O,TLP} = 400\text{ V} \frac{8.2}{4412} \approx 0.74\text{ V} \quad (4.5.1)$$

e il guadagno G_{AD} dell'AD8137 è scelto prestando attenzione alla massima tensione raggiungibile dalla sua uscita:

$$\begin{aligned} G_{AD} \frac{V_{O,TLP}}{2} + V_{CM} &\leq V_{CC} - 0.55\text{ V} \implies G_{AD} = \frac{R_F}{R_G} \leq 5.25 \\ \implies R_F &= 6.8\text{ k}\Omega, R_G = 1.3\text{ k}\Omega \end{aligned} \quad (4.5.2)$$

ottenendo un guadagno complessivo $K_{v_{ac}} = K_{v_{pv}} = 9.72\text{ mV/V}$.

La lettura della tensione del dc-link è fatta utilizzando lo stesso tipo di integrati. Il partitore in ingresso permette di leggere una tensione fino a 500 V mantenendo l'uscita del TLP7820 all'interno della zona di funzionamento lineare. Il guadagno dell'amplificatore AD8137 è impostato a 2.2, ottenendo un fattore di scala $K_{v_o} = 7.25\text{ mV/V}$.

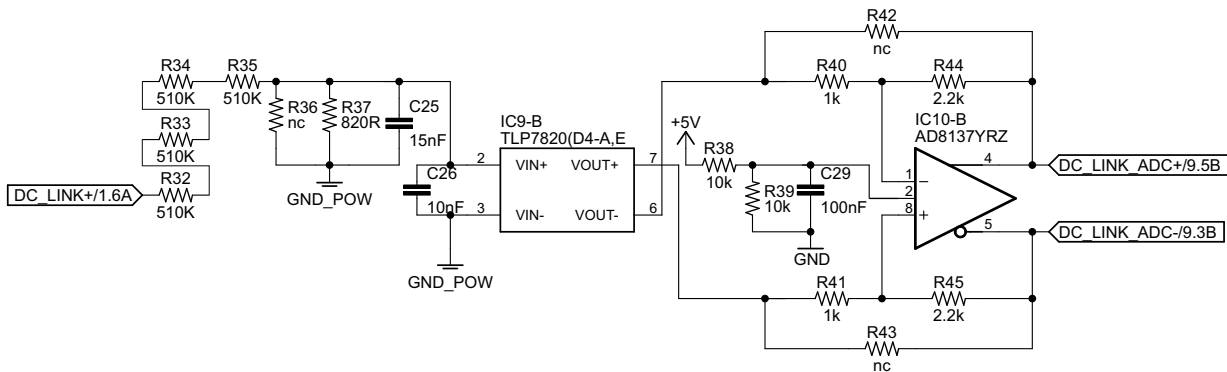


Figura 4.25: Circuito di condizionamento della tensione del dc-link.

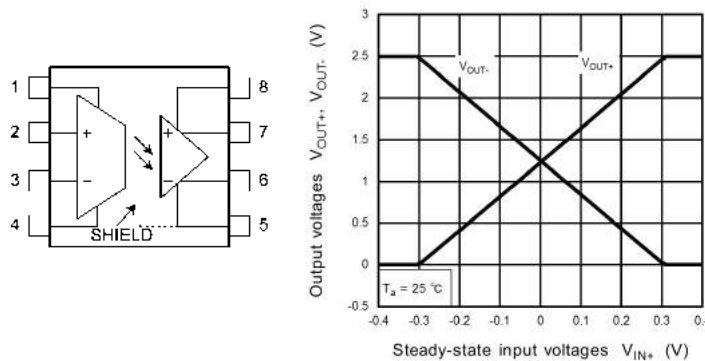


Figura 4.26: Schema funzionale e caratteristica d'uscita dell'amplificatore di isolamento TLP7820.

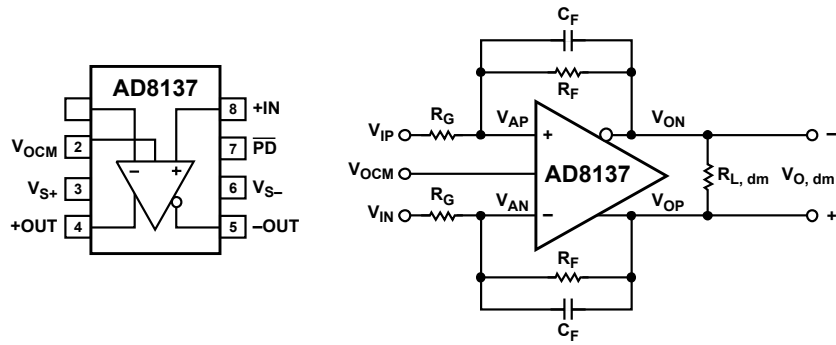


Figura 4.27: Schema funzionale e applicazione tipica dell'amplificatore differenziale AD8137.

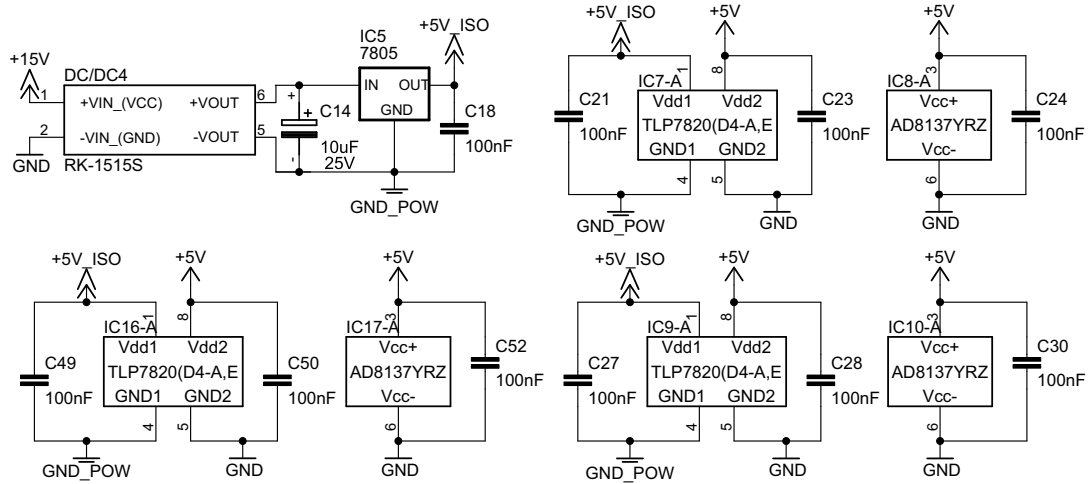


Figura 4.28: Sezione di alimentazione per gli integrati TLP7820 e AD8137 di figura 4.24 e 4.25.

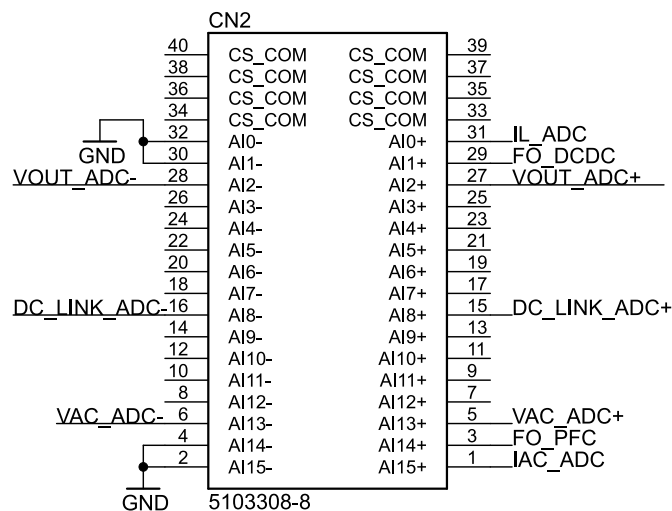


Figura 4.29: Schema delle connessioni tra la sezione analogica della scheda e il connettore Simultaneous AI della piattaforma GPIC.

Parametro	Simbolo	Valore
Tensione d'ingresso	V_{IN}	± 200 mV
Guadagno	G	8.2
Distorsione	NL_{200}	0.02%
Tensioni di alimentazione	V_{DD1}, V_{DD2}	5 V
Tensione di offset	V_{OS}	± 0.9 mV
Banda	$BW(-3 \text{ dB})$	DC-230 kHz

Tabella 4.5: Specifiche dell'amplificatore di isolamento TLP7820

4.6 Condensatore di filtro dello stadio d'uscita

Il condensatore di filtro impiegato è un Kemet C4AT a film del valore di $10 \mu\text{F}$, 400 V, specificatamente indicato per applicazioni switching. I morsetti d'uscita e il condensatore stesso sono collegati a valle dei relè 3 e 4, come mostrato in figura 4.30. Anche la lettura della tensione è fatta in questo punto, così da poter monitorare un carico già in tensione, rappresentato ad esempio da una batteria o la tensione di rete stessa, prima di attivare la strategia di controllo per lo stadio d'uscita. I relè impiegati in questo caso hanno una tensione nominale della bobina di 5 V e vengono pilotati come fatto in sezione 4.3.

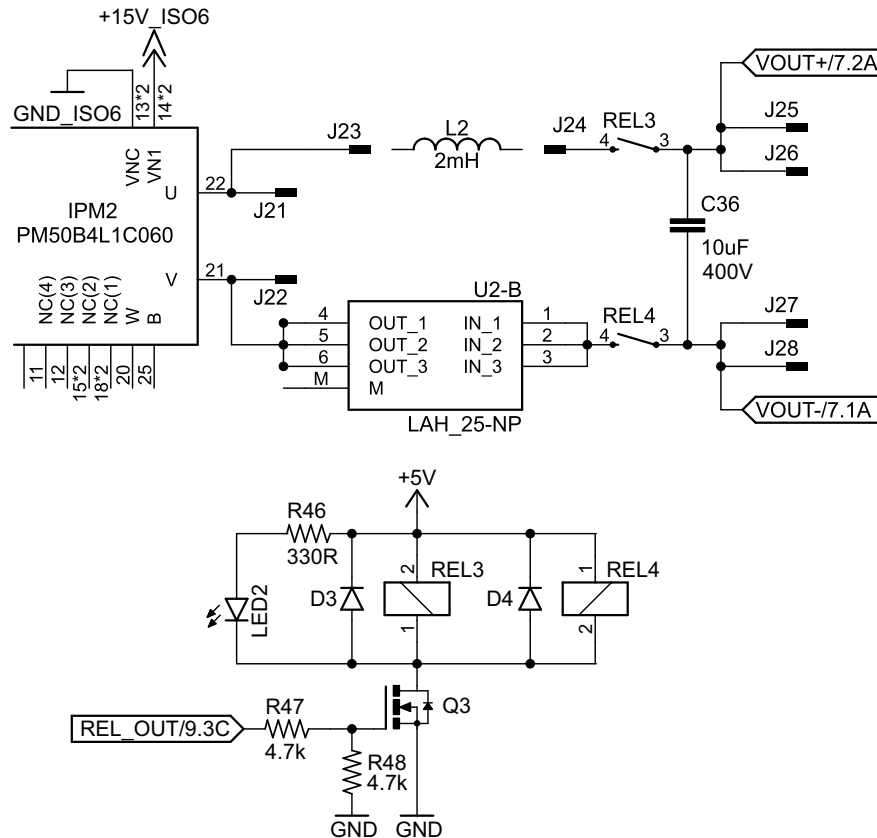


Figura 4.30: Circuito di bypass dei connettori d'uscita per monitorare un carico in tensione.

4.7 Condensatore del dc-link

Il condensatore del dc-link, di valore teorico 1.2 mF, è realizzato su una scheda a parte con un banco di condensatori elettrolitici da 680 μ F 400 V collegati in parallelo per raggiungere il valore di capacità richiesto e in serie per aumentare la tensione applicabile in sicurezza, come mostrato in figura 4.31. Il valore di capacità misurato a 1 kHz risulta 1.27 mF. Per ottenere un'eguale distribuzione della tensione tra i condensatori, vengono poste in parallelo due resistenze di bilanciamento, il cui dimensionamento è fatto secondo la formula empirica [17]:

$$R_{bal} \leq \frac{60}{C} = 88 \text{ k}\Omega \implies R_{bal} = 47 \text{ k}\Omega \quad (4.7.1)$$

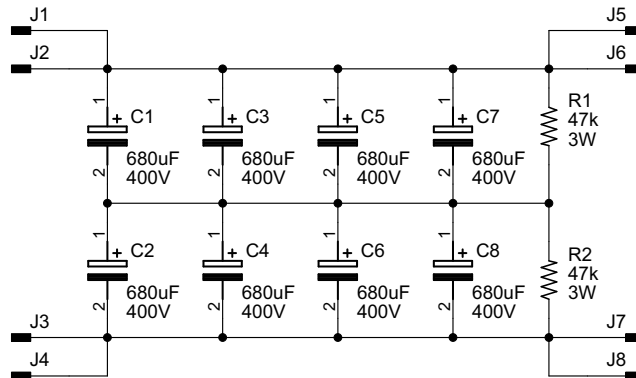


Figura 4.31: Banco di condensatori del dc-link.

4.8 Induttori

Gli induttori, del valore teorico di 2 mH, sono ottenuti collegando in serie due induttori ciascuno del valore di 1.2 mH. La resistenza serie misurata risulta $R_s = 100 \text{ m}\Omega$. Con uno strumento si è stabilita la corrente di saturazione. All'induttore sotto test vengono applicati degli impulsi di tensione di ampiezza V_g nota e durata regolabile. Dato che la pendenza con cui la corrente dell'induttore sale è inversamente proporzionale al valore di induttanza, nel momento in cui il nucleo inizia a saturare si dovrebbe osservare un aumento non lineare rispetto al tempo della corrente. In figura 4.32 è mostrata la misura fatta su un singolo induttore; si è arrivati ad una corrente di 21 A, ai limiti della capacità dello strumento, senza osservare fenomeni di saturazione. In questa condizione l'induttanza stimata vale:

$$L = V_g \frac{\Delta t}{\Delta I_L} = 20 \text{ V} \frac{132.4 \mu\text{s}}{2.48 \text{ A}} = 1.07 \text{ mH} \quad (4.8.1)$$

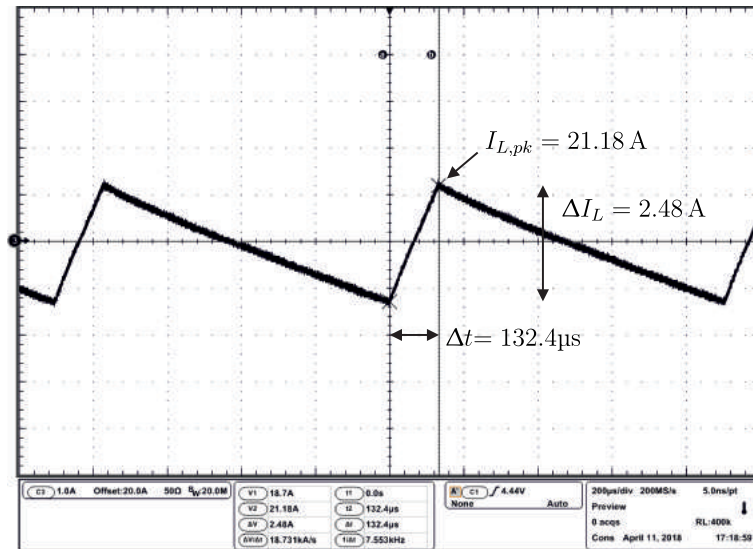


Figura 4.32: Test condotto sull'induttore da 1.2 mH per stabilirne la corrente di saturazione.

4.9 Prototipo implementato

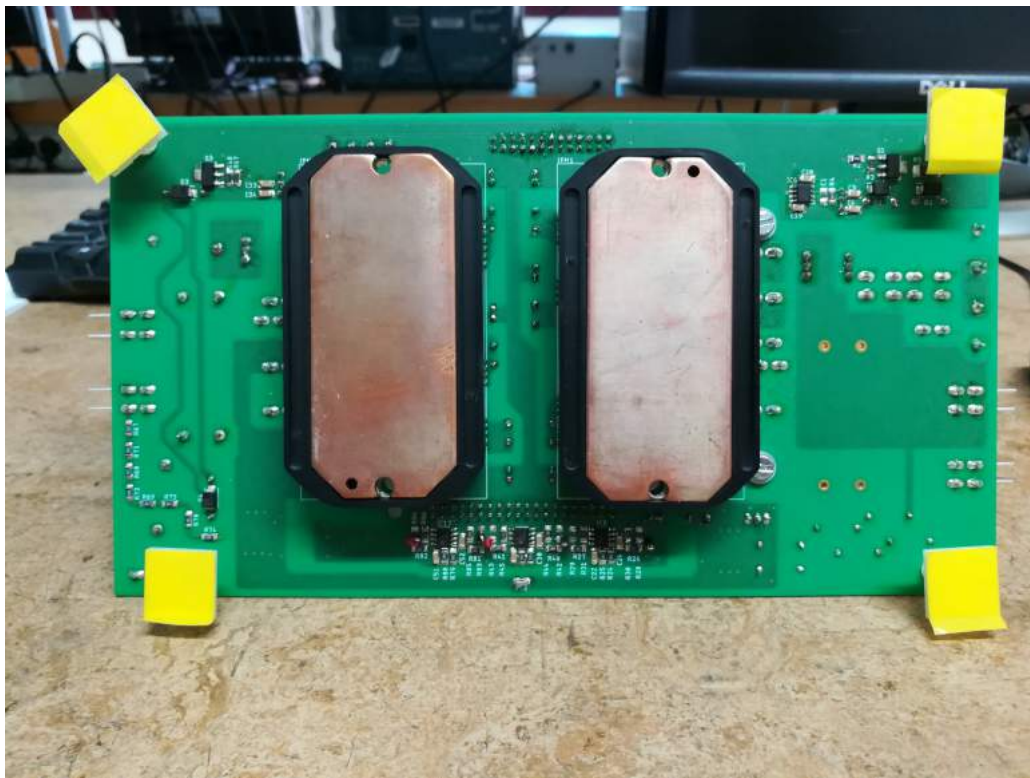


Figura 4.33: Lato inferiore della scheda realizzata con i moduli PM50B4L1C060 visibili prima di montare il dissipatore.



Figura 4.34: Lato superiore della scheda montata sul dissipatore priva di induttori e condensatori del dc-link.

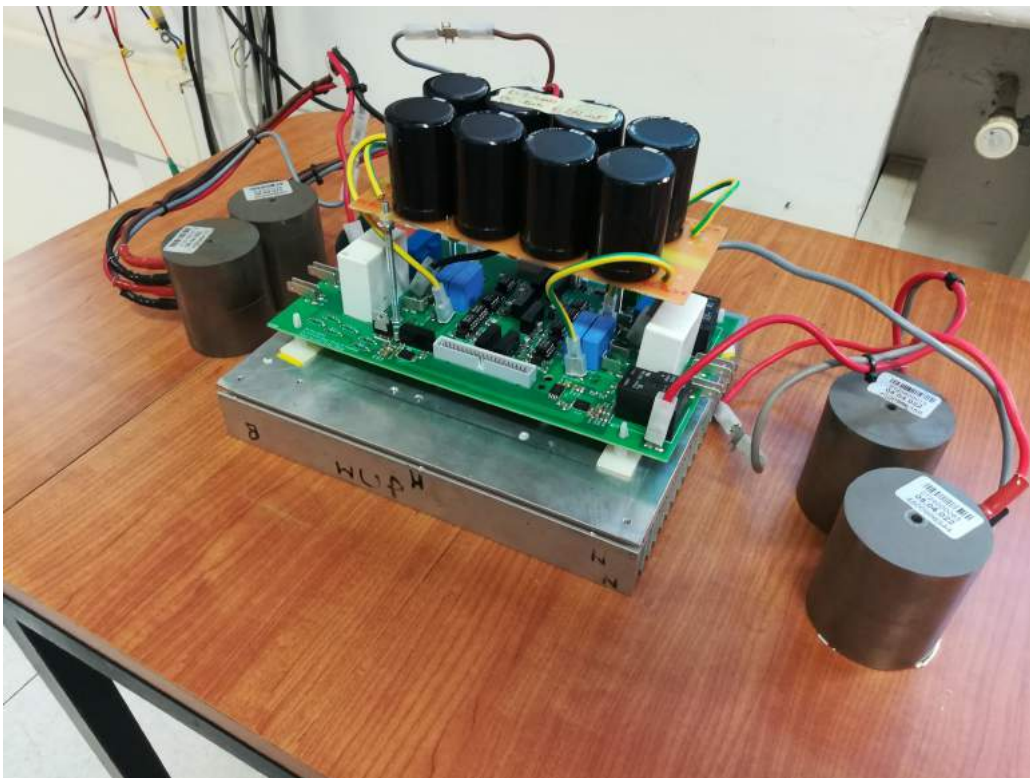


Figura 4.35: Prototipo del convertitore completo con il banco di condensatori del dc-link e gli induttori.

Parametro	Simbolo	Valore
Tensione efficace d'ingresso nominale	v_{ac}	230 V
Tensione del dc-link	v_o	400 V \pm 5%
Potenza d'uscita nominale	P_o	3 kW
Frequenza di rete	f_r	50 Hz
Frequenza di commutazione	f_{sw}	20 kHz
Induttanze di filtro	L	2.4 mH
Resistenza serie induttori	R_s	0.1 Ω
Capacità del dc-link	C	1.3 mF
Capacità di filtro stadio d'uscita	C_{pv}	10 μ F
Guadagno di sensing di corrente	$K_{i_{ac}} = K_{i_L}$	0.22 V/A
Guadagno di sensing di tensione	$K_{v_{ac}} = K_{v_{pv}}$	9.72 mV/V
Guadagno di sensing di tensione	K_{v_o}	7.25 mV/V

Tabella 4.6: Specifiche finali del prototipo realizzato.

Capitolo 5

Codice LabVIEW

Per sfruttare appieno le potenzialità offerte dalla piattaforma GPIC (si veda la sezione 4.1), il codice di controllo dell'emulatore è stato suddiviso in due parti. Tutte le operazioni che devono essere eseguite in modo deterministico e con una temporizzazione precisa sono state assegnate al modulo FPGA, mentre le operazioni per cui non è richiesta una temporizzazione precisa vengono eseguite sul processore ad uso generico della scheda sbRIO 9606 (target Real-Time). Nel complesso le operazioni svolte dall'applicazione possono essere suddivise in:

- target FPGA:
 - modulazione PWM (sezione 2.4);
 - campionamento delle grandezze d'interesse (sezione 2.4);
 - regolazione PI (sezioni 2.4, 2.7, 3.3).
- target Real-Time:
 - supervisione del controllo (sezioni 2.7, 4.3);
 - generazione del riferimento di corrente per lo stadio dc-dc finalizzato all'emulazione della caratteristica I-V della sorgente fotovoltaica (sezioni 1.1, 3.4).

In figura 5.1 è presentata la sezione di codice eseguita sul target FPGA adibita alla generazione del segnale portante, al confronto con il segnale di comando (modulante) e alla generazione del tempo morto. E' stata prestata attenzione all'ottimizzazione e alla parallelizzazione delle operazioni finalizzate ad aumentare la velocità di esecuzione del codice. Ad esempio, il confronto tra il segnale portante e il suo valore di picco e tra il segnale modulante e quello portante è eseguito sul valore da incrementare della variabile che rappresenta quest'ultimo, piuttosto che con il valore incrementato. Nello specifico il modulatore impiegato opera ad una frequenza di clock di 160 MHz e il segnale portante generato è di tipo simmetrico con valori di picco pari a $N_r = \pm 2000$, ottenendo una frequenza di modulazione pari a 20 kHz. La generazione del tempo morto tra i segnali di comando delle gambe dei ponti è ottenuto con il codice di figura 5.3, ritardando i fronti di salita dei segnali in uscita dai blocchi di confronto tra il segnale portante e quello modulante.

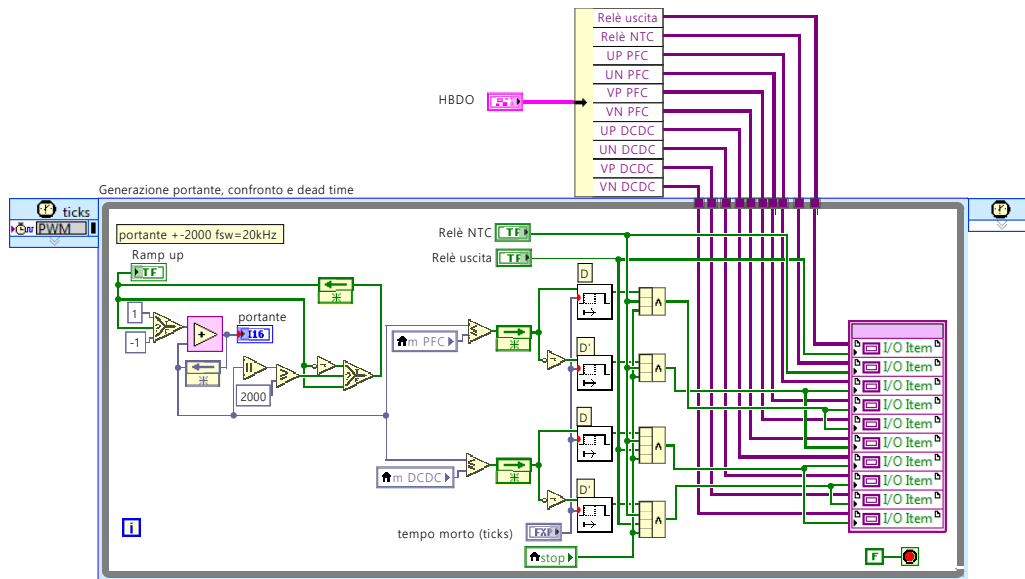


Figura 5.1: Modulatore PWM su 4000 passi di quantizzazione e frequenza di modulazione di 20 kHz.

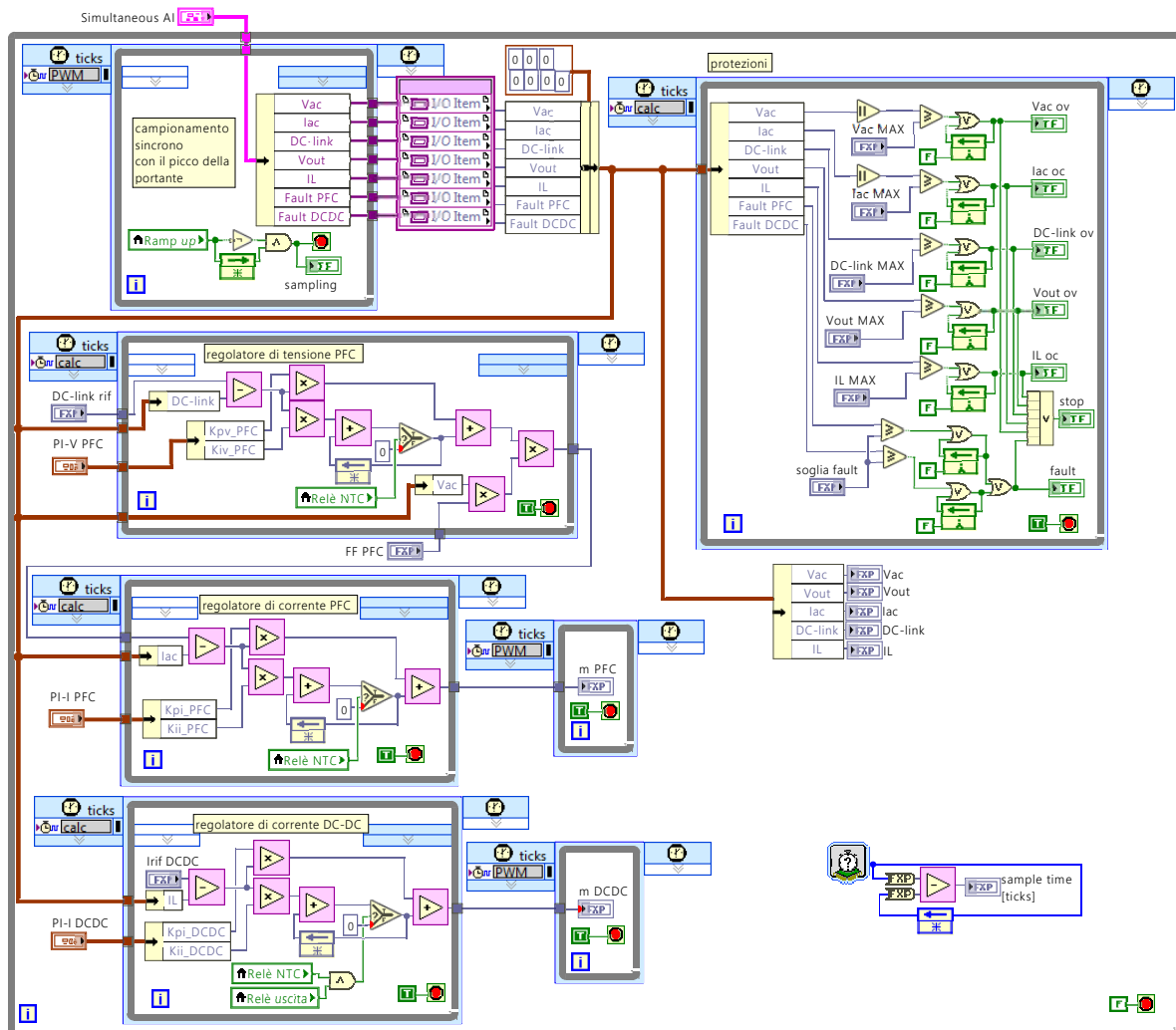


Figura 5.2: Sezione dell'applicazione adibita al campionamento delle grandezze, al calcolo dei segnali di comando e al monitoraggio delle condizioni operative del convertitore.

L'acquisizione del valore medio della corrente degli induttori è ottenuta sincronizzando il campionamento con il picco della portante; pertanto la frequenza di aggiornamento è pari a 20 kHz, come quella di modulazione. Le operazioni matematiche utilizzate all'interno dei regolatori PI sono implementate utilizzando i blocchi specifici High-Throughput presenti nell'ambiente di sviluppo per il target FPGA. Infine in figura 5.2 è presente una sezione adibita al monitoraggio delle tensioni e correnti che disabilita i segnali di comando dei dispositivi del convertitore in caso di superamento dei limiti prefissati.

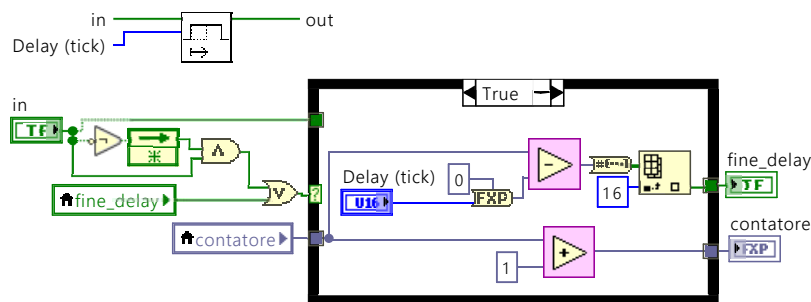


Figura 5.3: Generazione del tempo morto.

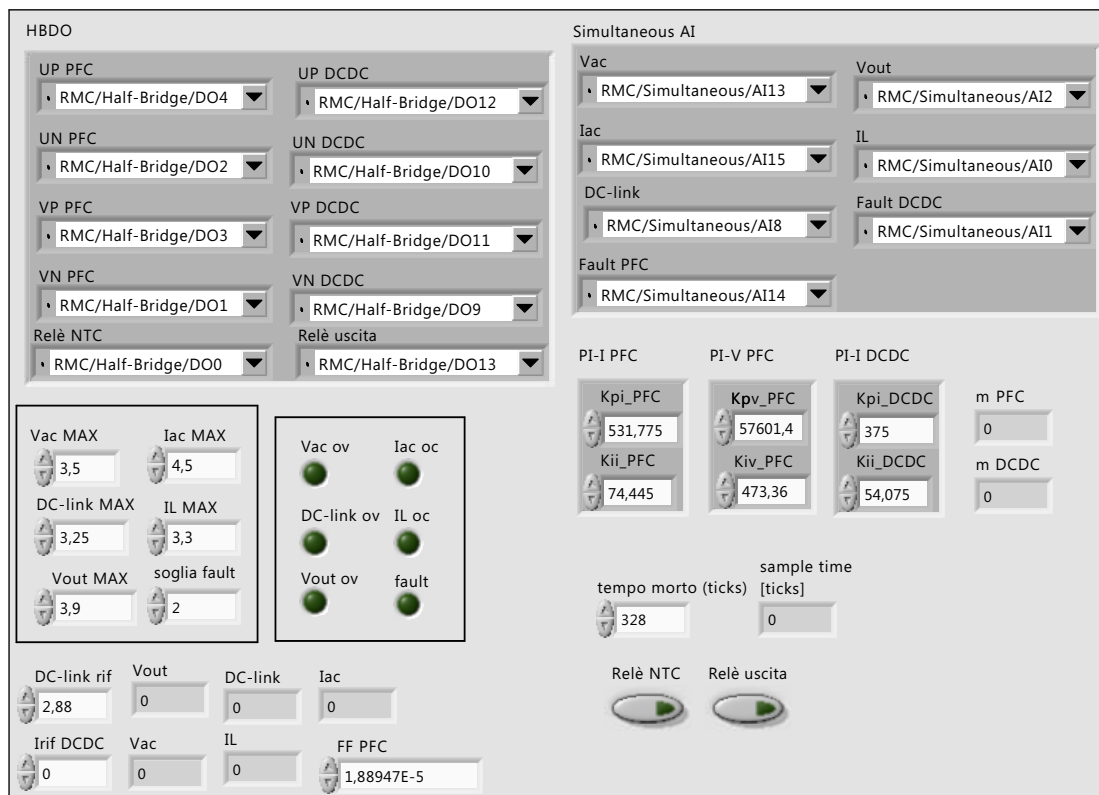


Figura 5.4: Pannello frontale dell'applicazione di figura 5.1 e 5.2.

Sul processore Real-Time, come mostrato in figura 5.6, viene implementato l'algoritmo iterativo, basato sul metodo di Newton-Raphson (appendice A), che risolve la (1.1.9) e che genera il riferimento di corrente per il controllo dello stadio dc-dc finalizzato all'emulazione della caratteristica I-V della sorgente fotovoltaica. La frequenza di esecuzione massima raggiunta sperimentalmente è di 2 kHz. Tutti i parametri della specifica sorgente sono inseribili dal pannello frontale di figura 5.5 e le condizioni ambientali di emulazione sono modificabili in tempo reale. Sempre in questa sede è effettuato il calcolo del valore efficace della tensione d'ingresso, schematizzato in precedenza nella figura 2.32, volto a rendere il controllo dello stadio PFC indipendente dal valore della tensione di alimentazione (sezione 2.7). Viene effettuato anche il monitoraggio della tensione sul dc-link per abilitare i relè che escludono dal circuito i termistori NTC (sezione 4.3) una volta concluso il transitorio di prima accensione.

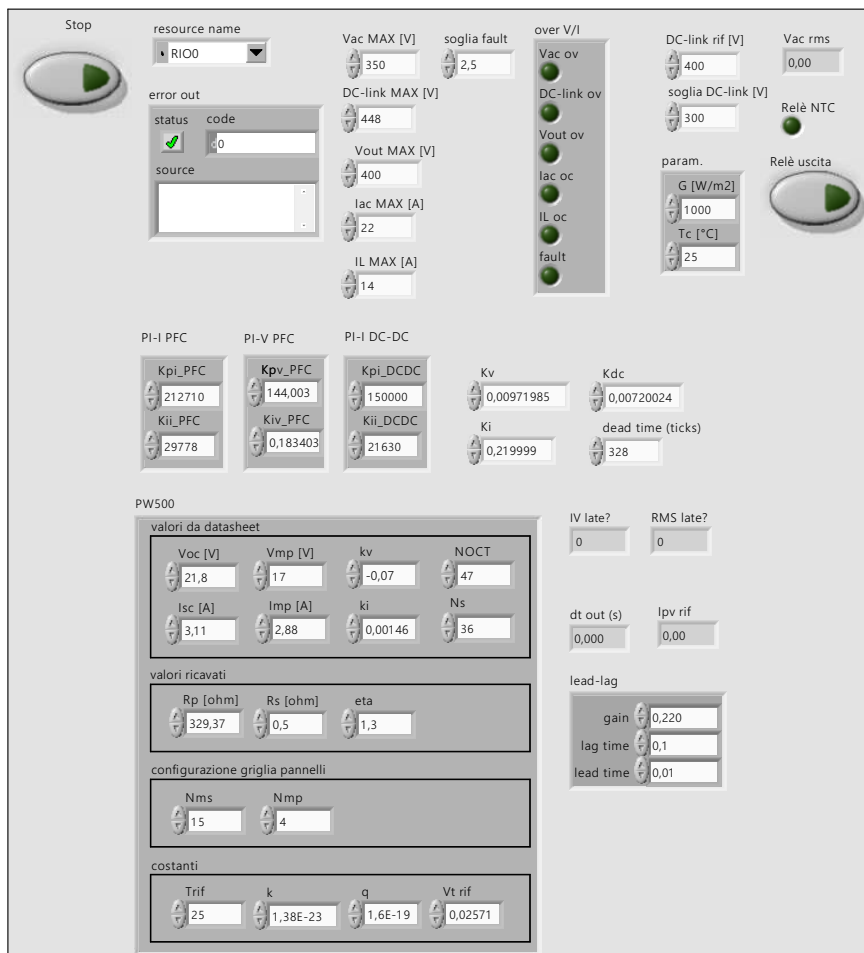


Figura 5.5: Pannello frontale dell'applicazione di figura 5.6

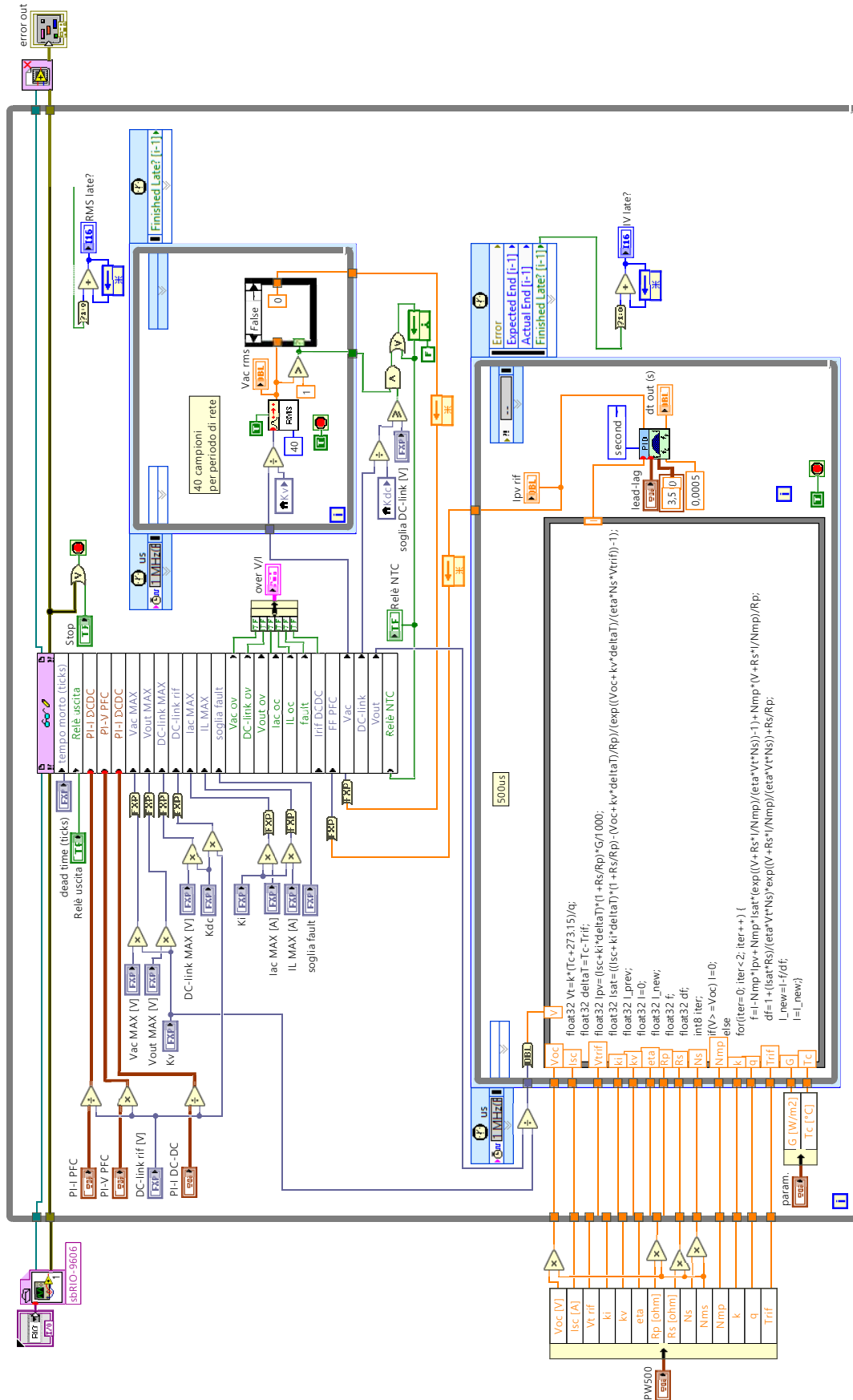


Figura 5.6: Generazione del riferimento di corrente per lo stadio dc-dc e supervisione del controllo.

Capitolo 6

Test effettuati sul prototipo

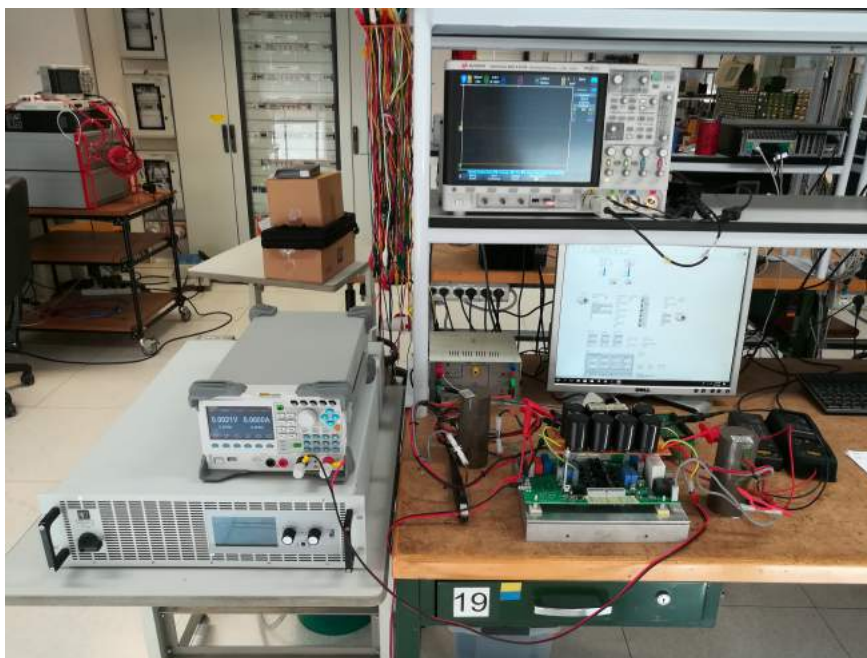


Figura 6.1: Banco allestito per i primi test sul prototipo.

Ogni parte del circuito è stata testata per verificarne il corretto funzionamento. Nelle figure 6.2 e 6.3 vengono mostrati i segnali di comando in uscita dalla GPIC ottenuti con il codice LabVIEW di figura 5.1 per un valore di duty cycle pari al 50% e viene misurato il tempo morto introdotto tra i comandi delle gambe dei ponti. In figura 6.4 sono confrontati i segnali di comando in uscita dalla GPIC con i corrispondenti segnali in ingresso ai driver a valle del circuito di interfaccia (sezione 4.2.2) e in figura 6.5 ne viene misurato l'effettivo tempo morto con le tensioni di soglia specificate nel datasheet del modulo PM50B4L1C060. In figura 6.6 viene testato il meccanismo di limitazione della corrente durante il transitorio di prima accensione (sezione 4.3). Infine nelle figure 6.9, 6.10, 6.11, 6.12 6.13 viene verificato il corretto funzionamento dello stadio d'ingresso ed uscita in catena aperta per vari valori di tensione di alimentazione e di guadagno di tensione teorico.

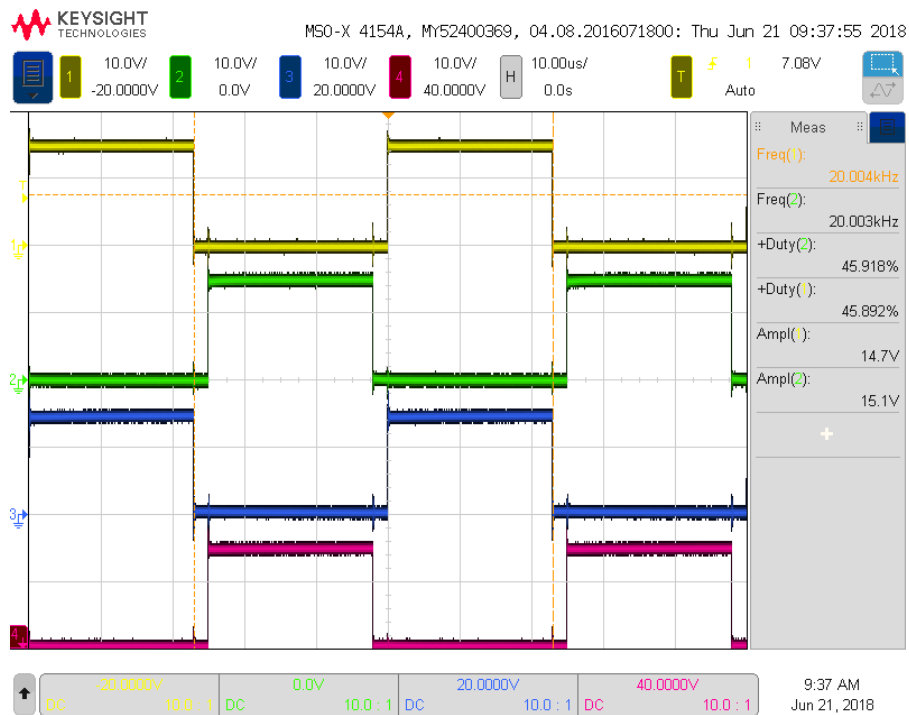


Figura 6.2: Segnali di comando dei gate prodotti dalla scheda GPIC. Canali 1 e 2: comandi per la gamba sinistra del ponte. Canali 3 e 4: comandi per la gamba destra.

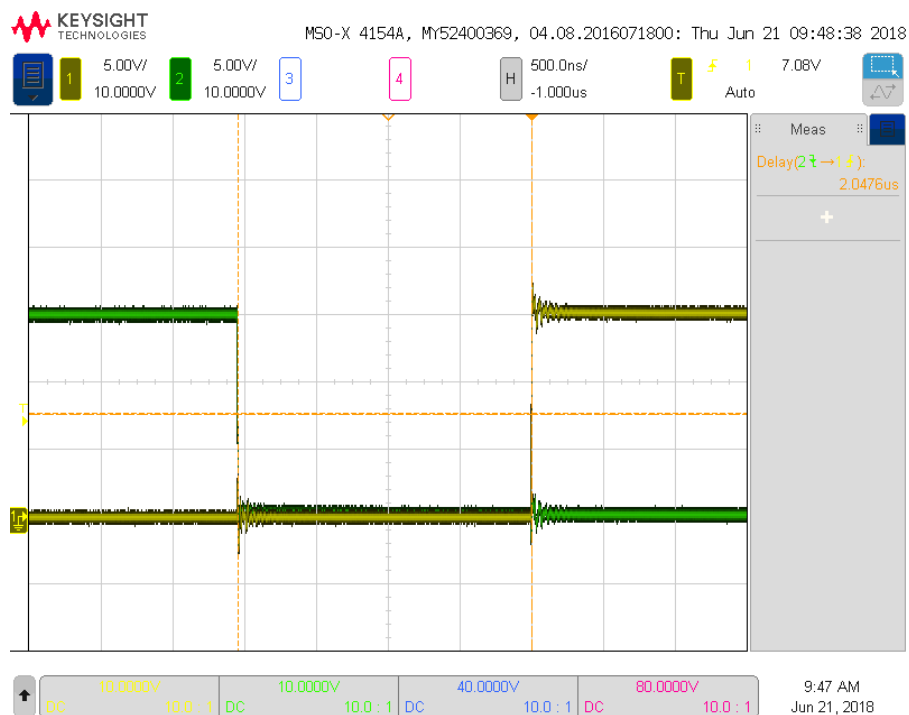


Figura 6.3: Misura del tempo morto, pari a 2 μ s, tra i segnali di comando in uscita dalla GPIC.



Figura 6.4: Segnali di comando in uscita dalla scheda GPIC (canali 1 e 3) ed effettivi segnali d'ingresso ai driver a valle del circuito di interfaccia (canali 2 e 3).

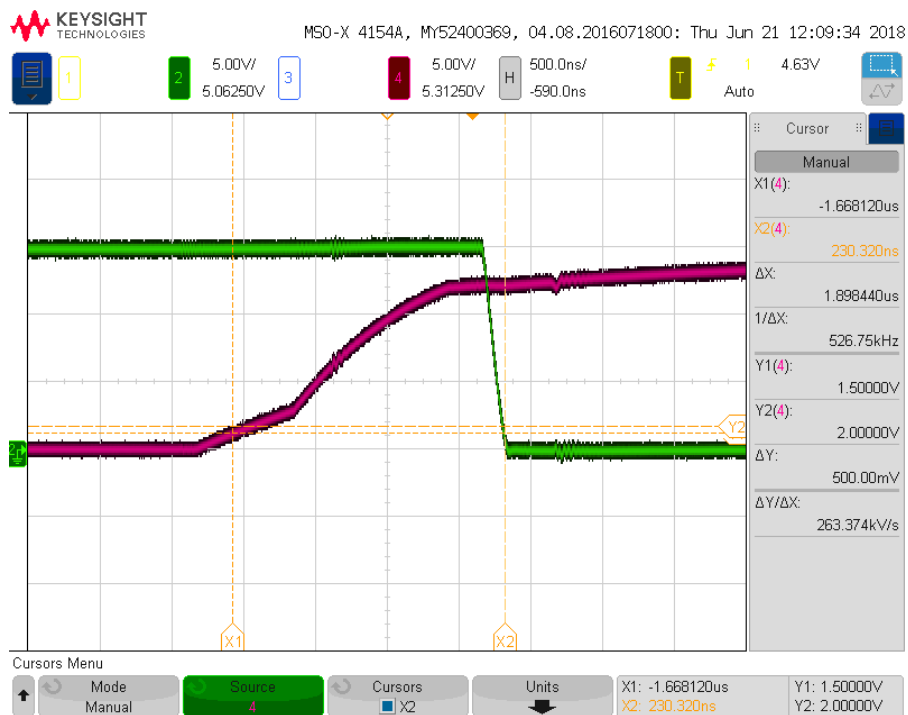


Figura 6.5: Misura del del tempo morto effettivo, pari a 1.9 μ s, tra i segnali in ingresso ai driver con le tensioni di soglia specificate nel datasheet del modulo PM50B4L1C060.

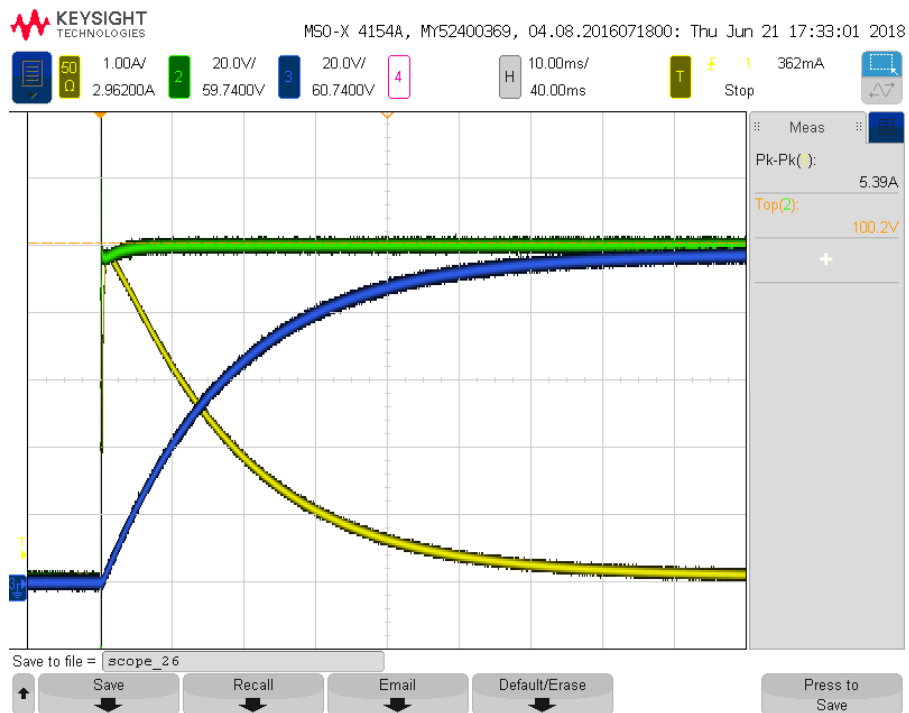


Figura 6.6: Transitorio di prima accensione con tensione d'ingresso dc pari a 100 V. I termistori NTC limitano la corrente di picco a 5.4 A e i condensatori del dc-link si caricano con un tempo di salita di circa 50 ms. Canale 1: corrente sull'induttore; canale 2: tensione d'ingresso; canale 3: tensione sul dc-link.

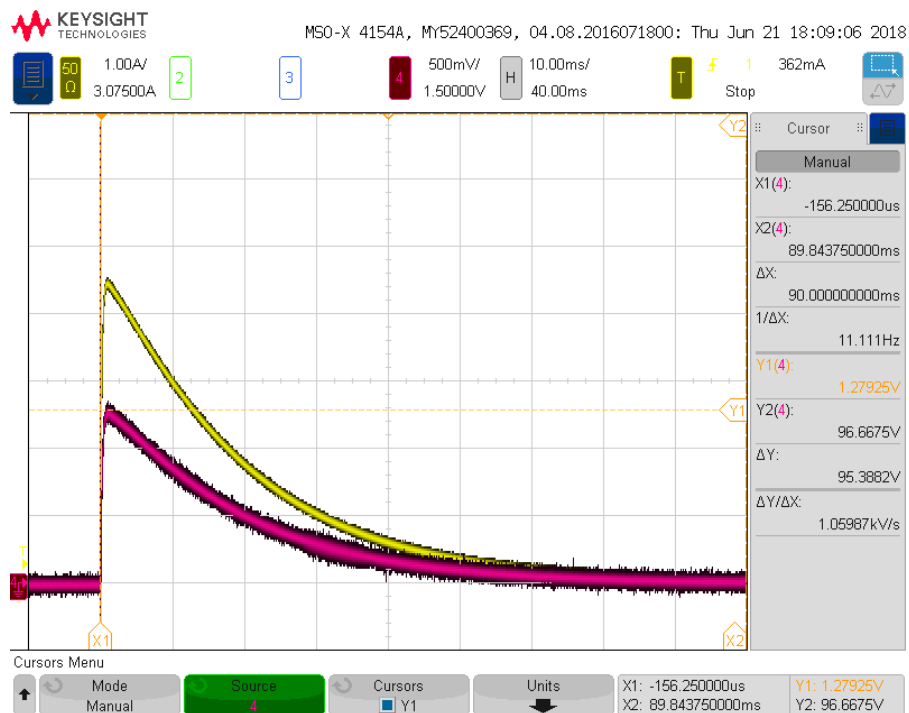


Figura 6.7: Particolare della corrente di picco nella situazione descritta in figura 6.6. Confronto tra la misura con sonda di corrente (canale 1) e il segnale proveniente dal circuito di condizionamento della scheda (canale 4).

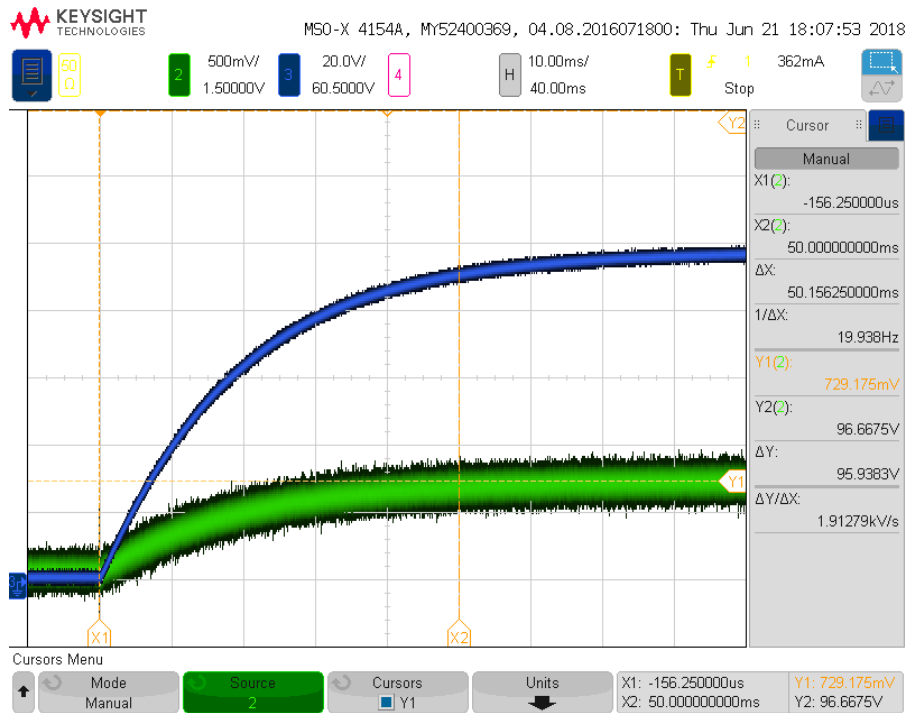


Figura 6.8: Particolare della tensione sul dc-link nella situazione descritta in figura 6.6. Confronto tra la misura con sonda differenziale (canale 3) e il segnale in uscita dal circuito di condizionamento della scheda (canale 2).

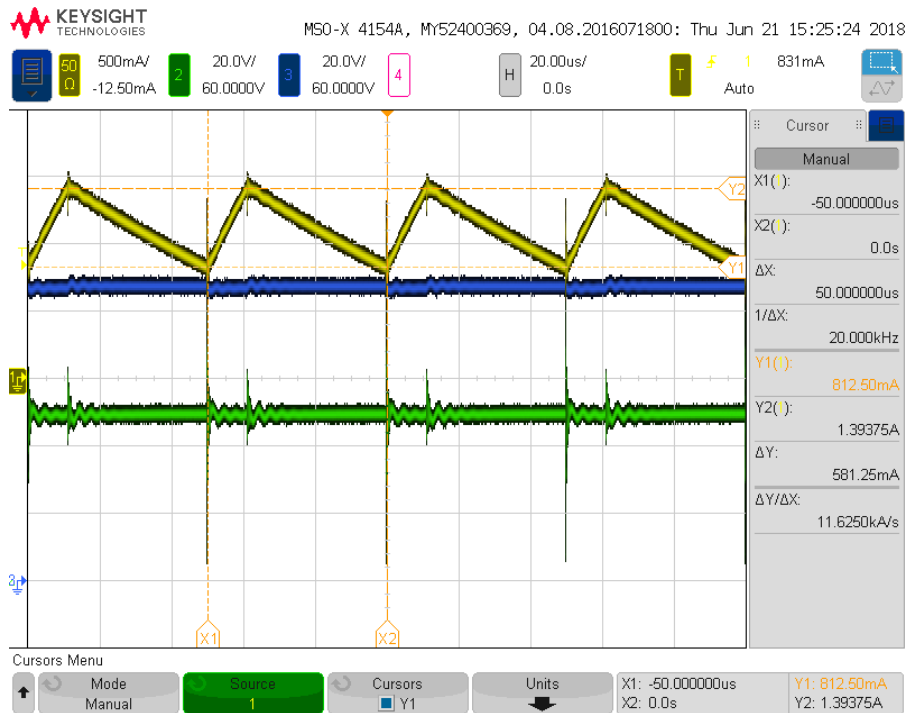


Figura 6.9: Misure sullo stadio d'ingresso in catena aperta. Tensione d'ingresso: 50 V; carico in corrente: 500 mA; guadagno di tensione teorico: $M = 2$; ripple teorico della corrente: $\Delta I_L = 780$ mA. Tensione sul dc-link misurata: 87 V; ripple della corrente misurato: $\Delta I_L = 581$ mA. Canale 1: corrente induttore; canale 2: tensione d'ingresso; canale 3: tensione sul dc-link.

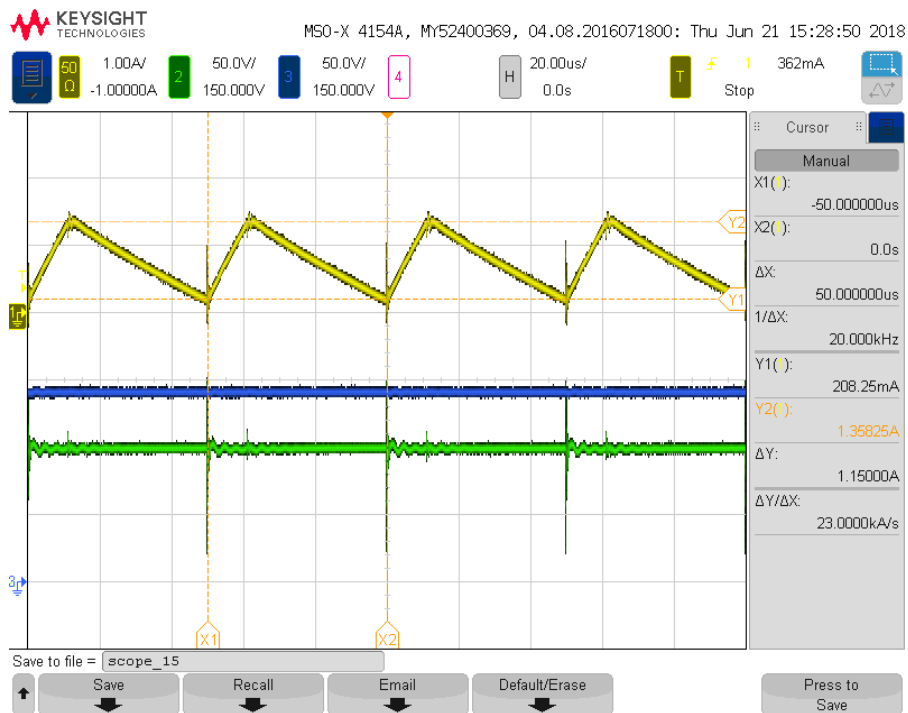


Figura 6.10: Misure sullo stadio d'ingresso in catena aperta. Tensione d'ingresso: 100 V; corrente di carico: 200 mA; guadagno di tensione teorico: $M = 2$; ripple teorico della corrente: $\Delta I_L = 1.56$ A. Tensione sul dc-link misurata: 146 V; ripple della corrente misurato: $\Delta I_L = 1.15$ A. Canale 1: corrente induttore; canale 2: tensione d'ingresso; canale 3: tensione sul dc-link.

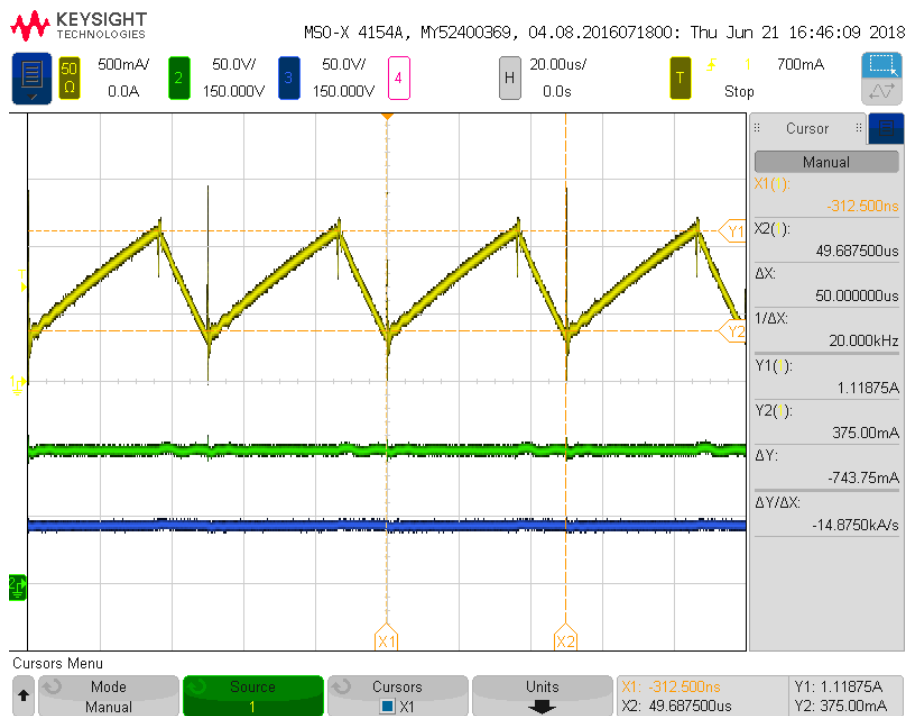


Figura 6.11: Misure sullo stadio d'uscita in catena aperta. Tensione d'ingresso: 100 V; carico in corrente: 500 mA; guadagno di tensione teorico: $M = 0.5$; ripple teorico della corrente: $\Delta I_L = 780$ mA. Tensione d'uscita misurata: 43.5 V; ripple della corrente misurato: $\Delta I_L = 744$ mA. Canale 1: corrente induttore; canale 2: tensione sul dc-link; canale 3: tensione d'uscita.

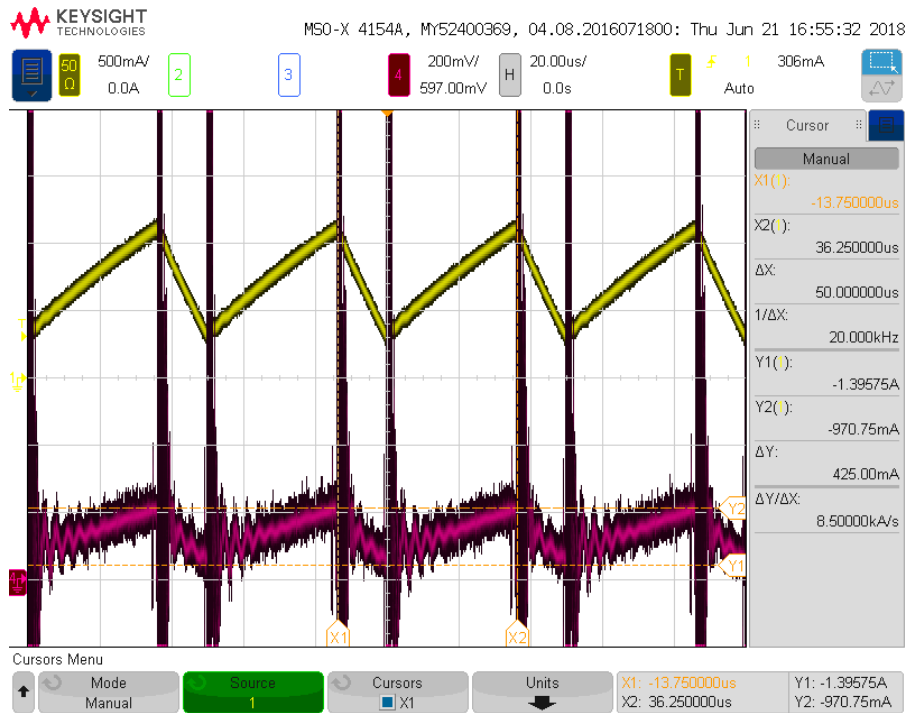


Figura 6.12: Misure sullo stadio d'uscita in catena aperta. Confronto tra la corrente dell'induttore acquisita con sonda di corrente (canale 1) e il segnale proveniente dal circuito di condizionamento della scheda (canale 4).

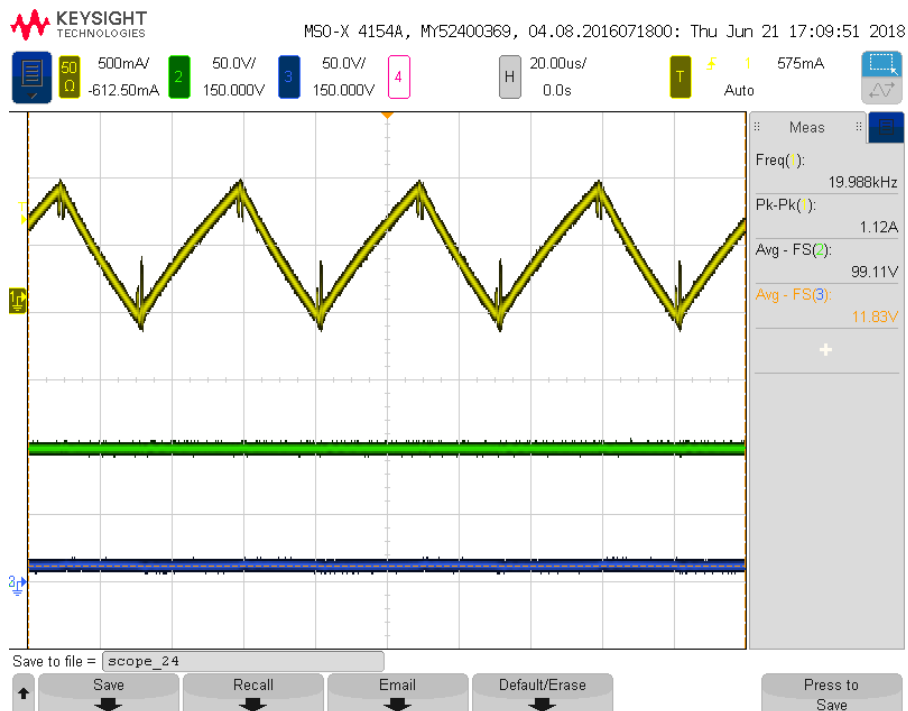


Figura 6.13: Misure sullo stadio d'uscita in catena aperta. Tensione d'ingresso: 100 V; corrente di carico: 500 mA; guadagno di tensione teorico: $M = 0.125$; ripple teorico della corrente: $\Delta I_L = 1$ A. Tensione d'uscita misurata: 11.8 V; ripple della corrente misurato: $\Delta I_L = 1.1$ A. Canale 1: corrente induttore; canale 2: tensione sul dc-link; canale 3: tensione d'uscita.

Capitolo 7

Conclusioni

Il lavoro svolto in questa tesi mira al progetto e all'implementazione di un convertitore bidirezionale controllabile per applicazioni di emulazione (e.g., HIL). La particolare applicazione qui considerata è quella dell'emulazione di una sorgente fotovoltaica (e.g., pannello fotovoltaico). L'applicazione è stata studiata a livello teorico, validando attraverso simulazioni i risultati analitici ottenuti a partire da modelli accurati e dettagliati dei processi considerati. Completato lo studio dell'applicazione, è stato considerato il progetto di un prototipo del convertitore. Sono stati ideati e dimensionati tutti gli elementi circuitali necessari alla sua realizzazione, compresi gli stadi PFC e dc-dc, i circuiti di condizionamento, di alimentazione, filtri, dimensionamento dei componenti magnetici. È stato svolto anche lo sbroglio del circuito progettato, la stampa del circuito su scheda e l'assemblaggio dei componenti. Infine si è svolta la validazione sperimentale dell'hardware implementato, verificando che i risultati ottenuti dalle misure sul prototipo fossero coerenti con le analisi inizialmente svolte e i target di progetto. Lo sviluppo della parte di controllo del sistema implementato, in termini di controllo correnti, emulazione della caratteristica fotovoltaica, modulazione PWM, campionamento delle grandezze d'interesse, è stato svolto programmando in LabVIEW i regolatori e le routine di controllo progettati e già validati in simulazione. Nonostante l'ingombro dei componenti impiegati, il prototipo realizzato è caratterizzato da un design compatto. Durante la fase progettuale si è cercato di prestare attenzione al layout, disponendo le piste di segnale sensibili lontane da quelle di potenza e disponendo gli ingressi e le uscite della scheda in modo funzionale. Tuttavia, come si nota in figura 6.12, sono presenti dei disturbi sul segnale in uscita dal circuito di sensing della corrente dello stadio dc-dc in corrispondenza dei fronti di commutazione. Tali disturbi potrebbero essere attenuati montando i condensatori di filtro già predisposti sulla scheda. Anche il rumore presente sulla misura della tensione del dc-link, evidenziato nella figura 6.8, può essere attenuato riducendo la frequenza di taglio del filtro e il numero di bit del convertitore analogico digitale della piattaforma GPIC, attualmente pari a 12, potrebbe essere ridotto. L'intensa attività di analisi teorica e di simulazione svolta nei capitoli precedenti pone delle solide basi per lo sviluppo futuro dell'applicazione.

Appendice A

Metodo iterativo di Newton-Raphson

Il metodo di Newton-Raphson, o metodo delle tangenti, è un algoritmo iterativo per trovare una delle radici dell'equazione $f(x) = 0$ [18]. Può essere facilmente implementato in un micro-controllore e la convergenza avviene rapidamente.

La soluzione si ricava dall'espansione in serie di Taylor della funzione $f(x)$ nell'intorno x_0 , troncata ai soli primi due termini:

$$f(x) \approx f(x_0) + f'(x_0)(x - x_0) = 0 \implies x_1 = x_0 - \frac{f(x_0)}{f'(x_0)} \quad (\text{A.1})$$

Applicando iterativamente la procedura si ottiene:

$$x_{n+1} = x_n - \frac{f(x_n)}{f'(x_n)} \quad (\text{A.2})$$

La condizione di termine del processo iterativo è espressa da:

$$|f(x_{n+1})| < \delta \quad (\text{A.3})$$

con δ scelto ragionevolmente piccolo tale da garantire un compromesso tra sufficiente accuratezza della soluzione e numero di iterazioni contenuto.

Tale metodo può essere generalizzato anche per un sistema di equazioni, ponendo:

$$\mathbf{x} = \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix} \quad \mathbf{f}(\mathbf{x}) = \begin{bmatrix} f_1(x_1, x_2, \dots, x_n) \\ f_2(x_1, x_2, \dots, x_n) \\ \dots \\ f_n(x_1, x_2, \dots, x_n) \end{bmatrix} \quad (\text{A.4})$$

e ricavando il vettore delle soluzioni come:

$$\mathbf{x}_{n+1} = \mathbf{x}_n - \mathbf{J}^{-1}\mathbf{f}(\mathbf{x}_n) \quad (\text{A.5})$$

dove \mathbf{J} è la matrice Jacobiana del sistema.

Appendice B

Codice Matlab

B.1 Caratterizzazione di un pannello fotovoltaico: primo metodo

```
1 %% Parametri PW500
2 Voc=21.8; Vmp=17; Isc=3.11; Imp=2.88; Pmp=48.96; Ns=36; Vt=25.7e-3;
3 %Derivata della potenza rispetto la tensione
4 A=(Isc*(Rs+Rp)-Voc)/(Ns*n*Vt); B=exp((Vmp-Voc+Rs*Imp)/(Ns*n*Vt));
5 f1=Imp-Vmp*((A*B+1)/(Rp+Rs*(A*B+1)));
6 %Resistenza parallelo
7 C=exp((-Voc+Rs*Imp)/(Ns*n*Vt));
8 f2=(Rp+Rs*(A*C+1))/(A*C+1)-Rp;
9 %Eta dalla corrente massima
10 f3=(Rs*Imp+Vmp-Voc)/log(((Isc-Imp)*(Rs+Rp)-Vmp)/(Isc*(Rs+Rp)-Voc)) ...
    /(Vt*Ns)-n;
11 %Condizioni iniziali
12 n0=1; Rp0=3e6; Rs0=0.1; x0=[Rp0;Rs0;n0]; xx = x0;
13 %Matrice delle funzioni
14 f=subs([f1;f2;f3]); ff = matlabFunction(f);
15 %Matrice Jacobiana
16 J=jacobian(ff, [Rp, Rs, n]); Jf=matlabFunction(J);
17 %% Algoritmo di Newton-Raphson generalizzato
18 N = 100; epsilon = 1e-30; maxval = 10000.0;
19 while (N>0)
20     JJ = feval(Jf,xx(1),xx(2),xx(3));
21     if abs(det(JJ))<epsilon
22         return end
23     xn = xx - JJ\feval(ff,xx(1),xx(2),xx(3));
24     if (abs(feval(ff,xn(1),xn(2),xn(3))))<1e-10
```

```

25         xn=xn; Rp=x(1); Rs=x(2); n=x(3);
26         iter = 100-N;
27     end
28     if abs(feval(ff,xx(1),xx(2),xx(3)))>maxval
29         return end
30     N = N - 1; xx = xn;
31 end
32 Rp=double(Rp); Rs=double(Rs); n=double(n);

```

B.2 Caratterizzazione di un pannello fotovoltaico: secondo metodo

```

1 %% Parametri PW500
2 Voc=21.8; Vmp=17; Isc=3.11; Imp=2.88; Pmp=48.96; Ns=36; n=1.3; ...
   Vt=25.7e-3;
3 Rs=0; Rp=Vmp/(Isc-Imp)-(Voc-Vmp)/Imp; %Condizioni iniziali
4 Varr=0:0.1:Voc; [x,y]=size(Varr);
5 Iarr=zeros(size(Varr)); Parr=zeros(size(Varr)); %array
6 epsilon=1e-10; ΔP=1; iter=0; %condiz. inizio e fine ciclo
7 while(ΔP>epsilon && iter<500)
8     Ipv=Isc*(1+Rs/Rp);
9     Isat=(Isc-(Voc-Rs*Isc)/Rp)*(exp(-Voc/(n*Vt*Ns)));
10    Rp=Vmp*(Vmp+Rs*Imp)/(Vmp*Ipv-Vmp*Isat*exp((Vmp+Rs*Imp) ...
       /(n*Vt*Ns))+Vmp*Isat-Pmp);
11    for index=1:1:y
12        f=@(I) I-Ipv+Isat*(exp((Varr(index)+Rs*I)/(n*Vt*Ns))-1) ...
           +(Varr(index)+Rs*I)/Rp; %Equazione della corrente
13        df=@(I) 1+(Isat*Rs)/(n*Vt*Ns)*exp((Varr(index)+Rs*I) ...
           /(n*Vt*Ns))+Rs/Rp; %Derivata
14        I=0;
15        for i=1:1:5
16            I1=I-(f(I)/df(I));
17            I=I1; end
18        Iarr(index)=I; Parr(index)=I*Varr(index);
19    end
20    ΔP=abs(Pmp-max(Parr));
21    Rs=Rs+0.001; iter=iter+1;
22 end

```

B.3 Matlab function per la simulazione Simulink

```

1  function I = fcn(V,Tc,G)
2  %% Parametri PW500
3  Voc=21.8; Vmp=17; Isc=3.11; Imp=2.88; Ns=36; n=1.3;
4  ki=1.46e-3; kv=-70e-3; Rs=0.5; Rp=329.37;
5  NOCT=47;
6  Nms=15; %numero moduli in serie
7  Nmp=4; %numero moduli in parallelo
8  %costanti
9  Trif=273.15+25;
10 k=1.38e-23; q=1.6e-19;
11 Vtrif=25.7e-3; Vt=k*Tc/q; ΔT=Tc-Trif;
12 Ipv=(Isc+ki*ΔT)*(1+Rs/Rp)*G/1000;
13 Isat=((Isc+ki*ΔT)*(1+Rs/Rp)-(Voc+kv*ΔT)/Rp)/
14 (exp((Voc+kv*ΔT)/(n*Ns*Vtrif))-1);
15 %Griglia di pannelli 15x4
16 Rs=Rs*Nms; Rp=Rp*Nms; Voc=Voc*Nms; Ns=Ns*Nms;
17 %% Algoritmo di Newton-Raphson
18 %Equazione della corrente
19 f=@(I) I-Nmp*Ipv+Nmp*Isat*(exp((V+Rs*I/Nmp)/(n*Vt*Ns))-1) ...
20     +Nmp*(V+Rs*I/Nmp)/Rp;
21 %Derivata
22 df=@(I) ...
23     1+(Isat*Rs)/(n*Vt*Ns)*exp((V+Rs*I/Nmp)/(n*Vt*Ns))+Rs/Rp;
24 I=0;
25 if(V>Voc)
26     I=0;
27 else
28     for i=1:1:3
29         I1=I-(f(I)/df(I));
30         I=I1;
31     end
32 end
33 end

```

Appendice C

Progetto di un regolatore PI discreto

La tecnica utilizzata per la sintesi del controllore si basa su una trasformazione bilineare [11]. Il guadagno d'anello non compensato $T(z)$ e il regolatore $G_c(z)$ vengono prima mappati in un dominio continuo equivalente p , nel quale viene fatto il design, successivamente il regolatore è rimappato nel dominio discreto z . La trasformazione bilineare

$$z(p) = \frac{1 + p \frac{T_{sw}}{2}}{1 - p \frac{T_{sw}}{2}} \quad (\text{C.1})$$

permette di utilizzare le note regole impiegate nel dominio di Laplace. La mappa inversa risulta:

$$p(z) = \frac{2}{T_{sw}} \frac{z - 1}{z + 1} \quad (\text{C.2})$$

Applicando la trasformazione l'asse delle frequenze viene distorto. Occorre quindi mappare anche le specifiche sulla banda ω_c tramite l'operazione detta frequency warping:

$$\omega'_c = \frac{2}{T_{sw}} \tan \left(\omega_c \frac{T_{sw}}{2} \right) \quad (\text{C.3})$$

Nel dominio p , la funzione di trasferimento del regolatore risulta:

$$G_c(p) = k_p + \frac{k_i}{T_{sw}} \frac{1}{p} \left(1 + \frac{p}{w_p} \right) = G_{PI} \left(1 + \frac{\omega_{PI}}{p} \right) \quad (\text{C.4})$$

dove è stato definito

$$w_p = \frac{2}{T_{sw}} \quad (\text{C.5})$$

Si compensa nel modo usuale imponendo le condizioni sul margine di fase e sulla banda desiderata:

$$\varphi_{target} = \pi + \angle T(p)G_c(p)|_{\omega'_c} \implies \omega_{PI} = -\omega'_c \tan \left[-\pi + \varphi_{target} - \angle T(p)|_{\omega'_c} \right] \quad (\text{C.6})$$

$$|T(p)G_c(p)|_{\omega'_c} = 1 \implies G_{PI} = \frac{1}{|T(p)|_{\omega'_c} \sqrt{1 + \left(\frac{\omega_{PI}}{\omega'_c}\right)^2}} \quad (\text{C.7})$$

ed infine si ricostruiscono i guadagni:

$$k_p = G_0 \left(1 - \frac{\omega_{PI}}{\omega_p}\right), \quad k_i = 2G_0 \frac{\omega_{PI}}{\omega_p} \quad (\text{C.8})$$

Appendice D

Stima delle perdite dei dispositivi

D.1 Perdite di conduzione

Data la simmetria del circuito dello stadio PFC è sufficiente calcolare le perdite per un singolo IGBT ed un singolo diodo fino a metà del periodo di rete e moltiplicare il risultato per il numero totale dei dispositivi [19]. Per una stima conservativa, il calcolo viene eseguito alla temperatura di giunzione massima $T_j = 125^\circ\text{C}$ trascurando il contributo del ripple in alta frequenza della corrente. La potenza totale dissipata per conduzione dagli IGBT è calcolata integrando la potenza istantanea:

$$P_{c,Q,PFC} = \frac{4}{T} \int_0^{\frac{T}{2}} V_{CE,sat}(t) I_C(t) dt \quad (\text{D.1.1})$$

La tensione di saturazione è ricavata dal datasheet tramite linearizzazione della caratteristica $I_C - V_{CE}$ riportata in figura D.1(a):

$$V_{CE,sat}(t) = V_{CE0}(T_j) + r_{CE}(T_j) I_C(t) \quad (\text{D.1.2})$$

Utilizzando l'espressione del duty cycle (2.3.8) è possibile legare la corrente di collettore a quella assorbita dalla rete [19, 20]:

$$\begin{aligned} P_{c,Q,PFC} &= \frac{4}{T} \int_0^{\frac{T}{2}} [V_{CE0}(T_j) I_{ac,pk} \sin(\omega t + \phi) + r_{CE}(T_j) I_{ac,pk}^2 \sin^2(\omega t + \phi)] D(t) dt \\ &= 4 \left[V_{CE0}(T_j) I_{pk} \left(\frac{1}{2\pi} - \frac{V_{ac,pk} \cos \phi}{V_{dc} 8} \right) + r_{CE}(T_j) I_{pk}^2 \left(\frac{1}{8} - \frac{V_{ac,pk} \cos \phi}{V_{dc} 3\pi} \right) \right] \end{aligned} \quad (\text{D.1.3})$$

dove ϕ rappresenta l'eventuale sfasamento tra la tensione di rete e la corrente assorbita.

In modo analogo la potenza dissipata per conduzione dai diodi di ricircolo è calcolata come:

$$P_{c,D,PFC} = \frac{4}{T} \int_0^{\frac{T}{2}} V_D(t) I_D(t) dt \quad (\text{D.1.4})$$

e la tensione diretta V_D è ricavata linearizzando la caratteristica $I_E - V_{EC}$ riportata in figura D.1 (b):

$$V_D(t) = V_{D0}(T_j) + r_D(T_j)I_d(t) \quad (D.1.5)$$

Inserendo la (2.3.8) nella (D.1.4) si ottiene:

$$\begin{aligned} P_{c,D,PFC} &= \frac{4}{T} \int_0^{\frac{T}{2}} [V_{D0}(T_j)I_{ac,pk} \sin(\omega t + \phi) + r_D(T_j)I_{ac,pk}^2 \sin^2(\omega t + \phi)] [1 - D(t)] dt \\ &= 4 \left[V_{D0}(T_j)I_{pk} \left(\frac{1}{2\pi} + \frac{V_{ac,pk} \cos \phi}{V_{DClink} 8} \right) + r_D(T_j)I_{pk}^2 \left(\frac{1}{8} + \frac{V_{ac,pk} \cos \phi}{V_{dc} 3\pi} \right) \right] \end{aligned} \quad (D.1.6)$$

Nello stadio dc-dc si ha che per $t \in [0, DT_{sw}]$ conducono i due IGBT Q_1, Q_3 e per $t \in [DT_{sw}, T_{sw}]$ i due diodi D_2, D_4 . Applicando la definizione risulta:

$$\begin{aligned} P_{c,Q,DCDC} &= \frac{2}{T_{sw}} \int_0^{DT_{sw}} V_{CE}(t)I_L(t)dt \\ &= \frac{2}{T_{sw}} \int_0^{DT_{sw}} V_{CE0}(T_j)I_L(t)dt + \frac{2}{T_{sw}} \int_0^{DT_{sw}} r_{CE}(T_j)I_L^2(t)dt \\ &= 2 \left[V_{CE0}(T_j)\bar{I}_L D + r_{CE}(T_j)D \left(\bar{I}_L^2 + \frac{\Delta^2 I_{L,pp}}{12} \right) \right] \end{aligned} \quad (D.1.7)$$

$$\begin{aligned} P_{c,D,DCDC} &= \frac{2}{T_{sw}} \int_{DT_{sw}}^{T_{sw}} V_D(t)I_L(t)dt \\ &= 2 \left[V_{D0}(T_j)\bar{I}_L(1 - D) + r_{CE}(T_j)(1 - D) \left(\bar{I}_L^2 + \frac{\Delta^2 I_{L,pp}}{12} \right) \right] \end{aligned} \quad (D.1.8)$$

Dai grafici di figura D.1 è possibile ricavare la resistenza parassita dei dispositivi e la tensione di soglia rispettivamente come pendenza del tratto lineare della curva e per intersezione con l'asse del suo prolungamento. I valori ottenuti sono riassunti in tabella D.1. Assumendo un fattore di potenza unitario ed utilizzando i dati della tabella 4.6, le perdite stimate vengono riassunte in tabella D.2.

Parametro	Simbolo	Valore
Resistenza parassita dell'IGBT in saturazione	r_{CE}	20 m Ω
Tensione di soglia collettore-emettitore dell'IGBT	V_{CE0}	1.12 V
Resistenza del diodo in polarizzazione diretta	r_D	23.2 m Ω
Tensione di soglia del diodo	V_{D0}	1.08 V

Tabella D.1: Valori di resistenza e tensione di soglia dei dispositivi del modulo PM50B4L1C060 ottenute per interpolazione lineare delle caratteristiche di figura D.1.

Parametro	Simbolo	Valore
Perdite di conduzione degli IGBT dello stadio PFC	$P_{c,Q,PFC}$	5.6 W
Perdite di conduzione dei diodi dello stadio PFC	$P_{c,D,PFC}$	27.2 W
Perdite di conduzione degli IGBT dello stadio dc-dc	$P_{c,Q,DCDC}$	24.8 W
Perdite di conduzione dei diodi dello stadio PFC	$P_{c,D,DCDC}$	5.6 W

Tabella D.2: Stima delle perdite di conduzione a $T_j = 125^\circ\text{C}$ nelle condizioni operative nominali definite nelle tabelle 2.1,3.1.

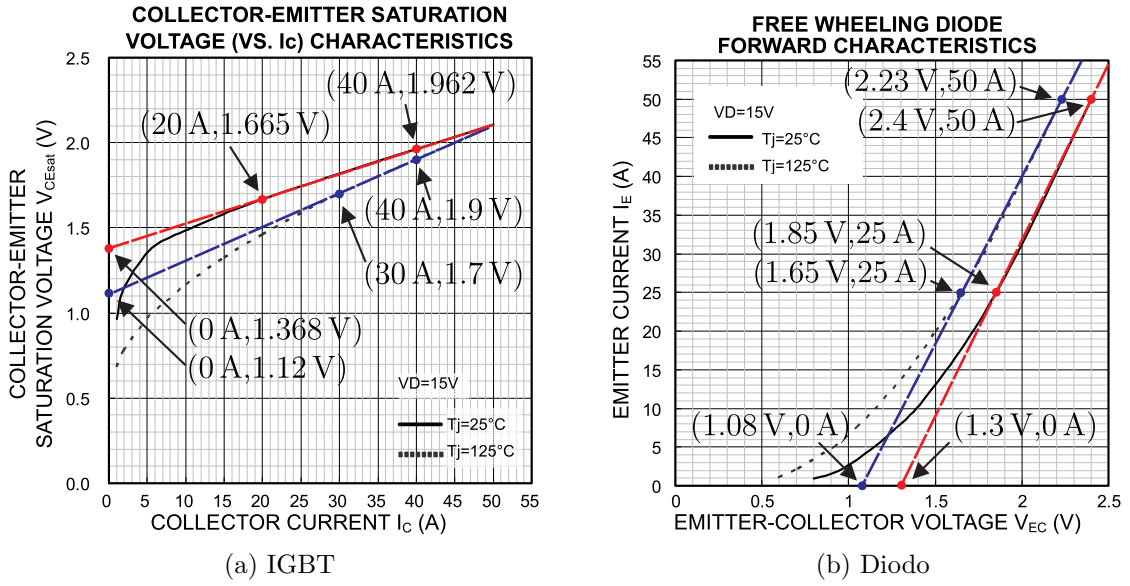


Figura D.1: Caratteristiche IV dei dispositivi del modulo PM50B4L1C060. I punti segnati vengono utilizzati per ricavare la tensione di saturazione dell'IGBT e la tensione diretta del diodo.

D.2 Perdite di commutazione

Le perdite di commutazione (switching losses) possono essere calcolate moltiplicando la frequenza per l'energia associata alle commutazioni. Quest'ultima dipende dalla corrente, dalla tensione applicata e dalla temperatura della giunzione:

$$P_{sw} = f_{sw} E(I, V, T_j) \quad (\text{D.2.1})$$

I grafici dell'energia di figura D.2 sono forniti per una tensione applicata al ponte (dc-link) di 300 V. E' possibile denormalizzare i valori secondo l'equazione approssimata [19, 20]:

$$E(V_{dc}) = E_{rif} \left(\frac{V_{dc}}{V_{rif}} \right)^{k_v} \quad (\text{D.2.2})$$

dove l'esponente k_v assume valori tipici di $1.3 \sim 1.4$ per gli IGBT e ≈ 0.6 per i diodi [19].

La relazione tra l'energia e la corrente può essere espressa da una funzione polinomiale del tipo [20]:

$$E(I) = a + bI + cI^2 \quad (D.2.3)$$

Tramite Matlab sono stati ricavati i coefficienti riassunti in tabella D.3; in figura D.2 è possibile verificare la corrispondenza con i dati del datasheet.

$T_j = 125$	a	b	c
E_{on}	0.1111	0.0115	-3.39×10^{-5}
E_{off}	0.0355	0.0239	-1.38×10^{-6}
E_{rr}	0.0930	0.0156	-3.16×10^{-6}

Tabella D.3: Coefficienti ricavati con Matlab per il fitting polinomiale dei grafici di figura D.2.

Le perdite di commutazione complessive dello stadio PFC vengono calcolate integrando su metà periodo di rete quelle istantanee relative ad un solo dispositivo e moltiplicando il valore per quattro. Per gli IGBT risulta:

$$\begin{aligned} P_{sw,Q,PFC} &= \frac{4}{T} \int_0^{\frac{T}{2}} f_{sw}(E_{on} + E_{off}) dt = \\ &= 4f_{sw} \left(\frac{a_{on}}{2} + \frac{b_{on}I_{pk}}{\pi} + \frac{c_{on}I_{pk}^2}{4} + \frac{a_{off}}{2} + \frac{b_{off}I_{pk}}{\pi} + \frac{c_{off}I_{pk}^2}{4} \right) \left(\frac{V_{DClink}}{V_{rif}} \right)^{k_v} \end{aligned} \quad (D.2.4)$$

mentre per i diodi di ricircolo:

$$\begin{aligned} P_{sw,D,PFC} &= \frac{4}{T} \int_0^{\frac{T}{2}} f_{sw}(E_{rr}) dt = \\ &= 4f_{sw} \left(\frac{a_{rr}}{2} + \frac{b_{rr}I_{pk}}{\pi} + \frac{c_{rr}I_{pk}^2}{4} \right) \left(\frac{V_{DClink}}{V_{rif}} \right)^{k_v} \end{aligned} \quad (D.2.5)$$

Per lo stadio dc-dc è sufficiente calcolare le perdite in un solo periodo di commutazione, ottenendo per gli IGBT:

$$\begin{aligned} P_{sw,Q,DCDC} &= 2f_{sw}(E_{on} + E_{off}) \\ &= 2f_{sw} (a_{on} + b_{on}I_{on} + c_{on}I_{on}^2 + a_{off} + b_{off}I_{off} + c_{off}I_{off}^2) \left(\frac{V_{DClink}}{V_{rif}} \right)^{k_v} \end{aligned} \quad (D.2.6)$$

e per i diodi di ricircolo:

$$\begin{aligned} P_{sw,D,DCDC} &= 2f_{sw}E_{rr} \\ &= 2f_{sw} (a_{rr} + b_{rr}I_{off} + c_{rr}I_{off}^2) \left(\frac{V_{DClink}}{V_{rif}} \right)^{k_v} \end{aligned} \quad (D.2.7)$$

Parametro	Simbolo	Valore
Perdite di commutazione degli IGBT dello stadio PFC	$P_{sw,Q,PFC}$	32.4 W
Perdite di commutazione dei diodi dello stadio PFC	$P_{sw,D,PFC}$	12.8 W
Perdite di commutazione degli IGBT dello stadio dc-dc	$P_{sw,Q,DCDC}$	33 W
Perdite di commutazione dei diodi dello stadio PFC	$P_{sw,D,DCDC}$	13.8 W

Tabella D.4: Stima delle perdite di commutazione a $T_j = 125^\circ\text{C}$ nelle condizioni operative definite nelle tabelle 2.1, 3.1.

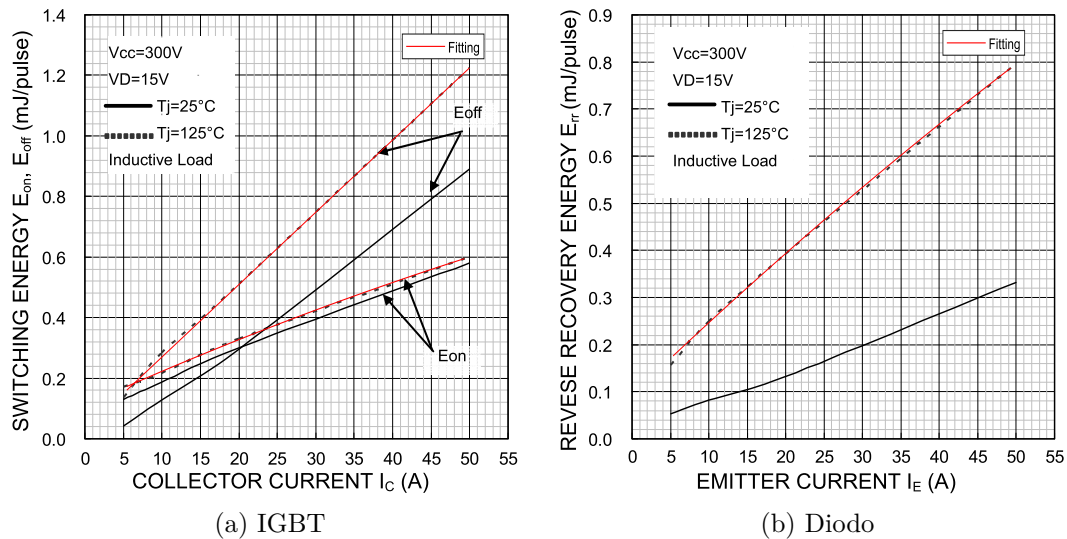


Figura D.2: Grafici dell'energia di commutazione associata ai dispositivi del modulo PM50B4L1C060. In rosso è indicato il fitting polinomiale ottenuto con Matlab.

D.3 Dimensionamento del dissipatore

Nel modulo PM50B4L1C060 gli IGBT e i diodi poggiano su un supporto di rame condiviso. Il datasheet riporta separatamente le resistenze termiche dei due dispositivi verso il case e ne fornisce una unica dal case verso il dissipatore. Supponendo di montare entrambi i moduli su di un unico dissipatore si ottiene il modello termico di figura D.3. Il dimensionamento è fatto individuando il dispositivo che opera nella condizione più gravosa ed imponendo la sua temperatura di giunzione inferiore a 125°C .

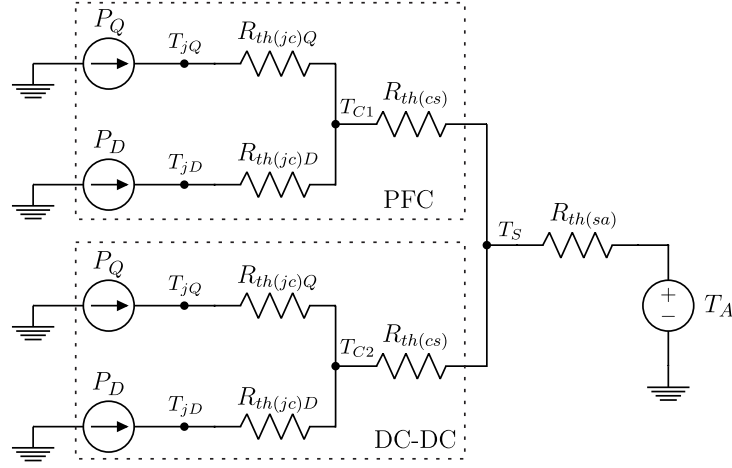


Figura D.3: Modello termico impiegato per il dimensionamento del dissipatore.

Parametro	Simbolo	Valore
Resistenza termica giunzione-case dell'IGBT	$R_{th(jc)Q}$	0.74 K/W
Resistenza termica giunzione-case del diodo	$R_{th(jc)D}$	1.28 K/W
Resistenza termica case-dissipatore	$R_{th(cs)}$	0.06 K/W

Tabella D.5: Resistenze termiche fornite nel datasheet del modulo PM50B4L1C060.

A parità di temperatura del dissipatore T_S , con i dati delle tabelle D.2, D.4, D.5 risulta che il modulo dello stadio PFC si scalda di più:

$$T_{C1} = (P_{Q,PFC} + P_{D,PFC}) R_{th(cs)} + T_S = 4.68^\circ + T_S \quad (D.3.1)$$

$$T_{C2} = (P_{Q,DCDC} + P_{D,DCDC}) R_{th(cs)} + T_S = 4.62^\circ + T_S \quad (D.3.2)$$

e al suo interno il diodo presenta la temperatura maggiore a causa della resistenza termica più grande:

$$T_{jQ,PFC} = P_{Q,PFC} R_{th(jc)Q} + T_{C1} = 28.1^\circ + T_{C1} \quad (D.3.3)$$

$$T_{jD,PFC} = P_{D,PFC} R_{th(jc)D} + T_{C1} = 51.2^\circ + T_{C1} \quad (D.3.4)$$

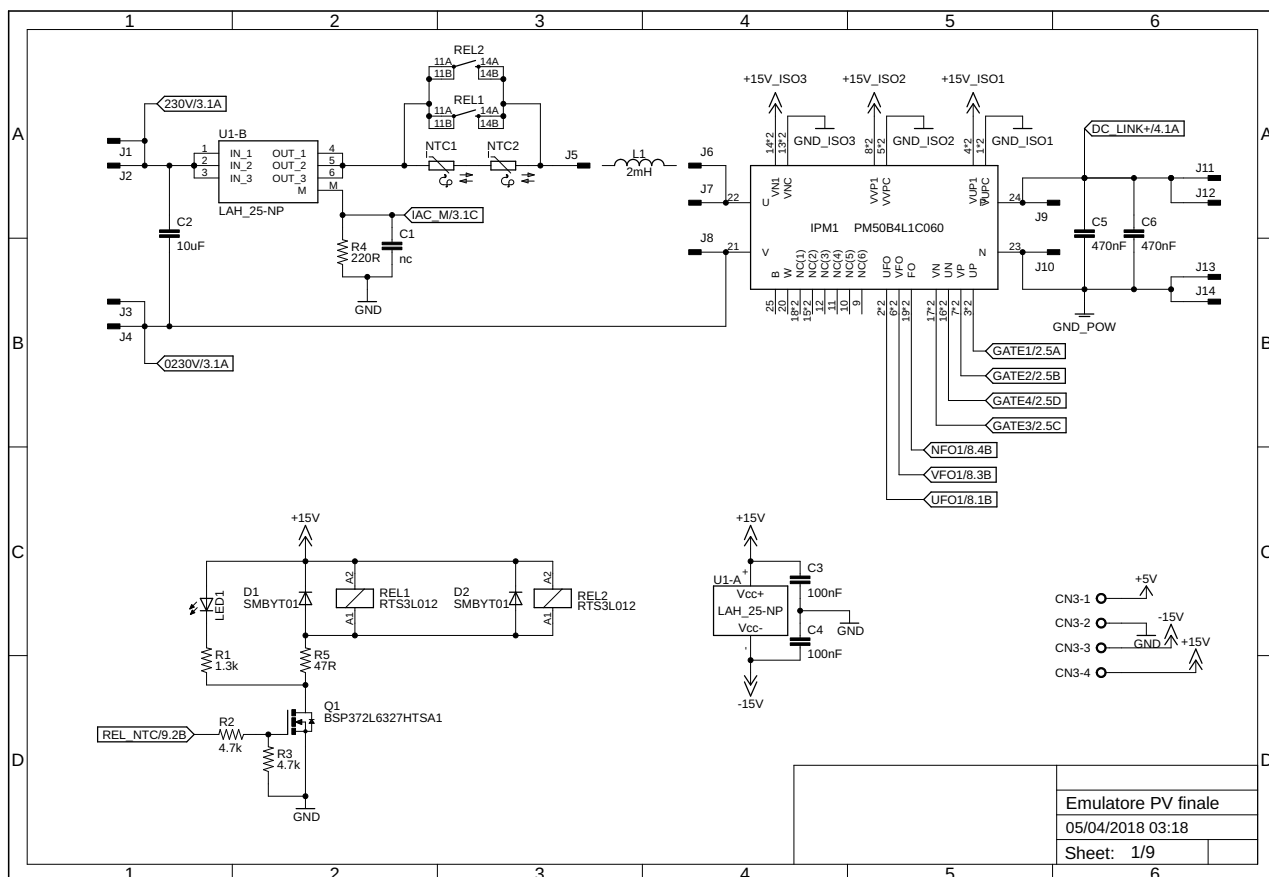
Risolviendo il circuito di figura D.3 si ricava:

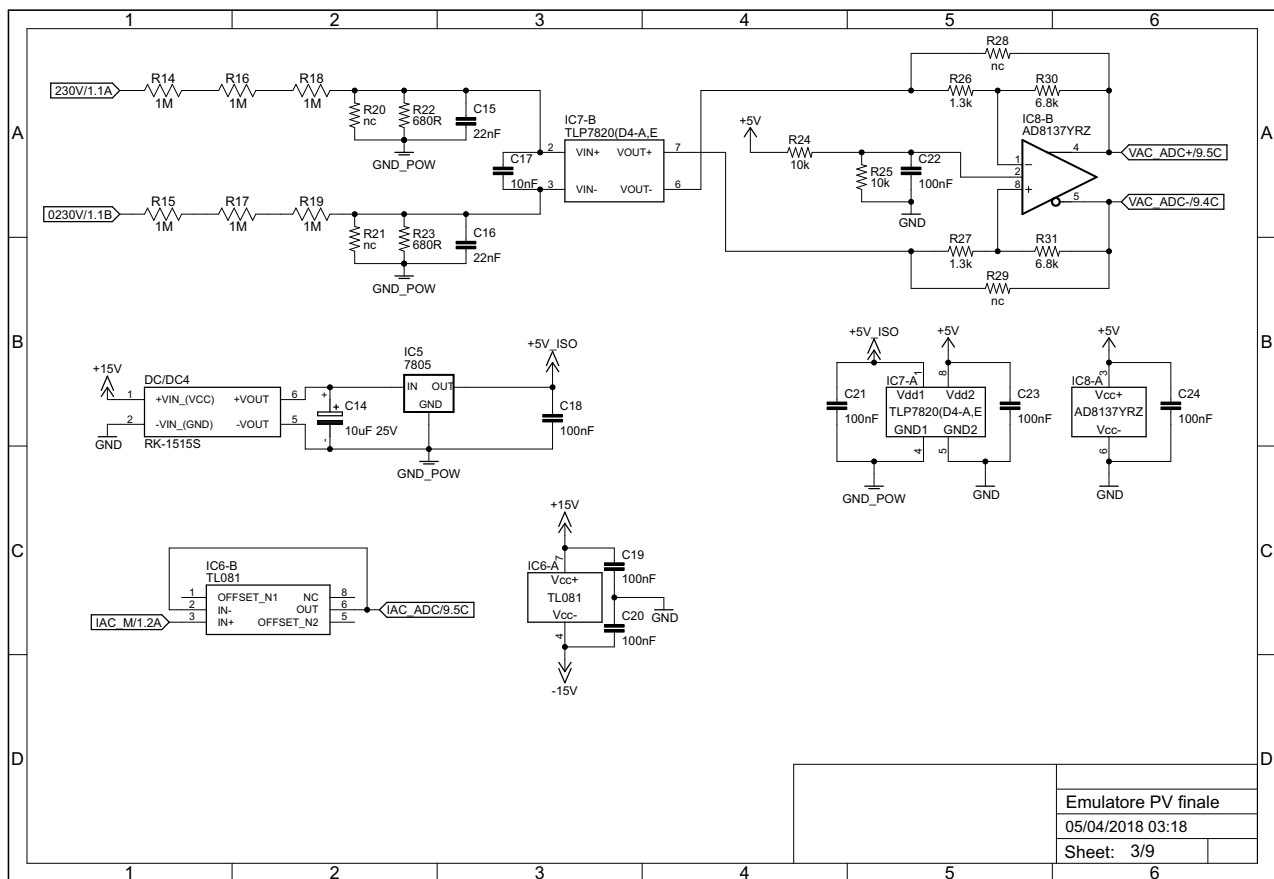
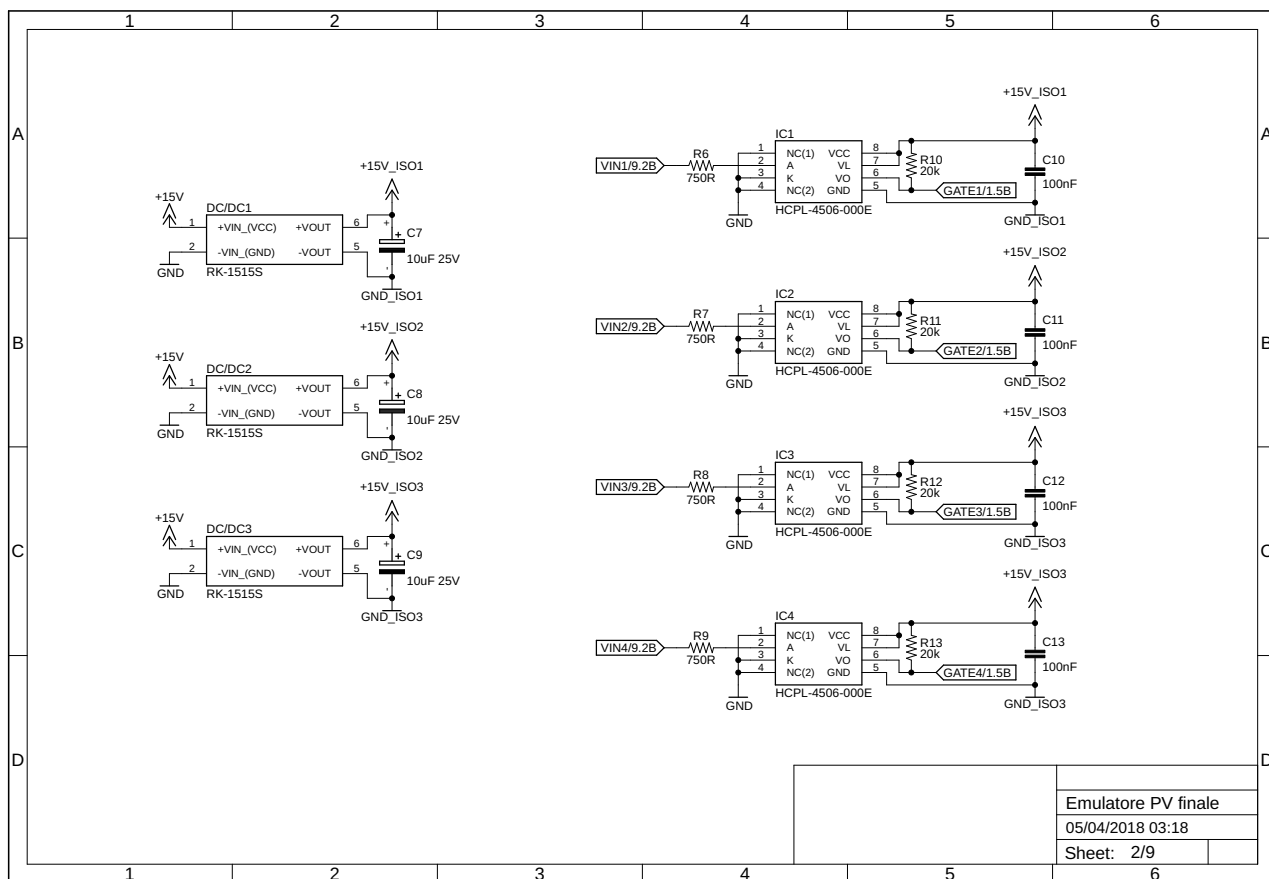
$$R_{th(sa)} \leq \frac{T_{jD,MAX} - P_D R_{th(jc)D} - (P_Q + P_D) R_{th(cs)} - T_A}{P_{tot}} = 0.28 \text{ K/W} \quad (D.3.5)$$

Il dissipatore scelto è un blocco di alluminio delle dimensioni $200 \text{ mm} \times 250 \text{ mm} \times 40 \text{ mm}$ con resistenza termica $R_{th(sa)} \approx 0.27 \text{ K/W}$.

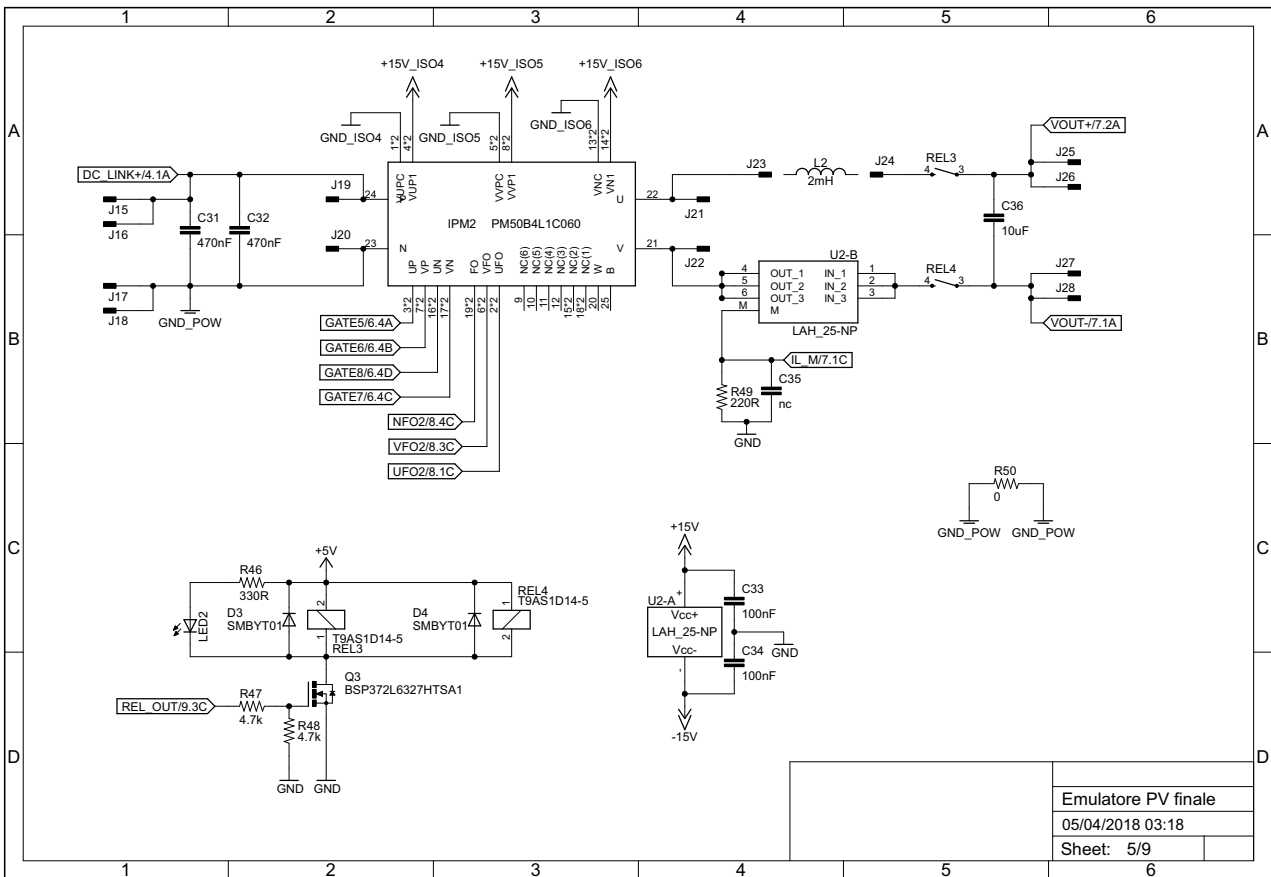
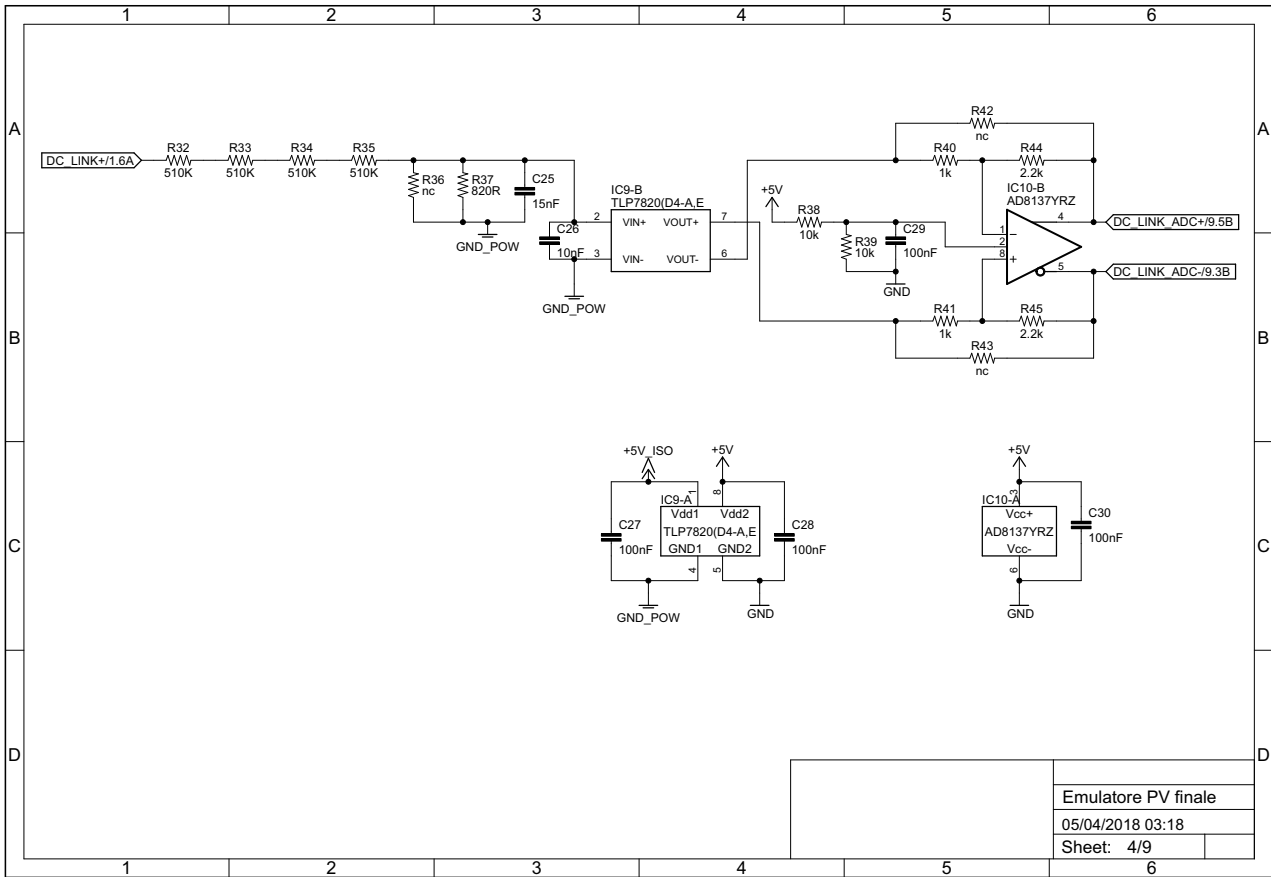
Appendice E

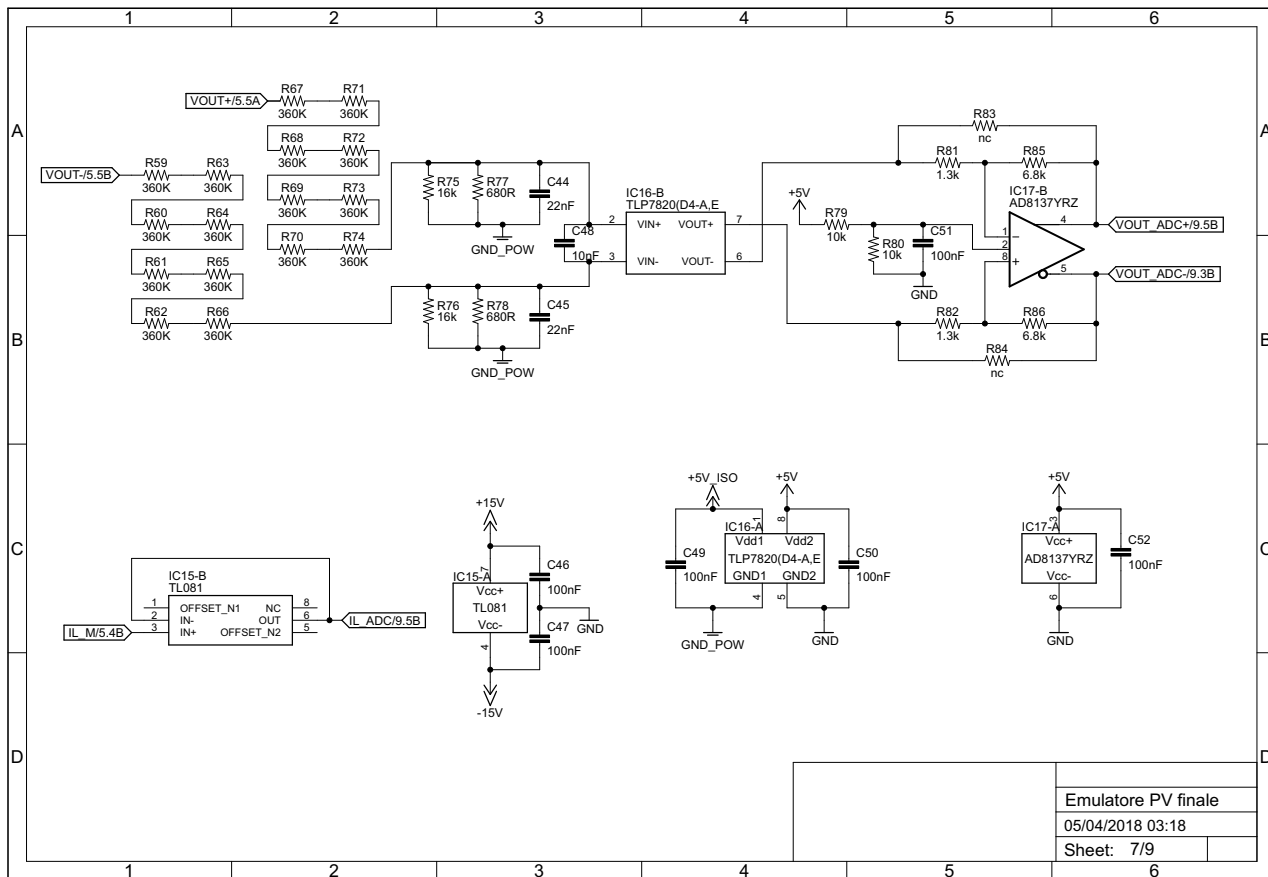
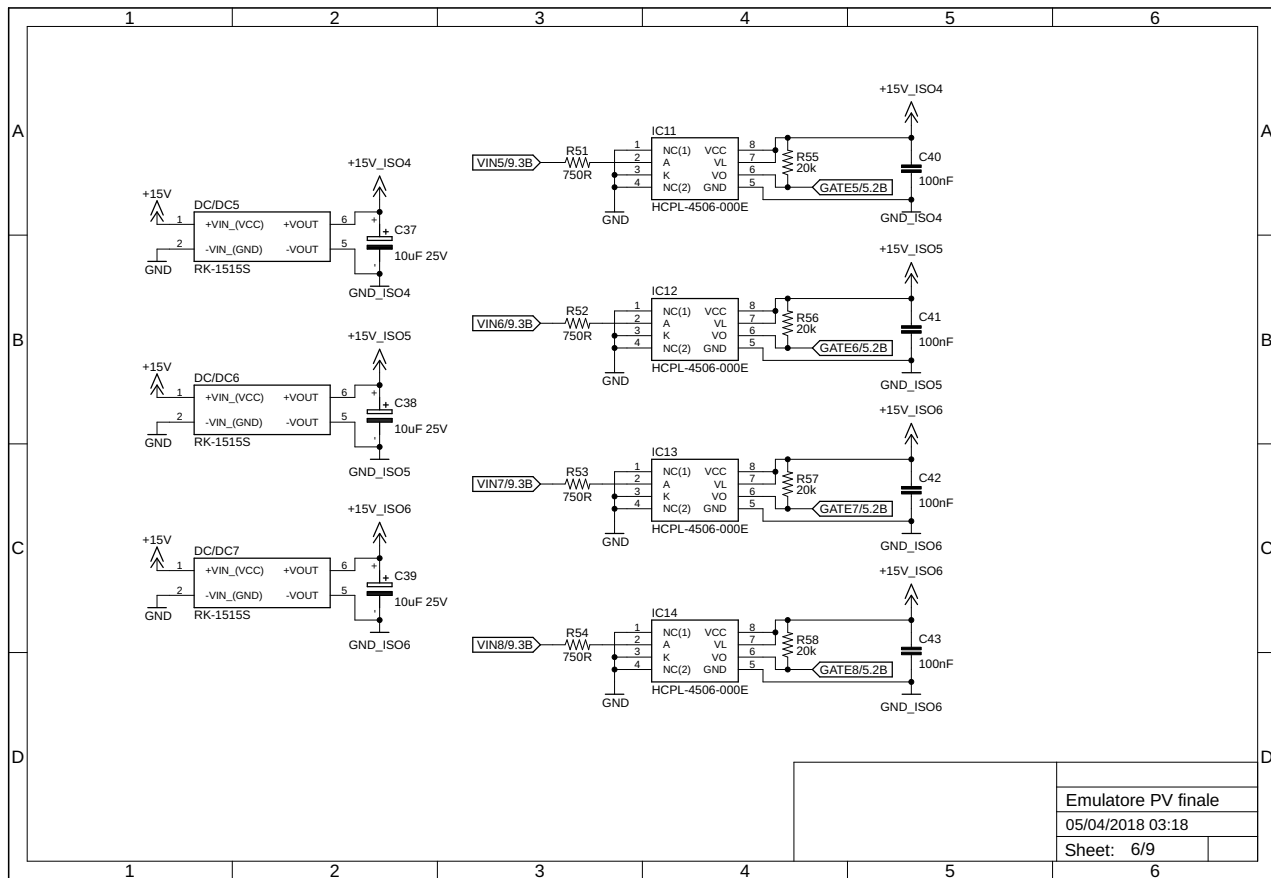
Schema e layout della scheda realizzata



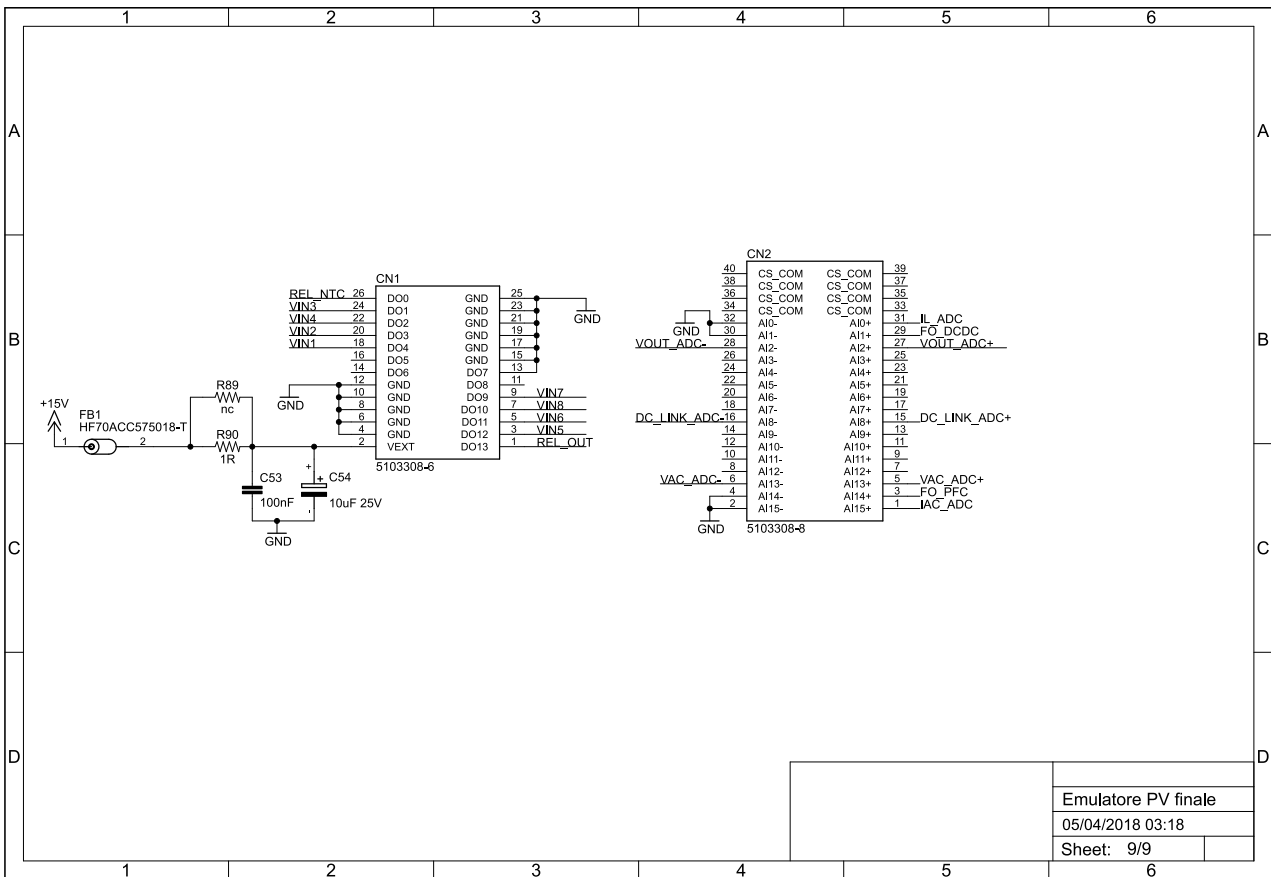
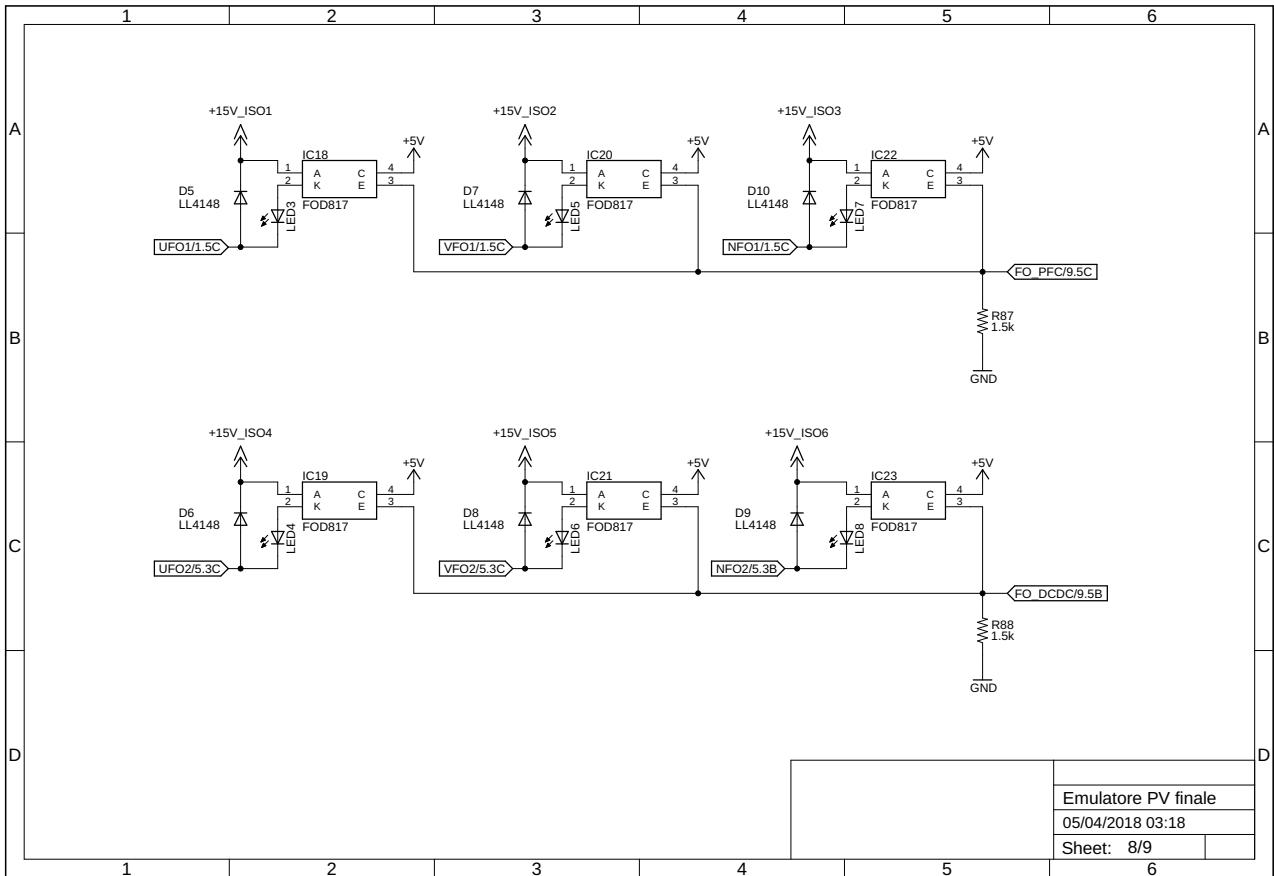


APPENDICE E. SCHEMA E LAYOUT DELLA SCHEDA REALIZZATA





APPENDICE E. SCHEMA E LAYOUT DELLA SCHEDA REALIZZATA



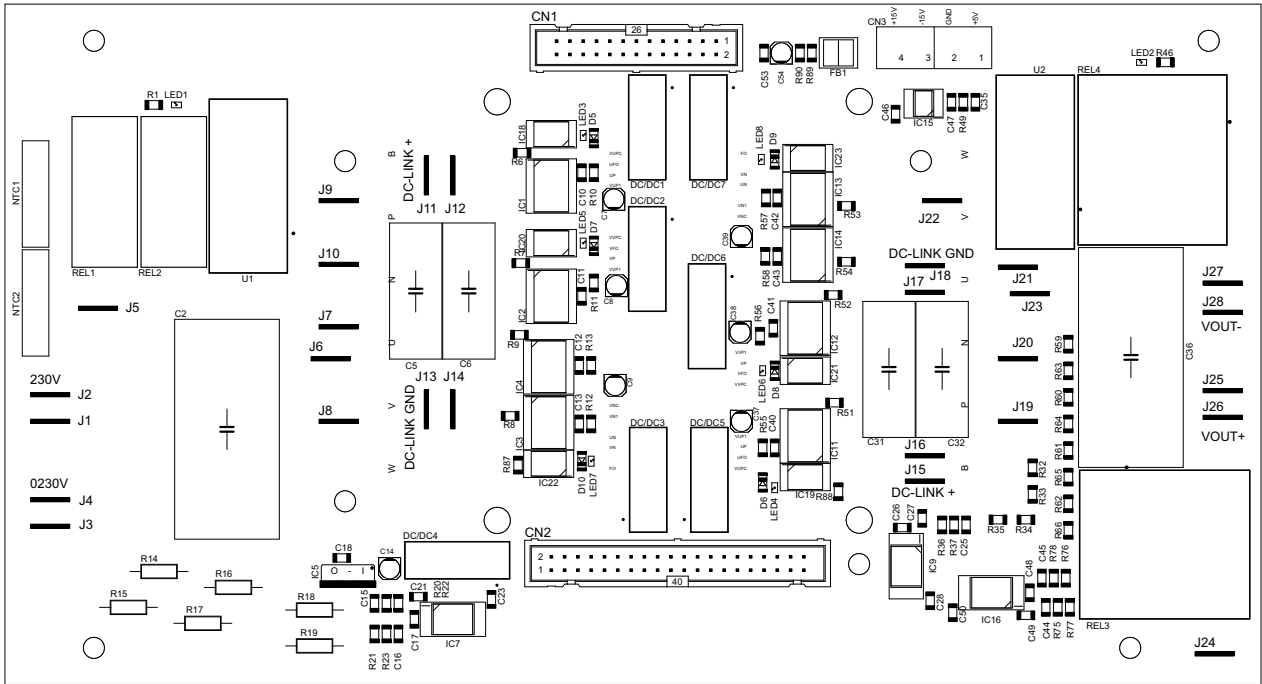


Figura E.1: Circuito stampato: vista componenti lato superiore.

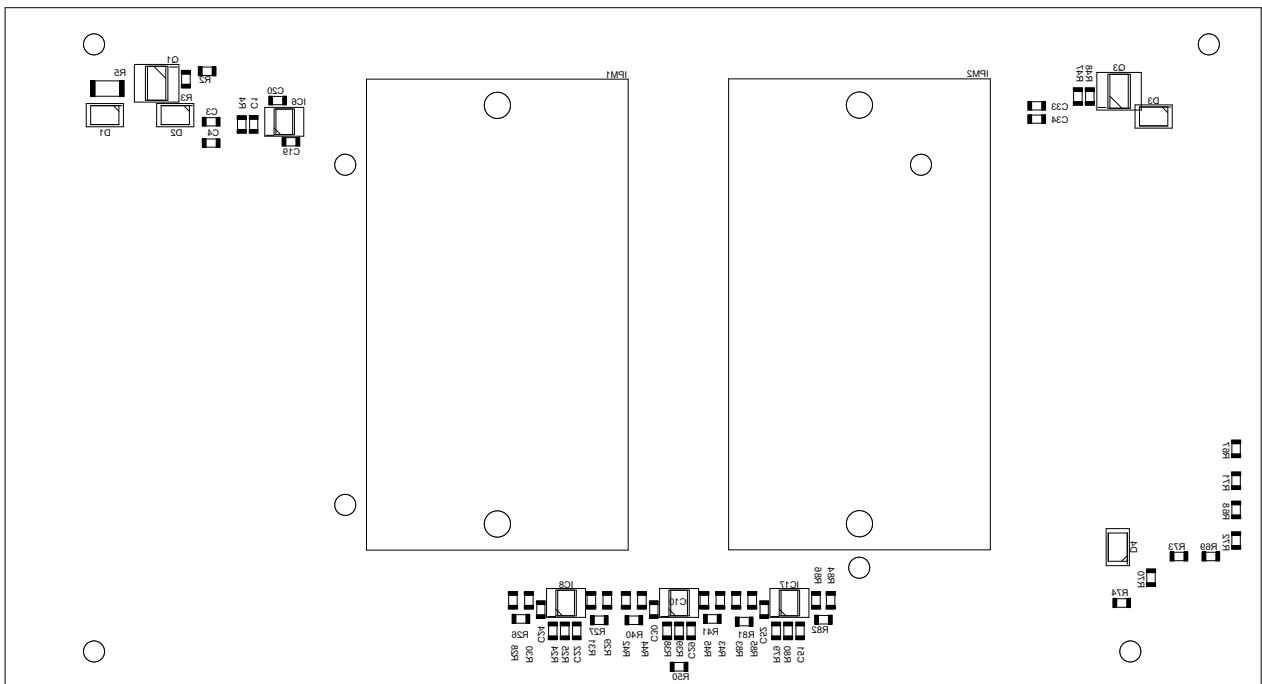


Figura E.2: Circuito stampato: vista componenti lato inferiore.

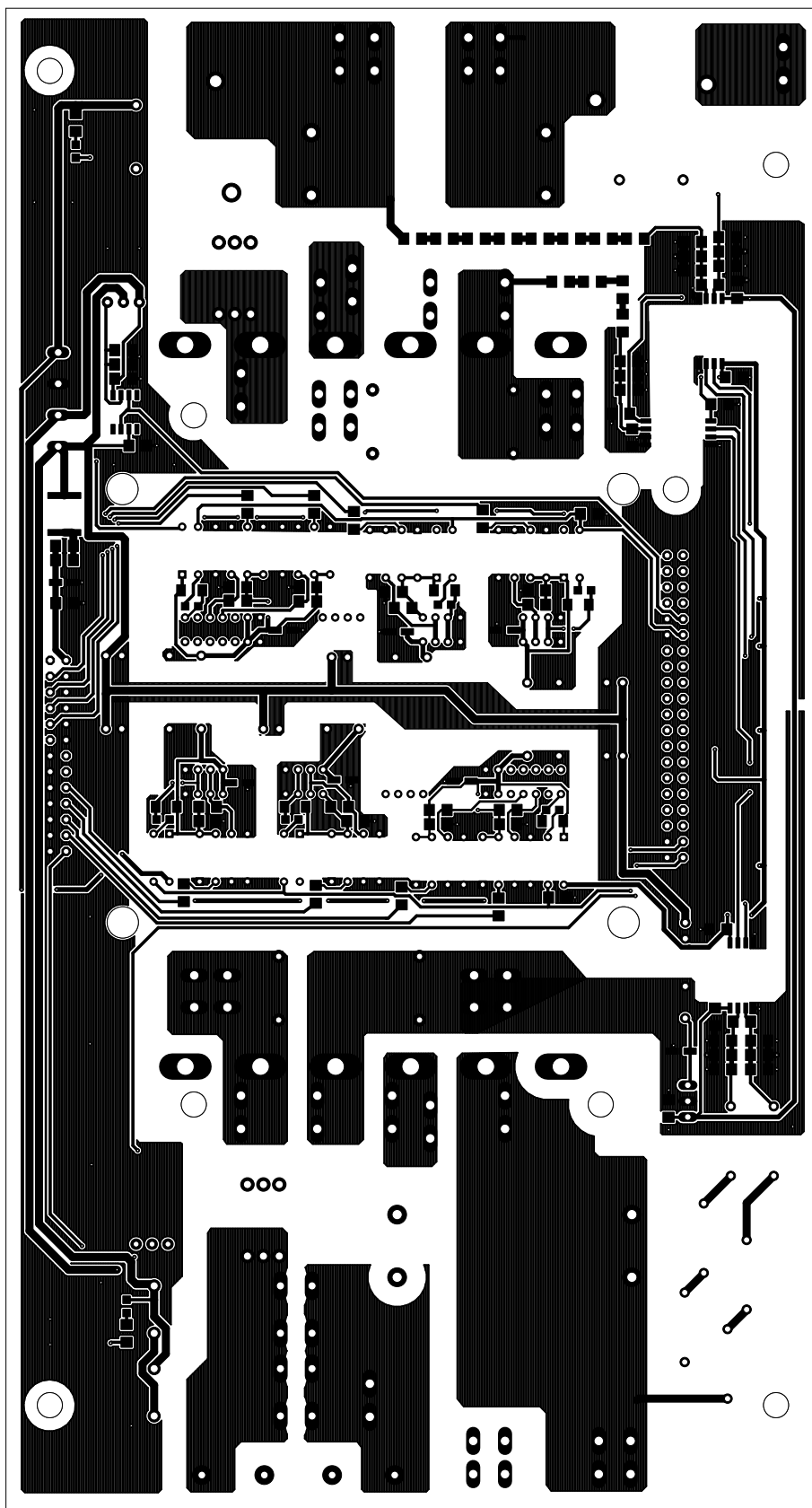


Figura E.3: Circuito stampato: piste lato superiore.

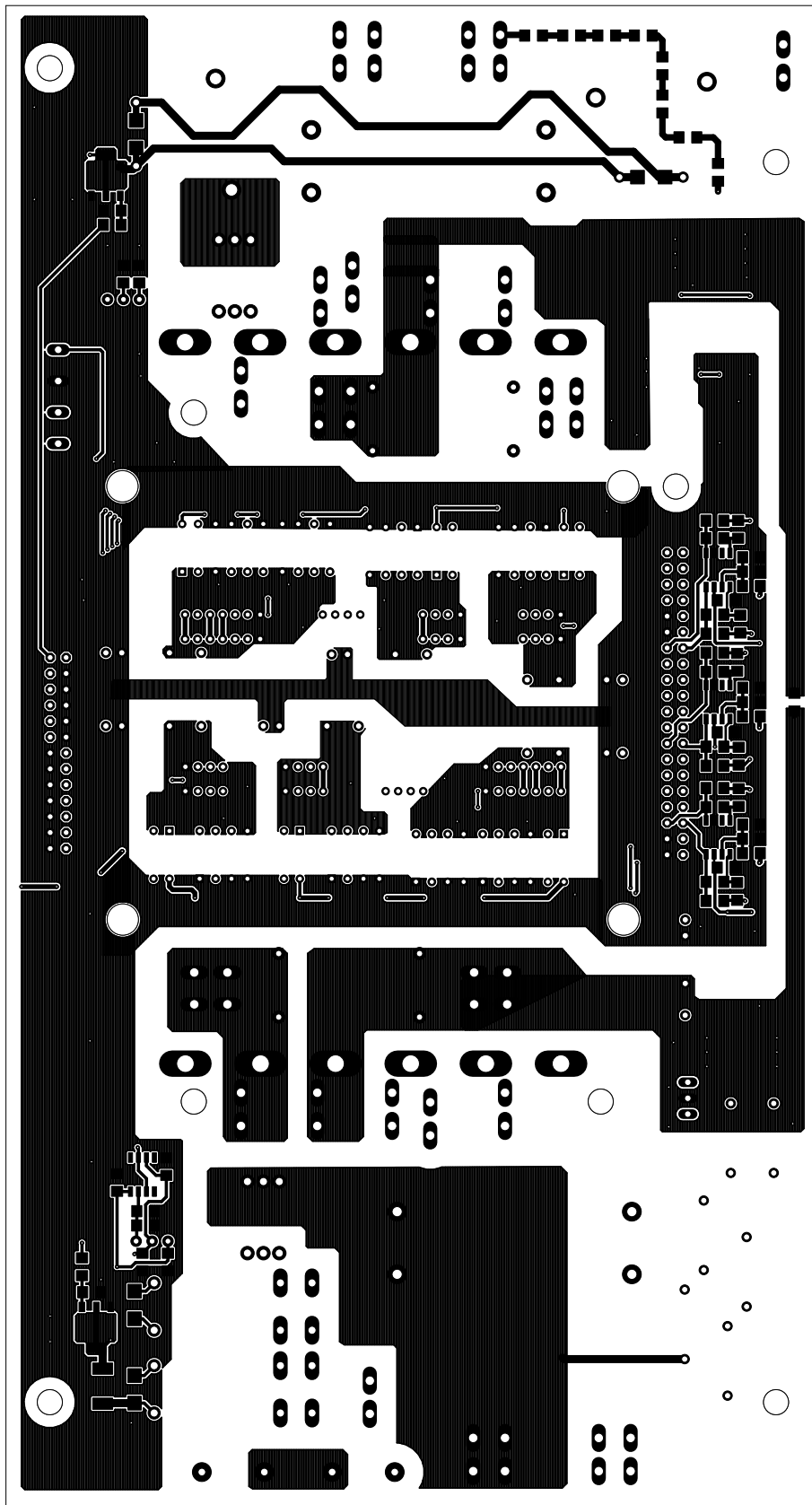


Figura E.4: Circuito stampato: piste lato inferiore.

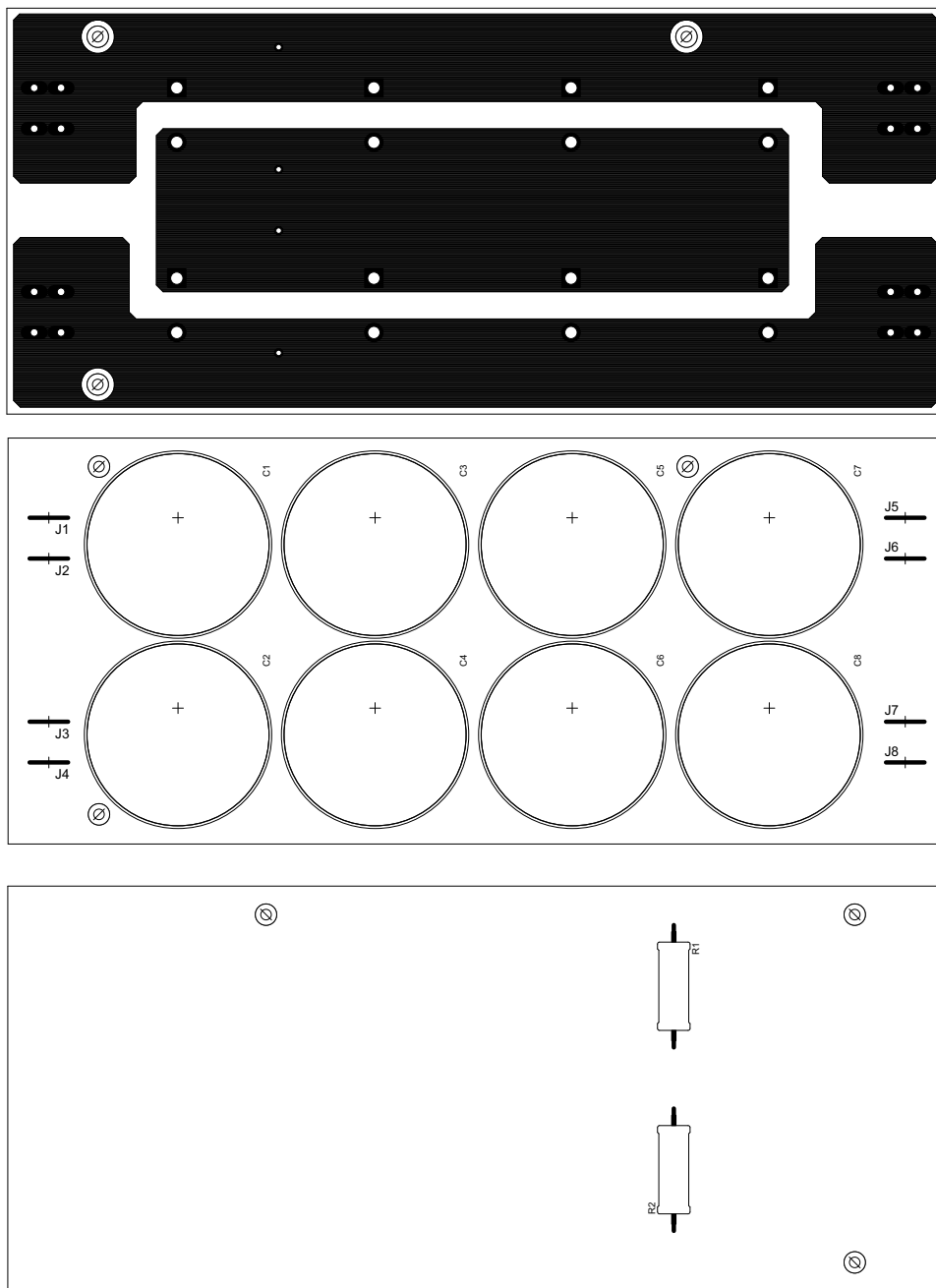


Figura E.5: Circuito stampato: condensatori dc-link.

Bibliografia

- [1] V. Patel J. Patel H. Chandwani e H. Lakhani. «Bi-directional DC-DC converter for battery charging discharging applications using buck-boost switch». In: *IEEE Student Conference on Electrical, Electronics and Computer Science* (2012), pp. 1–4.
- [2] P. Bartholomeus T. Mesbahi N. Rizoug e P. Le Moigne. «Li-Ion Battery Emulator for Electric Vehicle Applications». In: *IEEE Vehicle Power and Propulsion Conference (VPPC)* (2013), pp. 1–8.
- [3] R. Teodorescu M. Ciobotaru e F. Blaabjerg. «On-line grid impedance estimation based on harmonic injection for grid-connected PV inverter». In: *IEEE International Symposium on Industrial Electronics* (2007), pp. 2437–2442.
- [4] A. Ragusa M. C. Di Piazza M. Pucci e G. Vitale. «A grid-connected system based on a real time PV emulator: Design and experimental set-up». In: *36th Annual Conference on IEEE Industrial Electronics Society* (2010), pp. 3237–3243.
- [5] F. Masana J. Chavarría D. Biel e E. Alarcón. «FPGA-based design of a step-up photovoltaic array emulator for the test of PV grid-connected inverters». In: *23rd International Symposium on Industrial Electronics (ISIE)* (2014), pp. 485–490.
- [6] J.R. Gazoli M.G Villalva e E.R. Filho. «Comprehensive Approach to Modeling and Simulation of Photovoltaic Arrays». In: *IEEE Transactions on Power Electronics* 24 (mag. 2009), pp. 1198–1208.
- [7] R. Teodorescu D. Sera e P. Rodriguez. «PV panel model based on datasheet values». In: *IEEE International Symposium on Industrial Electronics* (giu. 2007), pp. 2392–2396.
- [8] M.C. Di Piazza e G. Vitale. *Photovoltaic Sources: Modeling and Emulation*. Springer, 2013.
- [9] *PWX500 Datasheet*. URL: <http://www.photowatt.com/produits/modules>.
- [10] R.W. Erickson e D. Maksimovic. *Fundamentals of Power Electronics, Second Edition*. Springer, 2001.
- [11] P.Mattavelli L.Corradini D.Maksimovic e R.Zane. *Digital Control of High Frequency Switched Mode Power Converters*. Wiley, 2015.
- [12] L. Malesani. *Dispensa del corso di Elettronica Industriale*. Padova.

- [13] *Padé approximation of model with time delays*. URL: <https://it.mathworks.com/help/control/ref/pade.html>.
- [14] Y. T. Lin e Y. Y. Tzou. «Digital control of boost PFC AC/DC converters with low THD and fast dynamic response». In: *IEEE 6th International Power Electronics and Motion Control Conference* (mag. 2009), pp. 1672–1677.
- [15] S. C. Wong G. Chu C. K. Tse e S. C. Tan. «A Unified Approach for the Derivation of Robust Control for Boost PFC Converters». In: *IEEE Transactions on Power Electronics* 24.11 (nov. 2009), pp. 2531–2544.
- [16] *Mitsubishi Electric IMP L1/S1-series application note*. URL: http://www.mitsubishielectric.com/semiconductors/files/manuals/ipm_l1_s1_note_e.pdf.
- [17] *KEMET ELH Snap-In Aluminum Electrolytic Capacitors*. URL: http://www.kemet.com/Lists/ProductCatalog/Attachments/279/KEM_A4018_ELH.pdf.
- [18] Alvisè Sommariva. *Metodi iterativi per la soluzione di sistemi nonlineari*. Padova, 2014.
- [19] W. Tursky A. Wintrich N. Ulrich e T. Reimann. *Application Manual Power Semiconductors*. SEMIKRON International. Germania, 2011. URL: <http://www.semikron.com/>.
- [20] U. Schlapbach B. Backlund R. Schnell e R. Fischer. *Applying IGBTs*. ABB Semiconductors. Svizzera, 2009. URL: <http://www.abb.com/>.