

UNIVERSITÀ  
DEGLI STUDI  
DI PADOVA



DIPARTIMENTO  
DI INGEGNERIA  
DELL'INFORMAZIONE

UNIVERSITÀ DEGLI STUDI DI PADOVA

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE

CORSO DI LAUREA MAGISTRALE IN  
INGEGNERIA ELETTRONICA

# Ottimizzazione On-Line di un Convertitore Buck-Boost a Quattro Interruttori

*Relatore:*

PROF. TOMMASO CALDOGNETTO

*Correlatore:*

DR. DAVIDE BIADENE

*Laureando:*

MATTEO VAZZOLER

2017286

Anno Accademico 2022/2023

Data di Laurea 20/04/2023



## Abstract

In questo progetto viene analizzato il convertitore buck-boost a quattro interruttori, studiandone una particolare tecnica di ottimizzazione on-line. Lo schema di controllo realizzato ha permesso, sfruttando i gradi di libertà disponibili in questa topologia, la regolazione della tensione di uscita e, simultaneamente, l'ottimizzazione dell'efficienza del convertitore, senza la necessità di una caratterizzazione preliminare del circuito. L'implementazione del convertitore è stata realizzata tramite l'ambiente di sviluppo Imperix, integrato nel sistema di prototipazione rapida sviluppato dal laboratorio di elettronica di potenza dell'Università di Padova. Il controllore digitale sviluppato implementa i) la regolazione della tensione d'uscita e ii) l'algoritmo di ottimizzazione bidimensionale, che permette il continuo tracciamento del punto di lavoro ottimo del convertitore. Quest'ultimo è stato progettato tramite una macchina a stati che realizza il metodo di simpleso, permettendo la ricerca del punto di massima efficienza senza la necessità del calcolo del gradiente nel piano di ottimizzazione. I risultati sperimentali sono stati ottenuti per una configurazione del prototipo a  $20\text{ kHz}$ ,  $250\text{ V-to-120 V}$ ,  $240\text{ W}$ , confermandone l'efficacia della tecnica di modulazione sviluppata.



# Indice

<b>Introduzione</b>	<b>3</b>
<b>1 Convertitore Buck-Boost a quattro interruttori</b>	<b>5</b>
1.1 Analisi steady-state . . . . .	6
1.2 Efficienza . . . . .	12
1.2.1 Commutazione in ZVS . . . . .	12
1.2.2 Modello semplificato per il calcolo dell'efficienza . . . . .	18
1.3 Tecniche di modulazione . . . . .	19
1.3.1 Modulazione Buck-Boost . . . . .	19
1.3.2 Modulazione Buck-QSW . . . . .	20
1.3.3 Modulazione MCM . . . . .	21
1.3.4 Ottimizzazione on-line . . . . .	22
<b>2 Metodo del semplice</b>	<b>25</b>
2.1 Descrizione dell'algoritmo . . . . .	26
2.2 Simulazione con funzione di prova . . . . .	29
<b>3 Sviluppo del convertitore</b>	<b>33</b>
3.1 Struttura del prototipo . . . . .	33
3.2 Implementazione del convertitore . . . . .	36
3.3 Modello di simulazione . . . . .	37
3.3.1 Dimensionamento della capacità di uscita . . . . .	38
3.3.2 Regolazione della tensione di uscita . . . . .	43
<b>4 Risultati sperimentali</b>	<b>49</b>
4.1 Misura della corrente in ingresso . . . . .	50
4.2 Mappatura dell'efficienza . . . . .	55
4.2.1 Mappatura con elevate perdite di conduzione . . . . .	57
4.3 Simulazione del semplice . . . . .	59

---

4.4	Verifica sperimentale del simplesso . . . . .	63
4.4.1	Esecuzione singola del simplesso . . . . .	63
4.4.2	Convergenza del simplesso: verifica sperimentale . . . . .	65
4.4.3	Esecuzione del simplesso con variazione di carico . . . . .	68
4.4.4	Tecniche di modulazione e ottimizzazione on-line a confronto	71
<b>5</b>	<b>Conclusioni</b>	<b>77</b>
5.1	Problematiche affrontate . . . . .	78
5.2	Sviluppi futuri . . . . .	81
<b>A</b>	<b>Principio di funzionamento del modello Imperix</b>	<b>83</b>
<b>B</b>	<b>Protocollo di comunicazione Ethernet</b>	<b>85</b>
<b>C</b>	<b>Algoritmo del simplesso: codice Matlab</b>	<b>87</b>
	<b>Bibliografia</b>	<b>93</b>





# Introduzione

Con i più recenti sviluppi dei sistemi di accumulazione di energia e per la ricarica di veicoli elettrici, l'utilizzo di convertitori di potenza bidirezionali si è reso sempre più fondamentale. Inoltre, la necessità di trovare soluzioni di piccole dimensioni comporta l'utilizzo di topologie fortemente integrate che, ad alta frequenza, sono associate ad una componente induttiva relativamente piccola. L'utilizzo di componenti induttive ridotte è causa però di grandi 'ripple' di corrente e di conseguenza, significative perdite di conduzione nel convertitore. Per ridurre questo effetto si utilizzano topologie di convertitori che incrementano il numero degli interruttori utilizzati. In questo modo vengono introdotti nuovi gradi di libertà sfruttabili per lo sviluppo di tecniche di modulazione ad elevata efficienza.

Tra le possibili topologie esistenti, il convertitore buck-boost a quattro interruttori con flusso di potenza bidirezionale, uscita non invertente e la predisposizione alle operazioni di elevazione e riduzione di tensione, lo rendono sicuramente un buon candidato per essere impiegato in molte applicazioni differenti, ad esempio: in ambito automotive e in sistemi di accumulazione di carica.

In questo lavoro verrà effettuata innanzitutto un'analisi teorica del circuito del convertitore, determinandone in particolare un modello teorico per il calcolo dell'efficienza; in seguito verrà proposto l'algoritmo di ottimizzazione scelto per ridurre al minimo le perdite del convertitore e, successivamente verranno trattati gli aspetti tecnici e progettuali con cui esso è stato realizzato: dal modello di simulazione alla sua implementazione tramite il prototipo in dotazione. Infine, verranno riportate e analizzate le misure sperimentali eseguite sul convertitore, verificando quali benefici in termini di efficienza la tecnica di ottimizzazione sviluppata possa portare al circuito di potenza.



# Capitolo 1

## Convertitore Buck-Boost a quattro interruttori

Il convertitore Buck-Boost a quattro interruttori (FSBB - Four Switches Buck-Boost), riportato in Figura 1.1, è un convertitore di potenza bidirezionale che permette le operazioni sia di elevazione che di riduzione della tensione di ingresso. A differenza del semplice convertitore Buck-Boost esso è composto da due moduli a mezzo ponte che possono essere controllati indipendentemente e la tensione fornita in uscita è del tipo non invertente. Le due gambe del convertitore sono inoltre collegate tra loro ai nodi di commutazione tramite un'impedenza puramente reattiva che si occupa del trasferimento di energia, in questo caso un induttore.

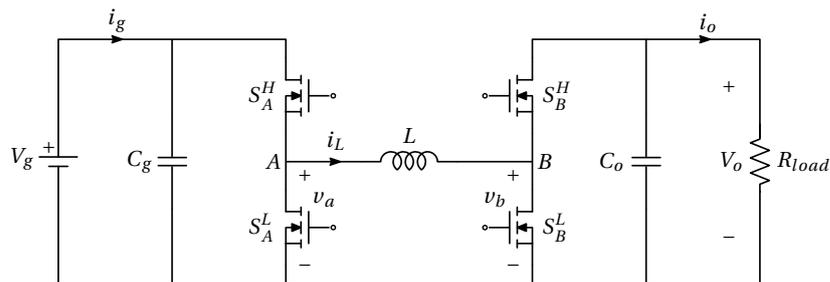


Figura 1.1: Schema circuitale di un convertitore Buck-Boost a quattro interruttori.

Il rapporto di conversione del convertitore è ricavabile applicando il *Volt Second Balance* (VSB) alla tensione sull'induttore:

$$V_L = V_A - V_B = D_A V_g - D_B V_o = 0 \quad (1.1)$$

$$M = \frac{V_o}{V_g} = \frac{D_A}{D_B} \quad (1.2)$$

Possiamo quindi considerare il duty cycle della gamba  $A$  direttamente proporzionale al rapporto di conversione  $M$  secondo la relazione:

$$D_A = MD_B \quad (1.3)$$

I gradi di libertà su cui è possibile agire sono allora due: il duty cycle della gamba  $B$ , relativo all'intervallo di accensione dello switch superiore  $S_B^H$ , e lo sfasamento  $\varphi$  tra i due segnali  $PWM$  delle due gambe, ovvero il ritardo con cui il segnale PWM abilita la gamba  $B$  rispetto la gamba  $A$ .

Supponiamo di utilizzare  $D_A$  per il controllo della tensione di uscita, possiamo allora definire lo spazio bidimensionale  $(D_B, \varphi)$  come il piano dei punti di lavoro del convertitore. Poiché il rapporto di conversione dipende solamente dai due duty cycle, lo sfasamento  $\varphi$ , può essere utilizzato per modificare la forma d'onda lineare a tratti della corrente sull'induttore  $i_L$  e ottenere, ad esempio, la condizione di *soft-switching* alla commutazione degli interruttori, oppure la minimizzazione della corrente in ingresso  $I_g$  al convertitore.

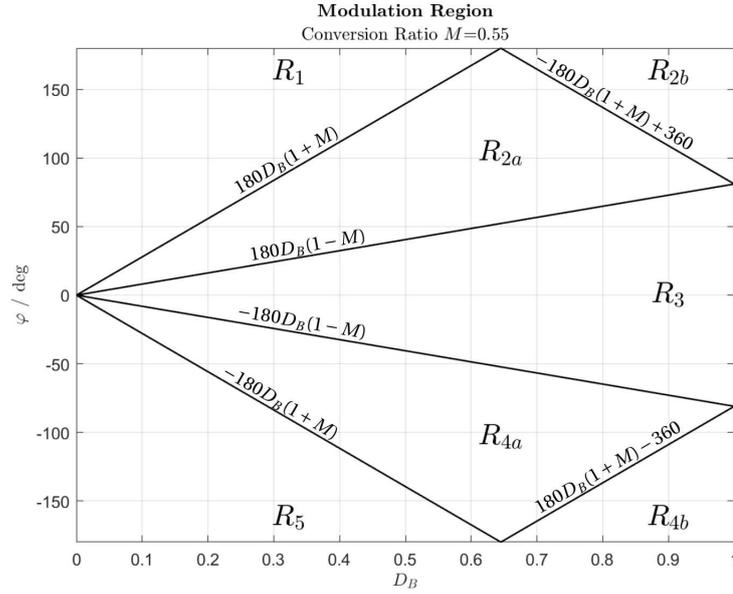
A questo scopo viene proposta ora l'analisi del convertitore nella condizione particolare di *step-down*, quindi con il rapporto di conversione  $M < 1$ . Per un dato livello di potenza di uscita  $P_o$ , risulta essere intuitivo come qualsiasi combinazione della coppia  $(D_B, \varphi)$  può essere applicata, determinando però una diversa forma d'onda di  $i_L(t)$  e quindi diversi valori di efficienza del convertitore.

## 1.1 Analisi steady-state

Il piano dei punti di lavoro  $(D_B, \varphi)$ , può essere suddiviso nelle sette regioni mostrate in Figura 1.2, ognuna corrispondente ad una forma d'onda di  $i_L$  diversa. I limiti tra esse possono essere facilmente ricavabili in funzione solamente del rapporto di conversione  $M$  e sono riportati sempre in Figura 1.2.

Le forme d'onda della corrente  $i_L$  corrispondenti ad ogni regione operativa sono prese con valori di sfasamento diversi e vengono rappresentate in Figura 1.3.

In ogni regione la forma d'onda può essere scomposta in quattro segmenti lineari, corrispondenti a quattro sotto-intervalli del periodo di commutazione  $T_s$ . Essendo nella condizione particolare di *step-down* il duty cycle della gamba  $A$  sarà sempre inferiore al duty cycle della gamba  $B$ , quindi secondo la relazione 1.3 e considerando il valore dello sfasamento, è possibile ricavare la durata di ogni sotto-intervallo per ogni valore della coppia  $(D_B, \varphi)$ .



**Figura 1.2:** Piano di ottimizzazione ( $D_B, \varphi$ ) e le sette regioni di modulazione ottenute con un rapporto di conversione  $M = 0.55$ .

In Tabella 1.1 sono riportate le tensioni applicate all'induttore corrispondenti ad ogni singolo intervallo  $\delta_k$ . Mentre la durata normalizzata di ogni intervallo rispetto il periodo di switching è riportata in Tabella 1.2. Dove  $\delta_k = \Delta t_k / T_s$ . Allora, come visibile in Figura 1.4 la corrente lineare a tratti sull'induttore si può esprimere come:

$$i_{L,k}(t) = I_{L,k-1} + \frac{v_{L,k}}{L}(t - t_{k-1}) \quad (1.4)$$

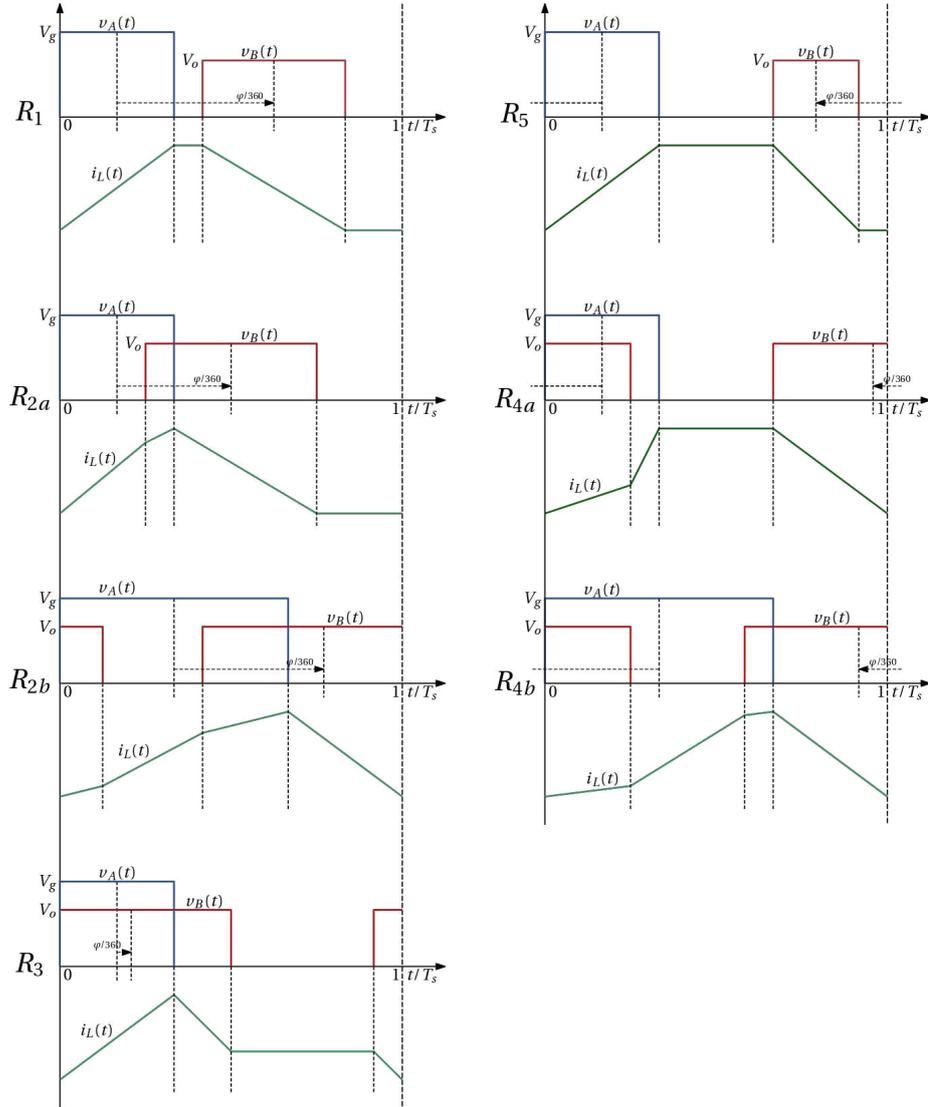
Sottraendo all'equazione (1.4) la componente  $I_0 \triangleq i_L(0)$  ed esprimendo i sotto-intervalli in forma normalizzata, otteniamo le quattro correnti  $J_k$  presenti agli istanti tra due diversi  $\delta_k$ . Evidenziando che  $J_0 = J_4 = 0$ , otteniamo:

$$J_k = J_{k-1} + \frac{v_{L,k}}{f_s L} \delta_k \quad (1.5)$$

Se supponiamo nota la corrente  $I_{out}$  di uscita, possiamo sfruttare il principio di *charge-balance* alla capacità  $C_o$ :

$$I_{out} = \frac{1}{T_s} \int_0^{T_s} i_L(t) q_B^H dt \quad (1.6)$$

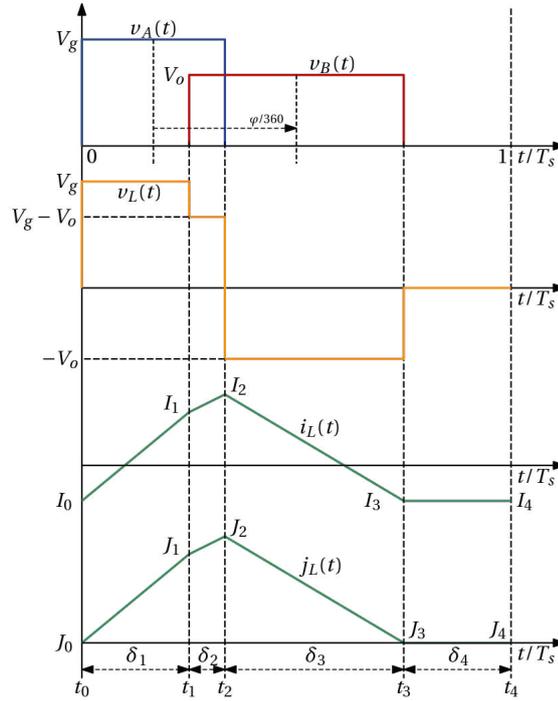
dove  $q_B^H$  rappresenta il segnale di comando  $[0, 1]$  dello switch superiore della gamba  $B$ . Allora, considerando  $n$  il numero corrispondente al primo sotto intervallo appartenente al duty cycle  $D_B$ , e  $N$  rappresentante il numero di sotto intervalli



**Figura 1.3:** Forme d'onda del convertitore FSBB per diversi valori di sfasamento  $\varphi$ .

per cui si estende il duty cycle  $D_B$ , possiamo esprimere la corrente di uscita  $I_o$ , che in questo caso chiamiamo  $I_{out}$  per non fare confusione con  $I_0$ , come:

$$\begin{aligned}
 I_{out} &= \sum_{k=n}^{n+N-1} \frac{I_k + I_{k+1}}{2} \cdot \delta_{k+1} \\
 &= \sum_{k=n}^{n+N-1} \frac{J_k + I_0 + J_{k+1} + I_0}{2} \cdot \delta_{k+1} \\
 &= \sum_{k=n}^{n+N-1} \left[ I_0 + \frac{J_k + J_{k+1}}{2} \right] \cdot \delta_{k+1}
 \end{aligned} \tag{1.7}$$



**Figura 1.4:** Forma d'onda lineare a tratti della corrente  $i_L$  per il calcolo della corrente RMS.

Essendo note le correnti  $J_k$  e  $I_{out}$  allora è possibile calcolare la corrente  $I_0$  come:

$$I_0 = \frac{1}{\sum_{k=n}^{n+N-1} \delta_{k+1}} \cdot \left[ I_{out} - \sum_{k=n}^{n+N-1} \frac{J_k + J_{k+1}}{2} \right] \quad (1.8)$$

Possiamo notare come la sommatoria nella precedente espressione può contenere al massimo tre elementi, rispettivamente quando il calcolo avviene per le regioni  $R_{2b}$ ,  $R_3$ ,  $R_{4b}$ .

Si possono quindi ricavare le successive correnti  $I_k$  semplicemente sommando ai valori noti  $J_k$  la corrente di offset  $I_0$  appena calcolata:

$$I_k = I_0 + J_k \quad (1.9)$$

Infine, è possibile calcolare il valore RMS della corrente sull'induttore tramite l'espressione:

$$I_{L,rms} = \sqrt{\sum_{k=1}^4 \frac{1}{3} \delta_k (I_{k-1}^2 + I_{k-1} I_k + I_k^2)} \quad (1.10)$$

**Tabella 1.1:** Tensione sull'induttore corrispondente ai sotto-intervalli della forma d'onda della corrente  $i_L(t)$ .

Work Region	$v_{L,1}$	$v_{L,2}$	$v_{L,3}$	$v_{L,4}$
$R_1$	$V_g$	0	$-V_o$	0
$R_{2a}$	$V_g$	$V_g - V_o$	$-V_o$	0
$R_{2b}$	$V_g - V_o$	$V_g$	$V_g - V_o$	$-V_o$
$R_3$	$V_g - V_o$	$-V_o$	0	$-V_o$
$R_{4a}$	$V_g - V_o$	$V_g$	0	$-V_o$
$R_{4b}$	$V_g - V_o$	$V_g$	$V_g - V_o$	$-V_o$
$R_5$	$V_g$	0	$-V_o$	0

Tabella 1.2: Durata normalizzata dei sotto-intervalli della forma d'onda della corrente  $i_L(t)$ .

Work Region	$\delta_1$	$\delta_2$	$\delta_3$	$\delta_4$
$R_1$	$MD_B$	$\frac{\varphi}{360^\circ} - \frac{D_B}{2}(1+M)$	$D_B$	$(1 - \frac{\varphi}{360^\circ}) - \frac{D_B}{2}(1+M)$
$R_{2a}$	$\frac{\varphi}{360^\circ} - \frac{D_B}{2}(1-M)$	$-\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1+M)$	$\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1-M)$	$(1 - \frac{\varphi}{360^\circ}) - \frac{D_B}{2}(1+M)$
$R_{2b}$	$-(1 - \frac{\varphi}{360^\circ}) + \frac{D_B}{2}(1+M)$	$1 - D_B$	$-\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1+M)$	$1 - MD_B$
$R_3$	$MD_B$	$\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1-M)$	$1 - D_B$	$-\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1-M)$
$R_{4a}$	$\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1+M)$	$-\frac{\varphi}{360^\circ} - \frac{D_B}{2}(1-M)$	$(1 + \frac{\varphi}{360^\circ}) - \frac{D_B}{2}(1+M)$	$-\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1-M)$
$R_{4b}$	$\frac{\varphi}{360^\circ} + \frac{D_B}{2}(1+M)$	$1 - D_B$	$-(1 + \frac{\varphi}{360^\circ}) + \frac{D_B}{2}(1+M)$	$1 - MD_B$
$R_5$	$MD_B$	$(1 + \frac{\varphi}{360^\circ}) - \frac{D_B}{2}(1+M)$	$D_B$	$-\frac{\varphi}{360^\circ} - \frac{D_B}{2}(1+M)$

## 1.2 Efficienza

L'efficienza di un convertitore di potenza indica la quantità di energia che il dispositivo trasferisce in uscita rispetto a quella che viene fornita in ingresso. In generale, essa dipende dalla combinazione di vari fattori, tra cui la topologia del convertitore, i componenti elettronici utilizzati, la tensione di ingresso e di uscita, il carico di lavoro e la temperatura ambiente.

Un convertitore di potenza efficiente è in grado di ridurre le perdite di energia e migliorare l'efficienza complessiva del sistema in cui viene utilizzato, contribuendo a una maggiore durata dei componenti, una migliore gestione termica e una riduzione dei costi di energia elettrica.

Per l'ottimizzazione del convertitore in analisi non è necessaria una caratterizzazione preliminare dell'efficienza poiché, come si vedrà in seguito, l'applicazione del metodo di simpleso non richiede la conoscenza a priori del comportamento del convertitore. Nonostante ciò si vogliono ora richiamare alcuni concetti che mettono in evidenza la complessità che richiederebbe una modellizzazione completa e accurata del convertitore per minimizzare le sue perdite.

### 1.2.1 Commutazione in ZVS

La commutazione in *soft-switching* è una tecnica utilizzata nei convertitori di potenza per ridurre le perdite di energia dovute alla commutazione dei dispositivi di switching. In un convertitore di potenza tradizionale infatti, la commutazione degli interruttori (ad esempio un MOSFET) provoca picchi di corrente e tensione che causano perdite di energia elettrica sotto forma di calore. Con la tecnica di commutazione in *soft-switching* si cerca allora di eliminare o ridurre al minimo questi picchi di corrente e di tensione, rendendo i transistori tra due stati di conduzione più morbidi (soft). In questo modo le perdite di energia vengono ridotte e l'efficienza del sistema migliorata. Ci sono diverse tecniche per la commutazione in *soft-switching*, tra cui la commutazione a zero corrente (ZCS) e la commutazione a zero tensione (ZVS). Rispettivamente, la prima corrisponde alla condizione in cui la corrente nel dispositivo si annulla prima della sua apertura, mentre la seconda quando la tensione attraverso il dispositivo si annulla prima della sua chiusura.

In un modulo *half-bridge* la condizione di *soft-switching* è garantita nel momento in cui la commutazione dello switch avviene in ZVS e quindi senza caduta di tensione ai suoi capi, ovvero con una  $v_{DS}$  idealmente nulla. Prendendo in esempio

la forma d'onda di  $i_L(t)$  illustrata in Figura 1.4 e corrispondente alla regione di lavoro  $R_{2a}$ , considerando gli switch del tipo Si-MOSFET, questa garantisce che, l'accensione degli interruttori avvenga sempre mentre il corrispondente diodo di *freewheeling* si trova in conduzione [1]. In questo modo, se la corrente di offset  $I_0$  all'istante  $t_0$  è negativa, si ottiene innanzitutto che l'accensione dei quattro switch possa sempre avvenire in condizione di ZVS e inoltre, il diodo dello switch complementare nell'*half-bridge* si trova in stato di interdizione e quindi nessuna perdita del tipo *reverse recovery losses* viene prodotta all'accensione dello switch. In secondo luogo, per effetto della capacità parassita di uscita del MOSFET, le perdite al suo spegnimento sono ragionevolmente basse. Questo a causa della capacità di uscita che permette un lento incremento della tensione ai capi dell'interruttore e quindi garantisce lo spegnimento dello switch in condizione di ZVS, prima che la sua tensione diventi significativamente positiva. Il periodo di commutazione  $T_s$  può essere suddiviso in quattro intervalli corrispondenti allo stato dei quattro interruttori, quindi, sempre in riferimento a Figura 1.4, agli istanti  $t_k$  si hanno le seguenti azioni:

- $t_0$ : spegnimento di  $S_A^L$  e accensione di  $S_A^H$ ;
- $t_1$ : spegnimento di  $S_B^L$  e accensione di  $S_B^H$ ;
- $t_2$ : spegnimento di  $S_A^H$  e accensione di  $S_A^L$ ;
- $t_3$ : spegnimento di  $S_B^H$  e accensione di  $S_B^L$ ;

Prendiamo in considerazione ora i dispositivi di commutazione utilizzati nel progetto di tesi, ovvero degli switches GaN FET [11]. A differenza dei Si MOSFET questo tipo di dispositivo non presenta il diodo di *freewheeling* e quindi il transitorio di commutazione risulta essere leggermente diverso. Considerando per semplicità una singola gamba generica di un modulo half-bridge, possiamo riassumere brevemente i transienti presenti nella commutazione di una coppia di *switch* nelle seguenti fasi [2].

### 1. $S_2$ IN CONDUZIONE

La condizione iniziale del transitorio di commutazione è illustrata dallo stato (a) in Figura 1.5, la corrente sull'induttanza scorre attraverso lo strato 2DEG di  $S_2$ , mentre la tensione  $v_{GS}$  di  $S_2$  è maggiore di  $(V_{th} + I_L/g)$ , dove  $V_{th}$  e  $g$  sono la tensione di soglia e la transconduttanza.

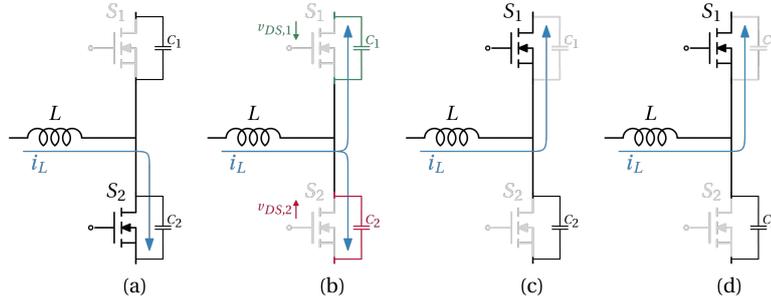


Figura 1.5: Transitori della commutazione in ZVS per un modulo half-bridge.

## 2. SPEGNIMENTO DI $S_2$

Durante lo stato (b) in Figura 1.5, comincia il transitorio  $dv/dt$  e le perdite associate allo spegnimento di  $S_2$  risultano essere trascurabili [2]. Inoltre è noto che sommando una tensione negativa tra gate e source (e.g.  $-3V$ ), il transitorio di spegnimento può essere accelerato garantendo quindi che lo strato 2DEG sia svuotato durante la transizione  $dv/dt$  anche per corrente  $i_L$  elevate.

## 3. $S_1$ IN CONDUZIONE INVERSA

Durante lo stato (c) in Figura 1.5, ovvero alla fine del transitorio  $dv/dt$  la corrente  $i_L$  scorre inversamente attraverso lo switch  $S_1$ . Questa fase risulta essere diversa rispetto un dispositivo Si MOSFET, poichè non è più presente il diodo di *freewheeling*. Quando un dispositivo GaN FET si trova in stato di condizione inversa infatti il drain e il source si scambiano di ruolo e quindi l'accensione dello switch avviene solo quando la tensione  $v_{GD}$  è maggiore della tensione di soglia  $V_{thGD}$ . In questa fase è necessario che il tempo morto permetta la totale carica e scarica delle capacità parassite in modo tale che all'accensione di  $S_1$  non ci sia energia immagazzinata residua che potrebbe venire dissipata.

## 4. ACCENSIONE DI $S_1$

Lo stato (d) in Figura 1.5 corrisponde all'accensione di  $S_1$  successivamente al tempo morto. Se, come descritto in 3. le capacità parassite si sono caricate e scaricate, di conseguenza l'accensione in ZVS di  $S_1$  è garantita.

La tecnica di modulazione ZVS permette quindi di ridurre significativamente le perdite di switching nel periodo di commutazione, infatti, alla chiusura degli switch superiori l'energia immagazzinata nell'induttanza viene trasferita alle capacità parassite di uscita, mentre al loro spegnimento l'energia torna ad essere trasferita dalle capacità all'induttanza. Perciò l'energia richiesta agli istanti  $t_0$

e  $t_1$  in Figura 1.4 viene recuperata durante l'intero periodo di commutazione, generando quindi perdite di switching basse.

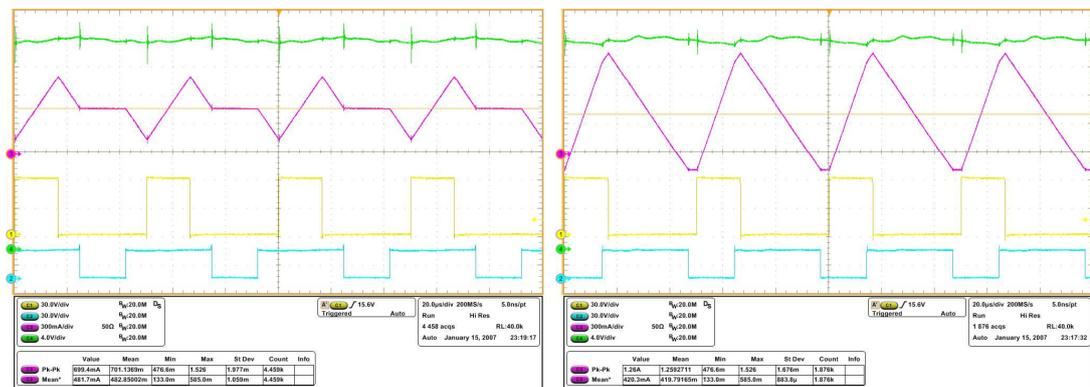
L'utilizzo di una tecnica di modulazione di questo tipo non esclude il fatto che possano esistere altre coppie di valori  $(D_B, \varphi)$  tali per cui l'efficienza prodotta risulta essere più elevata, anche nel caso in cui la condizione di *soft-switching* non sia più garantita.

Per dimostrare ciò vengono ora proposte alcune misure effettuate sul convertitore in analisi che evidenziano questo fatto. La configurazione del convertitore è riassunta in Tabella 1.3.

**Tabella 1.3:** Configurazione del convertitore per le misure di soft e hard switching

Switching frequency $f_s$	20kHz
Input Voltage $V_g$	60V
Output Voltage $V_o$	30V
Inductance $L$	680 $\mu$ H
Output Capacitance $C_o$	6.84 $\mu$ F
Output Power $P_o$	9.66W

Le forme d'onda mostrate in Figura 1.6, corrispondenti alle regioni di lavoro  $R_3$  in Figura 1.6a e  $R_{2a}$  in Figura 1.6b, sono state ottenute per un valore di duty-cycle  $D_B = 0.65$  e con uno sfasamento rispettivamente di 0 e 160.



(a) Forme d'onda appartenenti alla regione di lavoro  $R_3$

(b) Forme d'onda appartenenti alla regione di lavoro  $R_{2a}$

**Figura 1.6:** Forme d'onda del convertitore per le misure di soft e hard switching: tensione di uscita  $v_o$  (in verde), corrente sull'induttanza  $i_L$  (in rosa), tensione al nodo di commutazione della gamba A  $v_A$  (in giallo) e tensione al nodo di commutazione della gamba B  $v_B$  (in azzurro).

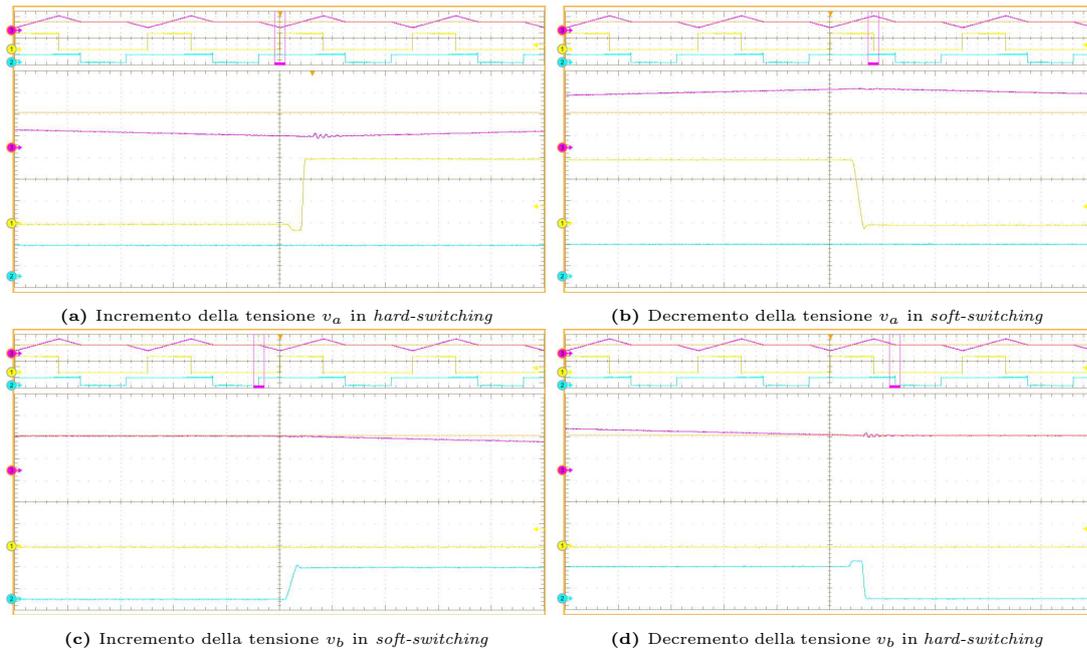
Analizzando nel dettaglio i transistori per la forma d'onda appartenente alla regione  $R_3$  che sono riportati in Figura 1.7 possiamo fare le seguenti considerazioni:

- L'accensione di  $S_A^H$ , avviene in hard-switching, infatti la corrente sull'induttanza è positiva e allo spegnimento di  $S_A^L$  questo va in conduzione inversa.

Si può notare la tensione  $v_a$  che diventa negativa per la caduta di potenziale sul transistor GaN. La capacità parassita di conseguenza non si carica e l'incremento della tensione  $v_a$  avviene solamente con l'accensione di  $S_A^H$ , quindi in hard-switching.

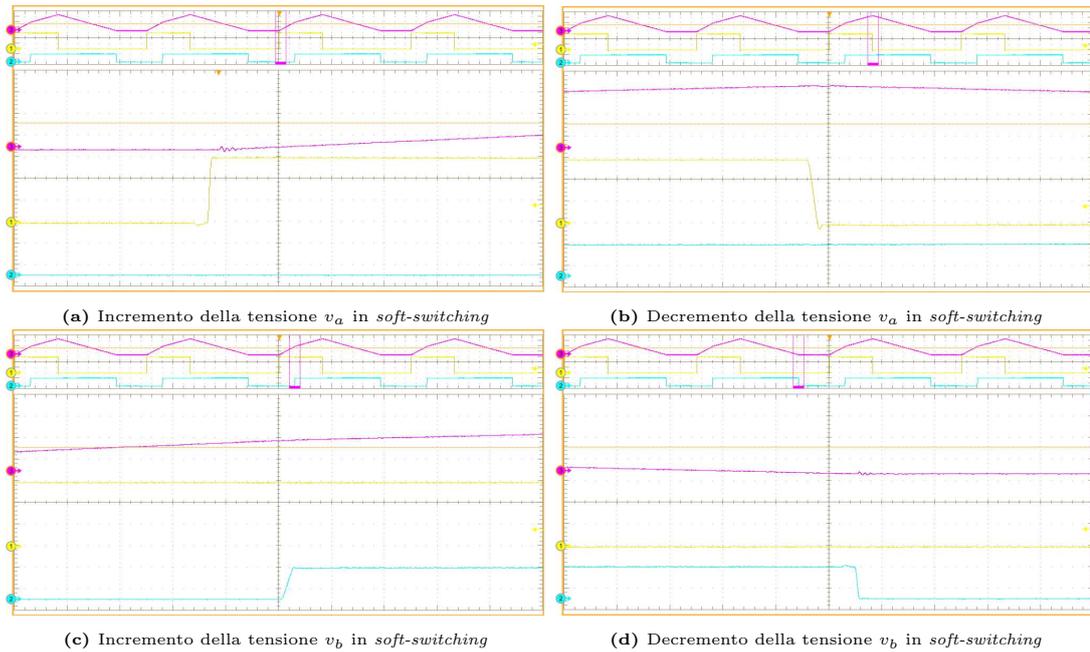
- L'accensione degli switch  $S_A^L$  in Figura 1.7b e  $S_B^H$  in Figura 1.7c avviene in *soft-switching* poiché la corrente sull'induttanza è positiva e riesce a scaricare e caricare le rispettive capacità parassite, annullando la caduta di potenziale sui rispettivi switch prima della loro accensione.
- L'accensione di  $S_B^L$  in Figura 1.7d avviene in hard-switching, infatti allo spegnimento di  $S_B^H$  questo entra in conduzione inversa per il verso positivo della corrente sull'induttanza, si può notare la tensione  $v_b$  che incrementa ulteriormente per la caduta di potenziale sul transistor GaN. La capacità parassita non riesce quindi a scaricarsi prima dell'accensione di  $S_B^L$ .

I rispettivi transistori della forma d'onda appartenente alla regione di lavoro  $R_{2a}$  sono invece mostrati in Figura 1.8. In questo caso la corrente negativa sull'induttanza prima dell'istante di accensione di  $S_A^H$  permette la sua commutazione in *soft-switching*, condizione che, come si può notare, rimane valida anche per gli altri tre transistori della tensione sui nodi di commutazione  $v_A$  e  $v_B$ .



**Figura 1.7:** Transitori delle tensioni ai nodi di commutazione  $v_a$  e  $v_b$  per la regione di lavoro  $R_3$

Da queste forme d'onda sono state misurate le rispettive misure di corrente e



**Figura 1.8:** Transitori delle tensioni ai nodi di commutazione  $v_a$  e  $v_b$  per la regione di lavoro  $R_{2a}$

potenza assorbite dal generatore in ingresso. Nel caso della forma d'onda appartenente a  $R_{2a}$ , che presenta tutti i transitori in condizione di *soft-switching* si è ricavata una corrente  $I_g = 0.163A$  e una potenza  $P_g = 9.8W$ . Mentre, nel caso della forma d'onda appartenente a  $R_3$  si è ricavata una corrente  $I_g = 0.161A$  e una potenza  $P_g = 9.7W$ . Quindi, nonostante quest'ultima misura presenti alcune commutazioni in *hard-switching* le perdite totali sono comunque inferiori. Possiamo concludere dicendo che l'adozione di una tecnica di modulazione che garantisca la condizione di *soft-switching* per ogni commutazione non è sufficiente a minimizzare le perdite sul convertitore.

Infine, è giusto riportare che tali misure sono state effettuate a bassi livelli di tensione su un convertitore progettato per condizioni operative differenti, per tale motivo la differenza delle perdite misurate, comunque esistente, è minima. Vedremo infatti in seguito che la regione  $R_3$  presenta comunque il punto di ottimo, ma poiché per valori elevati di tensione le sonde dell'oscilloscopio non sono adatte a questo tipo di misura poiché potrebbero introdurre effetti parassiti ai nodi di commutazione, le precedenti osservazioni verranno comunque riportate nei risultati sperimentali senza evidenziare il tipo di transitorio che avviene ai nodi di commutazione.

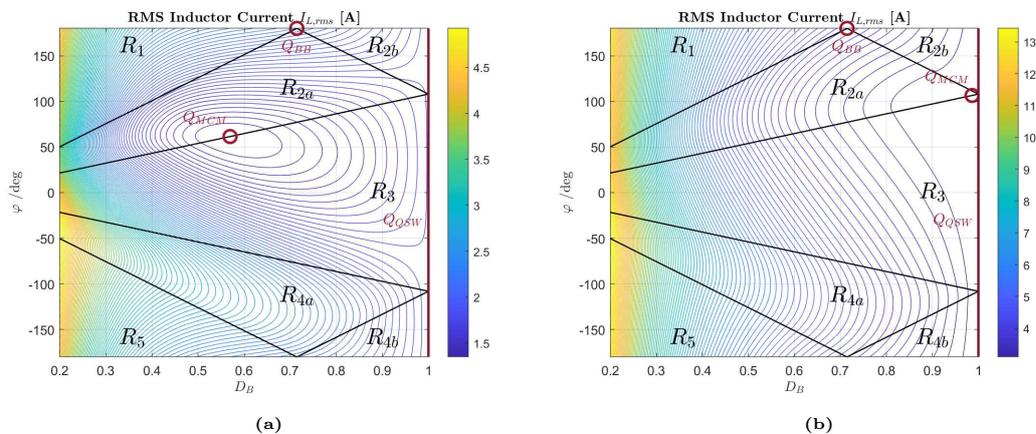
## 1.2.2 Modello semplificato per il calcolo dell'efficienza

Prima di procedere con la descrizione dell'algoritmo utilizzato per l'ottimizzazione del convertitore si vuole proporre ora un modello semplificato che utilizzi le analisi precedentemente effettuate per il calcolo della corrente RMS sull'induttanza. In questo modello vogliamo considerare solamente le perdite di conduzione che vengono semplicemente tenute conto dalla resistenza  $R_{par} = R_L + 2R_{ds,on}$ , ovvero la serie della resistenza parassita presente nell'induttanza  $R_L$  con le due resistenze dei transistor  $R_{ds,on}$ .

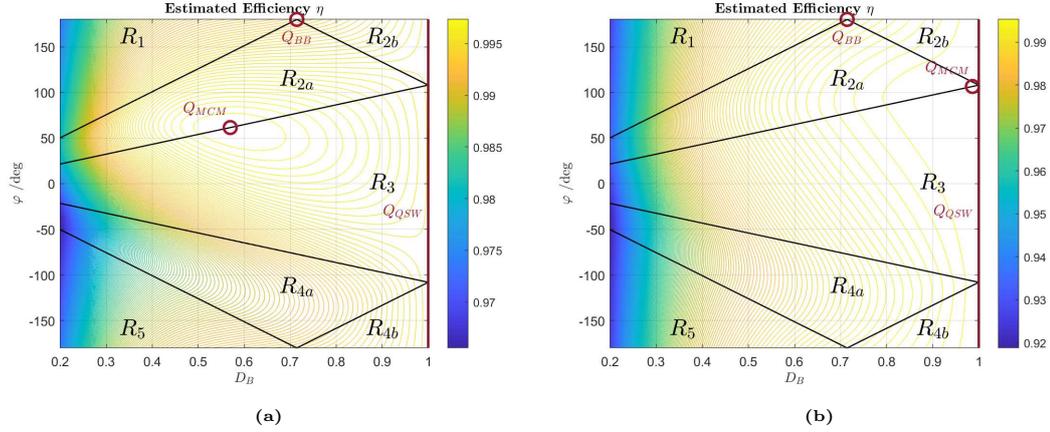
Per la configurazione del convertitore riportata in Tabella 1.4 e per una data  $P_o$  possiamo calcolare le curve di livello ottenute per ogni punto di lavoro corrispondente alle combinazione di duty cycle e sfasamento nel piano  $(D_B, \varphi)$ . Le rappresentazioni grafiche della corrente RMS sull'induttanza  $I_{L,rms}$  e della corrispondente efficienza per valori di potenza in uscita pari a  $P_o = 100W$  e  $P_o = 300W$  sono mostrate in Figura 1.9 e 1.10.

**Tabella 1.4:** Configurazione del convertitore per la stima numerica dell'efficienza.

Switching frequency $f_s$	$20kHz$
Input Voltage $V_g$	$300V$
Output Voltage $V_o$	$120V$
Inductance $L$	$680\mu H$
Output Capacitance $C_o$	$6.84\mu F$



**Figura 1.9:** Rappresentazione grafica della corrente RMS sull'induttanza stimata numericamente per potenza in uscita  $P_o = 100W$  (a) e  $P_o = 300W$  (b).



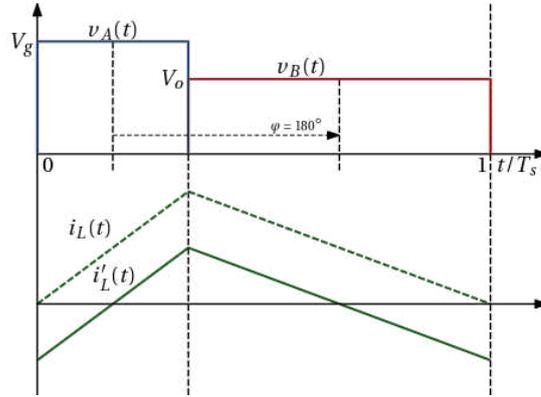
**Figura 1.10:** Rappresentazione grafica dell'efficienza stimata numericamente per potenza in uscita  $P_o = 100W$  (a) e  $P_o = 300W$  (b).

## 1.3 Tecniche di modulazione

Dal modello sviluppato analiticamente si vogliono ora analizzare quali sono le tecniche di modulazione più utilizzate e implementabili in un convertitore Buck-Boost a quattro interruttori [5] e, in particolare, con quali valori di efficienza possono essere identificate nel piano  $(D_B, \varphi)$ . Successivamente questa analisi sarà molto utile per avere un confronto con l'efficienza ottenuta sperimentalmente e per definire quali vantaggi si possono ottenere dalle varie modulazioni e successivamente l'implementazione del metodo di ottimizzazione online del simplesso.

### 1.3.1 Modulazione Buck-Boost

Nella modulazione Buck-Boost il convertitore FSBB viene trattato come un semplice convertitore buck-boost non invertente. Le due gambe sono comandate in modo complementare tale che  $D_B = 1 - D_A$  e  $\varphi = 180^\circ$ , come mostrato in Figura 1.11. Il rapporto di conversione diventa allora  $M = D_A/(1 - D_A)$ , e di conseguenza  $D_B = D_A/(1 + M)$ . Ad esempio, per un'applicazione  $300V - 120V$  il duty cycle della gamba B corrisponde ad un valore di  $\simeq 0.71$  e il rispettivo punto del piano di ottimizzazione è segnato in Figura 1.10 come  $Q_{Buck-Boost}$ . Si può notare come il punto sia precisamente localizzato al confine tra le due regioni di lavoro  $R_1$  e  $R_{2a,b}$ .



**Figura 1.11:** Forme d'onda della corrente sull'induttore con una modulazione Buck-Boost:  $i_L$  in *light-load* e  $i'_L$  in *heavy-load*.

### 1.3.2 Modulazione Buck-QSW

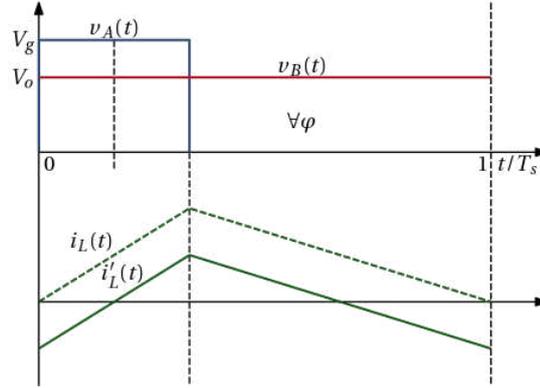
Il controllo del convertitore FSBB può essere effettuato anche tramite l'emulazione di una modulazione Buck-QSW (Quasi Square Wave Modulation), ovvero a quasi onda quadra. In questo caso, la gamba B viene tenuta a duty-cycle costante  $D_B = 1$ , mentre alla gamba A viene applicata la modulazione corrispondente al rapporto di conversione desiderato. In Figura 1.10 questo tipo di controllo è rappresentato dal segmento verticale indicato come  $Q_{QSW}$  e definito da  $D_B = 1$ . Poiché  $v_B(t)$  è costante, il valore di  $\varphi$  diventa irrilevante per tutti i punti  $D_B = 1$ ; infatti, corrispondono alla stessa situazione dal punto di vista fisico. I vantaggi che porta questo tipo di modulazione sono legati principalmente alla forma d'onda della corrente sull'induttanza  $i_L(t)$ , mostrata in Figura 1.12. Infatti, fino a che la corrente rimane negativa ai suoi punti di valle, viene garantita la condizione di ZVS all'accensione di entrambi  $S_A^H$  e  $S_A^L$ .

Dalla letteratura è importante evidenziare però che questo tipo di modulazione, con la quale una delle gambe del convertitore non commuta, è utile solamente in quelle situazioni dove le variazioni della tensione di ingresso sono sufficientemente grandi da indurre entrambi gli scenari di *step-down* e *step-up*.

Nei convertitori Buck sincroni, la modulazione QSW è conosciuta come una tecnica di modulazione estremamente efficiente grazie alle ridotte perdite di commutazione che produce. Quando applicata ad un convertitore FSBB risulta però non ottimale, poiché a causa dello switch  $S_B^H$  sempre attivo è necessario tenere conto delle perdite di conduzione addizionali che esso produce. Ciò nonostante questo tipo di modulazione risulta essere migliore rispetto la semplice modulazione Buck-Boost precedente, come evidente in Figura 1.10.

Possiamo inoltre notare sempre in Figura 1.10 che l'efficienza prodotta in moda-

lità QSW rimane abbastanza inferiore al punto di massimo. Questo è verificato specialmente nelle operazioni a basso carico, dove i vantaggi dati dalle ridotte perdite di commutazione in ZVS perdono importanza in confronto al contributo dato dalle perdite di conduzione associate ad un elevato ripple di corrente sull'induttore.



**Figura 1.12:** Forme d'onda della corrente sull'induttore con una modulazione quasi ad onda quadra (QSW):  $i_L$  in *light-load* e  $i'_L$  in *heavy-load*.

### 1.3.3 Modulazione MCM

Un'ultima tecnica di controllo che viene ora presentata è la modulazione MCM (Minimum-Current Modulation). Questa strategia differente corrisponde alla scelta dei parametri  $(D_B, \varphi)$  tali da minimizzare la corrente RMS circolante attraverso l'induttanza, riducendo la corrente che scorre nell'induttanza ma che non viene trasferita al carico. Può essere verificato che la forma d'onda mostrata in Figura 1.13, soddisfa questa condizione con corrente circolante nulla, e quindi, rappresenta la minima forma d'onda di corrente.

Tali considerazioni possono essere provate analiticamente. Ovvero può essere dimostrato che, per

$$P_o < P_{o,max} \triangleq \frac{V_o^2}{2f_s L} (1 - M), \quad (1.11)$$

i punti operativi  $(D_B, \varphi)$  che minimizzano la corrente RMS sull'induttore giacciono sempre al confine tra le regioni  $R_{2a,b}$  e  $R_3$ :

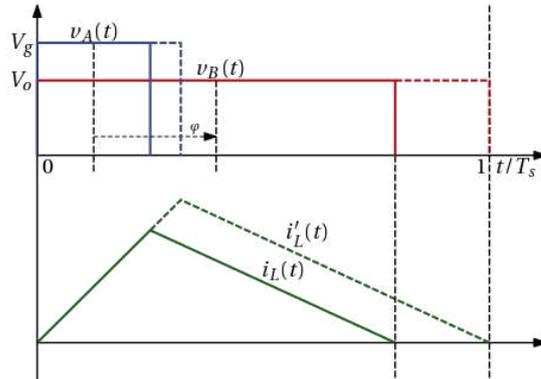
$$\varphi = 180^\circ D_B (1 - M) \quad (1.12)$$

e corrispondono a

$$\begin{aligned} D_{B,RMS_{min}} &= \sqrt{P_N} \\ \varphi_{RMS_{min}} &= 180^\circ(1 - M)\sqrt{P_N} \end{aligned} \quad (1.13)$$

dove  $P_N = P_o/P_{o,max}$  è la potenza di uscita normalizzata. Questo è confermato in Figura 1.10, dove il picco di efficienza è localizzato al confine tra le due regioni ed è ottenuto dal modello semplificato trascurando le perdite di commutazione. Inoltre, come suggerito da (1.13) e da Figura 1.9, il punto di minima corrente si muove sulla linea di confine aumentando il valore di  $D_B$  con l'incremento del livello di potenza, saturando a  $D_B = 1$  per  $P_o = P_{o,max}$ . Da questo punto in poi il convertitore opera in modalità Buck-QSW, e non sono presenti altri gradi di libertà per ottimizzare ulteriormente la corrente RMS sull'induttanza, che è semplicemente determinata dal livello di potenza.

Nel prototipo configurato come in Tabella 1.4 il valore di potenza massima è dato da  $P_{o,max} \approx 320 W$ .



**Figura 1.13:** Forme d'onda della corrente sull'induttore con una modulazione a minima corrente (MCM):  $i_L$  in *light-load* e  $i'_L$  in *heavy-load*.

### 1.3.4 Ottimizzazione on-line

Dal modello teorico sviluppato possiamo solamente intuire quale possa essere il comportamento del convertitore ma di fatto non rappresenta uno strumento completo e affidabile per la determinazione delle coordinate del piano di ottimizzazioni corrispondenti alla massima efficienza. Per ottenere una completa analisi del convertitore oltre alle perdite di conduzione si dovrebbe estendere l'analisi del circuito considerando anche, per esempio, le perdite di commutazioni dovute alle

capacità di uscita degli switch.

Si potrebbe quindi modellare la capacità di uscita permettendo il calcolo delle perdite di conduzione in hard-switching [3] e inoltre, si dovrebbero considerare le perdite causate quando la condizione di ZVS è soddisfatta solo parzialmente, oltretutto le perdite dovute alla conduzione inversa degli switch GaN, che ricordiamo, hanno una caduta di tensione di circa  $4 V$ , quindi se supponiamo di avere una corrente RMS di  $3 A$ , la dissipazione di potenza corrispondente sarebbe pari a  $12 W$ .

Per evitare di incorrere in questo modello complesso di analisi, nel prossimo capitolo viene proposto un metodo di ottimizzazione on-line a *model-free*, ovvero strutturato per lavorare e analizzare i dati senza conoscere il comportamento del convertitore e quindi senza dover effettuare una caratterizzazione preliminare della sua efficienza. Il suo obiettivo è semplicemente quello di minimizzare la corrente erogata dal generatore a prescindere dalle perdite di switching o di conduzione, con il solo obiettivo quindi di minimizzare la potenza assorbita all'ingresso del convertitore, a parità di potenza in uscita assorbita dal carico.



## Capitolo 2

# Metodo del semplice

Il metodo del semplice, conosciuto anche come metodo di Nelder Mead, consiste in una semplice tecnica di ottimizzazione che può essere facilmente implementata in un microcontrollore. Si tratta infatti di un algoritmo capace di trovare il minimo di una funzione matematica di  $n$  variabili senza ricorrere al calcolo delle derivate.

In letteratura il metodo di semplice ha già trovato diverse applicazioni pratiche nel campo dell'elettronica di potenza. Infatti in [5] sono descritti i risultati ottenuti nell'ottimizzazione online di un convertitore DAB, il cui sviluppo è stato molto simile a quello trattato in questo progetto di tesi; mentre in [4] è interessante verificare come la sua implementazione attraverso un algoritmo MPPT, per l'estrazione di massima potenza da un impianto fotovoltaico, abbia portato ai valori corretti di tensione di ingresso e frequenza di commutazione tali da garantire l'efficienza ottima del convertitore.

Il metodo si basa sulla valutazione della funzione da minimizzare in  $n+1$  punti del suo dominio, dove  $n$  rappresenta il numero di parametri che vogliamo variare per l'ottimizzazione e, generando nuovi punti di test, viene ricostruito il comportamento della funzione obiettivo. L'algoritmo poi sceglie quali test point eliminare, in genere quelli che hanno restituito il valore peggiore e quali tenere progredendo così nella ricerca del minimo della funzione.

L'algoritmo del semplice è stato implementato digitalmente come una macchina a stati finiti (Finite State Machine - FSM). L'ingresso della FSM è la corrente d'ingresso  $I_g$  del convertitore mentre la sua uscita è data dai punti  $(D_B, \varphi)$  nel piano di ottimizzazione. Ognuno dei punti da valutare, insieme al duty cycle  $D_A$  fornito dal regolatore di tensione, viene fornito al modulatore PWM che genera i rispettivi segnali di gate.

In Figura 2.1 viene mostrato il diagramma a blocchi rappresentante l'algoritmo. Nel dettaglio viene ora descritto il suo funzionamento.

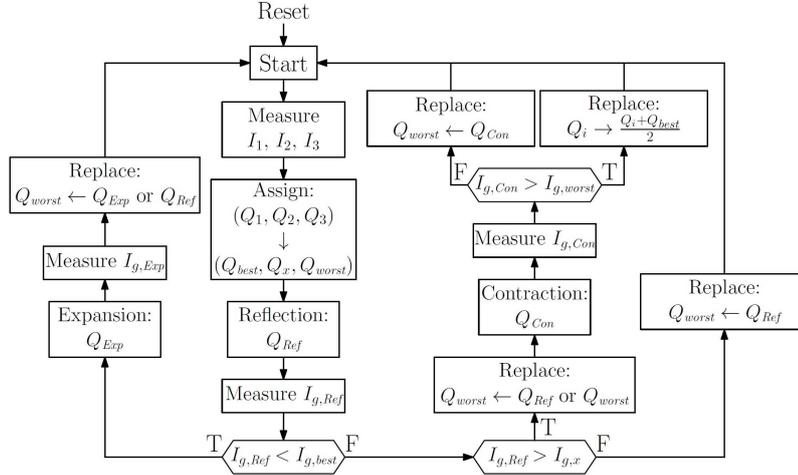


Figura 2.1: Diagramma a blocchi del metodo di sempliceo

## 2.1 Descrizione dell'algoritmo

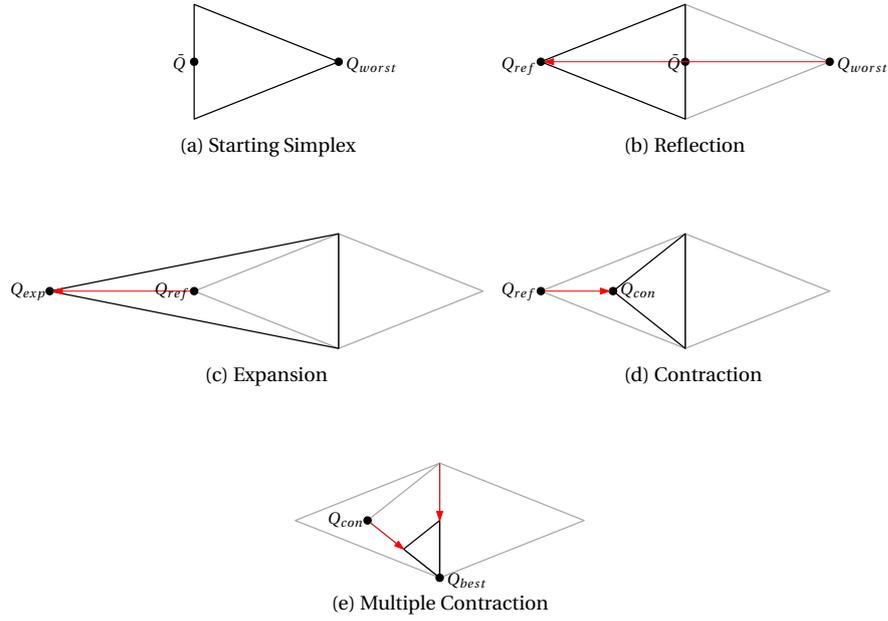
All'inizio di ogni ciclo il sempliceo è definito come un triangolo composto da tre punti  $Q_1 = (D_{B1}, \varphi_1)$ ,  $Q_2 = (D_{B2}, \varphi_2)$ ,  $Q_3 = (D_{B3}, \varphi_3)$ . Da questi tre punti vengono effettuate le prime tre misure della corrente  $I_g$ . I tre punti misurati vengono poi classificati come  $Q_{best}$ , associato al minimo di corrente  $I_{g,best}$ ,  $Q_{worst}$  associato al punto massimo di corrente  $I_{g,worst}$ , e  $Q_x$ , indicante il punto rimanente associato alla corrente di valore intermedio  $I_{g,x}$ . Inoltre viene definito il punto 'centroide'  $\bar{Q}$  come il punto medio tra  $Q_{best}$  e  $Q_x$ :

$$\bar{Q} \triangleq (Q_{best} + Q_x)/2 \quad (2.1)$$

Dal triangolo del sempliceo mostrato in Figura 2.2.a, il funzionamento dell'algoritmo è costruito attorno tre tipi di manipolazioni: *riflessione*, *espansione* e *contrazione*.

1. **RIFLESSIONE**: Ad ogni ciclo, dopo la misura e la classificazione dei tre punti, l'algoritmo esegue l'operazione di *riflessione* (Figura 2.2.b). Un nuovo punto  $Q_{ref}$  viene quindi generato eseguendo la riflessione del punto  $Q_{worst}$  rispetto il punto medio  $\bar{Q}$  tramite l'operazione

$$Q_{ref} = (1 + \alpha)\bar{Q} - \alpha Q_{worst}. \quad (2.2)$$



**Figura 2.2:** Operazioni di manipolazione del semplice.

dove  $\alpha$  è il coefficiente di riflessione, costante e positivo. Per una riflessione simmetrica è necessario imporre  $\alpha = 1$ , l'equazione (2.2) diventa allora:

$$Q_{ref} = 2\bar{Q} - Q_{worst}. \quad (2.3)$$

Successivamente, la corrente corrispondente a tale punto di lavoro viene campionata e misurata. Se  $I_{g,ref} < I_{g,best}$ , vuol dire che la direzione della riflessione ha prodotto un nuovo punto appartenente a regioni a maggior efficienza e, in questo caso si deve procedere con l'*espansione*, d'altra parte se la riflessione non ha prodotto un punto migliore si deve verificare se tale punto è migliore o peggiore del punto intermedio  $Q_x$ . Quindi se  $I_{g,ref} > I_{g,x}$  si deve procedere con la *contrazione*, al contrario invece il punto  $Q_{worst}$  viene sostituito dal punto di *riflessione*  $Q_{ref}$ .

2. *ESPANSIONE*: Se la riflessione ha prodotto un nuovo minimo, il nuovo punto  $Q_{exp}$ , in Figura 2.2.c, viene calcolato come

$$Q_{exp} = \gamma Q_{ref} + (1 - \gamma)\bar{Q}. \quad (2.4)$$

dove  $\gamma$  è il coefficiente di espansione ed è maggiore di 1, esso corrisponde al rapporto tra le distanze  $[Q_{exp}\bar{Q}]$  e  $[Q_{ref}\bar{Q}]$ . Per un'espansione che raddoppi il punto di riflessione è necessario imporre  $\gamma = 2$ , l'equazione (2.4) diventa

allora:

$$Q_{exp} = 2Q_{ref} - \bar{Q}. \quad (2.5)$$

Il punto  $Q_{worst}$  viene quindi scartato e sostituito con il punto  $Q_{exp}$  o  $Q_{ref}$ , in accordo alla misura di corrente che ha prodotto il minimo inferiore. In altre parole, il punto con miglior efficienza tra  $Q_{exp}$  o  $Q_{ref}$  viene scelto e sostituito al posto di  $Q_{worst}$ . A questo punto il ciclo del sempliceo può ricominciare da capo con la valutazione dei tre nuovi punti di misura.

3. *CONTRAZIONE*: Se la misura oltre a non aver prodotto un nuovo minimo non soddisfa nemmeno l'essere migliore della misura intermedia  $I_{g,x}$ , il punto  $Q_{worst}$  in viene prima riassegnato con il punto a maggior efficienza tra  $Q_{worst}$  e  $Q_{ref}$ . Dopo di che un nuovo punto  $Q_{con}$ , in Figura 2.2.d, viene calcolato come

$$Q_{con} = \beta Q_{worst} + (1 - \beta)\bar{Q} \quad (2.6)$$

dove  $\beta$  corrisponde al coefficiente di contrazione e appartiene all'intervallo  $(0, 1)$ , esso rappresenta il rapporto tra le distanze  $[Q_{con}\bar{Q}]$  e  $[Q_{ref}\bar{Q}]$ . Per una contrazione che dimezzi il punto di riflessione è necessario imporre  $\gamma = 1/2$ , l'equazione (2.7) diventa allora:

$$Q_{con} = \frac{1}{2}Q_{worst} + \frac{1}{2}\bar{Q} \quad (2.7)$$

e la corrente  $I_{g,con}$  viene misurata. Se  $I_{g,con} < I_{g,worst}$ , allora il punto del sempliceo corrispondente a  $Q_{worst}$  viene scartato e sostituito con  $Q_{con}$ . Altrimenti, se  $I_{g,con} > I_{g,worst}$ , questo sta a indicare che il picco di efficienza che vogliamo trovare si trova probabilmente all'interno dell'area del sempliceo. Si procede quindi con la contrazione multipla (Figura 2.2.e), ovvero riducendo le dimensioni del sempliceo sostituendo tutti i punti con

$$Q_i = \frac{Q_i + Q_{best}}{2} \quad (2.8)$$

Alla fine dell'operazione di *contrazione* il ciclo del sempliceo può ricominciare da capo.

É importante sottolineare che la scelta dei coefficienti di manipolazione  $\alpha$ ,  $\gamma$  e  $\beta$  è dovuta al fatto che essa rappresenta la combinazione migliore tale da portare alla convergenza del punto di ottimo nel tempo più rapido possibile [6].

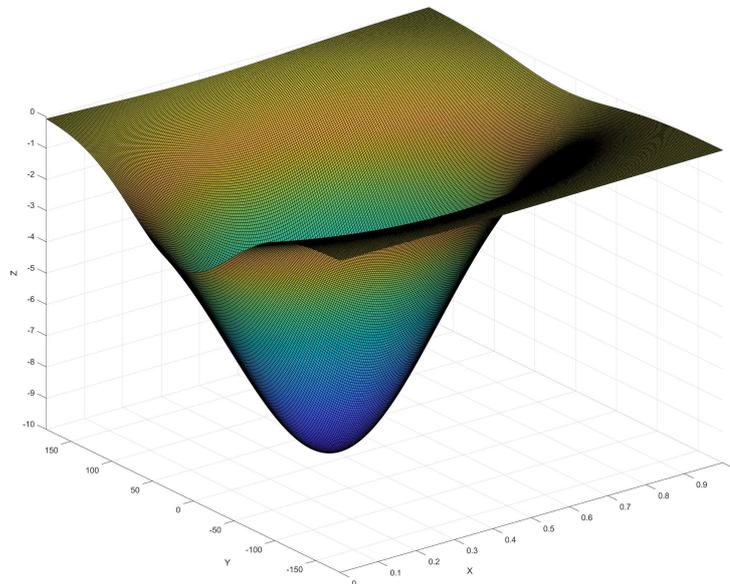
## 2.2 Simulazione con funzione di prova

Prima dello sviluppo dell'algoritmo del simplesso per il progetto di tesi, è stato necessario eseguire alcuni di test preliminari tramite l'ambiente di programmazione Matlab. Questi sono stati fondamentali sia per verificare di aver appreso completamente la struttura e il comportamento del metodo, che per capire quali fossero i punti critici e i limiti da tenere presente nella sua implementazione. A questo scopo è stata sviluppata una prima versione dell'algoritmo per essere eseguita su di una funzione di prova nota. La funzione di prova è stata definita allora come una Gaussiana  $z = f(x, y)$  variabile nel piano dei punti di lavoro  $(x, y)$ , dove  $x = D_B \in [0, 1]$  e  $y = \varphi \in [-180, 180]$ , rappresentante quindi un'ipotetica corrente  $I_g$  che vogliamo minimizzare.

La funzione utilizzata è del tipo:

$$z = f(x, y) = -A \cdot \exp \left[ - \left( \frac{(x - x_c)^2}{2\sigma_x^2} + \frac{(y - y_c)^2}{2\sigma_y^2} \right) \right] \quad (2.9)$$

Imponendo il punto di minimo alle coordinate  $(x_c, y_c) = (0.4, 15)$ , la funzione risultante è riportata in Figura 2.3.

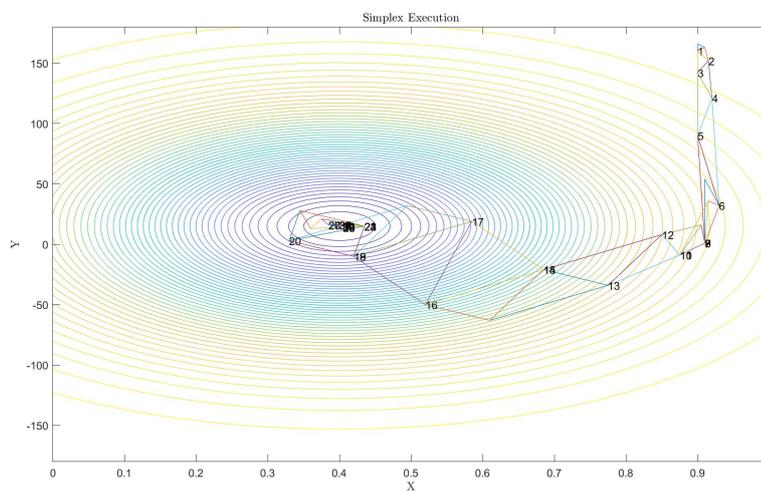


**Figura 2.3:** Funzione di prova.

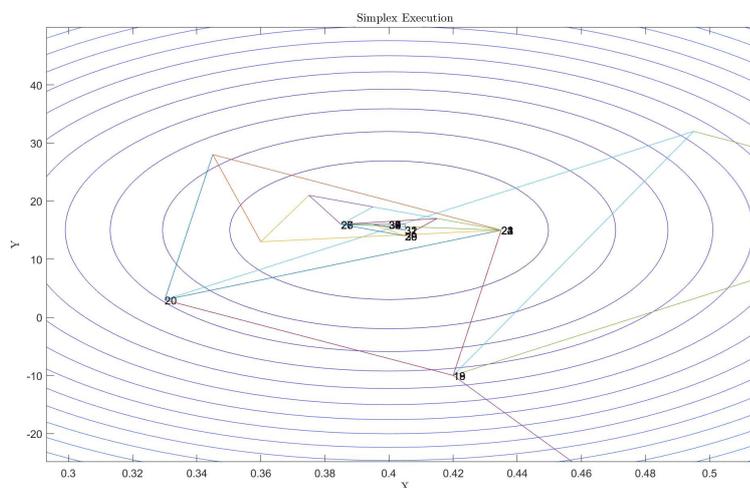
Dai primi test di simulazione dell'algoritmo del simplesso si è subito reso indispensabile imporre i limiti del piano dei punti di lavoro alle operazioni di ma-

nipolazione del semplice, in questo modo, se una delle operazioni sul triangolo dovesse generare un punto al di fuori dei limiti questo viene traslato all'interno della regione permessa. In realtà si vedrà in seguito che questa non è né la soluzione migliore da applicare né l'unica restrizione necessaria da imporre ma per il momento, per il solo scopo di testare l'algoritmo in simulazione è più che sufficiente.

Si può notare in Figura 2.4 come l'esecuzione dell'algoritmo manipoli i triangoli con le operazioni descritte in precedenza, in particolare nell'esempio riportato i punti di inizio dati corrispondono alle coppie:  $(0.9, 160^\circ)$ ,  $(0.9, 166^\circ)$  e  $(0.91, 166^\circ)$ .



**Figura 2.4:** Esecuzione del metodo di semplice applicato alla funzione di prova.



**Figura 2.5:** Convergenza dell'algoritmo al punto di minimo applicato alla funzione di prova.

La successione di numeri riportata nei grafici rappresenta l'ordine di costruzione dei triangoli, inoltre la numerazione è posta sempre al vertice che ha prodotto il punto  $Q_{best}$  nella fase di valutazione del semplice.

Si può notare allora come entro poche iterazioni dell'algoritmo questo vada a convergere al punto di minimo della funzione, come mostrato in Figura 2.5.

A conclusione di questo capitolo è importante evidenziare quanto il processo di convergenza sia stato efficace e robusto una volta applicato alla funzione di prova. Inoltre dalle curve di livello rappresentanti l'efficienza del convertitore stimata numericamente, in Figura 1.10, possiamo intuire come questo algoritmo possa essere uno strumento adatto al problema di ottimizzazione che vogliamo trattare. Nei successivi capitoli verrà quindi illustrato lo sviluppo del convertitore e infine l'applicazione di tale algoritmo per determinarne il suo punto di lavoro ottimo.

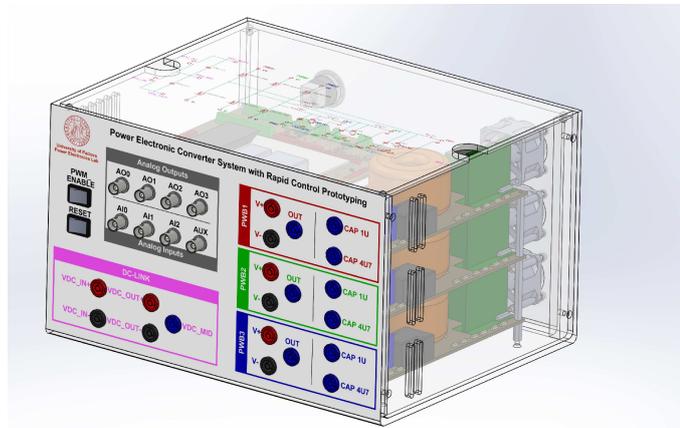


# Capitolo 3

## Sviluppo del convertitore

### 3.1 Struttura del prototipo

Lo sviluppo del convertitore FSBB è stato realizzato tramite il sistema *Power Electronic Converter System with Rapid Control Prototyping* [7], sviluppato dal laboratorio di elettronica di potenza dell'università di Padova e mostrato in Figura 3.1.



**Figura 3.1:** Implementazione del sistema *Power Electronic Converter System with Rapid Control Prototyping*

Come si evince dal nome, l'hardware proposto per la realizzazione del convertitore permette infatti la rapida prototipazione di un generico convertitore di potenza con lo scopo di ricerca o insegnamento, lo sviluppo di controllori digitali o di algoritmi di ottimizzazione, oltreché la possibilità di implementare tecniche di intelligenza artificiale.

Il sistema è composto da tre moduli *half-bridge*, un modulo *dc-link*, e inoltre da tutti i sensori di corrente e tensione che permettono il monitoraggio e il controllo

del sistema di conversione di potenza. Il sistema inoltre integra anche una scheda di prototipazione rapida di controllori digitali (RCP), permettendo un completo accesso all'hardware in dotazione.

### Modulo half-bridge

Ogni modulo half-bridge mostrato in Figura 3.2 è composto da una coppia di switch Gan FET supportanti fino a  $600V$ -dc e  $12A_{rms}$  [11] con resistenza parassita  $R_{ds,on} = 50m\Omega$  con protezioni da sovracorrente e temperatura integrate. Inoltre, è presente anche un filtro di uscita LC costituito da un induttanza da  $340\mu H$  e una coppia di condensatori da  $1\mu F$  e  $4.7\mu F$ , consapevoli però che la misura di tensione viene effettuata solamente attraverso il condensatore da  $1\mu F$ . I condensatori possono essere connessi come necessario oppure lasciati flottanti, mentre la connessione con il circuito esterno al modulo avviene con l'apposito relè comandato dal controllore digitale.

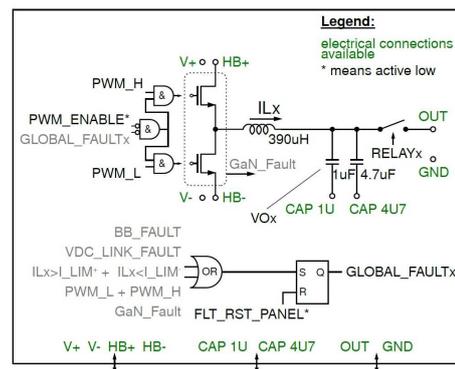


Figura 3.2: Rappresentazione circuitale del modulo half-bridge implementato nel prototipo

### Modulo dc-link

Il modulo dc-link, mostrato in Figura 3.3, è costituito da una coppia di banchi di condensatori elettrolitici connessi in serie, dove ogni banco è composto da tre condensatori in parallelo da  $470\mu F$ ,  $450V$ . Inoltre, integra un modulo half-bridge dedicato nel caso fosse necessario un controllo attivo della tensione al punto centrale tra i due banchi di condensatori connesso con un'induttanza da  $340\mu H$ .

### Microcontrollore

Il controllore digitale implementato nel prototipo è il B-Board Pro prodotto da Imperix l.t.d. [12]. Questo controllore permette la sua completa programmazione tramite i software MATLAB/Simulink, oltreché i più classici linguaggi  $C/C++$ .

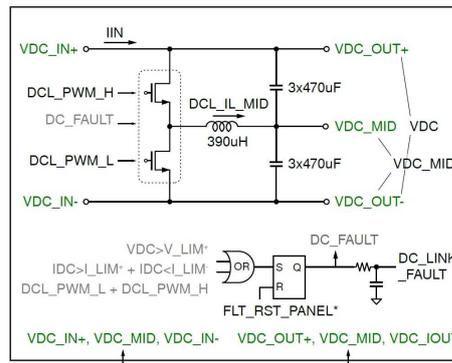


Figura 3.3: Rappresentazione circuitale del modulo dc-link implementato nel prototipo

Infatti tramite la RCP integrata è possibile concentrarsi sullo sviluppo teorico del modello e dell’algoritmo da implementare e, sfruttando le funzionalità di MATLAB/Simulink per la generazione del codice integrato, è possibile programmare il controllore applicando un approccio di prototipazione rapida. Questo permette quindi di alleggerire notevolmente il processo di sviluppo (che consiste solitamente nella modellizzazione, validazione in simulazione, sviluppo del codice e implementazione).

### Gerarchia delle protezioni attive

Per minimizzare il rischio di guasti dovuti a sovratensioni, sovracorrenti, o a causa di temperature elevate, il prototipo implementa una gerarchia di protezioni evidenziate in Figura 3.4. Tra queste sono a disposizione le protezioni on-chip, presenti ad esempio nei moduli GaN; le protezioni hardware on-board, presenti nei moduli half-bridge e dc-link per sovracorrenti e over-shoot; e infine le protezioni software direttamente implementate nel software, ovvero nel modello Simulink implementato nel codice di controllo del controllore digitale.

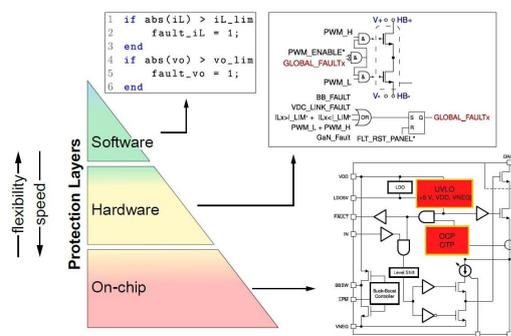
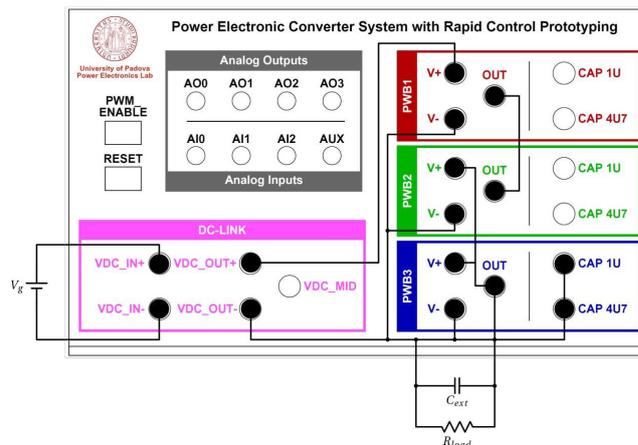


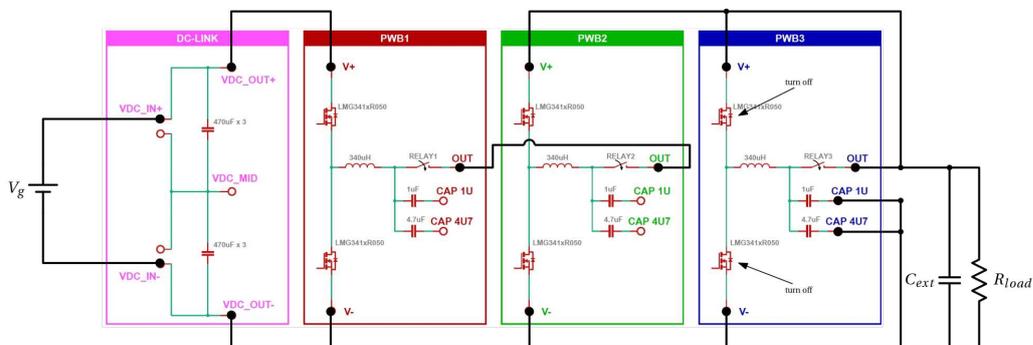
Figura 3.4: Rappresentazione schematica dei livelli di protezione

## 3.2 Implementazione del convertitore

L'implementazione del convertitore nel prototipo in dotazione è stata effettuata realizzando i collegamenti elettrici mostrati in Figura 3.5 - 3.6. Il generatore di tensione è stato collegato all'ingresso del dc-link che fornisce le misure di corrente e tensione in ingresso; le power board PWB1 e PWB2 sono state utilizzate per la costruzione delle due gambe del convertitore, connesse tra loro chiudendo i relè 1 e 2 e quindi tramite la serie delle due induttanze dei filtri LC, lasciando le capacità scollegate; infine la PWB3 è stata utilizzata per la misura della tensione di uscita, collegando la sua uscita al terminale positivo della seconda gamba e, chiudendo il relè numero 3, la misura di tensione avviene attraverso il condensatore da  $1\mu F$ . Inoltre è necessario che gli switch della PWB3 vengano imposti aperti. L'ulteriore collegamento tra il terminale positivo della PWB3 al terminale positivo della PWB2 è stato effettuato per evitare eventuali correnti parassite attraverso gli switch.



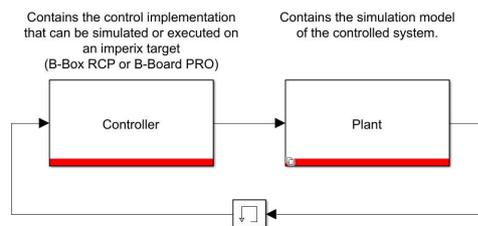
**Figura 3.5:** Connessioni effettuate al pannello frontale del prototipo per la realizzazione del convertitore.



**Figura 3.6:** Schematico delle connessioni esterne e interne al prototipo per la realizzazione del convertitore.

### 3.3 Modello di simulazione

La realizzazione del progetto di ottimizzazione on-line del convertitore, ha richiesto una modellizzazione preliminare del circuito tramite il software di programmazione MATLAB/Simulink con lo scopo di studiare il suo comportamento tramite alcune analisi in simulazione, oltreché fornire il codice di controllo che verrà successivamente implementato nel controllore dedicato del prototipo. Infatti, come mostrato in Figura 3.7, utilizzando l'estensione software fornita da Imperix l.t.d., il file di simulazione si scompone in due blocchi principali. Il primo sulla destra contiene il codice di controllo che può essere simulato al calcolatore o implementato nel controllore. Il secondo invece contiene il modello di simulazione del sistema che si vuole controllare, quindi nel nostro caso del convertitore Buck-Boost a quattro interruttori.



**Figura 3.7:** Struttura del software per il controllo e la simulazione del convertitore.

Il modello del circuito in analisi, mostrato in Figura 3.8 è stato realizzato utilizzando solamente componenti ideali, facendo l'unica eccezione per l'inserimento della resistenza  $R_{par}$  in serie all'induttanza in modo da tenere conto delle resistenze parassite  $R_{ds,on}$  degli switch e  $R_{L,par}$  dell'induttanza. Anche se non si può notare dallo schematico del modello, i segnali d'interesse come ad esempio i segnali delle tensioni  $v_g(t)$ ,  $v_o(t)$  e delle correnti  $i_g(t)$ ,  $i_L(t)$ , utili per l'ottimizzazione del convertitore, sono misurati e inviati alla porta d'uscita del modello della pianta del convertitore, per poi essere inviati al blocco di controllo. In seguito, con i dati ricevuti e elaborati esso trasmette alla porta d'ingresso i quattro segnali PWM  $sw_{AH}$ ,  $sw_{AL}$ ,  $sw_{BH}$ ,  $sw_{BL}$ , per il comando ai gate degli switch. In particolare, la struttura impiegata per la generazione dei segnali PWM tramite il software di Imperix viene approfondita in Appendice A.

Oltre al verificare l'efficacia dell'algoritmo di Simplex come verrà mostrato in seguito, il modello di simulazione si è reso indispensabile per la realizzazione di due componenti fondamentali del progetto che verranno ora trattate distintamente: il dimensionamento della capacità di uscita e la progettazione del controllore digitale per la regolazione della tensione di uscita.

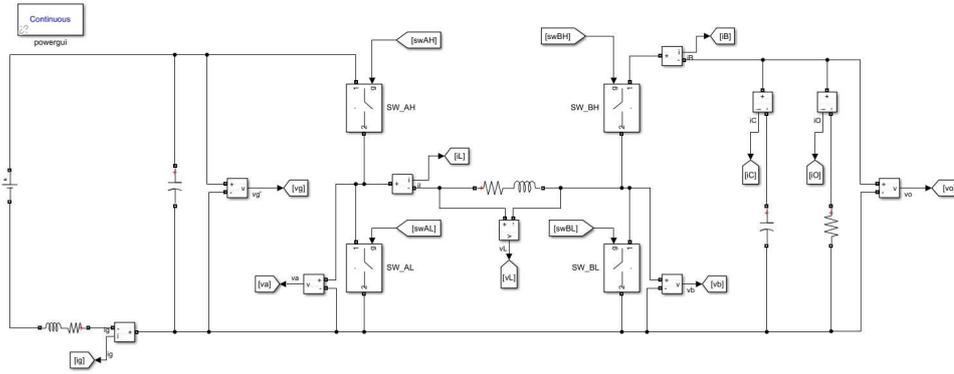


Figura 3.8: Modello del convertitore FSBB realizzato in Simulink

### 3.3.1 Dimensionamento della capacità di uscita

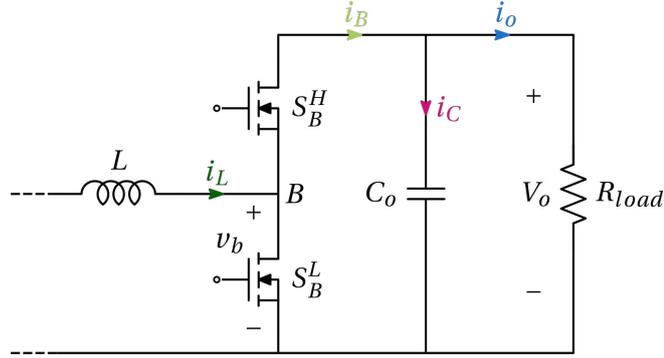
La progettazione della capacità di uscita è un importante aspetto di design nei circuiti elettronici, in particolare nelle applicazioni dell'elettronica di potenza. In generale, consiste nel selezionare il tipo e il valore di capacità opportuna da connettere in parallelo all'uscita del circuito.

La capacità di uscita è fondamentale poiché produce uno smorzamento alle variazioni della tensione di uscita, una riduzione del ripple di tensione, migliora la stabilità del circuito come anche la propria risposta ai transitori. La progettazione della capacità di uscita è quindi un problema cruciale per garantire il corretto funzionamento del circuito in modo efficiente e affidabile, con una tensione di uscita stabile e un ripple minimo. Una capacità troppo piccola infatti può portare ad un ripple eccessivo ed a instabilità, mentre un valore elevato provocherebbe una riduzione delle prestazioni nelle risposte ai transitori.

Il dimensionamento della capacità di uscita è stato quindi necessario per verificare se, con i componenti disponibili all'interno del prototipo, il ripple generato dalla forma d'onda della tensione d'uscita del convertitore sia minore di una data specifica. Per fare ciò è stato scelto di approfondire l'analisi delle forma d'onda caratteristiche del convertitore appartenenti alla regione di lavoro  $R_3$ , poiché si suppone che il punto di ottimo in cui vogliamo che il circuito lavori appartenga ad essa [5]. Scelta come ipotesi quindi uno sfasamento nullo  $\varphi = 0$ , consideriamo un carico con corrente costante  $I_o$ . Allora, utilizzando il criterio di *charge balance* è possibile scrivere le seguenti relazioni tra le correnti evidenziate in Figura 3.9.

$$i_o(t) = i_B(t) - i_c(t) \implies I_o = I_B = D_B I_L \quad (3.1)$$

Le forme d'onda corrispondenti a tali correnti sono mostrate in Figura 3.10.



**Figura 3.9:** Identificazione delle correnti corrispondenti alle forme d'onda in Figura 3.10.

Si possono quindi fare le seguenti osservazioni: il ripple generato dalla forma d'onda della corrente sull'induttanza è dato dalla relazione

$$\Delta i_L = \frac{D_A(V_g - V_o)}{f_s L} = \frac{D_B V_o}{f_s L} (1 - M) \quad (3.2)$$

Quindi per il calcolo della quantità di energia scambiata dal condensatore d'uscita si devono considerare due casi:

- se  $\Delta i_L/2 < I_L - I_o$  allora:  $\Delta Q = \Delta Q_1$ ;
- se  $\Delta i_L/2 \geq I_L - I_o$  allora:  $\Delta Q = \Delta Q_1 + \Delta Q_2$ ;

Facendo riferimento alle quantità evidenziate sempre in Figura 3.10, possiamo esprimere la quantità di energia  $\Delta Q_1$  scambiata nel primo caso e rappresentata dalla sola area rettangolare di colore rosso come

$$\Delta Q_1 = (1 - D_B) T_s I_o \quad (3.3)$$

All'aumentare di  $D_B$  invece, bisogna considerare il secondo caso poiché diventa rilevante anche il contributo di  $\Delta Q_2$ , che possiamo calcolare tramite le seguenti espressioni:

$$\Delta i = \frac{\Delta i_L}{2} - (I_L - I_o) \quad (3.4)$$

$$T_1 = (D_B - D_A) \frac{T_s}{2} = D_B (1 - M) \frac{T_s}{2} \quad (3.5)$$

$$T_2 = D_A \frac{T_s}{2} = M D_B \frac{T_s}{2} \quad (3.6)$$

$$T_3 = \frac{\Delta i}{\Delta i_L/2} (T_1 + T_2) \quad (3.7)$$

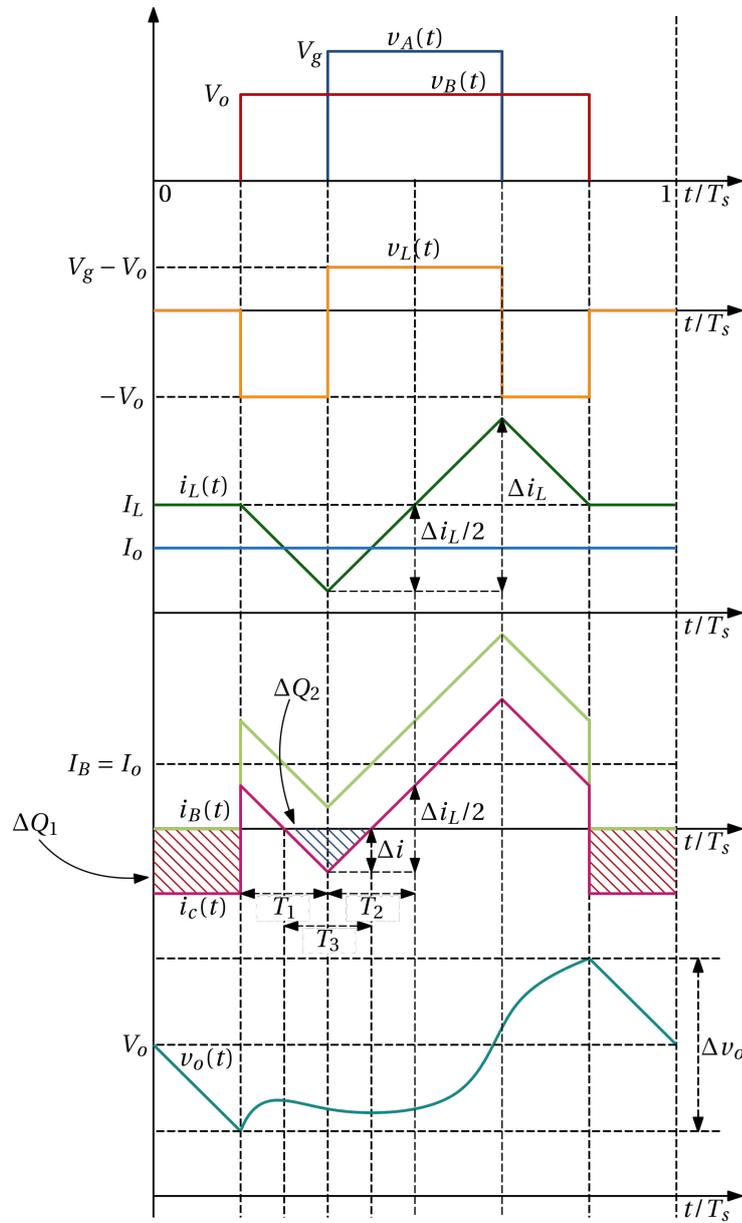


Figura 3.10: Forme d'onda per il calcolo del ripple della tensione di uscita.

Quindi possiamo esprimere la quantità di energia rappresentata dall'area triangolare di colore blu come

$$\Delta Q_2 = \Delta i \frac{T_3}{2} \quad (3.8)$$

Quindi possiamo calcolare il ripple (3.9) e il ripple relativo (3.10) di tensione come:

$$\Delta v_o = \frac{\Delta Q}{C_o} \quad (3.9)$$

$$r\Delta v_o = \frac{\Delta v_o \cdot 100}{V_o} \quad (3.10)$$

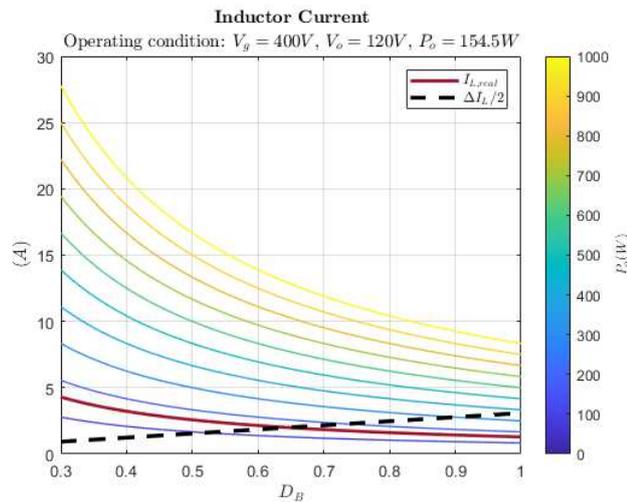
dove  $\Delta Q = \Delta Q_1 + \Delta Q_2$ .

Dalle formule sopra riportate possiamo allora calcolare il ripple della tensione di uscita del convertitore al variare del duty-cycle  $D_B$  e della potenza assorbita dal carico  $P_o$ .

Consideriamo come esempio di voler progettare il convertitore per una potenza di uscita nominale pari a  $1kW$ , e tale che il ripple sulla tensione di uscita sia al massimo il 10% di  $V_o$ . Le quantità  $I_L$ ,  $\Delta i_L$ , risultano essere indipendenti dalla capacità di uscita e sono riportate in 3.11, mentre i ripple di tensione sono mostrati in Figura 3.12 per la configurazione del circuito riportata in Tabella 3.1. Nei seguenti grafici le curve di colore rosso rappresentano la configurazione che implementa il convertitore con il carico  $R_{load}$  e quindi il livello di potenza corrispondente.

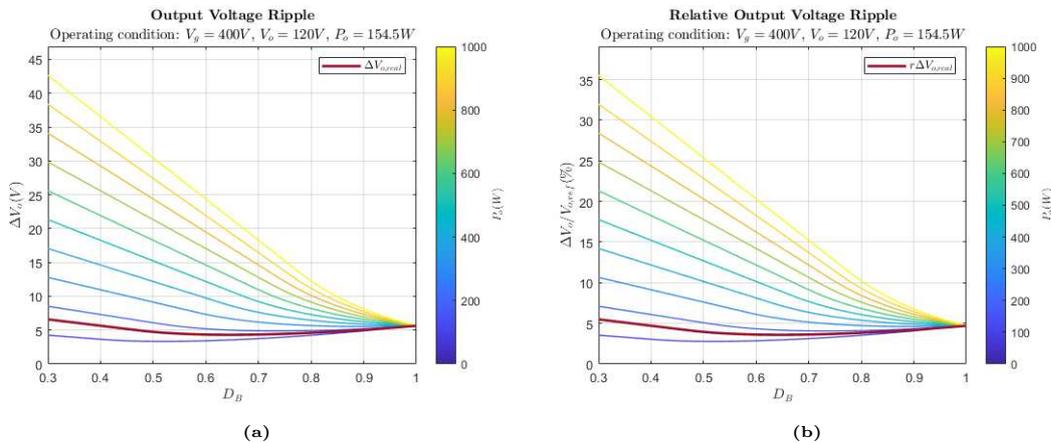
**Tabella 3.1:** Configurazione del convertitore per il dimensionamento della capacità di uscita.

Switching frequency $f_s$	$20kHz$
Input Voltage $V_g$	$400V$
Output Voltage $V_o$	$120V$
Inductance $L$	$680\mu H$
Output Capacitance $C_o$	$6.84\mu F$
Resistive Load $R_{load}$	$93.2\Omega$
Output Power $P_{o,max}$	$1kW$



**Figura 3.11:** Caratteristica grafica della corrente sull'induttore e corrispondente ripple di corrente.

Possiamo notare che in questo caso le specifiche sono soddisfatte solamente per valori di duty cycle  $D_B \in [0.3, 1]$  e per un valore massimo di potenza circa pari solamente al 30% della potenza nominale. Per il valore di ripple massimo ottenuto dai risultati e corrispondente alla massima quantità di carica  $\Delta Q_{max}$



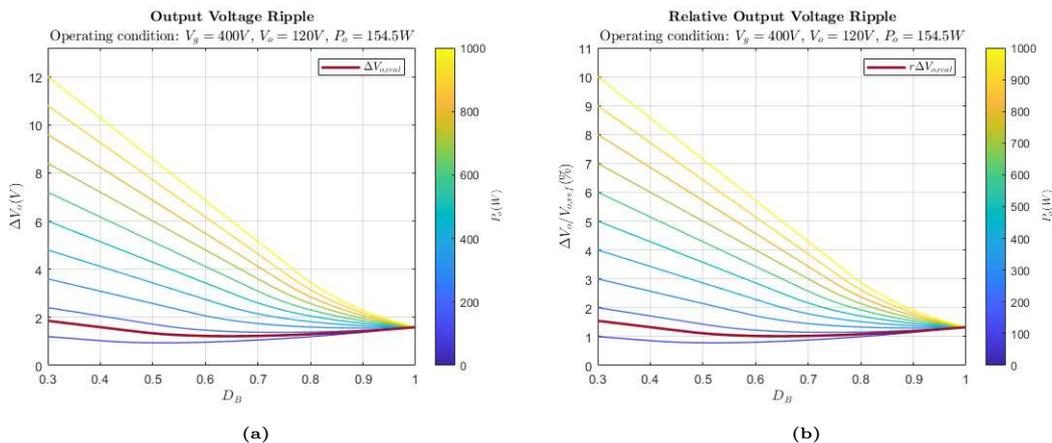
**Figura 3.12:** Caratteristica grafica del ripple della tensione di uscita del convertitore con condensatore  $C_o = 6.84\mu F$

scambiata dal condensatore, allora possiamo calcolare la capacità necessaria tale da soddisfare le specifiche richieste con la seguente espressione:

$$C'_o = \frac{\Delta Q_{max}}{V_o \cdot 0.1} \quad (3.11)$$

Nell'esempio proposto la capacità necessaria ottenuta è pari a  $C'_o = 24.3\mu F$  e i risultati aggiornati sono riportati in Figura 3.13.

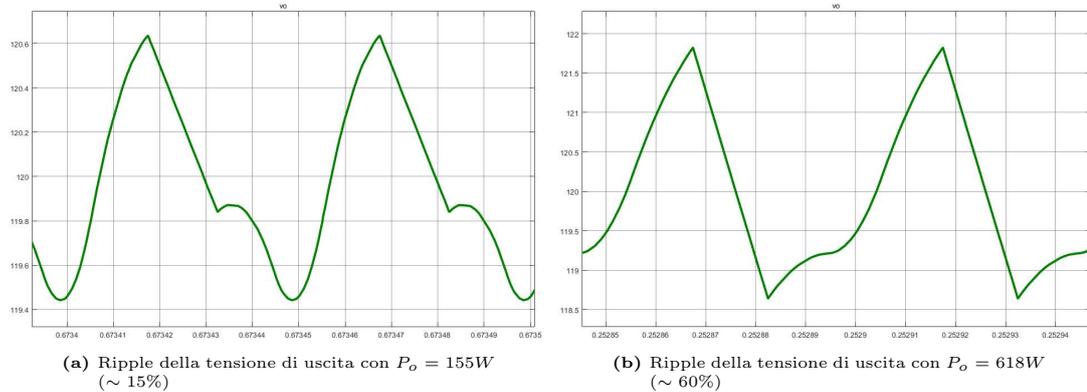
Con lo scopo di dimostrare la correttezza dei risultati appena illustrati, sono



**Figura 3.13:** Caratteristica grafica del ripple della tensione di uscita del convertitore con condensatore  $C'_o = 24.3\mu F$

state eseguite alcune simulazioni del convertitore tramite il software Simulink, che confermano i valori di ripple predetti dall'analisi. Quindi, con la configurazione proposta del convertitore, ovvero corrispondente alla curva di colore rosso nei precedenti grafici, per un valore di duty cycle  $D_B = 0.7$  il ripple misurato in simulazione corrisponde ai calcoli ed è pari a  $1.192V$ , come mostrato in Figura

3.14a. Cambiando il valore della potenza assorbita dal carico, e simulando il convertitore al 60% di potenza  $P_o$ , a parità di duty cycle, il ripple misurato in simulazione è pari a  $3.171V$ , come mostrato invece in Figura 3.14b.

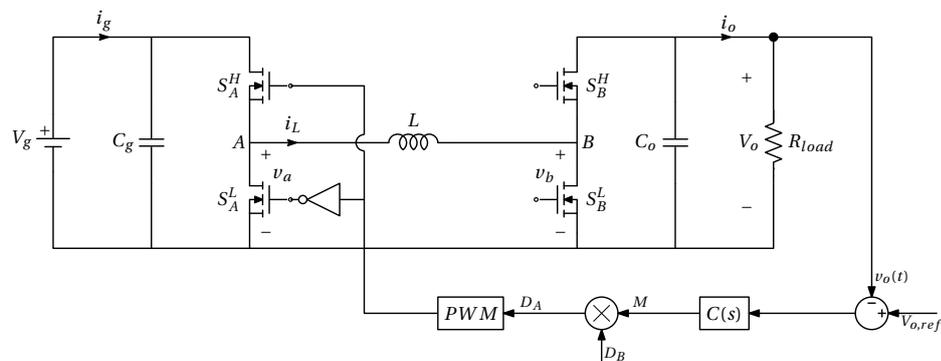


**Figura 3.14:** Ripple generato dalla tensione di uscita misurato in simulazione del convertitore per duty cycle  $D_B = 0.7$  e valori diversi di potenza assorbita  $P_o$ .

### 3.3.2 Regolazione della tensione di uscita

La regolazione della tensione di uscita di un convertitore di potenza è un aspetto molto importante nella sua progettazione, perché consente di ottenere una tensione di uscita stabile e precisa, necessaria ad alimentare correttamente il carico. Senza una regolazione adeguata della tensione di uscita, la tensione potrebbe infatti variare in modo significativo in risposta a variazioni nella tensione di ingresso, nella corrente di carico o in altre condizioni ambientali, e ciò potrebbe causare problemi di funzionamento o danneggiare i dispositivi elettronici.

Per la progettazione del regolatore di tensione da applicare al convertitore FSBB è stato sviluppato lo schema di controllo riportato in Figura 3.15.



**Figura 3.15:** Rappresentazione grafica dello schema di controllo della tensione di uscita applicato al convertitore.

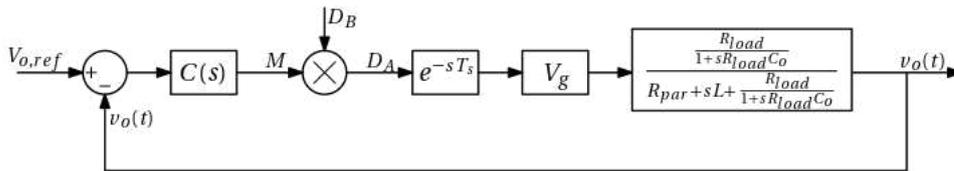
In questo caso per un dato e costante duty cycle  $D_B$ , la tensione di uscita del convertitore viene campionata e misurata dal circuito di controllo che, una volta aver processato i dati, restituisce l'opportuno valore del parametro  $D_A$  in modo tale da generare i corrispondenti segnali PWM degli switch della gamba di sinistra. Di conseguenza, se il controllore è stato progettato in modo opportuno, il convertitore è in grado di inseguire la tensione di uscita di riferimento entro un transitorio che soddisfa la relazione:

$$t_r = \frac{2}{\omega_c^*} \quad (3.12)$$

dove  $\omega_c^*$  corrisponde alla frequenza di taglio della funzione di trasferimento ad anello aperto che vogliamo ottenere. Risulta essere necessario quindi ricavare tale funzione di trasferimento per procedere successivamente con la progettazione del controllore. Sempre facendo riferimento alla Figura 3.15 la funzione di trasferimento da  $D_A$  a  $v_o$  è:

$$G_{vd}(s) = \frac{v_o(s)}{d_A} = \frac{\frac{R_{load}}{1+sR_{load}C_o}}{R_{rap} + sL + \frac{R_{load}}{1+sR_{load}C_o}} \cdot e^{-sT_s} \cdot V_g \quad (3.13)$$

dove il contributo  $e^{-sT_s}$  rappresenta il ritardo generato dai segnali PWM come spiegato in Appendice A. Quindi, possiamo considerare il duty cycle  $D_B$  costante e uguale a 1, sia per semplicità sia poiché per tale valore il guadagno della funzione di trasferimento è massimo, il diagramma a blocchi del sistema corrispondente è mostrato in Figura 3.16.



**Figura 3.16:** Diagramma a blocchi del sistema di controllo ad anello chiuso.

Data allora la funzione di trasferimento ad anello aperto

$$H(s) = G_{vd}(s) \cdot C(s) \quad (3.14)$$

dove  $C(s)$  rappresenta il regolatore di tensione da progettare, le specifiche da soddisfare scelte per un funzionamento affidabile del sistema sono:

- Tempo di salita  $t_r = 3ms$ , corrispondente secondo (3.12) ad una frequenza di taglio pari a  $\omega_c^* = 100Hz$ .

- Margine di fase pari a 90, in modo tale da ottenere un controllo fortemente stabile del sistema.

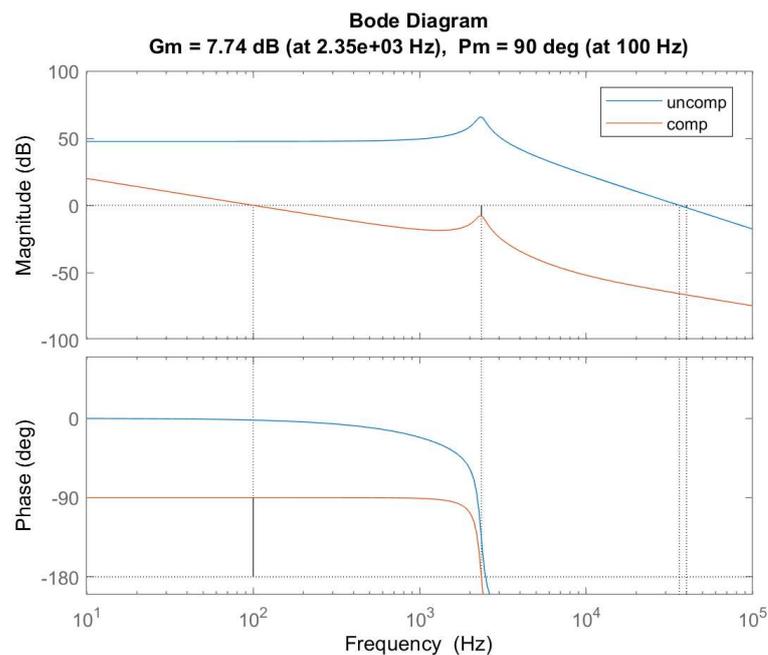
Considerando sempre la configurazione del convertitore riportata in Tabella 3.1 e con lo scopo di progettare un controllore robusto e efficace si è scelto di implementare  $C(s)$  tramite un controllore PID della forma:

$$\begin{aligned} C_{PID}(s) &= K_P + \frac{K_I}{s} + sK_D \\ &= \frac{K_I}{s} [1 + sT_I + s^2T_IT_D] \end{aligned} \quad (3.15)$$

dove  $T_I = K_P/K_I$  e  $T_D = K_D/K_P$ . I valori dei coefficienti del controllore PID sono allora stati calcolati tramite la funzione Matlab dedicata *pidtune* inserendo le specifiche appena elencate. Si riportano per completezza del procedimento i risultati ottenuti:

$$K_P = 9.16e-05, \quad K_I = 1.57, \quad K_D = 2.69e-09 \quad (3.16)$$

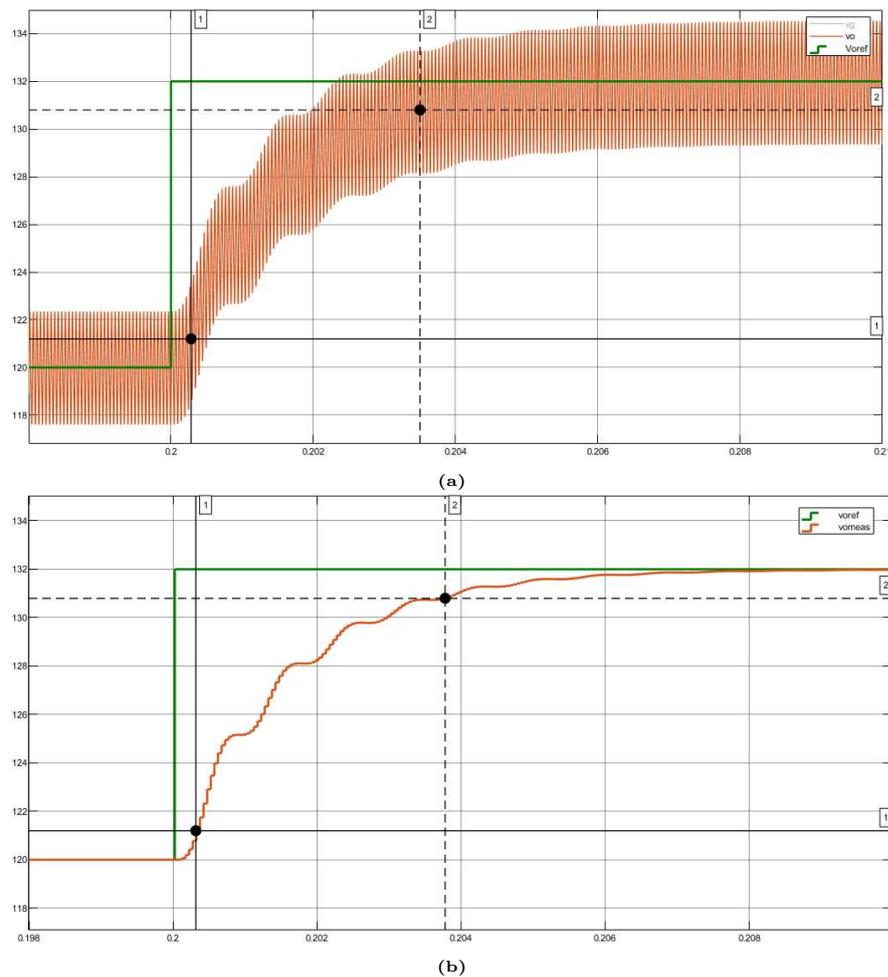
La funzione di trasferimento del sistema ad anello aperto prima e dopo la compensazione viene allora riportata in forma grafica con i diagrammi di Bode illustrati in Figura 3.17.



**Figura 3.17:** Diagramma di Bode della funzione di trasferimento ad anello aperto del sistema prima (in blu) e dopo (in rosso) la compensazione.

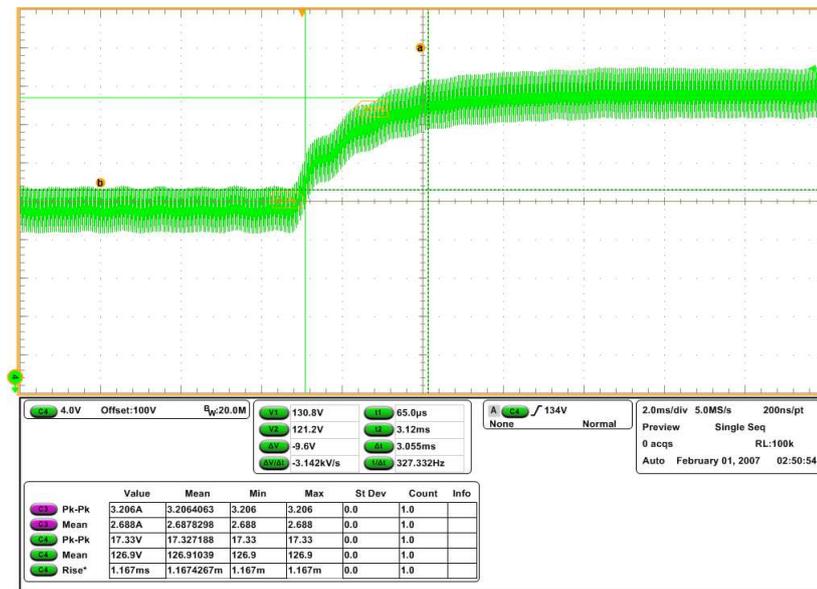


variazione a gradino del 10% alla tensione di uscita. Il modello di simulazione permette la visualizzazione delle forme d'onda sia in tempo continuo dal modello della pianta del convertitore, sia in tempo discreto dallo schema di controllo che tratta i segnali campionati. I risultati ottenuti in simulazione sono allora riportati in Figura 3.19. Dalle misurazioni effettuate i tempi di salita risultano essere  $3.22ms$  in tempo continuo e  $3.46ms$  nella versione campionata, quindi in linea con le aspettative date dalle specifiche di progetto.



**Figura 3.19:** Simulazione della risposta a gradino del sistema alla variazione della tensione di uscita in tempo continuo (a) e campionata (b).

La misurazione effettuata sul convertitore reale è stata effettuata tramite una sonda di tensione collegata all'oscilloscopio. Il risultato ottenuto è riportato in Figura 3.20, anche in questo caso le prestazioni del controllore risultano soddisfare le specifiche di progetto con un tempo di salita nell'intorno dei  $3ms$ .



**Figura 3.20:** Misura della risposta a gradino del sistema alla variazione della tensione di uscita effettuata sul convertitore reale.

# Capitolo 4

## Risultati sperimentali

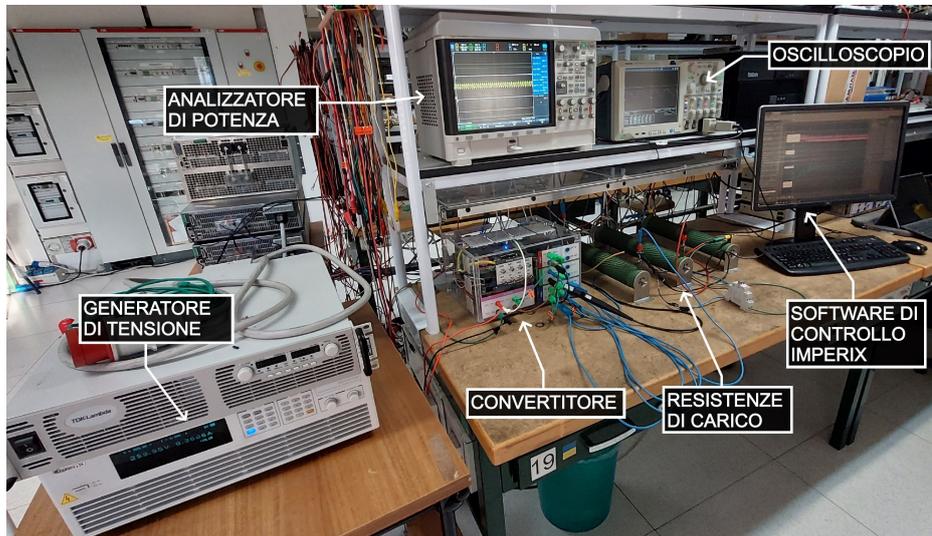
In questo capitolo si vogliono riportare i principali risultati ottenuti durante lo sviluppo del progetto di ottimizzazione del convertitore Buck - Boost a quattro interruttori. Verranno discusse innanzitutto le scelte progettuali per la misura e l'acquisizione dei dati relativi alla corrente di ingresso del convertitore, che costituisce il parametro fondamentale per la validità dei test successivamente eseguiti. Quindi, verrà in seguito illustrato il metodo utilizzato per eseguire una scansione dell'intero piano di ottimizzazione del convertitore, con l'obiettivo di generare una mappa relativa l'efficienza del convertitore in tutti i suoi punti di lavoro, a parità di potenza di uscita  $P_o$ .

Infine, verrà presentata l'applicazione del metodo di semplice al convertitore, riportando i risultati ottenuti sia in simulazione che sperimentalmente. In particolare, in quest'ultima sezione la mappatura dei punti di lavoro sarà uno strumento fondamentale per la verifica della correttezza delle misurazioni effettuate.

Il setup della postazione di lavoro realizzato per le misure sperimentali è illustrato in Figura 4.1 ed è costituito dai seguenti componenti:

- Generatore di tensione: *Programmable DC Power Supply - 62050H600*;
- Convertitore FSSB: realizzato tramite il sistema *Power Electronic Converter System with Rapid Control Prototyping*;
- Resistenze di carico: a seconda delle condizioni operative sono connesse in serie fino a tre resistenze da  $46.6\ \Omega$  ciascuna;
- Cockpit Imperix: software di controllo della B-Board Pro;
- Oscilloscopio: *Tektronix - DPO5104*;

- Analizzatore di Potenza: *KEYSIGHT - Integra Vision Power Analyzer PA2203A*.



**Figura 4.1:** Allestimento della postazione di lavoro utilizzata per le misure sperimentali.

Inoltre, le verifiche sperimentali e la mappatura dei punti di lavoro nel piano di ottimizzazione che vengono in seguito analizzate sono state effettuate con il convertitore configurato come in Tabella 4.1:

**Tabella 4.1:** Configurazione del convertitore per le misure sperimentali.

Switching frequency $f_s$	20 kHz
Input Voltage $V_g$	250 V
Output Voltage $V_o$	120 V
Inductance $L$	680 $\mu$ H
Output Capacitance $C_o$	6.84 $\mu$ F

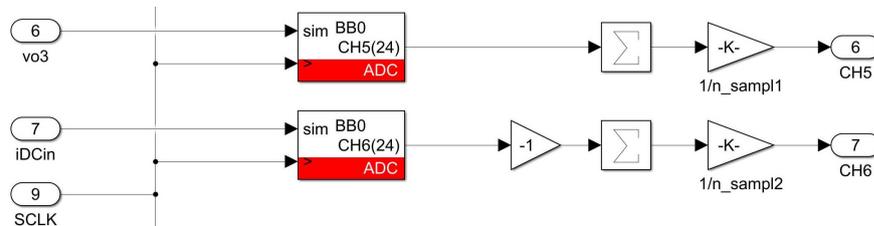
## 4.1 Misura della corrente in ingresso

La corrente in ingresso, come già anticipato, rappresenta il parametro fondamentale utilizzato dal metodo di semplice per la valutazione del punto di lavoro ottimo per garantire il livello massimo di efficienza del convertitore. É quindi importante che la corrente misurata venga convertita da analogico a digitale e successivamente filtrata nel modo più opportuno per permettere all'algoritmo del semplice una corretta elaborazione dei dati.

La prima scelta progettuale effettuata è stata quella di applicare la tecnica dell'

*oversampling* all'acquisizione della corrente  $I_g$ . Sappiamo infatti che, come illustrato in Appendice A, la frequenza di campionamento utilizzata dai blocchi degli ADC (Analog-to-Digital-Converter) corrisponde alla stessa frequenza di clock per la generazione dei segnali PWM. Quindi, in condizioni normali di acquisizione, verrebbe effettuata una sola misurazione della corrente di ingresso all'interno di un singolo periodo di commutazione. Poiché la corrente di ingresso non corrisponde ad un valore costante DC ma presenta una propria forma d'onda, la misura del suo valore in un solo istante nel periodo di commutazione non può rappresentare un valore corretto per l'acquisizione.

In Figura 4.2 è mostrato come è stato implementato il sistema per l'*oversampling*. Nel caso della corrente d'ingresso del convertitore, corrispondente al canale *CH6*, il blocco dell'ADC permette di abilitare l'opzione *use ADC history* inserendo il numero di campioni voluti per periodo come descritto in Appendice A, nel progetto è stato utilizzata la variabile di sistema  $n_{sampling} = 24$ . In questo modo, la sua uscita genera un vettore contenente tutte le acquisizioni effettuate nel periodo, successivamente queste vengono mediate sommando tutte le misure in periodo e dividendo per il numero di campioni. Da notare il blocco  $gain = -1$  necessario poiché la misura effettuata dal sensore all'interno del sistema di prototipazione rapida ha segno inverso.



**Figura 4.2:** Sistema di acquisizione in *oversampling* della corrente in ingresso e della tensione in uscita del convertitore.

Tuttavia, poiché il sovra-campionamento adottato è risultato fondamentale ma non sufficiente ad ottenere una misura di corrente pulita e stabile, sono stati implementati successivamente due metodi differenti di filtraggio, come mostrato in Figura 4.3.

I filtri realizzati sono quindi i seguenti:

- **Filtro digitale passa basso:** per ottenere il valore DC della corrente in ingresso, è stato necessario implementare un filtro passa-basso con frequenza di taglio  $f_c = 10 \text{ Hz}$ ; in questo modo, ricordando che la frequenza di commutazione è pari a  $f_{clk} = 20 \text{ kHz}$ , oltre ad eliminare la componente ad alta

frequenza vengono attenuati sia il rumore presente agli istanti di commutazione sia il disturbo proveniente dalla rete di alimentazione del sistema a  $50\text{ Hz}$ . La funzione di trasferimento discreta implementata nel filtro passa-basso è stata ottenuta tramite l'applicazione del metodo di *Tustin* alla nota funzione di trasferimento del filtro in tempo continuo:

$$H_{filter}(s) = \frac{1}{1 + s/\omega_c} \quad (4.1)$$

Il metodo di *Tustin* [8] è fondato sull'approssimazione della derivata nel tempo  $d/dt$  con un operatore adatto nel dominio discreto e rappresenta l'approssimazione per sostituzione più accurata da implementare. Essa corrisponde infatti all'approssimazione trapezoidale dell'integrale, ovvero:

$$x(t+T) - x(t) = \int_t^{t+T} \frac{dx(\tau)}{d\tau} d\tau \simeq \frac{T}{2} \left( \frac{dx(t+T)}{dt} + \frac{dx(t)}{dt} \right) \quad (4.2)$$

che corrisponde a

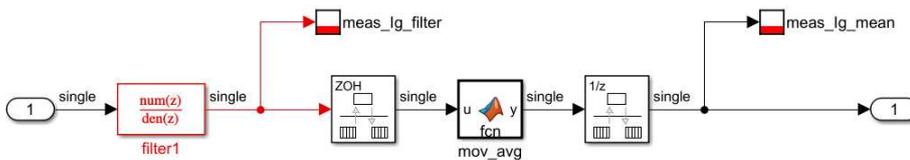
$$z - 1 \simeq \frac{T}{2} (zs + s) \quad (4.3)$$

e che produce la trasformazione

$$s \simeq \frac{2}{T} \frac{z - 1}{z + 1} \quad (4.4)$$

Applicando allora tale metodo alla funzione del filtro passa-basso (4.1), è possibile trovare la corrispondente funzione di trasferimento discreta:

$$H_{filter}(z) = \frac{T_s \omega_c (z + 1)}{z (T_s \omega_c + 2) + (T_s \omega_c - 2)} \quad (4.5)$$



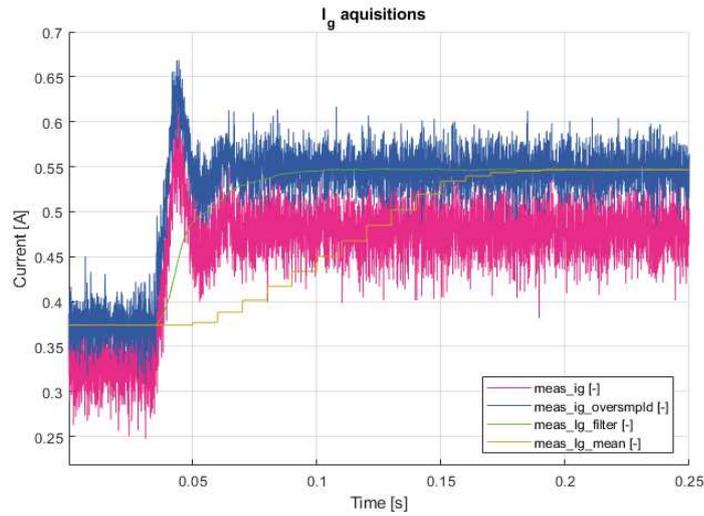
**Figura 4.3:** Implementazione del filtro passa basso e del filtro a media mobile per la misura della corrente in ingresso del convertitore.

- **Filtro digitale a media mobile:** durante l'effettuazione delle misure che verranno in seguito presentate si è notato come il segnale di corrente presentasse ancora alcune oscillazioni tali da non garantire una precisione sufficiente all'acquisizione dei dati; per migliorare ulteriormente l'accuratezza delle misure è stato allora inserito in serie al filtro passa-basso digitale un ulteriore filtro a media mobile.

Quest'ultimo, mostrato sempre in Figura 4.3, è composto da un semplice script Matlab che realizza l'algoritmo di media mobile e da due *Rate Transition*, rispettivamente al suo ingresso e alla sua uscita che determinano le transizioni tra i periodi di campionamento differenti. Infatti lo script Matlab lavora ad una frequenza di  $100\text{Hz}$  e quindi, il *Rate Transition* al suo ingresso funge da *Zero-Order-Hold* campionando un valore ogni  $0.01\text{ s}$ . In questo modo l'algoritmo di media mobile è stato progettato per generare il valore medio degli ultimi 10 campioni all'interno di  $0.1\text{ s}$ . Considerando un transitorio dovuto alla variazione dei duty-cycle o dello sfasamento minore di  $0.1\text{ s}$  possiamo concludere che entro  $0.2\text{ s}$  il valore restituito dall'azione di filtraggio è stabile a sufficienza per eseguire le operazioni di mappatura o del semplice.

Con lo scopo di giustificare l'introduzione di questi componenti nel modello di simulazione e successivamente nel codice da implementare nel microcontrollore, vengono mostrate in Figura 4.4 alcune misure della corrente in ingresso per evidenziare le differenze che presenta il segnale dopo ogni stadio di filtraggio. In particolare, le misure proposte si riferiscono alla variazione della resistenza di carico in uscita al convertitore, che ne consegue una corrispondente variazione della corrente di ingresso.

É possibile notare come l'introduzione dei due filtri è stata indispensabile per ottenere una misura corretta e stabile della corrente in ingresso, nonostante la loro applicazione abbia introdotto dei ritardi non trascurabili nei transitori di corrente. É altrettanto importante evidenziare l'azione dell'*oversampling*, infatti in questo caso si potrebbe supporre che la corrente misurata tramite una singola acquisizione per periodo di commutazione abbia un valore DC inferiore alle altre misurazioni, ciò non è vero per il semplice fatto che nella forma d'onda della corrente  $i_g(t)$  non sappiamo con precisione in quale istante venga effettuato il campionamento e questo può determinare grossi errori nella misura di corrente. Nonostante tutti questi accorgimenti, confrontando le misure di corrente effet-



**Figura 4.4:** Acquisizione del segnale di corrente  $I_g$  dopo ogni stadio di filtraggio.

tuate sia dal prototipo che tramite l'analizzatore di potenza, è stata riscontrata la presenza di un piccolo offset nelle misure di corrente eseguite dal sistema di acquisizione. L'offset risulta essere dipendente principalmente dalle condizioni operative del convertitore ma non ha pregiudicato la ricerca del punto di ottimo. Poiché i dati elaborati hanno restituito valori di corrente e efficienza leggermente diversi rispetto quelli prodotti dall'analizzatore di potenza, verranno sempre riportati i valori corretti misurati manualmente tramite quest'ultimo strumento.

## 4.2 Mappatura dell'efficienza

Prima di procedere con l'analisi delle misure sperimentali effettuate durante l'esecuzione del metodo di semplice, è importante introdurre uno strumento per validare la correttezza dei test che si andranno ad eseguire. Ricordando che l'algoritmo di semplice è stato sviluppato per determinare, date delle specifiche condizioni operative del convertitore, il punto di lavoro ottimo nel piano  $(D_B, \varphi)$ , il metodo di verifica dei risultati ottenuti più preciso e completo da realizzare è costituito dalla scansione completa del piano di ottimizzazione con lo scopo di determinare l'efficienza del convertitore in tutti i possibili suoi punti di lavoro. Una volta costruita questa mappa sarà allora possibile avere un modello di confronto per la validazione dei risultati ottenuti.

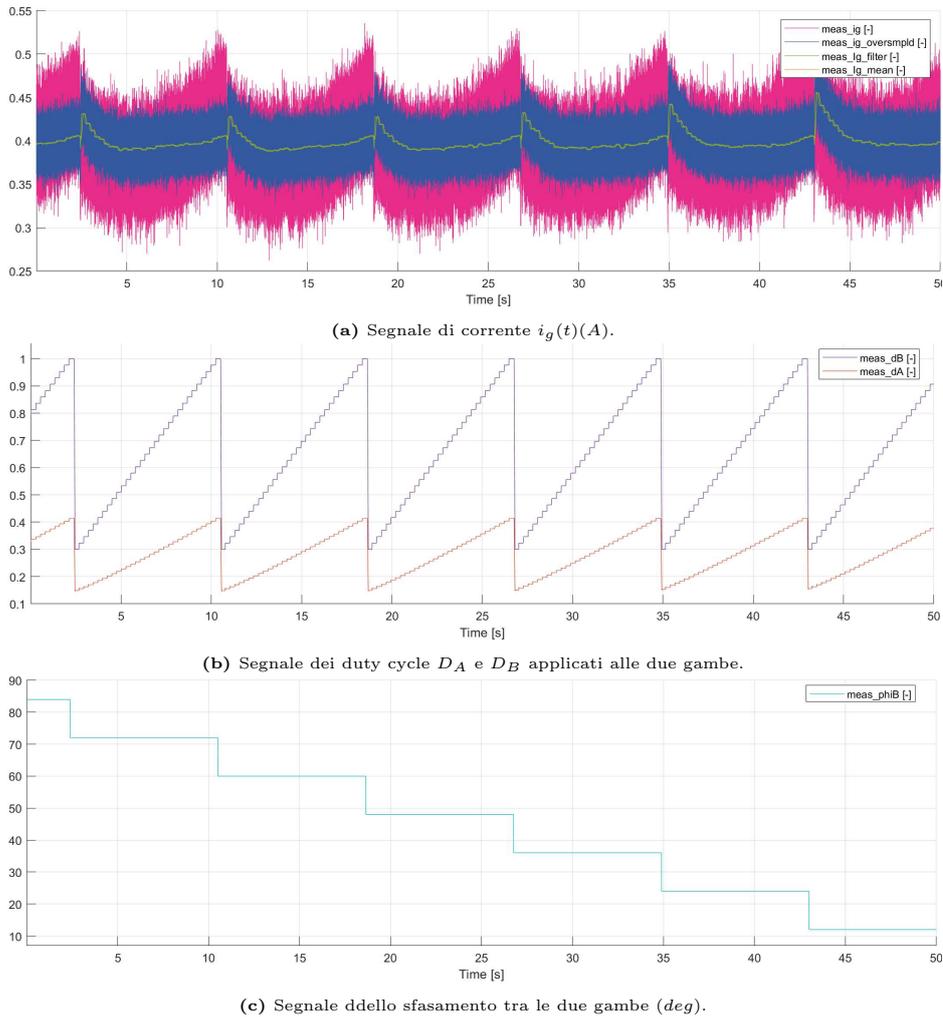
La scansione o "mappatura" dei punti di lavoro è stata realizzata tramite uno script Matlab capace di trasmettere e ricevere informazioni con il controllore del convertitore tramite il dedicato protocollo di comunicazione Ethernet descritto accuratamente in Appendice B.

In breve, lo script sviluppato abilita tramite un apposito segnale la trasmissione dei segnali di gate provenienti dai blocchi *ETH in*, dopo di che, in accordo con la risoluzione della mappa desiderata vengono inviati al convertitore le coppie di valori di duty cycle  $D_B$  e sfasamento  $\varphi$  da mappare una ad una, salvando così le misure di corrente corrispondenti.

Successivamente, le misure di corrente sono state convertite in efficienza del convertitore semplicemente secondo la relazione (4.6); infatti, nota la tensione di uscita e il carico è possibile ricavare la potenza assorbita in uscita, mentre, data la tensione ingresso del generatore e la corrente misurata viene calcolata anche la potenza in ingresso:

$$\eta = \frac{P_o}{P_g} = \frac{V_o^2/R_{load}}{V_g \cdot I_g} \quad (\%) \quad (4.6)$$

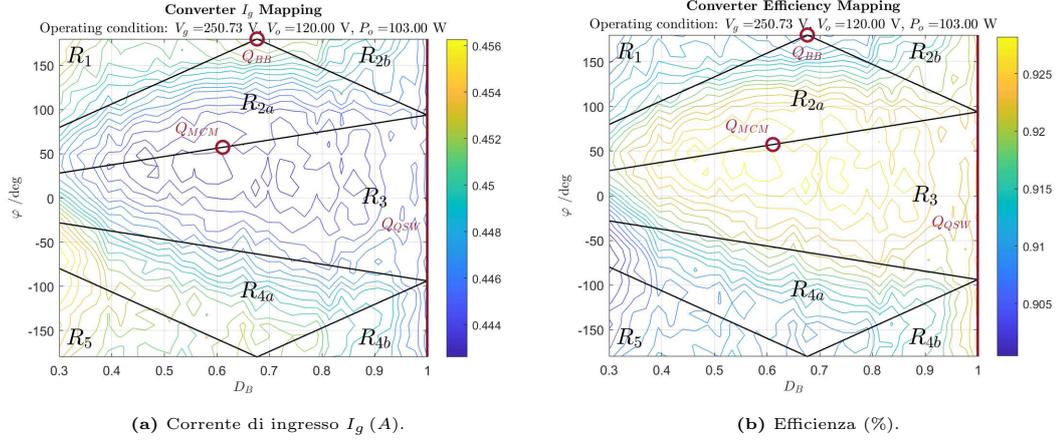
Dal pannello di comando Imperix del terminale è possibile verificare l'andamento dell'esecuzione dello script di mappatura: impostando una finestra di acquisizione di 50 secondi, è mostrato in Figura 4.5 il segnale di acquisizione della corrente di ingresso e delle coppie duty cycle e sfasamento inviate al convertitore. Si può notare ancora una volta come la tecnica dell'oversampling e l'applicazione dei due filtri precedentemente descritti sia stata fondamentale per questo tipo di misura. Inoltre, possiamo vedere come l'azione del controllore intervenga adeguatamente per la regolazione del duty cycle  $D_A$  per mantenere il rapporto di conversione stabile al valore desiderato.



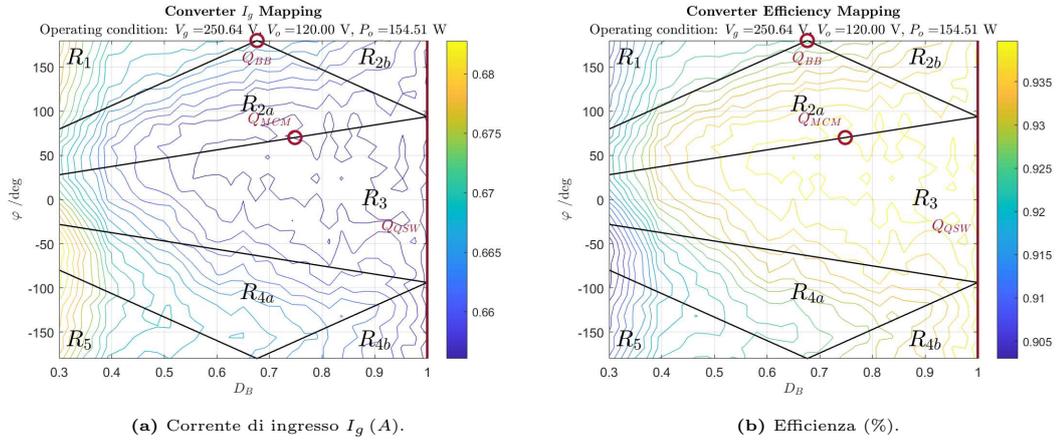
**Figura 4.5:** Segnale campionato e visualizzato dal cockpit Imperix durante l'esecuzione dello script di mappatura.

Secondo le condizioni operative del convertitore riportate in Tabella 4.1, le mappe mostrate nelle seguenti figure sono state elaborate variando il carico in uscita rispettivamente pari a  $R_{load} = 139.8 \Omega$  in Figura 4.6 e  $R_{load} = 93.2 \Omega$  in Figura 4.7.

Dai risultati ottenuti è possibile notare come, indipendentemente dalle condizioni operative, il convertitore non presenta un unico punto ottimo, ma piuttosto è caratterizzato da un'ampia regione contenente punti di lavoro tali per cui i valori della corrente di ingresso sono molto simili e vicini al minimo globale. Si può quindi supporre che per successive applicazioni del metodo di semplice questo non determini sempre lo stesso punto di massima efficienza ma che restituisca ogni volta un valore diverso ma comunque nel suo intorno.



**Figura 4.6:** Mappatura sperimentale dei punti di lavoro del convertitore FSBB con  $P_o = 103 W$ .



**Figura 4.7:** Mappatura sperimentale dei punti di lavoro del convertitore FSBB con  $P_o = 154.5 W$ .

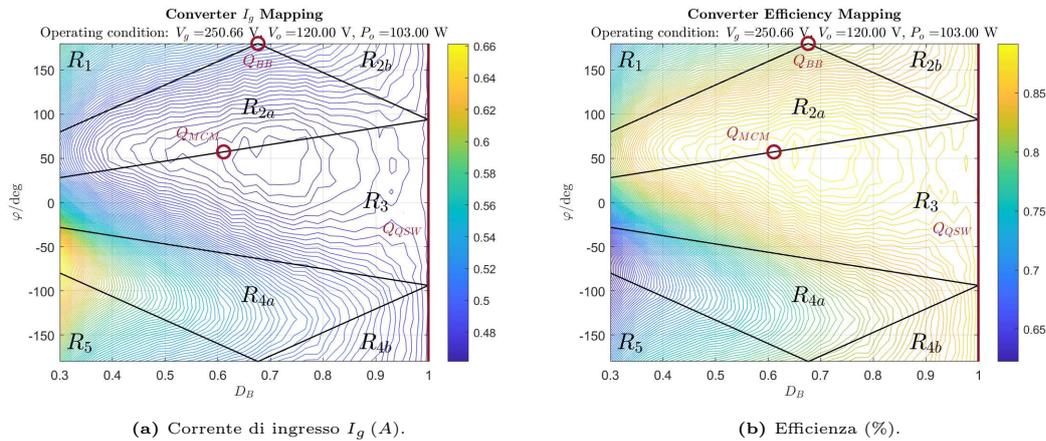
### 4.2.1 Mappatura con elevate perdite di conduzione

La scansione dei punti di lavoro risulta essere un valido strumento di controllo dei risultati anche per il confronto del modello teorico sviluppato analiticamente. Infatti, se all'induttanza localizzata tra i due moduli half-bridge del convertitore aggiungiamo in serie una resistenza elevata, quello che otteniamo è un incremento notevole delle perdite di conduzione nel convertitore. Considerando che la resistenza  $R_{DS,on}$  degli switch è pari a  $50 m\Omega$ , l'aggiunta di una resistenza  $R_{add} = 3.3 \Omega$  significa aumentare le perdite di conduzione di circa 70 volte.

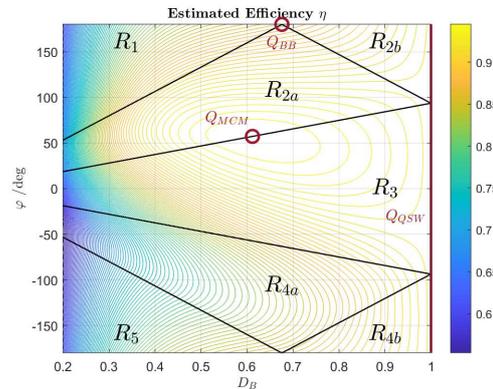
Realizzando il convertitore in questa particolare configurazione possiamo considerare le perdite di commutazione irrilevanti in confronto a quelle di conduzione e quindi è possibile confrontare i risultati ottenuti dalla scansione, in Figura 4.8, con il modello teorico corrispondente mostrato in Figura 4.9.

Dalle scansioni eseguite, con carico  $P_o = 103 W$ , possiamo concludere dichiarando che il modello teorico sviluppato è corretto e soprattutto, in caso di convertitore

ad elevate perdite di conduzione, esso rappresenta un utile strumento per la determinazione di una modulazione, seppur non ottima, con un livello di efficienza comunque accettabile (ad esempio tramite la modulazione MCM).



**Figura 4.8:** Mappatura sperimentale dei punti di lavoro del convertitore FSBB con elevate perdite di conduzione:  $R_{add} = 3, 3 \Omega$ .

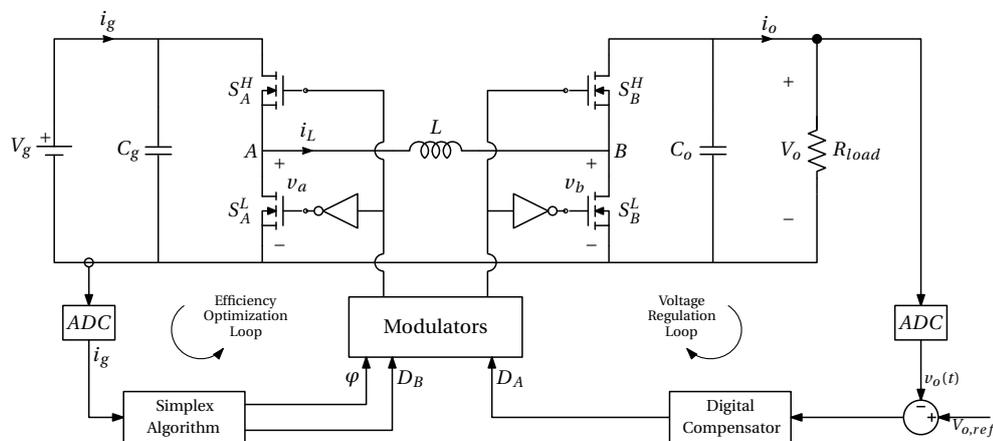


**Figura 4.9:** Efficienza (%) stimata numericamente con  $R_{add} = 3, 3 \Omega$ .

Ritornando al caso reale, nel quale le perdite di conduzione non rappresentano sempre il contributo dominante, per la determinazione del punto ottimo di efficienza nella prossima sezione verrà illustrato come è stato implementato l'algoritmo di simplex nel controllo del convertitore.

### 4.3 Simulazione del semplice

L'implementazione dell'algoritmo del semplice nel controllo del convertitore è stata realizzata tramite lo schematico mostrato in Figura 4.10. Come anticipato nella descrizione del convertitore e in accordo a quanto presentato fino ad ora, è possibile notare come il controllore che regola la tensione di uscita fornisce la modulazione dei segnali PWM della gamba A, mentre per la gamba B e il suo sfasamento rispetto la gamba A, i segnali PWM vengono generati dall'algoritmo di ottimizzazione del semplice.



**Figura 4.10:** Rappresentazione grafica dello schema di ottimizzazione applicato al convertitore.

L'implementazione del blocco di ottimizzazione dedicato all'algoritmo del semplice è stata realizzata tramite il modello di simulazione per essere caricato successivamente nel controllore come visto in precedenza. I blocchi del modello Simulink che lo compongono sono mostrati in Figura 4.11.

Il suo funzionamento viene ora brevemente presentato ma per un'accurata descrizione del codice si rimanda all'Appendice C.

L'abilitazione all'esecuzione dell'algoritmo avviene tramite un apposito segnale comandato direttamente dal pannello del cockpit di Imperix. Questo porta alla discesa del segnale di ripristino dell'algoritmo e, in contemporanea, viene abilitata la trasmissione dei valori delle coppie duty cycle e sfasamento dal blocco del semplice all'ingresso del modulatore PWM. L'esecuzione dell'algoritmo può ora cominciare: tra gli input del semplice troviamo la misura delle coppie  $(D_B, \varphi)$ , queste sono necessarie a fornire il punto di inizializzazione dell'algoritmo, ovvero il punto dal quale inizia la ricerca del punto di ottimo. I *rate transition* inseriti all'ingresso e all'uscita del blocco del semplice determinano la frequenza di

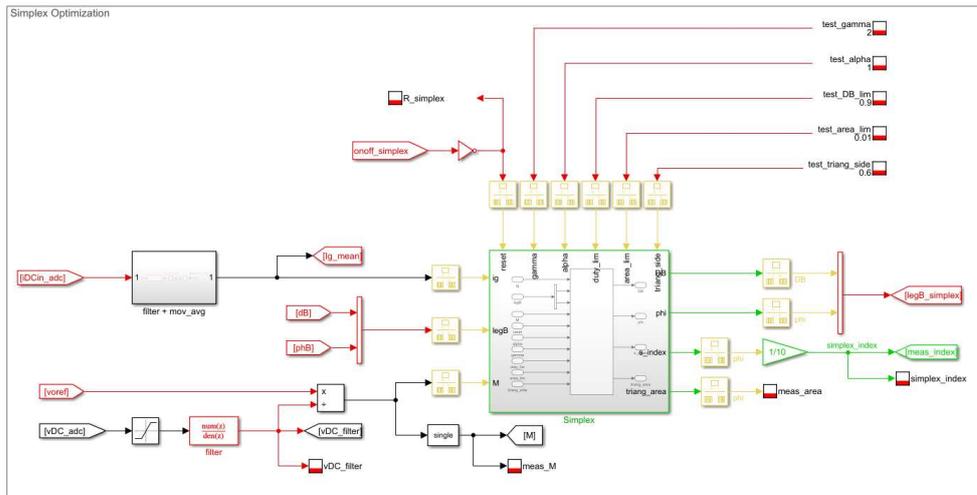


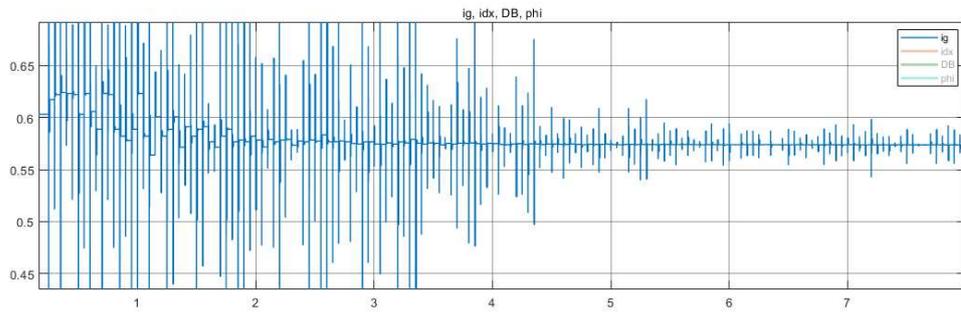
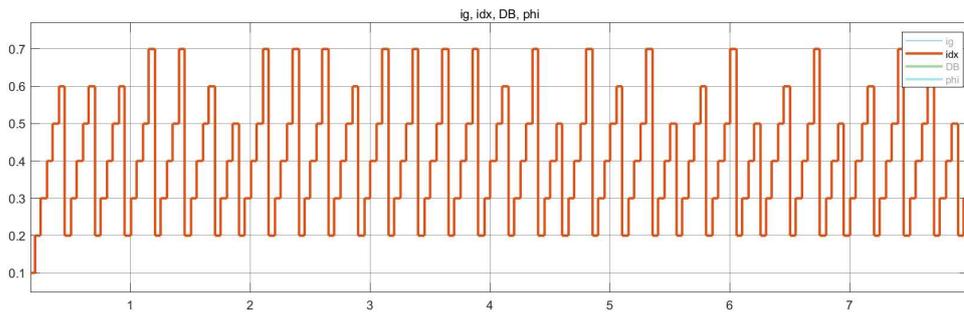
Figura 4.11: Implementazione del semplice nel modello di simulazione.

esecuzione dell'algoritmo implementato come una macchina a stati. Infatti, per acquisire le misure di corrente in modo corretto il periodo di campionamento viene ridotto a 0.2 secondi, in questo modo il semplice fornisce in uscita le coppie  $(D_B, \varphi)$  da testare, aspetta un periodo di acquisizione e successivamente salva le misure di corrente al suo ingresso. Il processo continua come descritto in Capitolo 2.

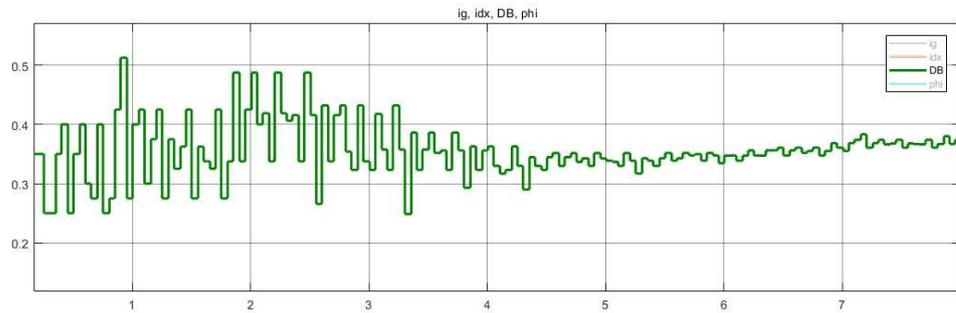
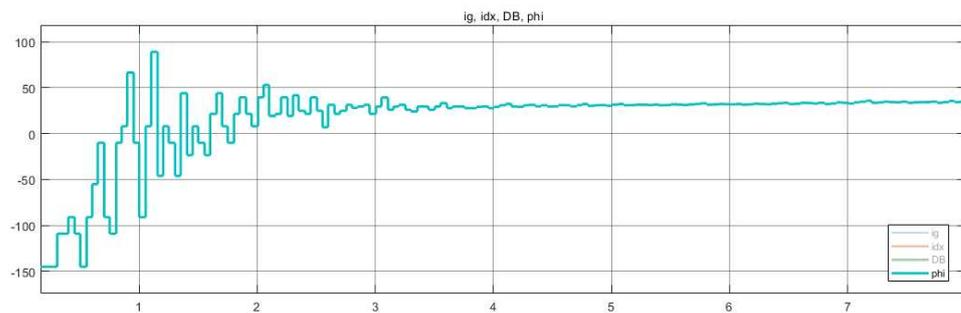
Tra gli altri parametri in ingresso al blocco che contiene il codice dell'algoritmo del semplice possiamo notare le variabili `test_alpha` e `test_gamma`, corrispondenti rispettivamente ai coefficienti di riflessione e espansione descritti in Capitolo 2, che sono quindi testabili durante l'esecuzione dell'algoritmo; poiché in termini di velocità di convergenza non sono stati rilevati risultati significativi da menzionare, questi parametri non verranno trattati ulteriormente. Il coefficiente di conversione  $M$  e le variabili `test_area_lim` e `test_triang_side` invece sono state necessarie per risolvere alcune problematiche emerse nello sviluppo del progetto e descritte in Capitolo 5.1. Dalle simulazioni eseguite riportate in Figura 4.12 possiamo notare come l'esecuzione dell'algoritmo determina di fatto una minimizzazione della corrente di ingresso  $I_g$ . Inoltre, è stata inserita una variabile di controllo `idx` che permette di verificare in tempo reale in quale stato si trova l'algoritmo di semplice e quali operazioni di manipolazione vengono eseguite al triangolo. In particolare i valori che assume `idx`, che in Figura 4.12 è scalata di un fattore 10, rappresentano:

- 1: inizializzazione dell'algoritmo nel punto  $Q_1$ ;
- 2: la misura di corrente relativa a  $Q_1$ ;

- 3: la misura di corrente relativa a  $Q_2$ ;
- 4: la misura di corrente relativa a  $Q_3$ ;
- 5: la misura di corrente relativa al punto di riflessione  $Q_{ref}$ ;
- 6: la misura di corrente relativa al punto di espansione  $Q_{exp}$ ;
- 7: la misura di corrente relativa al punto di contrazione  $Q_{con}$ .

(a) Corrente  $i_g$  (A) in ingresso al convertitore.

(b) Indice di progressione dell'algoritmo di semplice.

(c) Regolazione del duty-cycle  $D_B$  durante la simulazione del semplice.(d) Regolazione dello sfasamento  $\varphi$  (deg) durante la simulazione del semplice.**Figura 4.12:** Simulazione dell'algoritmo del semplice applicato al modello Simulink del convertitore.

## 4.4 Verifica sperimentale del semplice

In questa sezione vengono proposte diverse analisi eseguite durante l'esecuzione dell'algoritmo del semplice applicato al convertitore in esame. In particolare, viene analizzata per prima l'esecuzione del semplice in un caso singolo; successivamente viene verificata la precisione con cui il semplice raggiunge il punto di minima corrente tramite l'inizializzazione dell'algoritmo da punti diversi; in seguito, un'altra misura proposta tratta l'esecuzione del semplice applicando una variazione del carico, ovvero una variazione della potenza  $P_o$  in uscita; e infine, vengono confrontati i risultati ottenuti tramite le tecniche di modulazione presentate nel Capitolo 1 con quelli corrispondenti ai punti di lavoro ottenuti tramite il metodo di semplice.

### 4.4.1 Esecuzione singola del semplice

Analizziamo innanzitutto l'esecuzione singola dell'algoritmo del semplice applicato al convertitore FSBB. Nel caso presentato di seguito è stato scelto un punto di partenza  $(D_B, \varphi) = (0.35, -150^\circ)$ . Una volta inizializzato l'algoritmo è possibile notare in Figura 4.13 come esso agisce sul triangolo del semplice tramite le azioni di manipolazione, e convergendo entro pochi step al punto di minimo rappresentato sulla mappa in  $(D_B, \varphi) = (0.71, 42.3^\circ)$ .

Come già anticipato, le misure di corrente fornite dal prototipo non sono molto precise, quindi, l'efficienza del convertitore è stata calcolata ulteriormente tramite l'analizzatore di potenza in dotazione ed è riassunta in Tabella 4.2:

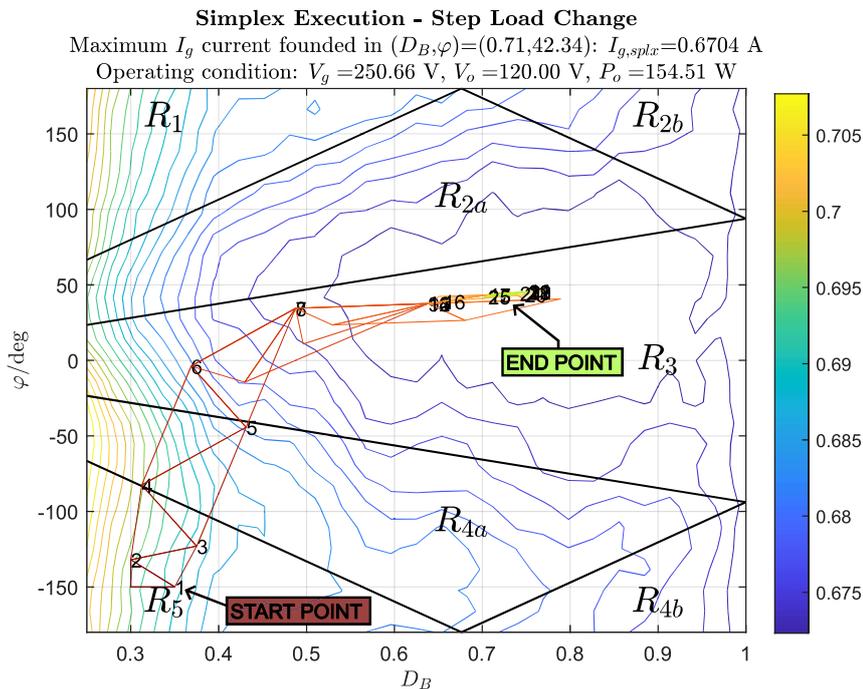
**Tabella 4.2:** Misura di efficienza nell'esecuzione singola del semplice.

	Start Point	End Point
Input Current $I_g$ [mA]	661.4	639
Input Power $P_g$ [W]	162.5	157.8
Power Losses $P_{loss}$ [W]	8	4.7
Efficiency $\eta$ [%]	95	98.1

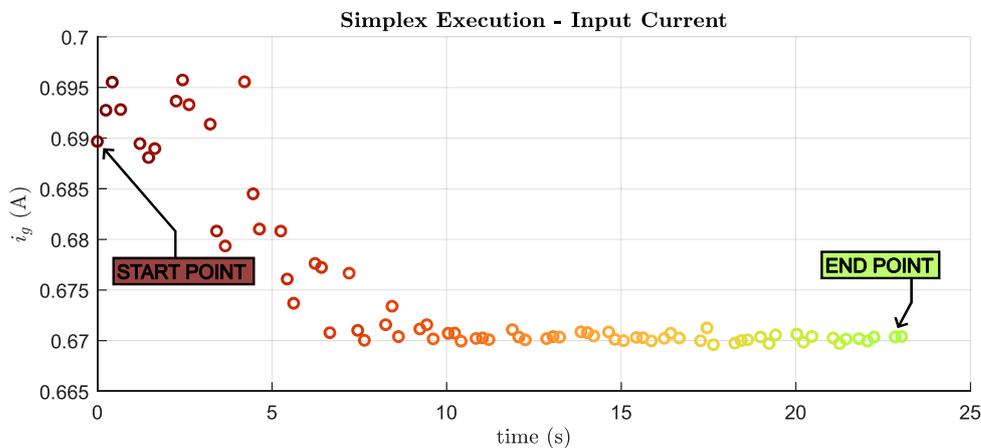
In termini di corrente assorbita in ingresso possiamo notare una leggera diminuzione pari a  $I_{g,start} - I_{g,end} = 22.4$  mA, che si traduce in una differenza di potenza dissipata  $P_{loss,start} - P_{loss,end} = 3.3$  W. Secondo la relazione (4.7) allora questo sta a significare una riduzione delle perdite del  $\sim 41\%$ .

$$\Delta P_{loss\%} = \frac{P_{loss,start} - P_{loss,end}}{P_{loss,start}} \cdot 100 \quad (4.7)$$

In Figura 4.14 è rappresentato invece l'andamento temporale delle misure di corrente effettuate dall'algoritmo. Il colore dei punti nel grafico temporale corrisponde a quello dei triangoli mostrati in Figura 4.13, possiamo notare come la distribuzione di essi si concentri già nell'intorno di minima corrente molto prima di convergere al punto di minimo. Questo conferma l'esistenza di una regione piuttosto ampia contenente valori di efficienza simili tra loro.

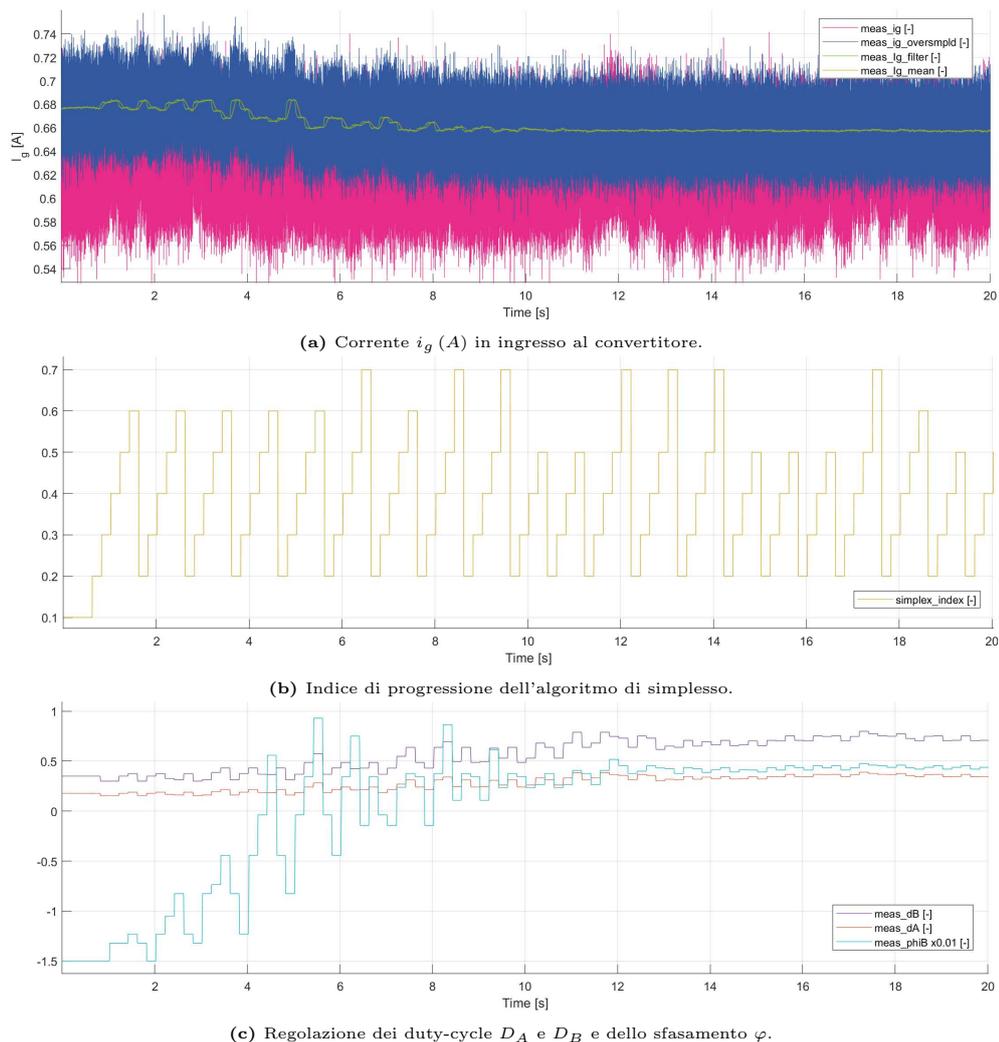


**Figura 4.13:** Verifica sperimentale delle manipolazioni eseguite durante l'esecuzione singola del semplice applicata al convertitore FSBB.



**Figura 4.14:** Rappresentazione temporale delle misure di corrente eseguite durante l'esecuzione sperimentale singola del semplice.

Infine, in Figura 4.15 è riportata l'esecuzione delle misure del semplice insieme alle variabili di controllo mostrate tramite il software cockpit di Imperix. In particolare, oltre le variabili dei duty cycle e sfasamento che vengono opportunamente regolate per l'ottimizzazione, tramite la variabile `simplex_index`, possiamo notare come l'algoritmo prediliga inizialmente le azioni di espansione (indice 0.6), mentre, mano a mano che si avvicina alla convergenza viene preferita la semplice riflessione (indice 0.5) o la contrazione (indice 0.7).

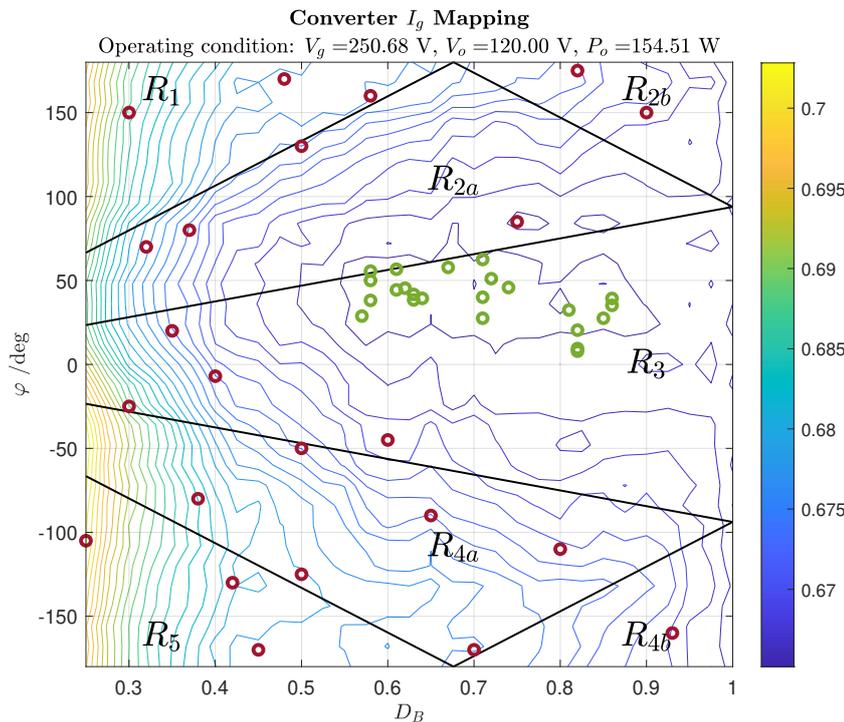


**Figura 4.15:** Esecuzione dell'algoritmo del semplice applicato al convertitore reale.

#### 4.4.2 Convergenza del semplice: verifica sperimentale

La seconda misura proposta in questa sezione è relativa alla precisione e l'affidabilità con cui il semplice converge al punto di minima corrente  $I_g$ . È importante infatti validare sperimentalmente l'accuratezza con cui il semplice converge al

punto di massima efficienza, può infatti accadere che la presenza di piccoli minimi di corrente locali blocchi l'esecuzione del simplesso. A tale scopo vengono mostrate in Figura 4.16 una serie di misure effettuate nella configurazione del convertitore riportata in Tabella 4.1 e iniziando l'esecuzione del simplesso da punti differenti generati casualmente nel piano di ottimizzazione. I punti di partenza dell'algoritmo sono rappresentati in colore rosso, mentre i punti di arrivo e di convergenza al minimo trovato sono riportati in colore verde.



**Figura 4.16:** Verifica sperimentale della convergenza del simplesso: i punti di partenza dell'algoritmo sono rappresentati in colore rosso, mentre i punti finali di convergenza sono in colore verde.

Ad ogni esecuzione del simplesso, le misure di corrente e efficienza finali al punto di convergenza sono state eseguite con precisione tramite l'analizzatore di potenza. I risultati ottenuti sono riassunti in Tabella 4.3.

**Tabella 4.3:** Riassunto delle misure sperimentali relative ai minimi locali di convergenza del simplesso.

	Best End Point	Worst End Point
Input Current $I_g$ [mA]	637.5	639
Input Power $P_g$ [W]	159.4	159.7
Power Losses $P_{loss}$ [W]	4.8	5.2
Efficiency $\eta$ [%]	98.1	97.9

Possiamo quindi confrontare i minimi di corrente a migliore e peggiore efficienza

ottenuti, determinare una differenza di perdite tra i due casi pari a  $0.4 W$ , ovvero in termini percentuali, tramite la relazione (4.7), il punto con miglior efficienza ha una riduzione di perdite del  $\sim 8\%$  rispetto il caso peggiore.

Inoltre, analizzando tutte le misure effettuate riportate in Tabella 4.4, nell'ultima colonna è riportato l'aumento delle perdite prodotto dalla convergenza del simplesso per ogni sua esecuzione rispetto il punto migliore trovato tra tutte. È possibile notare che la riduzione di perdite tra una data misura e il caso migliore risulta essere minore del  $5\%$  per l' $80\%$  dei casi. Poiché in seguito la degenerazione del simplesso in un punto singolo verrà evitata, consentendo quindi l'algoritmo di aggiornarsi ulteriormente per cercare di uscire dai minimi locali non ottimi, le misure sperimentali per la verifica della convergenza del simplesso possono essere ritenute più che soddisfacenti.

**Tabella 4.4:** Misure sperimentali relative ai minimi locali di convergenza del simplesso.

Start Points				End Points				
$D_B$	$\varphi$	$D_B$	$\varphi$	Input Current $I_g (mA)$	Efficiency $\eta$	Input Power $P_g (W)$	Power Losses $P_{loss} (W)$	Increased Losses
0.75	85	0.74	45.8	637.5	98.1%	159.38	4.88	0.00%
0.82	175	0.81	32.4	637.5	98.1%	159.38	4.88	0.00%
0.5	130	0.58	55.6	637.6	98.1%	159.40	4.90	0.51%
0.55	-125	0.67	57.8	637.6	98.1%	159.40	4.90	0.51%
0.45	-170	0.71	62.5	637.7	98.1%	159.43	4.93	1.03%
0.58	160	0.63	38.4	637.8	98.1%	159.45	4.95	1.54%
0.65	-90	0.72	51.08	637.8	98.1%	159.45	4.95	1.54%
0.25	-105	0.85	27.5	637.9	98%	159.48	4.97	2.05%
0.32	70	0.62	45.4	637.9	98.1%	159.48	4.97	2.05%
0.48	170	0.61	44.4	637.9	98.1%	159.48	4.97	2.05%
0.3	-25	0.82	20.4	638	98.1%	159.50	5.00	2.56%
0.37	80	0.71	27.5	638	98%	159.50	5.00	2.56%
0.7	-170	0.82	7.9	638.1	98%	159.53	5.03	3.08%
0.8	-110	0.82	9.45	638.1	98%	159.53	5.03	3.08%
0.5	-50	0.86	39.3	638.2	98.1%	159.55	5.05	3.59%
0.6	-45	0.64	39.34	638.2	98.1%	159.55	5.05	3.59%
0.42	-130	0.63	41.7	638.3	98.1%	159.58	5.07	4.10%
0.38	-80	0.58	50	638.4	98%	159.60	5.10	4.62%
0.35	20	0.61	56.7	638.8	98.1%	159.70	5.20	6.67%
0.9	150	0.86	35.17	638.8	98%	159.70	5.20	6.67%
0.3	150	0.71	40	638.9	98.1%	159.73	5.22	7.18%
0.4	-7	0.58	38.14	638.9	98%	159.73	5.22	7.18%
0.93	-160	0.57	28.8	639	97.9%	159.75	5.25	7.69%

### 4.4.3 Esecuzione del simplesso con variazione di carico

Il test del sistema sottoposto ad una variazione di carico rappresenta probabilmente la misura più importante effettuata; si tratta infatti di verificare la capacità del simplesso di adattarsi a condizioni operative differenti, aggiornandosi di conseguenza per la ricerca di un nuovo punto di minima corrente. La configurazione del sistema è la solita utilizzata in tutte le misure sperimentali riportata in Tabella 4.1, con l'aggiunta di una resistenza in serie al carico e la possibilità di cortocircuitarla tramite un interruttore manuale.

Il punto di inizializzazione per questa verifica sperimentale è stato allora definito nei punti  $(D_B, \varphi) = (0.4, 150^\circ)$ , quindi lontano dal minimo di corrente teorico. Con questo tipo di misura vogliamo verificare la convergenza del simplesso al primo punto di minimo evitandone la degenerazione in un punto singolo e, successivamente al cambio di carico, analizzare la capacità dell'algoritmo di adattarsi ed espandere la propria ricerca del secondo punto di minimo in condizioni operative differenti.

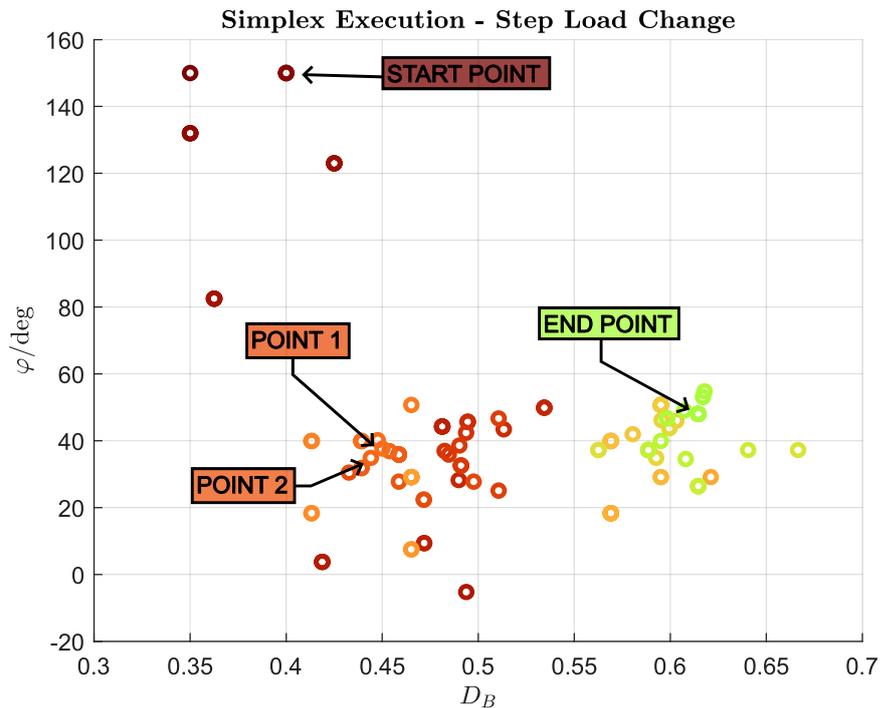
Dai grafici riportati in Figura 4.17 e 4.18, possiamo verificare rispettivamente la progressione delle misure effettuate nel piano di ottimizzazione e la rappresentazione temporale dei corrispondenti valori di corrente, il colore dei punti nel piano  $(D_B, \varphi)$  è scelto per corrispondere esattamente con le misure riportate nella sequenza temporale.

**Tabella 4.5:** Riassunto delle misure sperimentali relative all'esecuzione del simplesso con variazione di carico.

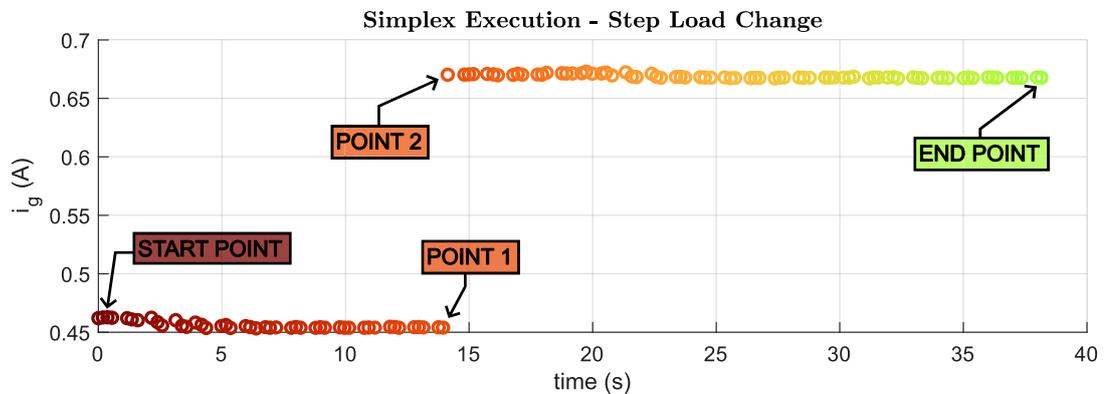
	Start Point	Point 1	Point 2	End Point
Output Power $P_o$ [W]	103		154.5	
Duty Cycle $D_B$	0.4	0.44	0.44	0.61
Phase Shift $\varphi$	$150^\circ$	$39.9^\circ$	$39.9^\circ$	$48^\circ$
Input Current $I_g$ [mA]	432.7	425	644.6	639.5
Input Power $P_g$ [W]	106.4	104.6	158.7	157.8
Efficiency $\eta$	96.1 %	97.8 %	97.5 %	98.1 %
Power Losses $P_{loss}$ [W]	3.4	1.6	4.2	3.3
Losses Reduction	53 %		21 %	

In riferimento alle misure riportate in Tabella 4.5, possiamo notare come a partire dallo *Start Point* l'esecuzione dell'algoritmo abbia condotto la ricerca al punto di misura *Point 1*, determinando una riduzione delle perdite pari a 1.8 W ovvero del 53%. Successivamente, è stata effettuata la variazione di carico portando il sistema nelle condizioni descritte dal punto di misura *Point 2*, se supponiamo che, nonostante la variazione delle condizioni operative, l'algoritmo non riesca più ad

espandere la ricerca ed è costretto a mantenere gli stessi valori di duty cycle e sfasamento del punto di lavoro precedente, si avrebbe di conseguenza un calo dell'efficienza e un aumento delle perdite; invece, poiché il triangolo del semplice è stato definito tale per cui non degeneri in un singolo punto, la ricerca del punto di minimo può espandersi verso la regione a maggior efficienza. Infine, il semplice converge nell'intorno del secondo punto di minimo *End Point* determinando una riduzione delle perdite rispetto *Point 2* di  $0.9W$ , ovvero del 21%.

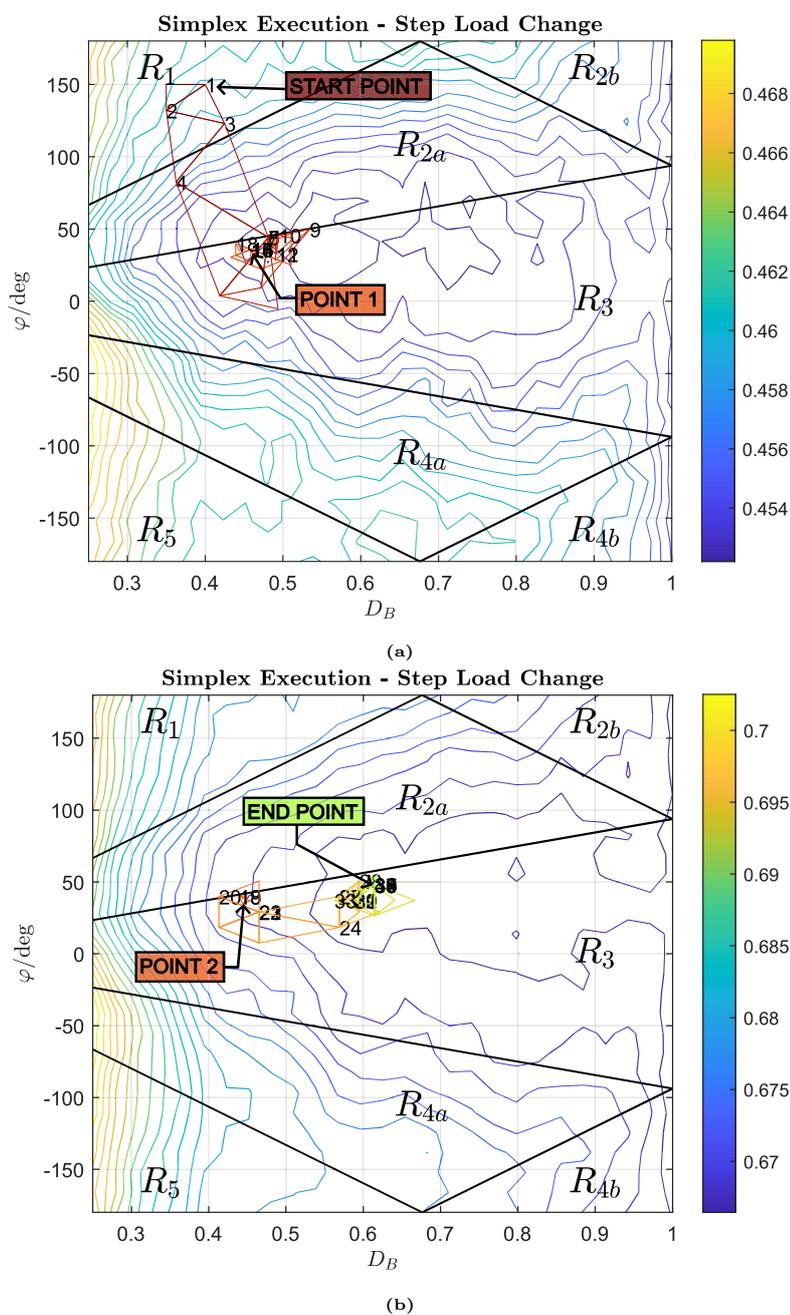


**Figura 4.17:** Distribuzione dei punti di lavoro nel piano di ottimizzazione analizzati durante l'esecuzione sperimentale del semplice con variazione di carico.



**Figura 4.18:** Rappresentazione temporale delle misure di corrente eseguite durante l'esecuzione sperimentale del semplice con variazione di carico.

Si riportano inoltre in Figura 4.19, le manipolazioni effettuate al triangolo del simpleso durante la sua esecuzione prima della variazione di carico (a) e dopo (b). I triangoli raffigurati sono sovrapposti alle mappe eseguite in precedenza nelle due condizioni operative determinate dalla variazione di carico. In particolare, è possibile notare in Figura 4.19b come l'espansione del triangolo abbia consentito la continuazione della ricerca anche successivamente la variazione delle condizioni operative.



**Figura 4.19:** Verifica sperimentale delle manipolazioni eseguite durante l'esecuzione del simpleso prima (a) e dopo (b) la variazione di carico.

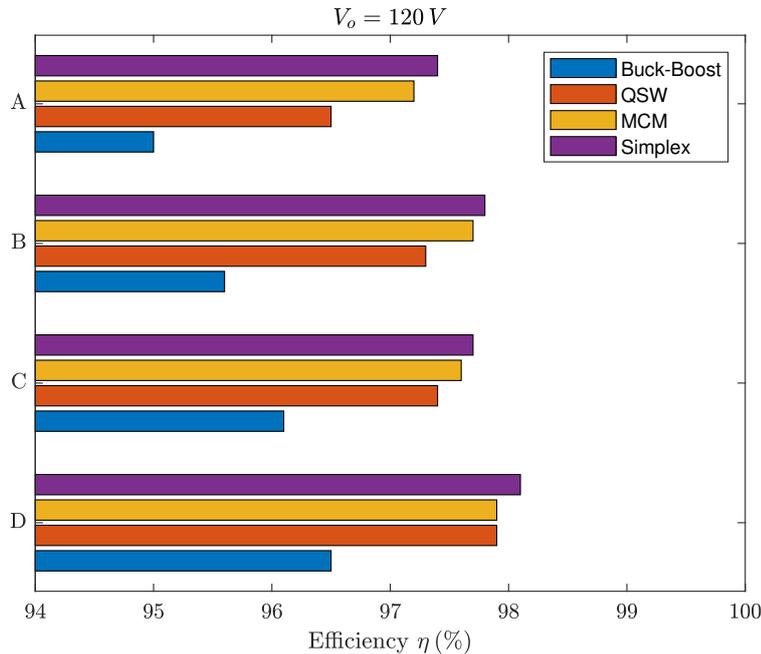
#### 4.4.4 Tecniche di modulazione e ottimizzazione on-line a confronto

Le ultime analisi che vengono ora riportate vogliono mettere in evidenza i vantaggi che l'implementazione del metodo del simplesso può determinare rispetto le tecniche di modulazione note descritte in Capitolo 1.3.

Il convertitore FSBB è stato quindi testato in condizioni operative differenti, variando il carico, la tensione di alimentazione e la tensione di riferimento di uscita. A scopo illustrativo, vengono riportate in Tabella 4.6 le misure effettuate con tensione  $V_o = 120 V$ : l'efficienza ottenuta nelle diverse modulazioni applicate è riportata inoltre in Figura 4.20 per le condizioni operative A, B, C, D in tabella.

**Tabella 4.6:** Tecniche di modulazione a confronto: misure di efficienza del convertitore ricavate sperimentalmente con tensione di uscita  $V_o = 120 V$ .

Output Voltage $V_o = 120$						
<b>A</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	300 V	Input Current $I_g (mA)$	369	365	357	357
$M$	0.4	Input Power $P_g (W)$	108.1	106.3	105.5	105.3
$R_{load}$	139.8 $\Omega$	Efficiency $\eta(\%)$	95	96.5	97.2	97.4
$P_o$	160.9 W	Power Losses $P_{loss} (W)$	5.10	3.30	2.50	2.30
Simplex Losses Reduction (%)			54.95	30.34	8.01	
<b>B</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	442	435	428	427
$M$	0.48	Input Power $P_g (W)$	107.5	105.6	105.1	104.9
$R_{load}$	139.8 $\Omega$	Efficiency $\eta(\%)$	95.6	97.3	97.7	97.8
$P_o$	160.9 W	Power Losses $P_{loss} (W)$	4.50	2.60	2.10	1.90
Simplex Losses Reduction (%)			57.83	26.97	9.54	
<b>C</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	300 V	Input Current $I_g (mA)$	546	538	535	535
$M$	0.4	Input Power $P_g (W)$	160.7	158.6	158.3	158.1
$R_{load}$	93.2 $\Omega$	Efficiency $\eta(\%)$	96.1	97.4	97.6	97.7
$P_o$	241.4 W	Power Losses $P_{loss} (W)$	6.19	4.09	3.79	3.59
Simplex Losses Reduction (%)			41.98	12.21	5.27	
<b>D</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	654	643	641	640
$M$	0.48	Input Power $P_g (W)$	160.3	157.9	157.8	157.6
$R_{load}$	93.2 $\Omega$	Efficiency $\eta(\%)$	96.5	97.9	97.9	98.1
$P_o$	241.4 W	Power Losses $P_{loss} (W)$	5.79	3.39	3.29	3.09
Simplex Losses Reduction (%)			46.60	8.84	6.07	



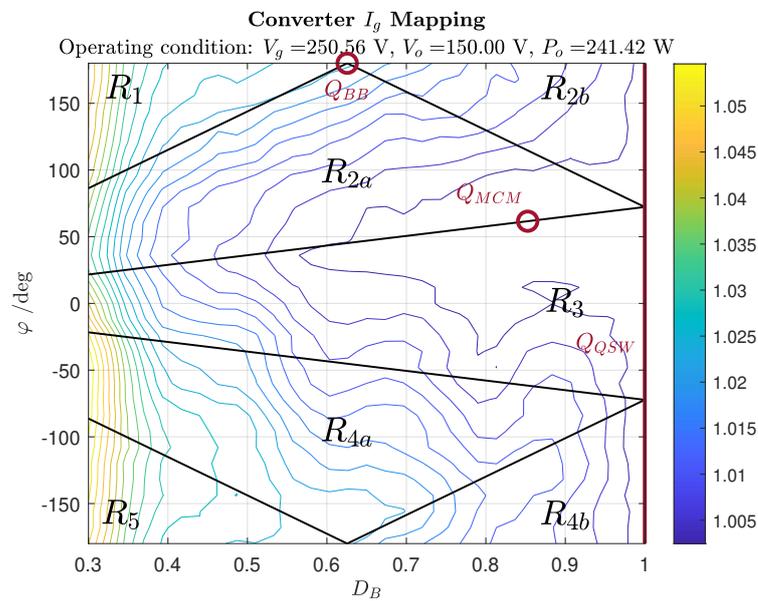
**Figura 4.20:** Efficienza del convertitore ricavata sperimentalmente nelle condizioni operative descritte in Tabella 4.6.

Si vuole precisare che tutti i dati riportati sono stati acquisiti tramite l'analizzatore di potenza in dotazione e non tramite il sistema di acquisizione del prototipo, il quale non fornirebbe una corretta e precisa analisi dei risultati.

Possiamo allora notare come rispetto una modulazione Buck-Boost (BB), l'ottimizzazione ottenuta tramite il metodo di semplice è notevole, con una riduzione delle perdite in alcune condizioni operative addirittura superiore al 70% (Tabella 4.7); dai risultati relativi le modulazioni QSW e MCM possiamo notare che l'efficienza prodotta dal convertitore incrementa con la quantità di corrente erogata dal generatore, e quindi con la corrente che scorre attraverso le resistenze  $R_{ds,on}$  e  $R_{L,par}$  ma, nonostante le basse perdite prodotte, il metodo di semplice è sempre stato capace di restituire un punto nel piano di ottimizzazione a migliore efficienza, con una riduzione delle perdite rispetto la modulazione MCM in genere attorno al  $\sim 5\%$ . Infatti, l'ottimizzazione on-line sviluppata permette di trovare sempre il punto di lavoro del convertitore corrispondente al miglior bilanciamento dato tra le perdite di conduzione e di commutazione, mentre la modulazione MCM è progettata per tenere conto solamente delle perdite di conduzione.

Per completezza dei risultati, nelle Tabelle 4.7 e 4.8 sono riportati tutti i risultati ottenuti rispettivamente con tensione di uscita  $V_o$  pari a 150 V e 90 V. Tra tutte, in particolare risultano essere interessanti le misure corrispondente alla condizione D in Tabella 4.7: infatti, in questo caso la modulazione QSW, che

ricordiamo trovarsi sul segmento corrispondente a  $D_B = 1$ , ha prodotto un punto di minimo inferiore a quello trovato dal semplice. Nell'eseguire queste misure c'è da specificare che il semplice è sempre stato eseguito in esecuzione singola con degenerazione in un punto singolo e con punto di partenza quello restituito dalla modulazione MCM quindi, andando a verificare la mappa eseguita in tali condizioni operative è possibile notare come innanzitutto la regione contenente il minimo di corrente è concentrata a valori elevati di duty-cycle  $D_B$ , inoltre, poiché la differenza tra le correnti misurate è minima è immaginabile che il semplice si sia imbattuto in un piccolo minimo locale, con comunque un livello di efficienza elevato.



**Figura 4.21:** Mappatura sperimentale dei punti di lavoro del convertitore FSBB relativa alle condizioni operative descritte in Tabella 4.6.D.

**Tabella 4.7:** Tecniche di modulazione a confronto: misure di efficienza del convertitore ricavate sperimentalmente con tensione di uscita  $V_o = 150 V$ .

Output Voltage $V_o = 150$						
A		Modulation	BB	QSW	MCM	Simplex
$V_g$	300 V	Input Current $I_g (mA)$	571	560	553	552
$M$	0.5	Input Power $P_g (W)$	167.6	164.3	163.7	163.4
$R_{load}$	139.8 $\Omega$	Efficiency $\eta(\%)$	95.6	97.5	97.8	97.9
$P_o$	160.9 W	Power Losses $P_{loss} (W)$	6.66	3.36	2.76	2.46
Simplex Losses Reduction (%)			63.10	26.82	10.89	
B		Modulation	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	682	661	659	658
$M$	0.6	Input Power $P_g (W)$	167.3	162.9	162.9	162.7
$R_{load}$	139.8 $\Omega$	Efficiency $\eta(\%)$	95.7	98.2	98.2	98.3
$P_o$	160.9 W	Power Losses $P_{loss} (W)$	6.36	1.96	1.96	1.76
Simplex Losses Reduction (%)			72.37	10.23	10.23	
C		Modulation	BB	QSW	MCM	Simplex
$V_g$	300 V	Input Current $I_g (mA)$	847	830	829	828
$M$	0.5	Input Power $P_g (W)$	250	245.7	245.6	245.4
$R_{load}$	93.2 $\Omega$	Efficiency $\eta(\%)$	96.4	98	98	98.1
$P_o$	241.4 W	Power Losses $P_{loss} (W)$	8.58	4.28	4.18	3.98
Simplex Losses Reduction (%)			53.59	7.00	4.78	
D		Modulation	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	1013	987	988	987
$M$	0.6	Input Power $P_g (W)$	249.9	244.5	244.8	244.6
$R_{load}$	93.2 $\Omega$	Efficiency $\eta(\%)$	96.4	98.5	98.4	98.4
$P_o$	241.4 W	Power Losses $P_{loss} (W)$	8.48	3.08	3.38	3.18
Simplex Losses Reduction (%)			62.47	-3.24	5.91	

**Tabella 4.8:** Tecniche di modulazione a confronto: misure di efficienza del convertitore ricavate sperimentalmente con tensione di uscita  $V_o = 90 V$ .

Output Voltage $V_o = 90$						
<b>A</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	300 V	Input Current $I_g (mA)$	212	211	205	204
$M$	0.36	Input Power $P_g (W)$	61.6	60.8	60.1	60
$R_{load}$	139.8 $\Omega$	Efficiency $\eta(\%)$	94	95.2	96.3	96.5
$P_o$	57.9 W	Power Losses $P_{loss} (W)$	3.66	2.86	2.16	2.06
Simplex Losses Reduction (%)			43.71	27.97	4.63	
<b>B</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	252	259	244	243
$M$	0.3	Input Power $P_g (W)$	61.1	60.3	59.7	59.6
$R_{load}$	139.8 $\Omega$	Efficiency $\eta(\%)$	94.8	96.1	96.9	97.1
$P_o$	57.9 W	Power Losses $P_{loss} (W)$	3.16	2.36	1.76	1.66
Simplex Losses Reduction (%)			47.47	29.66	5.68	
<b>C</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	300 V	Input Current $I_g (mA)$	312	309	306	306
$M$	0.36	Input Power $P_g (W)$	91.3	90.4	90	89.9
$R_{load}$	93.2 $\Omega$	Efficiency $\eta(\%)$	95.5	96.5	96.8	97
$P_o$	86.9 W	Power Losses $P_{loss} (W)$	4.39	3.49	3.09	2.99
Simplex Losses Reduction (%)			31.89	14.33	3.24	
<b>D</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	371	367	365	364
$M$	0.3	Input Power $P_g (W)$	90.8	89.8	89.5	89.5
$R_{load}$	93.2 $\Omega$	Efficiency $\eta(\%)$	96	97.1	97.3	97.4
$P_o$	86.9 W	Power Losses $P_{loss} (W)$	3.89	2.89	2.59	2.59
Simplex Losses Reduction (%)			33.42	10.38	0.00	
<b>E</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	607	600	600	600
$M$	0.36	Input Power $P_g (W)$	179	177.1	177.2	177.1
$R_{load}$	46.6 $\Omega$	Efficiency $\eta(\%)$	96.4	97.4	97.4	97.4
$P_o$	173.8 W	Power Losses $P_{loss} (W)$	5.18	3.28	3.38	3.28
Simplex Losses Reduction (%)			36.68	0.00	2.96	
<b>F</b>		<b>Modulation</b>	BB	QSW	MCM	Simplex
$V_g$	250 V	Input Current $I_g (mA)$	727	716	717	717
$M$	0.3	Input Power $P_g (W)$	178.8	176.6	176.7	176.6
$R_{load}$	46.6 $\Omega$	Efficiency $\eta(\%)$	96.6	97.7	97.6	97.7
$P_o$	173.8 W	Power Losses $P_{loss} (W)$	4.98	2.78	2.88	2.78
Simplex Losses Reduction (%)			44.17	0.00	3.47	



# Capitolo 5

## Conclusioni

In questo progetto di tesi è stata sviluppata una tecnica di ottimizzazione on-line tramite il metodo di simpleso. Sono stati inoltre trattati alcuni aspetti di design come la progettazione del regolatore della tensione di uscita e il dimensionamento dei componenti, oltreché, la realizzazione del convertitore tramite il sistema di prototipazione rapida sviluppato dal laboratorio di potenza dell'Università di Padova.

In conclusione, l'approccio di ottimizzazione on-line analizzato e sviluppato è riuscito a determinare in maniera autonoma le coordinate nel piano di ottimizzazione corrispondenti al punto di massima efficienza, ovvero il punto di lavoro in grado di garantire il miglior bilanciamento tra le perdite di conduzione e di commutazione del convertitore. Il metodo è stato validato tramite i risultati sperimentali e risulta applicabile senza il requisito di una caratterizzazione preliminare del convertitore di potenza (*model-free*); inoltre, è stato constatato che all'aumento della potenza in uscita del convertitore esso offre solamente vantaggi limitati, poiché il minimo di corrente si sposta sempre più a duty cycle elevati fino a saturare a 1 per la gamba B del convertitore. In questo caso, è evidente come la perdita dei gradi di libertà su cui è possibile operare, elimina di fatto la possibilità di ottimizzazione del convertitore e il punto di lavoro determinato dal simpleso potrebbe essere ottenuto tramite una semplice modulazione Buck-QSW.

Si vogliono ora evidenziare due ultimi aspetti: per primo viene proposto un riassunto delle problematiche più rilevanti emerse durante la realizzazione del progetto e, in seguito, vengono presentati i possibili sviluppi futuri che si vogliono prendere in considerazione per una prosecuzione dell'attività.

## 5.1 Problematiche affrontate

### A. Misura di corrente con filtraggio analogico

La misura di corrente descritta in Capitolo 4.1 era stata progettata inizialmente utilizzando la sonda di corrente *IT 200-S ULTRASTAB*, generando quindi una tensione proporzionale alla corrente circolante per successivamente filtrarla tramite un filtro passa-basso analogico e inviarla infine ad uno degli ingressi analogici del sistema di prototipazione rapida. Tutto questo non è stato possibile perché gli ADC corrispondenti a tali ingressi analogici non consentono il sovra-campionamento. Quindi, nonostante si avesse un segnale già filtrato, la forma d'onda non costante e l'interferenza dovuta alle commutazioni degli switch hanno reso inutile la possibilità di gestire le misure campionando il segnale solamente una volta per periodo. Per questo motivo si è scelto di utilizzare la misura di corrente integrata nel dc-link del sistema consentendone una misura di corrente più precisa, seppure caratterizzata da alcuni offset dipendenti dalle condizioni operative del convertitore ma comunque più che sufficiente allo scopo di minimizzazione della corrente di ingresso.

### B. Limiti fisici del prototipo

La seconda problematica che vogliamo evidenziare riguarda i limiti fisici di costruzione del prototipo, infatti, per lavorare in una situazione tale per cui ha senso studiare l'ottimizzazione del convertitore, certi componenti hanno imposto determinate specifiche al convertitore. Ad esempio, l'elevato valore del induttore, non sostituibile e posto tra i due moduli half-bridge determina una notevole riduzione del ripple della corrente sull'induttanza. In questo modo si è costretti a ridurre la frequenza di commutazione al valore di  $20\text{ kHz}$  tale per cui il ripple di corrente consente la determinazione del giusto bilanciamento tra perdite di conduzione e commutazione tramite l'ottimizzazione on-line analizzata.

Inoltre, sempre l'elevato valore dell'induttanza ha contribuito al massimo valore di potenza erogabile mantenendo il punto di lavoro a minima corrente (modulazione MCM) al di sotto della soglia  $D_B = 1$ . Nel caso  $300\text{V} - 120\text{V}$  ad esempio abbiamo visto che questo corrisponde a  $P_{o,max} = 317\text{ W}$  (Capitolo 1.3.3). È ovvio che per applicare l'ottimizzazione on-line è necessario stare ben al di sotto di questo valore. Probabilmente un valore di indut-

tanza inferiore avrebbe consentito di lavorare anche a potenze maggiori in uscita al convertitore.

*C. Vincolo sulla regione di ricerca*

Dalle analisi sperimentali è stato verificato che il minimo di corrente è localizzato sempre nella regione  $R_3$  del convertitore. Nell'algoritmo è stata allora implementata una restrizione tale per cui viene forzata la convergenza del semplice in tale regione. Senza di essa il semplice potrebbe infatti convergere ad altri minimi locali anche piuttosto lontani da quello ottimo. Per forzare la convergenza in  $R_3$ , nel momento in cui l'algoritmo esegue una misura verifica se le coordinate del punto di lavoro corrispondente si trovano al di fuori della regione di lavoro  $R_3$ . In caso affermativo, la misura di corrente viene falsata e sostituita con la distanza tra il punto e la retta che delimita la regione  $R_3$  moltiplicata per un fattore e sommata ad una costante per assicurarci che in prossimità della retta il valore falsato non sia eventualmente minore della misura invece eseguita, sballando quindi l'esecuzione del codice. In questo modo, se durante le manipolazioni del semplice un punto dovesse trovarsi al di fuori della regione  $R_3$ , il valore di corrente viene automaticamente classificato come punto peggiore, facilitando la convergenza all'interno della regione nota.

La stessa strategia è stata implementata e resa controllabile tramite il cockpit Imperix per fissare un eventuale duty-cycle  $D_B$  massimo nel caso, nota circa la posizione del minimo di corrente, si voglia imporre un altro limite e velocizzare la convergenza del semplice al punto di massima efficienza.

*D. Riduzione del disturbo sulla tensione di uscita*

Il campionamento singolo della tensione di uscita in un periodo di commutazione e i rapidi cambiamenti nel piano di ottimizzazione ( $D_B, \varphi$ ) imposti dal semplice hanno introdotto inevitabilmente un disturbo sulla tensione di uscita.

Il primo di questi due fattori causava infatti una regolazione della tensione di uscita non precisa poiché la forma d'onda non costante impediva alla singola acquisizione di controllare il regolatore sulla tensione di riferimento desiderata. Per evitare questo è stato necessario introdurre il sovra-campionamento anche per la tensione di uscita scegliendo un valore suffi-

cientemente elevato tale da mediare i campioni su un periodo ad un valore costante; si è visto ad esempio che un valore di 12 campioni per periodo risultava essere ancora troppo basso per una corretta regolazione e che almeno 20 campioni fossero necessari per dei risultati corretti (all'aumentare del numero di campioni è necessario tenere presente il ritardo che introduce l'ADC e la possibilità che un numero troppo elevato ritardi il processo dei dati acquisiti).

Le rapide variazioni di duty cycle e sfasamento sono state risolte introducendo dei *Rate Limiter*, infatti in caso di variazione a gradino delle coppie di parametri da inviare al convertitore questi componenti nel codice Simulink forzano le variazioni del segnale a raggiungere il punto desiderato tramite una lenta rampa. La velocità di crescita del segnale è stata scelta perché impieghi il 50% del periodo di clock, della macchina a stati del semplice, per raggiungere il valore obiettivo nel peggiore dei casi.

#### *E. Prevenzione alla degenerazione del semplice in un punto singolo*

Successivamente ad un numero non definito di contrazioni eseguite al triangolo del semplice, è inevitabile che esso degeneri in un singolo punto. Questa azione va assolutamente evitata poiché renderebbe incapace l'algoritmo di espandere la ricerca in altri punti in caso di variazioni operative del sistema.

Per risolvere ciò è stata implementata una verifica successiva ad ogni contrazione che il semplice deve eseguire: una volta fatta la contrazione, viene calcolata l'area corrispondente del nuovo triangolo; se tale valore dovesse andare al di sotto di una certa soglia (definita e resa controllabile dalla variabile `test_area_lim`) allora viene eseguita un'espansione dei tre punti attorno al punto di minimo precedente la contrazione (anch'essa resa controllabile dalla variabile `test_triang_side`, che ne definisce il lato del nuovo triangolo generato dall'espansione). In questo modo l'algoritmo porta il convertitore a lavorare in condizione di ciclo limite definito dai punti di lavoro  $Q_1$ ,  $Q_2$ ,  $Q_3$  e  $Q_{ref}$ . È importante che l'espansione sia ridotta tale per cui non generi punti di lavoro non efficienti ma allo stesso tempo consenta di verificare se nell'intorno del punto di convergenza le condizioni operative sono cambiate generando una variazione di corrente e rendendo indispensabile espandere ulteriormente la ricerca.

## 5.2 Sviluppi futuri

Al giorno d'oggi lo sviluppo di metodi basati su intelligenza artificiale (Artificial Intelligent - AI) si sta espandendo rapidamente e risulta essere una delle aree di ricerca di più largo interesse delle ultime decine di anni. Lo scopo di tali metodi è quello di migliorare i sistemi con un'intelligenza che è capace di imparare e ragionare similmente all'uomo. Con questo significativo potenziale diverse applicazioni nel campo dell'elettronica di potenza possono essere implementate [9].

In particolare, nel caso in studio lo sviluppo di un'intelligenza artificiale potrebbe essere utile a scopo di ottimizzazione del convertitore, operando in sinergia al semplice con lo scopo di minimizzare la funzione obiettivo  $I_g$ .

Un'idea di interesse per futuri studi è quindi fondata sullo sviluppo di una rete neurale capace di modellare il comportamento del convertitore e predire in modo autonomo le coordinate nel piano di ottimizzazione tali da garantirne la massima efficienza. Successivamente, il punto predetto verrà testato tramite l'esecuzione del semplice per verificarne la correttezza. In caso di errata o non precisa localizzazione le misure effettuate dal semplice durante la ricerca del nuovo punto di minima corrente consentiranno un aggiornamento dei parametri della rete neurale permettendone un suo auto-apprendimento. In questo modo, una volta allenata a sufficienza la rete neurale, essa sarà capace di produrre la modulazione ottima da applicare al convertitore eliminando il transitorio che il semplice necessita per la ricerca del punto di ottimo, ottenendo una maggiore velocità.

Per fare ciò potrà essere utilizzato l'algoritmo Levenberg-Marquardt, il quale riadattato per un funzionamento on-line risulta essere un potente strumento per l'addestramento di reti neurali per la stima del comportamento dinamico di sistemi di elettronica di potenza [10].



# Appendice A

## Principio di funzionamento del modello Imperix

In questa sezione si vuole riassumere brevemente il principio di funzionamento di uno schema di controllo realizzato tramite l'estensione software Imperix implementata in Simulink. I tre blocchi fondamentali che realizzano il modello di controllo sono *Configuration*, *ADC*, e i blocchi *PWM*. La maggior parte delle applicazioni possono lavorare utilizzando solamente questi tre componenti, come nella configurazione standard mostrata in Figura A.1.

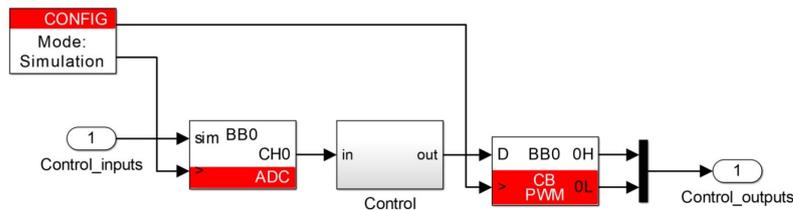


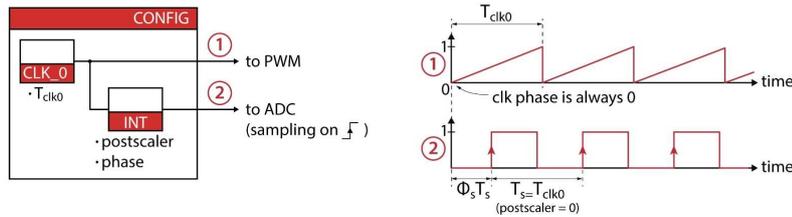
Figura A.1: Contenuto tipico del modello di controllo.

Il blocco di configurazione definisce la frequenza di *clock* e i parametri di *phase-interrupt* e *postscaler*, oltre che lo scopo di esecuzione del modello per la simulazione offline o per la generazione del codice da caricare nel microcontrollore.

Il segnale di *clock*, presente alla prima uscita del blocco di configurazione rappresenta un riferimento temporale utilizzato dalle diverse funzioni implementate nel modello di controllo. Esso è realizzato tramite un segnale a dente di sega con periodo di clock  $T_{clk0} = 1/f_{clk0}$  con una fase sempre nulla. La seconda uscita del blocco di configurazione invece è realizzata dal segnale di clock processato attraverso un sottosistema che genera il segnale di campionamento con uno sfasamento relativo  $\phi_s$ , come mostrato in Figura A.2. Nel progetto di tesi, lo sfasamento uti-

lizzato tra questi due segnali corrisponde a  $\phi_s = 0$ .

I blocchi *ADC* applicano la tecnica del *sample-and-holds* al loro segnale di ingresso, sia esso proveniente dal modello di simulazione del convertitore che dai sensori implementati nel convertitore reale. Il campionamento avviene al fronte di salita del segnale di clock posto al secondo ingresso dell'*ADC*.

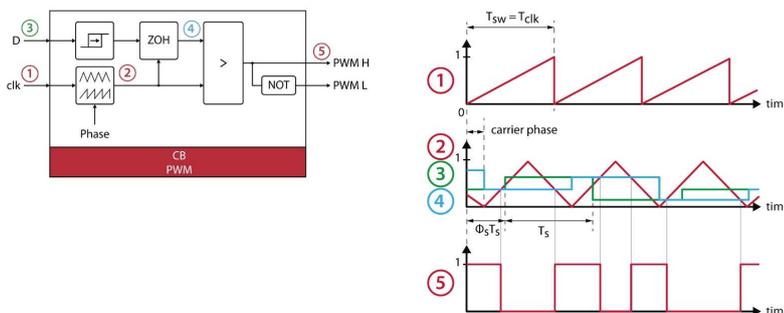


**Figura A.2:** Elementi fondamentali del blocco di configurazione e forme d'onda dei segnali da esso generati.

Tramite i blocchi di configurazione e ADC è possibile utilizzare inoltre la tecnica del sovra-campionamento. In questo caso, una volta abilitata nel blocco di configurazione specificando il numero di campioni per periodo che si vuole andare ad acquisire, dai blocchi ADC è possibile abilitare l'opzione *use ADC history*. I segnali campionati in uscita dai blocchi ADC saranno allora composti da un vettore contenente le misure acquisite all'interno del periodo definito sempre dalla frequenza di clock  $f_{clk0}$ .

Infine, il blocco *PWM*, rappresenta il modulatore del tipo *carried-based-PWM* e configura la corrispondente periferica FPGA generando i segnali PWM in accordo con i parametri di duty cycle e sfasamento della portante definiti in ingresso.

Le forme d'onda generate da tale blocco sono allora mostrate in Figura A.3. Il segnale di clock (1) connesso all'ingresso al proprio ingresso è utilizzato come base temporale per la generazione del segnale portante (2). In parallelo, il valore di duty cycle (3) è campionato e confrontato con la portante, quindi, viene prodotto il segnale PWM di uscita (5).



**Figura A.3:** Elementi fondamentali del blocco PWM e forme d'onda dei segnali da esso generati.

# Appendice B

## Protocollo di comunicazione Ethernet

La comunicazione in tempo reale è essenziale per consentire ai controller del convertitore di interagire con altri dispositivi. A questo scopo, la B-Board PRO di Imperix l.t.d. implementata nel prototipo, supporta diversi protocolli di comunicazione per l'invio e la ricezione di dati [13].

L'opzione sviluppata e realizzata nel progetto di tesi è la comunicazione in tempo reale tramite la connessione Ethernet, ovvero il semplice collegamento che ospita gli scambi di dati utilizzando la famiglia di protocolli IP. In particolare viene utilizzato il protocollo UDP/IP.

Il supporto per questo particolare protocollo Ethernet è disponibile utilizzando i blocchi dedicati per Simulink come mostrato in Figura B.1. Dove il blocco *ETH out* invia i dati alla porta specificata ad una frequenza definita, mentre il blocco *ETH in* legge i dati inviati dalla porta specificata dal momento in cui un segnale di interrupt viene generato.

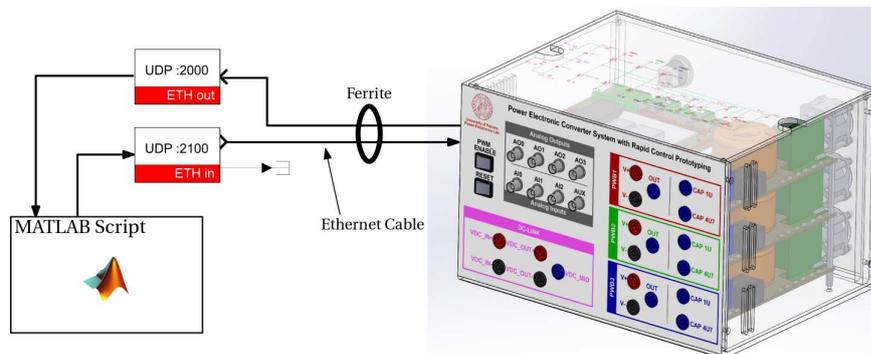


Figura B.1: Rappresentazione grafica del funzionamento del protocollo di comunicazione ethernet.

In particolare per implementare il protocollo di trasmissione è necessario realizzare uno script Matlab che utilizza la funzione *judp*:

```
1 % send a message to the specified port and host
2 judp('send',3110,'192.168.222.22',typecast(mssg,'int8'));
3 % receives a message over the specified port
4 mssg=typecast(judp('receive',1050,10),'single');
```

Inoltre, per garantire l'integrità dei dati è necessario prestare alcune attenzioni nel protocollo di comunicazione:

- Nella trasmissione dei dati dallo script Matlab al convertitore la funzione *judp* utilizzata permette solamente l'invio dei valori in formato *int8*. La ricezione nella B-Board da parte del blocco *ETH in* deve essere eseguita impostando la decodifica in *int32* e, successivamente, per utilizzare il dato inviato questo deve essere convertito in formato *single*.
- Viceversa, nella ricezione dei dati da parte dello script Matlab questi devono essere inviati dalla B-Board al blocco *ETH out* in formato *single*, questo codifica i dati in *float32* che poi vengono riconvertiti in *single* alla ricezione da parte della funzione *judp*.

Inoltre, l'inserimento dell'anello di ferrite ha permesso una trasmissione più pulita e veloce del segnale. Era infatti stato constatato che all'aumentare della tensione di alimentazione del convertitore il cockpit di Imperix, ovvero il software di controllo in tempo reale, facesse fatica impiegando più tempo e causando evidenti rallentamenti nell'elaborazione dei dati misurati.

# Appendice C

## Algoritmo del simplesso: codice Matlab

L'algoritmo del metodo di simplesso è stato implementato nel convertitore come una macchina a stati finiti (FSM), esso procede volta per volta verificando lo stato in cui si trova e aggiornando le sue istruzioni da compiere di conseguenza. Per questo motivo è stato necessario definire alcune variabili persistenti che potessero tenere memoria dei risultati precedenti. In particolare sono state definite le due matrici  $q$  e  $q_2$  per salvare le coordinate dei punti di misura e delle relative manipolazioni oltreché la misura di corrente corrispondente. Quindi la matrice  $q$  tiene traccia dei tre punti all'inizio di ogni ciclo del simplesso  $Q_{best}$ ,  $Q_k$  e  $Q_{worst}$ , mentre la matrice  $q_2$  è stata definita per salvare i punti relative alle operazioni di manipolazione  $Q_{mid}$ ,  $Q_{ref}$ ,  $Q_{exp}$  e  $Q_{con}$ . Esse sono allora così definite:

$$q = \begin{bmatrix} i_{g,best} & D_{B,best} & \varphi_{best} \\ i_{g,k} & D_{B,k} & \varphi_k \\ i_{g,worst} & D_{B,worst} & \varphi_{worst} \end{bmatrix} \quad (C.1)$$

$$q_2 = \begin{bmatrix} i_{g,mid} & D_{B,mid} & \varphi_{mid} \\ i_{g,ref} & D_{B,ref} & \varphi_{ref} \\ i_{g,exp,con} & D_{B,exp,con} & \varphi_{exp,con} \end{bmatrix} \quad (C.2)$$

dove l'ultima riga corrisponde all'operazione di espansione o contrazione a seconda delle misure effettuate.

Infine, il codice completo è riportato di seguito:

```

1 function [DB,phi,s_index , area] = fcn(ig , DB_meas , phiB_meas , M, reset , alpha ,
   gamma , DB_lim , area_lim , triangl)
2
3 persistent simplex_index;
4 persistent q;
5 persistent q2;
6
7 m1=180*(1-M); % slopes of limitation of region 3
8 m2=-m1;
9 a=100; % distance factor
10
11 %% INITIALIZATION
12 if isempty(simplex_index) || reset==1
13     simplex_index = 0;
14     if phiB_meas>0
15         q=[0 DB_meas phiB_meas; 0 DB_meas-0.05 phiB_meas; 0 DB_meas-0.05
16             phiB_meas-18];
17     else
18         q=[0 DB_meas phiB_meas; 0 DB_meas-0.05 phiB_meas; 0 DB_meas-0.05
19             phiB_meas+18];
20     end
21     q2=zeros(3,3);
22 end
23 DB=0.5; phi=0;
24 area=0;
25
26 %% CONTRACTION
27 if simplex_index == 7
28     if q2(3,2)>DB_lim % check area constraint
29         q2(3,1)= a*(q2(3,2)-DB_lim)+a^3; % false meas
30     elseif (q2(3,3)>180*q2(3,2)*(1-M))
31         q2(3,1)= a+a*abs(q2(3,3)-m1*q2(3,2))/sqrt(1+m1^2); % false meas
32     elseif (q2(3,3)<-180*q2(3,2)*(1-M))
33         q2(3,1)= a+a*abs(q2(3,3)-m2*q2(3,2))/sqrt(1+m2^2); % false meas
34     else
35         q2(3,1)=ig; % real contraction measurement
36     end
37     if(q2(3,1)>q(3,1)) % if (ig_con>ig_worst) then do multiple
38         contraction
39         q(2,2)=q(2,2)/2+q2(1,2)/2;
40         q(2,3)=q(2,3)/2+q2(1,3)/2;
41         q(3,2)=q(3,2)/2+q2(1,2)/2;
42         q(3,3)=q(3,3)/2+q2(1,3)/2;
43     else % else Q_con -> Q_worst
44         q(3,1)=q2(3,1);
45         q(3,2)=q2(3,2);
46         q(3,3)=q2(3,3);
47     end
48     area=polyarea([q(1,2) q(2,2) q(3,2)],[q(1,3) q(2,3) q(3,3)]);
49     if (area<area_lim) % check simplex single point collapse
50         xg=q(1,2); yg=q(1,3);
51         lx=triangl/10;
52         ly=triangl*36;

```

```

52     q(1,2)=xg-lx*sqrt(3)/4;      % DB expansion
53     q(2,2)=xg+lx*sqrt(3)/4;
54     q(3,2)=q(2,2);
55     q(1,3)=yg;                  % phi expansion
56     q(2,3)=yg+ly/2;
57     q(3,3)=yg-ly/2;
58     end
59     simplex_index=1;            % start again
60 end
61 %% EXPANSION
62 if simplex_index == 6
63     if q2(3,2)>DB_lim            % check area constraint
64         q2(3,1)= a*(q2(3,2)-DB_lim)+a^3;      % false meas
65     elseif (q2(3,3)>180*q2(3,2)*(1-M))
66         q2(3,1)= a+a*abs(q2(3,3)-m1*q2(3,2))/sqrt(1+m1^2); % false meas
67     elseif (q2(3,3)<-180*q2(3,2)*(1-M))
68         q2(3,1)= a+a*abs(q2(3,3)-m2*q2(3,2))/sqrt(1+m2^2); % false meas
69     else
70         q2(3,1)=ig;            % real expansion measurement
71     end
72     if(q2(3,1)<q2(2,1))          % if (ig_exp<ig_ref) then Q_exp -> Q_worst
73         q(3,1)=q2(3,1);
74         q(3,2)=q2(3,2);
75         q(3,3)=q2(3,3);
76     else                        % else Q_ref -> Q_worst
77         q(3,1)=q2(2,1);
78         q(3,2)=q2(2,2);
79         q(3,3)=q2(2,3);
80     end
81     simplex_index=1;            % start again
82 end
83 %% REFLECTION
84 if simplex_index == 5
85     if q2(2,2)>DB_lim            % check area constraint and false
measurement
86         q2(2,1)= a*(q2(2,2)-DB_lim)+a^3;
87     elseif (q2(2,3)>180*q2(2,2)*(1-M))
88         q2(2,1)= a+a*abs(q2(2,3)-m1*q2(2,2))/sqrt(1+m1^2);
89     elseif (q2(2,3)<-180*q2(2,2)*(1-M))
90         q2(2,1)= a+a*abs(q2(2,3)-m2*q2(2,2))/sqrt(1+m2^2);
91     else
92         q2(2,1)=ig;            % real reflection measurement
93     end
94     if(q2(2,1)<q(1,1))          % if (ig_ref<ig_best) do expansion
95         % gamma = expansion coefficient
96         q2(3,1)=0;            % SETUP EXPANSION POINT
97         q2(3,2)=gamma*q2(2,2)+(1-gamma)*q2(1,2);
98         q2(3,3)=gamma*q2(2,3)+(1-gamma)*q2(1,3);
99         simplex_index=6;      % go to expansion
100    else                        % NOT find new minimum
101        if(q2(2,1)<q(2,1))      % if (ig_ref<ig_k) then Q_ref -> Q_worst
102            q(3,1)=q2(2,1);
103            q(3,2)=q2(2,2);
104            q(3,3)=q2(2,3);
105            simplex_index=1;    % start again

```

```

106     else % SETUP CONTRACTION POINT
107         if (q2(2,1)<q(3,1)) % ig_ref<ig_worst then Q_ref -> Q_worst
108             q(3,1)=q2(2,1);
109             q(3,2)=q2(2,2);
110             q(3,3)=q2(2,3);
111         else
112             % Q_worst remains the best worst point
113         end
114         q2(3,2)=q(3,2)/2+q2(1,2)/2;
115         q2(3,3)=q(3,3)/2+q2(1,3)/2;
116         simplex_index=7; % go to contraction
117     end
118 end
119 DB=q2(3,2); % SEND Qexp or Qcon POINT
120 phi=q2(3,3);
121 end
122 %% Q3 MEASUREMENT
123 if simplex_index == 4
124     if q(3,2)>DB_lim % check area constraint
125         q(3,1)= a*(q(3,2)-DB_lim)+a^3; % false meas
126     elseif (q(3,3)>180*q(3,2)*(1-M))
127         q(3,1)= a+a*abs(q(3,3)-m1*q(3,2))/sqrt(1+m1^2); % false meas
128     elseif (q(3,3)<-180*q(3,2)*(1-M))
129         q(3,1)= a+a*abs(q(3,3)-m2*q(3,2))/sqrt(1+m2^2); % false meas
130     else
131         q(3,1)=ig; % real measurement 3
132     end
133     [ig_best, ibest]=min(q(:,1)); % assign qbest qk qworst
134     DB_best=q(ibest,2);
135     phi_best=q(ibest,3);
136     [ig_worst, iworst]=max(q(:,1));
137     DB_worst=q(iworst,2);
138     phi_worst=q(iworst,3);
139     if (ibest+iworst==5) % find the index of the other point
140         ik=1;
141     else
142         if (ibest+iworst==4)
143             ik=2;
144         else
145             ik=3;
146         end
147     end
148     igk=q(ik,1);
149     DB_k=q(ik,2);
150     phi_k=q(ik,3);
151     % points sorting
152     q=[ig_best DB_best phi_best; igk DB_k phi_k; ig_worst DB_worst phi_worst];
153     q2(1,2)=(q(1,2)+q(2,2))/2; % SETUP MID POINT
154     q2(1,3)=(q(1,3)+q(2,3))/2;
155     % alpha=reflection coefficient
156     % SETUP REFLECTION POINT
157     q2(2,2)=(1+alpha)*q2(1,2)-alpha*q(3,2);
158     q2(2,3)=(1+alpha)*q2(1,3)-alpha*q(3,3);
159     DB=q2(2,2); % SEND Qref POINT
160     phi=q2(2,3);

```

```

161     simplex_index=5; % go to reflection
162 end
163 %% Q2 MEASUREMENT
164 if simplex_index == 3
165     if q(2,2)>DB_lim % check area constraint
166         q(2,1)= a*(q(2,2)-DB_lim)+a^3; % false meas
167     elseif (q(2,3)>180*q(2,2)*(1-M))
168         q(2,1)= a+a*abs(q(2,3)-m1*q(2,2))/sqrt(1+m1^2); % false meas
169     elseif (q(2,3)<-180*q(2,2)*(1-M))
170         q(2,1)= a+a*abs(q(2,3)-m2*q(2,2))/sqrt(1+m2^2); % false meas
171     else
172         q(2,1)=ig; % real measurement 2
173     end
174     DB=q(3,2); % SEND Q3 POINT
175     phi=q(3,3);
176     simplex_index=4; % go to Q3 measurement
177 end
178 %% Q1 MEASUREMENT
179 if simplex_index == 2
180
181     if q(1,2)>DB_lim % check area constraint
182         q(1,1)= a*(q(1,2)-DB_lim)+a^3; %false meas
183     elseif (q(1,3)>180*q(1,2)*(1-M))
184         q(1,1)= a+a*abs(q(1,3)-m1*q(1,2))/sqrt(1+m1^2); %false meas
185     elseif (q(1,3)<-180*q(1,2)*(1-M))
186         q(1,1)= a+a*abs(q(1,3)-m2*q(1,2))/sqrt(1+m2^2); %false meas
187     else
188         q(1,1)=ig; % real measurement 1
189     end
190     DB=q(2,2); % SEND Q2 POINT
191     phi=q(2,3);
192
193     simplex_index=3; % go to Q2 measurement
194 end
195 %% Q1 SETUP
196 if simplex_index == 1
197     DB=q(1,2); % SEND Q1 POINT
198     phi=q(1,3);
199     simplex_index=2; % go to Q1 measurement
200 end
201 if simplex_index == 0
202     DB=q(1,2);
203     phi=q(1,3);
204     simplex_index=1;
205 end
206 %% INDEX OUT and SATURATION
207 s_index=simplex_index % simplex index out
208 if (DB>1) % saturation DB
209     DB=0.1;
210 elseif (DB<0.2)
211     DB=0.2;
212 end
213 if (phi>180) %saturation phi
214     phi=180;
215 elseif (phi<-180)

```

```
216     phi=-180;  
217 end  
218 end
```

# Bibliografia

- [1] S. Waffler, J. W. Kolar, *A Novel Low-Loss Modulation Strategy for High-Power Bidirectional Buck+Boost Converters*, IEEE Trans. Power Electron., vol. 24, no. 6, pp. 1589-1599, Oct. 2009.
- [2] J. L. Lu, R. Hou and D. Chen, *Opportunities and design considerations of GaN HEMTs in ZVS applications*, 2018 IEEE Applied Power Electronics Conference and Exposition (APEC), pp. 880-885, San Antonio, TX, USA, 2018.
- [3] D. Costinett, D. Maksimovic, R. Zane, *Circuit-Oriented Treatment of Nonlinear Capacitances in Switched-Mode Power Supplies*, in IEEE Transactions on Power Electronics, vol. 30, no. 2, pp. 985-995, Feb. 2015.
- [4] F. Ongaro, S. Saggini, S. Giro, P. Mattavelli, *Two-dimensional MPPT for photovoltaic energy harvesting systems*, 2010.
- [5] F. Bez, L. Scandola, L. Corradini, S. Saggini, G. Spiazzi, *Two-dimensional online efficiency optimization technique for dual active bridge converters*, 2016.
- [6] J. A. Nelder, R. Mead, *A simplex method for function minimization*, Computer Journal, vol. 7, pp. 308-313, 1965.
- [7] A. Petucco, T. Caldognetto, A. Lauri, P. Mattavelli, *A Flexible Power Electronic Converter System with Rapid Control Prototyping for Research and Teaching*, ISSN 2468-0672, 2023.  
URL <https://doi.org/10.1016/j.ohx.2023.e00411>.
- [8] G. Baggio, A. Ferrante, F. Ticozzi, S. Zampieri, *Lecture Notes on Digital Control*, pp. 135-142, 2023.

- [9] S. Zhao, F. Blaabjerg, H. Wang, *An Overview of Artificial Intelligence Applications for Power Electronics* in IEEE Transactions on Power Electronics, vol. 36, no. 4, pp. 4633-4658, April 2021, doi: 10.1109/TPEL.2020.3024914.
- [10] J. Arif, N. Ray Chaudhuri, S. Ray and B. Chaudhuri, *Online Levenberg-Marquardt algorithm for neural network based estimation and control of power systems*, 2009 International Joint Conference on Neural Networks, pp. 199-206, 2009.
- [11] *LMG341xR050 600-V 50-mΩ Integrated GaN Fet Power Stage With Overcurrent Protection*, Texas Instruments, 2020.
- [12] Imperix l.t.d, Inverter control board imperix b-board pro (2022).  
URL <https://imperix.com/products/control/inverter-control-board>.
- [13] Imperix l.t.d, Real time communication protocols for B-Box RCP.  
URL <https://imperix.com/doc/help/real-time-communication-protocols>.