



Università degli Studi di Padova

FACOLTA' DI INGEGNERIA
CORSO DI LAUREA IN ELETTRONICA

TESI DI LAUREA

Inverter Multilivello: Topologie circuitali e tecniche di controllo

RELATORE: Prof. Meneghesso Gaudenzio

LAUREANDO: Garbujo Alessio

12 Febbraio 2010

Dipartimento di Ingegneria dell'Informazione
Anno Accademico 2009-2010

Sommario:

1. INTRODUZIONE.....	3
2. I.D.M.....	5
2.1. Presentazione dell'azienda.	5
2.2. Prodotti realizzati.	6
2.3. Occupazioni nel corso del tirocinio.	10
3. TOPOLOGIE CIRCUITALI PER INVERTER MULTILIVELLO.....	12
3.1. Diode clamped.	12
3.2. Capacitor clamped.	14
3.3. Inverter 2-livelli in cascata.	16
4. TECNICHE DI MODULAZIONE PER INVERTER MULTILIVELLO.....	17
4.1. Selective harmonic elimination PWM.	18
4.2. Sinusoidal PWM.	20
4.2.1 Portanti traslate verticalmente.	21
4.2.2 Portanti traslate orizzontalmente.	30
4.2.3 Portanti traslate in maniera ibrida.	31
4.3. Space vector modulation.	33

Capitolo 1

INTRODUZIONE

Nel campo degli inverter ci sono due necessità basilari che richiedono un continuo sviluppo e un continuo miglioramento dei componenti di potenza e delle topologie circuitali che li utilizzano. La prima è la necessità di ricavare potenze sempre maggiori, la seconda è quella di avere tensioni di uscita sempre più “pulite”, cioè con andamenti molto simili a quelli che si vogliono ottenere.

Nel caso dei canonici inverter a due livelli la frequenza di commutazione non può essere portata oltre a certi valori perché porterebbe ad elevate perdite di commutazione, ed inoltre i componenti di potenza, che in questo tipo di circuiti svolgono il ruolo di interruttori, presentano dei tempi di commutazione in accensione e in spegnimento rilevanti.

Una soluzione a questo tipo di problema viene offerta dall’uso di inverter multilivello.

Questi presentano numerosi vantaggi rispetto agli inverter due livelli: forniscono all’uscita forme d’onda a gradini su tre o più livelli di tensione con conseguente miglioramento dello spettro armonico; possono operare a tensioni e potenze molto elevate; possono limitare la frequenza di lavoro degli interruttori.

Come sorgenti di tensione vengono utilizzati una serie di condensatori, il cui numero dipende dal numero di livelli dell’inverter. In un inverter monofase ad n livelli il bus DC di ingresso necessita di $n-1$ condensatori. Le varie combinazioni degli interruttori permettono di sommare in uscita le varie tensioni dei condensatori.

Il principio che sta sotto a questa tecnologia può essere spiegato osservando la Fig 1.

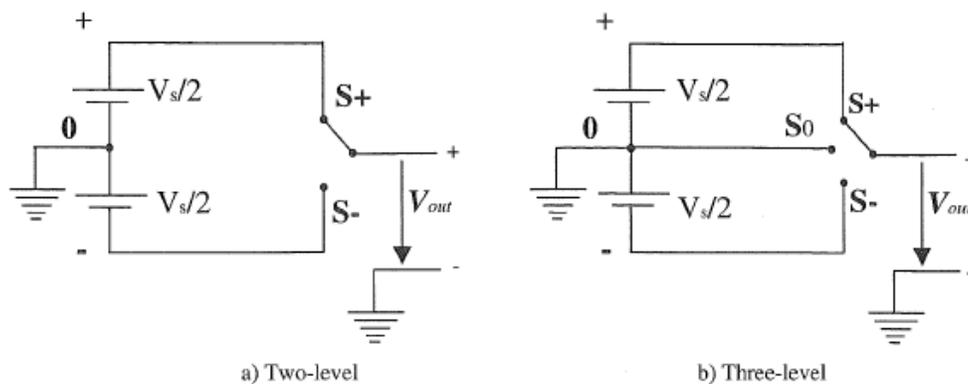


Fig.1 Rappresentazioni ideali di tecnologie 2-livelli e 3-livelli

La tecnologia multilevel si basa sulla possibilità di connettere l'uscita, oltre che alle tensioni positive e negative del bus, anche ad un punto neutro connesso a massa, rendendo possibile la connessione a 3 diversi livelli di tensione.

In questa trattazione sono presentate le topologie circuitali più affermate a livello industriale:

- I. Diode clamped
- II. Capacitor clamped
- III. Cascata di 2-livelli

Di queste topologie sono discussi i vantaggi e gli svantaggi e viene analizzato il funzionamento.

Le strategie di controllo che vengono associate a questo genere di inverter sono molteplici, e vengono scelte nello specifico a seconda del campo di applicazione dell'inverter, e quindi delle correnti e delle tensioni in gioco.

Per potenze elevate è preferibile lavorare con basse frequenze di switching degli interruttori del circuito, quindi vengono utilizzati una schiera di comparatori ai cui ingressi si presentano i livelli di tensione del bus e il segnale di riferimento. Se si lavora con forme d'onda sinusoidali si può utilizzare la tecnica chiamata "eliminazione selettiva delle armoniche" (SHEPWM).

In situazioni in cui è ammessa una frequenza di commutazione più alta invece si utilizzano altre tecniche, come la "SPWM multilivello" che si basa sulla comune modulazione seno-triangolo utilizzata spesso negli inverter a due livelli, oppure sulla "Space Vector Modulation" (SVM) che si basa sulla rappresentazione vettoriale delle tensioni di fase. Quest'ultima viene utilizzata esclusivamente per inverter trifase senza neutro.

Di seguito approfondiremo questi argomenti, ipotizzando di voler ottenere in uscita tensioni sinusoidali con ampiezza e frequenza variabili.

Questa ipotesi è molto realistica in ambito pratico, dove gli inverter multilivello sono utilizzati in applicazioni come gli azionamenti dei motori AC e come convertitori DC-AC o AC-AC.

Capitolo 2

IDM



2.1.

PRESENTAZIONE DELL'AZIENDA

L'IDM s.r.l è stata fondata nel 1978 e da più di vent'anni il suo impegno si concentra nel campo delle accensioni elettroniche e nei regolatori di tensione per i motori endotermici.

La varietà delle applicazioni studiate in questi anni ha permesso alla IDM di acquisire una esperienza notevolissima in settori molto diversificati: dai motocicli ai piccoli veicoli da diporto, dai motori per giardinaggio ai grossi motori stazionari usati nei cantieri o in agricoltura.

L'esperienza é maturata per mezzo della continua verifica dei risultati condotta assieme ai clienti. Dal 1992 la produzione della IDM, seguendo la linea della diversificazione, si e' ampliata nel campo dei volano magnete, con o senza generazione di potenza, degli alternatori e dei propri sistemi di conversione (inverter, caricabatterie e regolatori di tensione), delle sonde per la rilevazione del livello dei liquidi e delle celle solari.

Questi prodotti trovano applicazione in molteplici campi, che spaziano dal navale, all'industriale, al militare fino al UAV (Unmanned Aerial Vehicle – aerei senza equipaggio).

Molti di questi prodotti sono soluzioni innovative sviluppate su richiesta di clienti sparsi in tutto il mondo.

Una continua spinta verso l'innovazione tecnologica ha permesso all'azienda di acquisire al suo interno la tecnologia per la fabbricazione di sistemi MCM (Multi Chip Modules). Applicando tale tecnologia nei propri circuiti elettronici, la IDM è in grado di utilizzare i componenti a semiconduttore nella loro versione chip, riducendo così le dimensioni dei suoi prodotti ed aumentandone l'affidabilità.

2.2.

PRODOTTI REALIZZATI

SISTEMI ELETTRONICI DI ACCENSIONE:

Nei motori ad accensione comandata l'impianto di accensione è quell'insieme di componenti che servono per la generazione della scintilla che determina l'inizio della combustione.

L'accensione è il cuore dell'impianto, perché è la parte che determina la fasatura d'accensione e a seconda del tipo d'accensione si hanno più o meno vantaggi.

I dispositivi elettronici di accensione prodotti in questa ditta sono di due tipi: quelli che funzionano tramite scarica induttiva (IDI-inductive discharge ignition) e quelli tramite scarica capacitiva (CDI-capacitive discharge ignition).

In entrambi i casi vengono creati anche i volani in alluminio accoppiati.

Con l'utilizzo di questi sistemi il motore lavora sempre alla massima efficienza, anche in condizioni climatiche particolarmente critiche.

Questi sistemi di accensione nelle loro versioni per i motori monocilindrici possono soddisfare anche molte esigenze particolari. Vengono utilizzati anche per veicoli ultra-leggeri (ULM) o in altre applicazioni per piccoli elicotteri.

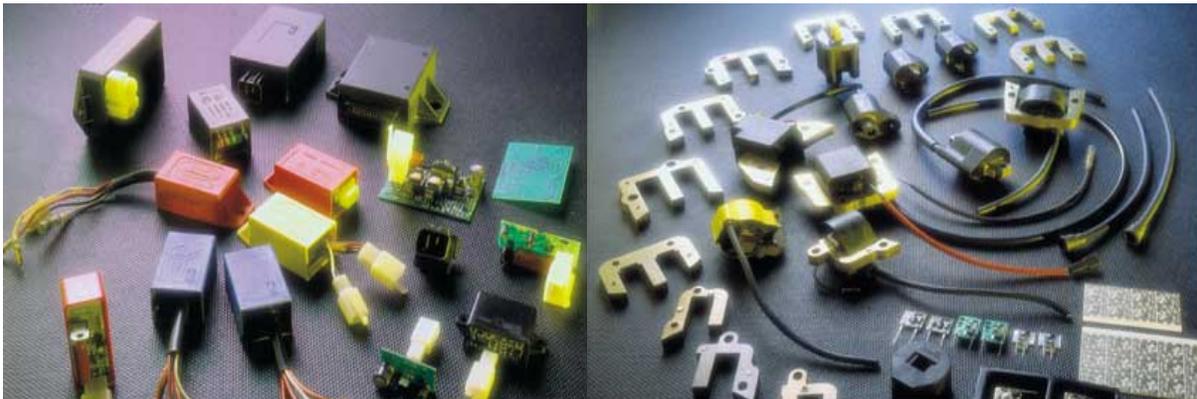


Fig.2 Sistemi di accensione

GENERATORI A MAGNETI PERMANENTI:

Come già detto, l'IDM nel 1992 ha affiancato alla realizzazione di sistemi di accensione un'attività di progettazione e realizzazione di alternatori.

L'alternatore è una macchina elettrica rotante basata sul fenomeno dell'induzione elettromagnetica, che trasforma energia meccanica in energia elettrica sotto forma di corrente alternata assumendo la funzione di trasduttore. Gli alternatori realizzati si compongono di due parti: una parte cava, fissa che prende il nome di statore e una parte cilindrica che ruota al suo interno calettata sull'albero di rotazione chiamata rotore.

Attualmente, gli alternatori in produzione variano da una potenza nominale di uscita di un paio VA fino a 30kVA.

La buona efficienza dei generatori a magneti permanenti e le loro ridotte dimensioni permettono di diminuire sensibilmente il consumo di carburante del motore che li fa ruotare, le dimensioni delle applicazioni e il peso.

Per mezzo di un sistema elettronico, la loro corretta tensione ad alta frequenza e le correnti sono convertite in tensioni di alimentazione standard, ad esempio 230VAC a 50Hz, 115Vac a 60Hz, 28VDC, che perdurano perfettamente indipendentemente dalla velocità del motore.



Fig.3 Due generatori a magnete permanente (alternatori)

INVERTER:

Molte volte all'IDM è richiesto di realizzare oltre che un alternatore con determinate caratteristiche, anche un'inverter "su misura" per questo. Dei circuiti inverter sono quindi progettati e sviluppati in modo da lavorare in maniera ottimale se combinati ai propri specifici alternatori.

Compito dell'inverter è solitamente quello di trasformare una tensione continua al proprio ingresso in una alternata e di controllare l'ampiezza di questa.

Questi apparati quindi vengono inseriti in seguito all'alternatore, e presenteranno una prima parte che si occupa di raddrizzare la forma d'onda in ingresso, e una seconda parte che deve riuscire a ricavare una forma d'onda perfettamente sinusoidale ad una prefissata frequenza, anche quando la velocità del motore e il carico di uscita stanno variando significativamente.

Gli inverter IDM sono progettati per lavorare in ambienti e condizioni ostiche, molti di questi sono usati in ambito militare, e prevedono internamente la protezione dal sovraccarico, dai corto-circuiti e da sovratemperature.

Nella gamma da 1kVA a 30kVA gli inverter sono prodotti sia monofase che trifase.

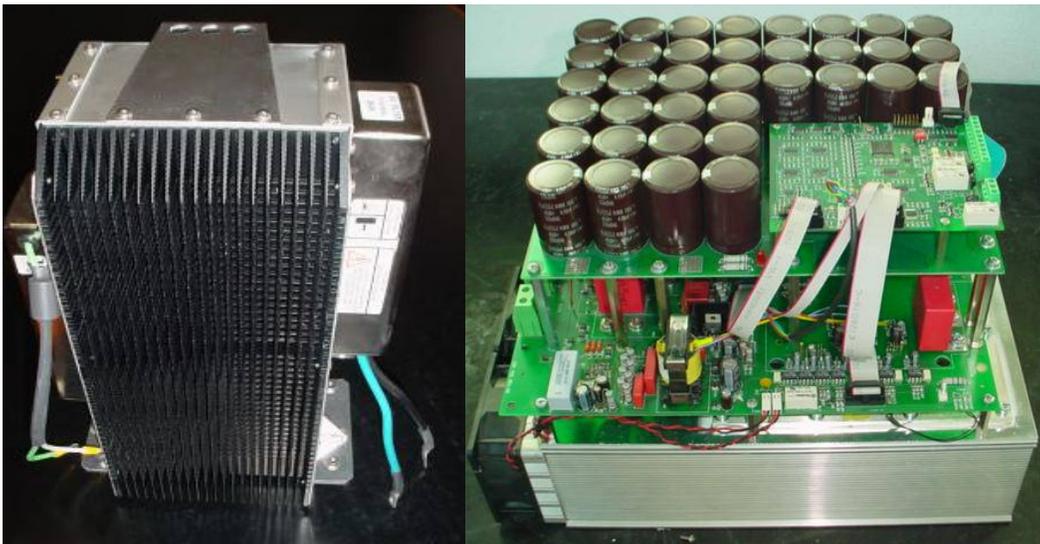


Fig.4 Case di un inverter visto dal lato dissipatore (a sinistra) e parte interna di un inverter (a destra)

ALIMENTATORI IN CONTINUA E CARICABATTERIE:

Agli alternatori realizzati è spesso associato un alimentatore di corrente continua. Questi alimentatori sono degli apparati elettrici semplici o composti che servono a trasformare ed eventualmente a raddrizzare la corrente elettrica in modo da fornire energia adatta all'uso di altre apparecchiature. Gli alimentatori IDM generalmente sono inseriti assieme agli inverter e servono ad esempio per generare tensioni continue ausiliarie, e possono essere richiesti o meno dal cliente a seconda delle necessità.

Con circuiti che si differenziano poco da quelli degli alimentatori sono realizzati anche dei caricabatterie.

Queste sono unità molto solide e compatte, che possono essere personalizzate in base alle richieste permettendo di ridurre molto le dimensioni e il peso delle applicazioni. La loro tecnologia a commutazione consente un'alta efficienza e tensioni di uscita molto stabili.



Fig.5 Scheda di un alimentatore DC

REGOLATORI DI TENSIONE:

Oltre a tutti i prodotti che sono stati elencati finora, la IDM produce anche dei regolatori di tensione. Questi componenti trovano applicazione per la maggior parte nel settore dei ciclomotori e dei motocicli. Il regolatore è parte dell'impianto elettrico di questi veicoli e viene inserito dopo l'alternatore per raddrizzare la tensione in uscita da questo e alimentare i vari dispositivi elettrici. Questi infatti, sono usati per fornire il corretto voltaggio alle lampadine del veicolo, per alimentare le spie del cruscotto e soprattutto per fornire il valore adatto di tensione per ricaricare la batteria. I regolatori IDM usano una tecnologia di trasmissione del calore con un'elevata efficienza che permette di operare in sicurezza anche negli ambienti più difficoltosi.



Fig.6 Varie realizzazioni di regolatori di tensione

2.3.

OCCUPAZIONI NEL CORSO DEL TIROCINIO

Nel corso del tirocinio la mia attività è stata molto differenziata, mi è stato infatti permesso di spaziare tra i diversi settori che compongono l'azienda.

Sono stato dapprima inserito nel laboratorio e affiancato a dei periti con il compito di collaudare una serie di schede che dovevano poi essere montate in un inverter che forniva un'uscita trifase, con tensione di linea sinusoidale con frequenza di 50Hz, tensione efficace di 230V e potenza 2kW.

Prima della fase di collaudo si provvedeva a programmare il microcontrollore PIC. Questo microcontrollore è montato sulla scheda per occuparsi del controllo della forma d'onda del segnale di uscita. Questo compito viene portato a termine calcolando direttamente gli istanti di commutazione per gli interruttori e, quindi, le durate di conduzione degli stessi del ponte di uscita, a partire da una forma d'onda di riferimento memorizzata in una memoria interna al PIC sotto forma numerica.

Dopo questa operazione veniva effettuato il collaudo con una serie di controlli sulla scheda.

In seguito ad un primo controllo visivo, necessario per verificare che non fossero stati commessi evidenti errori nella fase di stampaggio e nella fase di montaggio dei componenti, si interveniva controllando che le forme d'onda rilevate con l'uso di un oscilloscopio in determinati punti del circuito presentassero le caratteristiche attese. Veniva verificato che i livelli di tensione dei segnali fossero all'interno di un certo range tollerabile, che le forme d'onda dei segnali fossero come ci si aspettava a seconda dei segnali che si controllavano e nel caso di segnali periodici che la frequenza fosse quella attesa.

Alla fase di collaudo succedeva il montaggio sulla scheda di alcuni componenti, spesso prodotti dall'azienda stessa, che non potevano essere montati precedentemente (induttanze, filtri LC di uscita).

Dopo queste procedure ho seguito l'assemblaggio dell'inverter stesso.

L'assemblaggio prevedeva di montare le schede che compongono l'inverter su di un dissipatore situato nel fondo del box che costituiva il contenitore dell'inverter, montare il coperchio ermetico superiore e le bande laterali. Questa operazione prevede anche il montaggio del connettore utilizzato per collegare i cavi di ingresso, quello per collegare l'uscita e il connettore adibito ad un particolare terminale di controllo.

La mia attività si è poi concentrata sul progetto e sulla realizzazione di una scheda che si occupa del controllo della temperatura all'interno di un altro modello di inverter tramite l'uso di un termistore

NTC. La funzione di questo circuito era quella di bloccare il funzionamento dell'inverter quando la temperatura interna superava i 110°C e riabilitarlo quando scendeva sotto i 90°C.

Dopo la fase di progettazione e dimensionamento ho realizzato la sbrogliatura della basetta tenendo presente che doveva rispettare dei vincoli di grandezza per poter essere inserita all'interno di un inverter già esistente. Mi sono poi occupato della realizzazione fisica del circuito stampato tramite il processo litografico che, per la realizzazione di prototipi, veniva fatto all'interno dell'azienda.

La basetta realizzata è stata forata e successivamente ho provveduto alla stagnatura dei componenti e al collaudo. Dopo una prima verifica delle tensioni di alimentazione ho utilizzato un forno con una sufficiente precisione per verificare che il circuito intervenisse alle soglie di temperatura richieste.

È stata necessaria una taratura ottenuta con l'inserimento di opportune resistenze per raggiungere i valori di soglia richiesti. Il collaudo è stato portato a termine con l'effettivo montaggio della scheda a bordo dell'inverter e testandone l'intervento nella situazione reale in cui verrà applicata.

Portato a termine questo lavoro ho affiancato un ingegnere in un'altra delle operazioni da effettuare necessariamente nel percorso di commercializzazione di un inverter: il test per la compatibilità elettromagnetica (test EMC). Questo test viene eseguito utilizzando una particolare strumentazione ed è suddiviso in due parti: il test dei disturbi condotti emessi, cioè i disturbi che si propagano attraverso i cavi di alimentazione e trasmissione, e il test dei disturbi irradiati emessi, cioè quei disturbi che utilizzano l'etere per propagarsi. Quest'ultimo viene effettuato mettendo in funzione l'inverter all'interno di una camera anacolica, cioè il cui interno è privo di disturbi, di dimensioni notevoli e di forma piramidale.

L'ultima parte del tirocinio è stata impiegata per conoscere e approfondire l'argomento centrale di questa tesi, la tecnologia multilevel inverter. Questo argomento gode di molta attenzione ed interesse all'interno dell'azienda perché, come già detto, rappresenta un possibile grande passo avanti nel settore degli inverter.

Capitolo 3

TOPOLOGIE CIRCUITALI PER MULTILEVEL INVERTER

Qui di seguito sono presentate tre differenti topologie circuitali per inverter multilivello:

1. DIODE CLAMPED - neutral point clamped
2. CAPACITOR CLAMPED - flying capacitor
3. CASCATA DI 2-LIVELLI

3.1.

DIODE CLAMPED

È la configurazione principale per gli inverter multilivello e sta diventando sempre più importante e diffusa per le applicazioni ad alta potenza. È stata sviluppata nel 1981 da Nabae, Takahashi e Akagi e viene chiamata anche con il nome “*neutral point clamped*”.

Questa prevede la presenza di un punto a tensione nulla che può essere connesso alle uscite di fase. Una soluzione di questo tipo a tre livelli permette alle fasi di uscita di commutare tra 3 valori di tensione e alla tensione differenziale tra due di queste di commutare quindi tra 5 valori.

Ogni ramo di uscita prevede l'uso di 4 interruttori in serie: i 2 centrali, che sono i principali e commutano il loro stato ad alta frequenza, e i 2 esterni, che invece sono ausiliari e di fatto agganciano (traduzione di “clamp”) l'uscita al punto neutro.

In questa topologia, come in quelle che vedremo successivamente, la funzione di interruttore viene realizzata da degli IGBT.

L'aggancio dell'uscita al punto neutro è possibile grazie alla presenza per ogni ramo di 2 diodi di clamping.

A ogni IGBT è collegato un diodo in antiparallelo. I diodi in antiparallelo sono necessari in quanto il dispositivo può essere danneggiato definitivamente quando in esso viene forzata una corrente inversa.

Il maggiore beneficio di questa topologia è che, prevedendo per ogni ramo un numero doppio di switch rispetto al normale inverter a due livelli, ognuno di questi deve bloccare solo metà della tensione DC del bus di ingresso.

Per il dimensionamento dei diodi di camping invece, notiamo che la tensione che devono riuscire a sopportare ai propri capi è l'intera tensione di bus.

Nel caso di inverter ad n livelli il bus di ingresso è realizzato con $n-1$ condensatori connessi in serie, e la tensione che ognuno dei $2(n-1)$ switch deve sopportare è pari a $2V_{DC}/n - 1$.

Ad ogni modo, un problema che non esiste nell'inverter a due livelli e che invece si presenta in questa configurazione è la necessità di assicurarsi che la tensione tra i 2 (o $n-1$ nel caso di n livelli) condensatori in serie del bus di ingresso sia equilibrata.

Questa è una seria problematica in quanto, a livello istantaneo, le correnti all'uscita vengono fornite dai condensatori in maniera sbilanciata causando un'oscillazione della tensione nel punto comune del bus.

Questo genere di problema potrebbe essere risolto connettendo ognuno dei condensatori ad una propria sorgente isolata (ad esempio l'uscita di un ponte a diodi alimentato da un avvolgimento secondario di un trasformatore), oppure attraverso un controllo a retroazione (feedback). In questo caso i tempi per cui ogni ramo dell'inverter viene connesso al punto centrale vengono regolati in modo da mantenere nulla la corrente media nel punto neutro.

Per avere 3 possibili livelli di tensione sui rami dell'inverter, gli IGBT sono controllati in modo tale che in ogni momento solo 2 dei 4 per ogni ramo siano in conduzione.

Per esempio, facendo riferimento alla figura 7, quando sono in conduzione Q1A e Q2A la tensione superiore di bus ($+V_{DC}$) viene applicata alla fase A, quando sono in conduzione Q2A e Q3A gli viene applicata la tensione del punto neutro comune (zero volt), mentre quando sono in conduzione Q3A e Q4A in uscita della fase A si trova la tensione inferiore del bus DC ($-V_{DC}$).

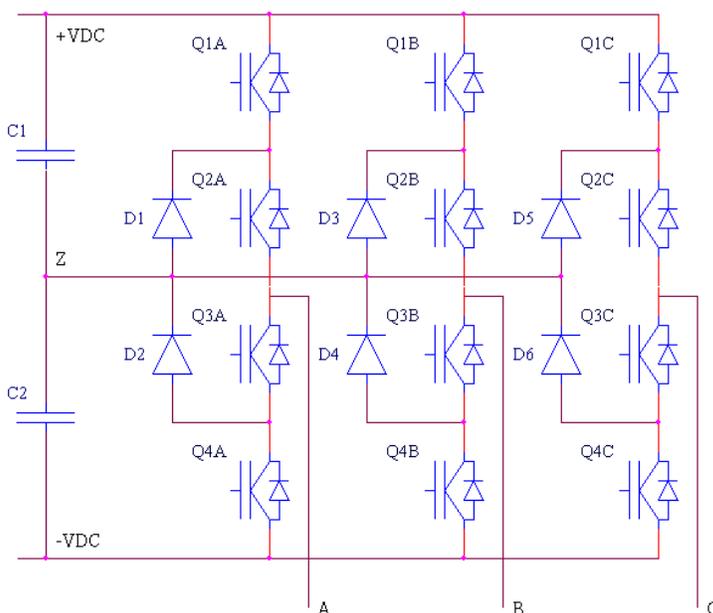


Fig.7 Inverter trifase e 3-livelli con topologia “diode-clamped”

3.2.

CAPACITOR CLAMPED

Questa è una seconda possibile configurazione per la realizzazione di inverter multi-livello. E' stata introdotta da Meynard e Foch e viene chiamata anche "flying capacitor".

La struttura di un inverter trifase a 3-livelli capacitor clamped è mostrata in figura 8.

I due diodi di clamping del diode clamped sono rimpiazzati da un condensatore di clamping, ma il resto del circuito rimane lo stesso condividendo molti dei vantaggi con la topologia appena trattata. Sebbene la struttura sia in linea di massima la stessa, non può essere utilizzato lo stesso metodo di controllo sugli switch per entrambe le topologie. Infatti nel capacitor clamped, come nel diode clamped, per avere una tensione di V_{DC} devono essere accesi gli switch Q1 e Q2 e per avere $-V_{DC}$ devono essere accesi Q3 e Q4, ma per avere il livello 0 devono essere in conduzione gli switch Q1 e Q4 o Q2 e Q3.

Nel primo caso la capacità di clamped viene caricata, nel secondo invece viene scaricata. Scegliendo la combinazione per il livello 0 quindi la carica del condensatore può essere controllata. Come per il diode clamped anche il capacitor clamped necessita di più componenti rispetto al normale convertitore a due livelli. Come si nota in figura ci sono molti condensatori. Un inverter a N livelli richiede un totale di $(N-1)(N-2)/2$ condensatori di clamping per fase e di N-1 condensatori per il bus DC di ingresso.

Questa topologia condivide i vantaggi che presentano gli inverter multi-livello citati sopra, e come per i diode clamped i livelli di tensione richiesti possono essere ricavati senza l'uso di trasformatori. Così facendo sia il costo che le perdite di potenza risultano ridotte.

A differenza del diode clamped dove tutti i condensatori presentano la stessa tensione ai propri capi, in questa soluzione circuitale i condensatori di clamping sono caricati a valori diversi di tensione. Per produrre la forma d'onda in uscita gli switch dei rami di uscita vengono fatti commutare in modo da combinare le varie tensioni di carica dei condensatori. Per il corretto funzionamento bisogna evitare che i condensatori di clamping vengano cortocircuitati portando in conduzione assieme i 2 IGBT interni (in fig. Q2 e Q3).

Sono presenti però anche numerosi svantaggi che hanno limitato l'uso dei capacitor clamped.

Il primo di questi è l'inizializzazione del convertitore. Infatti prima che i gate degli IGBT possano essere comandati per effettuare delle commutazioni, le cariche sui condensatori devono essere settate ai valori di tensione richiesti. Questa caratteristica complica molto il processo di modulazione.

Un altro problema invece riguarda il dimensionamento dei condensatori che compongono la rete di cabling. Siccome questi devono poter sopportare anche grosse frazioni della tensione di bus, devono essere scelti con alte tensioni ai propri capi, risultando quindi costosi ed ingombranti. Questa necessità assieme al problema dell'inizializzazione ha frenato lo sviluppo di tale soluzione circuitale.

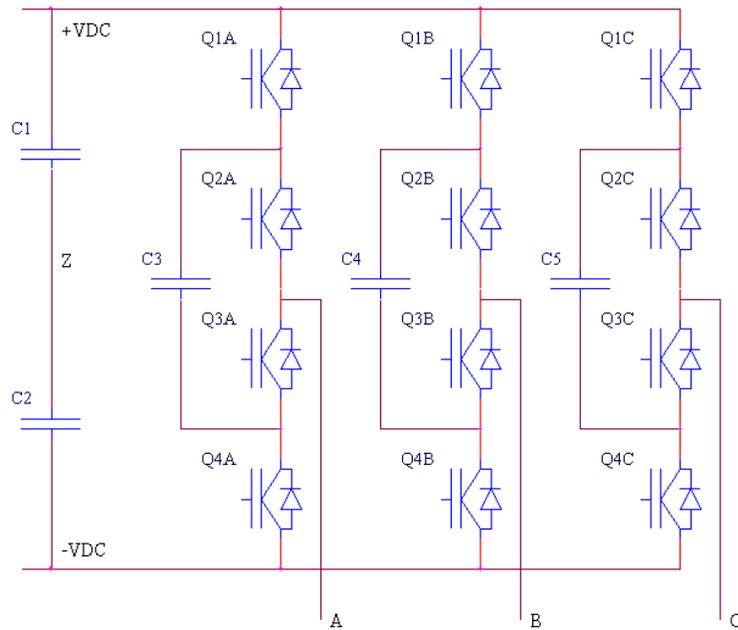


Fig.8 Inverter trifase a 3 livelli con topologia “capacitor clamped”

3.3.

INVERTER 2-LIVELLI IN CASCATA

La terza alternativa consiste nel mettere in cascata più inverter a 2-livelli a ponte intero per formare ogni ramo dell'inverter principale, come mostrato in figura 9 per un 5-livelli.

Ogni ponte intero può commutare tra tre livelli: $+V_{DC}$, 0 , $-V_{DC}$. Quindi per un 5 livelli come quello in figura, ogni ramo può dare in uscita tutte le tensioni tra $+2 V_{DC}$ e $-2V_{DC}$ a passi di V_{DC} .

In generale, n inverter a ponte intero connessi in cascata danno luogo a rami che possono commutare tra $(2n+1)$ livelli di tensione.

Per questa topologia, il bus DC per ogni inverter full bridge deve essere fornito separatamente e questo è solitamente ottenuto usando dei raddrizzatori che sono alimentati da avvolgimenti secondari di trasformatori trifase.

La topologia ad inverter in cascata ha numerosi vantaggi che la rendono attraente.

Il primo riguarda la facilità di regolazione dei bus DC come descritto sopra, mentre la seconda riguarda la modularità del controllo che può essere ottenuto. Infatti a differenza delle due topologie già trattate, nelle quali ogni ramo doveva essere controllato da un controllore comune, in questo caso ogni inverter a ponte intero può essere controllato indipendentemente dagli altri. Ovviamente gli inverter a ponte intero devono essere in comunicazione per sincronizzare le portanti, ma i controlli possono essere indipendenti. Questo permette di utilizzare circuiti di controllo molto più semplici rispetto ai casi diode-clamped e capacitor-clamped.

Ad ogni modo questa topologia è poco utilizzata per applicazioni a bassa potenza a causa della necessità di fornirgli sorgenti di tensioni DC isolate per ogni elemento a ponte intero.

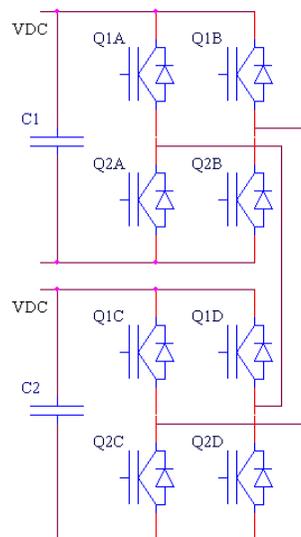


Fig.9 Ramo di un inverter a 5-livelli realizzato con la cascata di 2 inverter a 2-livelli

Capitolo 4

TECNICHE DI MODULAZIONE

Assieme alle topologie circuitali per realizzare inverter multilivello si sono sviluppate di pari passo numerose tecniche di modulazione. Anche queste presentano una maggiore complessità di realizzazione rispetto alle strategie utilizzate per gli inverter a due livelli. Come si può immediatamente notare nelle configurazioni multilivello i componenti di potenza che svolgono il ruolo di interruttori sono in numero maggiore rispetto ai due componenti per ramo che si presentavano nei due livelli. Infatti come abbiamo già visto nel capitolo precedente, ad un inverter ad n -livelli corrispondono $2(n-1)$ componenti da comandare ed è quindi chiaro che con il numero di livelli cresce linearmente il numero di componenti. Il compito del sistema di modulazione quindi non si limita a pilotare i due gate degli igbt di un ramo attivando uno o l'altro in funzione del valore del segnale di riferimento come succede per la modulazione seno-triangolo negli inverter canonici.

Il sistema di modulazione deve realizzare un controllo più articolato pilotando tutti i gate dei componenti di potenza in modo da creare il collegamento tra l'uscita del ramo e il livello di tensione del bus DC in ingresso più vicino al valore di riferimento in ogni istante.

Le strategie di modulazione che trattate verranno separate in due categorie a seconda del valore della frequenza di commutazione.

Una strategia che viene largamente impiegata in ambito industriale è la classica *PWM sinusoidale* basata sulle portanti (*SPWM*). Viene utilizzata con vari tipi di traslazione in fase o traslazioni nel tempo e riduce il contenuto armonico nella tensione di carico.

Un'alternativa molto interessante introdotta recentemente è la *space vector modulation (SVM)*.

Questi due metodi sono adottati in situazioni caratterizzate da elevata frequenza di commutazione. Per le basse frequenze di commutazione sono state sviluppate altre tecniche. Queste tecniche richiedono solo una o due commutazioni dei componenti durante un ciclo del segnale di uscita e generano quindi dei segnali a gradini. La tecnica principale che fa parte di questo gruppo è la *selective harmonic elimination PWM (SHEPWM)*.

4.1.

SHEPWM (Selective Harmonic Elimination Pulse Width Modulation)

Per applicazioni di potenze elevate, la frequenza di commutazione è limitata e la tecnica SPWM non è efficacemente utilizzabile in quanto la frequenza di modulazione non è sufficientemente elevata rispetto a quella modulante.

Avendo a disposizione poche commutazioni nel periodo, si può cercare di ottimizzare la durata dei vari impulsi, risolvendo analiticamente il problema dell'imposizione del valore della fondamentale e dell'annullamento di un certo numero di armoniche.

In pratica si possono calcolare delle funzioni del tipo:

$$h_1 = f_1(\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_k)$$

$$h_n = f_n(\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_k) \quad \text{per } n=3,5,7\dots$$

che danno il valore della fondamentale h_1 e delle armoniche dispari h_n in funzione degli istanti di commutazione $(\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_k)$ riferiti, ad esempio, su un quarto di periodo. La forma d'onda si ripete con l'usuale simmetria sui restanti $\frac{3}{4}$ di periodo.

I k istanti di commutazione vengono determinati imponendo il valore della fondamentale e in modo tale da cancellare $k-1$ armoniche.

Il problema viene impostato analiticamente e poi risolto per via numerica, memorizzando i risultati su una tabella che viene utilizzata per il controllo in tempo reale del convertitore.

Facciamo ora riferimento alla figura 10 che rappresenta una generica forma d'onda a gradini, simmetrica sul quarto di periodo, prodotta da un inverter a $(2m+1)$ -livelli, dove m è il numero istanti di commutazione in un quarto di periodo.

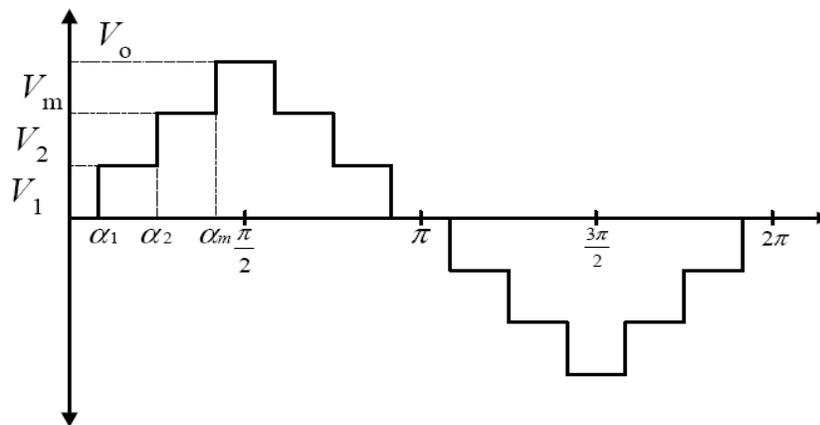


Fig.10 Forma d'onda d'uscita che si ripete con simmetria ad ogni quarto di periodo.

Applicando la serie di Fourier a questo segnale, troviamo che l'ampiezza della n -esima armonica può essere espressa come:

$$h_m = \frac{4}{n\pi} \sum_{k=1}^m [V_k \cos(n\alpha_k)]$$

dove V_k è il k -esimo livello di tensione del bus DC, n indica l'ordine dell'armonica, m è il numero degli istanti di commutazione in un quarto di periodo e α_k è il k -esimo angolo di commutazione.

Le ampiezze delle armoniche di ordine pari sono nulle a causa della simmetria del segnale.

In accordo con la figura deve essere verificata la condizione $\alpha_1 < \alpha_2 < \dots < \alpha_k < \pi/2$.

Ora, agendo direttamente sugli angoli di commutazione, si provvede ad eliminare dalla forma d'onda $m-1$ armoniche, minimizzando così la distorsione armonica del segnale che si presenterà più somigliante ad una forma d'onda sinusoidale, e regolando l'ampiezza dell'armonica fondamentale.

In generale la scelta delle armoniche da eliminare ricade su quelle di ordine minore più significative, mentre le armoniche a frequenza più alte verranno eliminate da il filtro di uscita che però in questo caso potrà essere più leggero, in quanto non deve occuparsi di filtrare le componenti armoniche più vicine alla fondamentale.

Prendendo in considerazione un inverter a cascata a 7-livelli, in cui ogni sorgente DC sia uguale a V_{DC} l'equazione base estesa diventa:

$$h_n = (4 * V_{DC}) / (\pi n) * [\cos(n\alpha_1) \pm \cos(n\alpha_2) \pm \cos(n\alpha_3)]$$

Per assegnare alla fondamentale una determinata ampiezza (indicata dall'indice di modulazione m_a), che è anche l'ampiezza che si desidera per il segnale di uscita deve essere risolta questa equazione:

$$[\cos(\alpha_1) - \cos(\alpha_2) + \cos(\alpha_3)] = 3m_a\pi/4$$

Ovviamente gli angoli di commutazione che risolvono tale equazione sono infiniti.

Si prosegue però riducendo il contenuto armonico del segnale di uscita eliminando 2 componenti ($m-1$ con $m=3$ per il 7-livelli).

Per esempio è realistico scegliere di eliminare la 5° e la 7° armonica, quindi si aggiungono a sistema due equazioni:

$$[\cos(5\alpha_1) - \cos(5\alpha_2) + \cos(5\alpha_3)] = 0$$

$$[\cos(7\alpha_1) - \cos(7\alpha_2) + \cos(7\alpha_3)] = 0$$

Gli angoli soluzione risultano in questo caso unici. Nel caso risultino essere maggiori di $\pi/2$, esistono degli accorgimenti particolari per risolvere il problema che qui non vengono trattati.

4.2.

SPWM (Sinusoidal Pulse Width Modulation)

La tecnica SPWM per gli inverter multilivello è basata sulla classica modulazione seno triangolo per gli inverter due livelli che prevede l'uso di una portante triangolare e di un segnale di riferimento sinusoidale. La sola differenza tra la SPWM per i 2-livelli e la SPWM multilivello è il numero di portanti triangolari necessarie. Per un inverter ad n -livelli sono utilizzate $n-1$ portanti triangolari. Le interazioni tra le portanti e il riferimento sinusoidale sono controllate per generare i segnali di controllo che pilotano coppie di interruttori complementari negli inverter diode-clamped, capacitor-clamped, o una particolare cella nella configurazione in cascata.

Tutte le tecniche SPWM utilizzano quindi un approccio multilivello, ma si differenziano in 3 tipologie in base a come sono disposte le portanti:

1. Portanti traslate verticalmente (PD,POD,APOD).
2. Portanti traslate orizzontalmente (PS).
3. Disposizione ibrida delle portanti (H).

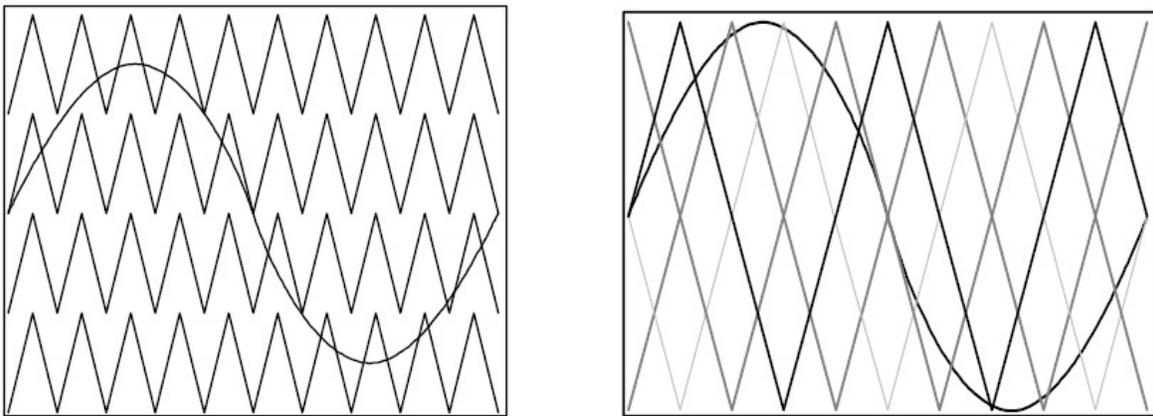


Fig.11 Quattro portanti traslate verticalmente (a sinistra) e orizzontalmente (a destra)

Per proseguire con la trattazione di tutte le tipologie è necessario introdurre due parametri relativi alle modulazioni:

- m_f : indica il rapporto tra la frequenza della portante f_c e la frequenza del segnale modulante f_o .

$$m_f = f_c / f_o$$

- m_a : è l'indice di modulazione, detto anche rapporto di modulazione di ampiezza ed è dato dal rapporto tra il valore di picco del segnale modulante e il valore di picco della portante triangolare.

$$m_a = V_m / V_p$$

4.2.1. PORTANTI TRASLATE VERTICALMENTE

La strategia a traslazione verticale delle portanti però può essere implementata in maniera più semplice rispetto a qualsiasi altra tecnica di controllo.

Per quest'ultima esistono tre varianti, ognuna con differenti relazioni tra le fasi delle portanti e tutte possono essere usate per la modulazione dell'inverter multilivello:

- *Alternative phase opposition disposition (APOD)*
- *Phase-opposition disposition (POD)*
- *Phase disposition (PD)*

Tra queste tre diverse strategie viene sempre preferita la strategia PD perché produce una minore distorsione armonica nella tensione di linea di uscita.

Qui di seguito vengono proposti una serie di grafici relativi ad un inverter 5-livelli che fanno vedere la disposizione delle portanti, il segnale di uscita e lo spettro in frequenza ottenuto con la trasformata di Fourier dello stesso per i tre diversi tipi di modulazione SPWM.

Nei grafici che seguono si fa riferimento a portanti triangolari alla frequenza $f_c = 1050\text{Hz}$ e ad una frequenza del segnale di riferimento pari a $f_m = 50\text{Hz}$.

PD (Phase Disposition)

Le portanti sono disposte in fase l'una con l'altra e sovrapposte in ampiezza come si vede nella parte alta della figura 12.

Per questa tecnica una significativa quantità di energia si dispone nello spettro alla frequenza della portante f_c . La componente alla frequenza f_c però, essendo presente in ogni fase, non si presenterà nelle tensioni di linea.

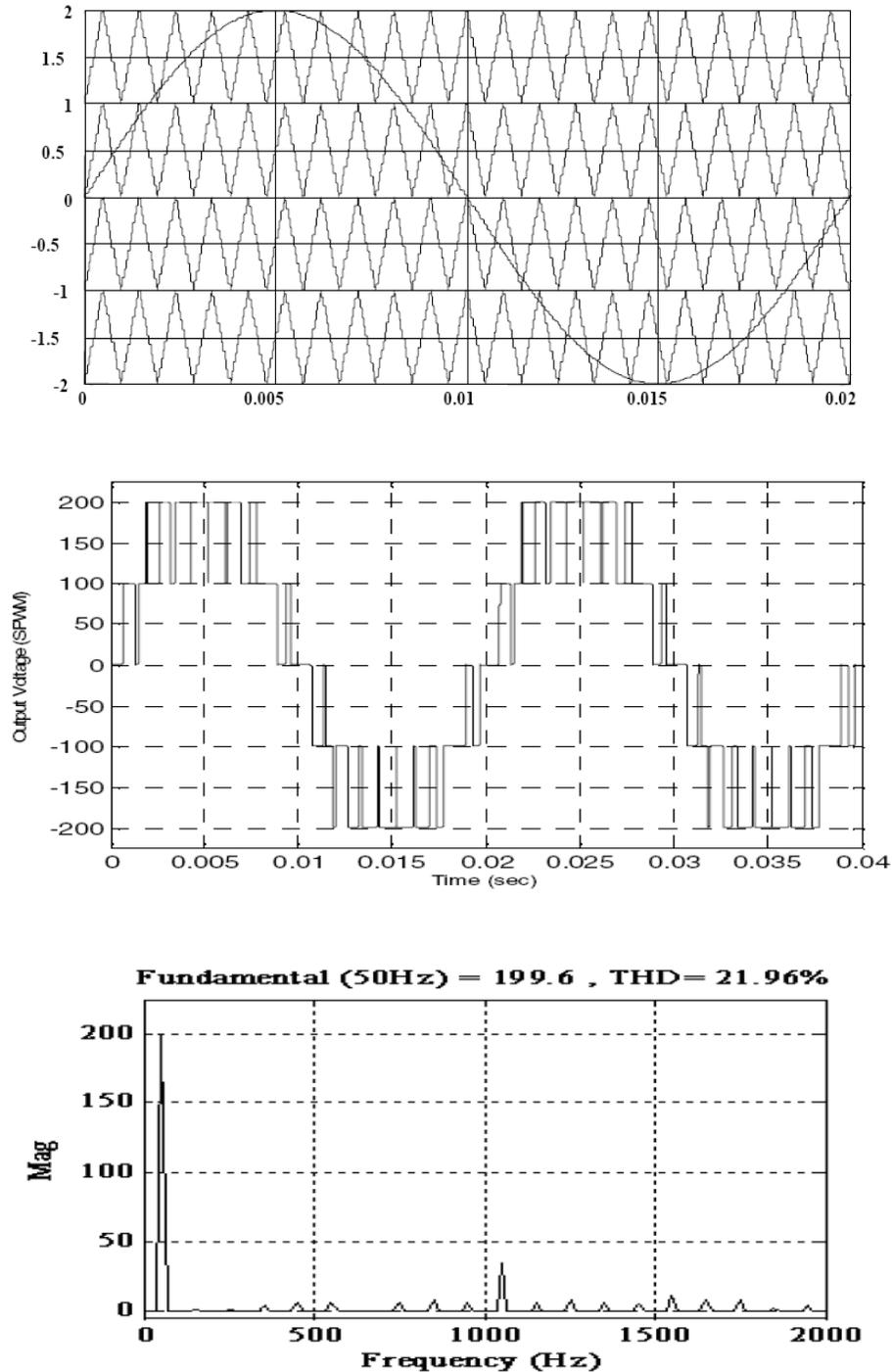


Fig.12 Disposizione delle portanti, segnale di uscita e suo spettro per disposizione PD

POD (Phase Opposition Disposition)

Le portanti sopra lo zero sono in fase, e anche le portanti poste sotto lo zero sono in fase tra di loro, ma tra le prime e le seconde però c'è uno sfasamento di 180°.

Come nella PD, le armoniche significative sono localizzate nell'intorno della frequenza f_c .

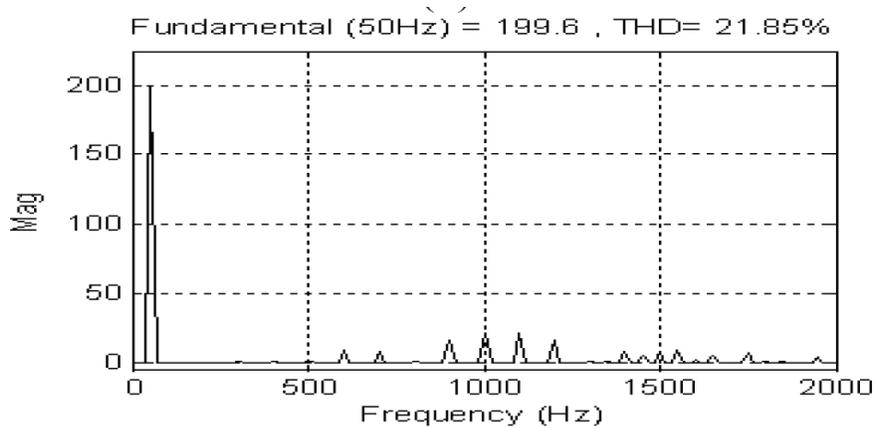
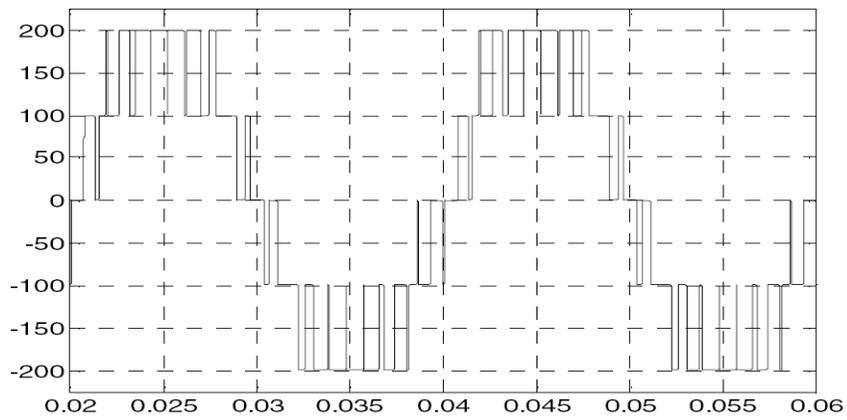
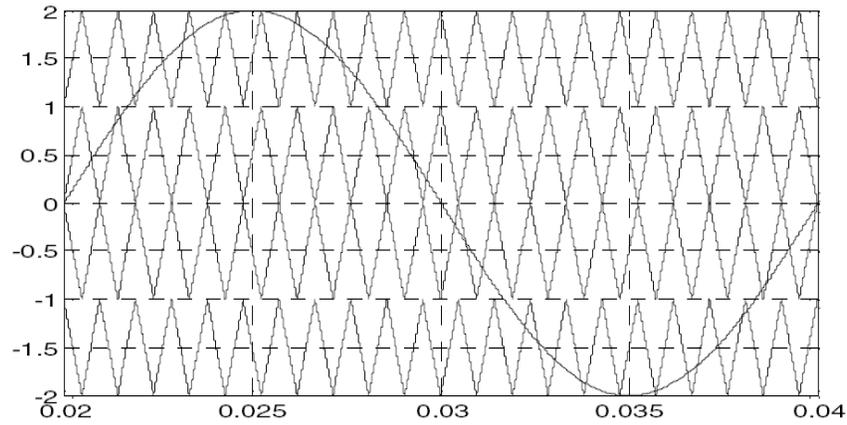


Fig.13 Disposizione delle portanti, segnale di uscita e suo spettro per disposizione POD

APOD (Alternative Phase Opposition Disposition)

Questa disposizione prevede che ogni portante sia sfasata di 180° rispetto alle 2 portanti adiacenti.

Le armoniche significative sono centrate attorno alla frequenza f_c , ma saranno nulle alla frequenza f_c .

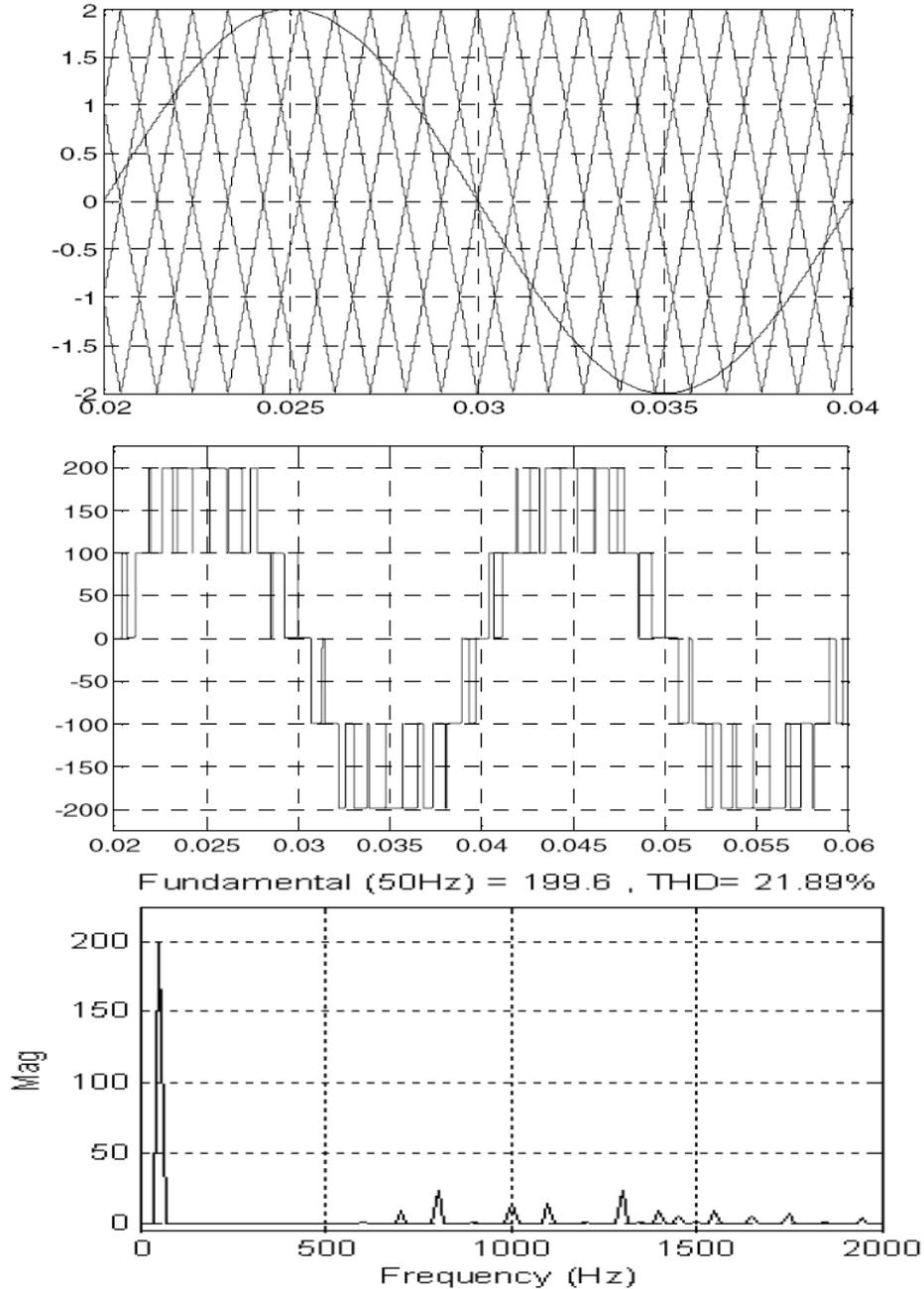


Fig.14 Disposizione delle portanti, segnale di uscita e suo spettro per disposizione APOD

Le tre tecniche di disposizione della portanti qui descritte danno luogo a forme d'onda di uscita molto simili, inoltre, presentano segnali di decisione con frequenza media minore della frequenza della portante.

IMPLEMENTAZIONE ANALOGICA DELLA SPWM

Qui di seguito, in figura 3.4, è riportato un circuito che realizza la modulazione PD su un ramo di 4 IGBT.

Come si vede dalla figura 15, la portante triangolare positiva e il segnale sinusoidale di riferimento sono comparati in modo da produrre il segnale che entrando nel gate di Q1 comanda le sue commutazioni, e dopo essere stato invertito controlla anche le commutazioni di Q3. La portante negativa viene comparata con il riferimento sinusoidale per controllare le commutazioni di Q2 e ,dopo la negazione, di Q4.

Tra la logica di controllo e i gate degli IGBT nello schema viene aggiunto un “tempo morto”.

Questo è un ritardo che viene introdotto appositamente dal circuito per evitare situazioni che porterebbero alla rottura dei dispositivi del circuito. Quando la logica di controllo effettua una commutazione sulla propria uscita che prevede l'accensione di un IGBT, interviene un circuito hardware oppure un sistema software che ritarda questa commutazione di un tempo sufficiente all'IGBT complementare di entrare completamente in interdizione.

Se non fosse prevista questa logica infatti, a causa dei tempi di ritardo della catena di comando e degli interruttori, potrebbe succedere nelle commutazioni che più di 2 IGBT siano contemporaneamente in conduzione provocando un corto circuito.

Facendo riferimento alla figura 15, se tutti i 4 interruttori si trovassero in conduzione nello stesso istante, ci sarebbe un collegamento a bassa impedenza tra $V_s/2$ e $-V_s/2$ che porterebbe alla rottura degli IGBT a causa della sovracorrente che li attraverserebbe.

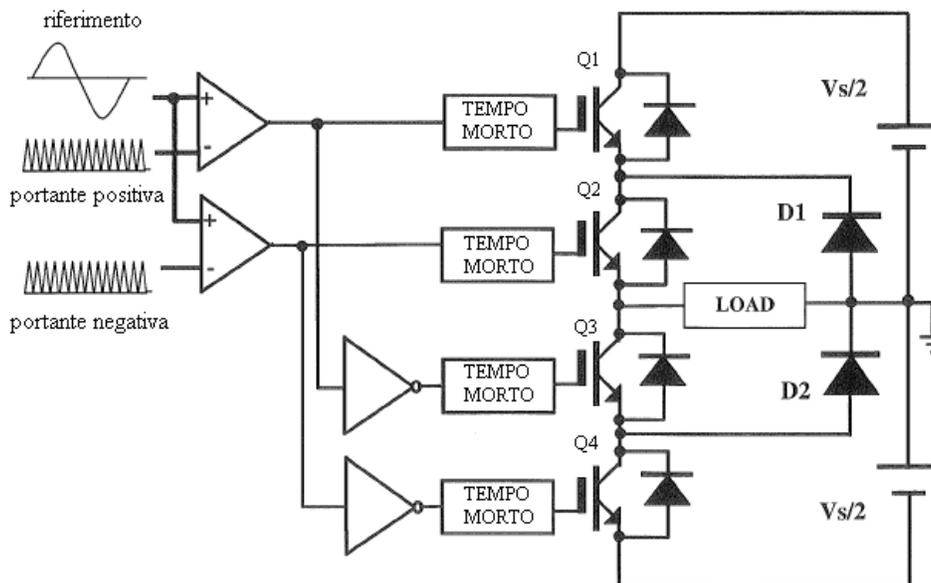


Fig.15 Circuito analogico che realizza la modulazione PD

Semiperiodo positivo: L'IGBT Q2 è sempre ON mentre Q4 rimane OFF. Lo switch ausiliario Q3 è controllato in modo complementare rispetto a Q1. In questa situazione il circuito può assumere 2 soli stati. Il primo con Q1 e Q2 in conduzione e l'uscita connessa a $V_s/2$ ed il secondo con Q2 e Q3 in conduzione e una tensione al carico nulla.

In questo semiperiodo la tensione di uscita varia tra i valori $+V_s/2$ e 0.

Semiperiodo negativo: L'IGBT Q3 è sempre ON mentre Q1 rimane OFF. Lo switch ausiliario Q2 è controllato in modo complementare rispetto a Q4. In questa situazione il circuito può assumere 2 soli stati. Il primo con Q3 e Q4 in conduzione e l'uscita connessa a $-V_s/2$ ed il secondo con Q2 e Q3 in conduzione e una tensione al carico nulla.

In questo semiperiodo la tensione di uscita varia tra i valori $-V_s/2$ e 0.

IMPLEMENTAZIONE DIGITALE DELLA SPWM

L'implementazione digitale della SPWM è basata sulla tecnica classica della SPWM appena trattata, con le portanti triangolari e l'onda sinusoidale di riferimento. La sola differenza rispetto alla tecnica classica analogica è data dal fatto che nella SPWM digitale è utilizzata una tabella che raccoglie i valori ottenuti campionando l'onda sinusoidale di riferimento ad una certa frequenza. Come risultato, il segnale di riferimento è frutto di un campionamento memorizzato su di una memoria.

Il campionamento dell'onda sinusoidale può essere di due tipi:

- Campionamento simmetrico
- Campionamento asimmetrico

Nel campionamento simmetrico, l'onda sinusoidale di riferimento viene campionata solo nei picchi positivi della portante, e il campione viene mantenuto per l'intero periodo fino al picco successivo. Questo introduce una distorsione nel segnale modulante che non sarà più perfettamente sinusoidale e uno sfasamento tra il segnale modulante e la componente fondamentale della tensione di uscita. In questo caso la frequenza di campionamento è pari a quella della portante. Lo sfasamento introdotto è dato da π/m_f , dove $m_f = f_c/f_m$. (f_c = frequenza della portante; f_m =frequenza dell'onda sinusoidale di riferimento).

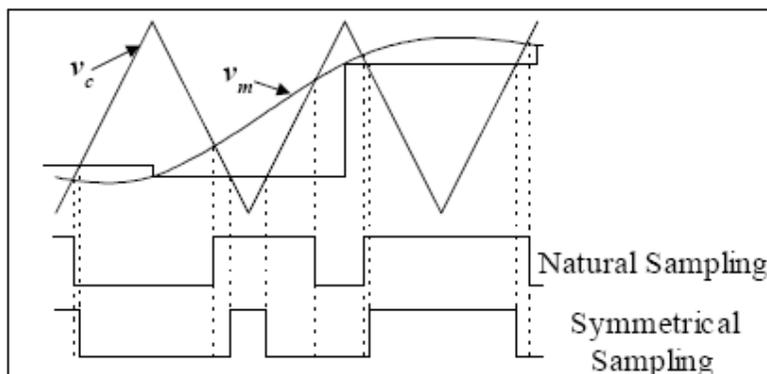


Fig.16
Esempio del
campionamento
simmetrico

Nel campionamento asimmetrico il segnale di riferimento viene campionato sia sui picchi negativi che sui picchi positivi della portante, e dopo il campione il segnale viene mantenuto costante per metà del periodo della portante. Il segnale che risulta da questo campionamento presenterà quindi una frequenza doppia rispetto all'onda triangolare. Generalmente viene preferita la modulazione asimmetrica perché utilizza una frequenza di campionamento doppia e dà luogo a prestazioni migliori. La tensione di uscita presenta uno sfasamento di $\pi/2m_f$.

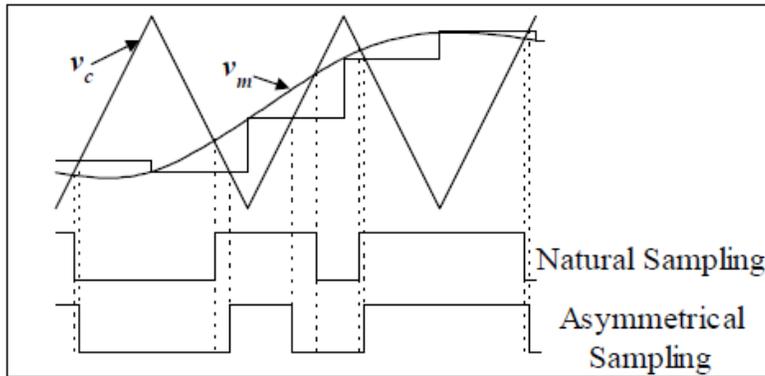


Fig.17
Esempio del
campionamento
asimmetrico

Confrontando la SPWM analogica e la SPWM digitale emerge che la soluzione digitale presenta questi svantaggi:

- La strategia SPWM digitale campiona il segnale di ingresso all'inizio del ciclo della portante e nel corso del periodo non si hanno informazioni sull'evoluzione del segnale.
- Questo introduce uno sfasamento nel segnale di uscita, rispettivamente π/m_f e $\pi/2m_f$ per la modulazione simmetrica ed asimmetrica, dove m_f è l'indice di modulazione in frequenza.
- Questo ritardo nell'uscita è significativo quando il rapporto tra la frequenza della portante e la frequenza del segnale di riferimento è basso.
- Un altro effetto indesiderato della modulazione SPWM digitale è la distorsione delle armoniche di ordine dispari nel segnale "sintetizzato".

Un altro tipo di modulazione si propone di risolvere i problemi appena elencati caratteristici della modulazione digitale utilizzando questa tecnica: l'ampiezza del segnale viene calcolata all'istante di attraversamento, e questo valore viene assunto per l'intero semiperiodo.

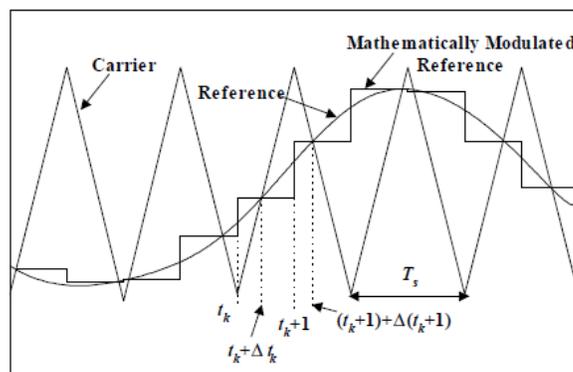


Fig.18
Campionamento agli
attraversamenti

Il k -esimo campione da il valore del segnale discreto per il semiperiodo che inizia all'istante $t_k = kTs/2$. Un processo di interpolazione poi permette di realizzare il segnale che si vede in figura partendo dai campioni. Come si nota dalla figura esiste un intervallo di tempo Δt_k tra l'istante di campionamento t_k e l'istante in cui si incrociano la portante triangolare ed il segnale sinusoidale di riferimento $t_k + \Delta t_k$. A causa di questo ritardo viene introdotto un ritardo di fase nella forma d'onda di uscita come si è visto in fig. Se tale ritardo Δt_k può essere calcolato, invece di utilizzare per il confronto con la portante i campioni prelevati ai multipli di t_k , si possono utilizzare per il confronto i campioni prelevati all'istante $t_k + \Delta t_k$. Così facendo il segnale ottenuto dal confronto commuterà esattamente agli istanti di attraversamento, annullando il ritardo di fase in uscita.

La procedura per calcolare il ritardo Δt_k come richiesto per utilizzare il metodo appena descritto è la seguente:

Definiamo il segnale sinusoidale di riferimento

$$V_r(t) = m_a V_m \sin(\omega_m t)$$

dove m_a = indice di modulazione.

V_m = valore di picco del segnale di riferimento.

$\omega_m = 2\pi f_m$.

f_m = frequenza fondamentale del segnale di riferimento.

t_k = istante in cui la sinusoide viene campionata.

Definiamo poi il segnale portante con due equazioni, una valida per le pendenze positive e una per le pendenze negative

$$V_{c(p)} = 2V_c f_c t - V_c/2$$

$$V_{c(n)} = -2V_c f_c t + V_c/2$$

dove V_c = valore di picco del segnale portante.

f_c = frequenza della portante.

Facendo riferimento alla figura si osserva che il valore di Δt_k può essere calcolato semplicemente eguagliando l'equazione del segnale di riferimento con quella del fronte di salita della portante (ad esempio per $t_k + \Delta t_k$ in figura), o con quella del fronte di discesa della portante (ad esempio per $t_{k+1} + \Delta t_{k+1}$ in figura).

Una volta trovato il valore di Δt_k il segnale modulato viene modificato in

$$V_r(t) = m_a V_m \sin(\omega_m (t_k + \Delta t_k))$$

mantenuto costante per periodi di $Ts/2$. Questo commuterà esattamente negli istanti di incrocio tra il nuovo segnale di riferimento e la portante facendo in modo che il segnale di uscita non presenti ritardi di fase.

Il modello matematico appena descritto viene esteso al campo degli inverter multilivello. La sola differenza tra la procedura sopra esposta e quella necessario a calcolare Δt_k per i multilivello è che, prevedendo l'uso di portanti multiple, bisogna individuare l'esatta regione di intersezione tra segnale di riferimento e la portante. In altre parole la regione di operazione e le regione tra cui si effettua una transizione devono essere determinate.

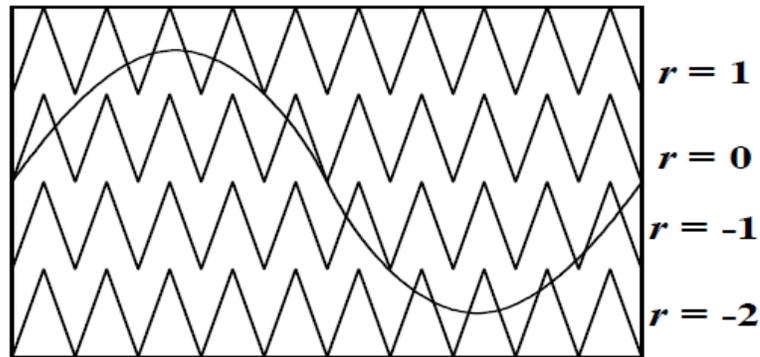


Fig.19 Riferimento e portanti

In figura 19 sono rappresentati il segnale sinusoidale di riferimento e le quattro portanti necessarie per implementare la PD SPWM per un inverter 5-livelli. Ognuna della portanti è considerata come una regione. In questo caso specifico le regioni sono $r = 1, 0, -1, -2$. I segnali dati dal confronto tra il riferimento e la regione $r = 1$ sono utilizzati per pilotare lo switch S1 e in maniera complementare S'1, allo stesso modo i segnali ottenuti dalla regione $r = 0$ pilotano lo switch S2 e in maniera complementare S'2, quelli dalla regione $r = -1$ pilotano lo switch S3 e in maniera complementare S'3 e quelli dalla regione $r = -2$ pilotano lo switch S4 e in maniera complementare S'4.

La formula per calcolare il valore di Δt_k nel fronte di salita e di discesa per le varie portanti triangolari può essere ricavata estendendo quella vista sopra per il caso di inverter 2-livelli.

La transizione da una regione di operazione ad un'altra viene determinata in base al valore di Δt_k calcolato.

Il criterio per determinare la commutazione tra una regione ed un'altra quando c'è un incrocio nella fase di salita della portante fa questo controllo:

se $\Delta t_k > 1/2f_c$ la transizione avviene da una regione alla regione superiore, quindi $r_{new} = r_{old} + 1$

se $\Delta t_k < 0$ la transizione avviene da una regione alla regione inferiore, quindi $r_{new} = r_{old} - 1$

In modo del tutto analogo quando c'è un incrocio nella fase di discesa della portante, il criterio fa questo controllo:

se $\Delta t_k > 1/2f_c$ la transizione avviene da una regione alla regione inferiore, quindi $r_{new} = r_{old} - 1$

se $\Delta t_k < 0$ la transizione avviene da una regione alla regione superiore, quindi $r_{new} = r_{old} + 1$.

4.2.2. PORTANTI TRASLATE ORIZZONTALMENTE

Questa tecnica, solitamente abbreviata con la sigla PS (Phase Shifting), utilizza lo stesso numero ($n-1$) di portanti che utilizza la SPWM con portanti traslate in verticale, ma a differenza di queste ultime, tutte le portanti sono disposte nella stessa fascia di tensioni, e sono sfasate tra di loro di $360^\circ/(n-1)$.

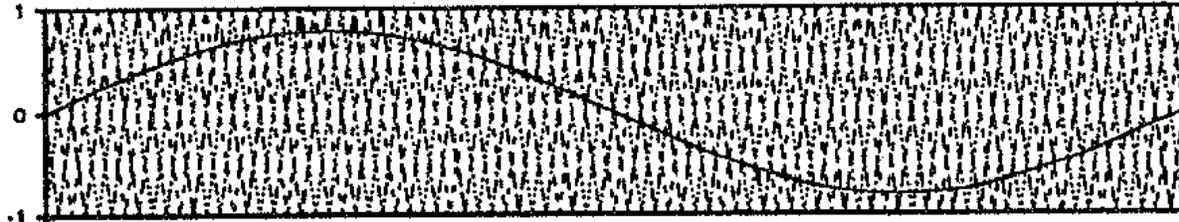


Fig.20 Segnale di riferimento e quattro segnali delle portanti (5-livelli)

Le quattro onde triangolari sono sfasate di 90° una dall'altra e le proprie ampiezze variano nello stesso intervallo di tensioni.

Questa tecnica si presta bene ad essere usata per inverter in cascata, in quanto ogni cella darà il suo contributo indipendentemente dalle altre. Nella topologia diode-clamped tali segnali non possono essere applicati alle coppie complementari di interruttori, ma sarebbe necessario un sistema di controllo più complicato.

Qui sotto in figura 21 riportiamo, per lo stesso inverter, la forma d'onda della tensione di fase e il proprio spettro in frequenza.

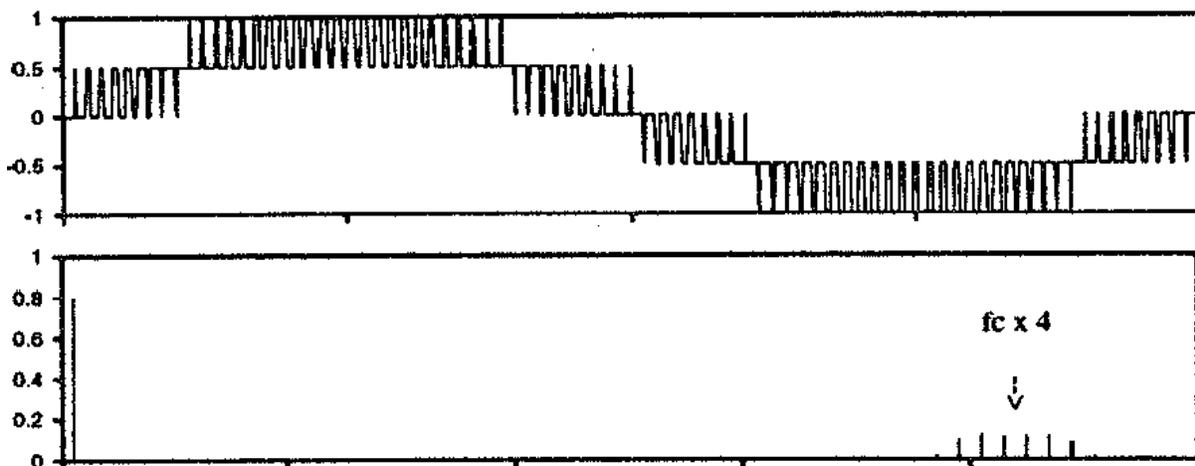


Fig.21 Segnale di uscita con spettro in frequenza

Come si nota osservando lo spettro in figura 21 le armoniche sono posizionate attorno alla frequenza $(n-1)f_c$, e quindi con l'aumentare del numero di livelli n cresce la distanza tra la componente fondamentale e le altre componenti. La proprietà è evidente in quanto la frequenza f_c viene moltiplicata per il numero di portanti. Il vantaggio che ne deriva è che ogni cella di un inverter a cascata, con n celle, ha una frequenza di commutazione n volte inferiore alla frequenza di

commutazione effettivamente vista in uscita. Ciò permette di ridurre la frequenza di commutazione delle celle diminuendo di conseguenza le perdite.

4.2.3. PORTANTI TRASLATE IN MANIERA IBRIDA

Questa tecnica è nata dalla combinazione delle tecniche appena trattate, cioè utilizza sia la traslazione orizzontale sia quella verticale delle portanti.

Le portanti utilizzate per questa modulazione vengono disposte in due sole bande, una sopra e una sotto lo zero. A differenza delle tecniche viste precedentemente però, ogni banda può accogliere più portanti traslate in fase, cioè disposte come nella tecnica PS sfasate di $360/[(n-1)/2]$.

Per esempio nel caso di un inverter 5-livelli, 2 delle 4 portanti vengono disposte sopra lo zero e 2 sotto lo zero. Le 2 portanti positive sono sfasate di 180° come le 2 portanti negative. Nella figura 22 si può vedere chiaramente come sono disposte le 4 portanti e il segnale di riferimento in questo caso.

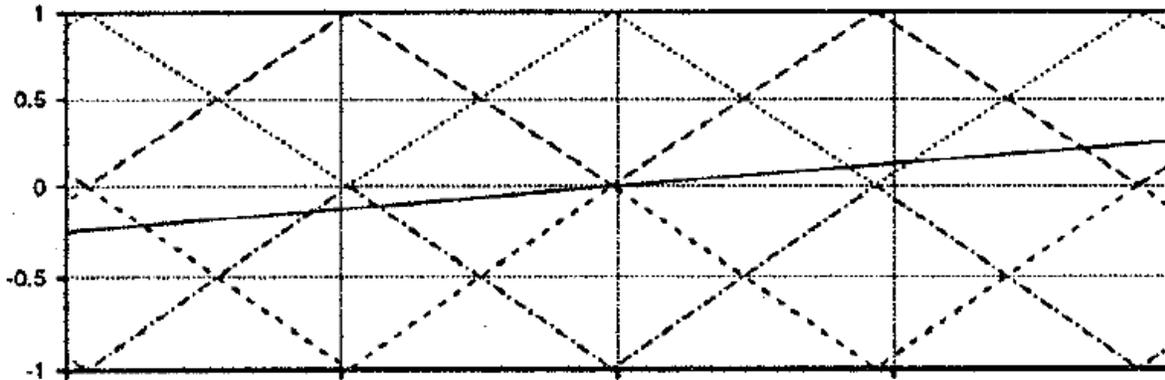


Fig.22 Disposizione delle portanti in maniera ibrida per il caso 5-livelli

Nel caso di un 7-livelli invece, 3 saranno poste sfasate di 120° tra loro sopra lo zero, e le altre 3 sfasate nello stesso modo ma sotto lo zero.

Guardando lo spettro del segnale di uscita, riportato in figura 23 assieme a grafico delle portanti e del segnale di riferimento e al grafico della tensione di uscita di un ramo, risulta importante notare che il contenuto armonico significativo del segnale che si ottiene in uscita utilizzando la tecnica ibrida si concentra attorno alla frequenza $f_c(n-1)/2$.

Quindi per esempio in un'applicazione a 5-livelli le armoniche si localizzano attorno alla frequenza $2f_c$, attorno a $3f_c$ per un inverter 7-livelli e attorno a $4f_c$ per un 9-livelli.

La distanza tra la fondamentale e la prima armonica significativa quindi aumenta di pari passo al numero di livelli n dell'inverter.

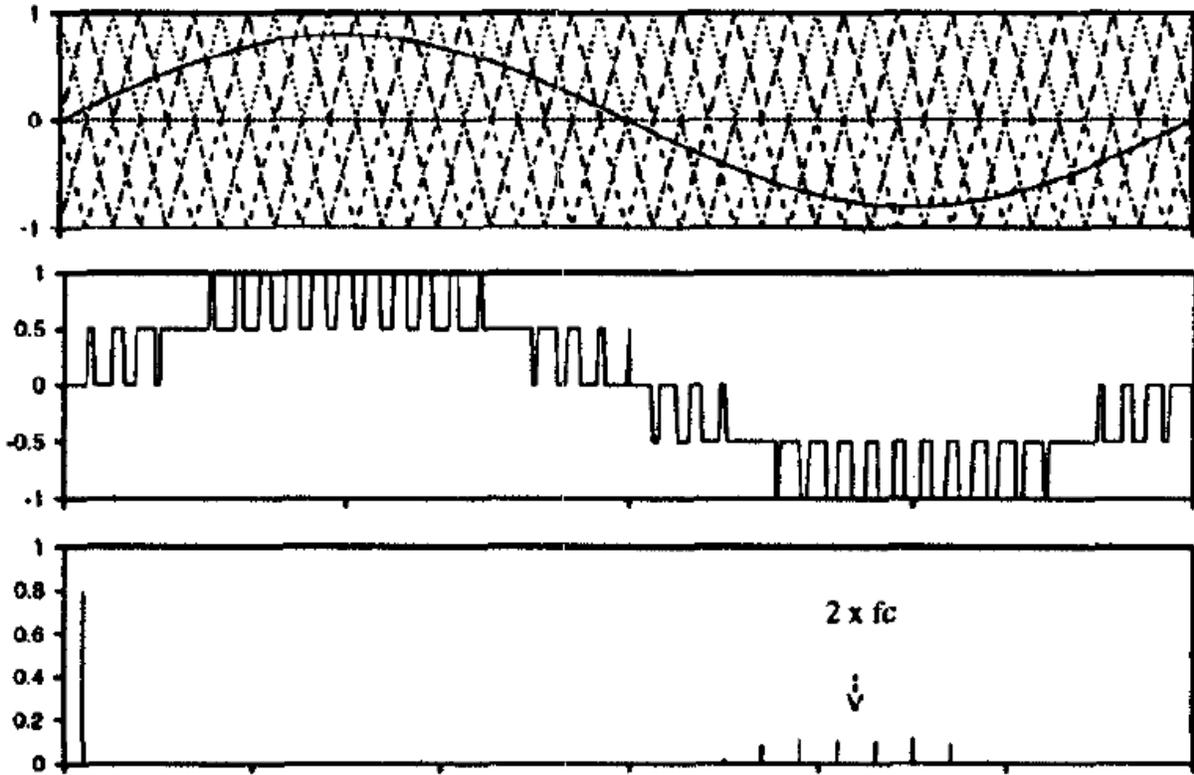


Fig.23 Portanti e segnale di riferimento, segnale di uscita e spettro in frequenza

4.3.

SVM (Space Vector Modulation)

La modulazione vettoriale, o *Space Vector Modulation* (SVM), è una tecnica di modulazione che si basa sulla rappresentazione di vettori a tre componenti in un piano, usualmente denominato α - β , ottenibile attraverso una trasformazione lineare denominata trasformata α - β o trasformata ad assi fissi. Questa rappresentazione è sempre possibile, senza perdita di informazioni, nel caso in cui esista un vincolo tra le componenti del vettore. Negli inverter trifase senza neutro il vincolo è rappresentato dal fatto che la somma delle tre correnti è sempre nulla.

Analizziamo più in dettaglio la trasformata α - β .

Consideriamo un vettore a tre componenti $[x_a \ x_b \ x_c]$, e applichiamo la trasformazione lineare \mathbf{T} .

$$\begin{bmatrix} x_\alpha \\ x_\beta \\ x_\gamma \end{bmatrix} = \mathbf{T} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \\ 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \end{bmatrix} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix}$$

Dal punto di vista geometrico la trasformazione \mathbf{T} rappresenta un cambiamento del sistema di riferimento abc al sistema $\alpha\beta\gamma$.

Questa trasformata presenta però una particolarità che sta alla base dell'utilizzo di questa tecnica di modulazione negli inverter, infatti la componente x_γ è proporzionale alla somma delle componenti a, b e c del vettore di partenza e può essere eliminata se tra le componenti x_a , x_b e x_c esiste un vincolo, che come anticipato viene dato dalla mancanza del neutro. Si può quindi assumere che la componente x_γ sia nulla e che di conseguenza la trasformata fornisca un sistema a due variabili partendo da uno a tre variabili, senza perdere informazioni.

$$\begin{bmatrix} x_\alpha \\ x_\beta \\ x_\gamma \end{bmatrix} = \mathbf{T} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix}$$

Prendendo in considerazione un sistema trifase, con ciascuna tensione di fase rappresentante una componente, ci si può avvalere di tale proprietà della trasformazione.

Infatti, in un sistema senza neutro, x_γ è sempre nulla se ci riferiamo a delle correnti, oppure è comunque trascurabile se rappresenta l'informazione della tensione di centro stella.

Questo equivale a dire che, note x_α e x_β , eseguendo l'antitrasformata e aggiungendo l'equazione delle correnti di fase o della tensione del centro stella si può risalire alle componenti x_a , x_b e x_c .

Di fatto è possibile passare da tre tensioni sinusoidali delle fasi

$$e_a = V_M \sin(\omega t)$$

$$e_b = V_M \sin(\omega t - 2/3\pi)$$

$$e_c = V_M \sin(\omega t + 2/3\pi)$$

alla rappresentazione vettoriale sul piano α - β , più precisamente ad un vettore di modulo costante che ruota su un piano a velocità ω e con coordinate:

$$e_\alpha = \sqrt{2/3} * V_M \sin(\omega t)$$

$$e_\beta = -\sqrt{2/3} * V_M \sin(\omega t).$$

Passando ora a considerare gli inverter trifase vediamo come questa rappresentazione può essere sfruttata.

Prendiamo per esempio un inverter a 3-livelli trifase. Il numero di stati possibili dell'inverter trifase (ovvero di combinazioni possibili degli interruttori) è $3^3=27$, ognuno dei quali genera un vettore (alcuni sono ridondanti in quanto generati da più combinazioni).

Osservando la figura seguente si può notare il cambiamento di assi da a,b,c a α , β e l'insieme dei vettori generabili per questo inverter, tutti corrispondenti a particolari terne di tensioni sulle fasi.

Ogni vettore è associato ad un codice a tre cifre, ognuna delle quali rappresenta in quale dei 3 stati si trova la fase corrispondente.

Combinando opportunamente i vettori generabili istantaneamente dall'inverter, è possibile generare mediamente qualunque vettore che giaccia all'interno dell'esagono appena descritto.

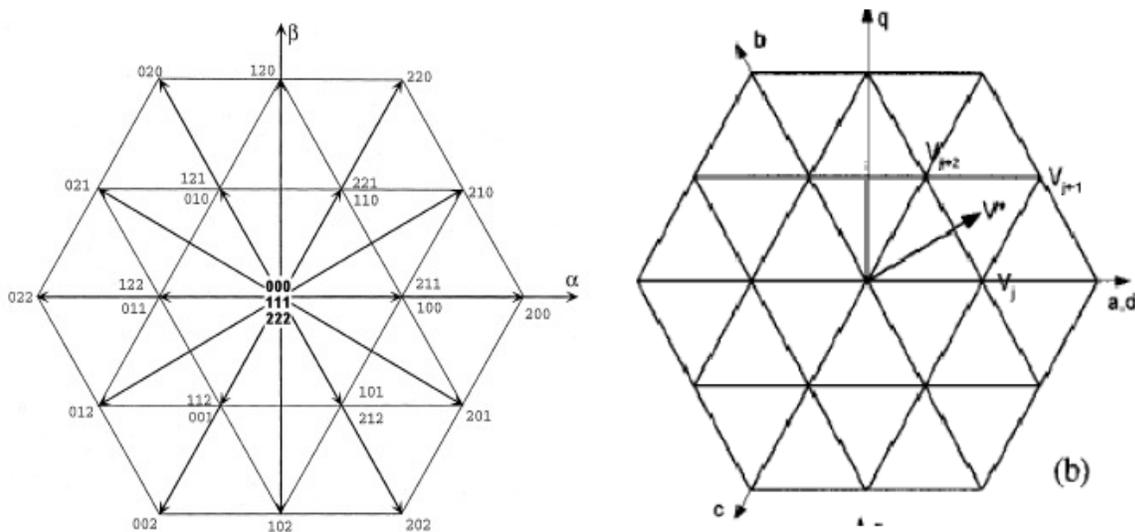


Fig.24 Diagramma vettoriale per un inverter trifase 3-livelli

Facendo riferimento alla figura 24, poniamo di voler ottenere sulle fasi delle tensioni di fase associate al vettore V^* . Questo vettore non fa parte dei 27 associati agli stati di commutazione degli

interruttori, ma risulta chiaro che può essere ottenuto combinando i tre vettori che indicano i vertici del triangolo in cui è contenuto. I tre vettori V_j , V_{j+1} e V_{j+2} che puntano i vertici del triangolo in cui è contenuto il riferimento vengono chiamati vettori adiacenti a V^* .

Il vettore V^* può essere ottenuto tramite la somma dei vettori adiacenti, ognuno moltiplicato per uno scalare compreso tra 0 e 1 ($\delta_0, \delta_1, \delta_2$):

$$V^* = V_j \delta_0 + V_{j+1} \delta_1 + V_{j+2} \delta_2$$

Ora consideriamo un periodo di tempo T , con $T_j = \delta_0 T$, con $T_{j+1} = \delta_1 T$ e con $T_{j+2} = \delta_2 T$. Otteniamo:

$$V^* = (V_j T_j + V_{j+1} T_{j+1} + V_{j+2} T_{j+2}) / T$$

In altri termini, facendo generare all'inverter tensioni sulle fasi corrispondenti al vettore V_j per un tempo T_j , poi le tensioni corrispondenti a V_{j+1} per un tempo T_{j+1} e infine quelle relative a V_{j+2} per T_{j+2} , alla fine del periodo T si avrà che la media su tale periodo delle tensioni generate in uscita dall'inverter sarà esattamente la terna di tensioni corrispondente al vettore di riferimento V^* .

E' proprio questo il principio che sta alla base dell'utilizzo della SVM come sistema di modulazione per inverter trifase. Infatti prendendo brevi periodi di tempo T , viene generato per ogni T un certo valor medio di tensione sulle fasi e, più brevi saranno questi periodi, migliore sarà l'uscita dell'inverter.

Di seguito sono elencate delle osservazioni sulla modulazione SVM:

- Per passare da un vettore dell'esagono ad uno adiacente è necessaria una sola commutazione. Per questo motivo nella generazione del vettore V^* si utilizzano vettori adiacenti (si potrebbero, infatti, utilizzare anche altri vettori).
- Le massime tensioni sinusoidali e simmetriche sono rappresentate dal cerchio inscritto nell'esagono. Tale valore è circa pari a $1,15V_{DC}$, con V_{DC} tensione del bus di ingresso.
- La frequenza delle commutazioni dipende linearmente da $1/T$. Maggiore è questa frequenza e migliore sarà l'approssimazione delle sinusoidi in uscita.
- Il controllo che genera i segnali di pilotaggio degli inverter deve calcolare tramite specifici algoritmi sia quali sono i vettori adiacenti al V^* , considerando anche quali combinazioni di interruttori permettano il minor numero di commutazioni, sia i tempi T_j, T_{j+1} e T_{j+2} .

Gli ultimi due punti meritano un approfondimento in quanto sorgono alcuni problemi. Aumentando il numero di livelli il numero di stati e la loro ridondanza aumenta enormemente, tanto che già i vettori generabili da un inverter a 5 livelli sono 125, come si vede nella figura. La complessità del sistema di controllo aumenta, e così i tempi necessari per il calcolo dei segnali di pilotaggio degli interruttori. Questo pone un limite inferiore al tempo T , limite crescente con l'aumento dei livelli.

Una soluzione che viene adottata per invertire con un numero alto di livelli è lo *Space Vector Control (SVC)*.

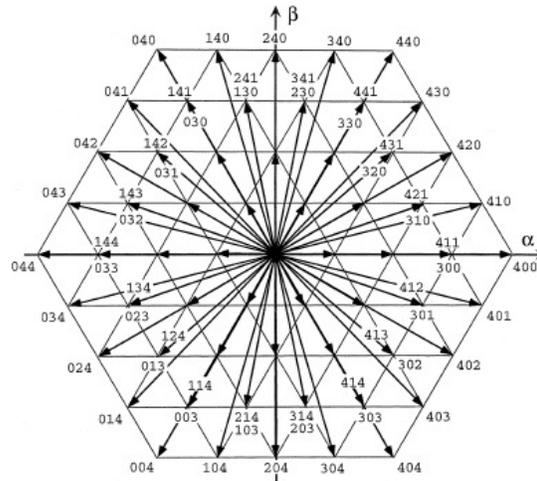


Fig.25
 Diagramma vettoriale per un inverter 5-livelli.
 Le combinazioni sono 125.

Lo schema base del sistema è lo stesso ma è escogitata una semplificazione: vista l'alta densità dei vettori generabili, l'errore tra il vettore di riferimento V^* e quello adiacente più vicino è molto piccolo, e quindi può essere approssimato con quest'ultimo. In termini diversi si può dire che non viene più usato il metodo dei tre vettori applicati per tempi diversi al fine di calcolare le tensioni medie su ciascun periodo T , ma viene direttamente generata una tensione a scala, come si è visto nella trattazione delle topologie. La maggior quantità di "scalini" disponibili permette di ottenere un'approssimazione accettabile della forma d'onda, con il vantaggio addizionale di poter diminuire la frequenza di commutazione dei dispositivi rispetto all'SVM e quindi le perdite. L'SVC dunque può essere catalogata come tecnica a bassa frequenza.

In figura si può vedere una rappresentazione con diagramma vettoriale del discorso appena fatto. Il cerchio tracciato è identificato dalla rotazione del vettore che nel tempo dovrebbe essere generato dall'inverter in questione per avere le tensioni sinusoidali delle fasi tra loro uguali e sfasate di 120° . I punti in rilievo sono invece quei vettori che vengono effettivamente generati per approssimare le sinusoidi.

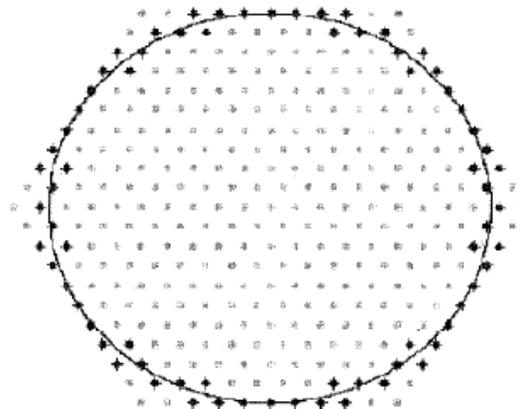


Fig.26
 Diagramma vettoriale e selezione dei vettori adiacenti nella SVC

BIBLIOGRAFIA:

- [1] D. Grahame Holmes, Thomas A. Lipo, “Pulse Width Modulation for Power Converters principles and practice”, A John Wiley & Sons, Inc, 2003.
- [2] L.Malesani, P.Mattavelli, G.Spiazzi, “Modulazione vettoriale”, dispense del corso di elettronica industriale, 2005-2006.
- [3] Markku Jokinen, Anssi Lipsanen, “Fundamental study of 2-level and 3-level frequency converters”, 2005.
- [4] Brendan Peter McGrath, Donald Grahame Holmes, Thomas Lipo, “Optimized space vector switching sequences for multilevel inverters”, IEEE Transactions on Power Electronics, vol.18, no.6, novembre 2003.
- [5] Xiaoming Li, “Design of a three-level inverter for an electric vehicle”, University of Canterbury, marzo 1999.
- [6] V. G. Agelidis e M. Calais, “Application specific harmonic performance evaluation of multicarrier PWM techniques”, in Proc. IEEE PESC’98, Fukuoka, Japan, maggio 1998.
- [7] M.S.Aspalli, A.Wamanrao, “Sinusoidal pulse width modulation (SPWM) with variable carrier synchronization for multilevel inverter controllers”.