

---

Università degli Studi di Padova – Dipartimento di Ingegneria dell'Informazione  
Corso di Laurea in Ingegneria Elettronica

***Relazione per la prova finale***  
***«Stadi differenziali a transistor BJT ad elevata linearità»***

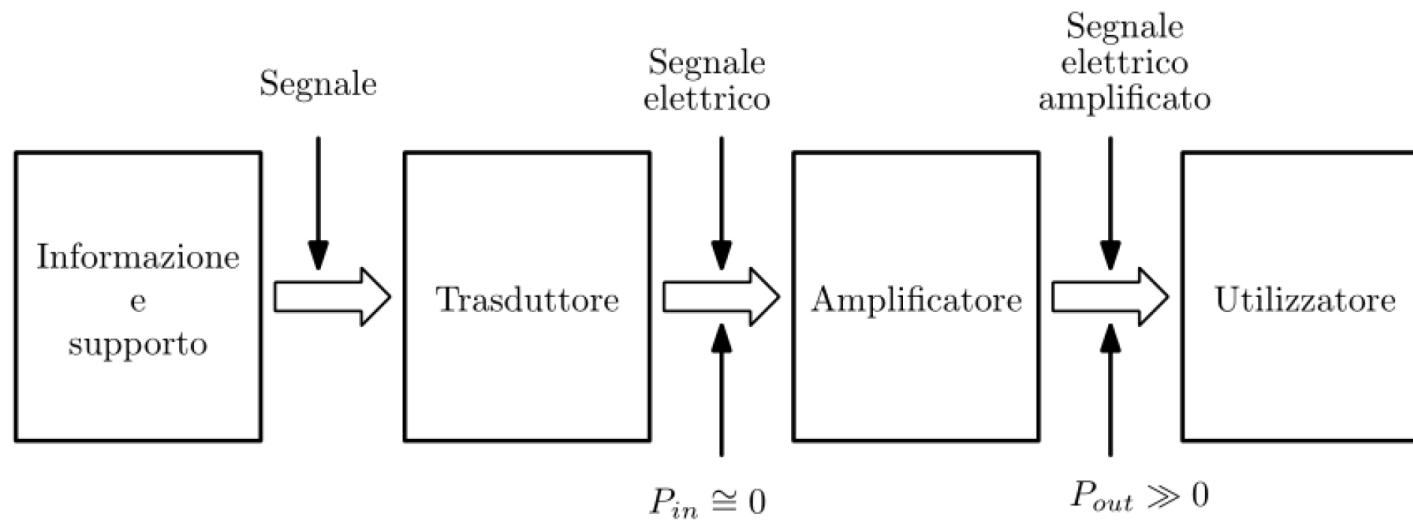
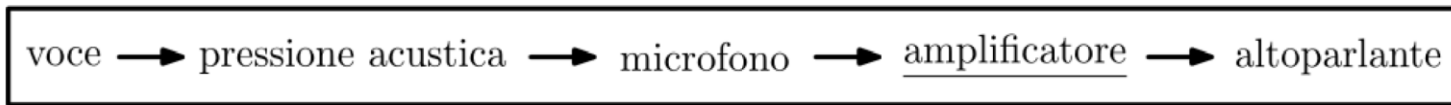
Relatore: Prof. Leopoldo Rossetto

Laureando: Matteo Grigolon  
Matricola n.: 2073900

Padova, 13/03/2026

## Contesto generale

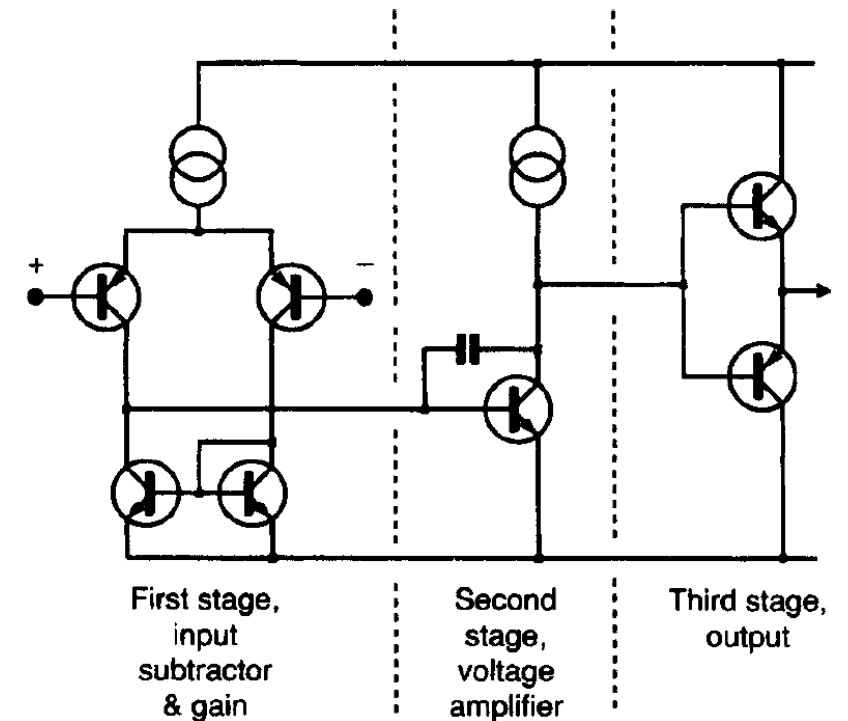
- Gli amplificatori, e in particolare gli amplificatori audio, sono dispositivi molto diffusi nell'elettronica moderna
- Il loro scopo è quello di aumentare la potenza di un segnale senza alterarne la forma d'onda



## Struttura di un amplificatore audio [1]

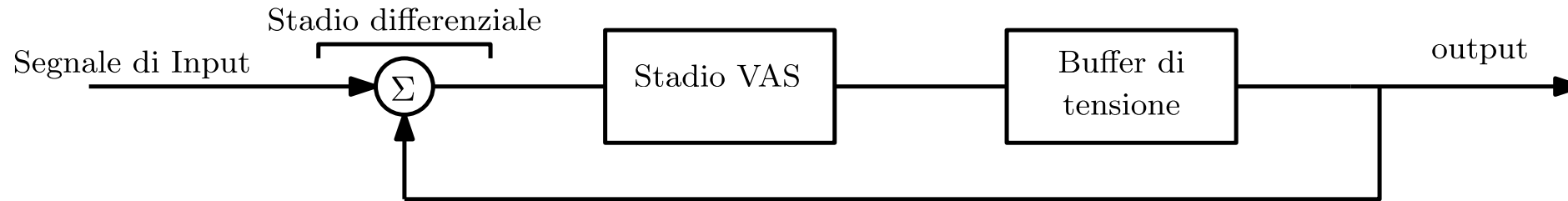
La stragrande maggioranza degli amplificatori audio utilizza una struttura a 3 stadi:

- 1) **Stadio di ingresso:** costituito da un **amplificatore differenziale**. Un terminale è connesso al segnale di ingresso, l'altro in retroazione negativa rispetto all'uscita. Converte la tensione differenziale di ingresso in una corrente proporzionale
- 2) **Stadio VAS (Voltage Amplification Stage): amplificatore a trans-impedenza**, converte la corrente in ingresso generata dallo stadio precedente in una tensione di uscita
- 3) **Stadio di uscita: buffer di tensione**, serve a fornire la corrente necessaria per pilotare il carico



## L'importanza dello stadio differenziale negli amplificatori audio

Lo stadio differenziale riceve come input su un terminale il segnale di ingresso e sull'altro una frazione del segnale di uscita, costituendo un circuito in retroazione



È essenziale che esso abbia una caratteristica il più possibile **lineare**, poiché una distorsione che si verifica nello stadio differenziale viene propagata a tutti gli altri stadi

Un parametro che caratterizza le prestazioni dello stadio differenziale è il:

- **Common Mode Rejection-Ratio (CMRR):** rapporto, in modulo, tra il guadagno differenziale e il guadagno di modo comune dell'amplificatore:

$$\text{CMRR} = \left| \frac{A_D}{A_{CM}} \right|$$

## PROBLEMA

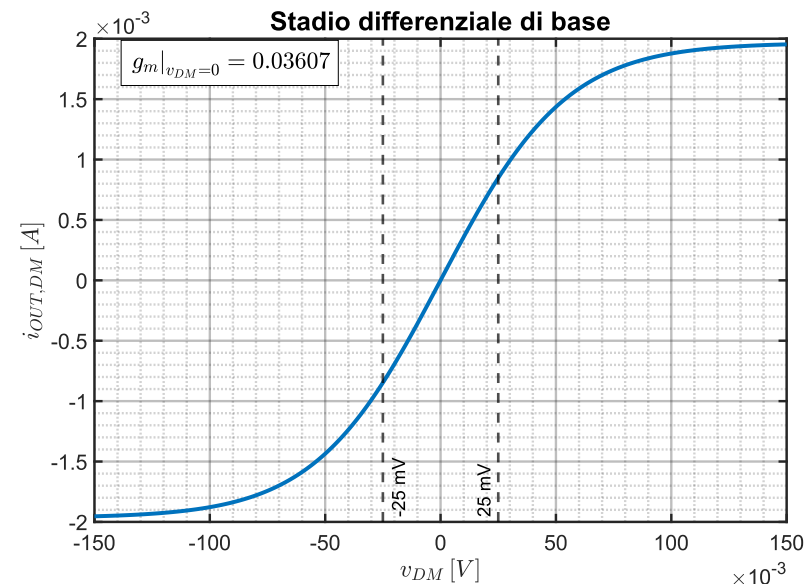
### Problema:

- Per il transistor BJT, la corrente di collettore dipende in modo esponenziale dalla tensione base-emettitore  
→ comportamento **non lineare**

$$i_C = I_S e^{\frac{v_{BE}}{V_T}}$$

ovvero, una variazione della  $v_{BE}$  implica una corrispondente variazione esponenziale della corrente di collettore. Ciò si traduce nella comparsa di termini non lineari nelle equazioni dei circuiti in cui è richiesta una caratteristica il più possibile rettilinea

- Nello stadio differenziale di base, il comportamento lineare si può ritenere valido solo per piccoli segnali, ovvero per  $|v_{DM}| < V_T$ :



## Obiettivi:

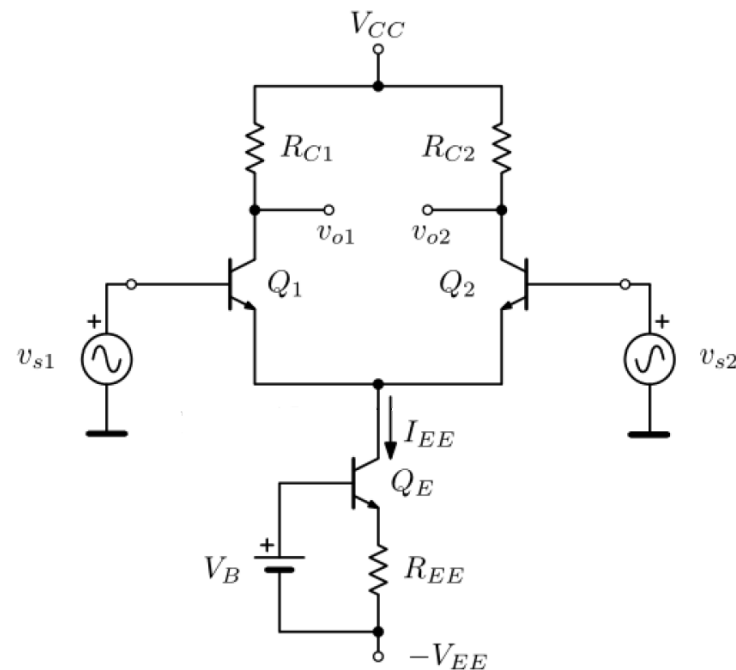
- Analizzare lo stadio differenziale di base, per determinarne i limiti di funzionamento ai grandi segnali
- Studiare delle topologie alternative per lo stadio differenziale che permettono di estendere la regione di linearità:
  1. Stadio differenziale con resistenze di emettitore
  2. Circuito **Cross-Quad**
  3. Circuito **Cascomp**
- Effettuare delle **simulazioni** con il software LTSpice al fine di validare i risultati ottenuti e confrontare le varie topologie

# 1. LO STADIO DIFFERENZIALE DI BASE

## Analisi ai grandi segnali

Innanzitutto si studia lo stadio differenziale di base, per determinarne le limitazioni di funzionamento.

Si suppone come segnale di ingresso un **ampio segnale**, per cui il modello al piccolo segnale non è valido.

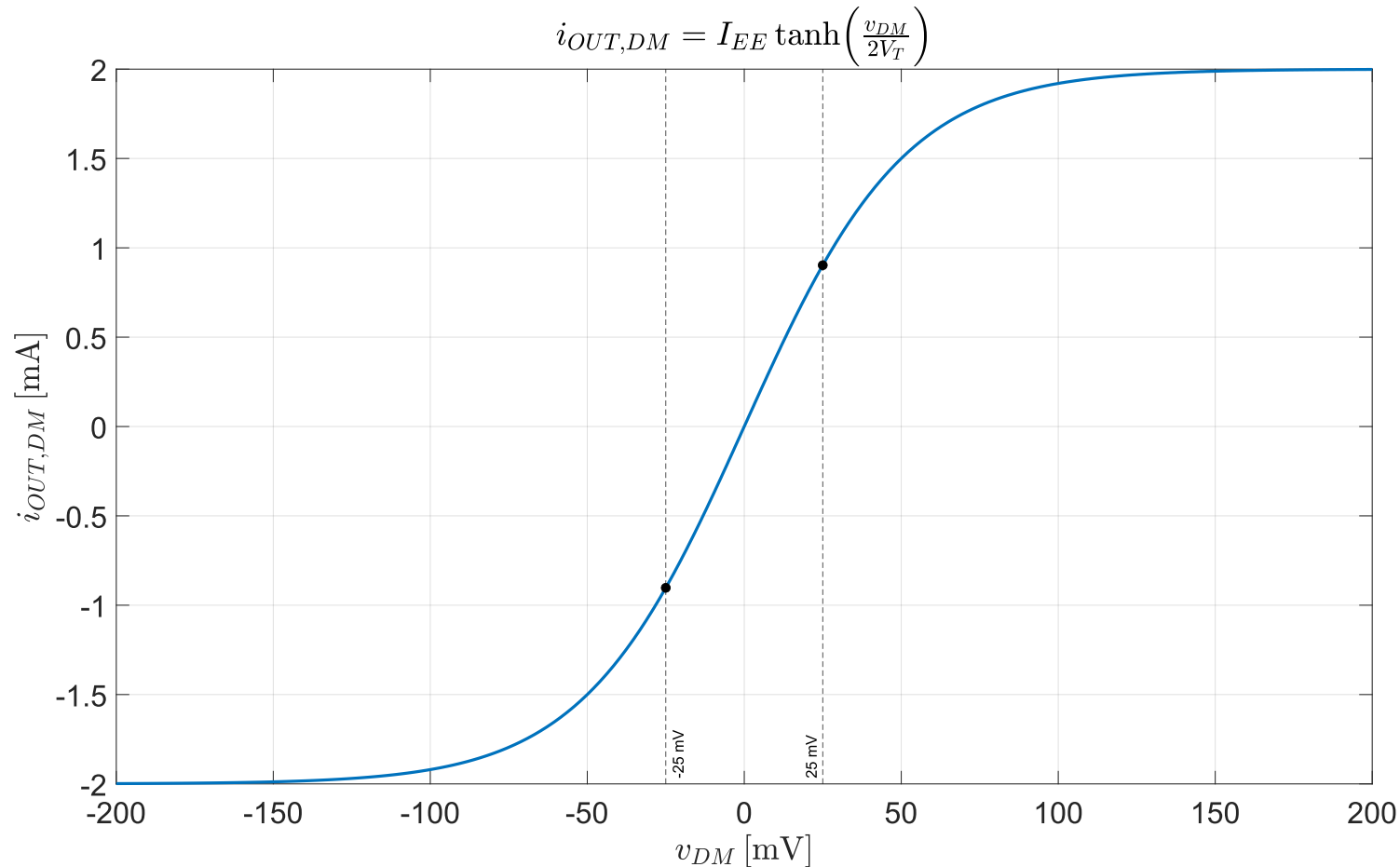


La relazione tra corrente differenziale di uscita  $i_{OUT,DM} = i_{OUT1} - i_{OUT2}$  e tensione differenziale di ingresso  $v_{DM} = v_{s1} - v_{s2}$  è:

$$i_{OUT,DM} = I_{EE} \tanh\left(\frac{v_{DM}}{2V_T}\right)$$

# 1. LO STADIO DIFFERENZIALE DI BASE

Tale relazione è non lineare. Il suo andamento può essere graficato così:



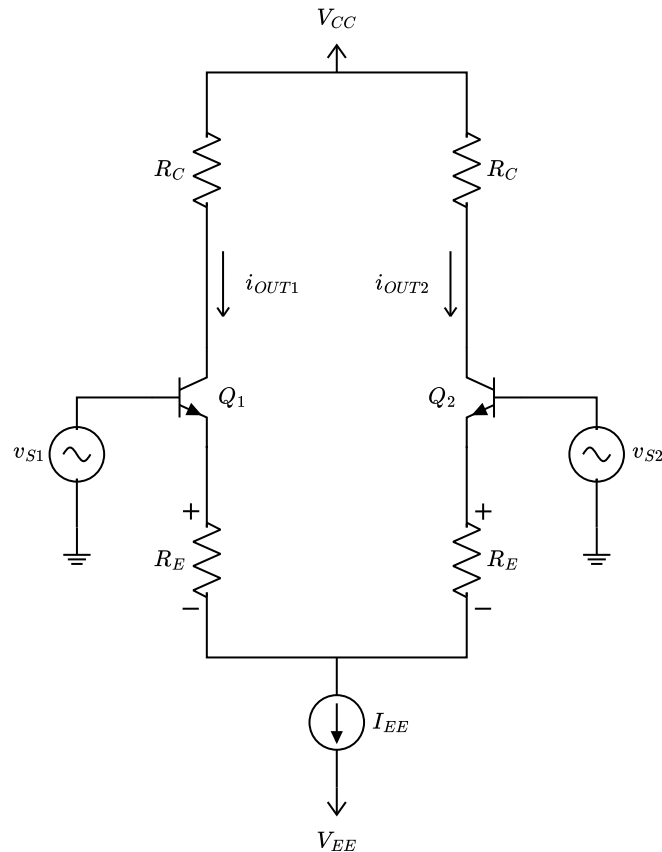
Si nota che essa può essere approssimata a una funzione lineare per  $|v_{DM}| < V_T$  mentre per valori maggiori uno dei transistor conduce molto più dell'altro, fino al caso degenerare in cui tutta la corrente percorre un solo dispositivo, mentre l'altro risulta spento.

L'obiettivo è estendere questa regione di linearità per  $|v_{DM}| > V_T$

## 2. STADIO DIFFERENZIALE CON RESISTENZE AGLI EMETTITORI

### Stadio differenziale con resistenze agli emettitori

Una prima soluzione consiste nell'aggiungere delle resistenze agli emettitori.



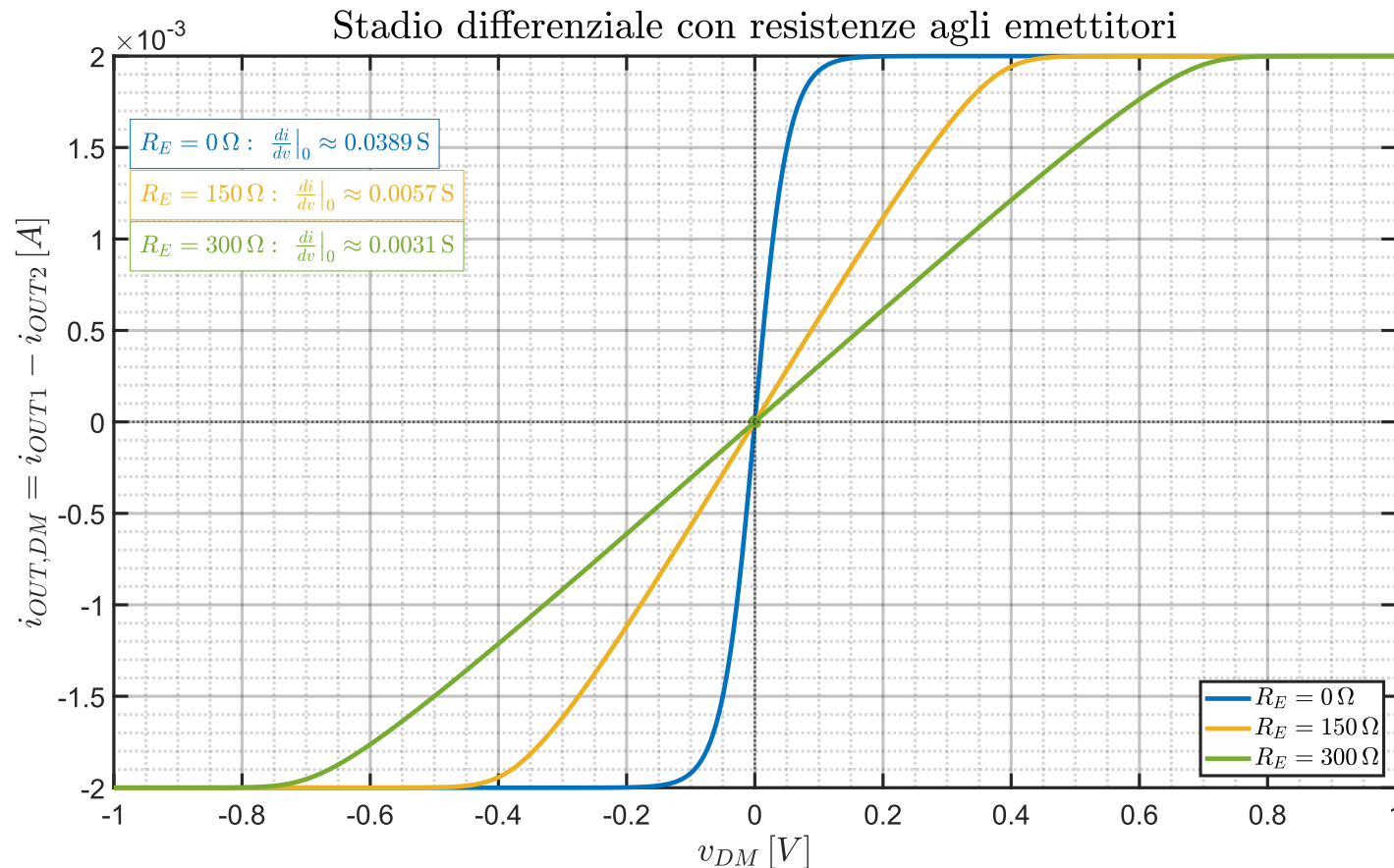
La caratteristica ingresso-uscita ha l'equazione:

$$v_{DM} = R_E i_{OUT,DM} + V_T \ln \left( \frac{I_{EE} + i_{OUT,DM}}{I_{EE} - i_{OUT,DM}} \right)$$

Essa può essere approssimata a una equazione lineare se il termine lineare domina sul termine logaritmico

## 2. STADIO DIFFERENZIALE CON RESISTENZE AGLI EMETTITORI

In figura è graficata la transcaratteristica per diversi valori di  $R_E$ :



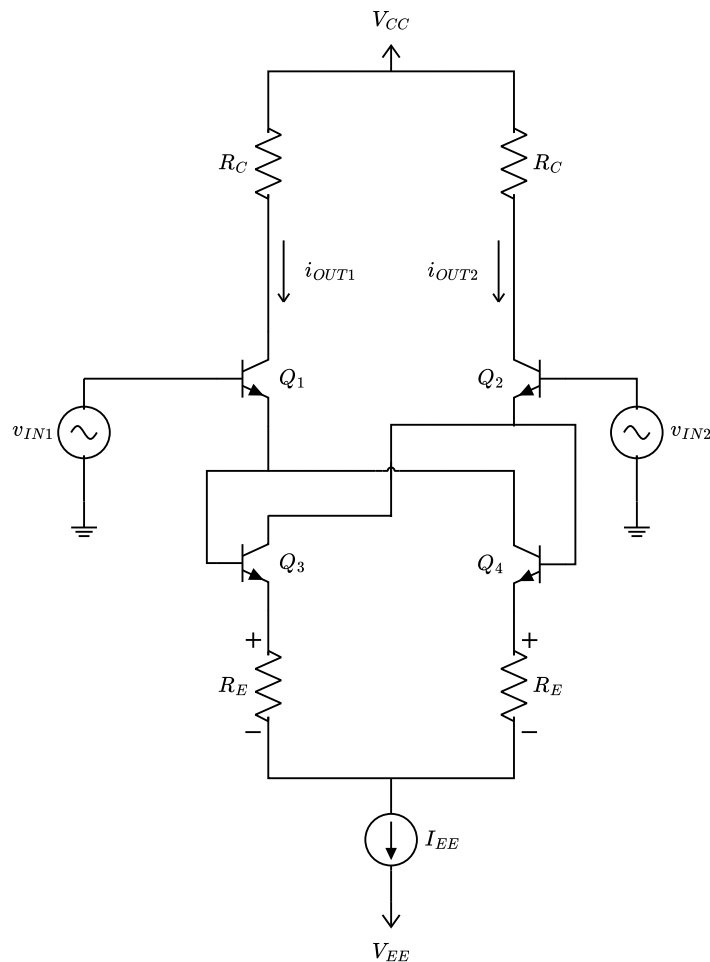
Si nota che al crescere del valore delle resistenze  $R_E$ , la regione di linearità diventa più ampia, tuttavia il guadagno dello stadio diminuisce

Questo rappresenta un **trade-off** tra transconduttanza e linearità

**Figura:** simulazione effettuata con transistor 2N3904 e corrente di polarizzazione  $I_{EE} = 2 \text{ mA}$

## 3. LA TOPOLOGIA CROSS-QUAD

La topologia cross-quad usa una coppia di transistor supplementare che implementa il meccanismo dell'**error feedforward**



L'equazione della maglia di ingresso pone:

$$v_{DM} = v_{IN1} - v_{IN2} = v_{BE1} + v_{BE3} + v_{RE1} - v_{RE2} - v_{BE4} - v_{BE2}$$

Poiché i dispositivi su uno stesso ramo sono percorsi dalla stessa corrente, si ha una cancellazione incrociata dei termini  $v_{BE}$ , per cui la tensione  $v_{DM}$  è uguale alla sola caduta sulle resistenze  $R_E$

La relazione tra ingresso e uscita è:

$$\frac{i_{OUT,DM}}{v_{DM}} = -\frac{1}{R_E}$$

con caratteristica invertente.

Tuttavia, questo circuito ha un limite di funzionamento. Infatti, la condizione di polarizzazione dei transistor della coppia inferiore pone:

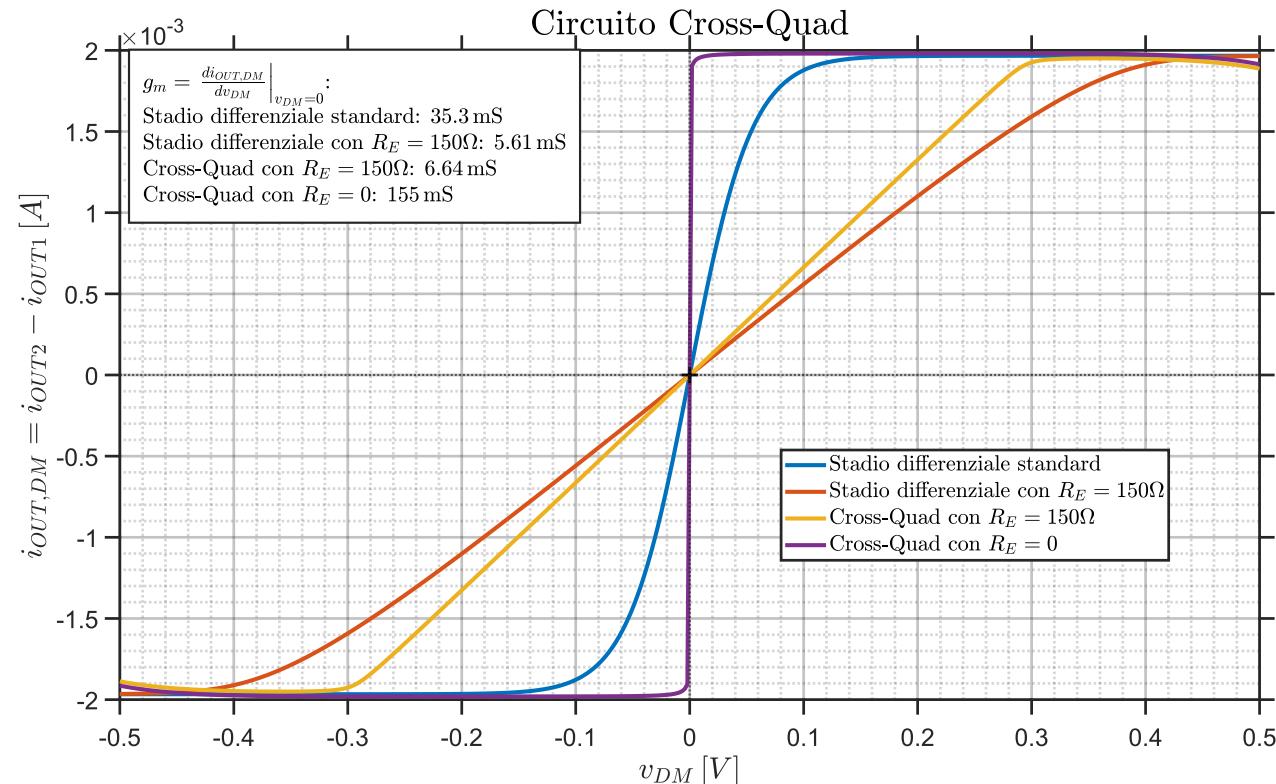
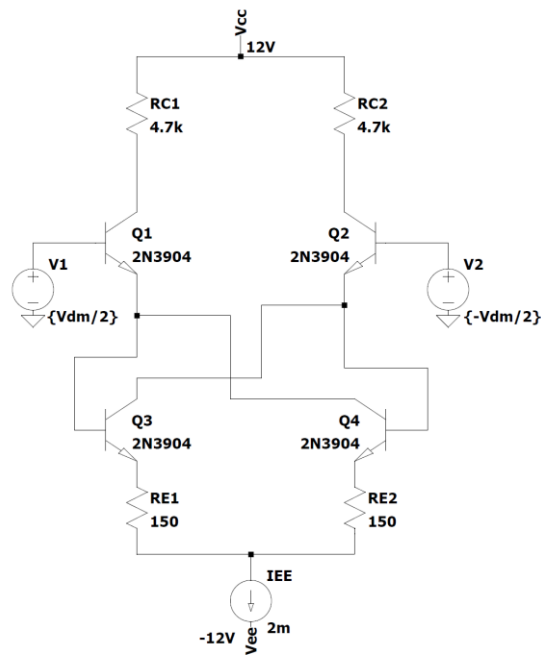
$$V_{CE,SAT} - v_{BE4} < v_{DM} < v_{BE3} - V_{CE,SAT}$$

## 3. LA TOPOLOGIA CROSS-QUAD

### Simulazione

Viene effettuata una simulazione, al fine di confrontare il circuito cross-quad con le altre tipologie viste.

Al fine di effettuare un confronto più opportuno, la corrente differenziale di uscita del cross-quad è stata presa con segno invertito:  $i_{OUT,DM} = i_{OUT2} - i_{OUT1}$



Si nota che

- il circuito cross-quad presenta una linearità maggiore per  $v_{DM}$  più elevate rispetto al circuito con le sole resistenze di emettitore
- Con  $R_E = 0$  il guadagno del cross-quad diventa molto grande

## 4. LA TOPOLOGIA CASCOMP

Il circuito **Cascomp** presenta

- una coppia differenziale (Q3A e Q3B) configurata a cascode, che rileva l'errore tra le  $v_{BE}$
- una coppia differenziale interna (Q2A e Q2B) che permette di correggere l'errore, tramite un meccanismo di **error feedback**

L'equazione dello stadio è:

$$v_{DM} = R_{E1}(i_{1,D} + i_{2,D}) + V_T \ln\left(\frac{i_{C1,A}}{i_{C1,B}}\right) \quad \left\{ \begin{array}{l} i_{1,D} = i_{C1,A} - i_{C1,B} \\ i_{2,D} = i_{E2,B} - i_{E2,A} \end{array} \right.$$

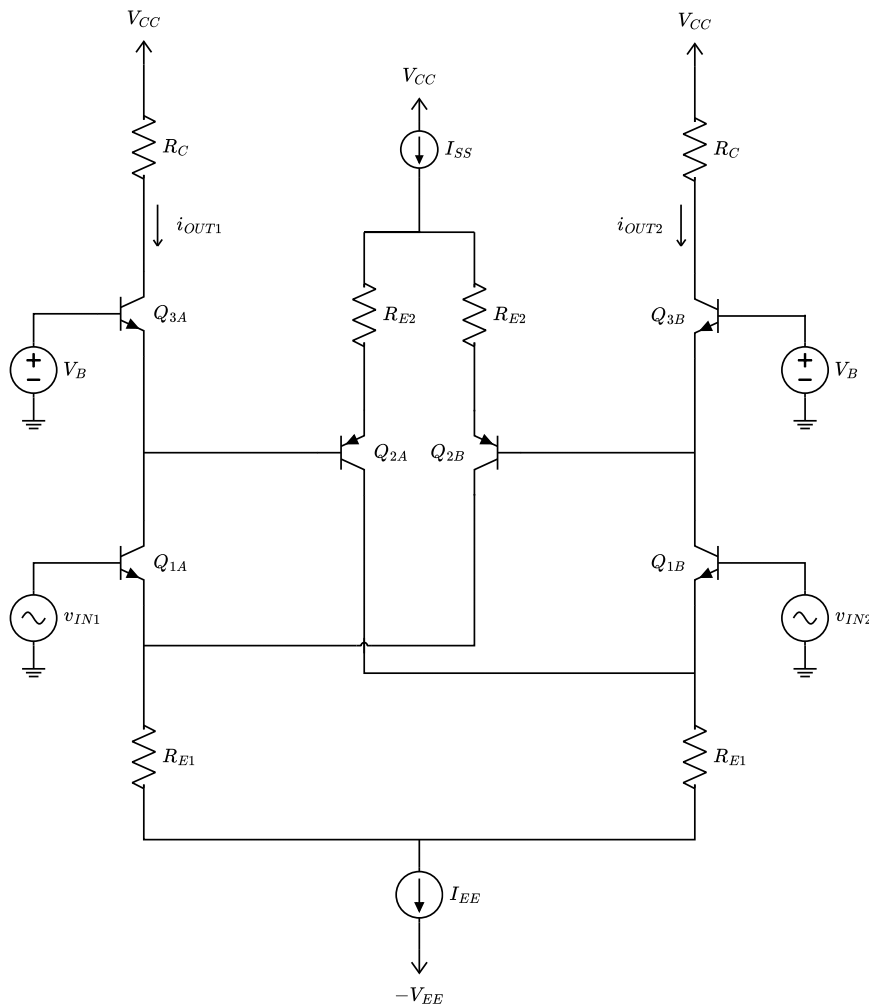
Si nota che, configurando opportunamente lo stadio interno (generando una opportuna  $i_{2,D}$ ), si riesce a rendere la caratteristica lineare.

Ciò avviene se e solo se:

$$v_{DM} = R_{E1}i_{1,D} + \left(1 - \frac{R_{E1}}{R_{E2}}\right) V_T \ln\left(\frac{i_{C1,A}}{i_{C1,B}}\right) \Rightarrow R_{E1} = R_{E2}$$

In tali condizioni:

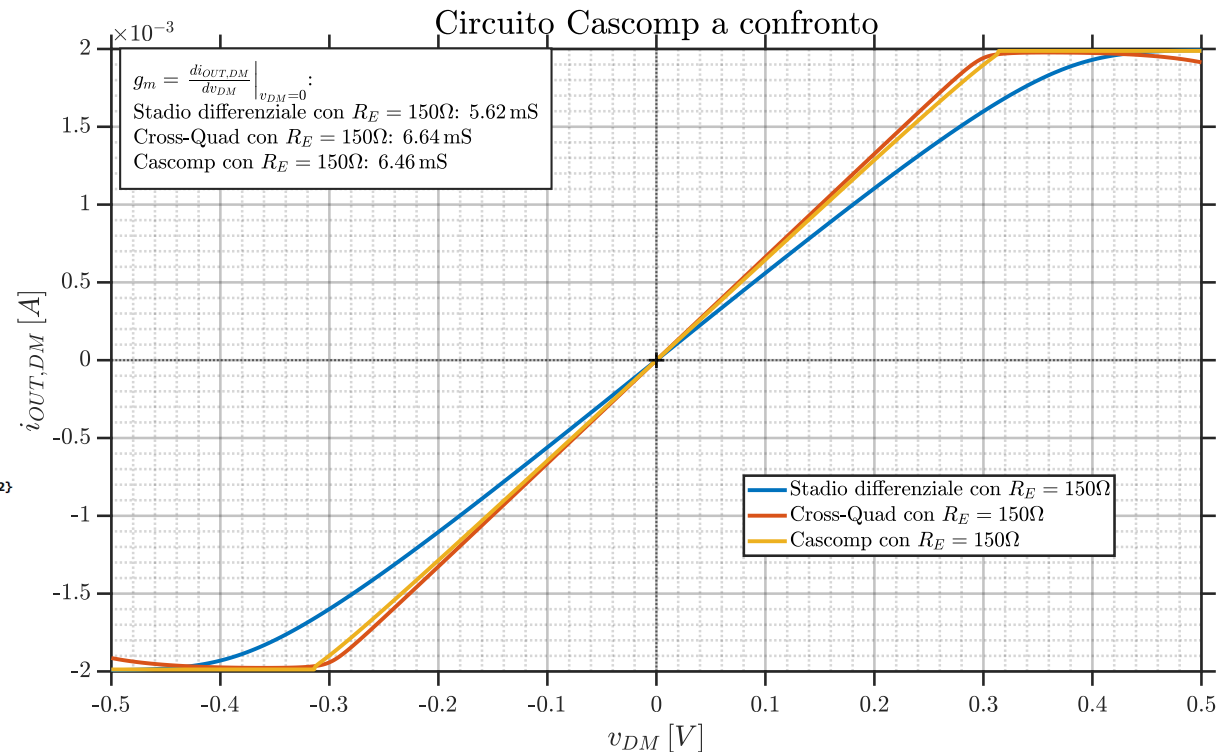
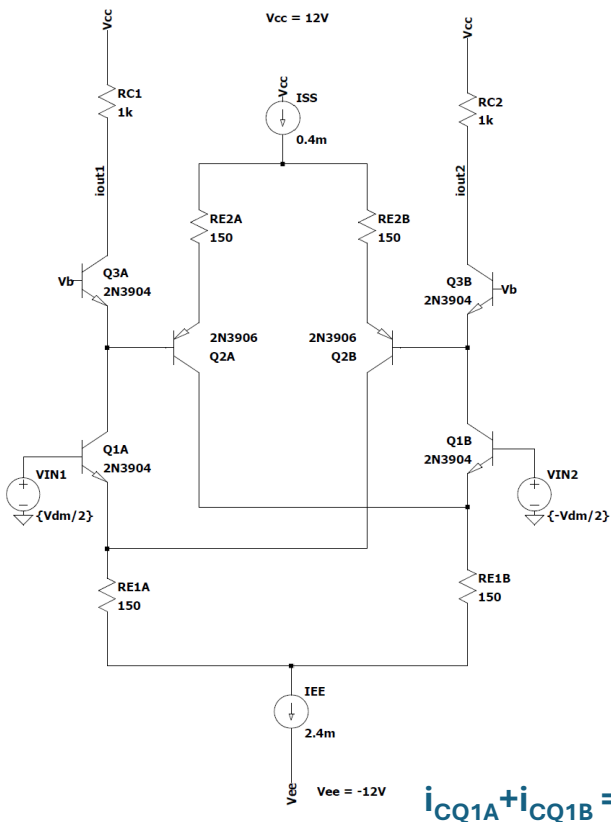
$$v_{DM} = R_{E1}i_{1,D} = R_{E1}(i_{OUT1} - i_{OUT2})$$



## 4. LA TOPOLOGIA CASCOMP

### Simulazione

Viene effettuata una simulazione con una corrente che scorre su ciascun ramo esterno pari a  $I_{EE} - I_{SS} = 2 \text{ mA}$ , e resistenze di emettitore  $R_E = 150 \Omega$



Osservando la curva per valori di  $v_{DM}$  elevati, si nota che il Cascomp presenta prestazioni di linearità superiori a quelle delle altre topologie

## Conclusioni

- Le **resistenze di emettitore** aumentano la linearità ma riducono il guadagno
- Le topologie **Cross-Quad** e **Cascomp** permettono di migliorare la linearità mantenendo prestazioni elevate. Tuttavia, il circuito Cross-Quad richiede una coppia di transistor aggiuntiva, il Cascomp ne richiede due più un secondo generatore di corrente. Questo potrebbe rappresentare un limite nelle applicazioni cost-critical.
- Le simulazioni **LTSpice** confermano i risultati teorici

## Sviluppi Futuri

- Un possibile sviluppo futuro consiste nella realizzazione sperimentale del circuito su PCB o scheda forata, per poi effettuare misure all'oscilloscopio. Questo permetterebbe di valutare l'impatto di effetti reali come layout, rumore e non idealità non modellate nelle simulazioni.