



UNIVERSITÀ
DEGLI STUDI
DI PADOVA



DIPARTIMENTO
DI INGEGNERIA
DELL'INFORMAZIONE

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE

CORSO DI LAUREA IN INGEGNERIA DELL'INFORMAZIONE

**STATO DELL'ARTE E PROSPETTIVE DEI TRANSISTOR
A EFFETTO DI CAMPO IN GRAFENE**

Relatore: Prof. Andrea Neviani

Laureando: Matteo Ceschin

ANNO ACCADEMICO 2021 – 2022

Data di laurea: 19 settembre 2022

Un ringraziamento speciale al mio relatore, il Professor Neviani Andrea, per la pazienza con cui mi ha guidato, consigliato e per avermi fornito il materiale adeguato e opportuno per il miglior compimento di questa tesi.

Un grazie immenso ai miei familiari che mi hanno sempre, e ribadisco sempre, supportato in questo lungo e travagliato percorso e che mi hanno fatto sentire il loro affetto in ogni momento, soprattutto in quelli più cupi.

Infine ci tengo a ringraziare di cuore la mia fidanzata Alice che ha sempre creduto in me, mi ha aiutato a rialzarmi quando ne avevo bisogno, non mi ha fatto mai mancare il suo supporto nei momenti difficili e mi ha dato la forza necessaria per affrontare soprattutto quest'ultimo anno del percorso di laurea. Grazie infinite.

INDICE

ABSTRACT	6
1. LEGGE DI MOORE	8
2. IL GRAFENE E IL MOSFET	10
2.1 IL GRAFENE	10
2.2 IL MOSFET	11
3. BANDA PROIBITA E FOMs.....	15
3.1 BANDA PROIBITA.....	15
3.2 FOMs	17
4. I FET A BASE DI GRAFENE.....	21
4.1 IL GFET	21
4.2 IL GNR-FET	22
4.3 IL CNT-FET	23
4.4 CONFRONTI.....	24
5. APPLICAZIONI DEL GFET SU DISPOSITIVI ELETTRONICI	28
5.1 OSCILLATORE AD ANELLO	28
5.2 AMPLIFICATORE DI POTENZA	30
6. CONSIDERAZIONI FINALI.....	33
BIBLIOGRAFIA.....	34

ABSTRACT

Analisi scientifica dei transistor a effetto di campo in grafene.

L'elaborato segue lo sviluppo e il percorso di vita in ambito elettronico di questo conosciuto materiale dalle ottime potenzialità a prima vista, ma con diverse criticità e difficoltà nell'impiego.

Vengono messi in evidenza i pregi e i difetti del transistor a effetto di campo in grafene (GFET, Graphene Field-Effect Transistor) e dei suoi derivati, vedendo come nel corso degli anni la comunità scientifica si è approcciata a quest'ultimi adottando e sviluppando varie soluzioni e metodologie di utilizzo. Inoltre, per comprendere e avere un'idea chiara riguardo alle potenzialità del GFET viene fatto un confronto con il transistor più utilizzato, ovvero il MOSFET di Si mettendo in evidenza le varie differenze.

Dopo aver appurato tutte le caratteristiche fondamentali dei GFET e le varie differenze con i suoi competitor è stata fatta una considerazione finale sul possibile futuro sviluppo e utilizzo di questa nuova tecnologia.

1. LEGGE DI MOORE

Era il 1965 quando un chimico di nome Gordon Moore stipulò quella che successivamente sarebbe stata la linea guida di tutte le aziende produttrici di dispositivi elettronici.

Egli sosteneva che il numero di transistor e di altri componenti in qualsiasi circuito integrato sarebbe raddoppiato ogni 18 mesi, mentre allo stesso tempo i costi si sarebbero dimezzati.

A tale visione venne attribuito il nome di “Legge di Moore” e dal grafico in figura 1.1 si può vedere come l’evoluzione tecnologica ne rimase fedele fino a poco tempo fa.

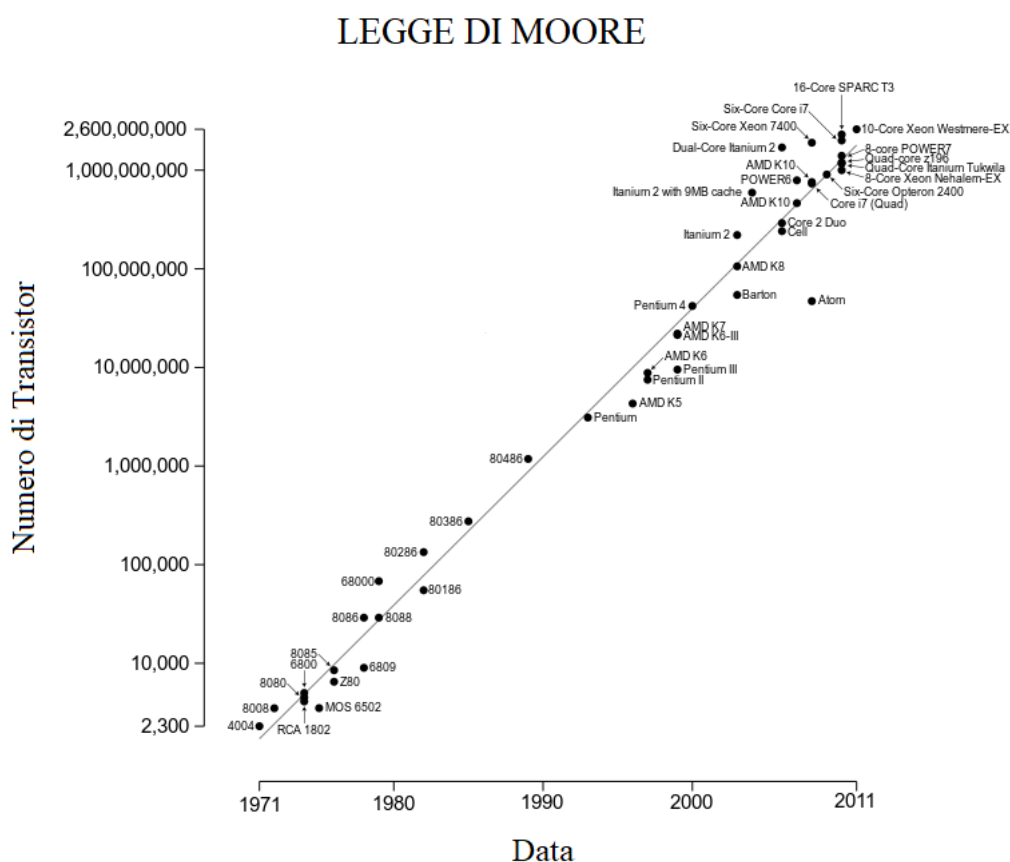


Figura 1.1. Crescita numero di transistor per processori

Tutto ciò fu reso possibile grazie al continuo ridimensionamento di particolari componenti elettronici, i MOSFET; acronimo di “Metal-Oxide-Semiconductor Field-Effect Transistor”, ovvero transistor a effetto di campo.

Come si può pensare però è diventato sempre più difficoltoso ridurre la grandezza di questi già piccoli dispositivi pur mantenendo o aumentando le prestazioni di essi. Questo perché più

ci si avvicina a dimensioni dell'ordine di un singolo atomo e più sorgono limitazioni fisiche che possono influire in modo negativo sulle prestazioni in termini di efficienza energetica e per quanto riguarda anche il costo del prodotto.

Per prolungare la durata della legge di Moore ricercatori di tutto il mondo hanno iniziato a lavorare intensamente su nuovi materiali da poter utilizzare, uno su tutti il grafene, con l'intenzione di sostituire i semiconduttori convenzionali, come ad esempio il silicio, nei futuri circuiti e sistemi integrati di scala nanometrica.

La strada è ancora lunga perché come vedremo ci sono state e ci sono tutt'ora molte difficoltà per sfruttare tutto il potenziale di questo nanomateriale, tuttavia recentemente, durante una conferenza tenutasi in India lo scorso 2020 [1], è stato "riconfermato" che per quanto riguarda i semiconduttori il grafene è il futuro, ritenendo che il silicio oramai abbia raggiunto i suoi limiti di utilizzo.

2. IL GRAFENE E IL MOSFET

In questa sezione per prima cosa viene introdotto il grafene, richiamando gli aspetti chiave e importanti nel campo dell'elettronica. Successivamente è presente una panoramica generale del MOSFET, il transistor più diffuso, dove viene descritta brevemente la struttura di questo componente e il suo funzionamento.

2.1 IL GRAFENE

Prima di poter affermare se il grafene possa essere il sostituto del silicio nello sviluppo di transistor a effetto di campo dobbiamo innanzitutto capire bene di che cosa si tratta e analizzarne le caratteristiche e proprietà, così da sfruttarne i vantaggi e gestire le problematiche che si potrebbero riscontrare lavorando con questo nuovo materiale.

Ma che cosa è dunque il grafene?

Per rispondere a questa domanda è opportuno primariamente fare un breve discorso sul carbonio, elemento chimico della tavola periodica indicato con la lettera C.

Quest'ultimo è uno fra gli elementi più presenti in natura ed a seconda della disposizione dei suoi atomi può essere trovato in varie forme e sostanze. Questa peculiarità prende il nome di "allotropia" ed il grafene, come ad esempio anche il diamante, sono "allotropi" del carbonio.

Esso viene definito come un materiale a due dimensioni (2D) in quanto è costituito da un singolo strato ("monostrato") di atomi di carbonio strettamente legati tra loro formando un reticolo esagonale, per capire meglio la sua forma basti pensare alla disposizione delle celle di un alveare.

Il grafene è il composto più sottile che conosciamo in natura dato che presenta lo spessore di un solo singolo atomo. Per di più, oltre a essere leggero e flessibile, possiede alcune importanti proprietà chimiche che lo hanno portato ad essere al centro di innumerevoli studi negli ultimi anni.

Prima di tutto si è visto che gli elettroni del grafene presentano una mobilità a temperatura ambiente superiore a $15'000 \text{ cm}^2/V\cdot s$ dimostrando inoltre una *conduzione ambipolare* (approfondimento alla sezione 3.1; il trasporto elettrico avviene tramite sia elettroni che lacune) e si distingue dagli altri semiconduttori per avere un'alta capacità di sostenere un'elevatissima densità di corrente elettrica, circa un milione di volte più del rame. [2]

Un'ulteriore proprietà rilevante per il settore elettronico è la conducibilità termica per cui il grafene presenta un valore pari a $30\text{-}50\text{ W/cm}\cdot\text{K}$ rispetto al rame che invece si attesta intorno a $4\text{ W/cm}\cdot\text{K}$.

Ultima, ma per noi prima per importanza, particolarità di questo innovativo nanomateriale su cui è d'obbligo prestare attenzione è la banda proibita nulla (natura "gapless") che vedremo successivamente al capitolo 3 essere un grosso problema per lo sviluppo dei transistor.

Non entreremo nel dettaglio descrivendo che cosa è la banda proibita in quanto non è utile ai fini dell'elaborato, bensì ci basti sapere che a causa di questa natura "gapless", un eventuale FET a base di grafene è facile da accendere ma difficile da spegnere e vedremo perché.

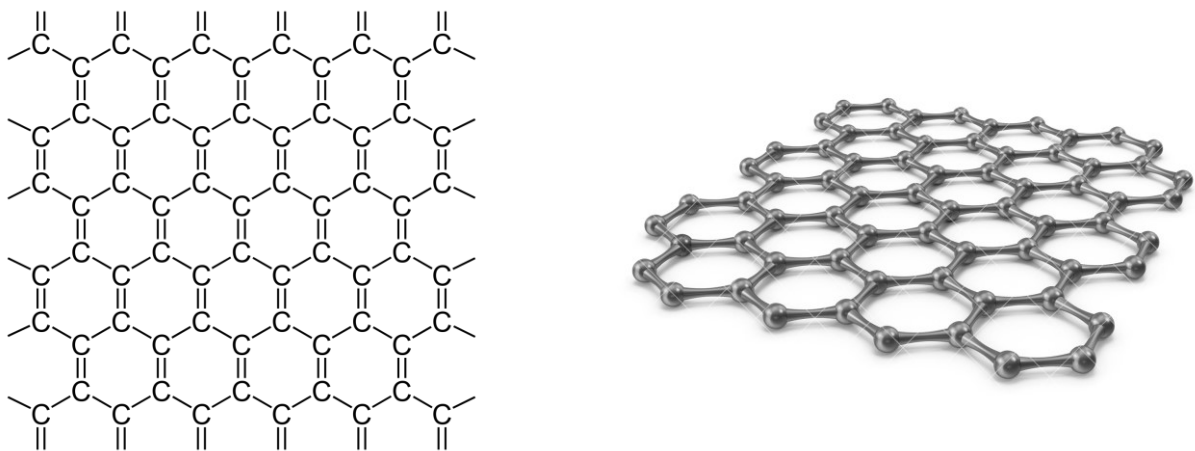


Figura 2.1. Struttura di Lewis del grafene e rappresentazione 3D

2.2 IL MOSFET

Il MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) è un componente elettronico che ha permesso il grande sviluppo dei circuiti integrati, analogici e logici.

Si mostra con quattro terminali: il gate (G) ed il bulk (B) sono situati in posizione centrale formando il condensatore MOS, mentre ai lati si hanno i terminali di source (S) e drain (D) immersi in un substrato di silicio (Si).

Generalmente il terminale bulk è cortocircuitato a quello source per evitare il cosiddetto effetto body, tanto che nel simbolo circuitale di tale dispositivo, come rappresentato in figura 2.2, sono spesso indicati solo i tre contatti principali G, D e S.

Nella stessa immagine inoltre è rappresentata la struttura di questo componente elettronico ed è possibile vedere come gran parte del volume del transistor MOSFET di tipo n sia costituito da un semiconduttore drogato con accettori, esempio *p-Si*; quest'area prende il nome di substrato. Sopra quest'ultimo in posizione centrale è posta una superficie di ossido di silicio

isolante, SiO_2 , che sostiene uno strato di metallo, esempio alluminio, il quale funge da terminale di gate. Infine, ai lati, posti simmetricamente, si trovano due elettrodi metallici, i terminali di gate e di source, i quali sono a contatto con due regioni drogate di tipo n.

Analizziamo ora nel dettaglio il funzionamento del MOSFET, nello specifico del MOSFET a canale n, detto anche *nMOS*. Come si può dedurre dal nome, questo si basa sull'effetto del campo elettrico che viene a crearsi tra le due armature del condensatore MOS quando si agisce sul potenziale del gate; tale campo, in sostanza, determina quanta corrente può fluire tra i due terminali S e D.

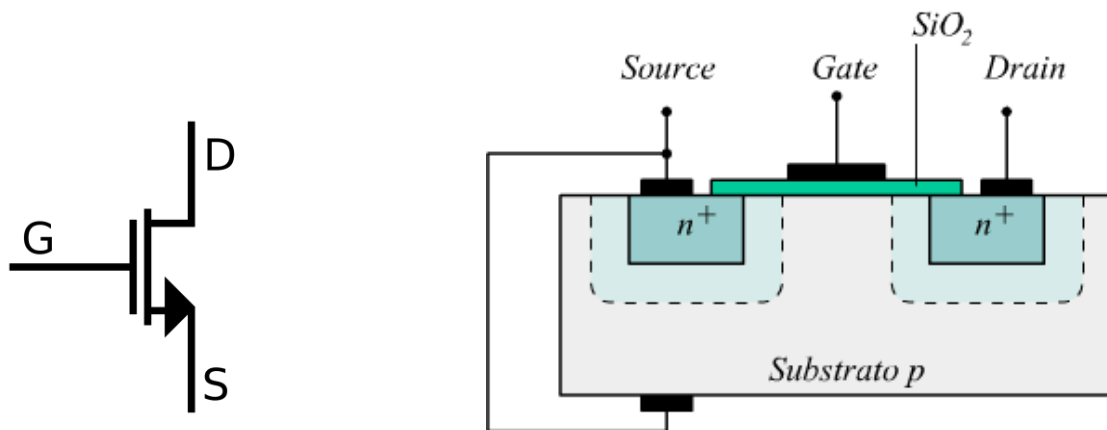


Figura 2.2. Simbolo circuitale *nMOS* e rappresentazione 2D della struttura fisica

Innanzitutto quando il transistor è spento ci si trova nella cosiddetta *zona di interdizione (cut-off)*, la tensione al terminale di gate è nulla ($V_G=0$), la differenza di potenziale tra i due elettrodi di drain e source è pari a zero ($V_{DS}=0$) e naturalmente tra quest'ultimi non scorre corrente ($I_{DS}=0$).

Portare il gate a potenziale negativo genera un campo elettrico che attira e fa accumulare le lacune del substrato (portatori positivi) a ridosso della superficie di ossido di silicio isolante. Tale condizione prende il nome di *regione di accumulazione*.

Se invece il terminale di gate dovesse presentare potenziale positivo, ma minore della tensione di soglia V_{th} (*threshold voltage*), la quale ricordiamo essere il valore minimo che deve assumere V_{GS} per cui comincia a formarsi lo strato di inversione, si avrebbe un campo elettrico tra il gate e la regione di semiconduttore prossima all'interfaccia con l'ossido.

Tale campo respinge le lacune del substrato e allo stesso tempo attira verso il gate gli elettroni, i quali però, non potendo attraversare l'isolante, incominciano ad accumularsi a

ridosso della superficie di SiO_2 (ossido di silicio isolante) aumentando la propria concentrazione. Quest'ultima situazione prende il nome di *regione di svuotamento*.

Quando il valore della tensione del gate uguaglia la tensione di soglia si entra in quello che viene chiamato *regime di inversione*, la concentrazione di elettroni supera quella delle lacune e si crea un canale ricco di portatori di carica negativa che permette il passaggio di corrente tra drain e source non appena $V_{DS} > 0$. In sostanza viene a formarsi un condensatore a facce piane parallele le cui due armature sono l'elettrodo G e il canale, dove nel mezzo si ha l'ossido di silicio isolante, SiO_2 .

Un ulteriore incremento della tensione di gate, facendo aumentare la concentrazione di elettroni, permette di controllare la corrente che scorre nel canale tra drain e source.

Introduciamo ora un parametro che ci aiuterà a capire meglio i punti descritti successivamente, ovvero la tensione di overdrive V_{ov} , questa non è altro che la differenza tra la tensione di gate-source V_{GS} e la tensione di soglia V_{th} .

Supponiamo che il canale per il passaggio di corrente sia presente, ovvero ci troviamo in regime di inversione ($V_{GS} \geq V_{th}$) e che $V_{DS} \ll V_{ov}$. In queste condizioni viene a formarsi un campo elettrico diretto dal terminale di gate verso il terminale di source, il quale attira gli elettroni iniziando a far passare corrente. Possiamo vedere dal grafico in figura 2.3 che sotto tali ipotesi il canale si comporta in modo resistivo, difatti il tratto iniziale della caratteristica di uscita possiede un andamento quasi lineare e rettilineo, da cui il nome *regione lineare*.

Per valori di V_{DS} sempre più grandi ma minori o uguali alla tensione di overdrive ($0 < V_{DS} \leq V_{ov}$) si entra nella *zona triodo* dove il canale si deforma arrivando quasi a scomparire in prossimità del drain. Questo succede perché la concentrazione di elettroni in corrispondenza del source rispetto alla concentrazione di elettroni in corrispondenza del terminale di drain è maggiore data la diversa differenza di potenziale tra questi due estremi del condensatore, che ricordiamo essere formato dal terminale di gate e il canale.

Questo fenomeno prende il nome di strozzamento (*pinch-off*).

Il grafico in figura 2.3 mostra che in queste condizioni la corrente I_{DS} presenta un andamento parabolico fino al punto massimo, il quale si trova in corrispondenza di V_{OV} .

Infine, $V_{DS} > V_{ov}$ corrisponde alla *regione di saturazione*, quella in cui viene utilizzato il transistor. In queste condizioni il campo elettrico che si è formato tra il drain e il source è elevatissimo, la velocità degli elettroni ha raggiunto il suo massimo e dunque la corrente I_{DS} satura e rimane costante come si può vedere sempre dal grafico.

Per quanto riguarda il *pMOS* (MOSFET a canale p), esso è il componente duale del *nMOS*, presenta dunque un substrato di tipo n e due regioni di tipo p^+ (con un drogaggio molto elevato) per i contatti di drain e source.

Il funzionamento è del tutto analogo a quello appena descritto se non che i portatori di carica in questo caso risultano essere le lacune e non gli elettroni.

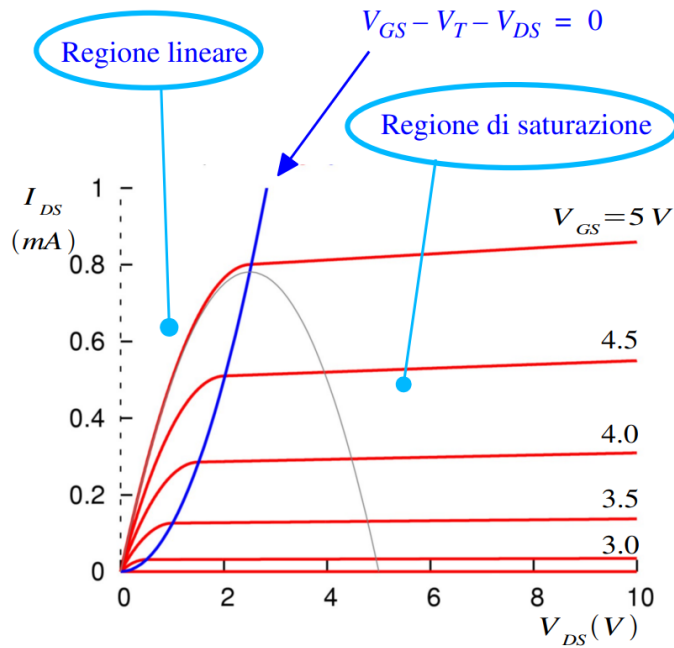


Figura 2.3. Caratteristica $I_{DS}-V_{DS}$ di un transistor *nMOS*

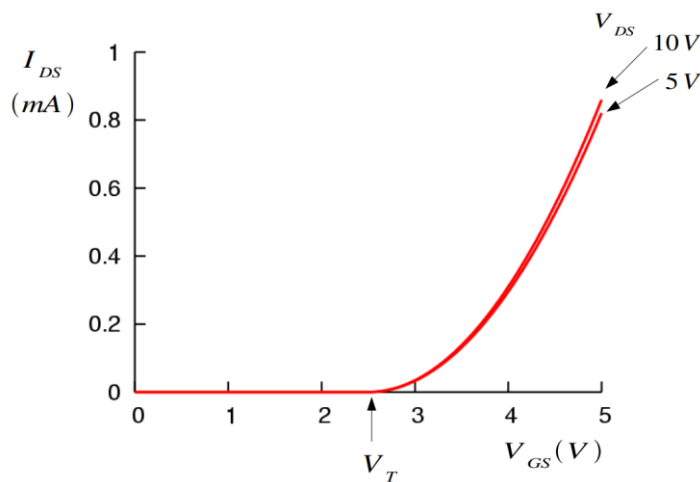


Figura 2.4. Caratteristica $I_{DS}-V_{GS}$ di un transistor *nMOS*

3. BANDA PROIBITA E FOMs

In questa sezione viene affrontato il problema della banda proibita (in inglese “band-gap”) nulla per il grafene, si vedrà cosa comporta, verranno descritte le strategie e soluzioni adottate dai ricercatori per far fronte a questa proprietà non particolarmente vantaggiosa e in secondo luogo affronteremo ed elencheremo le figure di merito a noi necessarie per classificare i transistor.

3.1 BANDA PROIBITA

Come accennato alla sezione 2.1 questo è il primo problema che si riscontra utilizzando il grafene che ricordiamo avere banda proibita assente, in quanto un transistor facile da accendere ma difficile da spegnere è inutile per l’elettronica digitale.

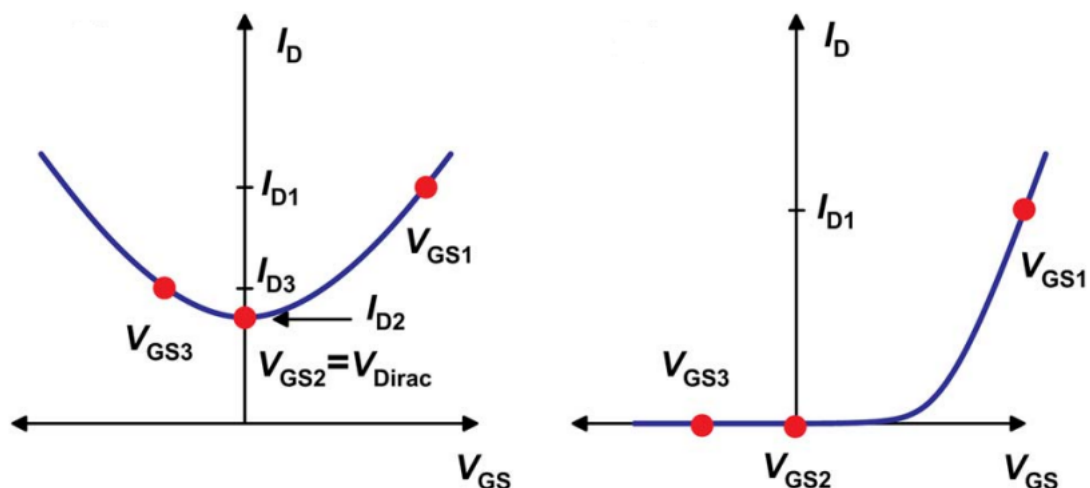


Figura 3.1. Caratteristica I_D - V_{GS} di un *GFET* a sinistra e di un *nMOS* di Si a destra

L’immagine soprastante riporta la caratteristica I_D - V_{GS} di un MOSFET al grafene (*GFET*) sulla sinistra e quella di un tradizionale MOSFET a canale n di Si sulla destra vista anche nella sezione precedente.

Come si può vedere una tensione positiva al terminale di gate (V_{GS1}) comporta in entrambi i casi passaggio di corrente tra drain e source.

Abbassando tale potenziale ad un determinato valore chiamato punto di Dirac ($V_{GS2} = V_{Dirac}$), il corrispettivo della tensione di soglia per l’*nMOS* tradizionale, è possibile notare che la

corrente non si annulla come succede per il MOSFET, bensì mostra il minimo valore raggiungibile.

Quest'ultima, per tensioni di gate negative (V_{GS3}), non segue minimamente l'andamento del transistor convenzionale come mostra il grafico, bensì torna a incrementare il proprio valore. Tuttavia, in questo caso, i portatori di carica sono di segno opposto.

Questo fenomeno prende il nome di *conduzione ambipolare* e spiega come mai un transistor a base di grafene sia facile da accendere ma difficoltoso da spegnere, rendendo complicato il suo utilizzo per la logica digitale.

Per sopperire a questa mancanza ricercatori di tutto il mondo hanno studiato varie soluzioni, la prima strategia adottata è stata quella di creare e utilizzare delle strisce di grafene dalla larghezza nanometrica, denominate con l'acronimo GNR (Graphene Nanoribbon), che vedremo più avanti.

Si è visto che è possibile avere una banda proibita con un valore inversamente proporzionale alla larghezza del nastro., tanto che gli ultimi esperimenti hanno dato risultati di circa $300-400$ *meV* in GNR di larghezza inferiore a 15 *nm*.

Per la logica digitale la banda proibita minima necessaria è di $360-500$ *meV*, valore raggiungibile da GNR molto stretti ma la cui produzione risulta estremamente complicata.

La seconda alternativa per sopperire a questo problema consiste nell'utilizzare un doppio strato di grafene e applicarci perpendicolarmente un campo elettrico.

Perseguendo tale strada con campi elettrici elevati si è riusciti ad ottenere una banda proibita di 250 *meV*, un valore abbastanza vicino al limite inferiore necessario per un transistor sufficientemente buono.

Tuttavia è importante sapere che la mobilità dei semiconduttori è strettamente connessa con il band-gap; la relazione che sussiste tra queste due figure è che la mobilità diminuisce all'aumentare della banda proibita e nemmeno i GNR o il doppio strato di grafene possono sfuggire a questa legge.

Possiamo vedere tale dipendenza dal grafico in figura 3.2 che mette anche a confronto vari semiconduttori convenzionali come *Si*, *Ge* ed elementi appartenenti ai gruppi III-V della tavola periodica con il GNR e il grafene.

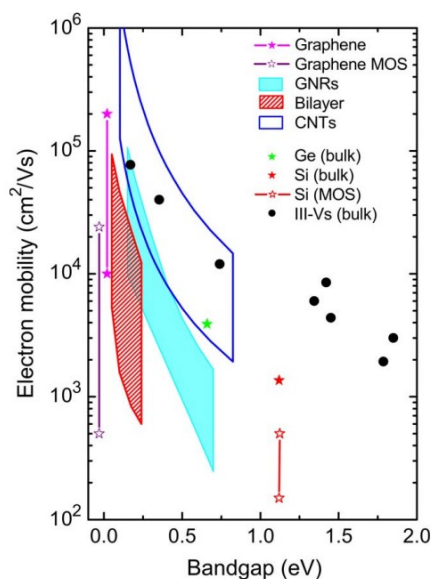


Figura 3.2. Mobilità elettroni rispetto a banda proibita per diversi materiali

Da ciò si può dedurre che questo nanomateriale non offre un netto vantaggio rispetto ai semiconduttori convenzionali in termini di mobilità come si poteva invece pensare.

Tuttavia un'altra proprietà del grafene che abbiamo citato in precedenza è la flessibilità, pertanto è pensabile una sua utilità nel settore emergente dell'elettronica flessibile e stampabile.

I composti della figura 3.2 non vengono utilizzati in questo nuovo campo, bensì si preferiscono semiconduttori organici come, ad esempio, il pentacene (al momento è la sostanza maggiormente utilizzata).

Questi materiali hanno la particolarità di essere pieghevoli e stampabili, tuttavia presentano una bassa mobilità, ecco quindi che il grafene in quest'area può essere un'importante risorsa come possiamo vedere dalla figura 3.3 che mette a confronto la mobilità del nostro nanomateriale con altri composti organici.

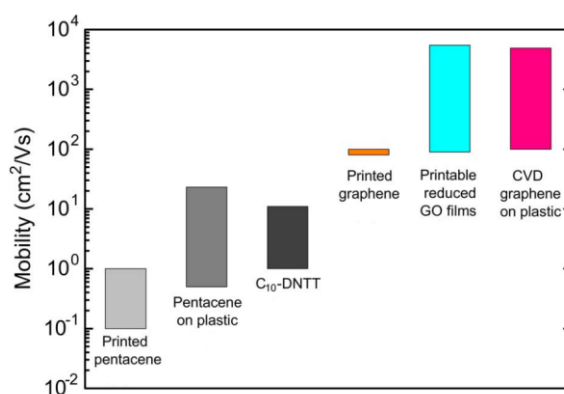


Figura 3.3. Mobilità composti organici utilizzati nel settore dell'elettronica flessibile

3.2 FOMs

Ora vediamo e cataloghiamo quali sono i parametri caratteristici di un MOSFET, ovvero le sue cifre, dette figure di merito (FOMs), che vengono utilizzate in elettronica per paragonare, confrontare e valutare le performance di un transistor.

I FOMs da tenere in considerazione e che riguardano perlopiù l'utilizzo di questi componenti nel campo RF (radio frequenza) sono la frequenza di taglio f_T e la frequenza massima di oscillazione f_{max} .

Possiamo definire queste due cifre come i limiti di frequenza superiori per cui superati tali, il transistor perde la sua capacità di amplificare. Entrambe sono strettamente collegate ai parametri di amplificazione dei FET, ovvero il guadagno intrinseco G_{int} , il guadagno di corrente h_{21} e il guadagno di potenza U .

Come mostrato dal grafico in figura 3.4 sia il guadagno di corrente che quello di potenza dipendono dalla frequenza e si attenuano con l'aumentare di quest'ultima con una pendenza di 20 dB/dec .

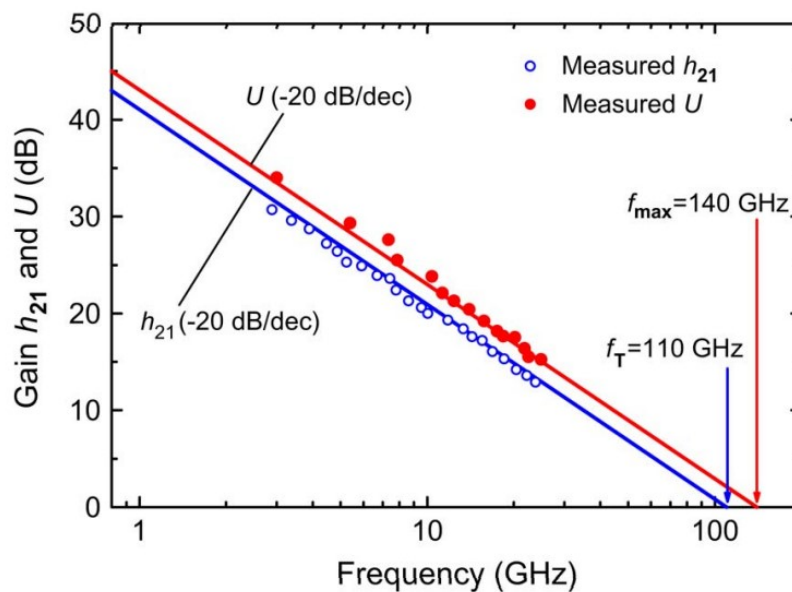


Figura 3.4. Guadagno di corrente h_{21} e guadagno di potenza U rispetto alla frequenza

Si giunge dunque facilmente alla conclusione che più essi presentano un valore alto e più il componente è prestazionale.

Ora studiamo il circuito equivalente ai piccoli segnali di un singolo transistor al fine di trovare come il guadagno di corrente influisca sulla frequenza di taglio.

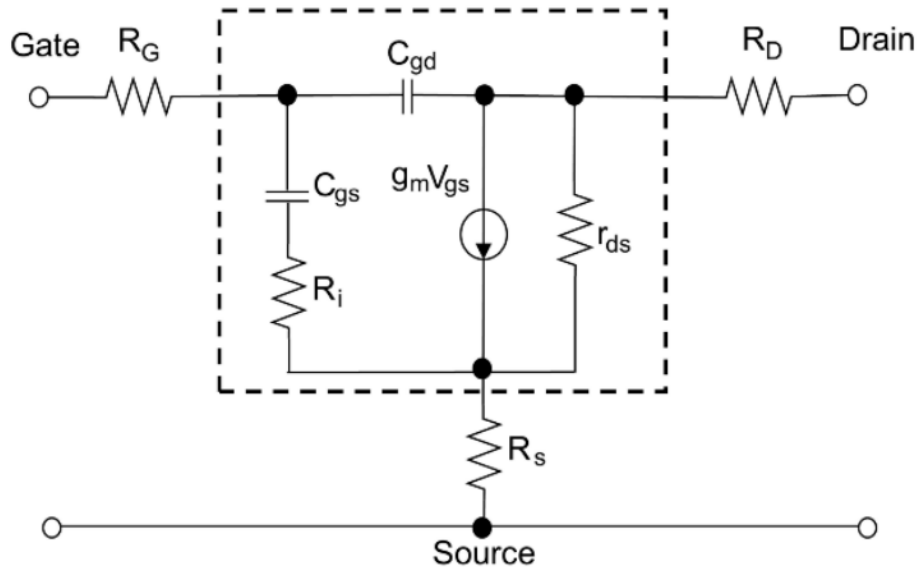


Figura 3.5. Rappresentazione circuito equivalente ai piccoli segnali di un *nMOS*

Gli elementi identificati in figura sono:

- $g_{ds} = \frac{1}{r_{ds}}$ conduttanza di uscita, (inverso di r_{ds} ; resistenza di uscita)
- la transconduttanza g_m
- la capacità parassita gate-source C_{gs}
- la capacità parassita gate-drain C_{gd}
- la capacità parassita esterna C_{pg}
- resistenza di gate R_g
- resistenza di source R_s
- resistenza di drain R_d
- R_i

Applicando le leggi di Kirchoff si trovano le equazioni seguenti:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})(1 + (R_s + R_d)g_{ds} + \frac{C_{gd}g_m(R_s + R_d)}{C_{gs} + C_{gd}} + \frac{C_{pg}}{C_{gs} + C_{gd}})}$$

$$f_{max} = \frac{g_m}{4\pi C_{gs} \sqrt{g_{ds}(R_i + R_s + R_G) + g_m R_G \frac{C_{gd}}{C_{gs}}}}$$

Come si può notare f_T e f_{max} mostrano una dipendenza dalla transconduttanza g_m e da tutti gli altri elementi del circuito equivalente ai piccoli segnali.

Perché i transistor siano efficienti e utilizzabili in ambito RF è necessario che questi due parametri siano il più alti possibile, si ha così che il numeratore (g_m) deve essere un numero elevato mentre il denominatore deve presentare variabili dal valore molto piccolo.

Confrontando i suddetti FOMs di un transistor a base di grafene con quelli di altri FET di semiconduttori differenti possiamo vedere dai grafici in figura 3.6 che il FET al grafene è una ottima alternativa per quanto riguarda f_T mentre non presenta alcun vantaggio riguardo f_{max} .

Tuttavia, nonostante valori di f_{max} non proprio vantaggiosi, grazie alla proprietà di conduzione ambipolare del grafene, sono stati progettati, come vedremo successivamente, moltiplicatori di frequenza e oscillatori con ottimi risultati dando dimostrazione che il GFET (Graphene Field-Effect Transistor) può essere utilizzato soprattutto nell'area RF dell'elettronica.

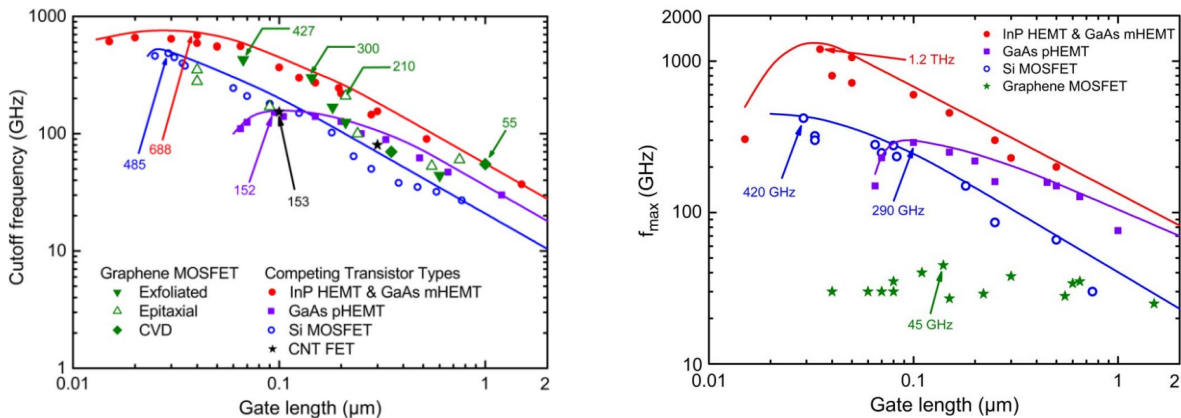


Figura 3.6. Frequenza di taglio f_T e frequenza massima di oscillazione f_{max} di vari transistor rispetto alla lunghezza di canale

4. I FET A BASE DI GRAFENE

In questa sezione si analizzano tre tipologie di transistor a base di grafene i quali cercano di sfruttare le proprietà uniche di questo semiconduttore.

È doveroso dire che per quanto riguarda questi FET non convenzionali le immagini 3D sono rappresentazioni concettuali della struttura fisica, mentre i grafici sono simulazioni di SPICE (Simulation Program with Integrated Circuit Emphasis) o derivati.

4.1 IL GFET

Vediamo ora come si presenta il GFET (Graphene Field-Effect Transistor), il transistor il cui semiconduttore utilizzato è il grafene.

Il simbolo circuitale come si può notare dalla figura 4.2 mostra sempre i tre terminali di drain, source e gate, ma la forma disegnata è quella di un esagono richiamando la particolare disposizione degli atomi di carbonio di questo nanomateriale, come accennato in precedenza.

Questo innovativo transistor è costituito da un nastro di grafene che viene usato come canale. Al di sotto troviamo sempre il diossido di silicio SiO_2 che funge da dielettrico e come per il MOSFET tradizionale abbiamo il silicio Si come substrato.

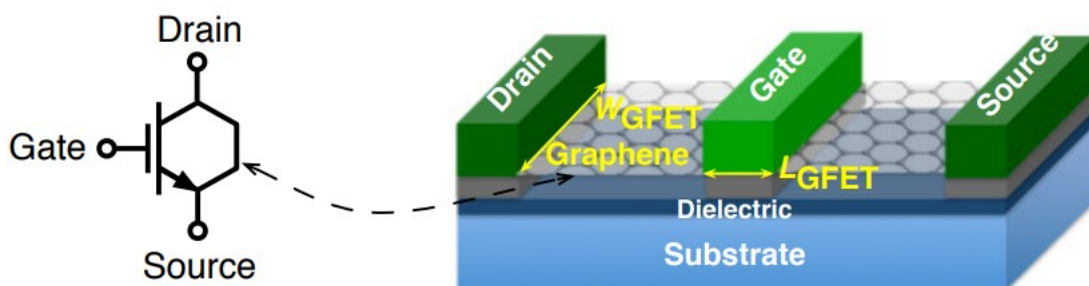


Figura 4.1. Simbolo circuitale del GFET e rappresentazione 3D della struttura fisica

La caratteristica della banda proibita nulla del grafene, come accennato precedentemente, porta ad avere vari problemi, ovvero il transistor presenta molte difficoltà a spegnersi e questo rende difficile il suo utilizzo nell'elettronica digitale, ma soprattutto il GFET, a causa di questa singolarità, possiede, come detto precedentemente, una conduzione ambipolare

comportandosi come un MOSFET di tipo n o di tipo p a seconda della polarità della tensione applicata al gate.

Nella figura 4.2 è riportato un grafico il quale mostra come tale particolarità appena presentata influisce sul funzionamento del componente. Dall'immagine si può vedere la corrente I_{DS} rispetto alla tensione V_{GS} per diversi valori di larghezza del FET W e lunghezza del canale L .

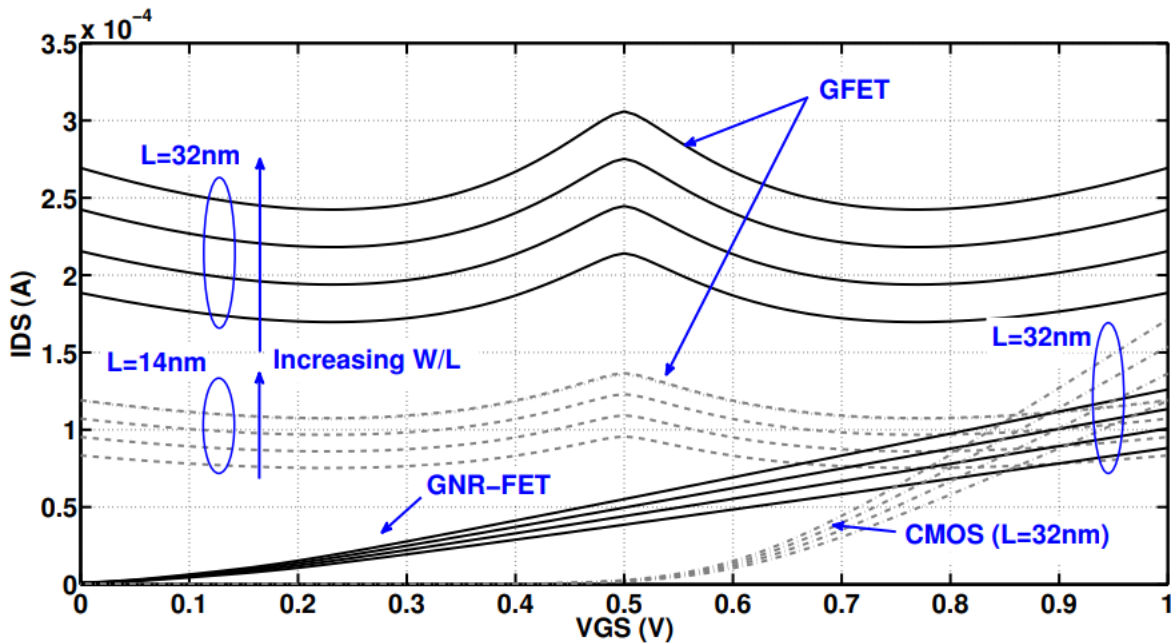


Figura 4.2. Caratteristica $I_{DS}-V_{GS}$ di GFET, GNR-FET, CMOS per determinate lunghezze di canale

4.2 IL GNR-FET

Una soluzione adottata per risolvere il problema dell'assenza di banda proibita, come accennato prima alla sezione 3.1, è quella di utilizzare più nastri di grafene (GNR) di una larghezza molto ridotta (inferiori a 10nm) anziché utilizzarne uno solo come canale.

Difatti è stato scoperto che il band-gap E_g è inversamente proporzionale alla larghezza del nastro [3][4], a questo proposito è stato sviluppato un nuovo tipo di transistor, denominato GNR-FET (Graphene NanoRibbon FET) che può spegnersi senza troppa difficoltà così da poter essere utilizzato per i circuiti digitali.

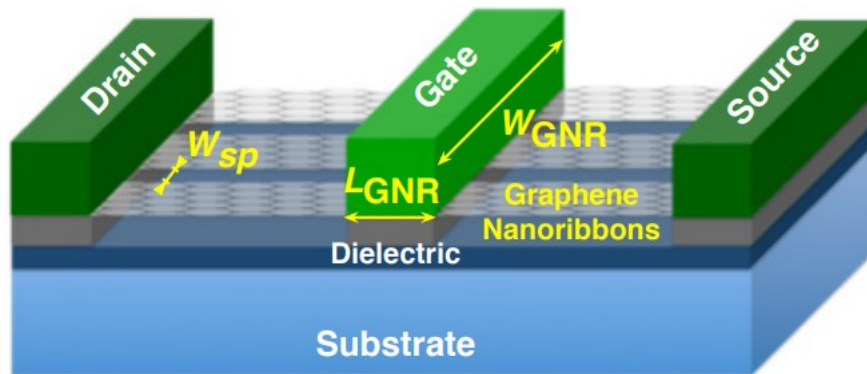


Figura 4.3. Rappresentazione 3D della struttura fisica del GNR-FET

Dalla figura 4.2 precedentemente proposta si può notare come la caratteristica di trasferimento (“transcaratteristica” $I_{ds}-V_{gs}$) del GNR-FET possieda un andamento simile a quella del MOSFET tradizionale anche se tuttavia si riscontra un comportamento più resistivo.

4.3 IL CNT-FET

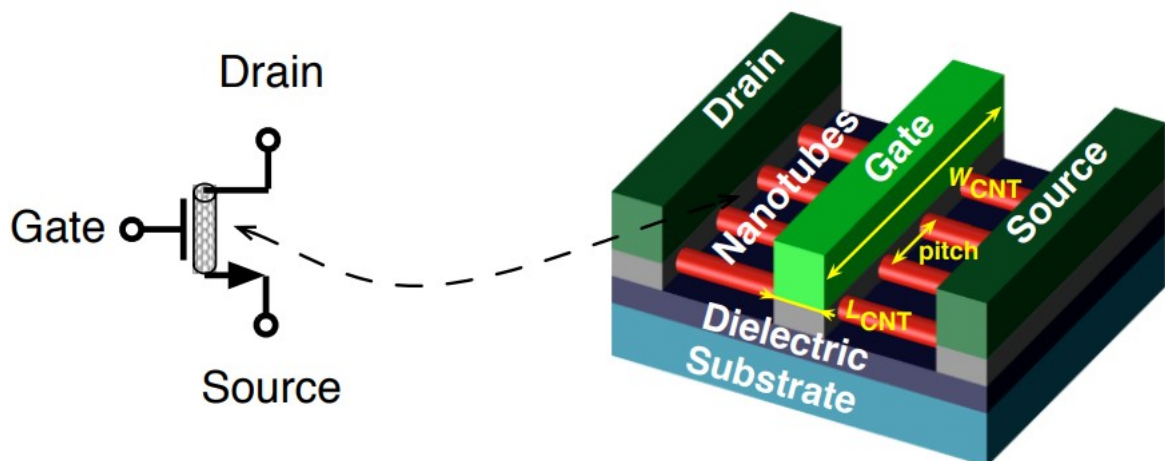


Figura 4.4. Simbolo circuitale del CNT-FET e rappresentazione 3D della struttura fisica

Ulteriore transistor a cui è doveroso prestare attenzione è il CNT-FET (Carbon Nano Tube). Un singolo foglio di grafene arrotolato in forma cilindrica dà vita al cosiddetto nanotubo di carbonio le cui proprietà possono essere molto d’aiuto nel campo dell’elettronica.

La struttura di questo componente, come si vede dalla figura 4.4, è molto simile a quella del GNR-FET, solamente che al posto dei nastri di grafene qui abbiamo vari nanotubi a loro volta disposti parallelamente.

Anch'esso presenta i quattro terminali tradizionali ma come per gli altri FET i principali sono il gate, il drain e il source.

4.4 CONFRONTI

Dopo tale breve presentazione di queste tre tipologie di transistor che utilizzano e sfruttano le proprietà del grafene sotto varie forme diverse, vediamo adesso di estrapolare alcune considerazioni tramite determinati confronti.

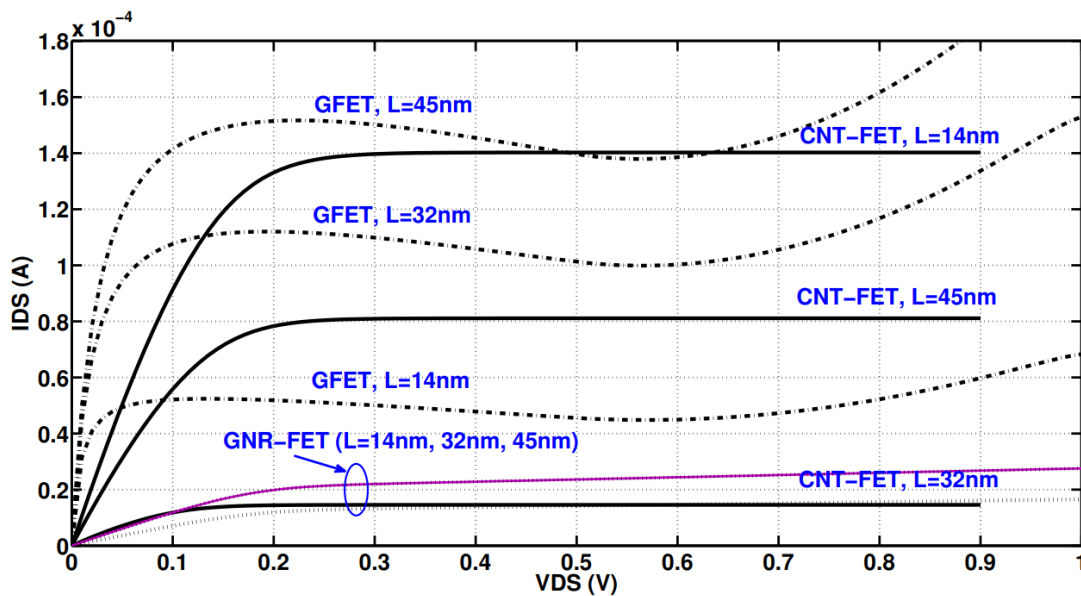


Figura 4.5. Caratteristica di uscita $I_{DS}-V_{DS}$ dei transistor a base di grafene

Per quanto concerne la caratteristica di uscita ($I_{DS}-V_{DS}$), la figura 4.5 mostra un grafico dove si comparano i transistor al grafene appena descritti con lunghezze di canale differenti.

È possibile notare come il GFET non presenti una regione di saturazione. Questo fenomeno è dovuto all'assenza di banda proibita che non consente una corretta formazione dello strozzamento del canale (*pinch-off*). Senza quest'ultimo il campo elettrico diretto orizzontalmente dal drain verso il source non raggiunge valori elevati facendo quindi non saturare la velocità degli elettroni e non permettendo alla corrente I_{DS} di essere costante dopo un determinato valore di V_{DS} .

Cosa totalmente differente per quanto riguarda il GNR-FET che non mostra minimamente questo problema, si può difatti distinguere in color viola la funzione caratteristica di questo componente e si denota bene una regione di saturazione seppur la corrente I_{DS} è molto più bassa rispetto agli altri dispositivi.

Dal grafico è possibile anche derivare i parametri del circuito equivalente ai piccoli segnali come la transconduttanza g_m e la conduttanza d'uscita g_{ds} rispettivamente svolgendo $\frac{\partial I_{DS}}{\partial V_{GS}}$ e

$$\frac{\partial I_{DS}}{\partial V_{DS}}$$

La figura 4.6 compara invece il rapporto $\frac{g_m}{I_{DS}}$ dei dispositivi descritti in questa sezione con un tradizionale CMOS di 32 nm.

Tale parametro è una misura dell'efficienza del transistor nel "tradurre" la corrente I_{DS} (ovvero potenza) in g_m (ovvero guadagno) ed è fortemente correlato alle prestazioni dei circuiti analogici. [5]

Si può vedere come l'andamento del GNR-FET migliori man mano che V_{GS} decresce, mentre per quanto riguarda il GFET si ha uno scarso risultato per ogni valore di V_{GS} questo a causa del suo comportamento ambipolare.

Per quanto riguarda invece la frequenza di taglio f_T , il grafico in figura 4.7 dimostra la netta superiorità del CNT-FET quando V_{GS} supera il valore di 0,15 V.

Inoltre il CMOS ha prestazioni migliori rispetto al FET a base di nastri di grafene per $V_{GS} > 0,45V$, tuttavia quest'ultimi sembrano essere la miglior scelta per il funzionamento a bassa tensione, ovvero per $V_{GS} < 0,15V$.

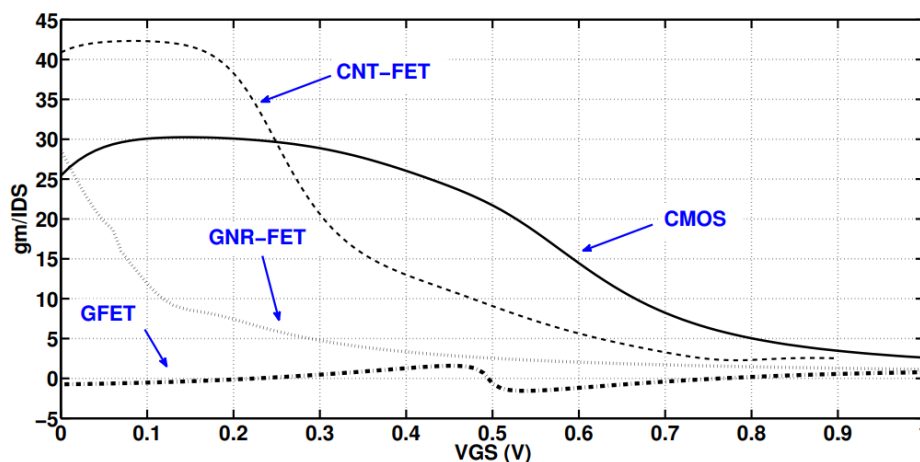


Figura 4.6. Rapporto $\frac{g_m}{I_{DS}}$ dei FET a base di grafene e di un CMOS tradizionale

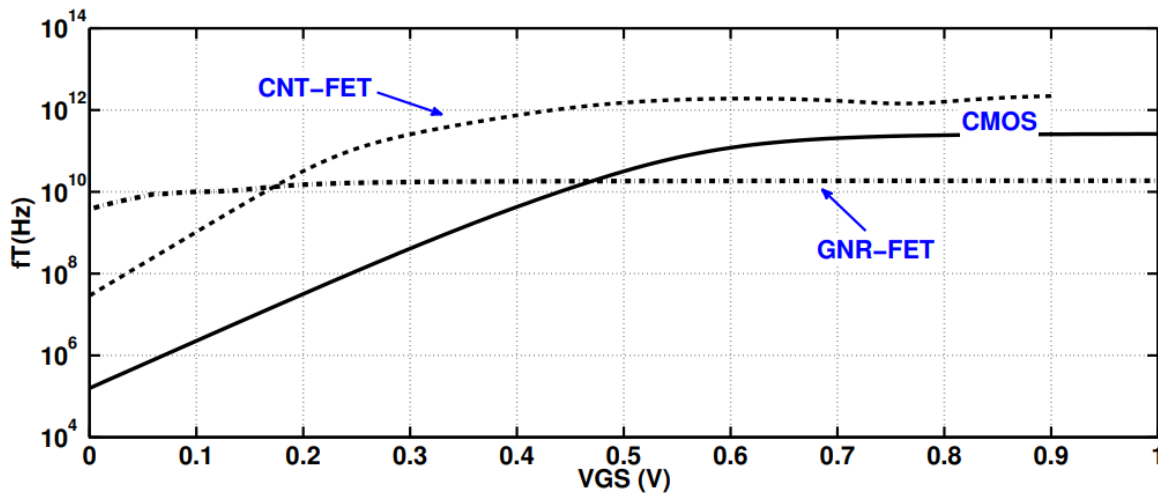


Figura 4.7. Frequenza di taglio f_T di CMOS, GNR-FET e CNT-FET

Vediamo adesso l'applicazione di questi tre transistor a base di carbonio in un componente elettronico basilare, un semplice invertitore; simboli circuitali in figura 4.8. Successivamente analizziamo le rispettive caratteristiche $V_{out}-V_{in}$ dal grafico in figura 4.9 così da poter fare un confronto.

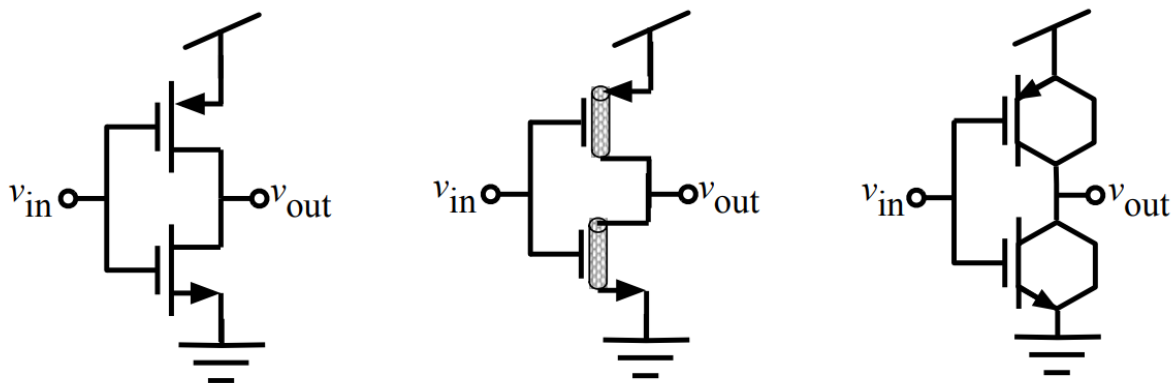


Figura 4.8. Simbolo circuitali di un invertitore CMOS, invertitore CNT-FET, invertitore GFET

Questo dispositivo svolge la semplice funzione della porta logica NOT e come si può vedere dal circuito in figura 4.8 è composto da una coppia di transistor complementari il cui gate è connesso allo stesso terminale.

Analizzando il grafico 4.9 si può notare come il GNR-FET non presenti degli stati di livello logico ben definiti, molto probabilmente per la difficoltà che hanno i FET a base di grafene a spegnersi. Questa difficoltà la si nota ancora di più per i GFET dove l'inversione è riscontrabile solo nel caso in cui $W_{GFETp} = W_{GFETn}$.

Si può concludere che l'unico invertitore a presentare un andamento molto simile al tradizionale CMOS è quello sviluppato dalla coppia di CNT-FET.

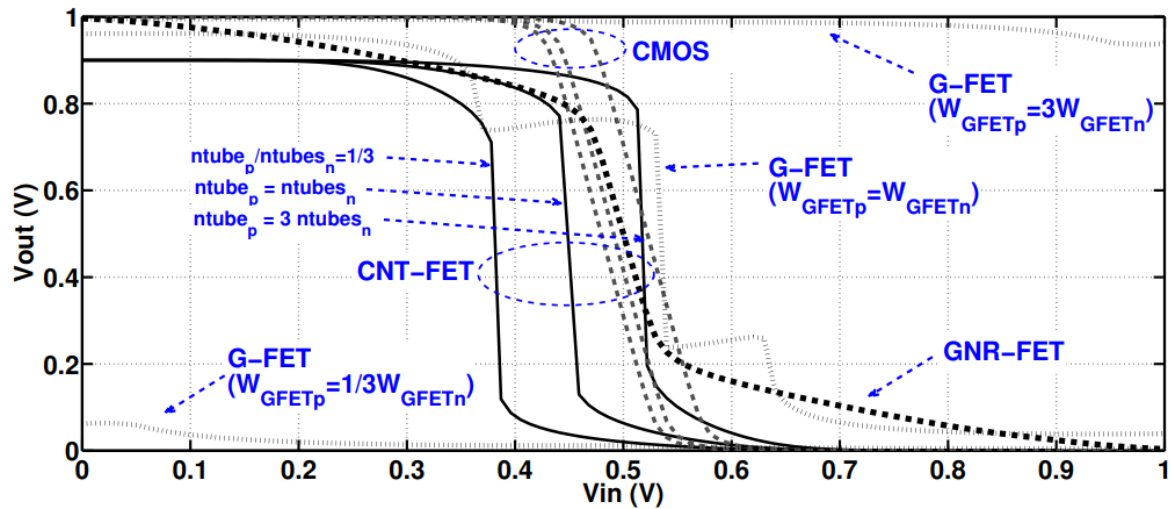


Figura 4.9. Tensione d'uscita V_{out} rispetto alla tensione d'ingresso V_{in} degli invertitori

In questa sezione sono stati introdotti tre tipologie differenti di transistor a base di grafene, sono stati discussi i vantaggi per ognuno e simultaneamente le problematiche.

Successivamente è stato affrontato un confronto delle loro principali caratteristiche elettriche e dei parametri di prestazione.

È stato concluso che il transistor il cui funzionamento a livello di dispositivo più si avvicina a quello del MOSFET a base di silicio tradizionale è il CNT-FET e si può dire lo stesso in merito alla sua applicazione per un semplice circuito come l'invertitore visto in precedenza, per cui possiamo affermare che quest'ultimo è un buon candidato per l'utilizzo sia in dispositivi analogici che digitali.

Il GFET invece non presenta una distinta regione di saturazione, bensì si comporta come un MOSFET di tipo n o di tipo p a seconda della polarità di tensione applicata al gate, ma l'enorme limitazione di spegnimento lo esula dall'utilizzo nelle applicazioni digitali.

Per quanto riguarda il GNR-FET invece al prezzo di una minor corrente di saturazione si ha il transistor più efficiente e veloce per il funzionamento a bassa tensione.

Si può concludere quindi affermando che i transistor a base di grafene possono essere di grande aiuto per il futuro dell'elettronica purché venga utilizzato il dispositivo appropriato per ogni applicazione opportuna.

5. APPLICAZIONI DEL GFET SU DISPOSITIVI ELETTRONICI

In questa sezione vediamo due applicazioni basilari dell'elettronica, l'oscillatore ad anello e l'amplificatore di potenza (PA) progettati utilizzando dei GFET.

Il primo ricordiamo essere utilizzato per generare un segnale sinusoidale mentre il secondo è un dispositivo elettronico che permette di aumentare la potenza di un segnale in ingresso portandola al valore che si desidera o che si necessita per poter pilotare un qualcosa in uscita.

5.1 OSCILLATORE AD ANELLO

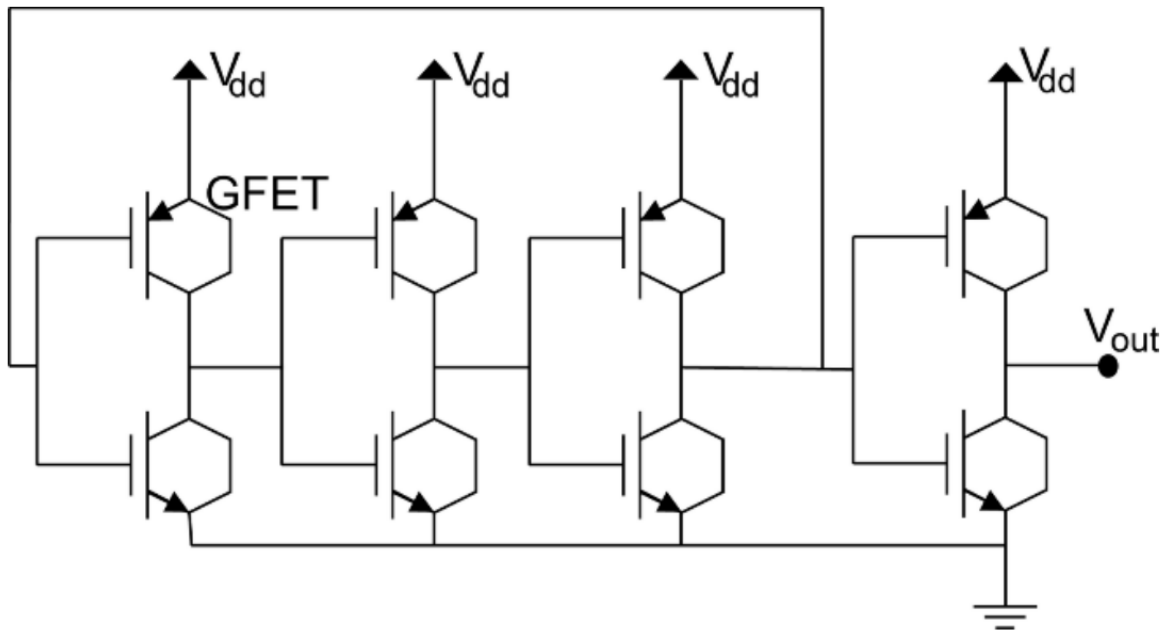


Figura 5.1. Rappresentazione circuitale di un oscillatore ad anello fatto da invertitori GFET

Il primo prototipo di questo dispositivo di base dell'elettronica ricevette il contributo di alcuni ricercatori italiani e risale al 2013 [6], le performance inizialmente non erano all'altezza degli altri competitor ma con il passare degli anni, nel 2020, utilizzando nuove tecniche di progettazione, i due ricercatori Safari e Dousti [7] progettarono un oscillatore le cui prestazioni sono molto interessanti.

Tuttavia il loro lavoro non si concluse qui perché successivamente si misero a studiare come i parametri di dimensionamento, specialmente la lunghezza di canale L_{ch} del GFET, potessero influire sulle performance dell'oscillatore.

Per valutare le prestazioni del dispositivo è stata utilizzata la seguente figura di merito,

$$FOM = L_N \cdot \Delta f - 20\log\left(\frac{f_0}{\Delta f}\right) + 10\log\left(\frac{P_{diss}}{1mW}\right) \quad (1)$$

la quale mette in relazione il rumore di fase L_N , con la potenza dissipata P_{diss} .

Dalla tabella 5.2 è possibile vedere un confronto tra l'oscillatore di Safari e Dousti di due diverse lunghezze di canale con altri oscillatori sviluppati con componenti più convenzionali rispetto al transistor a base di grafene.

Techno -logy	L_{ch} (μm)	f_0 (GHz)	P_{diss} (mW)	$L_N \cdot \Delta f$ (dBc/Hz)	FoM (dBc/Hz)
GFET	0.18	24.12	9.98	-104.10 @ 0.1 MHz	-201.80
GFET	2.00	2.25	1.90	-121.40 @ 1 MHz	-185.60
GaAs FET/ BJT	-	1.46	5.30	-146.00 @ 0.1 MHz	-212.00
180-nm CMOS	-	2.40	1.09	-141.00 @ 1 MHz	-208.20
180-nm CMOS	-	1.60	7.30	-99.00 @ 1 MHz	-154.40
SiGe HBT	-	2.50	3.30	-80.00 @ 1 MHz	-142.80

Tabella 5.2.

Il dispositivo i cui GFET hanno una lunghezza di canale $L_{ch}=0.18 \mu\text{m}$ dissipa molta più potenza ma presenta una frequenza di oscillazione f_0 più alta rispetto a quelli sviluppati con CMOS o altri transistor.

Tuttavia appena si incrementa il canale fino a raggiungere il valore di $L_{ch}=2,00 \mu\text{m}$ la frequenza di oscillazione cala drasticamente fino a $2,25 \text{ GHz}$, seguita dalla potenza dissipata che diminuisce attestandosi a $1,90 \text{ mW}$.

Come anticipato si può notare quanto i parametri di dimensionamento dei GFET utilizzati influiscano notevolmente sulle performance dell'oscillatore.

Alla frequenza di $0,10\text{ MHz}$, la figura di merito dell'oscillatore descritta dalla formula (1) mostra un valore pressoché simile ai competitor *GaAs FET/BJT*. Tuttavia portandosi a $1,00\text{ MHz}$ l'oscillatore ad anello con logica CMOS dimostra di essere la scelta migliore.

Ciononostante il nostro oggetto di studio sviluppato con transistor al grafene anche a questa frequenza presenta delle prestazioni più proficue rispetto ad un competitor come il *SiGe HBT* con una sostanziale differenza di $42,86\text{ dBc/Hz}$.

Come abbiamo potuto vedere quindi il GFET può tranquillamente essere utilizzato per un componente elettronico come l'oscillatore ad anello, in quanto presenta delle caratteristiche che sono nella media se non addirittura superiori in confronto ad altri dispositivi di questo genere sviluppati con altri tipi di transistor.

5.2 AMPLIFICATORE DI POTENZA

Come accennato a inizio sezione vediamo adesso un altro dispositivo basilare e fondamentale nell'elettronica, l'amplificatore di potenza (PA).

Le figure caratteristiche su cui prestare attenzione di un PA sono il guadagno G e la frequenza portante f , più alti sono questi valori e più prestazionale è l'amplificatore, cercando sempre allo stesso tempo di consumare il minimo di potenza.

Come fatto per l'oscillatore definiamo una figura di merito che permette di valutarne le performance così da poter confrontare il PA progettato con un GFET con quelli più convenzionali.

Il seguente FOM è stato introdotto dall'International Technology Roadmap for Semiconductor (ITRS) ed è definito dalla seguente formula:

$$FOM = P_{out} \cdot G \cdot PAE \cdot f^2$$

dove P_{out} indica la potenza in uscita, PAE l'efficienza aggiunta o di conversione (power added efficiency) mentre G e f come scritto in precedenza rispettivamente il guadagno e la frequenza portante.

Technology	PA architecture	Application	f (GHz)	G (dB)	PAE (%)	P_{out} (dBm)	FoM	Ref.
GFET	Conventional common source	-	2.50	8.20	1.40	5.10	2.6×10^2	[24]
GaN HEMT	Coupled resonators	Dual-band 802.11ax	2.40 – 6.00	30.20 - 34.70	38.00 – 53.00	35.20 - 36.30	2.3×10^5	[62]
GaN HEMT	Transmission Line (TLIN) output matching class E	Wideband Code Division Multiple Access (WCDMA)	1.90	10.20	57.00	37.00	7.8×10^4	[63]
GaN FET	Power combining class AB	S-band	2.00	18.00	49.00	36.90	1.3×10^5	[64]
AlGaAs–InGaAs pHEMT	Distributed class J	Broadband	2.00	10.00	~43.00	~29.70	5.1×10^4	[65]
GaAs pHEMT MMIC	Combiner class AB	Multi-standard system	2.00 - 6.50	24.00 – 27.00	31.40 - 51.50	31.00	1.9×10^5	[66]
GaAs FET	Real Frequency Technique (RFT)	L- and S- band	2.00	14.89	20.00	17.00	2.0×10^4	[67]
GaN HFET MMIC	Distributed class AB	Multiband	2.00	~12.00	30.00	30.00	4.3×10^4	[68]
65-nm CMOS	Power combining	WLAN	2.40	26.50	40.30	26.90	1.7×10^5	[69]

Tabella 5.3.

Prima di analizzare la tabella 5.3 al fine di trarre alcune considerazioni, è doveroso sottolineare che il PA GFET è stato sviluppato con tecnologie di architettura basilari mentre tutti gli altri presentano un modello di architettura avanzato e questo, come si può supporre, influisce negativamente sulle prestazioni.

Dalla tabella la prima cosa che si riscontra è un valore PAE molto basso, dovuto soprattutto all'elevato consumo di energia nel circuito causato da un'alta resistenza di contatto R_c e una bassa corrente di saturazione I_{ds} .

Per ridurre questa resistenza possono essere adottate varie soluzioni, per esempio utilizzare un metallo differente tipo l'oro puro (Au) come contatto degli elettrodi oppure sviluppando altre metodologie di progettazione.

Per quanto riguarda la bassa corrente di saturazione I_{ds} invece si possono attuare due strategie, ridurre lo spessore dell'ossido o aumentare la costante dielettrica.

La prima opzione non è consigliata in quanto si rischierebbe di favorire le perdite di corrente e dunque non si avrebbe l'effetto sperato. Mentre riguardo la seconda alternativa si potrebbero utilizzare dei dielettrici differenti come l'ossido di afnio (HfO_2), l'ossido di alluminio (Al_2O_3) e l'ossido di ittrio (Y_2O_3) migliorando così le prestazioni di I_{ds} .

Tuttavia dalla tabella 5.3 possiamo vedere anche una bassa frequenza di taglio f_T del PA con tecnologia GFET e come già accennato in precedenza, questo parametro deve assumere il valore più alto possibile. Per ovviare a questo problema sono state pensate diverse soluzioni.

Sapendo che f_T è inversamente proporzionale a L_g [8], si deve minimizzare la lunghezza del canale del GFET per poter ottenere una frequenza di taglio più alta (come dimostrato anche dalla tabella dell'oscillatore vista in precedenza).

Inoltre è possibile giungere a questo scopo riducendo il valore g_m e utilizzando una strato di grafene di qualità maggiore sfruttando metodi di produzione avanzati.

In alternativa un'ultima soluzione adottabile è quella di cercare di ridurre il più possibile la costante di tempo RC in quanto quest'ultima è correlata a f_T del GFET.

Ricordiamo che la costante di tempo RC è definita come il tempo necessario per caricare o scaricare il condensatore attraverso un resistore e per migliorarla si deve ridurre sia la capacità parassita che la resistenza di uscita.

La capacità parassita può essere abbassata utilizzando un materiale differente altamente resistivo come il quarzo, mentre per quanto riguarda la resistenza d'uscita invece basterà ridurre la lunghezza del canale del transistor L_g .

Possiamo così concludere affermando che i GFET sviluppati utilizzando tecnologie di architettura basilari non sono adatti per gli amplificatori di potenza in quanto non presentano vantaggi da poter sostituire i componenti convenzionali utilizzati finora.

6. *CONSIDERAZIONI FINALI*

In conclusione si può dire che i transistor a base di grafene sono componenti elettronici molto giovani rispetto ai tradizionali MOSFET di *Si*, tuttavia le loro prestazioni e potenzialità sono notevoli malgrado le difficoltà che presentano, prime se tutte quelle causate dall'assenza di banda proibita.

Quest'ultima problematica abbiamo visto che non favorisce minimamente l'utilizzo di questi innovativi dispositivi nel campo dell'elettronica digitale; pertanto, pensare che il GFET ed i suoi derivati possano sostituire i transistor tradizionali in questo ramo è del tutto errato.

Tuttavia, è più ragionevole ipotizzare un utilizzo su vasta scala di questi nuovi componenti in settori dove le proprietà uniche del grafene possano essere sfruttate, come nel campo RF (radio frequenza) e nei settori emergenti dell'elettronica flessibile e stampabile.

In ogni caso è doveroso ricordare che gli studi e le ricerche su questo nanomateriale sono ancora agli inizi; pertanto in futuro è possibile prevedere che le problematiche e difficoltà analizzate nelle sezioni precedenti vengano risolte, facilitando così l'utilizzo dei GFET e dei suoi derivati anche in altri settori.

Per quanto riguarda il grafene in sé è lecito aspettarsi che rimarrà al centro di molti studi per diversi anni e avrà un ruolo fondamentale in svariati settori e non solo in quello elettronico, ad esempio al giorno d'oggi viene utilizzato anche in ambito biomedico. In questi ultimi due anni difatti questo nanomateriale ha avuto un ruolo rilevante nella lotta contro il Covid-19 in quanto grazie alle sue proprietà antivirali e antibatteriche ha permesso la produzione di dispositivi di protezione individuali (mascherine) in grado di inattivare il virus.

Infine è importante ricordare che molti paesi stanno investendo nella ricerca e nello sviluppo del grafene, basti pensare che la commissione europea nel 2013 ha impiegato un miliardo di euro in un progetto che prende il nome di "Graphene FlagShip" il cui scopo è quello di continuare a scoprire, conoscere e riuscire a sfruttare al meglio tutte le proprietà uniche di questo materiale dall'immenso potenziale.

BIBLIOGRAFIA

- [1] N. G. H and V. P, "Prospects of Two Dimensional Graphene as Field Effect Transistor for future electronic devices," 2020 2nd PhD Colloquium on Ethically Driven Innovation and Technology for Society (PhD EDITS), 2020
- [2] E. Gruber, "*Grafene in grado di trasportare enormi correnti su scala nanometrica*", [Online]. Disponibile: <http://it.scienceaq.com/nanotecnologia/1002097868.html>
- [3] K.S. Novoselov, A.K. Geim, S.V. Morozov, D. Jiang, Y. Zhang, S.V. Dubonos, I.V. Grigorieva, A.A. Firsov, "*Electric Field Effect in Atomically Thin Carbon Films*" Science, 2004
- [4] A.K Geim, K.S. Novoselov, "*The Rise of Graphene*" Nature Mater 6, 2007 [Online]. Disponibile: <https://www.nature.com/articles/nmat1849>
- [5] F. Silveira, D. Flandre, and P. G. A. Jespers, "*A gm/ID based methodology for the design of CMOS analog circuits and its application to the synthesis of a silicon-on-insulator micropower OTA*" IEEE J. Solid-State Circuits, vol. 31, September 1996
- [6] E. Guerriero, L. Polloni, M. Bianchi, A. Behnam, E. Carrion, L. Giorgia Rizzi, E. Pop, R. Sordan. "*Gigahertz Integrated Graphene Ring Oscillators*" in ACS Nano, May 2013
- [7] A. Safari and M. Dousti, "*Ring oscillators based on monolayer graphene FET*" Anal. Integr. Circuits Signal Process., vol. 102, no. 3, March 2020
- [8] C.-H. Yeh, Y.-W. Lain, Y.-C. Chiu, C.-H. Liao, D. R. Moyano, S. S. H. Hsu, P.W. Chiu, "*Gigahertz flexible graphene transistors for microwave integrated circuits*" in ACS Nano, vol. 8, no. 8, August 2014

- [9] N. Norhakim, H. F. Hawari and Z. A. Burhanudin, "*Assessing the Figures of Merit of Graphene-Based Radio Frequency Electronics: A Review of GFET in RF Technology*" in IEEE Access, vol. 10, 2022
- [10] F. Schwierz, "*Graphene Transistors: Status, Prospects, and Problems*" in Proceedings of the IEEE, vol. 101, no. 7, July 2013
- [11] M. P. de Soto and J. M. de la Rosa, "*Simulation-based comparison of CNT-FETs and G-FETs from a circuit designer's perspective*" IEEE International Symposium on Circuits and Systems (ISCAS), 2015
- [12] S. Fregonese et al., "*Scalable Electrical Compact Modeling for Graphene FET Transistors*" IEEE Trans. on Nanotechnology, vol. 12, July 2013