Università di Padova



Facoltà di Ingegneria

TESI DI LAUREA

Analisi e Progetto di un amplificatore a basso rumore e basso consumo di potenza in tecnologia CMOS da 0.13µm

Autore: Isacco Gaiga

Relatore: Prof. Andrea Bevilacqua

Corso di laurea Specialistica in Ingegneria Elettronica

2009/2010

A mamma e papà

-

Indice

1.	Intro	duzione	9					
2.	Rumore elettronico							
	2.1 Stima del rumore e figura di rumore							
	2.2	Common Source a degenerazione induttiva	15					
3.	Adat	amento	17					
	3.1	Reti L-match	17					
	3.2	Parametri S	18					
4.	Dispositivi passivi integrati							
	4.1	Resistore reale	21					
	4.2	Condensatore reale	22					
	4.3	Induttore e trasformatore reale	23					
5.	Low-Noise Amplifier con rete di matching a L							
	5.1	Analisi circuitale dell'LNA-L	27					
6.	Low-Noise Amplifier con Trasformatore magnetico nella rete di matching							
	6.1	Schema a blocchi	31					
	6.2	Modelli equivalenti	32					
	6.3	Analisi preliminare	34					
7.	Simulazione dell' LNA-T realizzato con componenti ideali							
	7.1	Ottimizzazione del modello	39					
	7.2	Simulazione di layout	41					
	7.3	Applicazione del carico	44					
	7.4	Ottimizzazione dell'adattamento	46					
8.	Simulazione con componenti reali							
	8.1	Simulazione dell'LNA-L	49					
	8.2	Simulazione dell'LNA-T	51					
	8.3	Confronto fra le prestazioni dell'LNA-L e dell'LNA-T	54					
9.	Conc	elusioni	55					

Bibliografia

1 Introduzione

I recenti progressi tecnologici nei sistemi micro elettro meccanici (MEMS, micro electro mechanical system), nelle comunicazioni wireless e nell'elettronica digitale hanno permesso lo sviluppo di piccoli apparecchi a bassa potenza dai costi contenuti, multifunzionali e capaci di comunicare tra loro tramite tecnologia wireless a raggio limitato. Questi piccoli apparecchi, chiamati sensor node sono formati da componenti in grado di rilevare grandezze fisiche (sensori di posizione, temperatura, umidità ecc.), di elaborare dati e di comunicare tra loro formando quindi una Wireless Sensor Network (WSN). Ognuno dei sensori ha una riserva d'energia limitata e non rinnovabile e, una volta messo in opera, deve lavorare autonomamente.

È importante notare che la WSN deve essere realizzata in modo da garantirne l'integrità per un periodo di tempo che sia il più lungo possibile, allo scopo di ottenere informazioni accurate anche in caso di attacco alla rete da parte di organi esterni o di cedimenti hardware. Il fatto che un singolo sensore sia dotato di una piccola quantità di energia non deve impedirgli di inviare le informazioni elaborate, che verranno raccolte e unite alle informazioni provenienti dagli altri sensori.

Le applicazioni in cui si possono usare le WSN sono molteplici e tra queste vi sono quelle militari, ambientali, sanitarie e casalinghe.

Nel campo militare, è possibile usare una WSN per effettuare il riconoscimento di nemici, la stima dei danni di una battaglia oppure il riconoscimento del tipo di attacco (nucleare, biologico o chimico).

Nell'ambito ambientale, le WSN potrebbero essere usate per alcune applicazioni che riguardano, ad esempio, il monitoraggio del movimento di uccelli, piccoli animali, insetti. Sempre nel settore ambientale, le WSN possono essere di interesse per studiare gli spostamenti ed il dinamismo all'interno dei ghiacciai. A tal proposito i sensori vengono distribuiti all'interno del ghiaccio a profondità differenti. I sensori sono capaci di rilevare temperatura e pressione comunicando con una stazione base posizionata in cima al ghiacciaio che provvederà al trasferimento di questi a chi di competenza.

Gli utilizzi delle WSN in campo medico-sanitario sono rivolte a fornire un'interfaccia per le persone affette da handicap, al monitoraggio di dati fisiologici (riguardanti l'uomo), all'amministrazione ospedaliera sia essa relativa ai pazienti che ai medici (per una facile rintracciabilità). Inoltre è anche possibile usare i sensori per l'identificazione di allergie.

Un esempio di utilizzo di una WSN in ambito domestico, infine, è l'automazione della casa che consiste nell'inserire sensori nel forno, aspirapolvere, refrigeratore, videoregistratore etc... Questi nodi, inseriti negli elettrodomestici, possono interagire l'uno con l'altro e anche con reti esterne tramite l'utilizzo di internet o del satellite permettendo la gestione anche da distanze remote.

Poiché una WSN è formata da un grande numero di nodi, il costo di un singolo nodo è molto importante. Se il costo della rete è maggiore rispetto all'utilizzo dei sensori tradizionali allora l'uso di una rete di sensori non è giustificabile. I sensori sono disposti molto vicino o addirittura

all'interno del fenomeno da osservare. Perciò, spesso, si trovano a lavorare in zone geografiche remote (es: all'interno di un macchinario, in fondo all'oceano, sulla superficie dell'oceano durante un tornado, in una zona biologicamente o chimicamente contaminata, in un campo di battaglia etc..) e senza la supervisione dell'uomo. Tutto ciò dà un'idea delle condizioni sotto le quali i sensori devono essere capaci di funzionare (devono sopportare alte pressioni se lavorano in fondo all'oceano, alte o basse temperature etc..) e dell'assoluta necessità di renderli autonomi per un tempo il più lungo possibile.

Mentre nelle reti mobili e nelle reti ad hoc il consumo di energia è un importante fattore ma non è il principale, nelle WSN il consumo di energia è la principale metrica per valutare le performance: questo perché nelle altre reti è possibile ricaricare o cambiare le batterie dei nodi mentre nelle reti sensoriali una volta che la batteria è scarica il nodo è da considerarsi morto.

Il consumo di energia in un nodo sensore è essenzialmente dovuto alle tre principali attività svolte dal nodo:

- Sensing: la potenza necessaria per effettuare il campionamento dipende dalla natura dell'applicazione;
- *Data processing*: l'energia spesa nel processare i dati è molto piccola se comparata a quella spesa per la comunicazione;
- *Communication*: dei tre fattori è quello che necessita della maggior quantità di energia. La comunicazione comprende sia la ricezione che la trasmissione di dati i cui costi energetici possono essere ritenuti uguali.

Il ricevitore dei sensor node di una generica WSN, il quale svolge parte dell'attività di comunicazione (Communication), può essere ridotto ad una catena di blocchi con diverse funzioni.

L'amplificatore progettato in questa tesi ha lo scopo di costituire il primo stadio del ricevitore in questione, garantendo un elevato guadagno e una bassa figura di rumore (caratteristiche necessarie per ottenere successivamente una buona demodulazione del segnale ricevuto) con il minimo consumo energetico.

Ora si riassumono sinteticamente le fasi del lavoro effettuato, così da dare un'idea generale del progetto e renderne più chiara la comprensione.

Prima di addentrarsi nel progetto vero e proprio, si sono dedicati alcuni capitoli alla discussione degli aspetti teorici alla base del progetto.

In particolare il capitolo 2 accenna al problema del rumore elettronico, evidenziando le cause della sua esistenza e offrendo un metodo per la stima della sua entità. Quest'ultima parte viene discussa introducendo la figura di rumore. All'interno del capitolo si discute inoltre la configurazione del Common Source a degenerazione induttiva mostrando la sua capacità di ridurre notevolmente il rumore.

Il capitolo 3 discute l'adattamento offrendo alcune soluzioni circuitali, reti L-match, in grado di verificarlo. All'interno di questo capitolo si introducono i parametri S i quali saranno utili per verificare che il carico sia effettivamente adattato alla sorgente.

In fase di progettazione di un qualsiasi elemento, in particolare elettronico, si è soliti utilizzare componenti ideali. Ciò significa che i componenti impiegati si comportano idealmente, non tenendo conto di effetti indesiderati che spesso si manifestano in fase di realizzazione, dove si utilizzano componenti reali. Il capitolo 4 ha lo scopo di illustrare alcuni aspetti dei componenti passivi integrati evidenziando l'influenza degli effetti parassiti.

Il capitolo 5 introduce lo schematico dell'LNA-L che è alla base del lavoro svolto, in quanto dall'analisi circuitale e dalla sua simulazione si otterranno i risultati sulla base dei quali sarà elaborata una possibile soluzione (LNA-T) potenzialmente in grado di aumentare le prestazioni del dispositivo.

Tale soluzione viene descritta ed analizzata nel capitolo 6. Inizialmente viene illustrato il ragionamento che ha portato ad adottare la configurazione in questione e successivamente verranno proposti dei modelli equivalenti che faciliteranno il dimensionamento dei vari componenti del circuito. Infine si discuterà la fattibilità del progetto.

Nel capitolo 7 si è realizzato lo schematico dell'LA-T. In questa fase si sono utilizzati componenti ideali, in modo da ottenere informazioni riguardo le prestazioni dovute esclusivamente alla soluzione proposta. Al fine di comprendere appieno l'influenza di ogni singolo componente, si è scelto di simulare il circuito dapprima a vuoto e successivamente a carico. Conseguentemente ai risultati ottenuti, si sono portate alcune modifiche al fine di migliorare le prestazioni.

La simulazione con modelli di componenti reali viene svolta nel capitolo 8. Ciò ha permesso di confrontare i risultati ottenuti dalle due versioni (LNA-L e LNA-T).

Il capitolo 9 riassume il lavoro svolto riportando inoltre i risultati ottenuti.

2 <u>Rumore elettronico</u>

Il rumore elettronico è l'insieme di segnali in tensione o corrente elettrica che si sovrappongono al segnale di informazione. Esso è dovuto all'agitazione termica dei portatori di carica e alla quantizzazione della stessa. Da ciò ne consegue che i segnali di rumore, non siano segnali deterministici e quindi vengono descritti in termini statistici come processi aleatori. In questo capitolo, oltre che discutere sulla stima del rumore, si analizza il common source a degenerazione induttiva in quanto l'amplificatore progettato si basa su tale configurazione.

2.1 <u>Stima del rumore e figura di rumore</u>

I segnali che rappresentano il rumore $(v_n(t), i_n(t))$ sono processi aleatori stazionari (media e varianza costanti) ergodici (media temporale e aspettazione coincidono) con:

- Media nulla
$$\overline{v_n(t)} = \lim_{T \to \infty} \frac{1}{T} \int_{-T/2}^{T/2} v_n(t) dt = E[v_n(t)] = \langle v_n(t) \rangle$$
 [2.1.1]

- Varianza
$$\neq 0$$
 $\overline{v_n^2(t)} = \lim_{T \to \infty} \frac{1}{T} \int_{-T/2}^{T/2} v_n^2(t) dt = E[v_n^2(t)] = \sigma_{v_n}^2 \neq 0$ [2.1.2]

Detto ciò, il parametro che dà un'indicazione della concentrazione della potenza (statistica) di rumore ad ogni frequenza è la densità spettrale di potenza PSD:

$$S_{\nu_n}(f) = F[R_{\nu_n}(\tau)]$$
 [2.1.3]

dove $R_{v_n}(\tau) = E[v_n(t+\tau)v_n^*(t)]$ rappresenta la correlazione.

Per quanto riguarda i resistori (vedi figura 2.1.1), il rumore termico viene modellizzato come generatore di tensione serie o di corrente in parallelo le cui potenze sono:

$$\overline{v_n^2} = 4k_B T R B$$
 e $\overline{v_n^2} = 4k_B T G B$ [2.1.4]

Dove B rappresenta la banda ove è calcolata la potenza statistica, k_B la costante di Boltzman e T la temperatura.



Fig. 2.1.1: Modello di rumore secondo Thevenin e secondo Norton

In termini di PSD si scriverà

$$S_{\nu_n}(f) = 4k_B T R$$
 e $S_{i_n}(f) = 4k_B T R$ [2.1.5]

Occorre quindi ricordare che per una generica rete lineare passiva, la PSD della tensione (corrente) di rumore ad una generica porta è data dalla resistenza (conduttanza) equivalente.

Ogni blocco circuitale che elabora un segnale, quindi, introduce rumore e degrada l'SNR (Signal to Noise Ratio). Tale degradazione si misura attraverso la figura di rumore.



Fig. 2.1.2: Modello del contributo di rumore in un due porte ideale

 P_{sig} rappresenta la potenza della sorgente di segnale, $P_{n,S}$ la potenza della sorgente di rumore mentre $P_{n,A}$ la potenza di rumore del circuito in esame, riportata in ingresso.

$$F = \frac{SNR_{in}}{SNR_{out}} = \frac{\frac{\frac{P_{sig}}{P_{n,S}}}{\frac{P_{sig}|H|^2}{(P_{n,S} + P_{n,A})|H|^2}} = 1 + \frac{P_{n,A}}{P_{n,S}}$$
[2.1.6]

Ci si aspetta quindi un fattore di forma F=1 per un blocco ideale, altrimenti, nel caso in cui il blocco non lo fosse, il fattore di forma risulterà F>1.

Spesso si fa riferimento all'NF (Noise Figure), calcolata come segue:

$$NF = 10 \log_{10} F$$
 [2.1.7]

2.2 Common Source a degenerazione induttiva

Quanto visto nella sezione 2.1 viene generalizzato dalla formula di Friis al caso in cui in un circuito vi siano N blocchi circuitali in cascata. La formula di Friis (2.2.1) mette in evidenza il fatto che il primo blocco è quello che determina il rumore dell'intero sistema. Per questo è fondamentale realizzare un F_1 basso e un guadagno del primo blocco elevato.



Fig. 2.2.1: Modello del contributo di rumore in una catena di due porte ideali

$$F = F_1 + \frac{F_2 - 1}{|H_1|^2} + \dots + \frac{F_N - 1}{|H_1|^2 |H_2|^2 \dots |H_{N-1}|^2}$$
[2.2.1]

La formula di Friis riportata nella 2.2.1 evidenzia come la figura di rumore del primo blocco di una catena, come quella riportata in figura 2.2.1, determini la figura di rumore dell'intera catena, a patto che il primo blocco abbia un guadagno elevato. Il primo blocco del ricevitore è quindi tipicamente costituito da un Common Source a degenerazione induttiva, il quale ha una bassa figura di rumore e guadagno elevato.



Fig. 2.2.2: Common Source a degenerazione induttiva

L'impedenza d'ingresso del CS con degenerazione induttiva risulta essere :

$$Z_{in}(s) = \frac{1}{sc_{gs}} + sL_s + \omega_T L_s$$
 [2.2.2]

L'induttanza L_g viene quindi posta e dimensionata al fine di risonare con Z_{in} alla frequenza di interesse. La componente reale $\omega_T L_s$ non contribuisce al rumore.

3 Adattamento

È noto che il massimo trasferimento di potenza da una sorgente al carico si verifica se $Z_S = Z_L^*$, condizione che viene indicata con il termine adattamento d'impedenza. L'adattamento rappresenta inoltre una condizione imprescindibile nella progettazione di un ricevitore. Per questo occorre tener conto di questo aspetto in fase di progettazione di un amplificatore che costituisce il primo blocco circuitale di un ricevitore, come nel caso dell'amplificatore oggetto di tesi. In questo capitolo si analizzano alcune strategie circuitali in grado di garantire l'adattamento di impedenza e successivamente si introduce un parametro in grado di misurare la qualità dell'adattamento.

3.1 <u>Reti L-match</u>

Per verificare la condizione di adattamento, sono di aiuto le cosiddette reti L-match, le quali permettono di aumentare il valore di R_L visto dall'ingresso nel caso in cui la resistenza di sorgente sia $R_S > R_L$ (fig 3.1.1), o di diminuire il valore del carico visto dall'ingresso nel caso in cui $R_S < R_L$ (fig 3.1.2).



Fig. 3.1.1: Rete a L passa basso

Vi sono anche le versioni passa alto:



Fig. 3.1.3: Rete a L passa alto



Fig. 3.1.2: Rete a L passa basso



Fig. 3.1.4: Rete a L passa alto

La base analitica che regola queste quattro configurazioni è la stessa e per questo ci si limita ad illustrare nello specifico solo una delle reti L-match proposte.

Facendo riferimento alla figura 3.1.4, si può operare una trasformazione che renda il calcolo e quindi la comprensione più semplice e immediata. Questa è riportata in figura 3.1.5.



Fig. 3.1.5: Trasformazione rete a L passa alto

Nel riquadro tratteggiato è stata messa in evidenza la trasformazione parallelo-serie che da origine a L' e RL'.

In particolare si può scrivere :

$$R'_{L} = R_{L} (1 + Q^{2})^{-1} \qquad L' = L (1 + Q^{-2})^{-1} \qquad [3.1.1]$$

Q, fattore di qualità definito come

$$Q = \frac{R_L}{\omega L}$$
[3.1.2]

solitamente si ricava dall'imposizione $R_s = R'_L$, che si vuole essere verificata alla frequenza di risonanza. Da tale condizione, trovato Q, si ricava L e quindi L'.

3.2 Parametri S

Dato un generico quadripolo lineare Q:



Fig. 3.2.1: Modello di un generico quadripolo

Mettendo in evidenza le sue due porte e definendo per ciascuna di esse le grandezze

$$\begin{cases} a_{i} = \frac{V_{i} + Z_{0}I_{i}}{2\sqrt{Z_{0}}} \\ b_{i} = \frac{V_{i} - Z_{0}I_{i}}{2\sqrt{Z_{0}}} \end{cases} \qquad i = 1,2 \qquad [3.2.1]$$

si ricavano V_i e I_i in funzione di a_i e b_i (l'impedenza Z_0 viene assunta, in generale, pari a 50 Ω) :

$$\begin{cases} 2\sqrt{Z_0} a_i = V_i + Z_0 I_i \\ 2\sqrt{Z_0} b_i = V_i - Z_0 I_i \end{cases}$$
[3.2.2]

Da cui si trova:

$$V_{i} = \sqrt{Z_{0}} (a_{i} + b_{i})$$

$$I_{i} = \frac{1}{\sqrt{Z_{0}}} (a_{i} - b_{i})$$
[3.2.3]

I parametri $a_i \in b_i$ definiti alle due porte sono legati fra loro dai parametri $S_{i,j}$:

$$\begin{cases} b_1 = S_{11}a_1 + S_{12}a_2 \\ b_2 = S_{21}a_1 + S_{22}a_2 \end{cases}$$
[3.2.4]

I parametri $S_{i,j}$ caratterizzano completamente un quadripolo lineare e permette di esprimere le onde di potenza riflessa, sia in ingresso che in uscita ($b_1 e b_2$), in funzione delle onde di potenza incidenti in ingresso e in uscita ($a_1 e a_2$). In particolare, il parametro S_{11} , definito come riportato nella 3.2.5, è il rapporto tra la potenza riflessa dal quadripolo sulla porta 1 e quella incidente sulla porta stessa.

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2 = 0} = \frac{V_1^-}{V_1^+} \tag{3.2.5}$$

Convenzionalmente si ritiene verificato l'adattamento per valori di $S_{11} < -10$ dB.

4 Dispositivi passivi integrati

La realizzazione di un qualsiasi componente elettronico introduce inevitabilmente degli elementi parassiti. Questi dipendono dal layout del componente stesso e per questo è necessario analizzare, seppur brevemente, la tecnica con la quale si realizza. In questo modo si riesce ad avere un'idea di come i componenti parassiti, specialmente a frequenze elevate, degradano il funzionamento dei dispositivi che si andranno ad utilizzare nel progetto.

Vi sono molteplici design per realizzare un singolo componente a seconda dell'impiego che ne verrà fatto all'interno di un progetto; di seguito si analizzeranno quindi i modelli a cui la simulazione a componenti reali farà riferimento.

4.1 <u>Resistore reale</u>

In figura 4.1.1 è mostrato schematicamente come vengono realizzati i resistori integrati.



Fig. 4.1.1: Modello fisico di un resistore

Da tale figura si nota che i resistori integrati vengono realizzati utilizzando strisce di poly a bassa o alta resistività. In alternativa al poly si possono utilizzare le diffusioni. La figura non evidenzia abbastanza la presenza dell'ossido di isolamento tra poly e substrato che da luogo ad una capacità parassita. Quindi se da un lato si vorrebbe aumentare l'area del resistore per migliorare il matching fra i componenti, dall'altro occorre mantenere l'area contenuta in modo da limitare le capacità parassite.



Fig. 4.1.2: Schema circuitale di un resistore reale

Lo schema 4.1.2 mostra come si traducono gli effetti parassiti introdotti dalla tecnologia in termini circuitali. Ovvia conclusione è quella di cercare di limitare l'influenza della capacità parassita onde evitare l'alterazione del funzionamento del componente. Se le capacità parassita assumessero valori significativi, a frequenze elevate il componente realizzato si comporterebbe infatti come filtro anziché come semplice resistenza.

4.2 <u>Condensatore reale</u>



I condensatori integrati, invece, vengono realizzati come mostrato in figura 4.2.1

Fig. 4.2.1: Modello fisico di un condensatore

Essi sono condensatori piani a facce parallele. Per limitare le capacità parassite, tra top plate e substrato e tra bottom plate e substrato, è necessario contenere l'area del top e del bottom plate. Ciò è facilitato dalle opzioni di processo che permettono di realizzare un ossido sottile fra le facce del condensatore e quindi di aumentare la capacità specifica.

La figura 4.2.2 mostra schematicamente come gli aspetti parassiti si affiancano al componente ideale. La somiglianza tra la figura 4.2.2 e la 4.1.2 testimonia il fatto che se i componenti parassiti riescono a prevalere, i componenti realizzati perdono le loro caratteristiche e quindi l'efficacia del loro utilizzo.



Fig. 4.2.2: Schema circuitale di un condensatore reale

4.3 <u>Induttore e trasformatore reale</u>

Per quanto riguarda gli induttori, essi vengono realizzati avvolgendo delle spire con i livelli di metallo disponibili. Essi possono avere layout simmetrico o asimmetrico e forma quadrata, esagonale, ottagonale o circolare a seconda delle regole di layout. Nella simulazione a componenti reali, in particolare, si utilizzerà per gli induttori un modello che fa riferimento al layout mostrato in figura 4.3.1. Il layout in questione presenta un morsetto centrale che offre la possibilità di utilizzare un solo dispositivo per realizzare la serie tra due induttori con il duplice scopo di ridurre gli effetti parassiti e garantire un'adeguata simmetria.



Fig. 4.3.1: Modello fisico di un induttore reale

La struttura con cui si realizzano gli induttori fa si che all'aumentare della frequenza, aumenti la resistenza delle metallizzazioni a causa dell'effetto pelle. Un altro elemento parassita è dato dalla capacità verso il substrato e tra gli avvolgimenti. Non bisogna trascurare, inoltre, le perdite resistive nel substrato dovute ad accoppiamenti capacitivo e induttivo.

Tutti questi elementi parassiti fanno si che l'induttore non sia più tale a frequenze elevate e in particolare, oltre la self resonance frequency. Quest'ultima, in riferimento al più semplice modello di induttore reale (figura 4.3.2) risulta:

$$\omega_{srf} = \frac{1}{\sqrt{LC_p}}$$
[4.3.1]



Fig.4.3.2: Schema circuitale di un induttore reale

Dal layout dell'induttore deriva quello del trasformatore.

Esso infatti è costituito da due induttori accoppiati, come mostrato in figura 4.3.2. Essendo il trasformatore costituito da due induttori accoppiati, risulta necessario introdurre il coefficiente di accoppiamento magnetico k che esprime l'efficacia dell'accoppiamento e risulta sempre |k|<1. Un k=1 si ha solamente nel caso in cui si consideri un trasformatore ideale con induttore al primario e secondario perfettamente accoppiati, tali per cui il flux leakage risulti nullo.



Fig. 4.3.3: Simbolo circuitale di un trasformatore

Le relazioni caratteristiche del trasformatore sono riportate di seguito:

$$V_{2} = N V_{1} + j\omega(1 - k^{2})L_{2}I_{2}$$

$$I_{2} = -\frac{1}{N} (I_{1} - \frac{V_{1}}{j\omega L_{1}})$$
[4.3.2]

Dove $N = k \sqrt{\frac{L_2}{L_1}}$.

Se k≠1 allora il modello equivalente di un trasformatore è quello riportato in figura 4.3.4



Fig.4.3.4: Modello circuitale di un trasformatore reale

Un trasformatore planare può essere realizzato alternando avvolgimenti del primario e del secondario o sovrapponendo induttori realizzati con livelli di metal diversi. Entrambe le soluzioni sono mostrate in figura 4.3.5.



Fig. 4.3.5: Modelli fisici di un trasformatore

È doveroso ricordare che i trasformatori reali integrati riescono ad ottenere un coefficiente di accoppiamento magnetico pari a $0.7\div0.75$, nel caso migliore.

5 Low-Noise Amplifier con rete di matching a L

Il low noise amplifier con rete di matching a L (LNA-L) che si analizza nel corso di questo capitolo presenta il punto di partenza del lavoro svolto. Esso infatti è la soluzione standard utilizzata per realizzare il primo blocco circuitale di un ricevitore. Alla luce dei risultati ottenuti dalla sua simulazione e dall'analisi circuitale, quindi, si porranno le basi per teorizzare una possibile soluzione in grado di apportare una miglioria nelle prestazioni del dispositivo qui introdotto.

5.1 Analisi circuitale dell'LNA-L



Fig. 5.1.1: Schema qualitativo dell'LNA-L

In figura 5.1.1 è riportato lo schema di un LNA-L che rappresenta il primo stadio di un ricevitore CMOS a bassa potenza e basso voltaggio. L'LNA-L è inserito in una rete a L reattiva, la quale risona alla frequenza desiderata dando origine alla resistenza d'ingresso richiesta. L'induttanza di degenerazione L_S , da luogo alla parte reale dell'impedenza d'ingresso

$$R_{eq} = \frac{g_m L_S}{c_{gs}} \tag{5.1.1}$$

dove $g_m \in C_{gs}$ sono rispettivamente la trasconduttanza e la capacità di gate dell'nMos risultante da M1 e M2. $C_{gs} \in C_{esd}$ (quest'ultima comprende sia la capacita ESD di protezione che la capacità introdotta dal pad) danno luogo ad un divisore capacitivo il quale agisce come riportato nella 5.1.2.



Fig. 5.1.2: Divisore capacitivo dell'LNA-L

$$R = nR_{eq} \quad \text{con} \quad n = \frac{c_{gs}}{c_{gs} + c_{esd}}$$
[5.1.2]

Il divisore capacitivo introduce quindi una perdita di corrente, ovvero solo una parte della corrente di segnale arriva al carico. Esso quindi limita il guadagno finale dell'amplificatore.

Il ruolo dell'induttanza L_{ext} è quello di ottenere la desiderata frequenza angolare di risonanza ω_0 e quindi l'adattamento di impedenza.

Il modello relativo al circuito di figura 5.1.1 è riportato in figura 5.1.3.



Fig. 5.1.3: Modello equivalente dell'LNA-L

Dall'analisi circuitale, si può facilmente ottenere:

$$Z_{eq} = \frac{\omega^2 R_L C_2^2}{(\omega^2 R_L C_1 C_2)^2 + \omega^2 (C_1 + C_2)^2} + j\omega L_{ext} - j \frac{\omega^3 R_L^2 C_1 C_2^2 + \omega (C_1 + C_2)}{(\omega^2 R_L C_1 C_2)^2 + \omega^2 (C_1 + C_2)^2}$$
[5.1.3]

Per il calcolo di RL si è posto Re[Zeq] = 50Ω così da realizzare l'adattamento. C1 e C2 sono stati fissati al valore indicativo di 200fF. Lext invece, è stata calcolata ponendo Im[Zeq] = 0Ω . Per ogni valore di RL (descritta da un'equazione di secondo grado), si ottiene un valore di Lext. Si è deciso di riportare il grafico del guadagno di corrente relativo alla configurazione con guadagno maggiore, ovvero con RL = 223Ω e Lext = 12.1nH.



Fig. 5.1.4: Guadagno di corrente della rete di matching dell'LNA-L

Dal grafico si evince facilmente, come il guadagno di corrente alla frequenza di interesse sia circa -6.5dB.

6 <u>Low-Noise Amplifier con Trasformatore magnetico nella</u> <u>rete di matching</u>

Per ovviare alla riduzione di corrente osservata durante il capitolo 5, si è pensato di introdurre un blocco circuitale in grado di compensare il coefficiente di trasformazione dovuto al divisore capacitivo. La scelta è stata fatta in favore di un trasformatore magnetico con opportuno coefficiente di trasformazione e per questo la soluzione circuitale oggetto di tesi prende il nome di Low Noise Amplifier con Trasformatore magnetico nella rete di matching (LNA-T). Il vantaggio di questa scelta, sta anche nel fatto che il trasformatore permette di passare da segnale single-ended a segnale differenziale senza l'utilizzo di ulteriori elementi circuitali aggiuntivi.

6.1 <u>Schema a blocchi</u>

Al fine di comprendere appieno la scelta effettuata, in figura 6.1.1 è riportato lo schema a blocchi del circuito che si vuole implementare.



Fig. 6.1.1: Schema a blocchi del circuito dell'LNA-T che si vorrebbe implementare

Osservando la figura, si può facilmente notare che, scegliendo opportunamente il rapporto di trasformazione del trasformatore, vi è la possibilità di elidere l'influenza del divisore capacitivo, salvaguardando quindi il guadagno di corrente.

Un primo problema, che si oppone alla realizzazione della configurazione in figura 6.1.1, è il punto di accesso al circuito, o meglio il punto circuitale disponibile ad accogliere il trasformatore. Quest'ultimo infatti può essere collocato all'interno del divisore capacitivo, come mostrato in figura 6.1.2.



Fig. 6.1.2: Schema a blocchi dell'LNA-T

Per ovviare a questo vincolo, è necessario che il trasformatore abbia un rapporto di trasformazione 1: n', con n' \neq n e tale per cui il divisore capacitivo dato da Cesd e Cgs (riportato a primario) abbia un n pressoché unitario.

Con l'inserzione del trasformatore, si può pensare di togliere l'induttanza Lext in quanto ora, la risonanza è garantita dal valore di induttanza dell'avvolgimento al primario del trasformatore.

6.2 <u>Modelli equivalenti</u>

In questa fase si sono costruiti dei modelli equivalenti dell'LNA-T attraverso i quali è possibile comprendere appieno il ruolo dei singoli componenti e dimensionarli facilmente.

L'inserzione del trasformatore nello schema originale, implica il cambiamento del modello equivalente dell'LNA-L, figura 5.1.3, come riportato in figura 6.2.1.

Un approccio analitico risultava alquanto complicato nei confronti del modello 6.2.1 e per questo sono stati realizzati i modelli 6.2.4 prima, e 6.2.5 poi.



Fig. 6.2.1: Modello equivalente dello schema a blocchi dell'LNA-T (fig.6.1.2)

L'inserzione del trasformatore ha permesso di eliminare l'induttanza Lext in quanto un valore adeguato di L1 permette la risonanza alla frequenza desiderata dei componenti reattivi del circuito. In questa fase preliminare, si è posto il coefficiente di accoppiamento magnetico k pari a 1, considerando quindi un trasformatore ideale. Per quanto concerne il rapporto di trasformazione n, esso è definito come:

$$n = k \sqrt{\frac{L_2}{L_1}} \tag{6.2.1}$$

Come accennato in precedenza, si realizza il modello 6.2.2 riportando tutto a primario.

 $C'_{2} = n^{2}C_{2}$ $R'_{L} = \frac{R_{L}}{n^{2}}$ $I'_{L} = n^{2}I_{L}$ [6.2.2]



Fig. 6.2.2: Modello equivalente dell'LNA-T riportato a primario del trasformatore

L'ultimo passo da compiere per analizzare al meglio il circuito dal punto di vista analitico, è quello di rappresentare la serie C2', RL' con un'impedenza equivalente data dal parallelo tra un condensatore e un resistore indicati rispettivamente come Cx e Rx. Tale rappresentazione da la possibilità di risolvere il problema della risonanza alla frequenza desiderata con un semplice parallelo tra C1,L1 e Cx.



Fig. 6.2.3: Modello equivalente dell'LNA-T riportato a primario con trasformazione serie parallelo

Per garantire l'adattamento si è posto $Rx=Rs=50\Omega$. Dai semplici calcoli di equivalenza tra Zx e la serie C2',RL' si può trovare la seguente relazione per Cx:

$$C_{\chi} = \frac{\omega^2 R_{\chi}^2 C_2 \pm \sqrt{((\omega^2 R_{\chi}^2 C_2)^2 - 4\omega^2 R_{\chi}^2)}}{2\omega^2 R_{\chi}^2}$$
[6.2.3]

Affinché Cx assuma valori reali, è necessario garantire $\Delta \ge 0$ e quindi si è ricavata la condizione:

$$C_2 \ge \frac{2}{\omega R_x} \tag{6.2.4}$$

Osservando la 6.2.2, si nota che una volta fissato C'_2 e posta la condizione 6.2.4 per C_2 , il rapporto di trasformazione n risulta condizionato anch'esso ad essere maggiore o uguale ad un certo n minimo.

Scelto Cx, non resta che impostare L1 per garantire la risonanza alla frequenza desiderata.

$$L_1 = \frac{1}{\omega^2 (C_1 + C_x)}$$
[6.2.5]

Per quanto concerne il fattore di qualità, essendo trascurabile il contributo di L_1 , risulta :

$$Q = \omega R_x (C_1 + C_x) \tag{6.2.6}$$

6.3 Analisi preliminare

Considerando i modelli in figura 6.2.1-2-3 si sono realizzati una serie di grafici i quali mostrano l'influenza sul guadagno di corrente della variazione di ogni singolo parametro. Facendo riferimento alla figura 6.2.1, i parametri di interesse sono il rapporto di trasformazione n, C1 e C2. La resistenza di carico non risulta essere un parametro costituente un grado di libertà, in quanto il suo valore viene fissato dal rapporto di trasformazione e dal fatto che Rx deve essere 50 Ω . Un altro parametro che non costituisce grado di libertà è l'induttanza al primario del trasformatore. Essa infatti, viene fissata ad un valore tale a garantire la risonanza alla frequenza di interesse. Di seguito è riportata la tabella relativa ai valori ottenuti al variare di n a partire dallo specifico n minimo.

Valori	1	2	3	4	5	6	7	8	9	10
C1 [pF]	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20
C2 [pF]	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20	0,20
n (1:n)	3,65	4	5	6	6,70	8	9	10	11	12
C2' [pF]	2,66	3,20	5,00	7,20	8,98	12,8	16,2	20,0	24,2	28,8
RL' [Ω]	22,6	11,0	3,81	1,76	1,11	0,543	0,337	0,221	0,151	0,106
RL [Ω]	302	176	95,2	63,3	50,1	34,7	27,3	22,1	18,2	15,3
L1 [nH]	2,65	1,63	0,913	0,615	0,490	0,342	0,270	0,219	0,181	0,152
iRL/iRs dB	-7,81	-5,47	-2,80	-1,02	0	1,58	2,62	3,55	4,38	5,14
Q	1,25	2,03	3,63	5,39	6,77	9,70	12,3	15,2	18,3	21,8

Fig. 6.3.1: Tabella valori LNA-T al variare del rapporto di trasformazione n

Valori	1	2	3	4	5	6	7	8	9	10
C1 [pF]	0,200	0,200	0,200	0,200	0,200	0,200	0,200	0,200	0,200	0,200
C2 [pF]	0,200	0,400	0,600	0,800	1,0	1,20	1,4	1,60	1,80	2,00
n (1:n)	4	4	4	4	4	4	4	4	4	4
C2' [pF]	3,20	6,40	9,60	12,8	16,0	19,2	22,4	25,6	28,8	32,0
RL' [Ω]	11,0	2,25	0,973	0,543	0,346	0,240	0,176	0,135	0,106	0,086
RL [Ω]	176	36,0	15,6	8,68	5,54	3,84	2,81	2,15	1,70	1,38
L1 [nH]	1,63	0,697	0,457	0,342	0,273	0,228	0,195	0,171	0,152	0,137
iRL/iRs dB	-5,47	1,43	5,07	7,60	9,56	11,2	12,5	13,7	14,7	15,6
Q	2,03	4,76	7,25	9,70	12,1	14,6	17,0	19,4	21,8	24,2

Ponendo C2 come parametro, i valori ottenuti sono:

Fig. 6.3.2: Tabella valori dell'LNA-T al variare della capacità C2 a secondario

Infine l'ultimo grado di libertà rimasto, C1:

Valori	1	2	3	4	5	6	7	8	9	10
C1 [pF]	0,200	0,400	0,600	0,800	1,0	1,20	1,4	1,60	1,80	2,00
C2 [pF]	0,200	0,200	0,200	0,200	0,200	0,200	0,200	0,200	0,200	0,200
n (1:n)	4	4	4	4	4	4	4	4	4	4
C2' [pF]	3,20	3,20	3,20	3,20	3,20	3,20	3,20	3,20	3,20	3,20
RL' [Ω]	11,0	11,0	11,0	11,0	11,0	11,0	11,0	11,0	11,0	11,0
RL [Ω]	176	176	176	176	176	176	176	176	176	176
L1 [nH]	1,63	1,52	1,42	1,33	1,26	1,19	1,13	1,07	1,02	0,978
iRL/iRs dB	-5,47	-5,47	-5,47	-5,47	-5,47	-5,47	-5,47	-5,47	-5,47	-5,47
Q	2,03	2,18	2,33	2,48	2,64	2,79	2,94	3,09	3,24	3,39

Fig. 6.3.3: Tabella valori dell'LNA-T al variare della capacità C1

Si riportano quindi i grafici più significativi che riassumono quanto riportato nelle figure 6.3.1-2-3. È necessario ricordare che questa è una fase preliminare, atta a chiarire il ruolo dei vari componenti e la loro influenza sul guadagno di corrente. Questo per sottolineare il fatto che i valori entro cui spaziano i diversi parametri sono indicativi e dettati da una previsione fatta sulla base della verosimiglianza.



Fig. 6.3.4: Guadagno di corrente della rete di matching dell'LNA-T in funzione di n e C1



Fig. 6.3.5: Variazione di L1 della rete di matching dell'LNA-T in funzione di n e C1



Fig. 6.3.6: Variazione del fattore di qualità Q della rete di matching dell'LNA-T in funzione di n e Cl

Dai dati raccolti e dai relativi grafici, emerge chiaramente che il guadagno, in questa nuova versione, può essere maggiore rispetto alla versione precedente e che aumenta all'aumentare di C1 e n. Tuttavia n e C1 non devono essere troppo grandi, altrimenti il fattore di qualità Q diventa troppo alto. Alla luce di questi risultati, si può procedere con la simulazione e l'ottimizzazione del circuito proposto.

7 Simulazione dell' LNA-T realizzato con componenti ideali

Per la simulazione del circuito si è utilizzato il software Design Framework II, realizzato dalla Cadence Inc., che comprende lo Schematic Editor, i simulatori Spectre e SpectreRF e l'editor di layout Virtuoso.

7.1 Ottimizzazione del modello

Innanzitutto, prima di cimentarsi con lo schematico e la simulazione del circuito, si sono calcolati i parametri dei mos che in seguito compariranno nel circuito. In questa fase si è affiancato al Framework II l'utilizzo di Matlab così da ricavare la transconduttanza gm e il valore della capacità gate-source Cgs. Il dimensionamento dei mos è stato ottenuto fissando il gm e la corrente di drain, in modo da rispettare le specifiche sul consumo (massimo consumo di corrente 1.5mA), così da ottenere una tensione di over-drive pari a 120mV. A questo punto si sono calcolate le dimensioni dei mos. Si è quindi verificata la condizione sulla frequenza di transito (f_T) che rappresenta la frequenza a cui il guadagno di corrente del mos caricato su un corto circuito è pari a uno. Essa è quindi la massima frequenza alla quale posso costruire un amplificatore, ma in pratica

$$f_T = \frac{g_m}{2\pi c_{gs}} \ge 10 f_0$$
 [7.1.1]

 f_0 rappresenta la frequenza alla quale si vuole utilizzare l'amplificatore.

In questo modo si è ottenuto un valore di Cgs pari a circa 57fF. Questo valore di capacità e la necessità di contenere il rapporto di trasformazione n del trasformatore per cause tecnologiche, hanno fatto si che il vincolo introdotto dalla (6.2.4) potesse essere rispettato a patto di porre $Rx > 50\Omega$. Affinché fosse possibile garantire l'adattamento, si è reso quindi necessario l'introduzione di un'ulteriore condensatore Cs, inserito come mostrato in figura 7.1.1.

A questo punto, si è reso necessario imporre un valore di C1 tale per cui il parallelo tra C1, L1 (induttanza al primario che la tecnologia obbliga di valore contenuto) e Cx (dipendente da C2' e quindi da Cgs, vedi figure 6.2.1-2-3) risulti induttivo alla frequenza di interesse. In questo modo infatti, il condensatore Cs e il parallelo C1, L1 e Cx, formano una rete L-matching (vedi figura 3.1.4) in grado di adattare il carico purchè sia opportunamente dimensionato Cs.



Fig. 7.1.1: Modello definitivo dell'LNA-T

Il grafico del guadagno di corrente relativo al modello di figura 7.1.1 è riportato in figura 7.1.2. Di seguito si riporta anche la funzione di trasferimento del modello dell'LNA-T:

$$\frac{I'_L}{I_S} = \frac{s^2 L_1 C'_2 + s^3 R'_L L_1 C'^2}{1 + 2s R'_L C'_2 + s^2 [R'_L C'_2 C'_2 + L_1 (C_1 + C'_2)] + s^3 R'_L L_1 C'_2 (2C_1 + C'_2) + s^4 R'_L L_1 C_1 C'^2_2}$$
[7.1.1]



Fig. 7.1.2: Guadagno di corrente del modello dell'LNA-T

I valori calcolati e ai quali sono stati fissati i diversi parametri sono: Cs = 320 fF, C1 = 4pF, L1 = 1nH, C2' = 146fF e RL' = 140Ω .

Si riporta inoltre il grafico relativo al parametro S11 (vedi 3.2.5) riguardante il modello 7.1.1.

Tale grafico, figura 7.1.3, mette in evidenza l'adattamento del carico nei confronti della sorgente, presentando alla frequenza di interesse, un picco negativo di -11 dB.



Fig. 7.1.4: Parametro S11 del modello dell'LNA

7.2 <u>Simulazione dello schematico</u>

Alla luce dei risultati mostrati dai modelli ricavati in precedenza, si è pensato di realizzare un primo schematico dell' LNA-T. In questo modo infatti, si compie un'ulteriore passo verso il circuito reale, abbandonando progressivamente la natura teorica delle reti equivalenti. Si riporta quindi il primo schematico (figura 7.2.1) il quale permette di misurare in particolare il guadagno di corrente e il parametro S11.

Per prima cosa, osservando lo schematico, si trova la tensione di alimentazione Vcc, la quale assume il valore di 1,2 V come previsto dalla tecnologia 0,13um. Rs, resistenza della sorgente, è posta a 50 Ω . Cs è la capacità di cui si è discusso nel paragrafo precedente ed è posta al valore

precedentemente calcolato di 320 fF, mentre Cpad è stata posta a 4 pF. Ls1 e Ls2, induttanze di degenerazione, sono state fissate a 2nH, valore che esaurisce uno dei gradi di libertà del circuito.



Fig. 7.2.1: Primo schematico dell'LNA-T

Per quanto concerne il trasformatore, esso è stato costruito secondo lo schema in modo da realizzare una struttura perfettamente simmetrica. La struttura proposta è costituita dalla serie di due trasformatori identici e tali per cui L1=L3 e la loro somma realizzi il valore di induttanza in figura 7.1.1 (indicata anch'essa con L1). Ad entrambi i trasformatori si è poi assegnato lo stesso rapporto di trasformazione n, ovvero lo stesso valore n del rapporto di trasformazione che caratterizzerà il trasformatore risultante dalla serie dei due. Trattandosi di una simulazione a componenti ideali, si è posto il coefficiente di accoppiamento magnetico k =1.

I Mosfet presenti nel circuito, sono tutti nMosfet uguali, ovvero con le stesse dimensioni di lunghezza L e larghezza W. Tali dimensioni sono state fissate come illustrato nel paragrafo 7.1. La dimensione di L è fissata a 130nm, mentre W risulta 115,2 um. L'NM3 è chiuso a diodo (gate e drain cortocircuitati) ed è collegato opportunamente all'NM1 e NM2 polarizzandoli in modo da risultare in saturazione. La corrente di drain è stata fissata a 600 uA per rispettare la specifica di progetto, il quale consente un basso consumo di potenza. In questa fase non era necessario porre un carico all' LNA e per questo sono stati posti semplicemente due generatori Vd1 e Vd2 atti a garantire un'adeguata Vds > Vdsat.

In uscita si trova un generatore di tensione pilotato in tensione il cui guadagno è fissato 1:1 ed è utilizzato come buffer. Il componente port applicato in uscita è inserito per consentire la misura del parametro S11 (vedi paragrfo 3.2).

Il guadagno di corrente è riportato nel grafico di figura 7.2.2.



Fig 7.2.2: Guadagno di corrente del primo schematico dell'LNA-T



Fig.7.2.3: Parametro S11 relativo al primo schematico dell'LNA-T

I 3 dB di differenza tra questo grafico e il grafico 7.1.2 sono da attribuire alla semplificazione dei Mos nei modelli del capitolo 6 e in particolare nel modello di figura 7.1.1.

In figura 7.2.3 si riporta invece l'andamento del parametro S11, migliorato in quanto l'adattamento passa da 10MHz del modello ai 20MHz dello schematico e questa variazione si deve ancora attribuire alla complessità dei Mosfet.

Sebbene il guadagno di corrente della soluzione proposta risulti essere molto elevato l'adattamento è soddisfacente per una range di frequenze alquanto ristretto.

Dall'analisi del grafico in figura 7.2.3 si evince infatti che l'adattamento è garantito per appena 20 MHz. Risulta quindi necessario approfondire l'analisi per cercare di aumentare la banda di frequenze ove il circuito risulti adattato, ovvero il parametro S11 risulti minore di -10dB.

7.3 Applicazione del carico

I grafici 7.2.2 e 7.2.3 evidenziano la fattibilità della soluzione adottata. Per questo si procede nello studio del circuito proposto andando ad aggiungere un ulteriore elemento di verosimiglianza. Lo schema di figura 7.3.1 infatti differisce da quello riportato in figura 7.2.1, solamente dal fatto che si è aggiunto il carico. In particolare si può notare l'inserzione di un livello di cascode (NM4, NM5) il quale ha il compito di ridurre gli effetti di retroazione dati dalle capacità Cgd dei mos NM1 e NM2.



Fig. 7.3.1: *Schema dell'LNA-T con livello di cascode e carico*

Per polarizzare opportunamente i mos di cascode, si è resa necessaria l'inserzione del mos NM6.

Come carico si sono utilizzati due tank, uguali, uno per ogni LNA single ended. I tank sono costituiti da un parallelo tra un induttore Lt, un condensatore Ct e un resistore Rt. Quest'ultimo è il carico vero e proprio che verrà applicato all'LNA alla frequenza di risonanza. Il tank infatti equivale ad un corto circuito, a meno che alla frequenza di risonanza, alla quale il parallelo Lt e Ct si comporta da circuito aperto e LNA si ritrova caricato dal solo Rt. In questa fase di studio si è scelto un valore indicativo di Rt, essa infatti ha il solo scopo di compiere la trasformazione corrente-tensione. I valori degli elementi reattivi del tank sono stati scelti a partire da Lt. Si è infatti fissato Lt ad un valore consentito dalla tecnologia e di conseguenza si è scelto Ct per avere risonanza a 2.4 GHz.

Si è verificato l'isolamento introdotto dal cascode misurando l'S11 con e senza carico applicato e avendo riscontrato variazioni nell'ordine del dB, si è potuto confermare la validità e l'efficacia del suo impiego. L'S11, però, rimane ancora al di sotto dei -10dB per una range di frequenze molto piccolo. Nel paragrafo successivo si affronterà questo problema cercando una possibile soluzione.

Avendo introdotto il carico, ora è possibile misurare il guadagno di tensione e per questo di seguito viene riportato il grafico relativo al rapporto Vout/Vin.



Fig.7.3.2: Guadagno di tensione dell'LNA-T in funzione di Lt e R

Il grafico 7.3.2 mostra come il guadagno di tensione sia influenzato dal valore di resistenza e di induttanza del carico. In particolare, si nota come all'aumentare dell'induttanza di tank la campana del guadagno si allarga. Questo comportamento è giustificato da una diminuzione del fattore di qualità Q. In ogni caso il valore dell'induttanza, e del condensatore, di tank non influenza il valore di picco del guadagno. Questo infatti dipende esclusivamente dal valore della resistenza di tank che sarà imposto dal fattore di qualità che si vorrà ottenere.

7.4 <u>Ottimizzazione dell'adattamento</u>

Al fine di allargare il range di frequenze ove il parametro S11 sia minore di -10dB, occorre diminuire il fattore di qualità Q. Per fare ciò, facendo riferimento allo schema 7.3.1, è necessario diminuire la capacità Cpad e aumentare L1=L3. Nel fare questa operazione però, occorre fare attenzione a non aumentare troppo l'induttanza equivalente a primario, in quanto la tecnologia pone dei forti limiti sulla realizzazione di trasformatori con induttanze elevate (>10nH) e con rapporti di trasformazione n elevati (>5). Tali limiti nascono da problemi legati all'occupazione di area, alla difficoltà di garantire un coefficiente di accoppiamento magnetico soddisfacente (idealmente pari a 1) e non ultimo alla possibilità di trascurare resistenza e capacità parassite.

Si è scelto di rispettare i limiti posti dalla tecnologia, per avere un'idea delle prestazioni del circuito proposto allo stato dell'arte. Ovviamente, nel momento in cui la tecnologia svilupperà soluzioni più prestanti, sarà possibile aumentare la qualità della soluzione fin qui trattata. Ad ogni modo, si è agito massimizzando il valore dell'induttanza a primario e quindi L1=L3= 2,5nH. Si è deciso di operare in questa direzione in quanto dalle simulazioni effettuate è emerso che l'induttanza a primario è il parametro che maggiormente influisce sulla larghezza di banda e per tanto si è deciso di massimizzare il suo contributo.

Fissato il valore dell'induttanza al primario, è necessario fissare il valore n del rapporto di trasformazione del trasformatore. Esso deve essere scelto in modo tale che l'induttanza al secondario non diventi troppo alta. Per questo si è posto n=2.

In riferimento al modello 6.2.5, utile per dimensionare Cpad(=C1), dalle operazioni compiute emerge che L1 e Cx risultano fissate ed è quindi possibile calcolare C1 per garantire la risonanza a 2.4GHz. Cpad risulta pari a 420 fF.

Con questi valori il parametro S11 risulta inferiore a -10dB per un range di frequenze di circa 130MHz, come evidenziato dal grafico 7.4.1.

Si sono inoltre svolte delle simulazioni per verificare l'influenza del tank di carico. Il grafico relativo a tali simulazioni è riportato in figura 7.4.2. Esso evidenzia l'efficacia dello stadio cascode, infatti il parametro S11 non subisce particolari variazioni al variare di Lt, induttanza di tank, e della resistenza R di tank.



Fig 7.4.1: S11 e NF dell'LNA-T con livello di cascode e carico



Fig. 7.4.2: S11 dell'LNA-T al variare di R e Lt 47

8 Simulazione con componenti reali

Al fine di valutare le effettive prestazioni del circuito realizzato, è necessario effettuare le simulazioni utilizzando modelli in grado di tener conto degli effetti parassiti.

Cadence mette a disposizione appositi modelli così da ottenere dei risultati che approssimino al meglio le prestazioni di un circuito reale.

In primo luogo si valuteranno le prestazioni dell'LNA-L e conseguentemente quelle dell'LNA-T analizzata in precedenza. In questo modo sarà possibile confrontare i due schematici.

8.1 <u>Simulazione dell'LNA-L</u>



Fig. 8.1.1: Schema completo dell'LNA-L con componenti reali

In figura 8.1.1 si riporta lo schematico del circuito in figura 5.1.1. Dallo schematico si evince immediatamente il primo aspetto negativo di questa configurazione, ovvero la necessità di fornire un'alimentazione differenziale e quindi creare un circuito esterno aggiuntivo ad hoc, anche se nella pratica è diverso da quello riportato in figura che utilizza un componente ideale detto ideal-balun.

Al fine di poter comparare i risultati della configurazione originale con quelli ottenuti dalla soluzione circuitale adottata, si sono mantenute inalterate le dimensioni della coppia differenziale e del cascode. Così facendo entrambi i circuiti hanno gli stessi consumi.

Il carico è stato anch'esso mantenuto uguale in modo da ottenere la stessa trasformazione corrente-tensione. Per questa trasformazione, non è necessaria l'inserzione dei resistori Rt e Rt'. Essa infatti viene eseguita dall'induttanza reale, la quale in dc non si comporta da corto circuito a causa della resistenza serie parassita. L'induttanza Lt è pari a 5.28 nH, mentre Ct=Ct'= 1.45pF

Le capacità Cpad=Cpad' e le induttanze Lext=Lext' sono state dimensionate in modo da ottenere la risonanza alla frequenza desiderata, 2.4GHz. In questa fase, si è mantenuto il vincolo di utilizzare induttanze al massimo pari a 10nH.

In figura 8.1.2 si riporta il grafico relativo al guadagno di tensione del circuito in figura 8.1.1.

Il grafico di figura 8.1.3, invece, riguarda il parametro S11.



Fig. 8.1.2: Guadagno di tensione dell'LNA-L

Il grafico 8.1.2 evidenzia un picco massimo, alla frequenza di interesse, pari a circa 16 dB.

Il circuito originale presenta quindi una banda passante di poco superiore a 300MHz, nella quale viene garantito un quadagno al più di 12.5 dB.

Per quanto concerne l'adattamento, il grafico 8.1.3 mostra come questo sia ottenuto in un range di frequenze molto elevato, circa 500 MHz. Che potrebbe essere stato maggiore se si fossero utilizzati valori di induttanza > 10nH. Per la simulazione, si sono infatti imposti Lext=Lext'=10nH (limite tecnologico) e calcolato i valori di Cpad=Cpad' pari a 440fF (non avendo tenuto conto degli effetti parassiti, si è reso necessario l'utilizzo di Cpad=Cpad' pari a 470fF).



Fig. 8.1.3: NF e S11 dell'LNA-L

8.2 <u>Simulazione dell'LNA-T</u>



Fig. 8.2.1: LNA-T con componenti reali

In figura 8.2.1 si riporta il circuito relativo alla soluzione proposta. La parte relativa alla coppia differenziale, al livello di cascode e al tank è la medesima di quella utilizzata nel paragrafo precedente, così da rendere efficace il confronto delle prestazioni.

Non essendo disponibile un modello per il trasformatore reale se ne è realizzato uno alquanto semplice ma efficace. Si sono infatti posti in serie agli induttori del trasformatore dei resistori calcolati sulla base del fattore di qualità Q delle induttanze Lt e Ls. Essendo L1=L3= 2.5 nH e Q circa 12, risulta R1=R3= 3 Ω . R2 e R4 risultano invece pari a 6 Ω essendo n=2. Inoltre il fattore k è stato posto a 0.75 per tener conto delle perdite

Cs e Cpad sono calcolati in conseguenza ai valori degli altri parametri e posti rispettivamente a 350 e 435 fF.

In figura 8.2.2 si riporta il grafico relativo al guadagno di tensione. Da esso si evince che l'amplificatore ha un guadagno di picco di poco superiore ai 23 dB alla frequenza di interesse.

Nella banda passante, pari a 200 MHz, viene garantito un guadagno superiore a 20 dB.

La figura 8.2.3, invece, mostra l'andamento del parametro S11 relativo al circuito proposto.

Esso evidenzia che l'adattamento viene raggiunto in un range di circa 200 MHz attorno alla frequenza di interesse 2.4GHz. Nello stesso range di frequenze, il NF viene mantenuto al di sotto dei 5.5 dB.







Fig. 8.2.3: NF e S11 dell'LNA-T

Grazie alla funzione "Summary Noise", Cadence permette di calcolare il contributo di rumore di ogni singolo componente che realizza il circuito. Si riporta di seguito un breve rapporto sugli elementi circuitali che costituiscono la causa prima di rumore.

Da questa analisi emerge che il 30% del rumore totale è dovuto alla Rs, resistenza d'uscita del generatore di segnale, mentre il 20% è dovuto alle resistenze parassite degli induttori L1 e L3, ovvero alle loro resistenze serie R1 ed R3. La terza causa di rumore sono le resistenze parassite dell'induttore Lt che contribuiscono al rumore totale per il 5.7%. Si osserva inoltre che i mos di cascode (2%) contribuiscono in modo minore al rumore rispetto ai mos della coppia differenziale (7%).

8.3 <u>Confronto fra le prestazioni dell'LNA-L e dell'LNA-T</u>

I risultati ottenuti nel capitolo 8 permettono di confrontare i due circuiti, in quanto entrambi consumano 1.2 mA di corrente, quello relativo alla figura 8.1.1 (LNA-L) e quello di figura 8.2.1 (LNA-T).

I parametri oggetto del confronto, sono il guadagno di tensione, l'S11 per verificare l'adattamento e il NF.

L'LNA-T ha una banda a -3dB di 200MHz, di poco inferiore a quella relativa al circuito originale (240MHz).

L'LNA-T non è ottimale dal punto di vista dell'adattamento, dove si nota una riduzione del 55% del range di frequenze ove esso è garantito, rispetto all'LNA-L. Ad ogni modo l'adattamento si ottiene su una banda di 200MHz, il che è sufficiente. Questa diminuzione di banda, però, è ben giustificata da un guadagno dell'amplificatore sviluppato di circa 8dB superiore a quello dell'LNA-L.

Un importante miglioria viene apportata alla figura di rumore, che nell'LNA-T è di 4.9dB in centro banda mentre nell'LNA-L, a 2.4GHz, risulta pari a 7.5dB.

Occorre sottolineare infine, che LNA-T esegue la trasformazione da segnale single-ended a segnale differenziale on-chip, senza l'utilizzo di ulteriori elementi circuitali aggiuntivi.

9 <u>Conclusioni</u>

In questa tesi si è progetto un amplificatore a basso rumore e basso consumo di potenza in tecnologia CMOS da $0.13\mu m$. Esso è caratterizzato da un trasformatore nella rete di matching e per questo viene contraddistinto dalla sigla LNA-T.

L'LNA-T è stato realizzato allo scopo di andare a sostituire il Low Noise Amplifier con rete di matching a L (LNA-L) che costituisce il primo stadio di un ricevitore tipicamente inserito su piccoli apparecchi a bassa potenza dai costi contenuti, multifunzionali per renderli capaci di comunicare tra loro tramite tecnologia wireless a raggio limitato. Questi piccoli apparecchi, chiamati sensor node sono formati da componenti in grado di rilevare grandezze fisiche (sensori di posizione, temperatura, umidità ecc.), di elaborare dati e di comunicare tra loro formando quindi una Wireless Sensor Network (WSN). Ognuno dei sensori ha una riserva d'energia limitata e non rinnovabile e, una volta messo in opera, deve lavorare autonomamente.

Il confronto tra LNA-T e LNA-L è riportato nella tabella sottostante. Essa esprime i risultati ottenuti in termini di guadagno di tensione, estensione della banda a -3dB, range di frequenze ove è garantito l'adattamento di impedenza, il Noise Figure, il consumo di corrente e la tipologia di realizzazione della trasformazione del segnale da single ended a differenziale.

LNA	$\left \frac{V_{out}}{V_{in}}\right _{dB} a 2.4 \text{ GHz}$	ω_{-3dB}	Range adattamento	NF a centro banda	Consumo di corrente	Trasformazione segnale single ended/ differenziale
LNA-L	15,78 dB	240 MHz	450 MHz	7,5 dB	1,2 mA	esterno
LNA-T	23,26 dB	200 MHz	200 MHz	4,9 dB	1,2 mA	on-chip

Tabella Riassuntiva

Fig. 9: Tabella Riassuntiva

Dalla tabella in figura 9 si evince che l'LNA-T ha una banda a -3dB di 200MHz, di poco inferiore a quella relativa al circuito originale (240MHz).

Inoltre LNA-T ha un range di frequenza ove garantito l'adattamento ridotto del 55% rispetto a quello dell'LNA-L. Ad ogni modo l'adattamento dell'LNA-T è garantito su una banda di 200MHz, il che è sufficiente. Questa diminuzione di banda, però, è ben giustificata da un guadagno dell'amplificatore sviluppato di circa 8dB superiore a quello dell'LNA-L.

Un importante miglioria viene apportata alla figura di rumore, che nell'LNA-T è di 4.9dB in centro banda mentre nell'LNA-L, a 2.4GHz, risulta pari a 7.5dB.

Occorre sottolineare infine, che LNA-T esegue la trasformazione da segnale single-ended a segnale differenziale on-chip, senza l'utilizzo di ulteriori elementi circuitali aggiuntivi.

Bibliografia

M. Camponeschi, A. Bevilacqua e P. Andreani, "Analysis and Sesign of a Low-Power Singoe-Stage CMOS Wireless Receiver," IEEE J. Solid-State Circuite.

A.Vallese, A. Bevilacqua, C. Sandener, M. Tiebout, A. Gerosa e A. Neviani, "Analysis and Design o fan Integrated Notch Filter for the Rejection of Interference in USB Systems," IEEE *J. Solid-State Circuite*, vol. 44, no. 2, Feb 2009.

P.R. Gray, P.J. Hurst, S.H. Lewis, R.G. Meyer, *Analysis and Design of Analog Integrated Circuits*, J. Wiley & Sons, 2001

T.H. Lee, *The Design of CMOS Radio-Frequency Integrated Circuits*, Cambridge Uni. Press, 2004.