



UNIVERSITÀ DEGLI STUDI DI PADOVA

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE
CORSO DI LAUREA IN INGEGNERIA MECCATRINICA

Stato dell'arte e applicazione dei DAC nei moderni sistemi elettronici

Laureando:

Matteo DAL POZZOLO

Relatore:

Prof. Alessandro SONA

Anno accademico 2015/2016

Indice

1 I DAC: principi di funzionamento	7
1.1 Parametri caratteristici dei convertitori D/A	8
1.1.1 Risoluzione	8
1.1.2 Errore di offset	8
1.1.3 Errore di guadagno	9
1.1.4 Non linearità	9
1.1.5 Tempo di assestamento	11
1.1.6 Accuratezza	11
1.1.7 Glitch	12
1.2 Tipi di DAC	12
1.2.1 Convertitori D/A con resistori pesati	12
1.2.2 Convertitori D/A con reti a scala, a commutazione di corrente	14
1.2.3 Convertitori D/A con reti a scala, a commutazione di tensione	16
2 I DAC: esempi di utilizzo moderni	21
2.1 Esempio di calibrazione	22
2.1.1 Sistema di misurazione della pressione	22
2.2 Esempio di controllo di un motore	24
2.3 Esempio di DAC audio: lettore CD	26
3 I DAC presenti sul mercato	29
3.1 Convertitori D/A multipli	29
3.2 Convertitori D/A audio	30
3.3 Convertitori D/A ad alta velocità	32
3.3.1 Caratteristiche principali	32
3.3.2 Esempio di convertitore ad alta velocità: AD9702	33
3.3.3 Applicazioni dei convertitori ad alta velocità	34
4 Il DAC-08	37
4.0.1 Caratteristiche di funzionamento	37
4.0.2 Caratteristiche elettriche principali del DAC-08	40
Bibliografia	42

Introduzione

La conversione digitale analogico è l'attività svolta da un DAC per convertire un segnale digitale, cioè una sequenza temporale di campioni discretizzati nelle ampiezze, in un segnale analogico nel tempo e nelle ampiezze. È un dispositivo indispensabile per inserire un controllore numerico, come un microprocessore, all'interno di un sistema di controllo di un processo analogico.

I convertitori digitale-analogico hanno la funzione di generare in uscita tensioni o correnti proporzionali al dato digitale che hanno in ingresso.



Figura 1: Convertitore digitale analogico

In Figura 1 è riportato il simbolo di un convertitore digitale analogico a n bit. Si hanno n ingressi, da B_0 a B_{n-1} , e un'uscita analogica V_a .

Il microprocessore genera un numero N , espresso da una stringa di n bit. L'uscita del convertitore sarà una tensione $V = Q * N$ dove Q è una tensione detta *quanto* che ovviamente corrisponde alla tensione che si avrebbe in uscita quando $N = 1$, ed è la minima differenza che vi può essere fra due valori di uscita del DAC quindi la *risoluzione*.

Il convertitore digitale analogico può dunque ricostruire un segnale digitale con un segnale analogico a scatti, con un grado di risoluzione che non può essere inferiore al quanto Q .

Normalmente la grandezza analogica di uscita è una corrente che varierà tra un valore minimo e un valore massimo. Per ottenere la tensione proporzionale a questa corrente, si collega al DAC un convertitore Corrente/Tensione che fornirà in uscita una tensione proporzionale alla corrente e quindi alla parola di n bit in ingresso al DAC.

Il convertitore I/V che si utilizza è un convertitore invertente che si realizza con un amplificatore operazionale nella configurazione di invertente come quello in Figura 3.

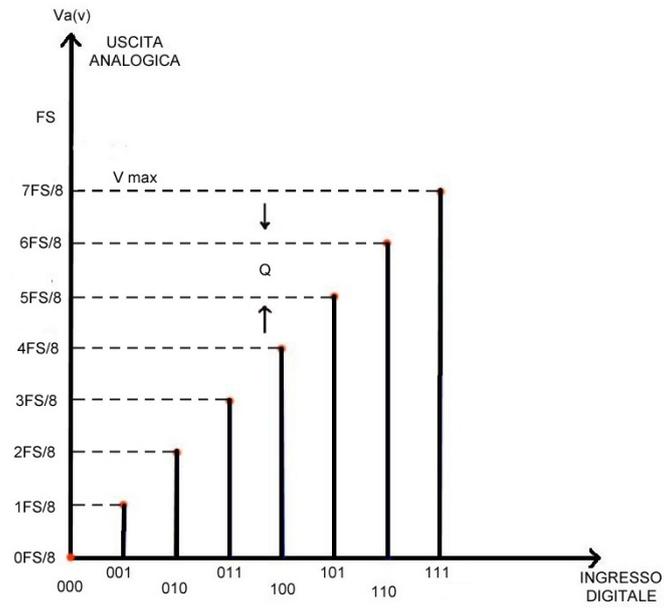


Figura 2: Transfer characteristic of the DAC

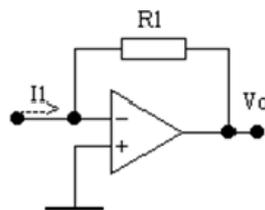


Figura 3: Current-to-voltage converter

Capitolo 1

I DAC: principi di funzionamento

Come già detto, i DAC sono dispositivi che convertono un codice digitale in una tensione o corrente ad essa proporzionale. In Figura 1 è riportato il simbolo del dac a n bit, si hanno n ingressi e un'uscita analogica V_a .

Nel caso di convertitore a 3 bit, la parola d'ingresso è indicata con $B_2B_1B_0$. La relazione fra tensione analogica di uscita ed ingresso digitale, sotto forma di diagramma, è riportata in Figura 2 in cui FS è la tensione di fondo scala. Come si vede in figura, il peso dei bit B_0, B_1, B_2 è rispettivamente, $1 * FS/8, 2 * FS/8$ e $4 * FS/8$. Si può pertanto scrivere utilizzando il principio di sovrapposizione degli effetti :

$$V_a = B_2 \frac{FS}{2} + B_1 \frac{FS}{4} + B_0 \frac{FS}{8} = \left(\frac{B_2}{2^1} + \frac{B_1}{2^2} + \frac{B_0}{2^3} \right) FS$$

In generale nel caso di un convertitore a n bit, si ha:

$$V_a = \left(\frac{B_{n-1}}{2^1} + \frac{B_{n-2}}{2^2} + \dots + \frac{B_1}{2^{n-1}} + \frac{B_0}{2^n} \right) FS \quad (1.1)$$

In cui B_{n-1} è il bit più significativo (Most Significant Bit o MSB) e con B_0 il bit meno significativo (Least Significant Bit o LSB). Si nota che:

- Il bit più significativo, B_{n-1} , ha peso $FS/2$, cioè metà della tensione di fondo scala; infatti, se è presente solo il bit B_{n-1} e tutti gli altri sono uguali a 0 , si ha che $V_a = FS/2$.
- Il bit meno significativo, B_0 , ha peso $FS/2^n$; infatti se è presente solo il bit B_0 e tutti gli altri sono uguali a zero, si ha che $V_a = FS/2^n$. Questo valore indica anche la *risoluzione*, o minima variazione rilevabile della tensione di uscita, del convertitore ed è pertanto uguale al quanto Q :

$$Q = \frac{FS}{2^n}$$

- La massima tensione di uscita dal convertitore, $V_{a,max}$, è inferiore alla tensione di fondo scala FS , da cui differisce di un quanto Q , come si può dedurre dalla Figura 2. In generale, se nella relazione 1.1 si pongono tutti i bit uguali a uno e si tiene conto che la progressione geometrica ottenuta è $1/2 + 1/4 + \dots + 1/2^n = 1 - 1/2^n$, si ha:

$$V_{a,max} = FS - \frac{FS}{2^n} = FS - Q$$

1.1 Parametri caratteristici dei convertitori D/A

La scelta di un DAC è un'attività generalmente complessa, che richiede la conoscenza accurata del dispositivo ed in particolare delle sue non idealità. Tali non idealità sono dei difetti del DAC che rendono il suo funzionamento diverso da quello atteso, descritto nel Cap. 1. Tra le principali caratteristiche e i principali errori di un DAC, si ricordano i seguenti:

1. Risoluzione;
2. errore di offset;
3. errore di guadagno;
4. non linearità;
5. tempo di assestamento;
6. accuratezza;
7. glitch

1.1.1 Risoluzione

Per risoluzione¹ si intende il numero di bit della parola digitale di ingresso: un convertitore D/A a n bit si dice che ha una risoluzione di n bit. La risoluzione può essere data in altri due modi, considerando come risoluzione la più piccola variazione rilevabile all'uscita:

- se il convertitore è a n bit, gli stati distinti possibili sono 2^n e quindi, indicando con FS la tensione di fondo scala, la più piccola variazione rilevabile all'uscita, e quindi la risoluzione, è:

$$FS/2^n$$

- se il convertitore è a n bit, si può fare riferimento agli stati, e si considera come risoluzione:

$$1/2^n$$

1.1.2 Errore di offset

L'*errore di offset*, o *offset error*, è la tensione analogica che si può avere all'uscita quando all'ingresso è applicata una parola digitale con tutti i bit uguali a zero. In conseguenza di questo errore, si ha una traslazione della transcaratteristica del convertitore, come si vede in Figura 1.1.

Questo è dovuto, in particolare, alla tensione di offset degli amplificatori operazionali, ed è possibile correggerlo mediante un trimmer esterno di taratura. Tale correzione non è prevista nei convertitori le cui tecniche di fabbricazione consentono una calibrazione accurata in fase di costruzione.

Questo errore può essere espresso in termini del range di fondo scala (ad esempio: $\pm 0.05\%$ di FSR), oppure in termini del bit meno significativo (ad esempio: $\pm 1LSB$)..

¹È definita come il più piccolo incremento dello stimolo di ingresso rilevabile mediante una variazione apprezzabile della grandezza di uscita.

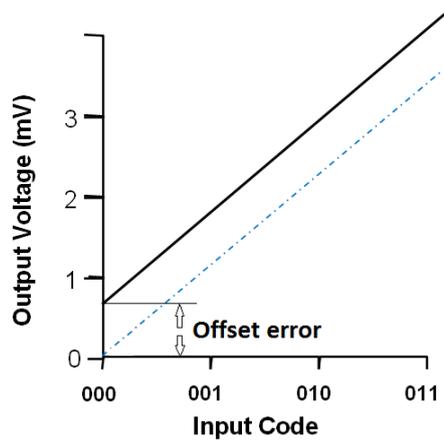


Figura 1.1: Errore di offset

1.1.3 Errore di guadagno

L'*errore di guadagno*, o *gain error*, è la differenza fra la tensione di uscita teorica e quella effettiva, quando all'ingresso è applicata una parola digitale con tutti i bit uguali a uno. In conseguenza di questo errore, si ha una variazione della pendenza della transcaratteristica del convertitore, come si vede in Figura 1.2.

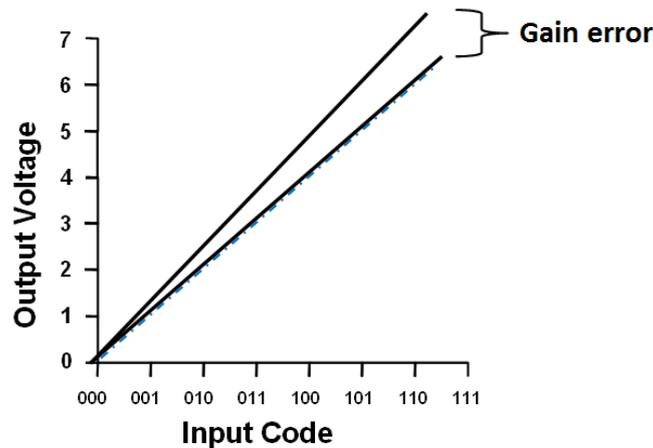


Figura 1.2: Errore di guadagno

Questo tipo di errore è dovuto in particolare alla variazione di guadagno degli amplificatori operazionali, ed è possibile correggerlo mediante operazioni esterne di taratura.

Questo errore può essere espresso in termini del range di fondo scala (ad esempio: $\pm 0.1\%$ di FSR), oppure in termini del bit meno significativo (ad esempio: $\pm 0.5LSB$).

1.1.4 Non linearità

L'*errore di non linearità*, o *non linearity error*, è l'errore dovuto alla non linearità della sua transcaratteristica. È tipicamente specificato attraverso due suoi contributi:

1. l'errore di non linearità integrale (errore INL);
2. l'errore di non linearità differenziale (errore DNL).

Errore di non linearità integrale

L'errore di non linearità integrale è indicato spesso con *INL* ed è definito come la deviazione massima della tensione di uscita analogica dal valore teorico. Graficamente esso è il massimo scostamento della transcaratteristica reale rispetto a quella ideale. La determinazione dell'errore di non linearità integrale viene effettuata, come si vede in Figura 1.3, dopo che sono stati compensati gli errori di offset e di guadagno.

Questo errore può essere dato in termini del range di fondo scala (ad esempio: $INL = \pm 0.04\%$ di FSR), oppure in termini del bit meno significativo (ad esempio, $INL = \pm 1LSB$).

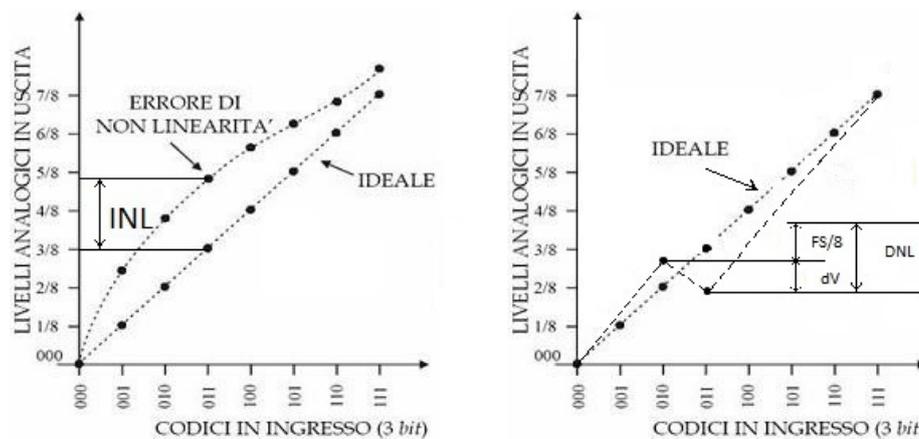


Figura 1.3: Errore di non linearità integrale ed errore di non linearità differenziale

Errore di non linearità differenziale

In un convertitore D/A a n bit, a due codici digitali adiacenti corrispondono all'uscita due tensioni analogiche che differiscono, teoricamente, di $FS/2^n$, cioè di un quanto. In pratica, però, si ha uno scostamento da questo valore ideale. Questo scostamento viene definito come *errore di non linearità differenziale*. In Figura 1.3 è riportato un esempio di determinazione del DNL.

Si vede infatti che il massimo scostamento si ha nel passaggio dell'ingresso digitale da 010 a 011, e l'errore $DNL = (V_3 - V_2) - FS/8 = -(dV + FS/8)$. L'importanza di questo errore sta nel fatto che è un indice della regolarità della transcaratteristica e permette di verificare se vi sono cambiamenti di pendenza della transcaratteristica, cioè se non è monotona.

Questo può essere espresso in termini di percentuale del range di fondo scala, però più frequentemente è dato in termini del bit meno significativo (ad esempio, $DNL = \pm 1LSB$).

Non monotonicità

La *non monotonicità* di un convertitore si ha quando la transcaratteristica non ha pendenza sempre positiva, ma in alcuni tratti è negativa, come ad esempio in Figura 1.3. Ciò si verifica quando l'errore di non linearità differenziale è uguale a $-1LSB$ o più negativo (nel caso limite di $DNL = -1LSB$ la pendenza della transcaratteristica in quel tratto è nulla, cioè la transcaratteristica ha andamento parallelo all'asse delle ascisse). L'importanza della monotonicità sta nel fatto che, in alcune applicazioni, si devono usare convertitori monotonici, come accade nei sistemi a catena chiusa, e in particolare, nei convertitori A/D che si basano sulla conversione D/A, perchè ad ogni stato dell'ingresso digitale del convertitore D/A deve corrispondere un solo valore della tensione di uscita e la transcaratteristica deve avere pendenza sempre positiva.

1.1.5 Tempo di assestamento

Il *tempo di assestamento*, o *Settling Time*, è il tempo necessario perchè, a seguito di una variazione del segnale di ingresso, la tensione di uscita entri in una data fascia attorno al valore finale. La variazione dell'ingresso può essere uguale al valore di fondo scala o al bit più significativo. La fascia può essere data come una percentuale del fondo scala o in termini del bit meno significativo (ad esempio, $LSB/2$). Il tempo di assestamento è dovuto soprattutto al tempo di assestamento dell'amplificatore operazionale di uscita.

1.1.6 Accuratezza

Ogni attività di misurazione risente di non idealità che rendono il valore atteso non determinabile in modo esatto, ma solamente approssimabile mediante l'espressione di un intervallo di incertezza². L'*accuratezza di misura* è il parametro che esprime quanto bene il risultato della misurazione approssima il valore atteso. L'*accuratezza* può essere assoluta o relativa:

- Per *accuratezza assoluta* si intende la differenza fra la tensione di uscita analogica effettiva e la tensione di uscita ideale, in corrispondenza di una determinata grandezza digitale di ingresso. L'errore di accuratezza assoluta comprende gli errori di offset, di guadagno e di non linearità.
- Per *accuratezza relativa* si intende la differenza fra la tensione di uscita analogica effettiva e la tensione teorica, riferita al range di fondo scala, in corrispondenza di una determinata grandezza digitale di ingresso, dopo avere fatto la calibrazione di fondo scala del convertitore.

²L'espressione è la seguente: $\hat{X} = \bar{X} \pm U_x$, dove:

- \hat{X} è il risultato della misurazione.
- \bar{X} è il valore numerico o valore centrale della misurazione.
- U_x è l'incertezza di misura.

1.1.7 Glitch

In un convertitore D/A, quando si passa da una configurazione digitale di ingresso alla successiva, si ha un cambiamento di livello di alcuni bit. Il massimo cambiamento si verifica quando il bit più significativo passa da 0 a 1. Nell'esempio di Figura 1.4, relativo a un convertitore a 3 bit, nel passaggio da 011 a 100 si ha una variazione di livello di tutti i bit. Se la commutazione da 1 a 0 è più rapida di quella da 0 a 1, per un breve intervallo di tempo tutti i bit sono a livello 0 e quindi l'uscita analogica vale zero. Quindi si ha un breve impulso, detto *glitch*, difficilmente filtrabile.

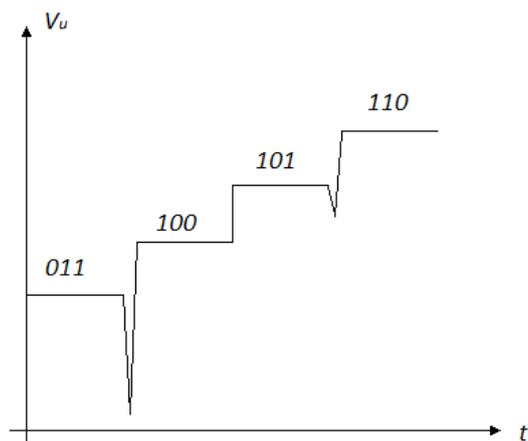


Figura 1.4: I glitch nei convertitori D/A.

L'entità del glitch è generalmente espressa dall'impulso di glitch, definito come il prodotto dell'ampiezza media per la durata del glitch stesso.

Per ridurre l'inconveniente si possono usare logiche ad alta velocità o comunque dispositivi che non vadano in saturazione e che consentano così rapide commutazioni. L'eliminazione, o almeno una forte riduzione dei glitch, si può avere impiegando circuiti opposti, detti *deglitcher*. Essi consistono essenzialmente in un circuito sample and hold la cui uscita è attivata solo dopo che i transistori sono estinti.

1.2 Tipi di DAC

Ci sono varie configurazioni di base dei convertitori digitali analogici. Le configurazioni di base più comuni sono:

1. Convertitori D/A con resistori pesati
2. Convertitori D/A con reti a scala, a commutazione di corrente
3. Convertitori D/A con reti a scala, a commutazione di tensione

1.2.1 Convertitori D/A con resistori pesati

I *convertitori a resistori pesati* consistono essenzialmente in un circuito sommatore realizzato tramite un amplificatore operazionale, in cui ad ogni bit è associata una resistenza

di valore dipendente dal peso del bit stesso. Se ad esempio se si prende un convertitore a 3 bit, il circuito sarà il seguente:

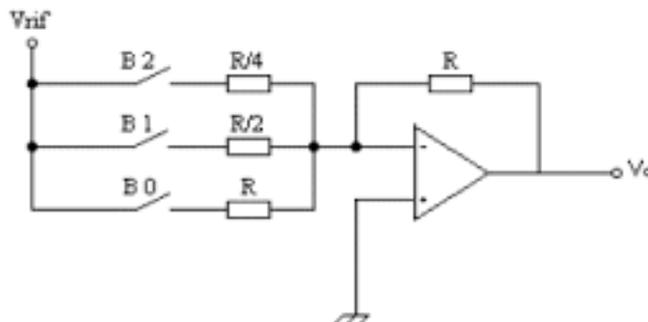


Figura 1.5: Schema di un convertitore D/A a tre bit a resistori pesati

Tale convertitore è costituito da tre resistenze che possono essere connesse ad un generatore di tensione di riferimento V_{rif} . La connessione avviene tramite dei deviatori, la cui commutazione è determinata dai valori dei bit della parola di ingresso (al valore 1 del bit di ingresso corrisponde la connessione della resistenza al generatore). Le resistenze hanno valore pesato, in relazione al codice binario: ognuna ha valore metà della precedente, passando dal bit meno significativo al bit più significativo. In generale, se R è la resistenza corrispondente al bit meno significativo B_0 , la resistenza R_k corrispondente al bit di ordine k vale:

$$R_k = \frac{R}{2^k}$$

L'amplificatore operazionale consente di: convertire le correnti nelle resistenze in tensione all'uscita, avere un'uscita a bassa impedenza ed ottenere all'uscita livelli diversi di tensioni, scegliendo opportunamente la resistenza di retroazione R' .

Dato che l'ingresso invertente dell'amplificatore operazionale è a massa virtuale, le correnti nelle tre resistenze valgono, rispettivamente, V_{rif}/R , $V_{rif}/(R/2)$, $V_{rif}/(R/4)$. Si ha pertanto che la tensione di uscita vale:

$$V_u = -R'i = -R' \left(\frac{B_2 V_{rif}}{R/4} + \frac{B_1 V_{rif}}{R/2} + \frac{B_0 V_{rif}}{R} \right)$$

Questa relazione, espressa in funzione dei bit, diviene:

$$V_u = \left(\frac{B_2}{2} + \frac{B_1}{2^2} + \frac{B_0}{2^3} \right) \left(-2^3 \frac{R'}{R} V_{rif} \right)$$

Da questa si deduce che la tensione di fondo scala FS e il quanto Q sono dati da:

$$FS = -2^3 \frac{R'}{R} V_{rif}; Q = -\frac{R'}{R} V_{rif}$$

Per ottenere tensioni di fondo scala positive è sufficiente impiegare tensioni di riferimento negative.

Nel caso di n bit si ha:

$$V_u = \left(\frac{B_{n-1}}{2} + \frac{B_{n-2}}{2^2} + \dots + \frac{B_0}{2^n} \right) \left(-2^n \frac{R'}{R} V_{rif} \right)$$

con tensioni di fondo scala FS e quanto Q dati da:

$$FS = -2^n \frac{R'}{R} V_{rif}; Q = -\frac{R'}{R} V_{rif}$$

Caratteristiche principali

Questo convertitore ha il vantaggio, rispetto a quello a rete a scala che viene descritto più avanti, di richiedere un minor numero di resistenze. Ha, però, alcuni inconvenienti che ne limitano l'impiego al crescere del numero di bit. In particolare:

- il campo di valori delle resistenze richieste è ampio. Ad esempio, nel caso di convertitore a 12bit, se la resistenza associata al bit più significativo vale $5k\Omega$, quella associata al bit meno significativo vale $10,24M\Omega$. Il circuito praticamente può essere realizzato solo con componenti discreti, con problemi di costo ed ingombro. Per quanto riguarda la precisione, si deve osservare che è difficile trovare componenti discreti che, in un intervallo così ampio di valori, abbiano le stesse caratteristiche al variare della temperatura.
- La precisione del convertitore dipende anche dalle caratteristiche del amplificatore operazionale, dalle caratteristiche dei dispositivi impiegati come deviatori (in particolare devono avere una resistenza bassa, in quanto questa viene a sommarsi alla resistenza pesata, alterandone il valore), dalla precisione e stabilità della tensione di riferimento e dalla precisione dei resistori pesati. Le resistenze pesate devono quindi essere di valore non troppo elevato, per ridurre l'influenza delle correnti di polarizzazione dell'operazionale, ma neppure troppo basso, per evitare che abbiano peso eccessivo le resistenze serie dei deviatori.

1.2.2 Convertitori D/A con reti a scala, a commutazione di corrente

I *convertitori con reti a scala*, detti anche *convertitori R-2R*, sono così denominati per motivo della struttura della rete di resistenze di cui sono composti: una rete a scala, costituita da resistenze di valore R e $2R$. I tipi a commutazione di corrente hanno la struttura indicata in Figura 1.6, in cui per semplicità si è fatto il caso di parola di ingresso di tre bit. Le correnti nelle resistenze $2R$ vengono commutate a massa o all'ingresso dell'amplificatore operazionale.

Si analizzi ora il circuito: si suppone che i deviatori siano nella posizione indicata in figura (cioè a massa). La corrente I si divide in parti uguali in corrispondenza di ogni nodo del circuito. Infatti, considerando ad esempio il nodo P , la corrente vede due rami in parallelo, ciascuno di resistenza $2R$ e pertanto si divide in due parti uguali, di valore $I/2 = V_{ref}/2R$. Analoghe divisioni per due avvengono nei nodi successivi, in quanto fra ciascuno di essi e massa esistono sempre due rami in parallelo di resistenza $2R$ ognuno. La

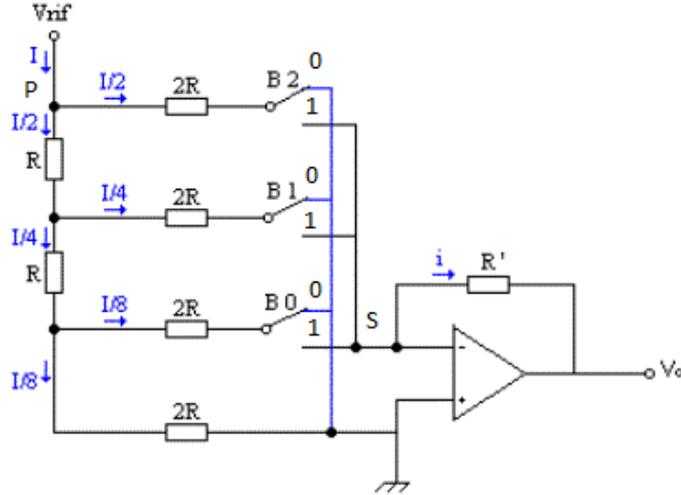


Figura 1.6: Schema di un convertitore D/A a tre bit a resistori pesati

commutazione dei deviatori non produce alterazioni dei valori di corrente appena detti. Infatti i terminali contrassegnati con 0 sono connessi a massa direttamente, ma anche i terminali 1 sono a potenziale di massa, in quanto sono connessi alla massa virtuale in cui si trova l'ingresso invertente dell'amplificatore operazionale. Nel nodo S confluiscono le correnti dei diversi rami, a seconda delle posizioni dei deviatori. Si ha pertanto:

$$V_o = -R'i = -R' \left(\frac{B_2 I}{2} + \frac{B_1 I}{4} + \frac{B_0 I}{8} \right) = -R' I \left(\frac{B_2}{2} + \frac{B_1}{4} + \frac{B_0}{8} \right)$$

con $I = \frac{V_{rif}}{R}$.

Questa relazione indica che il convertitore è caratterizzato da una tensione di fondo scala FS ed una risoluzione o quanto Q di valore:

$$FS = -R'I = -R'V_{rif}/R; Q = -R'I/8 = -R'V_{ref}/8R$$

In generale, nel caso di convertitore a n bit:

$$V_o = -R'I \left(\frac{B_{n-1}}{2} + \frac{B_{n-2}}{2^2} + \dots + \frac{B_1}{2^{n-1}} + \frac{B_0}{2^n} \right) = -R' \frac{V_{rif}}{R} \left(\frac{B_{n-1}}{2} + \frac{B_{n-2}}{2^2} + \dots + \frac{B_1}{2^{n-1}} + \frac{B_0}{2^n} \right) \quad (1.2)$$

con tensione di fondo scala e risoluzione o quanto di valore:

$$FS = -R'I = -R'V_{ref}/R; Q = -V_{ref}R'/2^n R$$

Caratteristiche principali

Le principali caratteristiche di questo circuito sono le seguenti:

- Nei confronti del convertitore a resistori pesati, il convertitore con rete a scala ha l'inconveniente di richiedere un maggior numero di resistenze. Ha però il grande vantaggio che le resistenze sono di valore solo R e $2R$, e quindi non si hanno i problemi di precisione e variazione di resistenza con la temperatura, causati dal campo ampio di resistenze richiesto nei convertitori a resistori pesati.

- I deviatori hanno i terminali a potenziale zero, quindi la loro realizzazione è più facile. Inoltre non vi sono i problemi di carica e scarica delle capacità parassite, che limitano la velocità di funzionamento del convertitore.
- La precisione dipende dalla precisione del rapporto delle resistenze e dalle caratteristiche dell'amplificatore operazionale.
- Generalmente si sceglie $R' = R$ e R' è realizzata nello stesso integrato del quale fanno parte le altre resistenze del convertitore. In questo modo si minimizzano gli errori dovuti alle variazioni di temperatura. Se invece R' non è integrata, variandone il valore, è possibile ottenere tensioni di fondo scala e risoluzioni diverse, a parità di circuito di base.
- Il circuito può essere impiegato con tensioni di riferimento positive o negative, permettendo di realizzare convertitori con tensioni di fondo scala, rispettivamente, negative o positive.

1.2.3 Convertitori D/A con reti a scala, a commutazione di tensione

I convertitori con reti a scala, detti anche convertitori $R-2R$, sono così denominati per motivo della struttura della rete di resistenze di cui sono composti: una rete a scala, costituita di resistenze di valore R e $2R$.

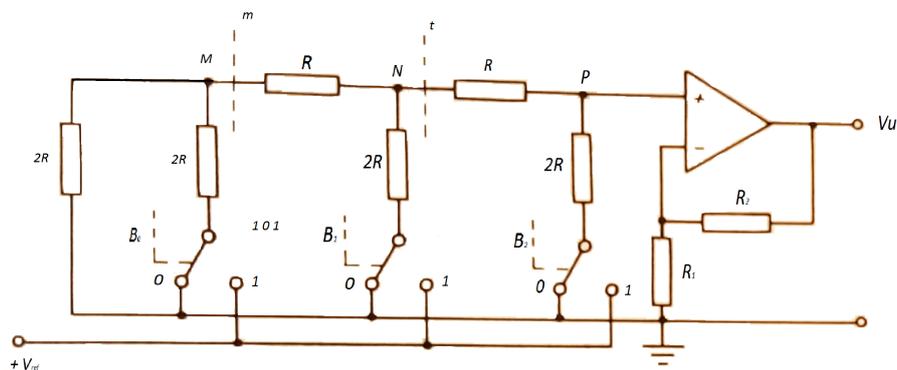


Figura 1.7: Schema di un convertitore D/A con reti a scala, a commutazione di tensione

I tipi a commutazione di tensione, detti anche di tipo *voltage mode*, hanno la struttura indicata in Figura 1.7, in cui per semplicità si è fatto il caso di ingresso a tre bit. La rete a scala ha la funzione di attenuatore resistivo e le resistenze $2R$ sono commutate fra massa e un generatore di tensione di riferimento V_{ref} , a seconda del valore del bit corrispondente.

Si analizzi ora il circuito, applicando il principio di sovrapposizione degli effetti. Si nota che:

- Se solo il primo bit significativo B_2 è uguale a uno, la resistenza $2R$ relativa è collegata alla tensione di riferimento, mentre le resistenze $2R$ relative agli altri due bit sono connesse a massa. Il circuito è riportato in Figura 1.8.

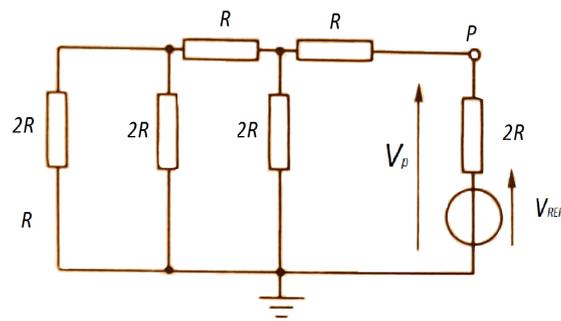


Figura 1.8: Circuito relativo all'analisi

La resistenza a sinistra del nodo P vale $2R$ e quindi il potenziale dell'ingresso non invertente dell'operazionale è:

$$V_P = \frac{V_{ref}}{2}$$

- Se è uguale a 1 solo il bit B_1 , è collegata alla tensione di riferimento solo la resistenza $2R$ relativa a B_1 . La resistenza a sinistra del nodo N vale $2R$. Il circuito è riportato in Figura 1.9.

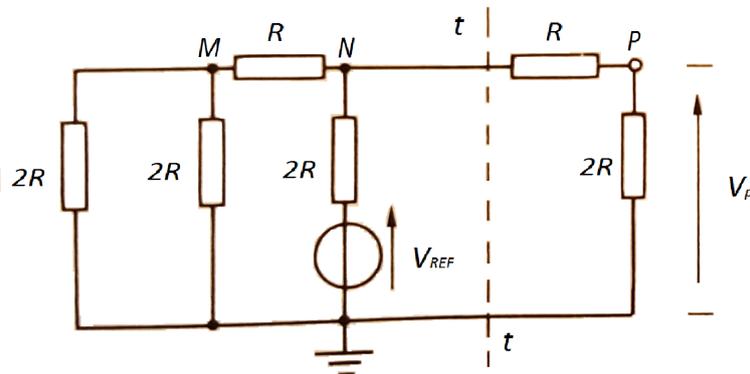


Figura 1.9: Circuito relativo all'analisi

Applicando il teorema di Thévenin a sinistra del taglio $t-t$, la parte sinistra del taglio può essere sostituita da un generatore di tensione equivalente di valore $V_{ref}/2$, in serie ad una resistenza di valore R . La tensione nel nodo P è pertanto:

$$V_P = \frac{V_{ref}}{4}$$

- Se è presente solo il bit B_0 , è collegata alla tensione di riferimento solo la resistenza $2R$ relativa a B_0 . Il circuito è riportato in Figura 1.10.

Applicando il teorema di Thévenin, la parte del circuito a sinistra del taglio $m-m$ può essere sostituita da un generatore con tensione equivalente $V_{ref}/2$, in serie ad

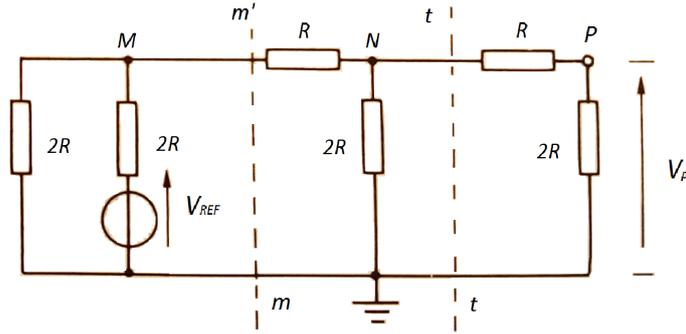


Figura 1.10: Circuito relativo all'analisi

una resistenza equivalente di valore R . Applicando il teorema una seconda volta, la parte del circuito a sinistra del taglio $t-t$ viene sostituita da un generatore di tensione equivalente $V_{ref}/4$, in serie ad una resistenza di valore R . La tensione nel nodo P è pertanto:

$$V_P = \frac{V_{ref}}{8}$$

Sommando gli effetti dei tre bit, si ha:

$$V_P = B_2 \frac{V_{ref}}{2} + B_1 \frac{V_{ref}}{4} + B_0 \frac{V_{ref}}{8}$$

Essendo l'operazionale connesso come amplificatore non invertente, la tensione di uscita vale:

$$V_u = \left(\frac{B_2}{2} + \frac{B_1}{4} + \frac{B_0}{8} \right) V_{ref} \frac{R_1 + R_2}{R_1}$$

La relazione precedente indica che il convertitore è caratterizzato da una tensione di fondo scala e da una risoluzione o quanto di valore:

$$FS = V_{ref}(R_1 + R_2)/R_1; Q = V_{ref}(R_1 + R_2)/8R_1$$

In generale:

$$V_u = \left(\frac{B_{n-1}}{2} + \dots + \frac{B_0}{2^n} \right) V_{ref} \left(1 + \frac{R_2}{R_1} \right)$$

con tensione di fondo scala e quanto dati da:

$$FS = V_{ref} \left(1 + \frac{R_2}{R_1} \right); Q = \frac{V_{ref}}{2^n} \left(1 + \frac{R_2}{R_1} \right)$$

Caratteristiche principali

Il convertitore con rete a scala a commutazione di tensione ha il vantaggio, come quello a commutazione di corrente, di richiedere valori di resistenze in un intervallo limitato (R e $2R$), e quindi di non avere i problemi di stabilità e precisione che si presentano quando il campo di valori è ampio, come nel convertitore a resistori pesati.

Nei confronti del convertitore con rete a scala, a commutazione di corrente, questo convertitore ha i seguenti vantaggi:

- La resistenza che presenta all'ingresso dell'amplificatore operazionale è costante, indipendentemente dalla parola di ingresso e quindi è tale l'errore di offset dell'operazionale.
- È possibile l'impiego di un alimentatore a polarità singola, in quanto l'uscita ha la stessa polarità della tensione di riferimento.
- È poco influenzato dai disturbi dovuti ai circuiti di comando dei commutatori, disturbi che agiscono sul convertitore attraverso le capacità dei commutatori stessi. Essendo questi disposti lontano dall'ingresso dell'amplificatore operazionale, la loro influenza è ridotta.

Il principale inconveniente del convertitore a commutazione di tensione consiste nel fatto che il comportamento è soddisfacente solo per tensioni di riferimento relativamente basse. Infatti, essendo il circuito comunemente realizzato in tecnologia CMOS, i commutatori hanno resistenza dipendente dalla tensione di riferimento ed il comportamento non è più lineare per tensioni di riferimento elevate.

La precisione del convertitore a commutazione di tensione dipende dalla precisione delle resistenze R e $2R$ e dalla qualità dei commutatori e del generatore di riferimento. Commutatori e generatore devono avere resistenza bassa, in modo da non alterare le caratteristiche ideali della rete a scala.

Capitolo 2

I DAC: esempi di utilizzo moderni

A partire dagli anni ottanta, grazie allo sviluppo dei microprocessori (μP) e dei componenti necessari per il loro funzionamento (memorie, convertitori di tipo analogico-digitale e digitale-analogico, ecc.), la tecnologia digitale ha gradualmente sostituito quella analogica permettendo la realizzazione di funzioni di controllo molto sofisticate, impossibili da realizzare altrimenti. Per questo motivo c'è stato il bisogno di introdurre dei dispositivi come i DAC e gli ADC per poter passare dal mondo digitale al mondo analogico e viceversa.

Le applicazioni dei convertitori DAC (o D/A) sono molto vaste e possono essere utilizzate in molte apparecchiature: telefoni cellulari, schermi di computer, ovvero dispositivi che ricevono ordini da una macchina (ovvero in linguaggio digitale) e devono rispondere in analogico (le immagini che guardiamo su uno schermo).

Ad esempio l'audio digitale sta ormai completamente soppiantando quello analogico: musica su computer, su lettore CD, fino ai più moderni e sofisticati lettori MP3 che si trovano a dover leggere immense sequenze di 1 e 0. Questi dispositivi si trovano ormai in tutti gli angoli, perché ovunque si tende ad ascoltare della musica e la si vuole ad alta definizione.

I dati digitali sono spesso generati da un microprocessore o anche da un FPGA (*Field Programmable Gate Array*) ma spesso hanno bisogno di essere convertiti in un segnale analogico in modo da potersi utilizzare nel mondo reale. A tale proposito i DAC fanno da ponte tra il mondo digitale e quello analogico.

Mentre i produttori di circuiti integrati stanno integrando sempre più funzioni nei microprocessori o FPGA, ci sarà sempre bisogno della conversione analogica. I DAC quindi manterranno un ruolo importante tra le applicazioni nel settore dell'elettronica.

Mentre nessun elenco delle applicazioni è esaustivo, Tabella 2.1 mostra una serie di applicazioni comuni dei DAC, insieme a una descrizione delle funzioni tipiche. In alcune applicazioni, la funzione del DAC è relativamente semplice e chiara. In altre, come ad esempio la calibrazione, la sua funzione può non essere chiara. Vengono ora analizzate alcune applicazioni dei DAC: la calibrazione, il controllo di un motore e un esempio in campo audio.

Amplificatori Audio	I DAC sono utilizzati per produrre un guadagno in tensione continua con un microprocessore che comanda. Spesso, i DAC sono inseriti all'interno di un codec audio che include le funzionalità di elaborazione del segnale.
Codificatore Video	Il sistema codificatore video elabora un segnale video e invia dei segnali digitali a una varietà di DAC che producono dei segnali video analogici di vari formati, con ottimizzazione dei livelli di uscita.
Sistemi di acquisizione dati	I dati da misurare vengono digitalizzati da un convertitore analogico digitale (ADC) e poi inviati a un microprocessore. L'acquisizione dei dati comprenderà anche un controllo di processo, in cui il processore invia i dati di retroazione a un DAC per convertirli in segnali analogici.
Controllo di motori	Molti comandi motore richiedono dei segnali di controllo di tensione, e un DAC è l'ideale per questa applicazione che può essere comandato da un microprocessore.

Tabella 2.1: Esempi di applicazioni

2.1 Esempio di calibrazione

I DAC sono molto utili per le operazioni di calibrazione, sia per semplici circuiti di condizionamento per ADC, sia per sistemi industriali altamente complessi.

L'operazione di calibrazione dipende dal tipo di applicazione da svolgere e dal numero dei parametri che devono essere regolati dinamicamente per garantire risultati coerenti (es: tensione di offset, guadagno...). La possibilità di regolare questi parametri è importante per applicazioni come i sensori o strumenti di test e di misura. Questa regolazione può essere effettuata manualmente da dei tecnici, come attività di manutenzione periodica. Però il mondo industriale si sta automatizzando sempre di più, quindi la regolazione di questi parametri deve diventare dinamica.

Quello di cui si ha bisogno è un modo per rilevare rapidamente un errore in uscita da un sistema e correggerlo introducendo una correzione all'inizio del processo. Dato che la correzione da fare è di natura analogica, il DAC è lo strumento migliore per svolgere la calibrazione in molte applicazioni.

2.1.1 Sistema di misurazione della pressione

Una particolare applicazione che può richiedere la calibrazione è un sistema di misurazione della pressione. Lo schema a blocchi del sistema è riportato in Figura 2.1.

Il sistema prende in ingresso un segnale in bassa tensione dal sensore e lo invia a un microprocessore il quale può effettuare ulteriori operazioni come ad esempio mandare il risultato a display. Più in dettaglio, il trasduttore a ponte, in Figura 2.1, riceve un segnale (excitation) da un sensore di pressione e produce in output una tensione legata al

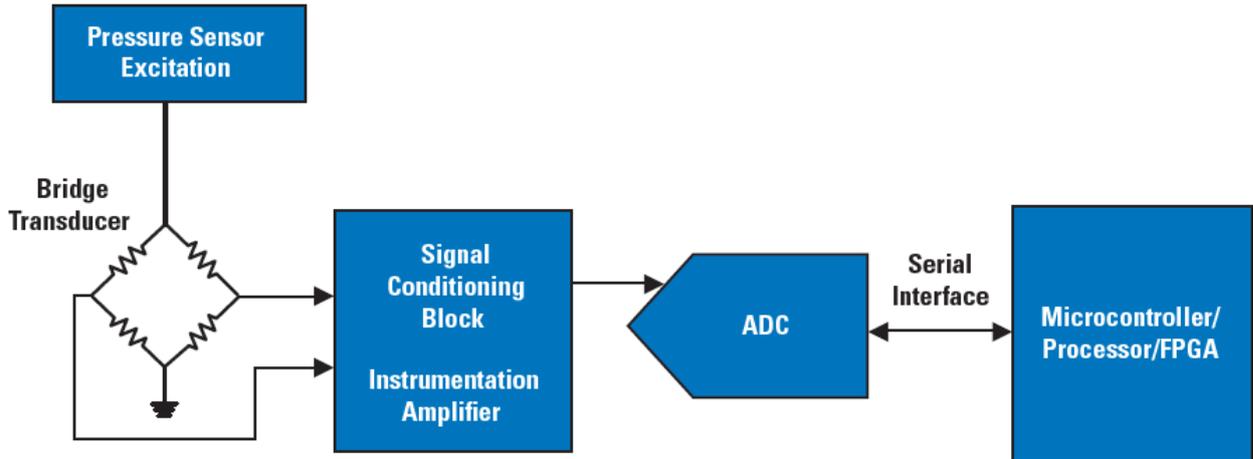


Figura 2.1: Schema a blocchi di un sistema di misurazione della pressione

livello di pressione. Complessivamente la funzione del sensore e del ponte è considerata come un trasduttore¹ di pressione

A causa della bassa ampiezza del segnale ricevuto dal trasduttore, tipicamente si usa un amplificatore per il condizionamento² del segnale. A seconda dell'applicazione, si può aggiungere un ulteriore blocco per filtrare in frequenza il segnale così da risolvere il problema dell'aliasing (filtro *anti - aliasing*). Questo segnale poi va inviato all'ADC per il campionamento che a sua volta trasmette la sequenza di codici campionati al microprocessore o FPGA.

Applicazioni come la misurazione della pressione tipicamente richiedono precisione e accuratezza le quali possono essere alterate a causa della temperatura, errori dovuti a componenti parassite nei circuiti o alla tolleranza dei componenti passivi (resistenze ecc.). Andando avanti questi errori introdotti possono diventare molto rilevanti quando ad ogni misurazione introduciamo un guadagno.

Con il DAC, questa calibrazione si può implementare nel sistema per correggere dinamicamente l'errore finché il sistema sta operando. Un esempio di schema circuitale per la calibrazione di un sistema di misurazione della pressione è illustrato in Figura2.2

Questo schema mostra come può essere implementata la calibrazione con una coppia di DAC.

Come si vede in Figura2.2, ci sono due DAC, uno per la regolazione dell'offset e l'altro per la regolazione del guadagno. Questi ricevono dei codici di comando per la calibrazione dal microprocessore, il quale monitora l'output dell'ADC.

Il microprocessore può essere programmato facilmente (con un software) per inviare il dato di calibrazione adatto ai DAC basato sulla misurazione dell'errore. Dal DAC il

¹**Trasduttore:** è il dispositivo che effettua una trasformazione da una forma di energia ad un'altra

²**Condizionamento:** cioè, a seconda dell'ampiezza del segnale, si aggiunge una tensione di offset e un guadagno per adattare le caratteristiche del segnale proveniente dal sensore (output range) con il segnale richiesto dall'ADC (input range)

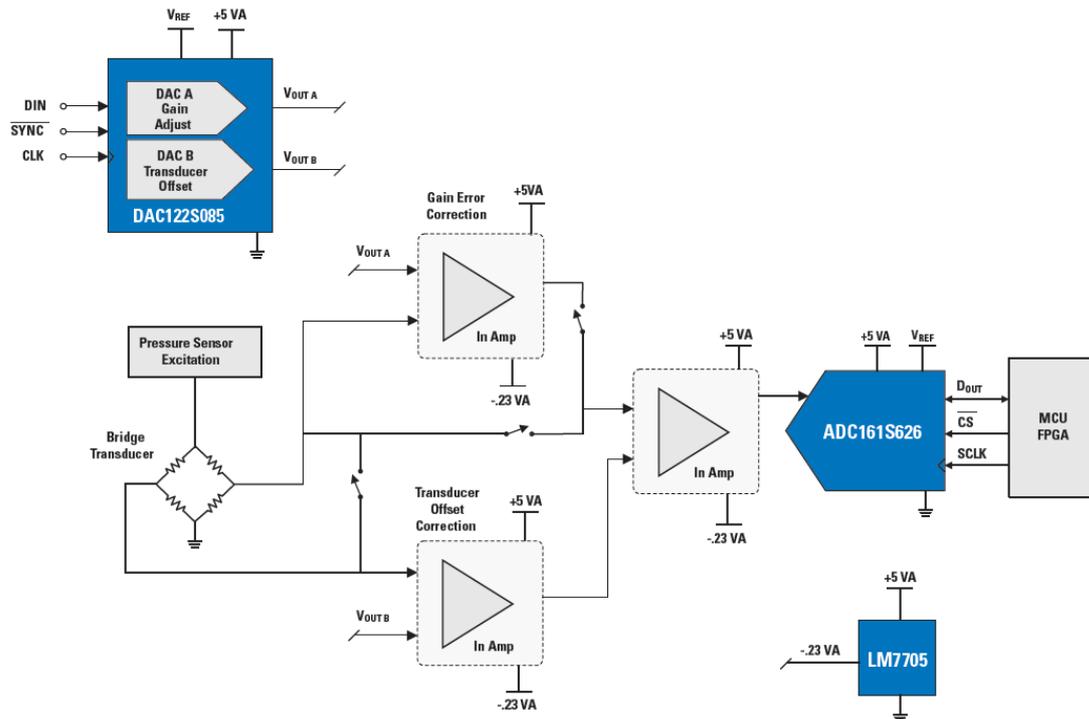


Figura 2.2: Schema a blocchi di un sistema di misurazione della pressione con calibrazione

segnale di calibrazione passa attraverso due amplificatori per consentire il pre-scaling e il buffering, e poi sono applicati come correzione all'amplificatore primario.

L'applicazione appena illustrata è implementata con un DAC a 12-bit con due canali. Il DAC A invia il segnale per la correzione del guadagno attraverso l'amplificatore di pre-scaling del guadagno, la cui uscita viene collegata all'amplificatore primario, per poi arrivare all'ADC. Il DAC B invece, invia il segnale di correzione dell'errore di offset del trasduttore ad un altro amplificatore di pre-scaling, per poi andare all'amplificatore primario.

Gli interruttori che si vedono in Figura 2.2, servono per passare da una modalità di calibrazione all'altra.

2.2 Esempio di controllo di un motore

Si analizzi ora un esempio di come un motore può essere comandato da un DAC. I principali tipi di motori sono:

- Motori in continua (DC Motors): questi si dividono in *Brushed* (se hanno le spazzole) o *Brushless* (se non hanno le spazzole).
- Motori in alternata (AC Motors): questi si dividono in sincroni e induttivi.

Mentre ci sono alcune applicazioni con i motori che non richiedono un controllo ad anello chiuso, la maggior parte richiede un controllo. Questo controllo è tipicamente

realizzato con un microcontrollore, un DAC, un circuito di comando del motore (Motor Driver), e una retroazione che contiene i dati misurati dal sensore.

Uno dei motori più comuni è il motore DC brushless (BLDC). Questo ha alcuni vantaggi significativi rispetto al motore DC brushed tra i quali un'efficienza maggiore, una minore usura meccanica e bassi costi di assistenza e manutenzione. Questi motori hanno anch'essi dei sottotipi come i motori a passo e a riluttanza. I motori DC brushless sono diventati molto comuni nelle applicazioni industriali, robotiche e altro. Sono tipicamente utilizzati con sensori a riluttanza variabile (*VRS*) o con delle sonde Hall³ (Sensori ad effetto di campo), che sono usate per misurare la posizione e la velocità del rotore. Nei nuovi motori DC queste sonde sono spesso integrate nel motore.

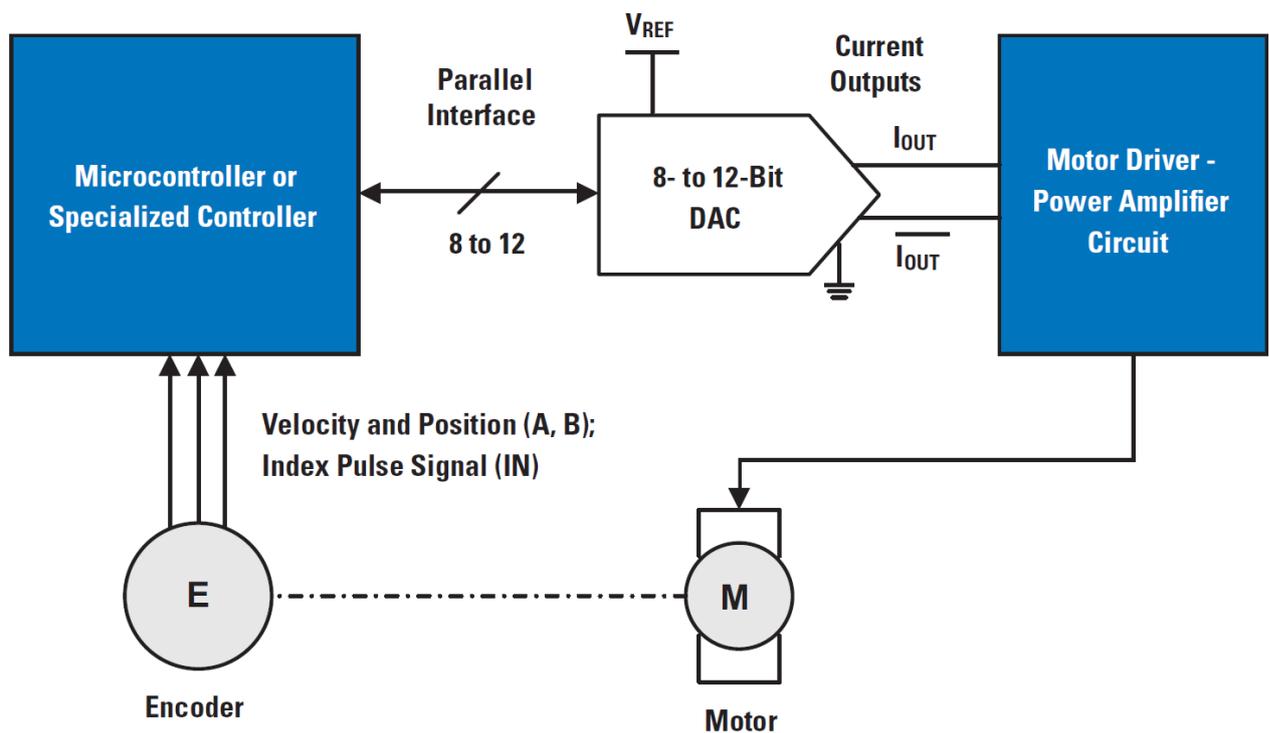


Figura 2.3: Schema a blocchi di un sistema di controllo motore

I DAC sono spesso utilizzati per fare una funzione chiave per il sistema di controllo di un motore. La Figura 2.3 illustra un modo per svolgere la funzione di controllo del motore utilizzando un DAC.

Come accennato prima il DAC viene comandato da un microcontrollore, il quale invia un dato in binario all'ingresso del DAC che lo converte in una corrente di output appropriata per comandare il circuito di comando del motore.

Il circuito di comando del motore può essere implementato in diversi modi: mentre ci sono circuiti integrati specifici per questo compito, tale circuito di comando può anche essere progettato con semplici amplificatori operazionali di potenza. L'architettura del

³**Sonde Hall:** sono delle sonde che danno in uscita un dato binario: 1 se il rotore è rivolto con il polo nord; 0 se è rivolto con il polo sud.

circuito di comando dipenderà dalle esigenze del motore (inclusa la potenza totale, la corrente nominale e massima, e il range di tensione).

Durante il funzionamento, il motore con l'encoder invia le informazioni che riguardano la posizione e la velocità al microcontrollore. Una volta ricevute queste informazioni, il microcontrollore è in grado di regolare la velocità e direzione del motore, modificando il codice binario che invia al DAC (quindi il DAC chiude l'anello di controllo). L'importanza dei DAC in questa operazione si vede anche dal numero sempre maggiore di produttori che integrano la funzione del DAC nei circuiti integrati di comando del motore, in tal modo aumentano il valore del loro prodotto.

2.3 Esempio di DAC audio: lettore CD

L'audio digitale sta ormai completamente soppiantando quello analogico. Basti pensare alla musica su computer, su lettore CD, fino ai più moderni e sofisticati lettori MP3 che si trovano a dover leggere immense sequenze di 1 e 0.

Da quando, con il CD, è iniziato l'utilizzo della tecnologia informatica per la registrazione, diffusione e distribuzione della musica, i contenuti musicali sono archiviati su file per computer. Un file non è altro che un insieme di informazioni elementari (bit) codificati con uno specifico sistema, e per sua natura può essere archiviato in vari modi, trasferito via rete, scomposto in parti e poi ricomposto, modificato (editato) o convertito in un diverso formato.

I DAC hanno un ruolo fondamentale nei dispositivi audio: la Figura 2.4 mostra un DAC ad alta risoluzione utilizzato in un lettore CD.

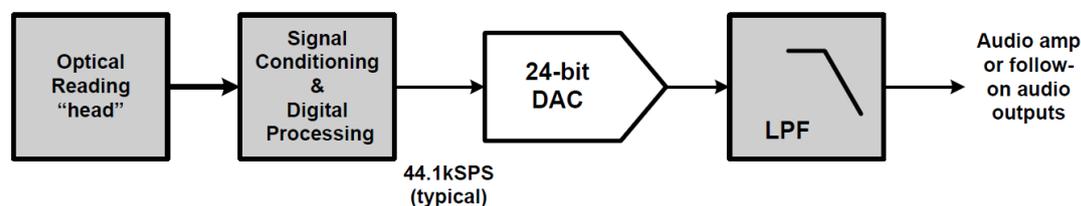


Figura 2.4: Schema a blocchi di un sistema di riproduzione audio

Il primo blocco nello schema rappresenta il lettore ottico: il modulo contiene un diodo laser, specchi e lenti di messa a fuoco, insieme a un fotorivelatore che ci permette di trasformare la luce riflessa in segnali elettrici. In questo modo si riesce a leggere i dati che sono scritti nei Compact Disk.

Il secondo blocco è costituito da circuiti di condizionamento, di campionamento e da un DSP⁴ audio.

⁴**DSP (Digital Signal Processor)**: è un chip ottimizzato e sviluppato appositamente per essere in grado di svolgere, in maniera rapida ed efficiente, un numero ristretto di istruzioni in modo ricorrente. In generale tali chip si possono considerare come dei processori ottimizzati che dispongono delle opportune tecnologie per trattare segnali di tipo continuo (analogici) dopo che questi siano stati campionati (digitali).

In questa applicazione il lettore CD riproduce una varietà di segnali audio (dalla musica Rock a quella classica) con un'eccellente linearità e con bassi livelli di distorsione e rumore. Proprio per avere queste prestazioni, il DAC utilizzato è ad alta risoluzione (24bit o superiore), inoltre, essendo un DAC audio, avrà delle caratteristiche aggiuntive e specifiche per applicazioni audio.

Nella maggior parte dei lettori CD, viene utilizzato un filtro passa basso esterno (LPF) e/o un circuito di buffer. L'obiettivo finale di questa applicazione è quello di riprodurre il miglior segnale audio: una bassa distorsione e un basso rumore attraverso l'intero spettro audio.

Capitolo 3

I DAC presenti sul mercato

Nel mercato sono presenti molti tipi di DAC che si differenziano in base all'applicazione che devono andare a svolgere. Vengono ora riportati e analizzati alcuni esempi di convertitori impiegati in casi in cui si debbono soddisfare esigenze particolari.

1. Convertitori multipli;
2. Convertitori audio;
3. Convertitori ad alta velocità.

3.1 Convertitori D/A multipli

I convertitori multipli sono dispositivi caratterizzati dalla presenza, su un unico chip, di più convertitori D/A. Essi sono usati quando si deve determinare diverse tensioni analogiche da un unico ingresso digitale (un esempio comune è il controllo di più dispositivi di uscita, indipendenti tra di loro, mediante il bus dati di un microprocessore).

AD7225

Un esempio di convertitore D/A multiplo è l'*AD7225*, il cui schema funzionale a blocchi è riportato in Figura 3.1. Esso è costituito da quattro convertitori D/A a otto bit, con relativi amplificatori di uscita.

L'ingresso digitale è doppiamente bufferizzato e permette un facile interfacciamento col bus dati di un microprocessore. Le linee di indirizzo A_1 e A_2 consentono l'attivazione di uno dei quattro latch di ingresso.

Il dato digitale di ingresso passa al latch attivato quando l'ingresso \overline{WR} di scrittura è a livello basso (il latch allora è trasparente) e viene memorizzato in corrispondenza del fronte di salita dell'ingresso di scrittura stesso.

Il segnale \overline{LDAC} , attivo basso, permette il trasferimento del dato digitale dal latch al registro del DAC. In corrispondenza del fronte positivo del segnale stesso, il dato è memorizzato nel registro. L'uscita analogica corrisponde al dato digitale contenuto nel registro corrispondente. La doppia bufferizzazione, realizzata mediante un latch e un registro per ogni convertitore D/A, consente l'aggiornamento contemporaneo delle quattro tensioni di uscita, tramite il segnale \overline{LDAC} che agisce su tutti e quattro i registri.

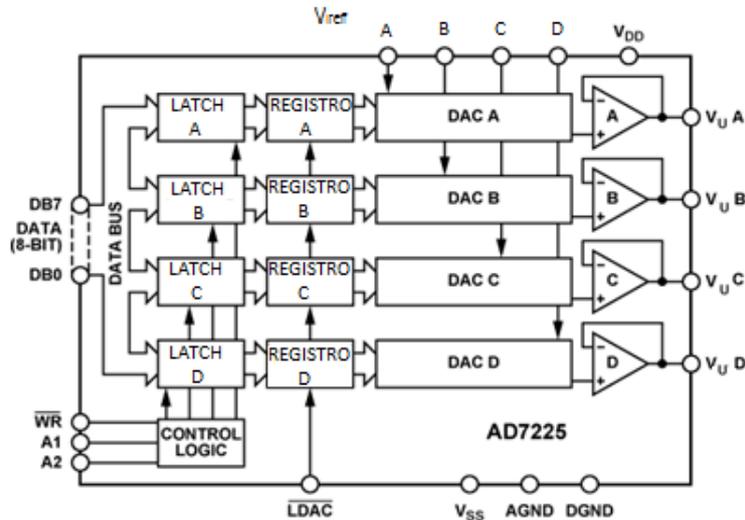


Figura 3.1: Convertitore D/A multiplo AD7225: schema funzionale a blocchi

È da notare infine la presenza di quattro ingressi indipendenti per la tensione di riferimento. Tali tensioni possono essere pertanto scelte una diversa dall'altra, aumentando così la flessibilità di impiego del convertitore.

3.2 Convertitori D/A audio

I convertitori per applicazioni nel settore audio sono caratterizzati da un'elevata risoluzione e da distorsione e rumore molto bassi.

Viene considerato, come esempio di convertitore D/A audio, il *PCM60P* il cui schema funzionale a blocchi è riportato in Figura 3.2.

Caratteristiche principali del PCM60P

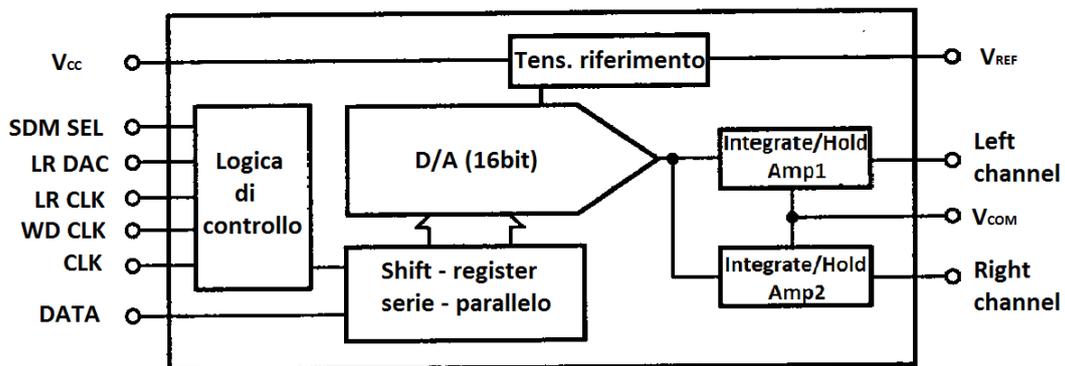


Figura 3.2: Convertitore D/A audio PCM60P: schema funzionale a blocchi

Le principali caratteristiche di questo convertitore sono le seguenti:

- Risoluzione: 16bit
- Dynamic Range: 96dB. Per *dynamic range* si intende il rapporto, espresso in decibel, fra il massimo segnale di uscita del convertitore (che si ha quando all'ingresso tutti i bit sono uguali a uno) e il minimo segnale di uscita (che si ha quando all'ingresso è uguale ad uno il bit meno significativo e tutti gli altri bit sono uguali a zero).
- Massima frequenza di clock: 8,5Mhz.
- Distorsione massima: $-86dB$. Con tale valore si intende il rapporto, espresso in decibel, $(distorsione\ più\ rumore)/segnale$. Come distorsione viene considerata la distorsione armonica totale indicata con *Total Harmonic Distortion o THD*. I valori di THD, rumore N e segnale sono presi in valore efficace (rms).
- Errore di guadagno: $\pm 2\%$.
- Uscita analogica massima: 2,8V picco a picco, con impedenza di uscita 2Ω .
- possibilità di lavorare con due canali in uscita (riproduzione stereo, con un solo DAC) o di selezionarne uno solo. Nel primo caso i segnali sui due canali di uscita non sono in fase. È possibile ottenere le due uscite in fase, impiegando due integrati PCM60P e scegliendo il tipo di funzionamento ad un solo canale.
- tensione di uscita esente da glitch.
- Alimentazione: tensione di alimentazione unica a +5V. Massima potenza dissipata di 50mW. Non è richiesta una tensione di riferimento esterna.

Principio di funzionamento

Si analizzi ora il suo funzionamento. Il dato di ingresso, in formato seriale, viene applicato ad uno shift-register, che lo converte in formato parallelo, in una parola di 16bit. Ora il segnale digitale entra in un convertitore D/A a 16bit e lo converte in un segnale analogico. Questo viene applicato a due amplificatori, di tipo integrate/hold, uno per ogni canale, le cui operazioni sono attivate dalla logica di controllo. Nell'intervallo di integrazione ad essi è applicato il segnale di uscita del convertitore, mentre nell'intervallo successivo di mantenimento (hold) l'uscita viene mantenuta costante. Questa soluzione circuitale presenta il vantaggio di richiedere l'uso di un solo convertitore D/A per alimentare entrambi i canali. Inoltre consente di rendere indipendente dai glitch del convertitore le uscite di entrambi i canali (circuiti deglitcher).

Il blocco indicato come logica di controllo ha il compito di controllare il funzionamento di tutto il sistema. Si hanno i seguenti ingressi:

- SDM SEL (Single DAC Mode Select): consente la scelta di uno o due canali per DAC
- LRDAC: consente di inviare al canale destro il segnale di ingresso relativo al canale sinistro o destro, opzione utile nel caso di impiego di un integrato per canale

- WDCLK: controlla sia il caricamento del dato, agendo sul latch, sia la durata dell'intervallo di tempo in cui l'amplificatore di uscita deve rimanere nello stato di integrazione
- CLK: Ingresso di clock

Da osservare infine che la tensione di uscita ha un'escursione massima di $2.8V$ picco a picco, attorno alla tensione V_{com} . Questa vale $V_{cc} - 2.33$ ed è presente ad una uscita dell'integrato.

3.3 Convertitori D/A ad alta velocità

I *convertitori ad alta velocità*, detti anche *convertitori video*, sono caratterizzati da una elevata velocità di conversione, per cui acquistano importanza fondamentale il tempo di assestamento e l'ampiezza e la durata dei glitch. Vengono ora analizzate le caratteristiche principali specifiche di questi convertitori, un esempio di convertitore e le principali applicazioni.

3.3.1 Caratteristiche principali

I parametri principali che caratterizzano i convertitori ad alta velocità sono il *tempo di assestamento* e i *glitch*.

Tempo di assestamento

È il tempo necessario affinché, a seguito di una variazione del segnale digitale di ingresso, la tensione di uscita entri in una data fascia attorno al valore finale. La variazione dell'ingresso può essere uguale al valore di fondo scala o al bit più significativo. La fascia può essere data come una percentuale del fondo scala o in termini del bit meno significativo ($\pm LSB/2$). Nei dispositivi in commercio il tempo di assestamento può scendere a valori dell'ordine di alcuni nanosecondi. Esso dipende sia dalle caratteristiche interne del vero e proprio convertitore (tempo di commutazione dei commutatori e tempo necessario alle correnti nelle resistenze per assumere il valore di regime) sia dalle caratteristiche dell'amplificatore di uscita.

Glitch e circuiti deglitcher

I glitch sono impulsi che si hanno all'uscita di un convertitore D/A quando cambia la configurazione dei bit all'ingresso. Essi sono caratterizzati da una grandezza detta *impulso di glitch* o *energia di glitch* e definita come il prodotto dell'ampiezza media del glitch per la durata del glitch stesso.

Le cause dei glitch possono essere diverse:

- i parametri parassiti del circuito che causano ritardi;
- i bit della parola digitale da convertire non si presentano contemporaneamente all'ingresso del convertitore, ma in istanti leggermente diversi;

- i tempi di commutazione dei convertitori nel passaggio da on a off sono diversi da quelli relativi al passaggio da off a on e quindi le transizioni fra livelli logici sono di durata differente, a seconda che si passi da 1 a 0 o da 0 a 1.

Per ridurre l'entità dei glitch si agisce nei seguenti modi:

1. Si realizza il circuito in modo da ridurre il più possibile i parametri parassiti e quindi i ritardi e le oscillazioni da essi prodotti.
2. Si fa precedere il convertitore propriamente detto da un registro. I bit della parola di ingresso, anche se si presentano in istanti leggermente diversi, vengono memorizzati nel registro e, quando sono tutti presenti, sono applicati contemporaneamente al convertitore. Per ridurre ulteriormente i ritardi circuitali, si impiegano registri ECL ed alle uscite si inseriscono piccole capacità, aventi la funzione di equalizzare i tempi di ritardo nell'applicazione dei bit dal registro al convertitore D/A.
3. Si impiega la logica ECL¹. Essa infatti, nei confronti della logica TTL, offre alcuni vantaggi: è una logica di tipo non saturo, quindi consente più alte velocità di commutazione ed i tempi di commutazione, nelle transizioni dei livelli logici da alto a basso e da basso a alto, non presentano differenze significative.
4. Si impiegano circuiti deglitcher. Essi sono degli amplificatori track/hold inseriti all'uscita del convertitore D/A: rimangono nello stato di hold, e quindi isolano l'uscita dell'integrato dall'uscita del convertitore propriamente detto, finché il glitch si è esaurito. Poi si passa allo stato di track, in cui l'uscita dell'integrato corrisponde all'uscita del convertitore.

3.3.2 Esempio di convertitore ad alta velocità: AD9702

Il convertitore AD9702 della Analog Devices è un convertitore triplo a quattro bit, usato in display grafici a colori. I tre convertitori D/A sono impiegati, rispettivamente, per i segnali rosso, verde e blu (RGB).

Principali caratteristiche

Le principali caratteristiche del convertitore D/A AD9702 sono le seguenti:

- Risoluzione: 4 bit.
- Precisione: l'errore di linearità è $\pm 0.8GS$ (con *GS* o *Gray Scale* si intende il range della corrente di uscita della scala dei grigi, fra livello del nero ed il livello del bianco).
- Compatibilità ECL e TTL.
- Tempo di assestamento: 5 ns (valore massimo).

¹Questa si differenzia dalle altre perchè lavora tra la zona di interdizione e la zona attiva (invece che in zona di saturazione): le due regioni sono più vicine tra loro (rispetto alla "distanza" interdizione-saturazione) quindi la commutazione risulta più rapida.

- Impulso di glitch: $80pV \cdot s$.
- Velocità massima di conversione: $125MHz$ (valore minimo).
- Tensione di alimentazione: $-5.2V$ nel modo ECL; -5.2 e $+5$ nel modo TTL.

Principio di funzionamento del convertitore D/A AD9702

In Figura 3.3 è riportato lo schema funzionale a blocchi del convertitore AD9702. All'ingresso sono applicati tre segnali digitali, costituiti ognuno da quattro bit e corrispondenti a rosso, verde e blu. Si ha così la possibilità di ottenere $(2^4)^3 = 4096$ colori diversi. I livelli di tensione dei dati di ingresso possono essere corrispondenti alla logica TTL o ECL. I circuiti di interfaccia di ingresso consentono infatti di passare dai livelli TTL ai livelli ECL, in cui operano registri e circuiti di controllo (l'impiego della logica ECL, come si è visto più sopra, è conveniente, in quanto è caratterizzata da elevata capacità di commutazione e consente la riduzione dei glitch). I dati di ingresso vengono memorizzati in tre registri e convertiti da tre convertitori. Si ottengono così le tre uscite analogiche rossa, verde e blu. Il segnale di strobe controlla la memorizzazione dei dati nei registri di ingresso dei convertitori. L'integrato presenta altri ingressi di controllo, non indicati in figura. Questi hanno la funzione di determinare corrente di fondo scala e correnti di uscita per il controllo dell'immagine sul display.

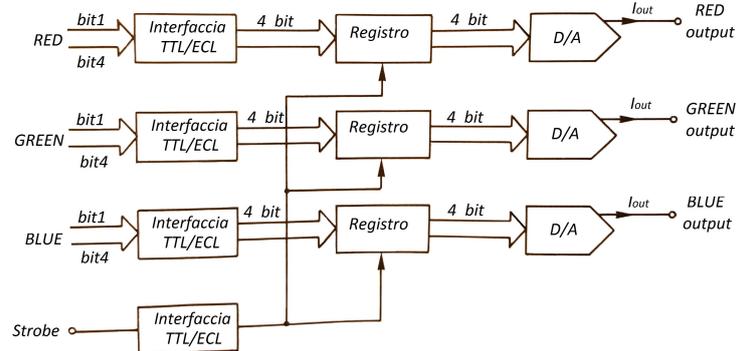


Figura 3.3: Schema funzionale a blocchi del convertitore D/A AD9702

3.3.3 Applicazioni dei convertitori ad alta velocità

I convertitori ad alta velocità sono utilizzati, ad esempio, nei seguenti settori:

- Sistemi di visualizzazione (esempio AD9702).
- Elaborazione di segnali digitali (DSP, da Digital Signal Processing). Le tecniche di elaborazione delle informazioni, operando spesso su una grande quantità di dati da elaborare, richiedono l'impiego di convertitori A/D e D/A particolarmente veloci.

- Telecomunicazioni. Nella trasmissione dell'informazione, il segnale analogico viene spesso convertito in segnale digitale e trasmesso ad alta velocità. Il segnale ricevuto deve essere pertanto riconvertito in un segnale analogico nel ricevitore, operazione per la quale sono richiesti convertitori ad elevata velocità.

Capitolo 4

Il DAC-08

Il DAC-08 è un convertitore D/A a 8 bit, con risposta ad alta velocità, che fornisce in uscita una corrente proporzionale al valore digitale di ingresso e alla tensione di riferimento. È prodotto dalla National Semiconductor e fa parte della serie DAC0800.

4.0.1 Caratteristiche di funzionamento

La struttura interna del DAC-08 è schematizzata in Figura 4.1. È del tipo rete a scala, a commutazione di corrente, descritto nel Par. 1.2.2.

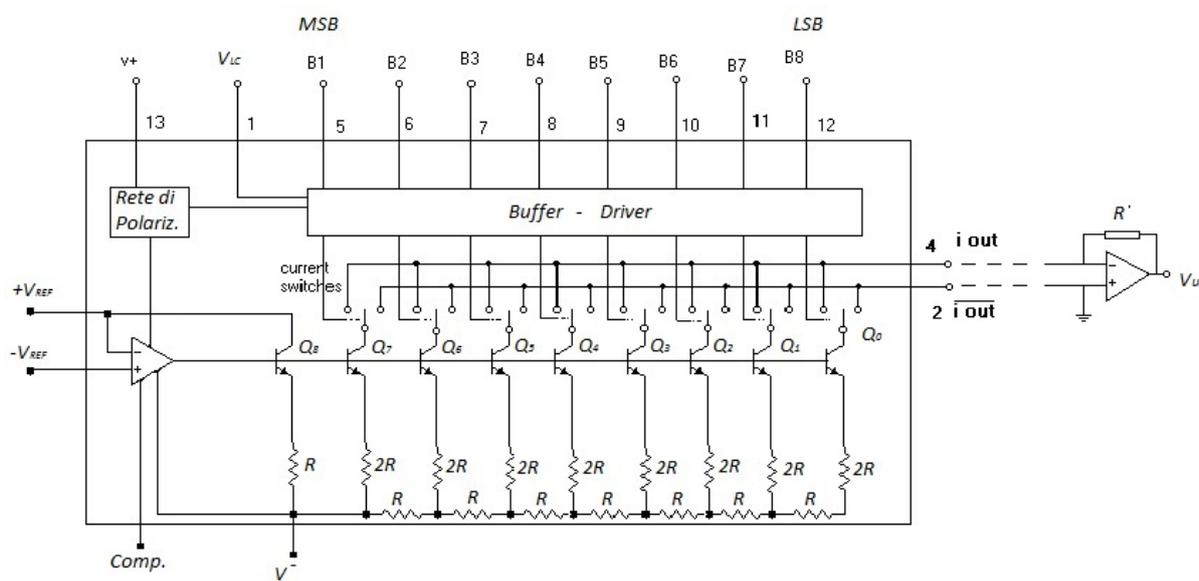


Figura 4.1: Schema funzionale a blocchi del convertitore D/A DAC-08

Si compone delle seguenti parti:

1. Generatori di correnti costanti;
2. Circuiti di commutazione delle correnti;
3. Circuito di compensazione delle correnti dei generatori;
4. Blocco buffer-driver;
5. Rete di polarizzazione;

Generatori di correnti costanti

La generazione di correnti costanti avviene tramite i transistori $Q_8 \div Q_0$ e la rete $R-2R$. I transistori sono alimentati tramite l'amplificatore operazionale A e pertanto hanno la stessa tensione di base. Nell'ipotesi che abbiano tutti identica V_{BE} . Ne segue che, le correnti nella resistenza di emettitore $2R$ dei transistori sono una la metà della precedente, procedendo dal bit più significativo a quello meno significativo.

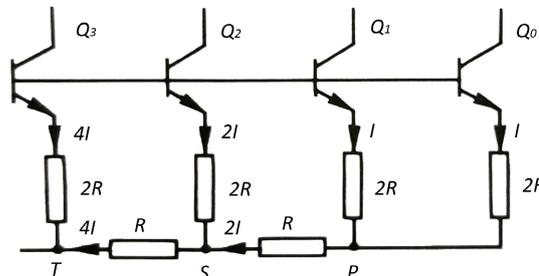


Figura 4.2: Generazione di correnti costanti.

Considerando la Figura 4.2, se I è la corrente di emettitore di Q_0 , vale I anche quella di Q_1 , essendo le due resistenze di emettitore uguali ed essendo applicata ad esse la stessa tensione. La corrente dal nodo P al nodo S è pertanto $2I$. Avendo gli emettitori allo stesso potenziale, la tensione sulla resistenza di emettitore di Q_2 è uguale alla tensione fra emettitore di Q_1 e nodo S e vale $2R \cdot I + R \cdot I = 4RI$. Ne segue che la corrente di emettitore di Q_2 è $4RI/2R = 2I$. Procedendo in modo analogo, si trova che la corrente da S a T vale $4I$, la corrente di emettitore di Q_3 è $4I$ e così via, fino a determinare la corrente di emettitore di Q_7 , che vale $64I$, e di Q_8 , che vale $128I$. Quest'ultima è però uguale alla I_{REF} , come si vede in Figura 4.3.

Le correnti di emettitore di Q_7, Q_6, \dots, B_0 valgono pertanto rispettivamente $I_{REF}/2, I_{REF}/4, \dots, I_{REF}$. Essendo i β dei transistori elevati, le correnti di collettore sono praticamente uguali a quelle di emettitore e vengono applicate ai commutatori di uscita.

Circuiti di commutazione delle correnti

La commutazione delle correnti è controllata dai bit di ingresso e viene realizzata mediante amplificatori differenziali di commutazione non indicati in figura, costituiti da transistori

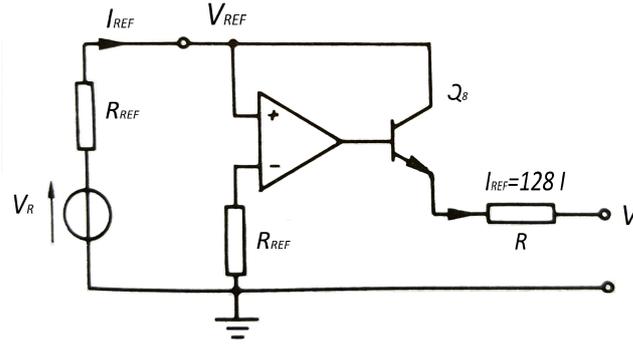


Figura 4.3: Circuito relativo alla tensione di riferimento

NPN. L'ultimo commutatore (S_0), associato al bit meno significativo B'_0 , deve inoltre dividere ulteriormente la corrente per 2, in modo che il contributo alla corrente di uscita da parte del bit meno significativo sia $I_{REF}/256$. La corrente di uscita I_{OUT} vale pertanto:

$$I_{OUT} = B'_7 \frac{I_{REF}}{2} + B'_6 \frac{I_{REF}}{4} + \dots + B'_0 \frac{I_{REF}}{256}$$

Se all'uscita si pone un amplificatore operazionale, come in Figura 4.1, si ha:

$$V_u = R' I_{OUT} = R' I_{REF} \left(\frac{B'_7}{2} + \frac{B'_6}{2^2} + \dots + \frac{B'_0}{2^8} \right)$$

relazione del tipo della 1.2, caratteristica di un convertitore D/A a commutazione di corrente.

Si noti la presenza dell'uscita $\overline{I_{OUT}}$, uscita complementare di I_{OUT} . Ad essa contribuiscono le correnti relative ai bit di valore 0 della parola da convertire. Si può quindi ottenere all'uscita, su una resistenza o tramite un amplificatore operazionale, una tensione proporzionale al complemento della parola digitale da convertire.

Circuito di compensazione delle correnti dei generatori

Variazioni di temperatura comportano variazioni di V_{BE} e del β dei transistori e quindi delle correnti di collettore che, attraverso i commutatori di uscita, danno luogo a I_{OUT} . Per compensare queste variazioni e quindi migliorare la *precisione* del convertitore, si è inserito il transistore di compensazione Q_8 che, con l'amplificatore A , costituisce un circuito di reazione negativa. Infatti, ad esempio, si supponga che una variazione di V_{BE} o di β dei transistori tenda a causare una diminuzione delle correnti di collettore. Si abbassa perciò la corrente di collettore di Q_8 e, come si vede in Figura 4.3, la corrente I_{REF} del generatore V_R . Si ha una tendenza all'aumento della tensione V_{REF} e quindi della tensione di uscita dell'operazionale, che, alimentando le basi di tutti i transistori, compensa la diminuzione iniziale. Come si vede in Figura 4.3, la corrente di collettore Q_8 viene mantenuta costante al valore $I_{REF} = V_R/R_{REF}$ e quindi sono mantenute costanti le correnti di collettore di tutti i transistori.

Si noti, in Figura 4.3, la presenza della resistenza R_{REF} sull'ingresso invertente dell'operazionale. Essa ha la funzione di compensare l'effetto della corrente di polarizzazione d'ingresso.

Blocco buffer-driver

Il blocco è costituito da buffer e traslatori di livello, aventi la funzione di adattare gli ingressi digitali del convertitore ai circuiti di comando dei commutatori. Si noti come la parola di ingresso sia stata indicata con B_1, \dots, B_8 , dove B_1 è il bit più significativo (MSB) e B_8 è il bit meno significativo (LSB).

L'ingresso V_{LC} (*Logic Threshold Control*) consente di interfacciare il convertitore con diverse famiglie logiche. Infatti, variando la tensione ad esso applicata, si variano le tensioni di soglia dei circuiti interni e quindi il convertitore può essere reso compatibile con la famiglia logica desiderata.

Rete di polarizzazione

La rete di polarizzazione ha la funzione di alimentare i diversi dispositivi dell'integrato con una tensione di polarizzazione stabilizzata.

4.0.2 Caratteristiche elettriche principali del DAC-08

Le caratteristiche elettriche principali sono:

- Risoluzione: *8bit*.
- Monotonicità.
- Errore di non linearità massimo: $\pm 0.19\%$ del fondo scala.
- Tempo di assestamento (settling time): $100ns$.
- Corrente di riferimento: $I_{REF} = 2mA$ (valore comunemente usato).
- Corrente massima, indicata come corrente di fondo scala: $I_{FS} = 1.99mA$.
- Range della corrente di fondo scala: $I_{FSR} = 2mA$.
- Due uscite complementari in corrente (utili, ad esempio, quando si devono alimentare linee di comunicazione dati).
- Interfacciabilità con tutte le famiglie logiche.
- Tensione di alimentazione V_S : può essere compresa fra $\pm 4.5V$ e $\pm 18V$ (comunemente si assume $V_S = 15V$).
- Potenza dissipata: $135mW$ (per $I_{REF} = 2mA$ e alimentazione $V_S = \pm 15V$); $33mW$ (per $I_{REF} = 1mA$ e $V_S = \pm 5V$).

Conclusioni

Dalla ricerca svolta si può cogliere l'importanza dei DAC nel mondo dell'elettronica, dato che rappresentano il collegamento tra il mondo digitale e quello analogico. Grazie a questi dispositivi si possono elaborare dati nel mondo digitale, cosa impossibile nel mondo analogico, tramite un microprocessore e poi trasformarli in analogico.

In base alle diverse specifiche richieste dalle varie applicazioni, si sono visti i parametri caratteristici dei DAC, primo tra tutti la risoluzione, che è quello più importante, e le varie non idealità. Si sono studiate le diverse configurazioni di tali dispositivi andando ad osservare le varie problematiche realizzative, come pure i vantaggi e gli svantaggi per quanto riguarda precisione e risoluzione. Si sono visti inoltre i DAC che sono presenti nel mercato, che sono realizzati utilizzando queste configurazioni. Quindi prima di scegliere il DAC si studia l'applicazione da realizzare, andando a capire le specifiche richieste e poi si sceglie il convertitore più opportuno.

Sono stati illustrati anche alcuni esempi applicativi nel mondo dell'elettronica, dai dispositivi più comuni come un lettore CD, fino al controllo di un motore tramite un microprocessore. Quest'ultima applicazione va a coprire moltissimi campi, come ad esempio l'automazione di un cancello, fino al mondo della robotica che richiede un controllo dei movimenti molto preciso. Risulta evidente che queste sono solo una piccola parte delle numerose applicazioni che interessano i DAC. Questi sono infatti presenti nella maggior parte dei dispositivi elettronici di utilizzo quotidiano.

Bibliografia

- [1] <http://www.antoniosantoro.com/convertitori/20dac.pdf>
- [2] http://www.maurodeberardis.it/bridge99/conv_da.htm
- [3] https://it.wikipedia.org/wiki/Convertitore_digitale-analogico
- [4] http://www.itisravenna.gov.it/corso/elettronica/materiale_didattico/lezioniweb/elettronica_07/lezioni_di_elettronica/cap24_la_trasmissione_dati/applicazioni_dac.htm
- [5] https://wiki.xtronics.com/index.php/Pressure_Transducer_Primer
- [6] <http://www.elemania.altervista.org/adda/dac/dac1.html>
- [7] Giuseppe Biondo, Enrico Sacchi. *Manuale di elettronica e telecomunicazioni*
- [8] Matteo Bertocco, Alessandro Sona. *Introduzione alle MISURE ELETTRONICHE.*