

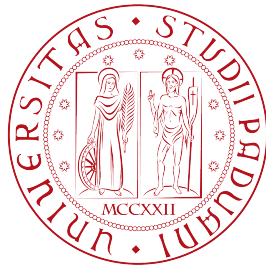
UNIVERSITÀ DEGLI STUDI DI PADOVA

FACOLTÀ DI INGEGNERIA

CORSO DI LAUREA IN INGEGNERIA ELETTRONICA

DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE

Tesi di Laurea Magistrale



**PROGETTO E REALIZZAZIONE DI
UN CARICABATTERIE
BIDIREZIONALE**

Relatore

Chiar.mo Prof. Giuseppe Buja

Candidato

Andrea Segala

Anno Accademico 2011/2012

Ringraziamenti

Desidero ringraziare innanzitutto il Prof. Giuseppe Buja per i preziosi insegnamenti e la totale disponibilità durante tutto il mio percorso di tesi. Un sentito ringraziamento al Prof. Manuele Bertoluzzo per i pronti consigli e la grande pazienza durante la mia permanenza in laboratorio di Sistemi per l'automazione e la veicolistica. Un grazie anche a tutti i dottorandi e laureandi presenti in laboratorio.

Questo lavoro è la conclusione di un percorso di cinque anni di studio passati tra i libri di Ingegneria Elettronica accompagnato dalla preziosa presenza di Luca, Paolo, Stefano, Alessandro e Davide ai quali devo un grande ringraziamento per avermi aiutato sia in momenti di studio che di divertimento a non sentirmi solo e a sciogliere tensioni, alleggerendo il carico a volte non così leggero. Ai miei compagni di viaggio Enrico e Paolo che mi hanno permesso di ravvivare i viaggi da casa all'università altrimenti noiosi e pesanti.

Ai miei amici di sempre con cui, di questi cinque anni, penso di aver condiviso soprattutto la mia saltuaria presenza giustificata da tanto studio che necessitava di tanto tempo e per cui, a mio malgrado, ho dovuto sottrarne a loro. Li ringrazio per esserci sempre stati.

Alla mia famiglia che pian piano ha saputo accogliere le difficoltà, i tempi stretti e mai regolari, la mia presenza spesso silenziosa, ma anche le gioie per un percorso di studio riflesso di un grande senso del dovere.

A chi non ho nominato, ma è presente nel mio cuore e nei miei pensieri.

*« Considerate la vostra semenza:
fatti non foste a viver come bruti,
ma per seguir virtute e canoscenza »*

Se insisti e resisti raggiungi e conquisti

Sommario

La tesi si propone di studiare un metodo innovativo di controllo di un convertitore AC/DC per assolvere alla funzione di carica e scarica di un banco batterie.

Il due processi vengono effettuati collegando il convertitore alla rete nel lato AC e al banco batterie (48V) nel lato DC. La carica delle batterie viene effettuata facendo lavorare il convertitore in modalità AC/DC, mentre la scarica delle batterie in rete avviene facendo funzionare il convertitore in modalità DC/AC.

Il convertitore è controllato digitalmente attraverso il DSP *TMS320F28335* della Texas Instrument. Questo microcontrollore è dotato di molte periferiche utili per applicazioni in campo *automotive* e possiede una potenza di calcolo elevata in quanto al suo interno è presente un'unità logico-aritmetica di tipo floating-point, che gli consente di elaborare in modo efficiente i segnali tipici dei DSP.

Il processo di carica della batteria avviene in due fasi distinte: le batterie vengono prima caricate a corrente costante fino al raggiungimento di una tensione prossima a quella massima e, successivamente, caricate a tensione costante. Questa modalità di carica è regolata da un anello esterno di controllo della tensione il quale fornisce in uscita il segnale di riferimento ad un anello interno di controllo della corrente.

Il processo di scarica, invece, impiega solamente il controllo di corrente: mediante un reostato regolabile manualmente dall'utente si regola l'ampiezza della corrente di scarica delle batterie verso la rete di utenza.

Per migliorare le prestazioni del sistema si effettua la carica e la scarica delle batterie adottando un fattore di potenza unitario; per ottenere questo risultato la corrente al lato AC del convertitore viene forzata ad essere in fase con la tensione di rete durante la scarica e in opposizione di fase con la stessa durante la carica, assumendo come verso positivo della corrente quello uscente dal lato AC del convertitore.

La stesura di codesta tesi è suddivisa in sei capitoli che contengono la descrizione teorica del funzionamento del sistema utilizzato e una panoramica dei test effettuati al banco di prova.

Nel **primo** capitolo è riportato un excursus storico sui veicoli elettrici. La descrizione procede analizzando il contesto attuale e la proiezione futura di questa tipologia di veicoli, in relazione al caricabatterie bidirezionale oggetto di tesi.

Nel **secondo** capitolo si trattano i blocchi principali del dispositivo DSP impiegati nel controllo del sistema, mentre nel **terzo** capitolo vengono descritte le funzionalità utilizzate nel software di simulazione PSIM, riportando alcuni esempi utili alla comprensione.

Nel **quarto** capitolo sono analizzati i due anelli di controllo dal punto di vista teorico, il dimensionamento dei regolatori di corrente e di tensione e le relative simulazioni atte a verificare il corretto funzionamento del sistema.

Nel **quinto** capitolo viene trattata l'implementazione nel DSP del sistema di controllo unificato di carica/scarica e la realizzazione delle schede di interfaccia tra il microcontrollore e il sistema.

Da ultimo sono state messe alla prova le funzionalità del sistema mediante alcuni test sperimentali. Nel **sesto** capitolo sono riportati i risultati ottenuti: per primo si è verificato il corretto funzionamento del blocco di modulazione vettoriale SVM, successivamente la resa del controllo di corrente e del processo di carica e scarica del banco batterie.

Indice

Ringraziamenti	iii
Sommario	v
1 I veicoli elettrici	1
1.1 Storia dei veicoli elettrici	1
1.2 I veicoli elettrici al giorno d'oggi	2
1.3 SmartGrid e V2G	3
1.3.1 Il concetto di Smart Grid	4
1.3.2 V2G : Vehicle to Grid	7
1.4 Investimenti sui veicoli elettrici	10
1.5 Il caricabatterie bidirezionale per veicoli elettrici	13
1.5.1 Principio di funzionamento	13
1.5.2 Caricabatterie interno o esterno al veicolo	15
1.6 Caratteristiche del sistema bidirezionale in oggetto di tesi	16
2 DSP: Digital Signal Processor	19
2.1 Introduzione al DSP	19
2.2 Caratteristiche del DSP	21
2.2.1 Struttura della CPU	21
2.2.2 Gestione della memoria (Harvard architecture)	22
2.2.3 Pipeline	23
2.2.4 Tipi di indirizzamento	24
2.3 DSP Texas TMS320F28335	25
2.3.1 Aritmetica in virgola mobile e Bus	26
2.3.2 Gestione del clock e sistema di controllo	28
2.3.3 Memorie ed interfacce esterne	29
2.3.4 Gestione degli interrupt	32
2.3.5 Periferiche di controllo	35
2.3.6 Periferiche seriali	35
2.4 Descrizione delle periferiche principali del DSP TMS320F28335	36
2.4.1 Enhanced Pulse Width Modulation (ePWM)	36
2.4.2 Convertitore analogico - digitale (ADC)	43

3	Software di simulazione PSIM	47
3.1	Introduzione	47
3.2	Struttura generale e componenti	49
3.2.1	Struttura circuitale generale	49
3.2.2	Componenti del circuito di potenza	49
3.2.3	Componenti del circuito di controllo	52
3.2.4	Altri componenti	53
3.3	Progetto dello schematico di un circuito	55
3.3.1	Creazione e modifica di un circuito	56
3.3.2	Simulazione	57
3.4	Analisi circuitale	58
3.4.1	Controllo della simulazione	58
3.4.2	Analisi in frequenza	59
3.4.3	Variazione dei parametri	60
3.4.4	Processamento delle forme d'onda	61
3.5	Modulo SmartCtrl	63
3.5.1	Controllo convertitori DC/DC	64
3.5.2	Controllo convertitore AC/DC PFC Boost	66
3.6	Modulo SimCoder e TI F28335 Target	67
3.6.1	Generazione di codice in assenza di dispositivo target	68
3.6.2	Generazione di codice in presenza di dispositivo target TI F28335	68
3.7	Esempio di utilizzo di SmartCtrl: progetto di un controllo ad anello singolo	71
4	Controllo e simulazioni del sistema di carica/scarica delle bat- terie	77
4.1	Aspetti generali del controllo	77
4.2	Studio dell'anello di controllo di corrente per la carica delle batterie	78
4.2.1	Schema a blocchi	78
4.2.2	Il regolatore PR	80
4.2.3	Dimensionamento del regolatore	82
4.2.4	Simulazioni del controllo di corrente dal punto di vista analogico	85
4.2.5	Studio e simulazioni del controllo di corrente dal punto di vista digitale	87
4.3	Studio dell'anello di controllo di corrente per la scarica delle batterie	89
4.3.1	Simulazioni del controllo di corrente dal punto di vista analogico	89
4.3.2	Studio e simulazioni del controllo di corrente dal punto di vista digitale	92

4.4	Studio dell'anello di controllo di tensione per la carica delle batterie	93
4.4.1	Schema a blocchi	93
4.4.2	Scelta e dimensionamento del regolatore	97
4.4.3	Simulazioni del controllo di tensione dal punto di vista analogico	100
4.4.4	Studio e simulazioni del controllo di tensione dal punto di vista digitale	102
5	Realizzazione del sistema di carica e scarica delle batterie	105
5.1	Algoritmo unificato di carica e scarica	105
5.1.1	Simulazioni della carica e della scarica dal punto di vista analogico	106
5.2	Implementazione dell'algoritmo di carica e di scarica nel DSP	107
5.2.1	Scalamiento delle grandezze rilevate dal circuito	109
5.2.2	Simulazioni della carica	116
5.2.3	Simulazioni della scarica	118
5.3	Implementazione della Space Vector Modulation nel DSP	119
5.4	Realizzazione dell'interfaccia tra DSP e sistema	123
6	Prove e risultati sperimentali	127
6.1	Prove di funzionamento della SVM	127
6.2	Prove sul controllo di corrente	133
6.3	Prove sulla scarica delle batterie	137
6.4	Prove sulla carica delle batterie	141
7	Conclusioni	143
A	Modulazione vettoriale (SVM)	145
B	Datasheet del modulo inverter	155
C	Datasheet della batteria	159
D	Datasheet dei sensori di corrente	161
E	Datasheet dei sensori di tensione	165
	Bibliografia	167

Capitolo 1

I veicoli elettrici

1.1 Storia dei veicoli elettrici

L'auto elettrica a batteria (BEV: Battery Electric Vehicle) fu una tra i primi tipi di automobile ad essere inventata, sperimentata e commercializzata. Tra il 1832 ed il 1839 l'imprenditore scozzese Robert Anderson inventò la prima carrozza elettrica, nella sua forma più cruda. Il miglioramento delle batterie, dovuto ai francesi Gaston Plante nel 1865 e Camille Faure nel 1881, consentì il fiorire dei veicoli elettrici. Francia e Gran Bretagna furono le prime nazioni testimoni dello sviluppo del mercato delle auto elettriche. Pochi anni prima del 1900, prima della preponderanza del potente ma inquinante motore a combustione interna, le auto elettriche detenevano molti record di velocità e di distanze percorse con una carica. Tra i più notevoli di questi record è stato l'infrangere la barriera dei 100 km/h di velocità, raggiunta da Camille Jenatton nel suo veicolo elettrico a forma di razzo, nominato *La Jamais Contente* riportata in Figura 1.1.



Figura 1.1: Il Jamais Contente

I veicoli elettrici a batteria, prodotti dalle ditte Anthony Electric, Baker Electric, Detroit Electric ed altri, nel corso dei primi anni del XX secolo, per un certo

tempo vendettero di più rispetto ai veicoli a combustione. A causa dei limiti tecnologici delle batterie, e della mancanza di una qualsiasi tecnologia di controllo della carica e della trazione, la velocità massima di questi primi veicoli elettrici era molto limitata (circa 30 km/h). In seguito questi veicoli vennero venduti con successo come town car (veicoli di quartiere o di paese) a clienti delle classi agiate, e venivano spesso commercializzati come veicoli appropriati al sesso femminile, a causa della loro operatività semplice, pulita e poco rumorosa.

1.2 I veicoli elettrici al giorno d'oggi

Negli ultimi anni il prendere coscienza che il petrolio è una fonte in via di esaurimento ha fatto sì che il veicolo elettrico tornasse d'attualità. L'auto elettrica infatti è vista come la migliore soluzione a questi problemi. Molti sono i fattori che spingono la ricerca verso lo studio dei veicoli elettrici, in primis l'inquinamento atmosferico e la necessità sempre più pressante di uno sviluppo sostenibile, ovvero uno sviluppo che sia in grado di soddisfare le necessità attuali senza compromettere le possibilità delle generazioni future di soddisfare le proprie. A fronte delle sempre più ingenti emissioni, a partire dalla seconda rivoluzione industriale, di gas serra nell'atmosfera, ormai è evidente il fenomeno dell'effetto serra "antropico" ossia dovuto alle attività umane. Le proiezioni sulla futura situazione climatica della Terra, secondo l'IPCC (Intergovernmental Panel on Climate Change) si possono sintetizzare con un aumento della temperatura media globale della superficie terrestre tra 1.4 e 5.8 gradi centigradi nel periodo 1990-2100; questo anche per la grande inerzia termica degli oceani che farebbero aumentare la temperatura anche dopo un'eventuale stabilizzazione dei gas serra nell'atmosfera.

I veicoli elettrici in verità non sono esenti dal produrre inquinamento: le batterie vanno ricaricate e l'energia necessaria spesso è prodotta da centrali termoelettriche, che bruciano quindi petrolio, gas o carbone. Però bisogna considerare che l'inquinamento in questo modo rimane localizzato in zone non densamente popolate, che le auto ferme in coda non consumano elettricità e quindi non inquinano; inoltre, se l'energia elettrica è prodotta da centrali a energia rinnovabile (fotovoltaico, eolico) questo mezzo diventa ad emissioni zero.

Contestualmente all'uso sempre crescente del petrolio sono da considerarsi due elementi di primaria importanza che spingono a favore dello sviluppo dei veicoli elettrici, rappresentati dal significativo aumento del costo del greggio e dai problemi legati all'esaurimento delle fonti fossili in generale, le cui riserve attualmente stimate sono di circa 40 anni. L'insieme di tutti questi fattori ambientali ed energetici, congiuntamente al progredire della tecnologia delle batterie ed alla presa di coscienza dell'ormai concreta possibilità di nuovi

mercati da parte dell'industria automobilistica, hanno portato oggi ad una imminente offerta di prodotti da parte di molti grandi marchi.

I veicoli elettrici, inoltre, godono di un'efficienza maggiore che può raggiungere anche il 90%, contro il 25-28% dei mezzi a benzina e il 40% dei diesel. Un loro svantaggio attuale è quello della durata della batteria e dei tempi di ricarica. Per far fronte a questi limiti si stanno sviluppando nuovi tipi di batterie più durevoli e con tempi di ricarica più brevi. Attualmente i tipi di ricarica sono i seguenti:

- Ricarica lenta di circa 7-8 ore che è tollerabile anche dalle batterie Piombo-acido
- Ricarica veloce con tempi inferiori all'ora però con il rischio di una maggiore usura della batteria
- Ricarica parziale (biberonaggio): una ricarica lenta svolta ripetutamente per frazioni del 10-20% con durata di 10-15 minuti
- Sostituzione della batteria: il guidatore si reca in una stazione di servizio dove in pochi minuti la batteria scarica viene sostituita con una carica.

Il tempo di ricarica della batteria è attualmente un grosso svantaggio perché oggi con le auto a benzina siamo abituati a soste di pochi minuti per il rifornimento. Però la ricerca nell'ambito delle batterie e dei sistemi di ricarica offre molte possibilità di innovazione e quindi si spera di ridurre gli svantaggi in tempi ragionevoli.

1.3 SmartGrid e V2G

Nell'immediato futuro il veicolo elettrico avrà sicuramente un'ampia diffusione, ciò è dovuto al fatto che i veicoli elettrici hanno zero emissioni sul luogo di utilizzo. La loro diffusione però è un serio problema da prendere in considerazione in quanto nella fase di ricarica il loro collegamento alla rete farà sì che ci sarà un aumento sensibile della potenza richiesta e un numero così grande di carichi collegati potrebbe comportare delle difficoltà da parte della rete nel supportare il carico utenze, con tutte le conseguenze del caso. Occorre innanzitutto verificare che i flussi di potenza non provochino cadute di tensione lungo i rami della rete di bassa tensione al di fuori dei valori consentiti dalle regole di fornitura e che non vengano superati i valori di dimensionamento dei principali componenti della rete (trasformatori e linee elettriche aeree ed in cavo). Le prime valutazioni portano ad evidenziare come sia fondamentale adottare misure di ottimizzazione dei prelievi di potenza (Figura 1.2) per evitare che l'aggiunta del carico dovuto alla ricarica dei veicoli elettrici non vada ad innalzare il livello di picco dei prelievi serali, specialmente per le utenze residenziali.

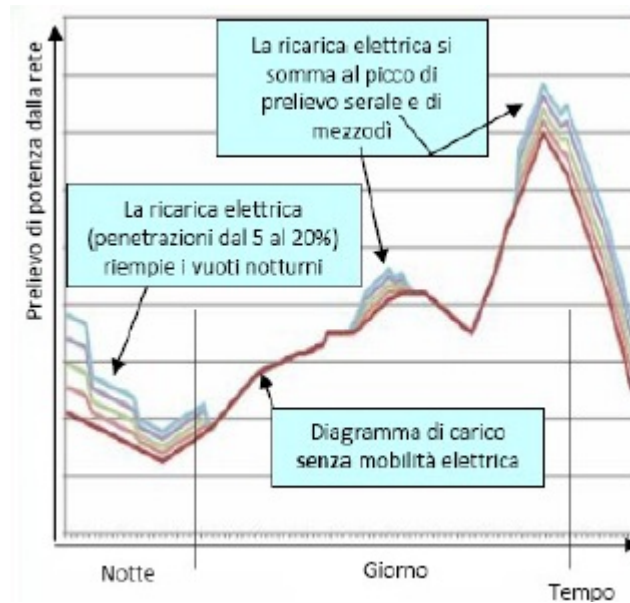


Figura 1.2: Prelievo di potenza dalla rete

1.3.1 Il concetto di Smart Grid

Il concetto di una rete intelligente per trasportare energia alle utenze è emerso negli ultimi anni creando molte discussioni e controversie riguardo struttura, utilità e flessibilità tecnica. Parallelamente sono aumentate le pressioni verso i governi volte a incrementare gli incentivi per lo sviluppo tecnologico e per cercare di incorporare significativi livelli di fonti rinnovabili. Il successo di tali iniziative, che sono strettamente collegate fra loro, dipendono dalle tecnologie implementate e dall'approccio utilizzato nel loro impiego.

Il concetto di "smart grid" è piuttosto qualitativo poiché esistono diversi tipi di implementazione che hanno diversi livelli di complessità. In generale le implementazioni standard consistono nell'uso di sensori e tecnologie di comunicazione avanzate con lo scopo di dare all'utente finale una vasta gamma di servizi attualmente non disponibili.

Una rete di questo tipo, riportata in Figura 1.3, costituisce quindi l'integrazione delle tecnologie che consentono di ripensare funzionamento della rete elettrica convenzionale, per rispondere alle seguenti esigenze:

- rilevare i problemi prima che abbiano impatto sul servizio;
- rispondere nel modo più veloce possibile agli input locali;
- comunicare velocemente;
- avere un avanzato sistema diagnostico centralizzato;

- prevedere un feedback di controllo che riporti rapidamente il sistema ad uno stato di stabilità dopo eventuali interruzioni o disturbi di rete;
- adattarsi velocemente alle condizioni variabili del sistema;
- ridurre l'impatto ambientale.

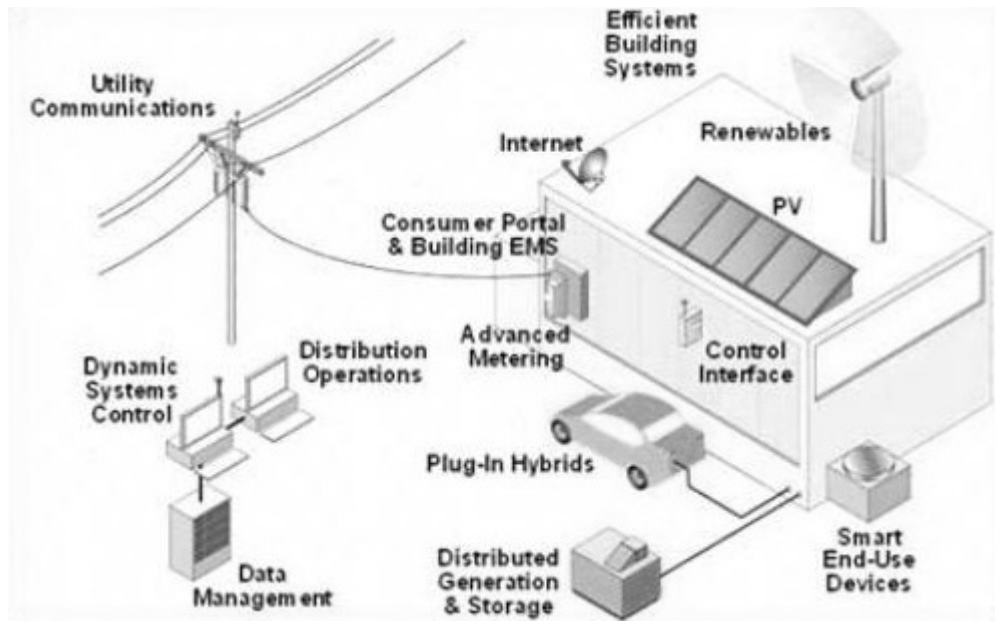


Figura 1.3: Struttura generale di una Smart Grid

La Smart Grid è in grado di inviare il surplus di energia di determinate aree ad altre zone in quel momento in deficit, il tutto in tempo reale e in modo dinamico.

Si deve inoltre sottolineare che rispetto all'attuale rete di distribuzione in cui il flusso di potenza è unidirezionale (da produttore a consumatore), in una Smart Grid, oltre a promuovere la diffusione delle fonti rinnovabili, si rendono i consumatori parti attive nel processo di fornitura dell'energia grazie anche alla generazione distribuita, verso un flusso bidirezionale.

La generazione distribuita (GD) è un nuovo modello di produzione e distribuzione di energia (Figura 1.4) che si basa sull'integrazione nelle reti elettriche di piccoli-medi impianti a fonte rinnovabile e di cogenerazione (quasi sempre a gas naturale) generalmente connessi alla rete di distribuzione e spesso collocati in prossimità dell'utente finale. In tal modo si dovrebbe ridurre la necessità di investimenti e di infrastrutture per aumentare la capacità di trasporto delle reti di trasmissione e distribuzione e nel contempo si diminuiscono le perdite di rete e i costi di distribuzione. Ciò è in aperta contrapposizione con la gestione

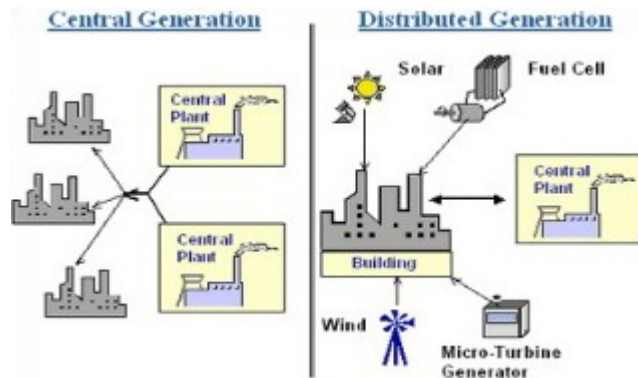


Figura 1.4: Generazione centralizzata e distribuita

tradizionale della rete elettrica, caratterizzata da poche grandi centrali collegate alla rete di trasmissione.

La rete elettrica del futuro dovrà garantire standard sempre maggiori rispetto ad affidabilità, sicurezza, potenza, efficienza e riduzione dell'impatto ambientale. Il consumatore potrà diventare produttore (Generazione Distribuita) e la rete dovrà essere in grado non solo di trasportare l'energia elettrica, ma anche di gestire in modo ottimale i flussi di energia richiesti e prodotti dagli utenti finali. Da quanto detto, risulta evidente l'importanza di avere in futuro una rete di distribuzione che permetta di raggiungere questi obiettivi, anche alla luce della diffusione dei veicoli elettrici.

La capacità di accumulo di energia elettrica associata a una larga diffusione di veicoli elettrici, infatti, rende possibile nuovi modi di gestione della rete elettrica di distribuzione. L'utilizzo e la distribuzione dell'energia sono determinati in questi casi dal ruolo attivo di più attori, compreso l'utilizzatore finale che, nel caso particolare, può essere anche possessore di un veicolo elettrico.

La mobilità elettrica costituisce un grande carico flessibile e una capacità di accumulo per la rete elettrica. Urge quindi una piena integrazione fra veicolo elettrico e rete di distribuzione che può essere raggiunta solo con un elevato livello di standardizzazione, per sfruttare a pieno le possibilità di gestione controllata di questo carico e la sua possibilità di fornire temporaneamente energia utilizzando scambi informativi fra veicolo e sistema di controllo della rete.

Con riferimento alla visione della Smart Grid proposta da NIST in Figura 1.5 sono schematizzate le relazioni di scambio energetico ed informativo del veicolo elettrico con gli altri soggetti appartenenti al gruppo "clienti" della Smart Grid. La figura evidenzia anche le relazioni di questo gruppo con gli altri ambiti applicativi, rendendo evidente la varietà di soggetti coinvolti nei processi di gestione della rete elettrica e la conseguente necessità di condividere uno stesso modello per i dati scambiati. In modo analogo a quanto avviene per gli altri

potrebbe avvenire già a partire dalle ore del tardo pomeriggio, al ritorno dal lavoro. In questa ipotesi, la richiesta di maggiori transiti di energia andrebbe a sommarsi proprio dove la richiesta di potenza è già elevata, ossia nelle ore serali.

Una simile curva di carico metterebbe a dura prova i trasformatori della maggior parte delle cabine MT/BT. L'impiego di un' adeguata tecnologia per la gestione centralizzata della ricarica dei veicoli elettrici potrebbe ridistribuire la curva, evitando l'onerosa sostituzione dei trasformatori ed il potenziamento della rete. L'utente finale potrebbe essere incentivato ad aderire all'iniziativa a fronte di una riduzione del prezzo dell'energia. Per rendere possibile questa gestione della ricarica è necessario che i punti di ricarica possano comunicare in maniera bidirezionale con i sistemi di gestione dell'energia, proprio come sarà possibile in uno scenario di reti elettriche intelligenti (Smart Grid). Le reti elettriche intelligenti, indipendentemente dalle tematiche riguardanti i veicoli elettrici, già prevedono questa capacità di comunicazione bidirezionale con gli utenti finali attivi (produttori-consumatori di energia), generatori distribuiti e sistemi di monitoraggio e controllo delle cabine secondarie; occorrerebbe solamente installare gli apparati di ricarica per le auto elettriche.

In uno scenario di reti elettriche intelligenti, le auto elettriche possono diventare utili anche per fornire servizi di supporto al sistema elettrico, i cosiddetti *servizi ancillari*.

Dato che le autovetture passano la maggior parte del tempo ferme, se si pensasse ad uno scenario in cui le auto elettriche fossero sempre connesse alla rete elettrica attraverso convertitori statici bidirezionali, pronte ad assorbire o a cedere energia, sarebbe anche possibile utilizzarne i relativi accumulatori per assorbire gli eccessi di produzione di energia elettrica e restituirli al sistema nei periodi di maggior carico (Figura 1.6). Ad esempio, ipotizzando un parco di un milione di auto elettriche, ciascuna con la possibilità di immagazzinare o immettere energia pari alla metà della propria capacità (stimabile in circa 10 KWh per auto) si avrebbe una riserva di energia disponibile pari a 10 GWh, distribuita sulla rete. Ipotizzando 3 KW per ciascun punto di ricarica, si potrebbe contare su una potenza pari a 3000 MW, rilevante ai fini della gestione di un sistema elettrico nazionale anche delle dimensioni di quello italiano.

Nel considerare i grandi vantaggi appena descritti che potrebbe offrire il V2G bisogna però tener conto della difficoltà tecnica dell'implementazione pratica, ossia sul fatto che gli accumulatori non avrebbero un impiego ottimale. Al momento le batterie non sono progettate per restituire energia alla rete in modo efficiente, cosa che provocherebbe una maggiore usura delle stesse e quindi una loro minore durata di vita con maggior costi da sostenere. Però in futuro conoscendo la possibilità V2G si potrebbero sviluppare batterie più longeve e ad alta capacità utilizzabili anche per questo scopo. Tale accumulo potrebbe, tra l'altro, essere utile anche nella gestione dell'energia domestica: l'energia

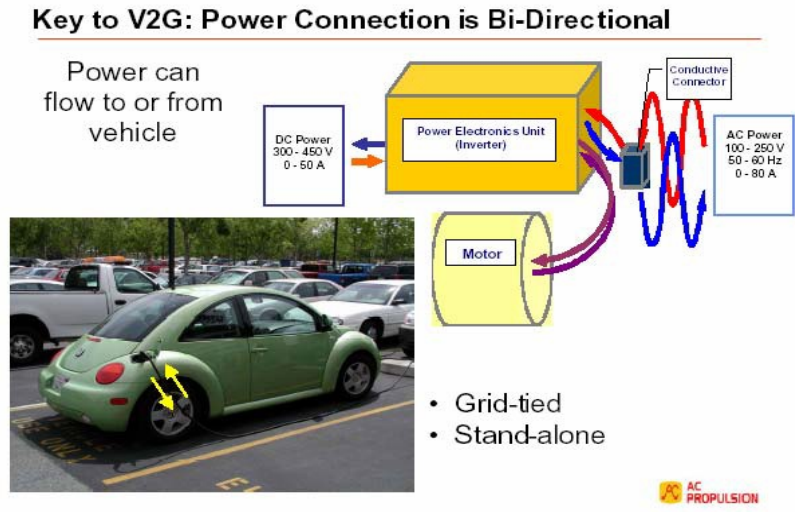


Figura 1.6: Principio di funzionamento del V2G

accumulata in un'auto potrebbe infatti alimentare un'abitazione italiana media per circa una settimana.

È impossibile per il gestore della rete controllare ogni singolo veicolo, per questo verrebbe istituito un "intermediario", detto *aggregator*, per gestire le interazioni tra il gestore di rete e i veicoli collegati (Figura 1.7).

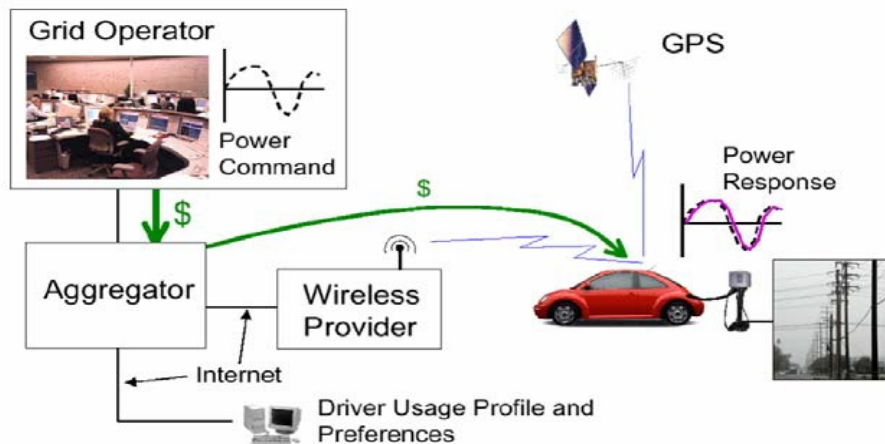


Figura 1.7: Schema base del sistema V2G

L'aggregator riceve le richieste dal gestore e le destina ai veicoli collegati che sono facilmente localizzati attraverso il GPS. In più l'aggregator comunicherebbe anche con i proprietari delle auto. Infatti attraverso il Web i guidatori

potrebbero fornire un loro profilo in cui danno informazioni riguardo al dove, al quando e alla quantità di tempo che sono collegati alla rete con la possibilità di controllare istantaneamente lo stato del loro veicolo e la quantità di energia che hanno "prodotto" (vedi Figura 1.8).

In pratica, attraverso Internet il guidatore direbbe all'intermediario quando e quanta energia prelevare dalla sua batteria e quanta gliene serve per tornare a casa (o per lo spostamento che deve fare). Oppure se parte per un viaggio e non sarà disponibile per alcuni giorni, o se invece lascerà l'auto in sosta per molto tempo. Ciò servirà all'intermediario per fare una previsione e quindi avvertire il gestore della rete sulla quantità di energia disponibile.

Occorre però che il numero degli utenti connessi sia elevato affinché il collegamento o lo scollegamento di un veicolo non siano avvertiti dalla rete.

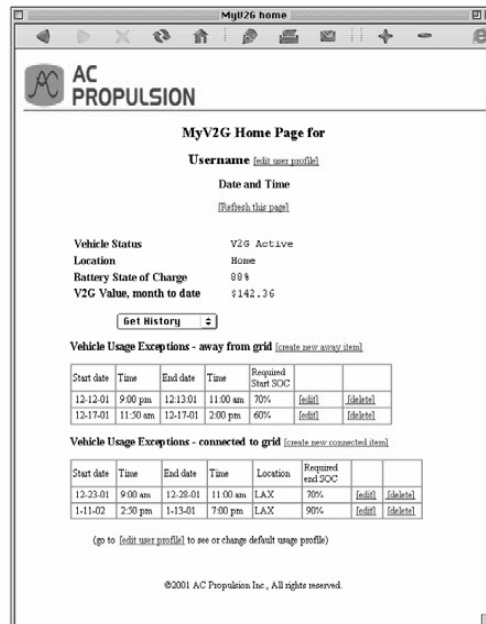


Figura 1.8: Pagina Web dedicata al V2G

1.4 Investimenti sui veicoli elettrici

La realizzazione completa di questo sistema di gestione dell'energia richiede innanzitutto di creare una vasta rete di interconnessioni, che permetta una connessione e una comunicazione veloce e sicura. È indispensabile realizzare una rete capace di accogliere il flusso di potenza nei due sensi, con la conseguente costruzione di caricabatterie adatti all'assorbimento e alla distribuzione dell'energia, e l'applicazione di sistemi che controllino il flusso di potenza,

capaci di interrompere il collegamento nel caso si verifichino problemi. Non meno importante è il problema normativo. Essendo un progetto totalmente innovativo e con forti risvolti economici dovrà essere debitamente regolarizzato per assicurare la sicurezza del proprietario della vettura e anche il regolare funzionamento della rete elettrica.

Il peso economico del progetto implica lo studio approfondito del mercato in cui si andrà ad agire (tariffe vantaggiose per l'utente, statistiche basate sui dati storici, ecc). Diventa quindi indispensabile un'indagine di mercato per capire chi è il possibile cliente del V2G.

Ovviamente il gestore della rete non ha nessun interesse a stipulare contratti con singoli veicoli o con un aggregator che gestisce un parco macchine ridotto, però è anche vero che, perché il V2G diventi una realtà molto estesa, occorre partire con pochi veicoli che andranno man mano crescendo di numero. Si è calcolato che in vent'anni il numero di veicoli connessi alla rete potrebbe essere pari a centomila unità capaci di regolare il sistema elettrico della California. Il sistema V2G inizialmente sarà "alimentato" da poche autovetture quindi potrà fornire poca energia e con dei costi elevati, ma nonostante le inevitabili difficoltà iniziali è un sistema da favorire ed incentivare perché ha sicuramente degli sviluppi promettenti.

In vari paesi si stanno già prendendo delle misure concrete per rendere sempre più una realtà la diffusione dei veicoli elettrici.

Quello della diffusione delle auto elettriche è un progetto ambizioso e pieno di problemi molti dei quali non sono facilmente prevedibili. L'unico modo per rendere questa tecnologia capace di avere un mercato e di trovare l'apprezzamento dei proprietari delle automobili è quello di provare questa realtà su larga scala. Occorre mettere l'auto elettrica nella vita quotidiana di un gran numero di persone.

Un progetto di questo tipo è partito in Israele. Infatti la cittadina di Herzlyia a Nord di Tel-Aviv è stata scelta da Shai Agassi (uno dei maggiori esperti per quel che riguarda le reti di distribuzione per l'auto elettrica nel mondo) come paese dove sperimentare il suo progetto *Better Place*. È un territorio più piccolo della Lombardia per metà occupato dal deserto del Neghev e purtroppo circondato da vicini ostili che rendono questa città come un'isola. Infatti la popolazione è concentrata in una zona centrale larga appena 15 Km e quindi solitamente in auto si percorrono al massimo 70 Km, distanza ideale per testare le batterie che oggi hanno un'autonomia di 150 Km.

Anche la Danimarca ha fatto partire un progetto simile. I governi di questi due paesi puntano molto sulle auto elettriche, tanto che per favorirne la diffusione le hanno defiscalizzate.

In Israele sono già state messe in un parcheggio due colonnine per la ricarica delle auto e si prevede di installarne un migliaio distribuite in tutta la città, vicino alle case private, nei parcheggi degli uffici, negli spazi pubblici in modo

da disporre di un sistema capillare di ricarica.

Ci sono accordi con case automobilistiche, tipo la Renault-Nissan per la fornitura di veicoli elettrici con batterie agli Ioni-Litio. Si stanno già approntando anche i software per gestire il sistema. I due problemi principali da affrontare come già anticipato sono legati principalmente alle batterie: hanno un costo elevato e un'autonomia ancora limitata.

Agassi ha pensato di lasciare la proprietà delle batterie ai gestori del sistema, così facendo il cliente non dovrà comprarla. In pratica sarà come per i servizi di telefonia: il guidatore dovrà pagare solo i chilometri percorsi potendo contare anche su diversi piani tariffari calcolati in base a quelle che sono le esigenze particolari di ognuno.

Per quelli che dovranno percorrere poca strada ci saranno le colonnine di ricarica (Figura 1.9) in posti adatti: nel parcheggio dell'ufficio o vicino a casa. Quelli che dovranno percorrere molti più chilometri (oltre 150 chilometri) troveranno delle stazioni di ricambio in cui dei sistemi robotizzati sostituiranno velocemente la batteria scarica con una carica.

Nonostante ci siano altri problemi da superare questo progetto pilota ha avuto un grande successo tanto che già in molti paesi si sono attrezzati per renderlo concreto. Dopo Israele e Danimarca è partito anche a San Francisco e in Australia.



Figura 1.9: Colonnine di ricarica per veicoli elettrici

Perché l'auto elettrica incominci a diffondersi in maniera ampia, per quel che riguarda la realizzazione di una vasta rete di ricarica sarà importantissimo che tutte le case produttrici degli automezzi arrivino ad un'unificazione dei sistemi di ricarica. Infatti i guidatori dovranno agevolmente poter ricaricare le loro auto in tutte le stazioni, cioè la rete distributiva (kit di ricarica, cambio batterie, stazioni di ricarica) dovrà essere standardizzata. Se un automobilista

dovesse andare in cerca di una stazione di ricarica che vada bene per la sua batteria o che si adatti alla spina del suo caricabatterie il progetto auto elettrica sarebbe fallito già in partenza. L'utilizzo dei nuovi veicoli deve essere facile in tutti i suoi aspetti. Quindi:

- nelle stazioni di servizio si dovranno poter sostituire le batterie su tutte le auto indipendentemente dal modello e dalla marca. Quindi gli accumulatori dovranno essere standard e uguali per tutti;
- la presa dovrà essere universale e la ricarica dovrà poter essere possibile in tutte le stazioni di servizio e con qualsiasi kit di ricarica.

I produttori hanno da subito compreso l'importanza di questo punto. Infatti nel 2009 alcune società del settore elettrico (EDF, Endesa, Enel, Eon, Npower, Vattenfall) e alcune case automobilistiche (BMW, Fiat, Ford, General Motors, Mitsubishi, Toyota e Volkswagen) hanno raggiunto un accordo di massima su una presa universale che dovrà avere le seguenti caratteristiche: 400 Volt, 63 Ampère e 5 poli.

Enel e Piaggio hanno raggiunto un accordo per studiare insieme le esigenze di mobilità e di ricarica elettrica e di eseguire test sull'interazione tra l'infrastruttura di ricarica Enel e i veicoli elettrici della Piaggio.

La Piaggio fornirà know-how, informazioni e dati tecnici sui mezzi elettrici, sui loro utilizzi e sulle esigenze di ricarica, e offrirà alcuni suoi mezzi elettrici per le sperimentazioni (lo scooter Piaggio Mp3 Hybrid, il veicolo commerciale Porter Electric Power e il "tre ruote" Ape Calessino Electric Lithium). Enel metterà a disposizione la sua innovativa infrastruttura di ricarica elettrica.

Insieme faranno anche partire dei progetti pilota per testare quali sono le reali utilizzazioni ed esigenze dei veicoli elettrici. Per fare questo sono state trovate alcune città (Pisa, Milano, Roma) e situazioni di utilizzo con differenti esigenze di mobilità.

1.5 Il caricabatterie bidirezionale per veicoli elettrici

In futuro la possibilità di stoccare elettricità nelle batterie dei veicoli elettrici quando la domanda è bassa, e quella di reinserirla in rete nei momenti di picco rappresentano uno strumento non trascurabile per la regolazione tra domanda ed offerta.

1.5.1 Principio di funzionamento

A differenza dei veicoli elettrici tradizionali, comunemente dotati di un caricabatterie mono-direzionale, quelli inerenti alla politica V2G saranno provvisti

di un innovativo caricabatterie bidirezionale, ovvero in grado di gestire i flussi energetici in due direzioni: dalla rete alla batteria e viceversa (vedi [1]). Il flusso bidirezionale è ottenuto con un convertitore AC/DC: il flusso di energia dalla rete alla batteria è ottenuto con il funzionamento in modo AC/DC, mentre il flusso di energia inverso è ottenuto con il funzionamento DC/AC.

Il circuito di potenza in esame è raffigurato in Figura 1.10. Nel lato AC del convertitore sono presenti le forme d'onda in alternata mentre nel lato DC del convertitore è presente il sistema di accumulo dell'energia rappresentato dalle batterie (modellate con un condensatore C).

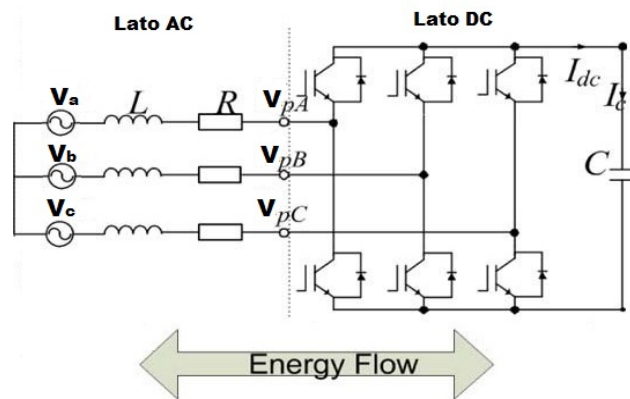


Figura 1.10: Circuito di potenza in esame

Per comprendere la modalità di funzionamento bidirezionale del sistema facciamo riferimento al sistema monofase equivalente rappresentato in Figura 1.11a).

I fasori \mathbf{V} rappresentano le tensioni di rete, il fasore \mathbf{I}_L la corrente di rete, il fasore \mathbf{V}_P la tensione di ingresso al convertitore lato AC e il fasore \mathbf{V}_i la caduta di tensione sull'induttanza \mathbf{L} e sulla resistenza \mathbf{R} poste nel lato AC.

La tensione V_P è controllabile e dipende dalla caratteristica dei segnali di commutazione e dal livello di tensione del lato DC. Tramite il modulo e la fase del fasore V_P si può controllare la corrente di linea cambiando opportunamente la caduta di tensione V_i ; di conseguenza sono indispensabili gli induttori nel lato AC. In questo modo controllando il modulo e la fase di V_P si controllano indirettamente anche il modulo e la fase della corrente di linea I_L .

Inoltre in Figura 1.11b) è riportato un esempio di diagrammi vettoriali per entrambi i modi di funzionamento, AC/DC (raddrizzatore) oppure DC/AC (inverter). In generale per capire in che modalità sta funzionando il convertitore si considerano la tensione di rete V , la tensione V_P e l'angolo di sfasamento tra di esse: se quest'ultimo è negativo la rete sta fornendo potenza attiva al convertitore (raddrizzatore), altrimenti se è positivo l'energia sta fluendo dal convertitore alla rete (inverter).

Il veicolo elettrico, con la sua batteria, costituisce così l'ideale completamento alla rete di utenza.

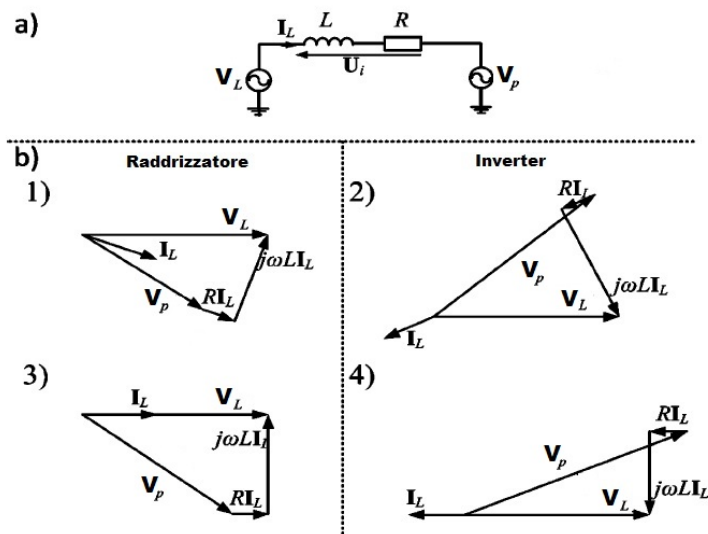


Figura 1.11: Funzionamento del sistema: a) Circuito equivalente monofase b) Diagrammi vettoriali: 1) e 2) funzionamento con fattore di potenza non unitario 3) e 4) funzionamento con fattore di potenza unitario

1.5.2 Caricabatterie interno o esterno al veicolo

Il caricabatterie è costituito da un insieme di componenti che garantiscono il controllo del processo di ricarica. Questo apparecchio può essere abbastanza semplice nel caso di ricarica "lenta", mentre per la ricarica "rapida", dove le potenze coinvolte sono particolarmente elevate, la strumentazione di controllo richiesta è più sofisticata. Una distinzione importante, soprattutto per le implicazioni in fase di progettazione e realizzazione dei veicoli, è quella tra caricabatterie interno o caricabatterie esterno al veicolo.

A seconda di dove viene posizionata fisicamente la strumentazione per la ricarica della batteria, si parlerà di:

- **Caricabatterie a bordo** se i componenti per la ricarica e il controllo del processo di ricarica sono integrati nel veicolo. Con veicoli dotati di caricabatterie a bordo la stazione di ricarica deve essere in grado, in via di principio, solamente di fornire al veicolo l'energia necessaria alla carica.
- **Caricabatterie a terra** se la strumentazione per il processo di ricarica è separata dal veicolo. Nella maggior parte dei casi i caricabatterie cosiddetti a terra sono configurati per assistere la ricarica di particolari pacchi di batterie. La soluzione con caricabatterie a bordo, piuttosto che una con caricabatterie a terra, viene utilizzata in base ai connettori utilizzati e alla modalità di ricarica applicata.

1.6 Caratteristiche del sistema bidirezionale in oggetto di tesi

Il sistema bidirezionale di carica/scarica delle batterie oggetto di tesi è schematizzato nella Figura 1.12.

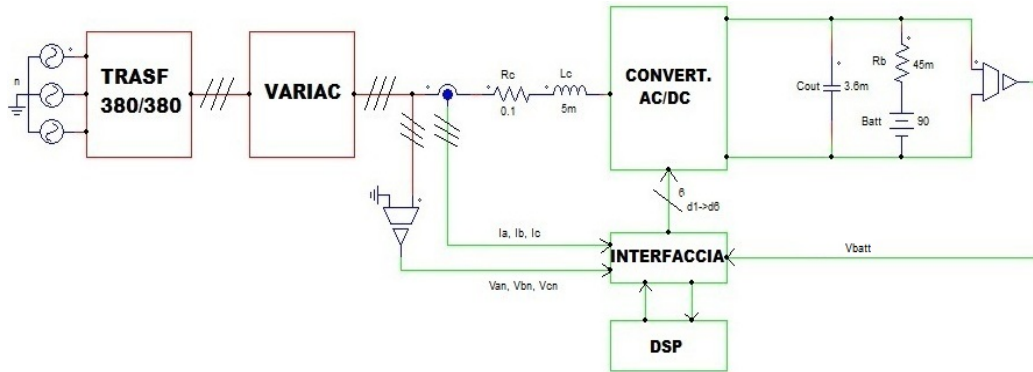


Figura 1.12: Gestione del sistema di carica/scarica delle batterie

Analizzando in dettaglio i vari componenti in figura si vede che il sistema è collegato alla rete di utenza trifase mediante un trasformatore di isolamento 380V/380V da 15kVA e un VARIAC trifase da 12kVA che ha la funzione di fornire in ingresso al convertitore AC/DC la tensione opportuna per la carica o la scarica delle batterie. Il trasformatore ha rapporto spire unitario e quindi svolge solamente la funzione di isolamento del sistema dalla rete di utenza.

Tra il VARIAC e il convertitore AC/DC viene posto in ciascuna delle tre fasi un induttore con induttanza pari a 5mH, con corrente massima di 16A efficaci e con resistenza interna stimata, nel caso peggiore, al valore di circa 0.1 Ω . Questi induttori sono indispensabili per le ragioni spiegate nei paragrafi precedenti e sono riportati in Figura 1.13.

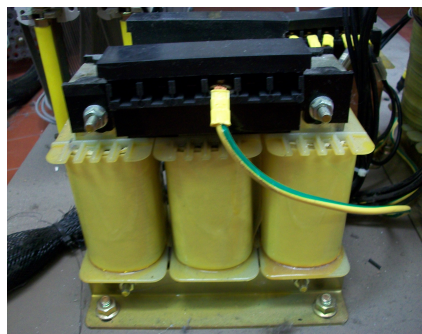


Figura 1.13: Induttori da 5mH utilizzati

Il convertitore AC/DC utilizzato è un prodotto della Fuji Electric chiamato 6MBI25S-120 ed è composto da interruttori a IGBT con una capacità massima di 1200V e 25A, il cui datasheet è riportato in Appendice B. All'uscita DC del convertitore è connesso un condensatore di filtro C_{OUT} che ha la funzione di filtrare le armoniche di corrente alla frequenza di commutazione; in parallelo al filtro sono connesse le batterie da caricare e scaricare.

Le batterie al Pb-Gel impiegate sono prodotte dalla Tudor, prendono il nome di EV-DRYFIT e hanno le caratteristiche di sostenere una tensione di 6V e una capacità di 180 Ah (Figura 1.14). La loro resistenza interna riportata nel datasheet (in Appendice B) è stimabile ad un valore pari a $3m\Omega$ ciascuna. Nel nostro caso vengono collegate in serie quindici batterie da 6V in modo da formare in totale un banco di batterie da 90V e di resistenza interna totale R_b pari a $45m\Omega$.



Figura 1.14: Batteria utilizzata

Il controllo del sistema di carica/scarica delle batterie è effettuato in modo digitale mediante l'utilizzo del DSP TI-F28335 della Texas Instruments. Come possiamo osservare dalla figura 1.12 il DSP scambia informazioni in modo indiretto con il sistema tramite una scheda di interfaccia (riportata in Figura 1.15) progettata opportunamente per il condizionamento dei segnali in ingresso e in uscita dal convertitore A/D del DSP. Questa scheda riceve in ingresso dal sistema i segnali provenienti dai sensori di corrente e dai sensori di tensione di rete, oltre che dal sensore di tensione collegato ai capi del banco batterie. All'interno della scheda questi segnali vengono scalati opportunamente e vengono mandati al DSP che li elabora ulteriormente per produrre in uscita i segnali di controllo degli interruttori del convertitore AC/DC. Questi segnali rappresentano i duty-cycle d_{1-6} applicati ad ognuno dei sei interruttori del

convertitore e vengono inviati al convertitore tramite l'interfaccia ad opportuni driver collegati agli IGBT.

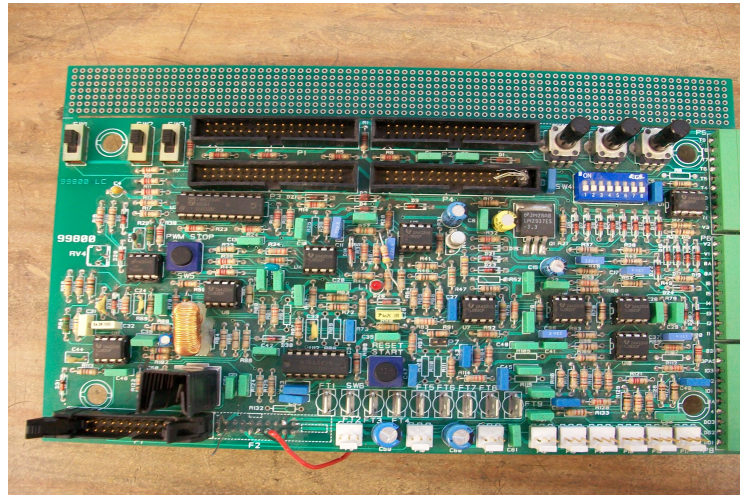


Figura 1.15: Scheda di interfaccia

Per una descrizione più dettagliata del DSP utilizzato si rimanda al Capitolo 2.

Capitolo 2

DSP: Digital Signal Processor

2.1 Introduzione al DSP

Gli azionamenti elettrici sono stati per anni controllati attraverso circuiti analogici. I principali inconvenienti di questi sistemi è la sensibilità che i loro componenti hanno nei confronti di variazioni della temperatura o dell'invecchiamento.

Negli ultimi decenni si è passati ad un controllo attraverso sistemi digitali che, oltre ad evitare le problematiche dei sistemi analogici, permettono facilità di realizzazione e modifica. Inoltre, la loro evoluzione è in continua crescita garantendo prestazioni e velocità di elaborazione sempre più spinte.

Il processore utilizzato per la gestione ed il controllo dell'invertitore del nostro sistema è prodotto dalla Texas Instrument: TMS320F28335 . Tale DSP appartiene alla serie di processori TMS320C28x. La principale differenza rispetto alle altre versioni è la presenza di un'unità logico-aritmetica di tipo floating-point che si affianca a quella già presente, del tipo a virgola fissa, e capace di garantire prestazioni di calcolo maggiori del 50%.



Figura 2.1: DSP TMS320F28335

Il TMS320F28335 appartiene alla famiglia dei DSC ovvero 'Digital Signal Controller', dove alla normale potenza di calcolo dei DSP vengono integrate diverse periferiche (Figura 2.2), anche molto sofisticate, che rendono questi dispositivi particolarmente adatti per applicazioni di controllo in svariati settori: alimentatori, controllo di motori, robotica, elettronica di consumo ed automotive.

Inoltre conservano la stessa facilità d'uso di un microcontrollore garantendo elevata efficienza anche attraverso una programmazione ad alto livello, per mezzo di linguaggi C e C++.

Tale DSC, assieme agli altri due modelli della serie (F28332 ed F28334), è dunque considerato il primo DSC commerciale per applicazioni industriali di tipo floating-point capace di operare ad una frequenza di 150MHz e di effettuare fino a 300 milioni di operazioni in virgola mobile al secondo (300MFLOPS) offrendo una memoria flash on-chip di 512kb. Le sue elevate prestazioni permettono di ottenere notevoli risoluzioni e di minimizzare i ritardi negli anelli di controllo. Oltre a garantire un adeguato supporto in fase di programmazione, quali ambienti integrati di sviluppo software e applicative per la parte hardware, il DSC TMS320F28335 si presenta come una soluzione vantaggiosa dal punto di vista economico qualora il sistema sviluppato debba essere prodotto in larga scala.

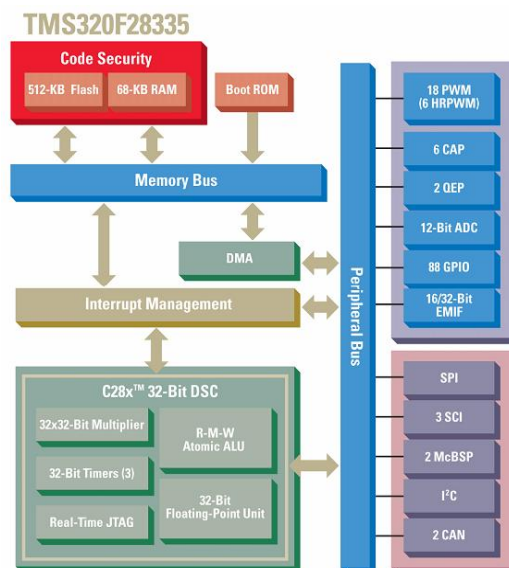


Figura 2.2: Periferiche integrate nel DSP

L'impiego di un microprocessore così potente e dall'ampia disponibilità di periferiche permette di ridurre al minimo la parte circuitale di tipo analogico, concentrandola alla sola parte di elettronica di potenza e di interfacciamento tra microprocessore e driver/sensori. Inoltre avendo a disposizione un'unità

logico-aritmetica del tipo a virgola mobile è possibile sviluppare algoritmi di controllo più sofisticati.

2.2 Caratteristiche del DSP

Il DSP F28335 deriva dall'esistente DSC C28x al quale è stata aggiunta un'unità di calcolo di tipo floating-point. Il processore C28x è realizzato su tecnologia CMOS tale da permettergli elevate caratteristiche statiche e di calcolo. E' un processore che presenta un'organizzazione di tipo Harvard modificata, tipica dei processori ad elevate prestazioni; essa permette il prelievo in parallelo di dati ed istruzioni, nonché la scrittura nello stesso istante in cui avviene la fase di prelievo, grazie a un'organizzazione della CPU di tipo pipeline ed a 6 bus dati/indirizzi separati.

2.2.1 Struttura della CPU

La CPU è responsabile del controllo dello svolgimento del programma. Essa esegue le operazioni di tipo aritmetico-logico e fornisce una logica di emulazione per effettuare le operazioni di test o per controllare la funzionalità del DSP; inoltre dispone di un insieme di segnali per l'interfacciamento con la memoria e le varie periferiche.

L'unità di calcolo principale presenta ulteriori caratteristiche quali:

- Una pipeline ad 8 fasi di tipo protetto, la quale permette di evitare scritture e letture nella stessa locazione. Essa permette di eseguire le istruzioni ad elevate velocità senza la necessità di interfacciare memorie molto veloci e quindi molto costose;
- Registri accessibili solo dalla CPU e che non sono disponibili per la programmazione;
- ALU a 32-bit con aritmetica in complemento a due e logica booleana;
- Possibilità di effettuare shift fino a 16 bit alla volta;
- Moltiplicatore hardware a 32 x 32 bit in complemento a 2, con risultato a 64 bit.

La parte di emulazione permette il debug ed il test sia dei registri sia della memoria, attraverso un controllo dell'interfaccia CPU-memoria durante le fasi di pipeline in cui non è utilizzata. Inoltre possiede al suo interno un contatore per misurare le prestazioni (nel caso di utilizzo di programmi benchmarking). La CPU dispone di 4 tipi di segnali:

- Segnali di interfaccia con la memoria o con le periferiche; possono rappresentare dati oppure istruzioni e possono avere dimensioni differenti (16-32 bit)
- Segnali di clock e di controllo
- Segnali di reset e di interrupt
- Segnali per il test ed il debug

2.2.2 Gestione della memoria (Harvard architecture)

La memoria hardware non è contenuta all'interno della CPU ma è comunque presente all'interno del DSC (on-chip). Sia la parte dati sia la parte programma sono uniformemente mappati in blocchi di memoria la quale viene suddivisa in tre segmenti: memoria on chip per dati o programma, memoria riservata per l'emulazione (reserved) e memoria riservata per i registri di interrupt. Il processore C28x possiede più bus di comunicazione con la memoria: bus di lettura del programma, bus di lettura dati e bus di scrittura dati (più i tre rispettivi bus di indirizzo).

Allo stato attuale la tecnologia dominante sul mercato dei dispositivi di processing è l'architettura *Harvard*, un tipo di architettura hardware per processori e microcontrollori in cui vi è separazione tra la memoria contenente i dati e quella contenente le istruzioni.

Mentre i bus di lettura e scrittura dei dati sono formati da 32 linee di indirizzo (e 32 bit dati), il bus di lettura delle istruzioni di programma è formato da 22 linee di indirizzo (e 32 bit dati). Pertanto è possibile indirizzare fino a 4 miliardi di word (1 word = 16bit) nello spazio dati e fino a 4 milioni di word nello spazio programma.

Si possono individuare tre 'moduli' fondamentali che compongono l'architettura di un processore:

- Una o più unità di calcolo: per effettuare le operazioni logico-matematiche
- Una memoria: per contenere i dati e le istruzioni del programma
- Una struttura a bus: per il trasferimento dei dati tra le varie unità del sistema

Il ciclo tipico di operazioni compiute da un processore è costituito da:

1. una fase di fetch (caricamento) dell'istruzione da eseguire
2. la decodifica dell'istruzione
3. la lettura degli operandi

4. l'esecuzione delle operazioni richieste

L'esecuzione di questo ciclo di operazioni può avvenire in differenti maniere, dipendenti dal tipo di architettura del processore.

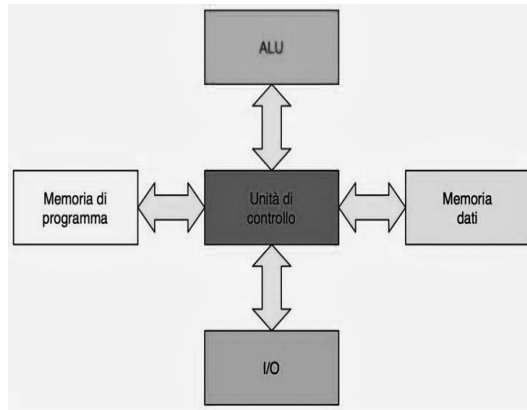


Figura 2.3: Struttura della memoria

2.2.3 Pipeline

Come si è visto, una istruzione può essere considerata un processo che si suddivide in quattro operazioni:

1. *Fetch* dell'istruzione
2. *Decode* dell'opcode
3. *Fetch read / write* dei dati
4. *Execute* ALU / MAC

L'esecuzione consecutiva di più istruzioni può generare delle fasi di stallo nell'utilizzazione delle risorse della CPU. Si consideri, per esempio, la situazione in cui un'istruzione I1 compori l'esecuzione di tutte le quattro fasi sopra elencate; l'istruzione seguente I2, secondo lo schema riportato in Figura 2.4, dovrà attendere quattro cicli di clock prima di andare in *fetch*.

Come è possibile osservare nella Figura 2.4, eseguendo le operazioni in questa modalità, il 75% delle risorse del sistema sono ferme in attesa e ciò comporta inevitabilmente un limitato throughput. Per far fronte a ciò, si utilizza la *pipeline*. Con questa tecnica si fa in modo che le istruzioni siano eseguite concorrentemente, anziché sequenzialmente, cioè non si aspetta che l'istruzione precedente sia terminata prima di eseguire la successiva, ma la successiva inizia quando la precedente passa dalla prima alla seconda fase. Nella Figura si

	1	2	3	4	5
a	I1				I2
b		I1			
c			I1		
d				I1	

Figura 2.4: Sequenza di istruzioni

	1	2	3	4	5
a	I1	I2	I3	I4	I5
b		I1	I2	I3	I4
c			I1	I2	I3
d				I1	I2

Figura 2.5: Nuova sequenza di istruzioni

riporta un esempio di *pipeline* a 4 livelli. Le righe rappresentano le operazioni che compongono un'istruzione mentre le colonne sono gli stadi della *pipeline*. Trascurando il prologo, ovvero la parte in basso a sinistra, nell'esempio sopra raffigurato, si nota come il throughput risulti unitario, infatti a ogni ciclo di clock viene prodotta un'uscita. Le performance del sistema dipendono dalla lunghezza di prologo (fase di caricamento della *pipeline*) ed epilogo (fase di scarica della *pipeline*) rispetto a quella del ciclo.

2.2.4 Tipi di indirizzamento

Il processore C28x permette più modalità di indirizzamento le quali sono abbastanza complicate poiché sono ottimizzate per ridurre la lunghezza delle istruzioni e quindi del codice. I principali modi di indirizzamento sono quattro:

1. *Direct addressing mode*: in questo modo il registro a 16 bit DP (data page pointer) si comporta come un puntatore fisso a una pagina di memoria. L'istruzione produrrà un indirizzo da 6 o 7 bit (dipende dal

tipo di istruzione) che si concatenano con il valore del registro DP. Questo metodo è molto utile per accedere o ad un indirizzo fisso come il registro di una periferica o a variabili globali in C

2. *Stack addressing mode*: il registro SP (stack pointer, 16 bit) è usato per accedere allo stack software, puntando sempre alla locazione vuota. Un'istruzione produrrà un offset (6 bit) che verrà sottratto all'indirizzo puntato dallo SP per accedere alle locazioni dello stack
3. *Indirect addressing mode*: vi sono 8 registri ausiliari (XAR0-XAR7, 32 bit) ognuno dei quali funge da puntatore generico. Un'istruzione può variare direttamente il contenuto del registro puntato, in modo immediato (mediante l'uso di 3 bit) o con il contenuto di un altro registro (16 bit)
4. *Register addressing mode*: in questo modo un altro registro può essere l'operando sorgente o di destinazione di una posizione di memoria: utile nelle operazioni tra registri

Nella maggior parte delle istruzioni del processore C28x, un campo di 8 bit è riservato per selezionare il tipo di indirizzamento e quali modifiche attuare a questo. Le istruzioni del processore C28x possono essere a 16 o a 32 bit e sono principalmente di 4 tipi: aritmetiche, logiche, per il controllo del programma o per il caricamento/scrittura (load/store).

La lettura o scrittura in memoria o nelle periferiche avviene a 32 bit; poiché ogni locazione di memoria (o registro della periferica) ha dimensione di una word (16 bit), ogni accesso deve essere effettuato mediante un allineamento rispetto alle locazioni con indirizzo pari. Se la logica di indirizzamento richiedesse un indirizzo dispari, il processore inizierà a leggere dalla precedente locazione con indirizzo pari.

La CPU contiene inoltre 20 registri di lunghezza variabile 16/32 bit (ai quali sono da aggiungere registri che comprendono solo la upper/lower word di altri registri): unica eccezione nella dimensione è il program counter, il quale è di 22 bit. Oltre ai registri accumulatori, ai registri puntatori, ai registri di stato e ai registri di controllo dell'interrupt, sono presenti 8 registri ausiliari che si possono usare sia per l'indirizzamento sia come registri general purpose (XAR 0..7).

2.3 DSP Texas TMS320F28335

Il processore utilizzato in questa tesi per la gestione ed il controllo dell'invertitore è prodotto dalla Texas Instruments: TMS320F28335. Tale DSP appartiene alla serie di processori TMS320C28x.

Tra le principali caratteristiche hardware di questo interessante controllore vanno menzionate la presenza di un'unità in virgola mobile a 32 bit ed una

CPU a 150 MHz. Il dispositivo dispone inoltre di 512 Kb di memoria flash, 34 Kb x 16 di SARAM, 6 uscite PWM ad alta risoluzione, un convertitore analogico-digitale veloce a 16 canali con risoluzione su 12 bit, ed altre periferiche particolarmente adatte ai sistemi di controllo e misura.

La struttura del DSP TMS320F28335 è riportata in Figura 2.6.

Lo schema a blocchi del TMS320F28335 è riportato in Figura 2.7.

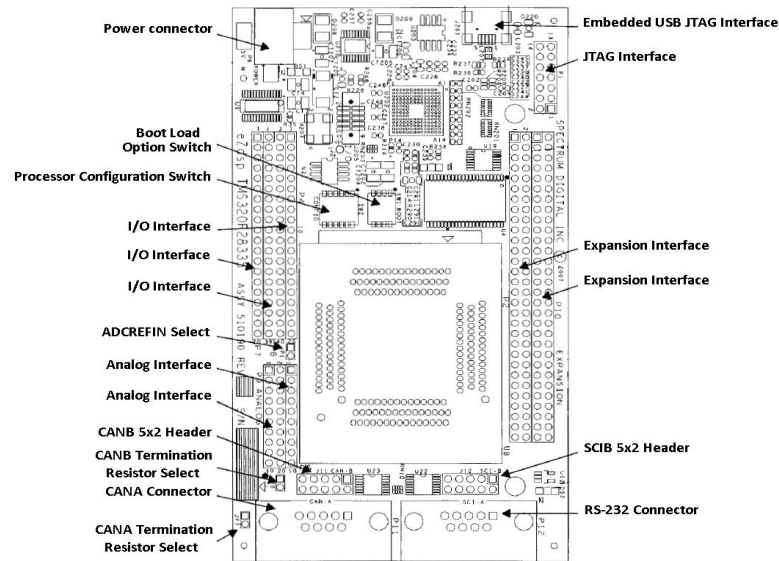


Figura 2.6: Struttura del DSP

2.3.1 Aritmetica in virgola mobile e Bus

Il microcontrollore TMS320F28335 possiede una potenza di calcolo molto elevata grazie alla presenza di un'unità logico-aritmetica a virgola mobile capace, tra le varie operazioni, di eseguire una moltiplicazione 32x32bit in un ciclo di clock.

Tale unità di calcolo si affianca alla tradizionale unità aritmetico-logica a virgola fissa a 32 bit, ma permette di ottenere prestazioni superiori del 50%. Questo perché l'unità floating-point (FPU) permette di ridurre il numero di istruzioni necessarie per implementare molte operazioni: ad esempio non è necessario effettuare operazioni di controllo di overflow oppure operazioni di ridimensionamento dei valori. Un altro vantaggio considerevole è la possibilità di implementare direttamente algoritmi sviluppati originariamente su sistemi a virgola mobile (come ad esempio programmi Matlab su Pc), senza la necessità di convertirli in programmi per processori a virgola fissa.

Come avviene in molti DSC, anche in questo caso vengono utilizzati diversi bus per trasferire i dati tra la memoria, le periferiche e la CPU (architettura Harvard Bus). L'architettura del C28X comprende i seguenti bus:

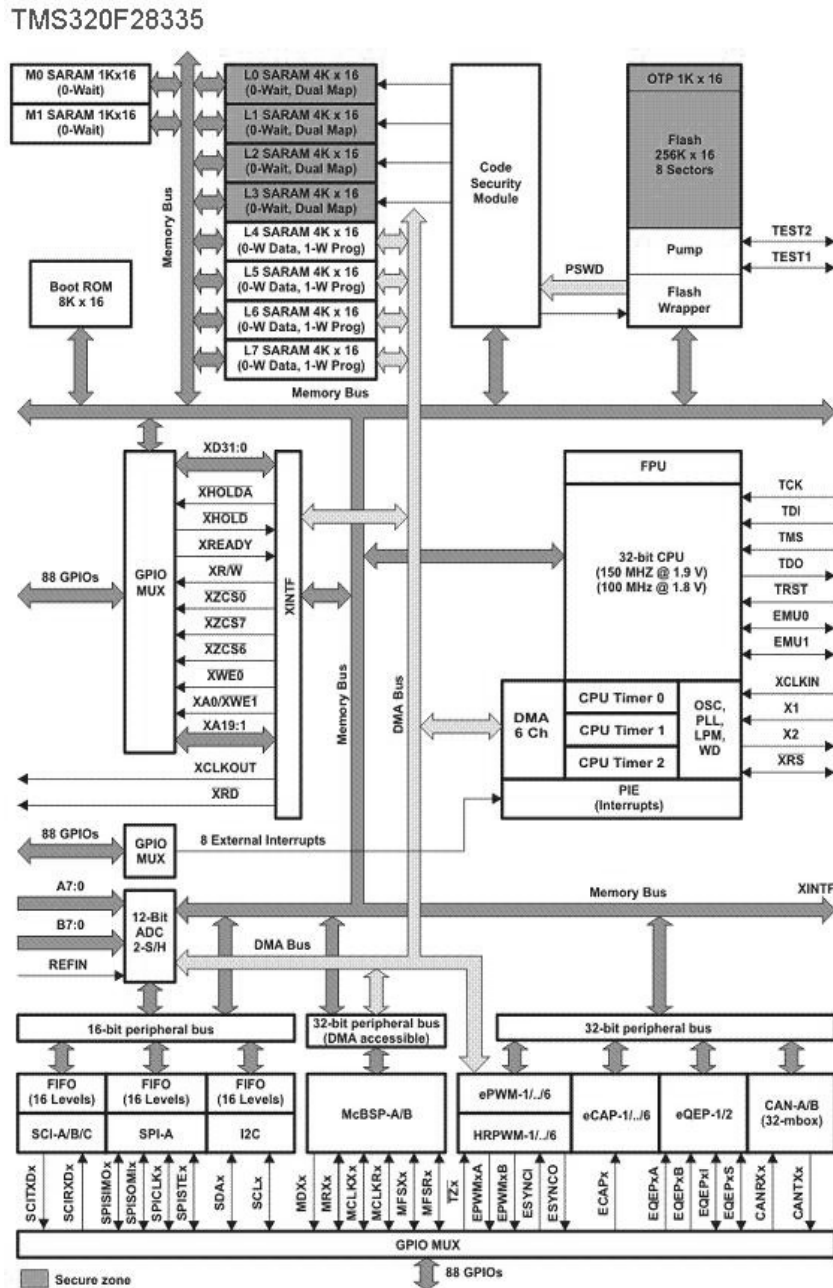


Figura 2.7: Schema a blocchi del DSP

- *program read bus* (bus per la lettura del programma) con 22 linee di indirizzamento e 32 linee dati
- un *data read bus* (bus per la lettura dei dati) e un *data write bus* (bus per la scrittura dei dati), entrambi con 32 linee di indirizzamento e 32

linee dati ciascuno. I bus con 32 linee permettono di eseguire operazioni a 32 bit in un singolo ciclo

L'architettura a bus multipli consente al C28x di eseguire il *fetch* di un'istruzione, leggere un dato dalla memoria, scrivere un dato in memoria, in un singolo ciclo di clock.

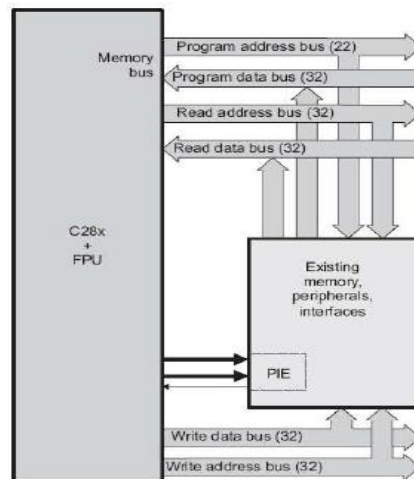


Figura 2.8: Architettura a bus multipli

2.3.2 Gestione del clock e sistema di controllo

Il sistema di controllo del DSC F28335 è caratterizzato dall'oscillatore, dal PLL, dal sistema di temporizzazione, dal watch-dog timer e dai registri per il funzionamento low-power. La figura seguente riporta la gestione del clock all'interno del DSC.

Il DSC in esame può essere temporizzato sia da un oscillatore esterno sia da un quarzo collegato all'oscillatore interno (on-chip). All'interno del DSC è presente un modulo PLL il quale gestisce i segnali di clock per l'intero dispositivo oltre a comandare il funzionamento low-power-mode. Esso permette di moltiplicare il segnale di temporizzazione esterno fino a 10 volte consentendo di modificare questo valore durante l'esecuzione del programma.

Clock periferico: il segnale di clock CLKIN entra nella CPU ed esce da quest'ultima con il nome SYSCLKOUT ma la frequenza di funzionamento è la medesima (Figura 2.10). Quest'ultimo è il segnale di clock indirizzato ad ogni periferica, ognuna delle quali può disabilitarlo in modo da ridurre il consumo di potenza; inoltre, è possibile disaccoppiare il clock generale per alcune periferiche che necessitano di velocità differenti rispetto alla CPU (HighSpeedPeripheralCLK, LowSpeedPeripheralCLK; Figura 2.10).

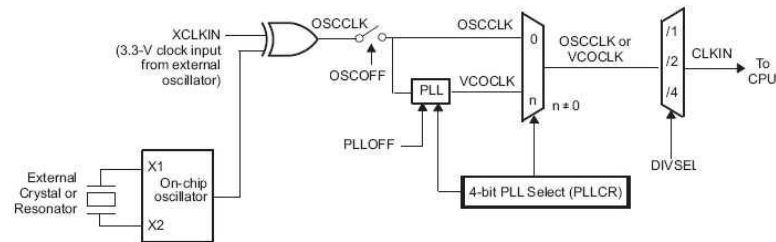


Figura 2.9: Gestione del clock

Watchdog timer: come la maggior parte dei processori anche il DSC F28335 possiede un timer (8 bit) con il compito di resettare la CPU qualora questa entrasse in stallo. Pertanto è un contatore che abilita il reset quando raggiunge un valore predeterminato.

Modalità low-power: il microcontrollore è realizzato in tecnologia CMOS full-static, e sono disponibili tre diverse modalità di funzionamento a basso assorbimento:

- **IDLE**: pone la CPU in modalità low-power. I clock delle periferiche possono essere disabilitati selettivamente e solo le periferiche che richiedono di funzionare in modalità IDLE vengono lasciate operative. L'uscita dallo stato IDLE può avvenire tramite un interrupt generato da una periferica attiva, oppure dal watch-dog timer.
- **STANDBY**: viene disabilitato il clock della CPU e delle periferiche, ma viene lasciato attivo l'oscillatore ed il PLL. L'uscita dallo stato avviene con l'arrivo di un interrupt esterno.
- **HALT**: viene disattivato l'oscillatore interno, ed il dispositivo entra nello stato ad assorbimento minimo. L'uscita dallo stato avviene tramite reset o tramite un segnale fornito dall'esterno.

2.3.3 Memorie ed interfacce esterne

Il DSC TMS320F28335 dispone di differenti blocchi di memoria sui quali sono mappati sia dati sia istruzioni del programma. La partizione che differenzia i diversi settori viene eseguita da programma per mezzo del linker. La memoria si presenta al programmatore come un unico blocco unificato e ciò rende più semplice una programmazione con linguaggi ad alto livello (Figura 2.11).

Le memorie presenti all'interno del DSC in esame sono di diversa tecnologia e vengono qui riportate:

- 256k x 16 bit di memoria flash suddivisa in 8 settori da 32k x 16

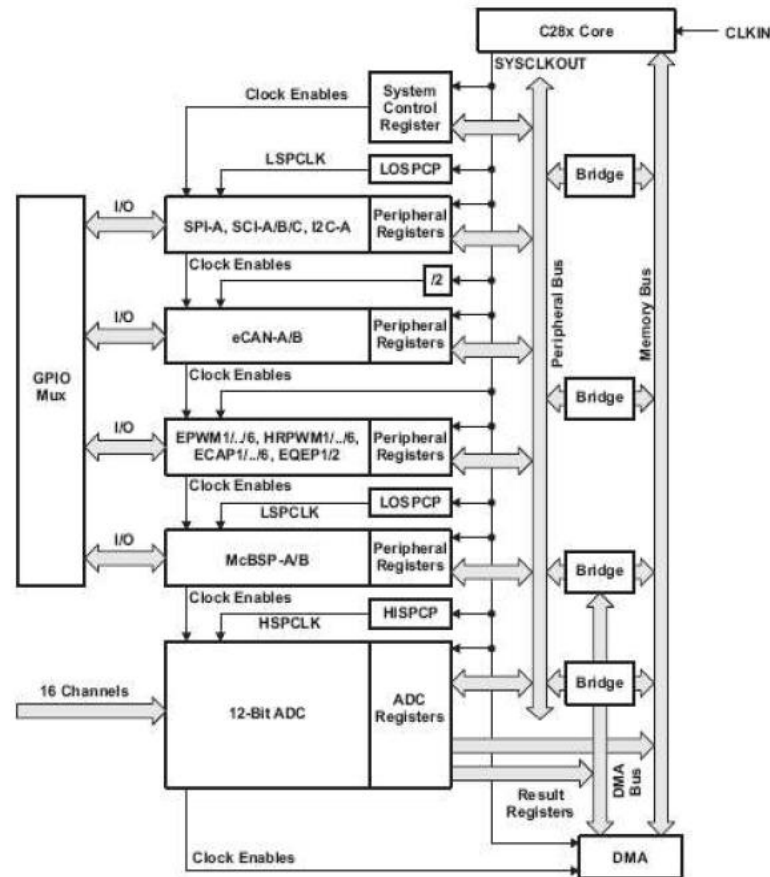


Figura 2.10: Gestione del clock e sistema di controllo

- 1k x 16 bit di memoria OTP (one time programmable)
- Due blocchi SARAM ognuno da 1k x 16 bit (M0,M1); si tratta di una memoria singolo accesso, ovvero che consente una sola operazione di lettura/scrittura per ciclo macchina. Può essere mappata sia nello spazio dati sia nello spazio programma
- 32k x 16 bit SARAM diviso in 8 blocchi (L0L7) dove si può accedere separatamente in ogni blocco così da minimizzare gli stalli nella pipeline.
- Boot ROM, e la memoria fornita dal costruttore che contiene il software per l'inizializzazione del DSC ed inoltre contiene tabelle standard come le forme d'onda seno e coseno da utilizzare nello sviluppo di algoritmi matematici

Il DSC in esame mette a disposizione inoltre 20 linee indirizzi a 32 bit e tre linee chip-select per interfacciare memorie o periferiche esterne. Le tre linee

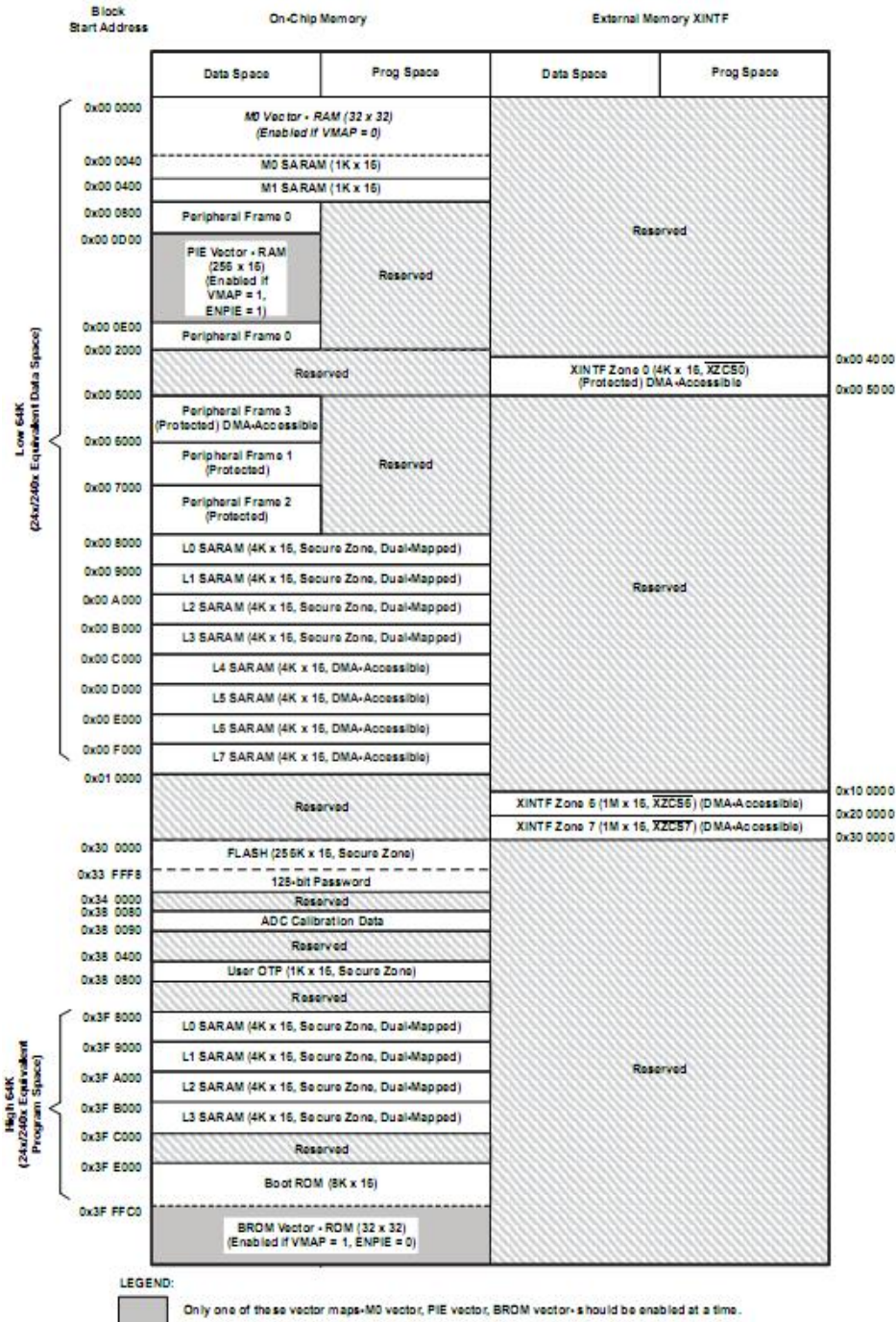


Figura 2.11: Organizzazione della memoria

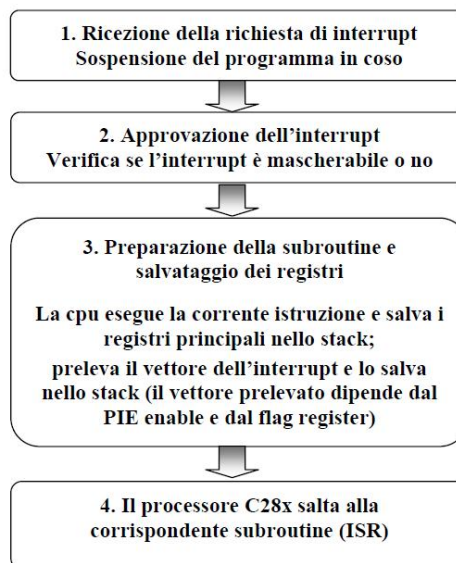
di chip-select sono mappate in tre zone esterne chiamate zona 0, zona 6 e zona 7 ognuna delle quali può essere programmata con un numero diverso di wait-states a seconda della periferica collegata.

2.3.4 Gestione degli interrupt

Gli interrupt sono segnali che bloccano l'esecuzione del programma corrente per eseguire una subroutine. Di norma gli interrupt sono generati da periferiche esterne che necessitano di fornire o prelevare dati dal processore oppure, come nel caso del processore C28x, dai timer interni quando raggiungono lo zero. Nel processore C28x gli interrupt possono essere innescati sia via hardware sia via software per mezzo di particolari istruzioni. Il DSC TMS320F28335 possiede numerose periferiche pertanto è possibile avere più chiamate ad interrupt nello stesso istante, situazione che viene gestita dal processore mediante un sistema di priorità. Ogni interrupt viene classificato dalla CPU in uno dei seguenti modi:

- *Interrupt mascherabile*: interrupt che può essere bloccato via software
- *Interrupt non-mascherabile*: interrupt che non può essere bloccato e viene immediatamente gestito dalla CPU che salta immediatamente alla subroutine associata.

All'arrivo di un interrupt la CPU esegue una serie di operazioni riassumibili in 4 fasi dallo schema seguente:



Il processore C28x supporta 32 vettori d'interruzione, incluso il vettore di reset. Ogni vettore è un indirizzo (22 bit) che corrisponde all'indirizzo di partenza per la interrupt service routine (ISR). Ogni vettore è salvato su due indirizzi consecutivi di memoria (i 10 bit eccedenti vengono ignorati). Quando un interrupt viene approvato, il vettore associato viene prelevato, così da permettere il salto alla corretta subroutine.

Tra gli interrupt mascherabili del DSC F28335 vi sono 14 interrupt general-purpose i quali vengono gestiti da tre registri:

- CPU interrupt flag register (IFR)
- CPU interrupt enable register (IER)
- CPU debug interrupt enable register (DBGIER)

Questi registri permettono di abilitare un interrupt (IER), verificare se un interrupt è pendente (cioè sta aspettando di essere servito dalla CPU) o per abilitare un interrupt durante l'emulazione (DBGIER). Inoltre gli interrupt mascherabili condividono uno stesso bit all'interno del registro di stato (status register 1). Tale bit (INTM) è utilizzato per abilitare o disabilitare globalmente questi interrupt.

Il DSC F28335 presenta un modulo PIE (Peripheral Interrupt Expansion) ovvero un multiplexer capace di far confluire più interrupt di diverse periferiche in un singolo interrupt per la CPU, fornendo inoltre un controllo prima che l'interrupt raggiunga la CPU (Figura 2.12). Questa espansione permette quindi di gestire 96 interrupt dei quali 58 sono usati dalle periferiche. Tutti gli interrupt sono raggruppati in 12 blocchi da 8, ognuno dei quali è collegato ad una linea di interrupt della CPU (INT1-INT12). In ogni caso ciascun interrupt ha il proprio vettore salvato nella memoria RAM, il cui valore viene prelevato ogni volta che la CPU serve l'interrupt. Nonostante il raggruppamento ed il numero elevato, ogni interrupt può essere individualmente abilitato o disabilitato.

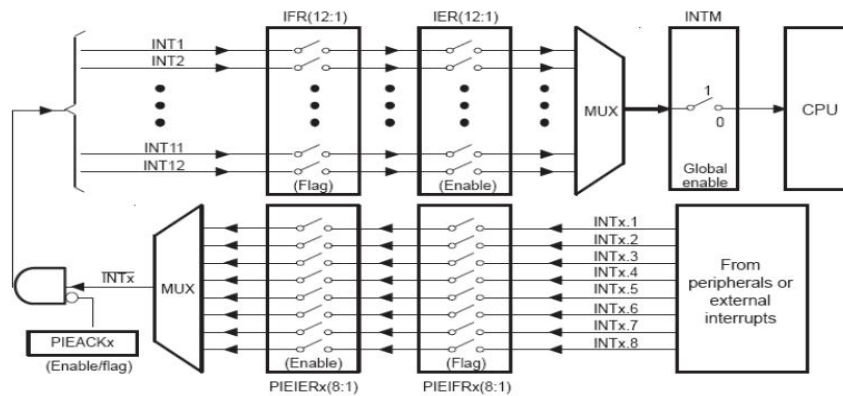


Figura 2.12: Gestione degli interrupt

FUNZIONAMENTO: se una periferica lancia un interrupt il corrispondente interrupt flag bit (IF) viene settato; se il corrispondente interrupt enable (IE) è abilitato la periferica genera una richiesta di interrupt al PIE controller. Quest'ultimo ha il compito di multiplexare 8 segnali di interrupt in un solo segnale per la CPU.

Per ogni gruppo vi è inoltre un bit di acknowledge in base al quale viene inviata oppure no la richiesta di interrupt alla CPU. Inoltrata la richiesta alla CPU, il corrispondente bit di flag (IFR) si attiverà e l'interrupt sarà servito non appena vi sarà la corrispondente abilitazione, sia da parte dell'enable (IER) sia da parte della global interrupt mask bit (INTM). Una volta ricevuta la richiesta di interrupt, la CPU utilizzerà i valori dei vari registri (di enable e di flag) per determinare da dove è arrivata la richiesta e saltare alla subroutine appropriata.

Di seguito si riporta la gestione degli interrupt esterni alla CPU, sia mascherabili che non (Figura 2.13). Il DSC F28335 permette di collegare 8 interrupt esterni (XINT1-XINT7, XNMI) i quali possono abilitare l'interrupt sia nel fronte di salita sia in quello di discesa. Inoltre, per interrupt è disponibile un timer (contatore positivo) a 16 bit che viene resettato ogni qual volta viene rilevato un interrupt valido, così da poter ricavare l'intervallo di tempo tra due interrupt consecutivi.

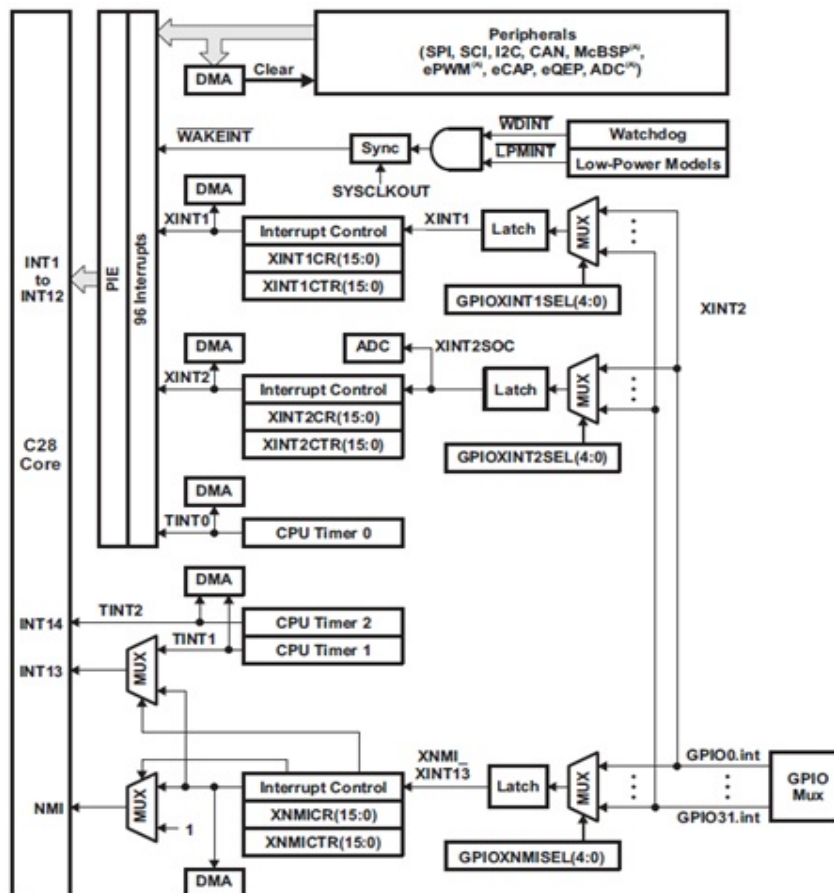


Figura 2.13: Gestione degli interrupt esterni alla CPU

2.3.5 Periferiche di controllo

Le periferiche supportate sono numerose:

- **ePWM**: è un enhanced PWM che supporta la generazione di PWM indipendente/complementare introducendo tempi morti nei fronti. E' inoltre presente un modulo ad alta precisione HRPWM utile per ottenere elevato sincronismo.
- **eCAP**: è una periferica di enhanced capture, che utilizza una base tempi a 32-bit e può programmare fino a 4 eventi indipendenti.
- **eQEP**: è una periferica di enhanced QEP (Quadrature Encoder Pulse) per il controllo dei motori. Permette di interfacciarsi con un encoder incrementale di tipo lineare o rotante al fine di fornire posizione e velocità di una macchina elettrica rotante.
- **ADC**: è un convertitore single-ended a 16 canali con risoluzione di 12-bit. Contiene due unità sample-and-hold in grado di eseguire il campionamento simultaneamente.

2.3.6 Periferiche seriali

Sono supportate le seguenti periferiche di comunicazione seriale:

- **eCAN**: interfaccia CAN che permette la trasmissione seriale secondo il protocollo canbus 2.0B, con supporto per 32 mailboxes e garantendo la misura della durata dei messaggi
- **McBSP**: multichannel buffered serial port (McBSP) permette la connessione alle linee E1/T1 per applicazioni quali modem o audio ad elevata qualità
- **SPI**: è una porta seriale ad elevata velocità che permette di trasferire dati della dimensione di una word da e verso il DSC. Viene utilizzata nella comunicazione tra il DSC o un altro processore o un display
- **SCI (UART)**: è una porta di connessione seriale a due fili, anche conosciuta come UART. Essa contiene uno stack FIFO a 16 livelli per la trasmissione e la ricezione al fine di ridurre le richieste di interrupt
- **I2C (Inter-Integrated-Circuit)**: porta di trasmissione seriale che rispetta lo standard I2C aggiungendo un registro FIFO a 16 bit per ridurre il numero di interrupt

Nel DSP è presente inoltre un modulo DMA che, come già specificato, permette di trasferire dati tra le periferiche e/o memoria senza l'intervento della CPU, lasciandola quindi libera di eseguire altre istruzioni.

Molti pin del DSC F28335 servono alla trasmissione di segnali general-purpose input/output (GPIO). Poiché i segnali general-purpose sono 88, molti pin sono condivisi tra segnali GPIO e tra segnali delle periferiche. Vi sono dunque dei multiplexer che determinano l'utilizzo di questi pin (o come periferica o come general-purpose), decidendo inoltre se configurarli come input o come output.

Per una descrizione più dettagliata del dispositivo DSP considerato si rimanda alla guida on-line scaricabile dal sito della Texas Instruments [2].

2.4 Descrizione delle periferiche principali del DSP TMS320F28335

In questo paragrafo si riporta brevemente la struttura di alcune periferiche del DSP utilizzato al fine di una miglior comprensione del dispositivo.

2.4.1 Enhanced Pulse Width Modulation (ePWM)

La realizzazione del segnale PWM alla frequenza e con il duty cycle desiderati è facilitata grazie all'impiego di specifiche periferiche presenti all'interno del microcontrollore.

Il DSP TMS320F28335 presenta 6 moduli ePWM in grado di generare complesse forme d'onda PWM richiedendo un intervento minimo da parte della CPU. Ogni periferica ePWM possiede i propri registri di temporizzazione e di controllo al fine di rendere ogni singolo modulo indipendente dagli altri. Tutti i moduli PWM sono collegati assieme attraverso un segnale di sincronizzazione che permette di utilizzarli come un unico sistema se necessario (Figura 2.14). Ogni modulo ePWM presenta due uscite PWM che si possono anche configurare indipendentemente, pertanto è possibile comandare fino a due inverter trifase separati con un unico DSC.

All'interno di ogni modulo si possono distinguere vari sottomoduli ognuno dei quali ha una determinata funzione (Figura 2.15).

I principali segnali di interconnessione con il modulo ePWM sono:

- I segnali di uscita (ePWMxA, ePWMxB) i quali sono resi disponibili per mezzo dell'unità periferica GPIO, dove il pin dedicato viene configurato in modo che sia collegato alla periferica PWM
- I segnali trip zone (Tz1..Tz6), i quali avvisano la periferica in caso di una condizione esterna anomala. La gestione e le operazioni da eseguire in seguito a questi segnali sarà determinata via software

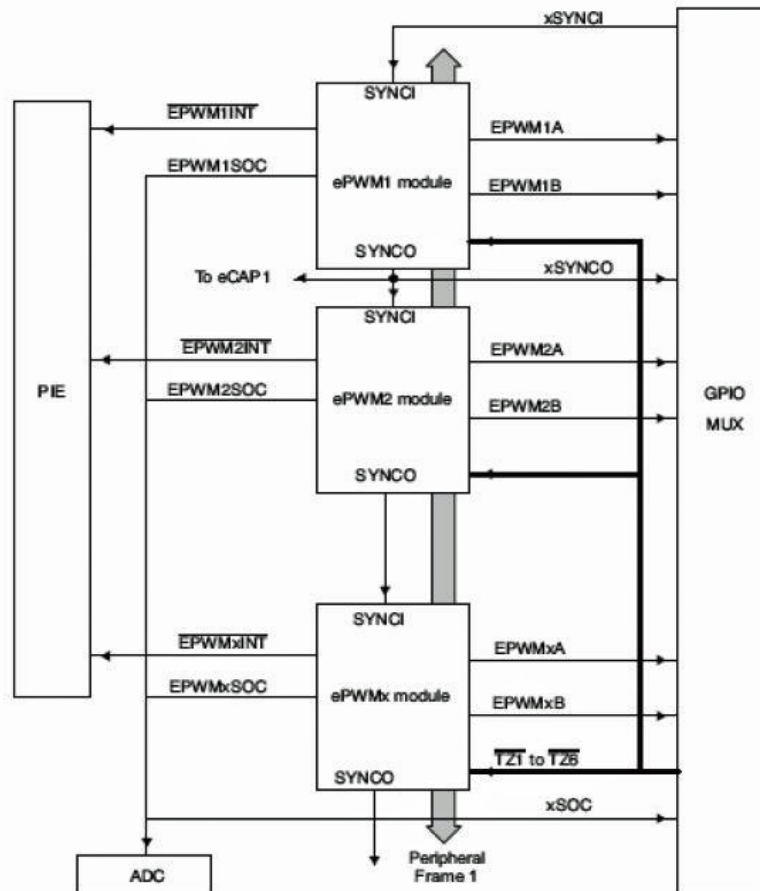


Figura 2.14: Collegamento dei moduli PWM

- I segnali di sincronizzazione temporale sia d'ingresso che d'uscita (ePWMxSYNCl, ePWMxSYNCO) necessari per collegare tra loro più moduli ePWM
- I segnali ADC start of conversion (ePWMxSOCA, ePWMxSOCB) possono determinare l'inizio di una conversione da parte del modulo ADC
- Peripheral Bus è un bus a 32 bit che consente di scrivere sui registri di configurazione del modulo ePWM (scrittura a 16 o a 32 bit)

Time-base Submodule

Questo sottomodulo permette di generare la rampa del segnale PWM e di configurare la velocità e il modo di conteggio. Al suo interno è presente un registro contatore binario a 16 bit (TBCTR) il quale incrementa/decrementa periodicamente il suo valore, in seguito ad un impulso di clock (TBCLK).

Il contatore può funzionare in modalità UP-count, DOWN-count ed UP-DOWN-count; quest'ultima consente al Timebase counter di iniziare a contare

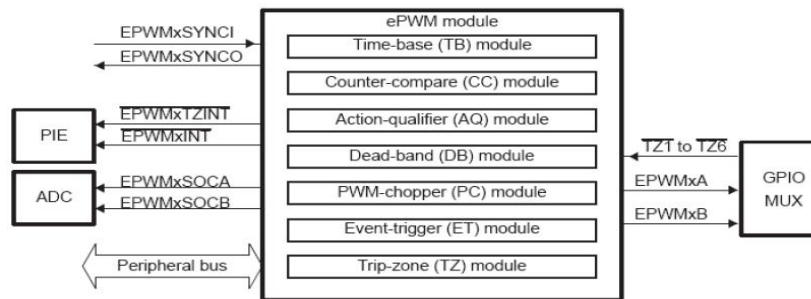


Figura 2.15: Sottomoduli PWM

da zero e incrementare il suo valore finché non raggiunge il valore contenuto nel registro TBPRD, dopodiché inizia a decrementare il suo valore fino a zero, per poi riprendere. Vengono inoltre forniti più segnali che avvisano qualora il contatore sia in uno stato particolare come lo zero, il valore massimo o segnalare la direzione del conteggio; questi segnali verranno successivamente elaborati da altri sottomoduli per generare il segnale PWM. Osservando la Figura 2.16, che riassume schematicamente sia il funzionamento sia i principali registri di questo modulo, si può osservare come la frequenza di conteggio, determinata dal segnale TBCLK, possa essere impostata per mezzo di un particolare circuito detto prescaler, i cui parametri possono essere modificati agendo in particolari campi di bit (CLKDIV, HSPCLKDIV). In questo modo è possibile ridurre la frequenza di conteggio rispetto alla frequenza fornita dalla CPU a tutte le periferiche, SYSCLKOUT.

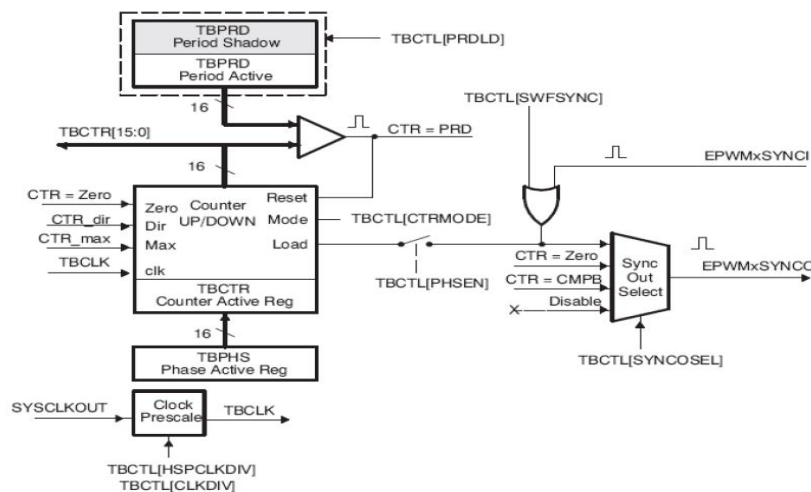


Figura 2.16: Time-base Submodule

Inoltre, il registro TBPRD, che contiene il numero di impulsi per periodo (o semiperiodo), possiede un registro shadow nel quale può essere salvato

temporaneamente un nuovo valore, che verrà trasferito automaticamente nel registro effettivo in un momento in cui non si va ad interferire con le normali attività del processore. Utilizzando questo registro è possibile realizzare un segnale PWM a frequenza variabile evitando errori dovuti al non-sincronismo nella scrittura nei registri.

Il Time-Base module è inoltre responsabile del sincronismo con le altre periferiche PWM. Oltre a gestire il segnale che avvia il conteggio (SYNCl), permette di definire il segnale di sincronismo di uscita (SYNCO) che verrà inviato ad un'altra periferica o ad un pin del DSC.

Counter-Compare Submodule

Questo sottomodulo compara continuamente il valore del contatore (TBCTR) con il valore contenuto in due registri di compare: counter compare A-B (CMPACMPB, Figura 2.17); qualora il contatore abbia lo stesso valore di uno dei registri di *compare* genera un evento che sarà successivamente elaborato. Il valore contenuto nel registro di *compare* definisce il duty cycle del segnale PWM che viene generato.

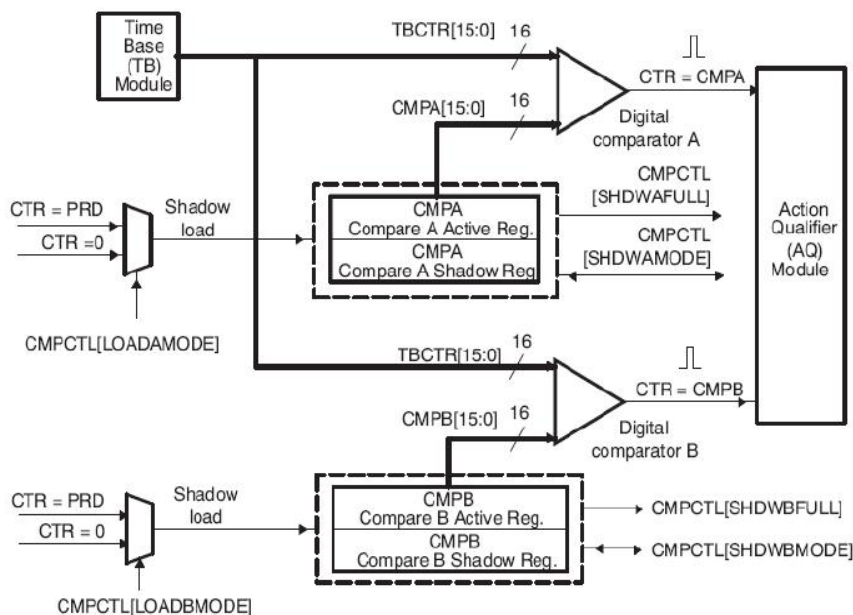


Figura 2.17: Counter-compare Submodule

La presenza di due distinti registri di *compare* permette di generare due eventi completamente indipendenti e ciò si traduce in una maggiore flessibilità e potenzialità della periferica del DSC F28335. Poiché il segnale PWM avrà un duty cycle variabile, i registri di compare dovranno essere modificati frequentemente.

Al fine di evitare scritture errate, ogni registro di compare presenta un registro di shadow sul quale è possibile scrivere in qualsiasi momento; il dato contenuto sarà trasferito nel registro di compare solo in due istanti predefiniti: quando il contatore è a zero o quando il contatore è al valore massimo (PRD).

Action-Qualifier Submodule

Questo modulo gestisce i segnali dei due sottomoduli precedenti (Figura 2.18) al fine di generare il segnale PWM con il duty cycle desiderato. Esso decide quali azioni eseguire in funzione di un determinato evento producendo in uscita i due segnali EPWMxA ed EPWMxB.

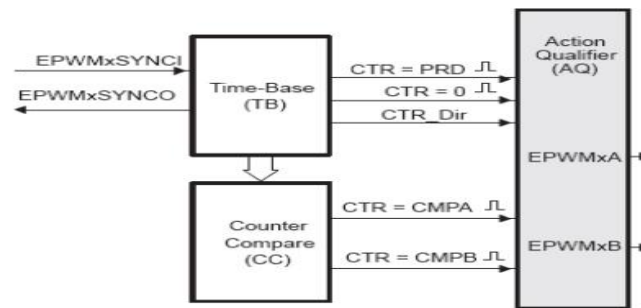


Figura 2.18: Action-Qualifier Submodule

Le azioni che esso esegue sono il set, il clear o il toggle sia dell'uscita EPWMxA sia EPWMxB le quali, attraverso la configurazione di alcuni registri, possono essere modificate in seguito agli eventi:

- CTR = PRD (contatore uguale al periodo)
- CTR = Zero
- CTR = CMPA
- CTR = CMPB

Nel caso in cui il contatore stia operando in modalità up-down si possono definire azioni indipendenti tra eventi che avvengono quando il contatore sta incrementando e quando sta decrementando. Inoltre questo sottomodulo gestisce la priorità di questi eventi quando avvengono contemporaneamente definendo diversi livelli di priorità.

PWM-Chopper Submodule

Questo sottomodulo permette di introdurre una portante ad elevata frequenza per modulare il segnale PWM proveniente dai moduli precedentemente elencati.

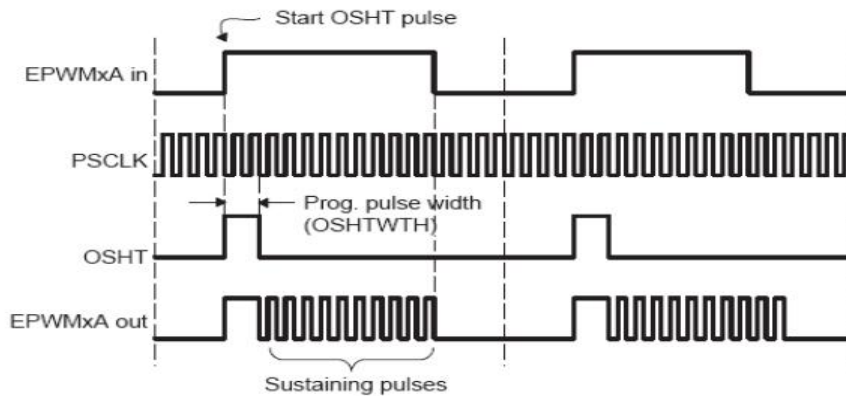


Figura 2.19: PWM-Chopper Submodule

Ciò è necessario per pilotare circuiti di driver comandati attraverso un trasformatore, i quali non accettando un segnale continuo necessitano di impulsi di breve durata (Figura 2.19).

Il modulo permette inoltre di avere un primo impulso di durata maggiore rispetto agli altri al fine di assicurare una veloce accensione dell'interruttore, mentre gli impulsi successivi sono necessari per mantenere l'interruttore di potenza acceso. Infine, è possibile variare il duty cycle di ogni singolo impulso al fine di comandare correttamente il trasformatore. Al fine di evitare la saturazione di quest'ultimo e garantire un corretto comando degli interruttori è possibile impostare 8 diversi valori di duty cycle.

Dead-Band Submodule

Questo sottomodulo permette di ritardare i due segnali EPWMxA e EPWMxB provenienti dal blocco Action-Qualifier. La presenza di questo modulo è indispensabile nel controllo degli inverter dove i comandi dei vari interruttori devono essere ritardati tra loro per evitare cortocircuiti delle alimentazioni. Il valore dei ritardi viene generato da un registro contatore che utilizza come frequenza di conteggio la frequenza fornita dalla CPU (SYSCLKOUT). E' possibile creare ritardi differenti per il fronte di salita e per il fronte di discesa ed inoltre è possibile invertire lo stato logico di questi segnali ritardati (Figura 2.20).

Trip-Zone Submodule

Questo sottomodulo gestisce direttamente i segnali Tz1-Tz6 provenienti dai PIN esterni del DSC, eseguendo alcune operazioni sulle uscite PWM senza richiedere l'intervento della CPU (Figura 2.21). I segnali Tz1-Tz6 sono segnali collegati al verificarsi di particolari condizioni esterne (fault condition) le quali richiedono un immediato intervento sulle uscite. Per ogni segnale Tzx è possibile impostare

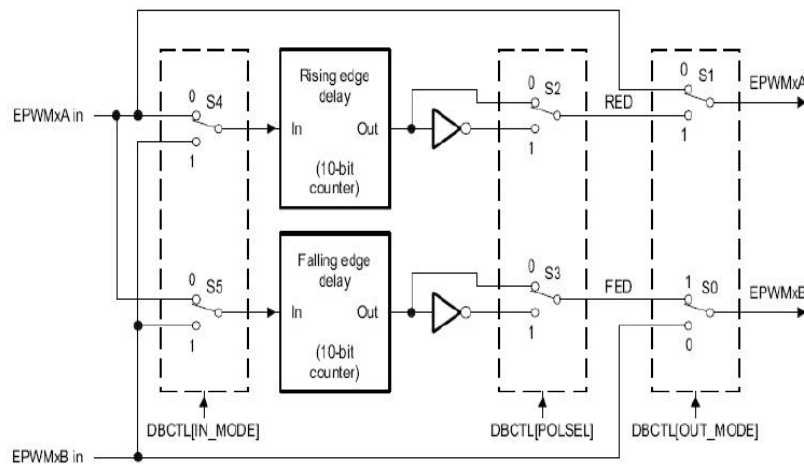


Figura 2.20: Dead-Band Submodule

il modulo in modo che, nel momento in cui vengono attivati, l'uscita PWM desiderata venga forzata al valore alto, basso o di alta impedenza.

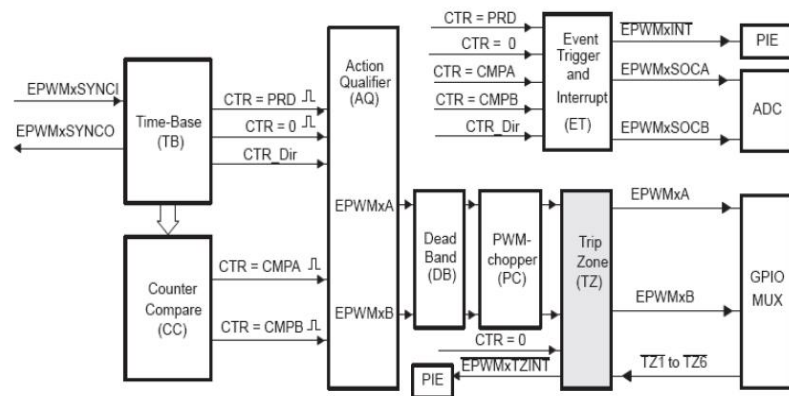


Figura 2.21: Trip-Zone Submodule

Come si può notare dalla Figura 2.21 questo sottomodulo può generare un interrupt qualora un segnale di trip zone venisse attivato (attivo basso). Esso permette di generare un interrupt per ogni segnale TZx; ogni interrupt sarà successivamente gestito dalla CPU per mezzo della PIE (peripheral interrupt expansion). Inoltre, ogni ingresso Tzx può essere configurato in modo che disabiliti automaticamente la condizione di fault attivata; in questa modalità, denominata Cycle-by-Cycle, non appena il contatore TBCTR raggiunge il valore 0, l'uscita non sarà più vincolata al particolare stato precedentemente imposto. In questo modo ad ogni ciclo della PWM l'azione innescata da Tzx viene cancellata.

In ogni caso è possibile eseguire questa operazione manualmente obbligando l'uscita a rimanere nello stato imposto dall'evento Tzx finchè non viene modificato un particolare bit (modalità di funzionamento One-Shot).

Event-Trigger Submodule

Questo sottomodulo utilizza gli eventi generati dai moduli Time-Base e Counter-Compare per generare degli interrupt da inviare alla CPU o per generare impulsi da inviare all'ADC perchè inizi la conversione.

Per ogni periferica ePWM è disponibile un solo interrupt collegato alla PIE e due segnali SOC (start of conversion) da inviare all'ADC.

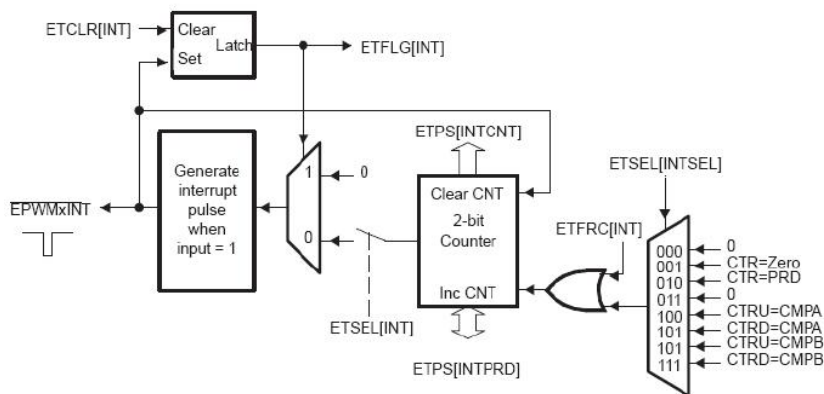


Figura 2.22: Event-Trigger Submodule

Gli eventi che possono generare un interrupt sono riassunti nella Figura 2.22. Si può notare la presenza di un circuito contatore il quale opera una funzione di prescaling sul numero di eventi che si verificano; essendo questo contatore a due bit, l'interrupt (o lo SOC) può esser lanciato ad ogni evento oppure ogni due o tre eventi.

Il latch presente in figura ha lo scopo di mantenere attivo un bit di flag dell'interrupt finchè questo non viene disabilitato. Durante questo intervallo di tempo, ulteriori eventi non attivano alcun interrupt.

2.4.2 Convertitore analogico - digitale (ADC)

La periferica ADC presente nel DSP TMS320F28335 realizza un convertitore analogico-digitale a 12 bit con 16 ingressi differenti. Poiché è presente un unico convertitore A/D, gli ingressi sono opportunamente gestiti per mezzo di multiplexer.

Ciononostante, questa periferica è in grado di lavorare ad elevata velocità, permettendo di ottenere conversioni in 80ns.

I segnali che questa periferica può accettare in ingresso sono compresi tra 0 e 3V, ottenendo dunque un segnale digitale che segue questa relazione:

$$Valore_digitale = 4096 \cdot \frac{input(tensione_analoga) - ADCLO}{3}$$

dove ADCLO è il valore di tensione di un PIN d'ingresso analogico, il cui scopo è quello di eliminare eventuali offset.

Il valore digitale così ottenuto è salvato in appositi registri (ADCRESULT) accessibili dalla CPU per eventuali elaborazioni. L'inizio di ogni conversione (start of conversion) può essere innescata per mezzo di vari segnali: via software, oppure per mezzo di un segnale esterno (GPIO), o direttamente dalle periferiche ePWM 1-6.

Inoltre, questa periferica consente di segnalare per mezzo di un interrupt il termine di una conversione (o più conversioni). In questo modo la CPU viene informata che sono disponibili dei nuovi valori.

Grazie alla presenza di due multiplexer interni, gli ingressi della periferica sono suddivisi in due moduli differenti da 8 ingressi ciascuno, come rappresentato in Figura 2.23. Per ogni modulo è presente un *sequencer*, il quale ha il compito di organizzare quali ingressi convertire e con quale priorità. Ovviamente, i due moduli possono essere posti in cascata così da realizzare un unico modulo a 16 ingressi. La scelta di una modalità rispetto all'altra viene effettuata mediante la selezione del bit SEQ_CASC nel registro di controllo. In entrambe le modalità, il convertitore analogico-digitale è unico e converte i segnali che gli sono posti in ingresso per mezzo di due distinti *sample* e *hold*, ciascuno collegato ai rispettivi moduli a 8 ingressi.

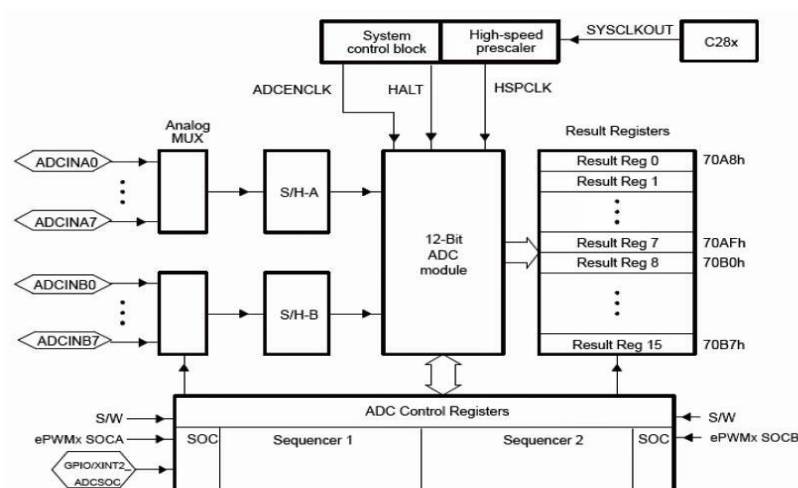


Figura 2.23: Moduli convertitore A/D

La struttura di questa periferica le permette di essere configurata in diverse modalità: ogni volta che l'ADC riceve un segnale di inizio conversione, esso può eseguire automaticamente la conversione di più canali, il cui ordine di conversione viene stabilito dai due *sequencer*. Al termine della conversione ciascun dato viene salvato in appositi registri, i quali sono organizzati a stack; pertanto il primo dato sarà salvato nel primo registro ADCRESULT0, indipendentemente dalla sua posizione in ingresso, il secondo in ADCRESULT1 e a seguire fino a un massimo di 16 conversioni.

La presenza di due sequencer e di due differenti sample e hold permette alla periferica di lavorare in due modalità differenti:

- *sequential sampling mode*
- *simultaneous sampling mode*

Nella prima modalità, ogni ingresso viene campionato al termine della conversione del precedente ingresso, in modo sequenziale, mentre nella seconda modalità, ottenuta settando il bit SMODE_SEL nel registro di controllo 3, vengono campionati nello stesso istante di tempo due ingressi alla volta. In questo caso i due ingressi dovranno essere fisicamente collegati ai diversi moduli (uno al modulo A ed uno al modulo B) e devono avere la stessa posizione; questo perché i segnali di selezione che vengono inviati ai due multiplexer (dei due differenti moduli a 8 canali) sono gli stessi, pertanto l'ingresso associato è lo stesso. L'ordine con cui vengono effettuate le conversioni è stabilito dal programma mediante l'impostazione di particolari registri : CONVxx (4 bit). Il registro CONV0 determina il primo ingresso che deve essere campionato, mentre CONV15, l'ultimo ingresso ad essere campionato. Nulla vieta di porre lo stesso ingresso in più registri CONVxx, potendo dunque convertire più volte lo stesso ingresso al fine di realizzare il sovracampionamento di un particolare segnale.

Nel caso di funzionamento in modalità sequential sampling, ogni registro CONVxx utilizza i propri 4 bit per selezionare il modulo (A o B) e il numero d'ingresso (0..7) a cui è collegato il segnale che si vuole campionare. Nel caso di modalità simultaneous sampling si utilizzano solo 3 bit in quanto si deve selezionare solo il numero dell'ingresso (0..7), poiché saranno campionati i segnali corrispondenti per ciascun modulo (ad es. il canale 6A ed il 6B oppure il canale 7A ed il 7B). Inoltre, si può decidere quante sono le conversioni che la periferica deve eseguire per ogni modulo, indicando tale valore nei registri MAX_CONVA/B. Inoltre si può scegliere se, all'arrivo di un SOCA/B, il convertitore deve fare tutte le conversioni per cui è impostato o se ne deve fare solo una alla volta, per ogni SOC che riceve.

In ogni caso la periferica ADC permette di lanciare un interrupt al termine della conversione, il quale permette di gestire una routine nella quale è possibile variare le impostazioni dell'ADC e dunque è possibile cambiare volta per volta il

numero di conversioni da effettuare e quali ingressi prelevare, facendo attenzione al tempo che si ha a disposizione tra un SOC e l'altro.

Infine, è possibile variare la frequenza di campionamento mediante l'impostazione di più registri, rappresentati in Figura 2.24, in cui il coefficiente moltiplicativo presente all'interno di ciascun blocco indica il fattore per cui è possibile dividere la frequenza di clock inviata dalla CPU; il segnale HSPCLK è il segnale SYSCLKOUT diviso da un altro registro di prescaler.

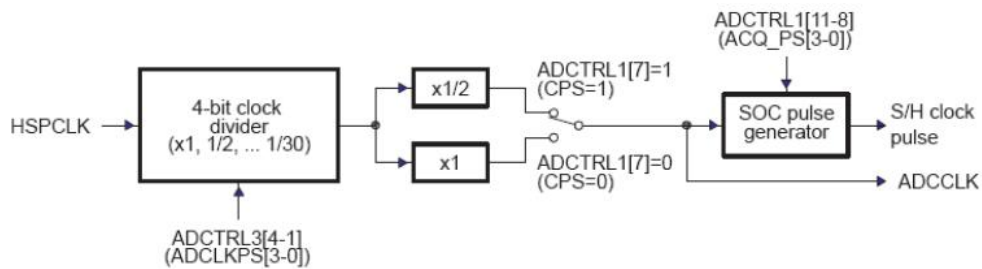


Figura 2.24: Circuito impiegato per variare la frequenza di campionamento

Il segnale ADCLK è il segnale di clock proprio dell'ADC. Il segnale *S/H pulse* invece, viene inviato al *sample and hold*, dando la possibilità di variare la durata dell'istante di campionamento: questo per rendere il campionatore adatto ad interfacciarsi anche con sistemi che hanno diversa impedenza.

Capitolo 3

Software di simulazione PSIM

3.1 Introduzione

PSIM è un software di simulazione progettato specificatamente per l'analisi e il progetto di circuiti elettronici di potenza (sistemi di conversione di potenza e azionamenti elettrici). Mediante una velocità elevata di simulazione e un'interfaccia user-friendly, PSIM fornisce un'ambiente di simulazione potente che permette di assolvere alle necessità di simulazione e sviluppo.

PSIM comprende il pacchetto base e i seguenti moduli aggiuntivi opzionali:

- *Motor Drive Module*: fornisce modelli per l'analisi e il progetto di sistemi di azionamento per motori
- *Digital Control Module*: fornisce blocchi discreti nel dominio-z per il controllo digitale di sistemi
- *SimCoupler Module*: fornisce un'interfaccia per la co-simulazione tra PSIM e Matlab/Simulink in modo che parte del sistema sia implementato e simulato in PSIM e il resto del sistema in Matlab/Simulink
- *Thermal Module*: offre la possibilità di calcolare le perdite in conduzione e in commutazione dei dispositivi a semiconduttore, scelti o aggiunti al database di PSIM, e di ricavare un modello termico equivalente del sistema.
- *Renewable Energy Package*: comprende modelli di pannelli solari e di turbine eoliche per la simulazione di applicazioni nel settore delle energie rinnovabili
- *SimCoder Module*: fornisce la possibilità di generare automaticamente del codice

- *TI F28335 Target*: fornisce blocchi funzionali per la generazione automatica di codice per il DSP TI F28335
- *MagCoupler Module*: fornisce un'interfaccia per la co-simulazione tra PSIM e il software JMAG in modo che il circuito di potenza e quello di controllo siano implementati e simulati in PSIM e le macchine elettriche e gli altri dispositivi magnetici in JMAG (software per l'analisi del campo elettromagnetico)
- *MagCoupler-RT Module*: offre il collegamento tra i file di dati di PSIM e di JMAG-RT
- *ModCoupler Module*: fornisce il collegamento per la co-simulazione tra PSIM e ModelSim

In aggiunta PSIM è collegato al software *SmartCtrl* per il progetto dell'anello di controllo. SmartCtrl è progettato appositamente per applicazioni di convertitori di potenza ed è facile da usare.

Con SmartCtrl, PSIM e SimCoder/ModCoupler per dispositivi DSP/FPGA, Powersim offre una piattaforma completa dal progetto alla simulazione, fino all'implementazione hardware. L'ambiente completo è mostrato nella Figura 3.1 seguente:

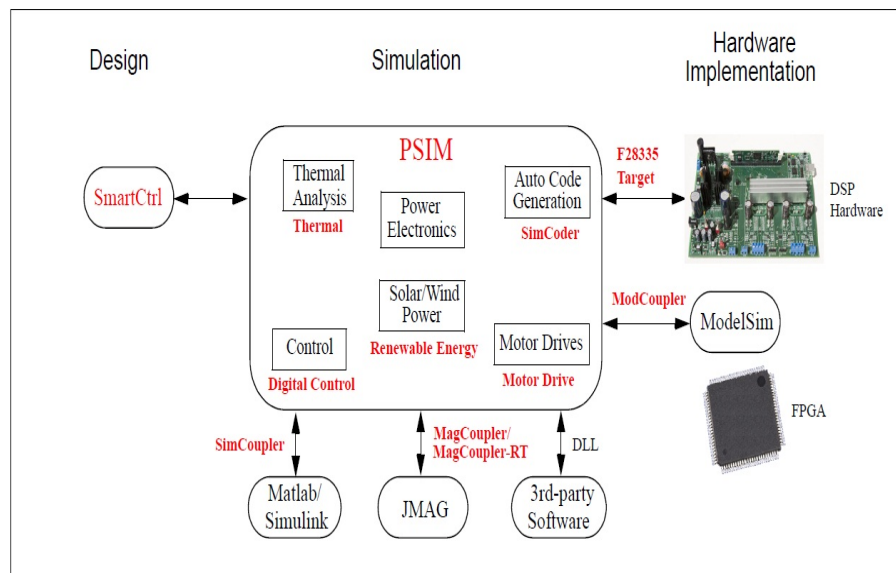


Figura 3.1: Ambiente complessivo PSIM

Per motivi di spazio in questo capitolo vengono trattati solamente i moduli utilizzati nel progetto in esame, cioè i moduli *SmartCtrl*, *SimCoder* e *TI F28335 Target*. Per una trattazione approfondita degli altri moduli citati presenti in

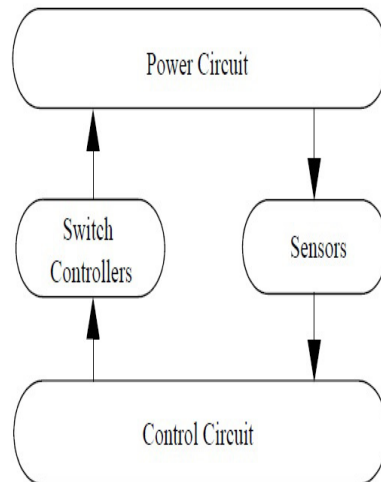


Figura 3.2: Relazione tra i blocchi circuitali in PSIM

PSIM si rimanda al manuale di PSIM e alle guide scaricabili dal link seguente: <http://www.powersimtech.com/index.php?name=manuals> .

3.2 Struttura generale e componenti

3.2.1 Struttura circuitale generale

Un circuito in PSIM è rappresentato da quattro blocchi: il circuito di potenza, il circuito di controllo, i sensori e i comandi dei componenti di commutazione. La Figura 3.2 mostra la relazione tra questi blocchi:

Il circuito di potenza consiste in dispositivi di commutazione, reti RLC, trasformatori e induttori accoppiati. Il circuito di controllo comprende componenti nel dominio-s e nel dominio-z, componenti logici (come porte logiche e flip-flop) e componenti non lineari (come moltiplicatori e divisori). I sensori effettuano le misurazioni delle grandezze del circuito di potenza e le passano al circuito di controllo che genera a sua volta dei segnali opportuni che vengono rispediti al circuito di potenza, attraverso dei componenti di commutazione.

3.2.2 Componenti del circuito di potenza

I componenti circuitali disponibili comprendono una vasta gamma di dispositivi comunemente usati nella realizzazione di circuiti elettronici.

In questa sezione vengono descritti i componenti maggiormente utilizzati, facendo riferimento agli aspetti peculiari che li caratterizzano. Per una descrizione più

dettagliata ed esauriente dei componenti disponibili nella libreria del software si fa riferimento al manuale di PSIM.

Resistori, induttori e condensatori

In PSIM vengono forniti sia blocchi singoli di resistori, induttori e condensatori, sia blocchi comprendenti più di un elemento singolo. Inoltre possono essere definiti i valori iniziali delle correnti negli induttori e delle tensioni nei condensatori.

Per facilitare la realizzazione di circuiti trifase sono forniti rami simmetrici trifase RLC; in questo caso i valori iniziali delle correnti negli induttori e delle tensioni nei condensatori sono nulli e la fase A è contrassegnata nello schematico con un punto.

Interruttori

Ci sono due tipologie di base di interruttori in PSIM: una è rappresentata dalla tipologia switch-mode in cui si può operare in stato di Off o in stato di On (in regione di saturazione); l'altra tipologia è rappresentata dagli interruttori lineari che possono operare in stato di On, di Off e in modo lineare.

Gli interruttori switch-mode comprendono i seguenti:

- Diodo, LED, Diodo Zener e DIAC
- Tiristore e TRIAC
- Interruttori self-commutated:
 - GTO
 - BJT npn e pnp
 - IGBT
 - MOSFET a canale-n e a canale-p
- Interruttori bidirezionali

Gli interruttori lineari includono i seguenti:

- BJT npn e pnp
- MOSFET a canale-n e a canale-p

Gli interruttori sono pilotati da un segnale fornito da un blocco specifico collegato all'interruttore e chiamato *Gating block*.

Trasformatori

La libreria del software PSIM mette a disposizione varie tipologie di trasformatori:

- Trasformatore ideale: senza perdite e con flusso disperso nullo
- Trasformatore monofase: possono avere 1 o 2 avvolgimenti a primario e da 1 a 6 avvolgimenti a secondario
- Trasformatore trifase: sono fornite varie tipologie (vedi Figura 3.3)
- Trasformatore trifase con saturazione: considera la saturazione ed il flusso residuo

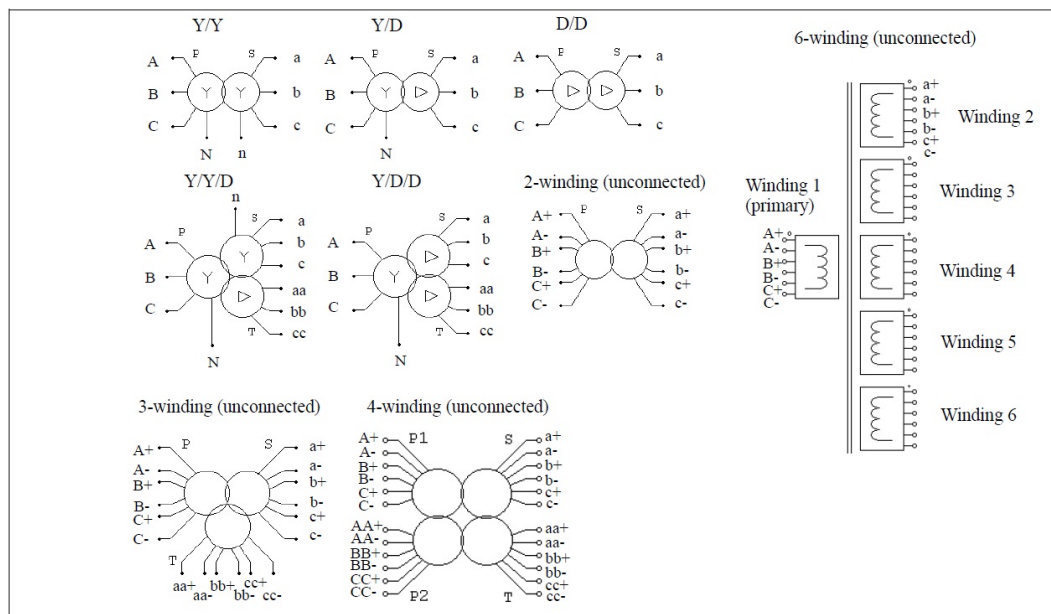


Figura 3.3: Tipologie di trasformatori trifase disponibili

Elementi magnetici

Gli elementi magnetici costituiscono i blocchi basilari per la realizzazione di circuiti magnetici equivalenti e forniscono un modo potente e conveniente per modellare qualsiasi tipo di dispositivo magnetico.

Gli elementi principali sono i seguenti:

- Avvolgimento: avvolgimento su un nucleo magnetico
- Air Gap: definito tramite la lunghezza, l'area della cross-section e un fattore A_L

- Nucleo lineare: privo di perdite
- Nucleo saturabile: con saturazione ed isteresi

Amplificatori operazionali

Vengono fornite due tipologie di amplificatori operazionali:

- Amplificatori operazionali ideali: funzionano solamente in retroazione negativa
- Amplificatori operazionali non ideali: funzionano con retroazione positiva o negativa

L'amplificatore operazionale non ideale è parametrizzato in base alle sue caratteristiche di banda e alla limitazione della corrente in uscita.

3.2.3 Componenti del circuito di controllo

Blocchi per funzioni di trasferimento

Sono disponibili due tipologie di blocco per rappresentare una funzione di trasferimento: uno con valori iniziali nulli (chiamato *s-domain Transfer Function* nella libreria di PSIM) e l'altro con valori iniziali come parametri di ingresso (chiamato *s-domain Transfer Function(initial value)* nella libreria di PSIM).

Blocchi per funzioni computazionali

Questa tipologia di blocchi permette di elaborare al calcolatore uno o più segnali in ingresso al blocco stesso. Le funzioni principali incluse in questa tipologia sono i blocchi sommatore, moltiplicatori e divisori, i blocchi per il calcolo esponenziale/logaritmico, quelli per il calcolo del valore efficace e delle funzioni trigonometriche, i blocchi per il calcolo del valore massimo/minimo e quelli per il calcolo della componente fondamentale del segnale in ingresso (FFT).

Altri blocchi funzionali

Nella libreria di PSIM sono presenti altri blocchi funzionali utilizzati di frequente nel controllo dei circuiti; i più usati sono: i comparatori, i limitatori e i limitatori di gradiente, il blocco sample/hold, il blocco di ritardo, i multiplexer, il blocco per il calcolo del THD,

Componenti logici

In questa categoria sono incluse le porte logiche, i flip-flop, i multivibratori monostabili, i contatori up/down e i convertitori D/A e A/D.

3.2.4 Altri componenti

Sorgenti

In PSIM sono presenti parecchi tipi di sorgenti di tensione/corrente indipendenti. I tipi di sorgente maggiormente usati sono: sorgente di tensione lineare col tempo o costante, sorgente sinusoidale monofase e trifase (connessione Y), sorgente ad onda quadra, a dente di sega e a gradino, sorgenti controllate in tensione/corrente lineari e non lineari.

Sensori di tensione e corrente

I sensori di tensione e di corrente misurano le tensioni/correnti del circuito di potenza e inviano i valori al circuito di controllo. Il sensore di corrente ha una resistenza interna di $1\mu\Omega$.

Nella Figura 3.4 seguente sono raffigurati i due tipi di sensori in PSIM:



Figura 3.4: Sensore di tensione(sinistra) e di corrente (destra)

Sonde e misuratori

Questi strumenti sono utilizzati per misurare correnti, tensioni, potenze o altre grandezze. Mentre le sonde di tensione/corrente rilevano il valore istantaneo della rispettiva grandezza, i misuratori rilevano le grandezze DC o AC.

Nella Figura 3.5 seguente sono raffigurati i blocchi a disposizione in PSIM:

Per approfondimenti relativi all'utilizzo di questi strumenti vedi [3].

Comandi degli interruttori

I comandi degli interruttori ricevono l'ingresso dal circuito di controllo e controllano gli interruttori del circuito di potenza.

In questa categoria sono inclusi i comandi di On/Off, i comandi degli interruttori con ritardo fissato α e il comando proveniente da un modulatore PWM.

Blocchi di trasformazione di coordinate

In PSIM sono forniti i seguenti blocchi di trasformazioni, utilizzabili sia nel circuito di controllo sia in quello di potenza:

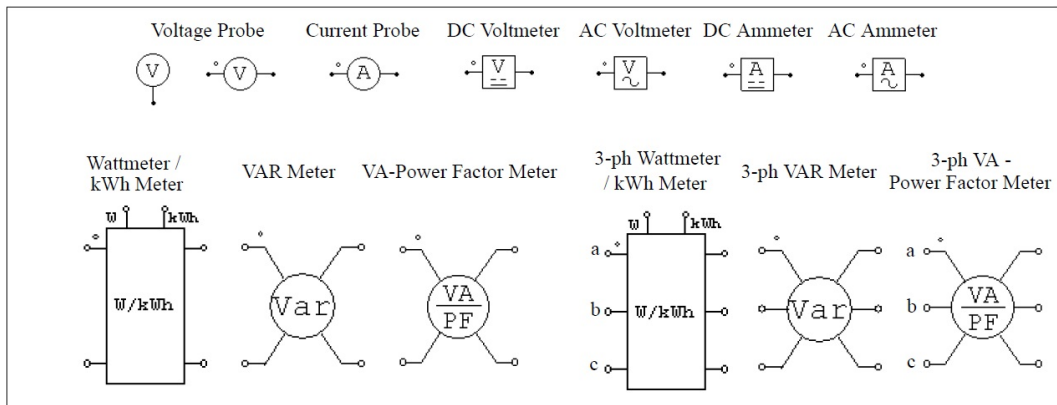


Figura 3.5: Sonde e misuratori in PSIM

- trasformazione abc/dqo
- trasformazione abc/ $\alpha\beta$
- trasformazione $\alpha\beta$ /dq
- trasformazione cartesiana/polare

Blocco C

Il blocco C permette all'utente di inserire codice in linguaggio C direttamente senza compilare il codice, a differenza dei blocchi esterni DLL in cui gli utenti devono compilare il codice con un compilatore. Il codice del blocco C viene interpretato ed eseguito da PSIM.

L'interfaccia della finestra di dialogo del blocco C è raffigurata in Figura 3.6 :

Blocco esterno DLL

Un blocco esterno DLL (Dynamic Link Library) permette all'utente di scrivere codice in C/C++, compilarlo all'interno del DLL tramite Microsoft Visual C/C++ e collegarlo a PSIM.

Un blocco DLL riceve valori da PSIM come ingressi, li elabora e rispedisce i risultati elaborati a PSIM. La routine presente nel blocco DLL è richiamata ad ogni singolo passo temporale di simulazione.

Blocco Embedded Software

Il blocco Embedded Software è un tipo particolare di blocco DLL. Esso è utilizzato per modellizzare ingressi ed uscite di dispositivi embedded (come microcontrollori e DSP) e viene impiegato solamente nel circuito di controllo.

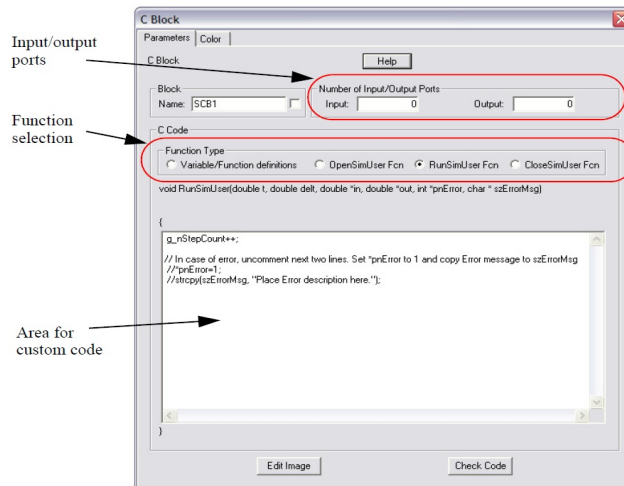


Figura 3.6: Finestra di dialogo del blocco C

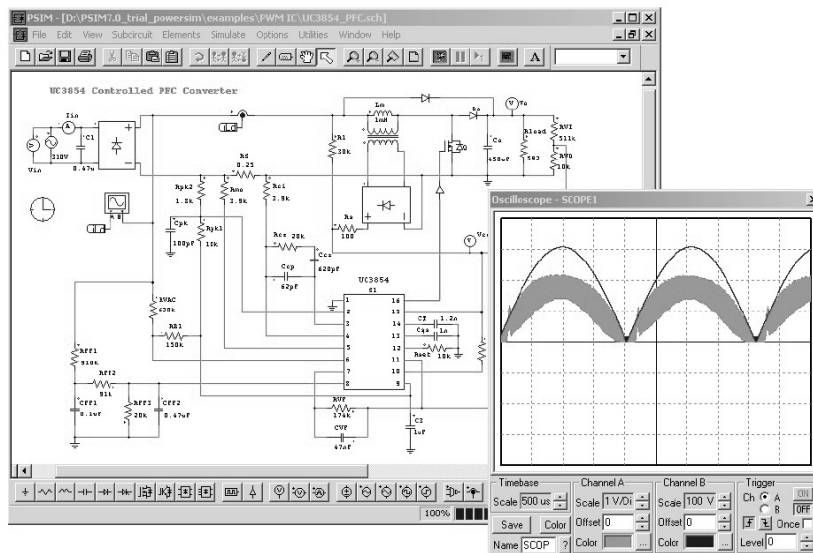


Figura 3.7: Esempio di circuito in PSIM

Per maggiori informazioni su come usare questo blocco si faccia riferimento al documento [4].

3.3 Progetto dello schematico di un circuito

Il programma PSIM offre un'interfaccia interattiva e user-friendly per la realizzazione e la modifica di uno schema circuitale. La Figura 3.7 mostra un circuito che realizza un PFC Boost nell'ambiente PSIM.

In PSIM tutti gli elementi sono presenti nel menù **Elements**. Essi sono divisi in quattro gruppi: *Power* (elementi circuito di potenza), *Control* (elementi di controllo), *Other* (comandi interruttori, sensori, sonde, elementi di interfaccia ed elementi comuni a controllo e potenza) e *Sources* (sorgenti di tensione e di corrente).

3.3.1 Creazione e modifica di un circuito

Come primo passo si selezionano gli elementi da utilizzare nel circuito, tramite il menù **Elements**:

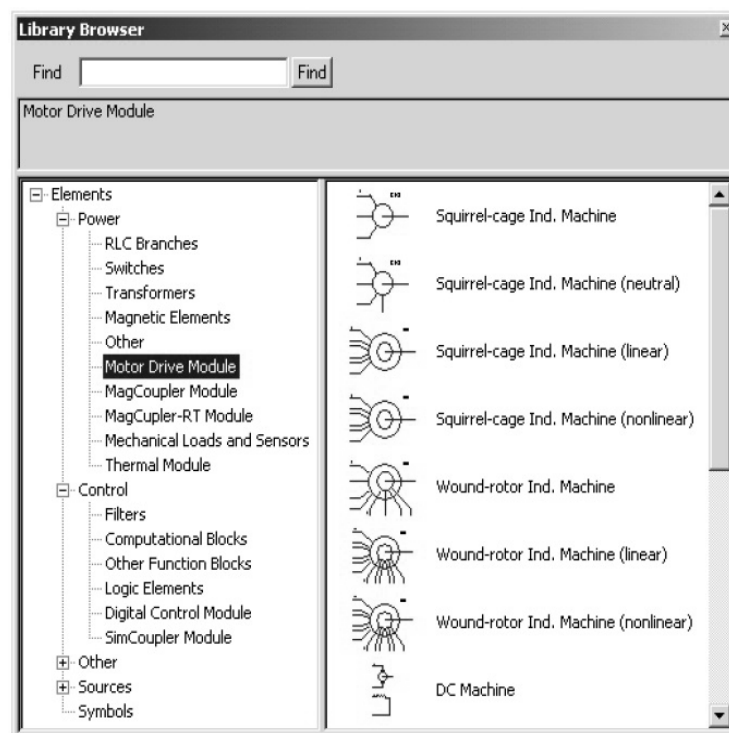


Figura 3.8: Menù Elements di PSIM

A questo punto si procede al posizionamento opportuno dei componenti fino alla realizzazione del circuito completo. In PSIM esiste la possibilità di creare nel circuito principale un blocco contenente un **Sottocircuito**, del quale si possono specificare particolari attributi. Un esempio di sottocircuito è raffigurato in Figura 3.9.

Una volta creato il circuito e il sottocircuito, mediante il menù di modifica si possono apportare cambiamenti opportuni al circuito.

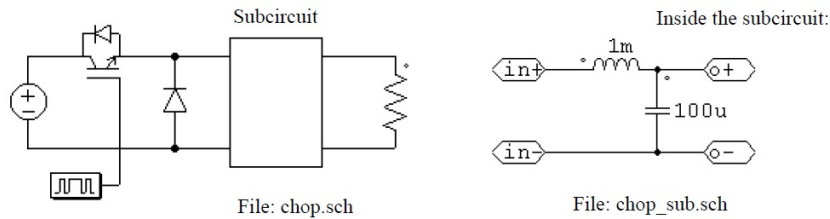


Figura 3.9: Esempio di sottocircuito

3.3.2 Simulazione

Per visualizzare i risultati di una simulazione si può selezionare **Simulate** → **Runtime Graphs** per scegliere le forme d'onda oppure usare le sonde di tensione/corrente (sotto **Elements** → **Other** → **Probes**) per visualizzare le forme d'onda.

La differenza tra l'utilizzo di Runtime Graphs e delle sonde consiste nel fatto che solamente le forme d'onda salvate in SIMVIEW sono disponibili per il Runtime Graphs. Inoltre, un Runtime Graph mostra la forma d'onda nella sua interezza, dall'inizio alla fine dell'intervallo di studio. A causa di questo infatti esso viene disabilitato nella modalità *free-run*, in quanto il tempo finale di studio non è determinato. D'altro canto le sonde di tensione/corrente possono essere usate sia in modalità di simulazione singola che in modalità *free-run*.

Per giunta, in modalità *free-run*, la maggior parte dei parametri degli elementi circuitali possono essere cambiati durante la simulazione, permettendo così di ottenere un settaggio opportuno del circuito.

Nella Figura 3.10 è mostrato un esempio di simulazione di un circuito convertitore Buck in cui è stato modificato il guadagno del regolatore PI durante la simulazione in modalità *free-run*:

Per modificare le impostazioni della simulazione si utilizza il menù **Options** → **Settings** per cambiare parametri come il passo temporale, il tempo totale, ecc. Quando ciò è stato selezionato il cursore cambia e assume la forma di un clock; piazzando il clock e cliccandoci due volte sopra compare la finestra dei parametri impostati.

Molti programmi utili sono forniti dal menù **Utilities**, alcuni dei quali sono citati qui di seguito:

- **s2z Converter:** per convertire una funzione di dominio-s in una funzione di dominio-z
- **DSP Oscilloscope:** utilizzato assieme alle funzioni SCI per mostrare le forme d'onda del DSP in tempo reale

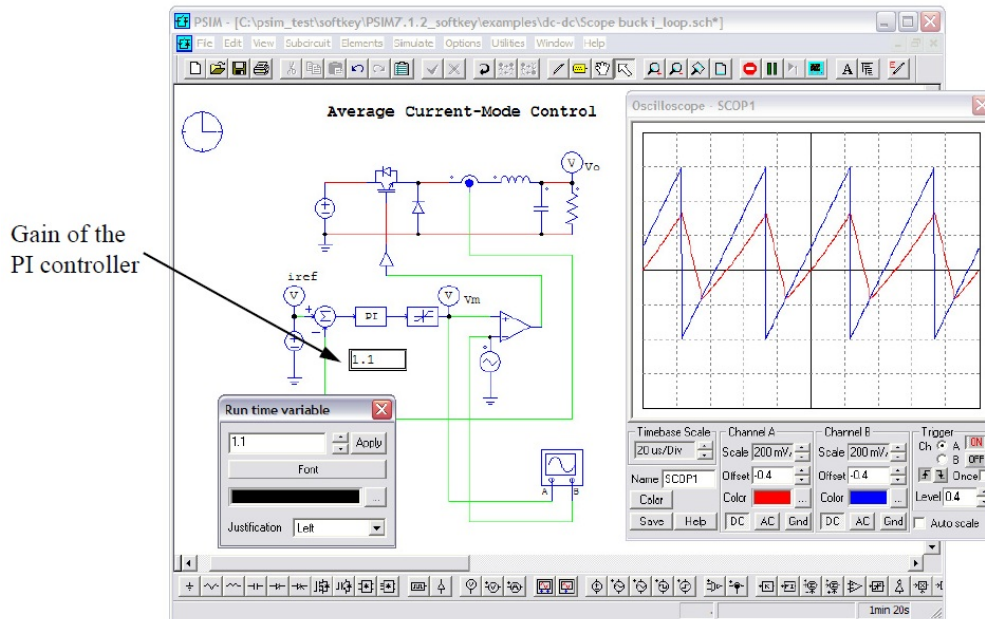


Figura 3.10: Esempio di simulazione

- **Launch/Export to SmartCtrl:** per lanciare il software SmartCtrl, oppure se un transitorio ac risultante è disponibile, per esportarlo in SmartCtrl

3.4 Analisi circuitale

3.4.1 Controllo della simulazione

I parametri e le impostazioni relative alla simulazione vengono definiti nel menù **Simulate** → **Simulation Control** che assume la forma di un clock, come citato in precedenza.

Nella finestra di dialogo di controllo della simulazione sono definiti i seguenti parametri:

- *Time step:* passo temporale di simulazione (in sec.)
- *Total time:* intervallo totale di simulazione (in sec.)
- *Free Run checkbox:* quando non è contrassegnata, la simulazione termina alla fine del Total time; quando è contrassegnata invece la simulazione continua finchè non viene fatta terminare manualmente dall'utente
- *Print time:* tempo dopo il quale i risultati della simulazione iniziano ad essere salvati nel file di output

- *Print step*: numero che definisce ogni quanti dati un dato viene salvato nel file di output
- *Load flag*: se il flag è a 1 i valori di simulazione precedenti vengono caricati da un file (con estensione .ssf) come condizioni iniziali
- *Save flag*: se il flag è a 1 i valori al termine della simulazione corrente vengono salvati in un file con estensione .ssf
- *Hardware Target*: utilizzato da SimCoder per la generazione automatica di codice per un hardware specifico

Tramite le funzioni di Save e di Load le grandezze del circuito possono essere salvate al termine di una sessione di simulazione, e ricaricate come condizioni iniziali per la sessione di simulazione successiva. Ciò fornisce la flessibilità di testare una simulazione lunga in parecchi stadi più brevi, aggiustando opportunamente il passo di simulazione e i parametri. I valori dei componenti e i parametri del circuito possono essere cambiati da una sessione di simulazione ad un'altra, mentre la topologia del circuito deve rimanere inalterata.

Al fine di ottenere dalla simulazione dei risultati accurati bisogna scegliere opportunamente il passo temporale. I fattori che limitano la sua scelta includono il periodo di commutazione, la larghezza degli impulsi, le forme d'onda e i transitori. In genere è preferibile impostare il passo temporale almeno un ordine di grandezza inferiore al minore degli intervalli appena citati.

3.4.2 Analisi in frequenza

La risposta in frequenza di un circuito o di un anello di controllo può essere ottenuta tramite l'analisi AC. Una peculiarità dell'analisi AC in PSIM è costituita dal fatto che non è necessario il modello medio del circuito, che può presentarsi nella sua forma originale.

I passi da seguire per effettuare l'analisi AC sono i seguenti:

1. Identificare una sorgente di tensione sinusoidale come sorgente di eccitazione
2. Posizionare delle sonde nei punti voluti con la possibilità di utilizzare la sonda node-to-node per misurare un grandezza tra due nodi del circuito.
3. Posizionare il blocco AC Sweep nello schematico e definirne i parametri
4. Lanciare la simulazione

I parametri impostabili per l'analisi AC sono i seguenti:

- *Start frequency*

- *End frequency*
- *No. of points*
- *Flag for points*: per definire come è generato un dato ('0' se i punti sono distribuiti in scala LOG10, '1' se i punti sono distribuiti in scala lineare)
- *Start amplitude*: ampiezza della sorgente di eccitazione alla frequenza iniziale
- *End amplitude*: ampiezza della sorgente di eccitazione alla frequenza finale

Per ottenere risultati accurati dall'analisi AC l'ampiezza della sorgente di eccitazione deve essere impostata opportunamente. Essa deve essere ridotta sufficientemente in modo che la perturbazione rimanga nella zona lineare. D'altro canto essa deve essere elevata sufficientemente in modo che il segnale di uscita non sia affetto da errori.

In generale si imposta l'ampiezza della sorgente con un valore relativamente ridotto a bassa frequenza e con un valore relativamente elevato ad alta frequenza.

3.4.3 Variazione dei parametri

L'analisi parametrica può essere effettuata con i parametri seguenti:

- Resistenza, induttanza e capacità dei rami RLC
- Guadagno dei blocchi proporzionali
- Costanti di tempo degli integratori
- Guadagno e costanti di tempo dei regolatori PI
- Parametri dei filtri del 2° ordine

Gli attributi modificabili nell'analisi parametrica sono: il valore iniziale e quello finale dei parametri, il passo di incremento del parametro e il nome del parametro da modificare.

L'analisi parametrica produce due grafici: uno che riporta l'andamento delle uscite in funzione del tempo e l'altro che riporta le uscite rilevate alla fine della simulazione in funzione del parametro considerato.

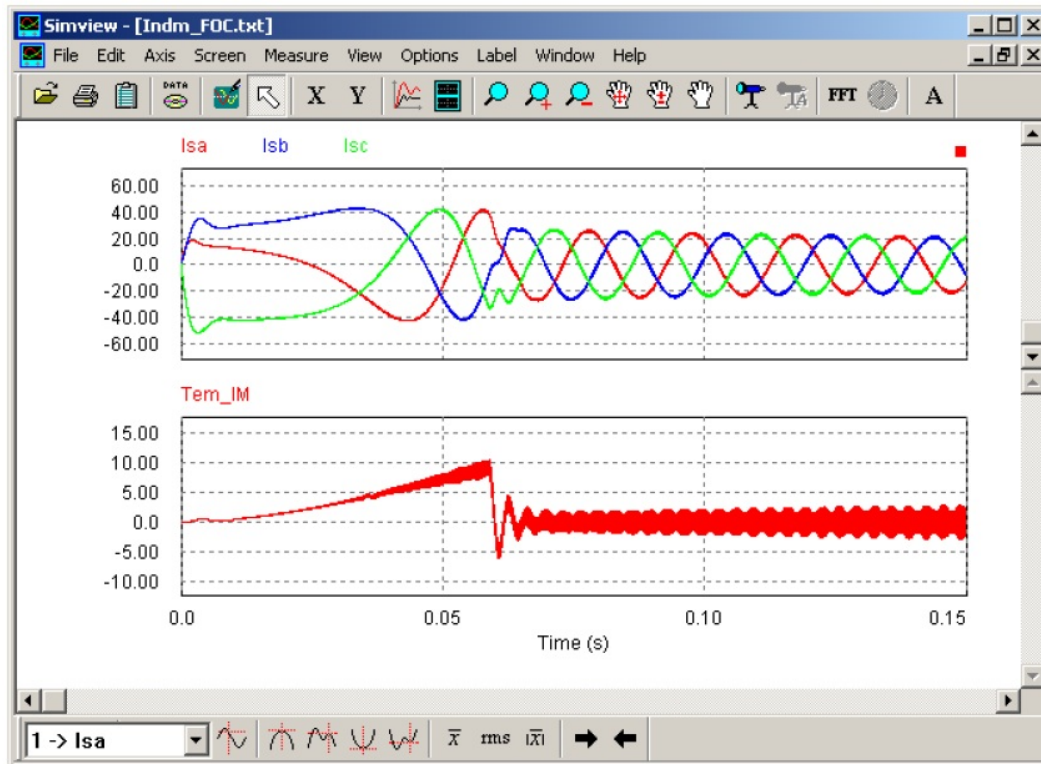


Figura 3.11: Forme d'onda in ambiente SIMVIEW

3.4.4 Processamento delle forme d'onda

Il programma che permette di visualizzare e di processare le forme d'onda di PSIM è SIMVIEW. La Figura 3.11 mostra un esempio di forme d'onda di grandezze simulate in ambiente SIMVIEW.

L'ambiente SIMVIEW carica i dati in formato di testo ASCII oppure in formato binario SIMVIEW. Di seguito in Figura 3.12 è riportato un esempio di un file di testo dati:

Time	Isa	Isc	Isb	Tem_IM
5.000000000E-006	0.000000000E+000	0.000000000E+000	0.000000000E+000	7.145888260E-048
1.000000000E-005	0.000000000E+000	0.000000000E+000	0.000000000E+000	1.082981714E-046
1.500000000E-005	0.000000000E+000	0.000000000E+000	0.000000000E+000	5.408644357E-046
2.000000000E-005	1.139566166E-001	-2.279132474E-001	1.139566166E-001	1.613605209E-017
2.500000000E-005	5.072914178E-001	-1.014582858E+000	5.072914178E-001	3.598226665E-015
.....				

Figura 3.12: Esempio di file di testo dati

Utilizzando il menù **Axis** è possibile impostare a piacere le grandezze degli assi

X e Y; inoltre selezionando la casella *Auto-Grid* il numero di divisioni dell'asse viene impostato automaticamente.

Per selezionare le grandezze di cui vogliamo visualizzare le forme d'onda si ricorre al menù **Screen**, del quale possiamo vedere la finestra di dialogo in Figura 3.13 :

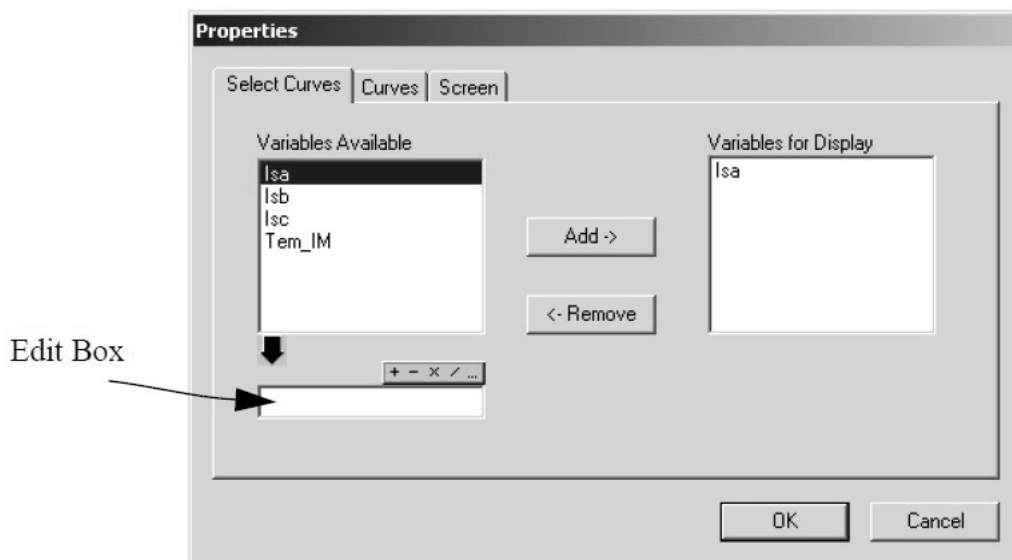


Figura 3.13: Finestra di dialogo del menù Screen

Nella *Edit box* è possibile specificare un'espressione matematica mediante un insieme di funzioni comuni (come la funzione di media o di integrazione). A questo punto selezionando la curva desiderata e premendo il tasto **Add** → si aggiunge la curva stessa al menù di visualizzazione.

Utilizzando il menù **Measure** è possibile accedere alla modalità *Measure*, evidenziare le coordinate di un determinato punto della curva, rilevare i valori massimi/minimi locali e globali di una certa curva. In modalità *Measure*, cliccando il tasto sinistro del mouse è possibile visualizzare i valori delle coordinate in un determinato punto; cliccando successivamente il tasto destro del mouse in un punto successivo della curva è possibile visualizzare anche la distanza tra i due punti. Una finestra SIMVIEW con la finestra di dialogo appena citata è raffigurata in Figura 3.14.

Utilizzando il menù **Analysis** è possibile effettuare l'analisi delle forme d'onda nel dominio del tempo tramite la trasformata di Fourier (FFT), calcolare il valore medio e il valore efficace, calcolare la potenza reale ed apparente di due forme d'onda e la distorsione armonica totale THD. Tutte queste funzionalità vengono applicate all'intervallo di tempo visualizzato nello schermo.

Nel menù **View** oltre alle funzionalità comuni di base è presente la possibilità di salvare i dati nel calcolatore in nove segmenti di memoria differenti; i dati

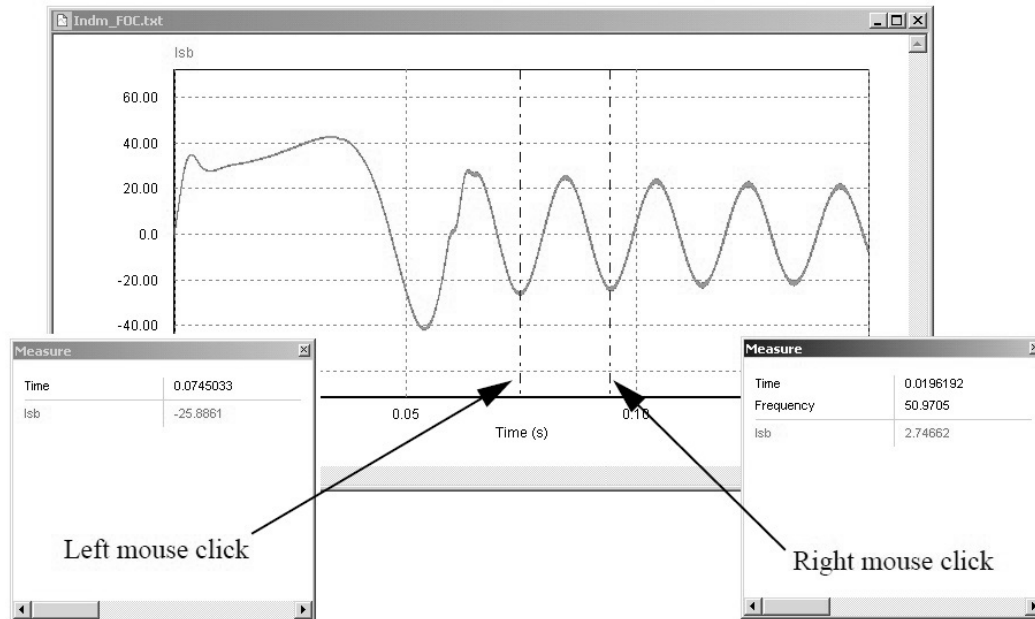


Figura 3.14: Finestra di dialogo measure

vengono trasferiti direttamente dalla finestra di dialogo in modalità *Measure* di SIMVIEW semplicemente cliccando due volte sul numero che si desidera salvare, senza doverlo tenere a mente o scriverlo su un foglio di carta.

Infine esiste la possibilità di salvare i risultati della FFT in un file di testo che, a sua volta, può essere modificato da un editor di testo oppure essere esportato in un altro software (come Microsoft Excel).

3.5 Modulo SmartCtrl

SmartCtrl è lo strumento per progettare il sistema di controllo di un circuito di potenza. Esso include le funzioni di trasferimento predefinite dei circuiti maggiormente utilizzati come convertitori DC/DC, convertitori AC/DC, inverter e azionamenti per motori; c'è anche la possibilità di caricare da un file di testo una precisa funzione di trasferimento non predefinita.

Questo programma lavora a stretto contatto con il software PSIM e quindi c'è la necessità di trasferire i file da un ambiente all'altro. Per fare ciò sono presenti delle funzioni di importazione/esportazione di dati da PSIM a SmartCtrl e viceversa: si possono importare in SmartCtrl opportuni circuiti definiti tramite file di testo prodotto da PSIM, oppure esportare da SmartCtrl le F.d.t. elaborate, i regolatori dimensionati e le risposte transitorie del sistema.

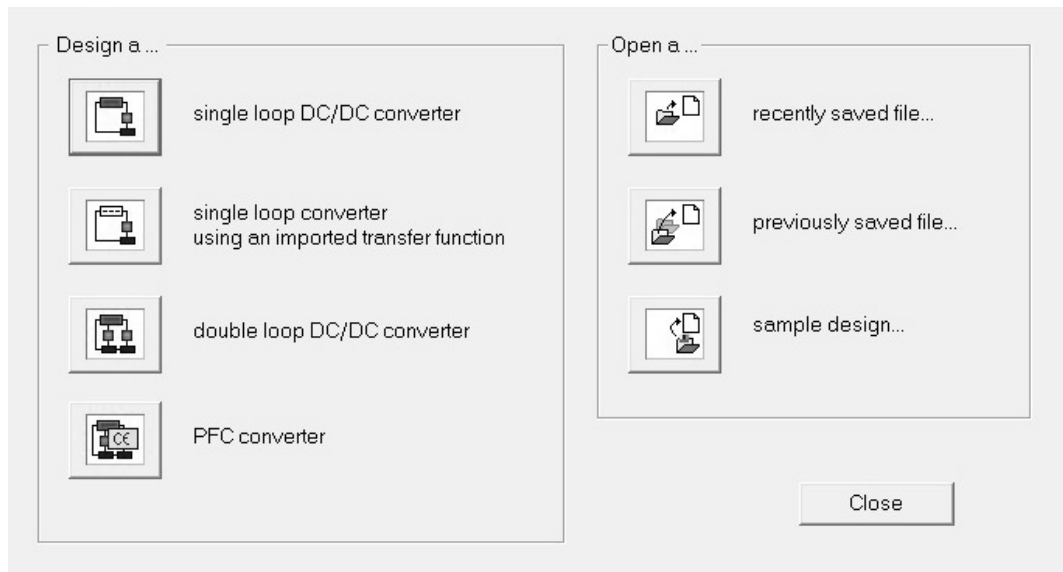


Figura 3.15: Schermata iniziale di SmartCtrl

3.5.1 Controllo convertitori DC/DC

Singolo anello di controllo

Il singolo anello di controllo è composto da tre F.d.t. differenti: il convertitore, il sensore e il regolatore.

Il primo passo consiste nello scegliere il convertitore da controllare, che può essere scelto tra i modelli predefiniti oppure importato tramite un file di testo. I modelli predefiniti dei convertitori comprendono:

- Buck
- Boost
- Buck-Boost
- Flyback
- Forward

Una volta scelto il convertitore, in base alla grandezza da controllare (corrente o tensione) si sceglie il sensore appropriato. Infine si sceglie il regolatore: SmartCtrl offre parecchie tipologie di regolatori ma anche la possibilità importarne di nuovi definendone la funzione di trasferimento in un file di testo.

Una volta definito l'intero sistema SmartCtrl calcola lo spazio di soluzioni in cui tutte le combinazioni possibili di frequenza di taglio e margine di fase conducono ad un sistema stabile. Tutte queste combinazioni vengono mostrate graficamente come in Figura 3.16 dal programma nella cosiddetta **Solution**

map. Per ottenere un sistema stabile il progettista deve scegliere un punto nella zona bianca della Solution map. Una volta scelto il punto, confermando il progetto il programma mostra le prestazioni del sistema in termini di risposta in frequenza e risposta transitoria.

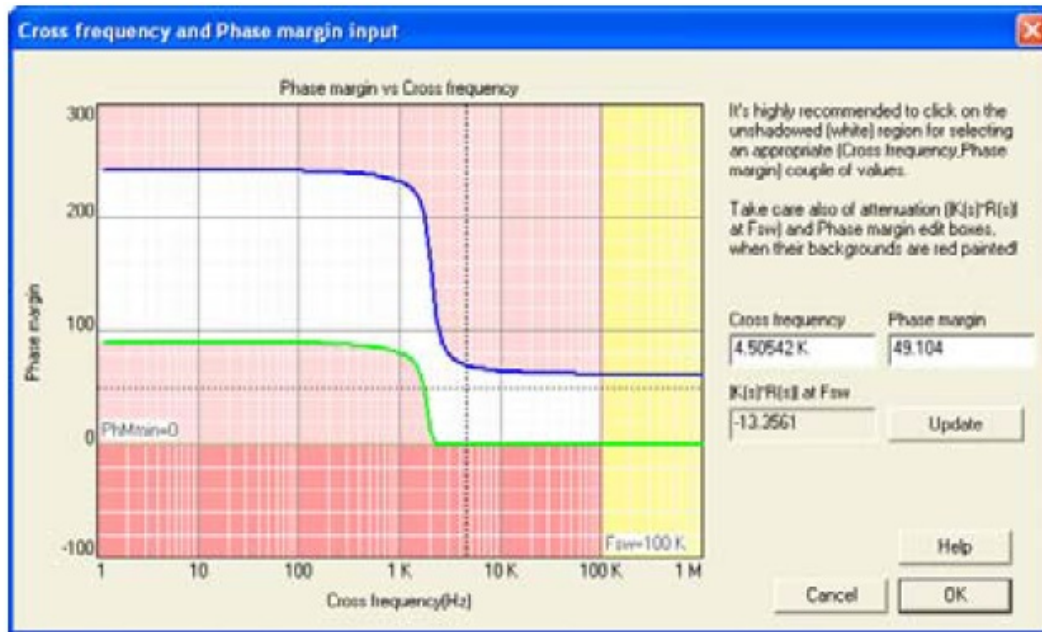


Figura 3.16: Esempio di Solution map

Un esempio dettagliato che tratta la realizzazione di un controllo a singolo anello è riportato alla fine di questo capitolo.

Doppio anello di controllo

Il doppio anello di controllo è formato da un'anello interno di corrente e da un'anello più esterno di tensione. La scelta dei componenti dell'anello segue lo stesso procedimento adottato per il singolo anello, con la differenza che la scelta viene effettuata prima per l'anello più interno e successivamente per quello più esterno. Si ricorda che, per motivi di stabilità del sistema, la frequenza di taglio dell'anello più esterno deve essere inferiore alla frequenza di taglio dell'anello interno.

Una volta realizzati i due anelli è possibile analizzare il comportamento dell'intero sistema, attraverso i pannelli grafici mostrati dal programma. In questi pannelli vengono visualizzati il diagramma di Bode (modulo e fase), il diagramma di Nyquist e il grafico della risposta transitoria, come in Figura 3.18.

Una descrizione dettagliata dei convertitori DC/DC, dei sensori e dei regolatori disponibili in SmartCtrl è riportata nella guida [5].

Avendo a disposizione i pannelli grafici che mostrano il comportamento del sistema è possibile, tramite altri pannelli messi a disposizione da SmartCtrl, cambiare il posizionamento di poli/zeri del sistema e i valori dei componenti che costituiscono il sistema stesso tramite un'analisi parametrica.

3.5.2 Controllo convertitore AC/DC PFC Boost

Nei modelli predefiniti in SmartCtrl, accanto ai convertitori DC/DC, è presente il convertitore AC/DC PFC Boost. Questo convertitore è controllato da un sistema a doppio anello e la realizzazione del controllo viene effettuata sequenzialmente seguendo un procedimento simile a quello adottato per i convertitori DC/DC, configurando prima l'anello interno di corrente e successivamente quello esterno di tensione.

Terminata la configurazione dei due anelli di controllo, la schermata di SmartCtrl appare come in Figura 3.17.

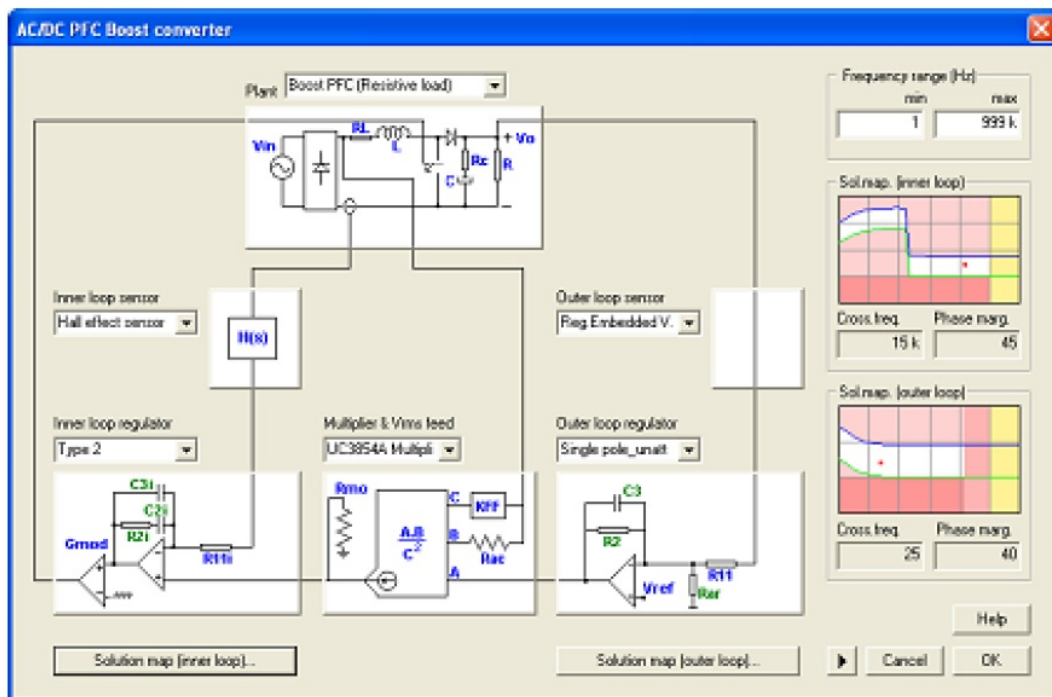


Figura 3.17: Configurazione PFC Boost

Accettando le impostazioni del progetto il programma passa automaticamente alla schermata in cui vengono mostrate le prestazioni del sistema complessivo in un pannello che riporta la risposta in frequenza, la risposta transitoria, l'andamento della corrente di linea e del segnale di uscita del compensatore di controllo dell'anello interno, l'andamento della tensione di uscita dell'anello esterno e

dell'uscita del compensatore esterno. Un esempio di questa visualizzazione è riportato in Figura 3.18.

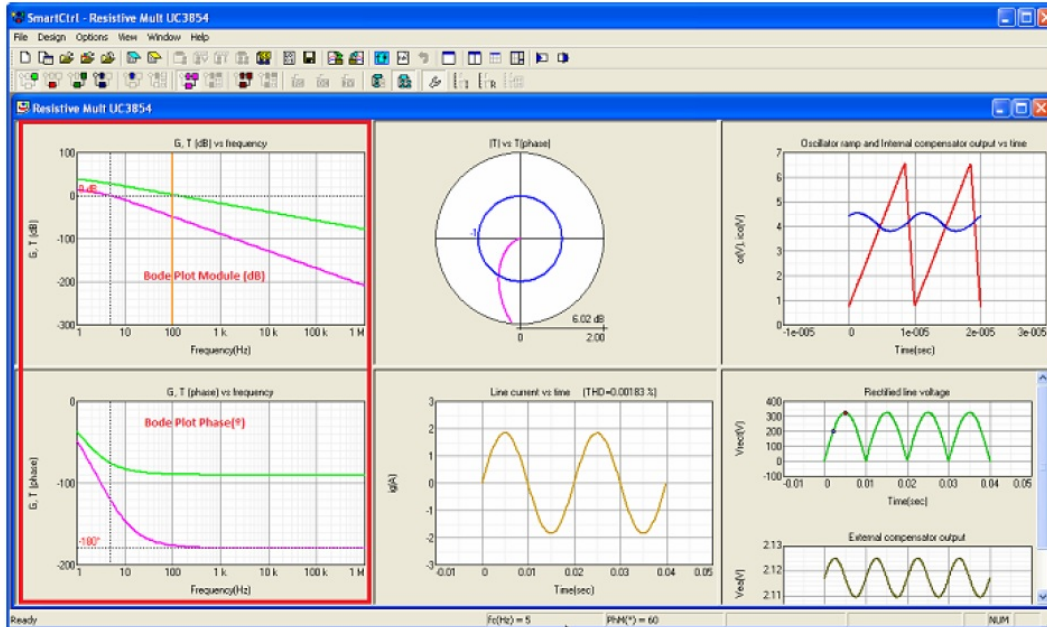


Figura 3.18: Pannelli grafici in SmartCtrl

3.6 Modulo SimCoder e TI F28335 Target

SimCoder è un modulo aggiuntivo di PSIM e viene utilizzato per generare automaticamente codice in linguaggio C. Si nota che la generazione del codice avviene soltanto con il controllo in dominio discreto quindi è necessaria anche la presenza del modulo **Digital Control**. Utilizzando questo modulo la funzione di conversione dal dominio- s al *dominio- z* è effettuata dal blocco *s2z Converter*, mantenendo la stabilità del sistema. A differenza del controllo analogico ci sono particolari accorgimenti da considerare nel progetto di un controllo digitale come l'effetto della velocità e del ritardo di campionamento, oppure degli errori dovuti alla risoluzione e alla quantizzazione del convertitore A/D. Inoltre i blocchi del controllo digitale possono essere facilmente connessi ai blocchi analogici.

Il codice generato da SimCoder può essere destinato ad un dispositivo DSP specifico. I dispositivi target supportati sono i seguenti:

- *TI F28335 Hardware Target*: per il collegamento con il DSP a virgola mobile TMSF28335 della Texas Instruments

- *PE-PRO/F28335 Hardware Target*: per il collegamento con il DSP PE-PRO/F28335
- *PE-Expert3 Hardware Target*: per il collegamento con il DSP PE-Expert3
- *General Hardware Target*: per il collegamento ad una piattaforma hardware generica

In generale la generazione automatica di codice utilizzando SimCoder si ottiene tramite i seguenti passi:

1. Si simula un sistema in PSIM con il controllo a tempo continuo
2. Si passa alla simulazione del sistema con il controllo a tempo discreto
3. Se non è presente un dispositivo target si inserisce il controllo in un sottocircuito e si genera il codice
4. Se è presente un dispositivo target lo si inserisce nel sistema, si lancia la simulazione e si genera il codice

3.6.1 Generazione di codice in assenza di dispositivo target

Nel caso in cui non si ha a disposizione un dispositivo target su cui caricare il codice generato, a partire dal sistema nel dominio discreto si crea un sottocircuito contenente il circuito di controllo. Per generare il codice all'interno del sottocircuito si procede selezionando l'opzione **Generate Code** sotto la voce **Attributes**, cliccando con il tasto destro sopra il sottocircuito.

3.6.2 Generazione di codice in presenza di dispositivo target TI F28335

Nel caso in cui si voglia caricare il codice in uno specifico dispositivo target, prima di generare il codice il sistema deve essere modificato per includere degli elementi hardware indispensabili. Inoltre i valori potrebbero necessitare di essere scalati appropriatamente per tener conto dei limiti imposti dagli elementi hardware. In generale i cambiamenti al circuito riguardano:

- Aggiunta di convertitori A/D, ingressi/uscite digitali, ecc
- Sostituzione del generatore PWM con il generatore PWM proprio dell'hardware considerato
- Aggiunta di una sequenza di controllo degli eventi, se necessario

- Specifica del target hardware nel menu **Simulation Control**

A seconda dello specifico hardware di interesse si ha a disposizione una libreria apposita che contiene tutti gli elementi compatibili con l'hardware stesso.

Nel caso particolare di nostro interesse, utilizzando SimCoder e il modulo TI F28335 Hardware Target è possibile generare del codice compatibile con il DSP F28335 della Texas Instruments. Di seguito viene descritto come generare il codice in PSIM, come compilarlo e come caricarlo nel dispositivo. Nel caso in esame la libreria messa a disposizione dal programma contiene i seguenti elementi:



















	3-phase PWM
	2-phase PWM
	1-phase PWM
	Single PWM (shared with capture)
	Start PWM
	Stop PWM
	Trip-Zone
	Trip-Zone State
	A/D Converter
	Digital Input
	Digital Output
	Capture
	Capture State
	Encoder
	Encoder State
	Up/Down Counter
	DSP Clock
	TI F28335 Hardware Configuration

Figura 3.19: Libreria per TI F28335 Hardware Target

Nella Figura 3.20 seguente è riportato un esempio di un sistema controllato da un circuito implementato in un DSP TI F28335.

A differenza dei circuiti PSIM non orientati alla generazione di codice, questo circuito contiene due elementi provenienti dalla libreria di TI F28335 Hardware Target: un convertitore A/D a 16 canali e un generatore PWM monofase.

Come negli altri casi, questo circuito può essere simulato selezionando **Simulate**→ **Run Simulation**. Prima di passare alla generazione di codice bisogna definire la configurazione del progetto in Code Composer Studio e cliccare due volte sopra al simbolo del clock per impostare i parametri della simulazione, impostando *TI F28335* e *RAM Debug* nel campo **Hardware Target**. Con l'impostazione RAM Debug è più semplice mettere a punto il programma e non c'è la necessità di scrivere il programma nella memoria flash. Per generare il codice bisogna selezionare **Simulate**→ **Generate Code** e il

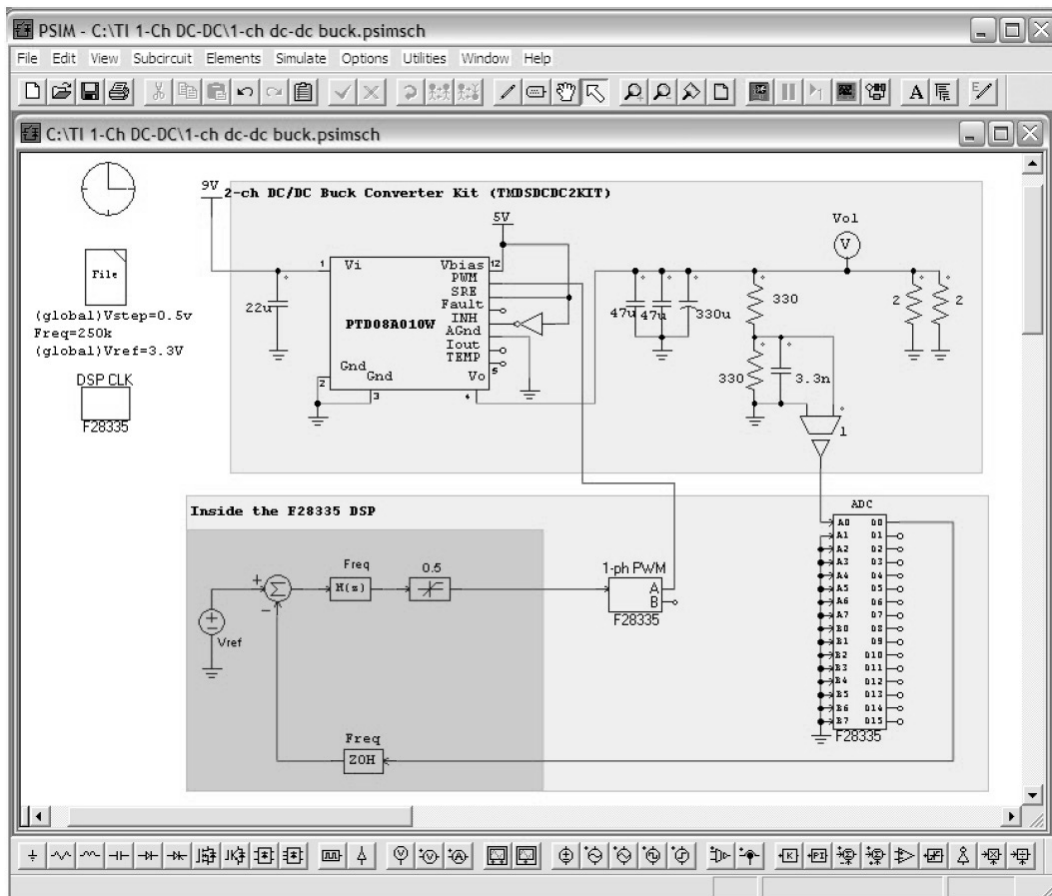


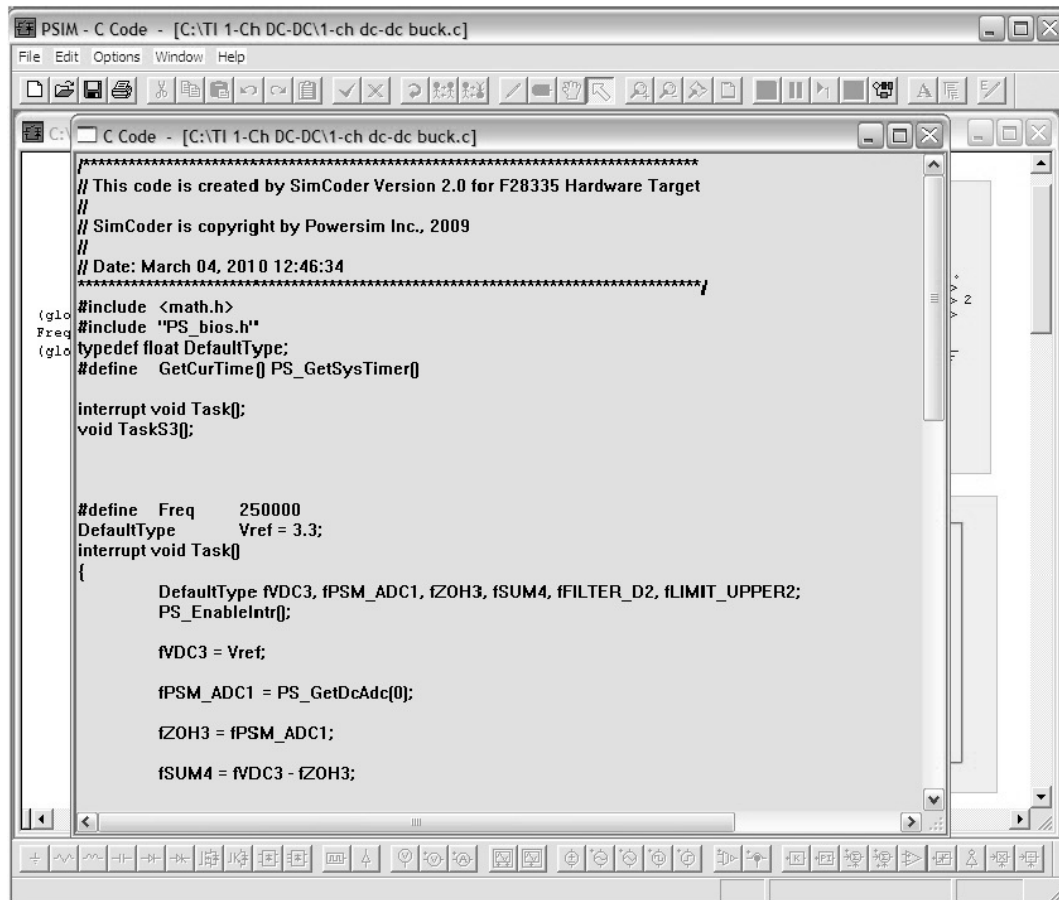
Figura 3.20: Esempio di sistema controllato da DSP

codice generato verrà visualizzato in una finestra a parte come mostrato in Figura 3.21.

Una volta generato il codice lo si salva in una cartella apposita e lo si ricarica nel programma Code Composer Studio (CCS). Per compilare il codice bisogna selezionare **Project** → **Build** per dare forma al progetto. Se il progetto è stato compilato correttamente in CCS appare la scritta *Build Complete*. A questo punto si può connettere l'emulatore XDS100 della Texas Instruments alla porta USB del PC per poter verificare il corretto funzionamento del codice generato. In CCS si seleziona **Debug** → **Connect** per connettere il computer al DSP; se la connessione è avvenuta con successo compare nella parte in basso a sinistra della finestra di CCS lo stato di connessione come in Figura 3.22.

Dopo aver stabilito la connessione si passa al caricamento del codice nel DSP. Il modo più semplice per fare ciò è quello di selezionare **File** → **Load Program** e specificare il file (con estensione .out) opportuno. Si noti che questa procedura funziona solamente per le versioni RAM Debug e RAM Release. Per far funzionare il codice nel DSP bisogna selezionare prima **Debug** → **Reset CPU**,

3.7 Esempio di utilizzo di SmartCtrl: progetto di un controllo ad anello singolo



```
PSIM - C Code - [C:\TI 1-Ch DC-DC\1-ch dc-dc buck.c]
File Edit Options Window Help
C:\TI 1-Ch DC-DC\1-ch dc-dc buck.c
*****
// This code is created by SimCoder Version 2.0 for F28335 Hardware Target
//
// SimCoder is copyright by Powersim Inc., 2009
//
// Date: March 04, 2010 12:46:34
*****
#include <math.h>
#include "PS_bios.h"
typedef float DefaultType;
#define GetCurTime() PS_GetSysTimer()

interrupt void Task();
void TaskS3();

#define Freq 250000
DefaultType Vref = 3.3;
interrupt void Task()
{
    DefaultType fVDC3, fPSM_ADC1, fZOH3, fSUM4, fFILTER_D2, fLIMIT_UPPER2;
    PS_EnableIntr();

    fVDC3 = Vref;

    fPSM_ADC1 = PS_GetDcAdc(0);

    fZOH3 = fPSM_ADC1;

    fSUM4 = fVDC3 - fZOH3;
}
```

Figura 3.21: Esempio di codice generato

poi **Debug** → **Restart** e infine **Debug** → **Go Main** per andare al punto d'inizio del *main program*, come nella Figura 3.23.

Per lanciare il programma basta selezionare **Debug** → **Run**, per stopparlo **Debug** → **Halt** e per disconnettere il kit **Debug** → **Disconnect**.

Per una descrizione più dettagliata del modulo TI F28335 Hardware Target e sul trasferimento di codice da PSIM al dispositivo si rimanda alla guida fornita da Powersim [6].

3.7 Esempio di utilizzo di SmartCtrl: progetto di un controllo ad anello singolo

Il convertitore DC/DC scelto in questo esempio è un Buck controllato in tensione. Il regolatore di tensione da progettare è contornato in rosso, come mostrato in Figura 3.24.



Figura 3.22: Stato Disconnesso (sinistra) e Connesso (destra)

```

1_ch_dc_dc_buck.c
void main()
{
  Initialize();
  PS_EnableIntr(); // Enable Global interrupt INTM
  PS_EnableDbgm();
  for (;;) {
  }
}

```

Figura 3.23: Punto d'inizio del main program

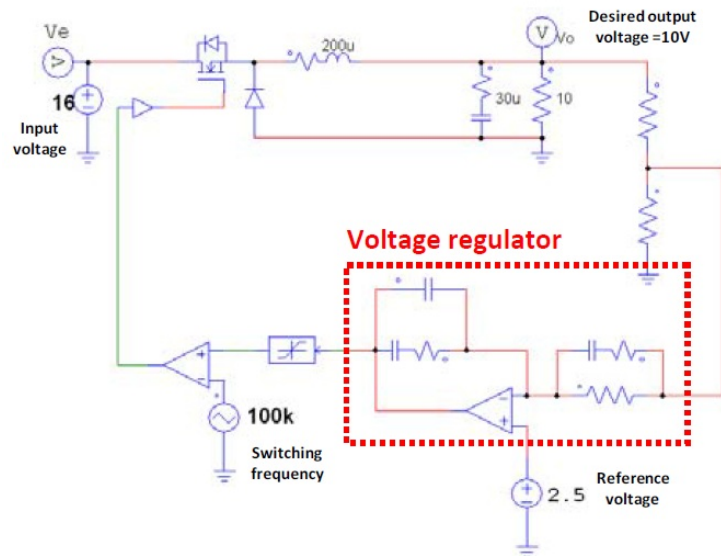


Figura 3.24: Sistema considerato

Il procedimento da seguire per progettare l'anello di regolazione della tensione di uscita prevede i punti seguenti:

1. Definizione del convertitore

Selezionando il menù a tendina **Plant** e scegliendo **Buck(voltage mode controlled)** si utilizza il convertitore nella modalità considerata. Si completa l'inserimento dei valori del circuito e si preme OK.

3.7 Esempio di utilizzo di SmartCtrl: progetto di un controllo ad anello singolo

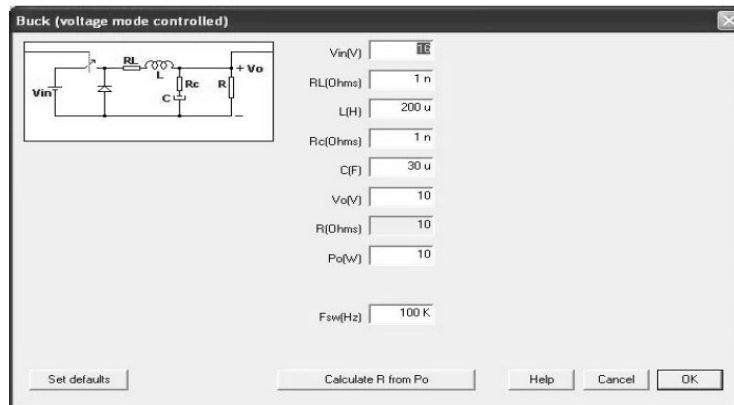


Figura 3.25: Inserimento valori del circuito

2. Scelta del sensore

Una volta scelto il convertitore, in base alla variabile da controllare il software SmartCtrl mostra una selezione appropriata dei sensori che possono essere impiegati. Nel nostro caso scegliamo come sensore di tensione un **Voltage Divider** e in questo caso dobbiamo inserire un valore di tensione di riferimento (2.5 V in questo esempio). SmartCtrl calcola automaticamente il guadagno del sensore e il valore del resistore da inserire nel Voltage Divider viene inserito da SmartCtrl assieme ai valori dei componenti del regolatore.

3. Scelta del regolatore

Si seleziona il tipo di regolatore dal menù a tendina come mostrato in Figura 3.26.

Il tipo di regolatore dipende dal convertitore controllato. In questo esempio, dato che il convertitore è un sistema del secondo ordine, la scelta migliore è un regolatore di tipo **PID** (Type 3) in modo da ottenere un margine di fase appropriato ed una banda sufficientemente estesa. Si inseriscono quindi i valori del guadagno del modulatore G_{mod} e della resistenza R_{11} .

4. Scelta della frequenza di taglio e del margine di fase

SmartCtrl fornisce una metodologia grafica intuitiva per la scelta della frequenza di taglio e del margine di fase, attraverso la *Solution Map*. Cliccando sul tasto **Set** compare la Solution Map come in Figura 3.27.

L'asse delle ascisse della Solution Map è la frequenza di taglio mentre l'asse delle ordinate rappresenta il margine di fase. In base al convertitore scelto e al tipo di regolatore impiegato, SmartCtrl genera un'area marcata in bianco nel grafico che rappresenta l'insieme delle soluzioni che portano alla stabilità del sistema complessivo. E' possibile anche selezionare la frequenza di taglio e il margine di fase desiderati inserendo i valori negli spazi e cliccando il tasto

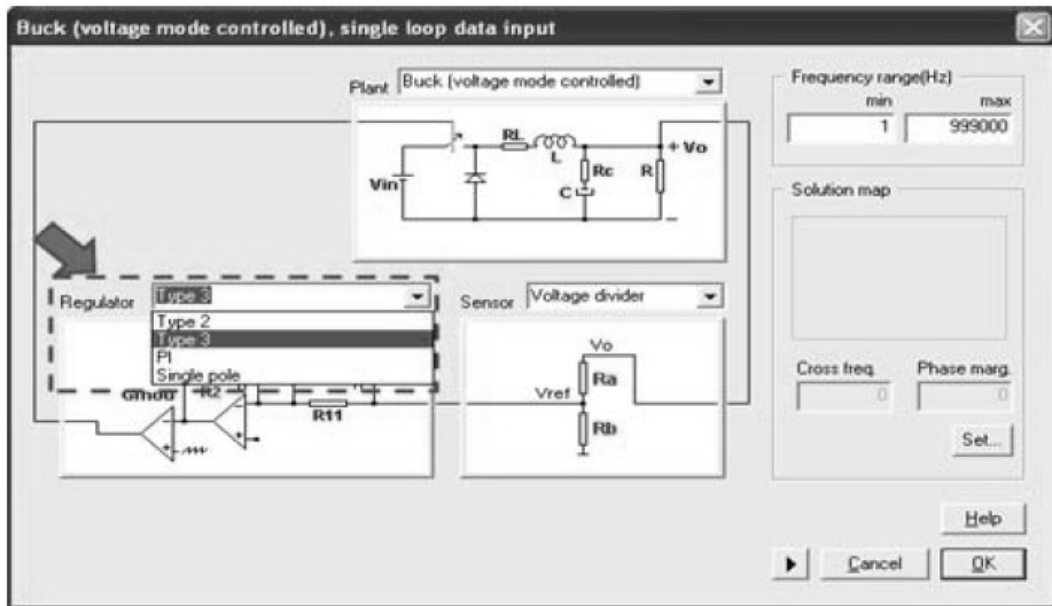


Figura 3.26: Scelta del regolatore

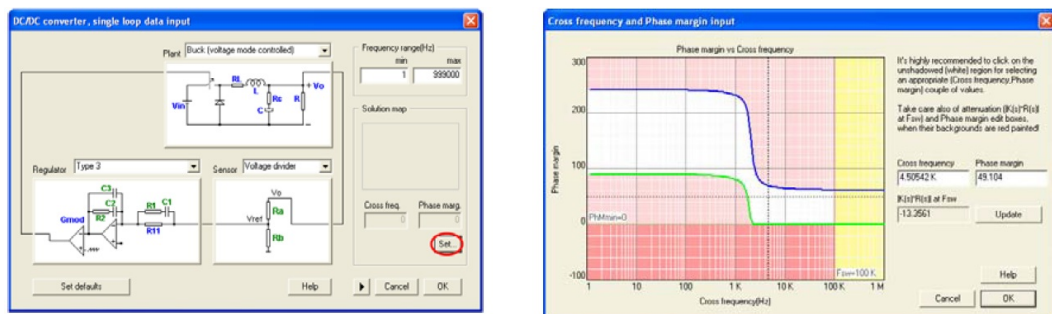


Figura 3.27: Solution Map

Update, oppure cliccando direttamente con il tasto sinistro nel grafico. Dato un particolare progetto, l'attenuazione data dal sensore e dal regolatore alla frequenza di commutazione è calcolata e mostrata nella sezione $|K(s)*R(s)|$ at F_{sw} . Si noti che se non è presente un'attenuazione sufficiente alla frequenza di commutazione il sistema presenterà oscillazioni ad alte frequenze.

Inoltre, se il progetto non è propriamente corretto le sezioni contenenti i valori appena citati assumono uno sfondo rosso invitando l'utente ad un nuovo progetto.

Una volta ultimato il progetto basta cliccare il tasto OK e il programma passa automaticamente alla visualizzazione delle prestazioni del sistema in termini di diagramma di Bode, di Nyquist e di risposta ai transitori.

3.7 Esempio di utilizzo di SmartCtrl: progetto di un controllo ad anello singolo

5. Analisi delle prestazioni dell'anello di controllo e ottimizzazione

Il programma SmartCtrl permette di analizzare in modo intuitivo le prestazioni del sistema tramite i grafici citati sopra e riportati in Figura 3.28. Entrando nel menù **View** o selezionando i tasti opportuni nella barra degli strumenti sulla destra si può scegliere di visualizzare il diagramma di Bode delle F.d.t. del convertitore, del regolatore, dell'anello aperto e dell'anello chiuso, come la risposta transitoria al gradino in ingresso o ad una variazione a gradino del riferimento.

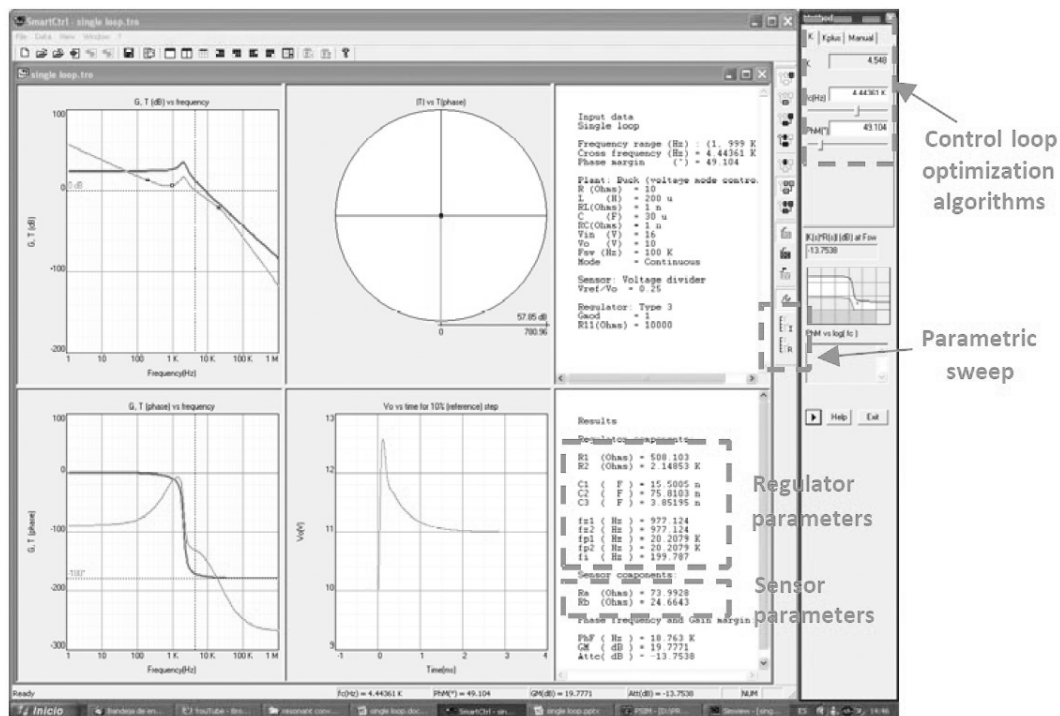


Figura 3.28: Diagrammi per l'analisi delle prestazioni del sistema

In aggiunta, selezionando in SmartCtrl **Data** → **Parameter sweep Input parameter** oppure **Regulator components** si può effettuare l'analisi della sensibilità del sistema. La Figura 3.29 mostra la finestra di dialogo di variazione parametrica delle grandezze di ingresso e delle grandezze del regolatore.

Selezionando un parametro in particolare e scorrendo la barra a fianco si può valutare come cambia il comportamento dell'anello di controllo al variare del parametro stesso.

6. Conferma del progetto del regolatore

Dopo aver completato il progetto, SmartCtrl fornisce i valori dei componenti del sensore e del regolatore. Il circuito e i parametri del regolatore possono essere esportati selezionando **File** → **Export** → **Regulator** → **To**

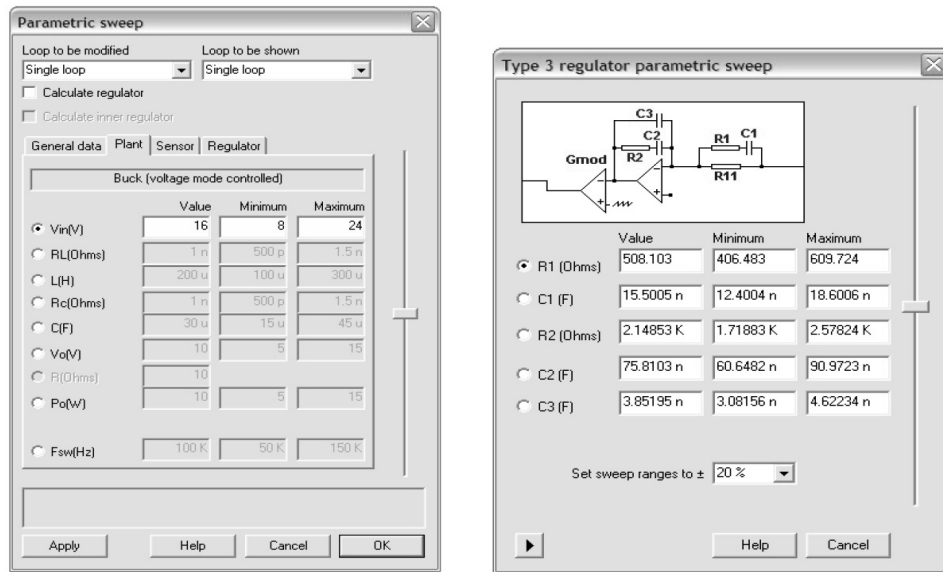


Figura 3.29: Variazione parametrica delle grandezze di ingresso e delle grandezze del regolatore

PSIM(schematic), mentre per confermare il progetto può essere effettuata una simulazione della risposta nel dominio del tempo.

Lo schematico definitivo di questo esempio è mostrato in Figura 3.30, in cui è mostrato anche il risultato della simulazione della risposta dell'anello di controllo alla variazione del carico di un fattore 0.5. Si può notare che l'anello risponde molto bene al cambiamento, con un lieve undershoot e con un tempo di assestamento molto breve.

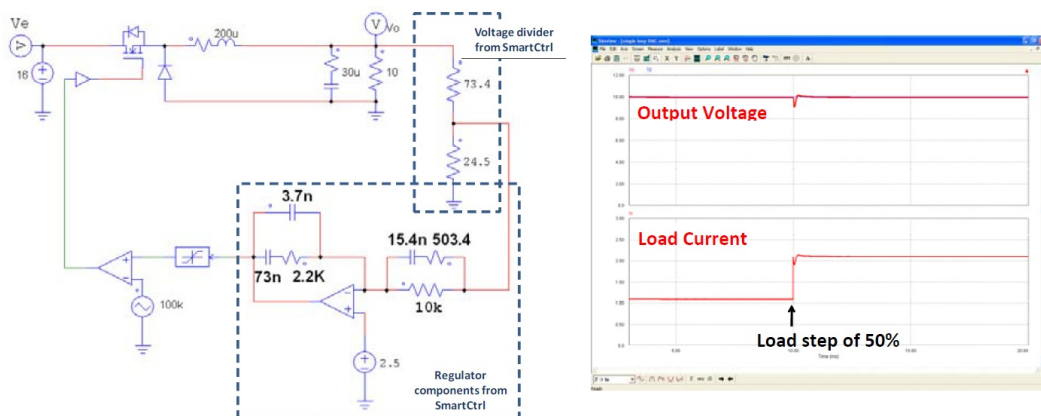


Figura 3.30: Circuito definitivo e risposta dell'anello alla variazione del carico di un fattore 0.5

Capitolo 4

Controllo e simulazioni del sistema di carica/scarica delle batterie

4.1 Aspetti generali del controllo

L'algoritmo di controllo della carica/scarica delle batterie è implementato in un DSP che comunica con il sistema tramite la scheda di interfaccia. Il concetto alla base di questo algoritmo può essere chiarito osservando la Figura 4.1.

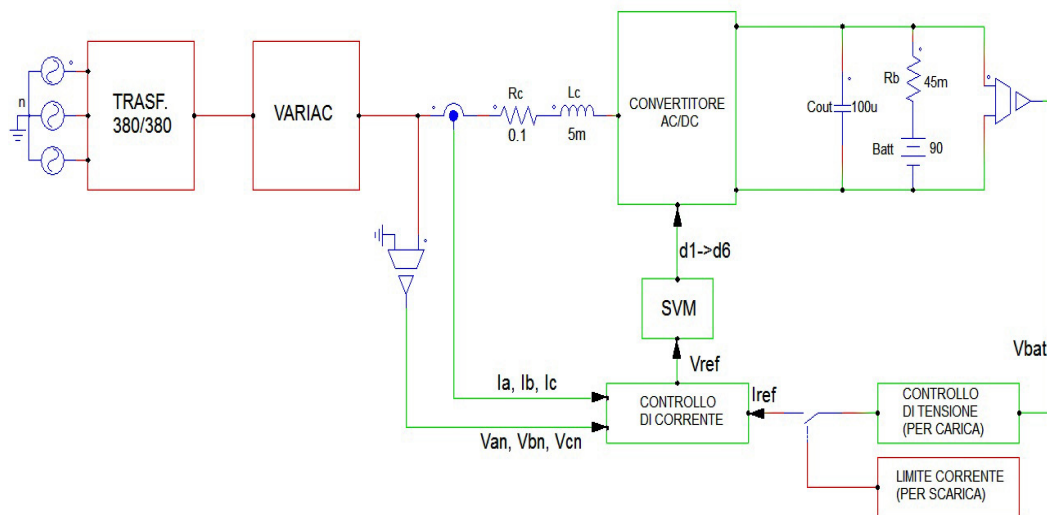


Figura 4.1: Sistema di controllo per la carica/scarica

La scelta di caricare o scaricare le batterie è effettuata tramite un interruttore manuale esterno che permette quindi di scegliere il sistema di controllo adeguato. I valori istantanei delle correnti e delle tensioni di linea rilevati dai sensori, assieme al valore istantaneo di tensione ai capi del banco batterie,

vengono mandati al DSP dove sono implementati i controlli di corrente e di tensione.

L'anello di corrente interno ha l'obiettivo di controllare la corrente di linea, facendola seguire un riferimento generato dall'esterno in modo da garantire un fattore di potenza pari a 1 (nel caso della *carica*) o a -1 (nel caso della *scarica*). Il valore assoluto massimo di questo riferimento è dato da un potenziometro regolabile manualmente.

Lo scopo del sistema di controllo della *carica* è quello di controllare la tensione di batteria V_{bat} fino al raggiungimento del valore massimo di circa 102V. Durante la *scarica*, invece, lo scopo è quello di scaricare le batterie ad una corrente impostata manualmente dall'utente tramite un potenziometro.

L'anello di controllo della tensione (per la *carica*) confronta il valore massimo di riferimento ai capi della batteria (102V) con il valore istantaneo di tensione V_{bat} e, tramite un regolatore, fornisce in uscita il valore di picco istantaneo della corrente di riferimento.

Il valore di picco della corrente di riferimento nel caso della *scarica*, invece, è rappresentato direttamente dal valore impostato nel potenziometro.

L'anello di corrente (sia nel caso della *carica* che della *scarica*) confronta il valore di riferimento di corrente con il valore istantaneo della corrente di linea e, tramite un regolatore, calcola il valore di riferimento della tensione all'ingresso del convertitore che verrà quindi processato dall'algoritmo di modulazione vettoriale SVM (esposto in dettaglio in Appendice A). L'algoritmo di modulazione vettoriale fornisce in uscita i valori istantanei dei segnali di comando dei driver degli interruttori del convertitore AC/DC, in modo da caricare/scaricare opportunamente il banco di batterie.

Il funzionamento dettagliato degli anelli di corrente nel caso della *carica* e della *scarica* delle batterie è spiegato nei prossimi paragrafi, come il funzionamento dell'anello di tensione utilizzato nell'algoritmo di *carica*.

4.2 Studio dell'anello di controllo di corrente per la carica delle batterie

4.2.1 Schema a blocchi

Il circuito del controllo della corrente per la carica delle batterie è riportato in Figura 4.2, mentre in Figura 4.3 è rappresentato il relativo schema a blocchi.

Come si può osservare dalla Figura 4.2 le correnti controllate sono quelle di linea. Per semplificare l'algoritmo di controllo la terna trifase di tali correnti viene trasformata nel sistema di riferimento $\alpha\beta$ ricorrendo alle note equazioni di trasformazione. Essendo il sistema di riferimento stazionario si ricorre ad un regolatore di corrente di tipo Proporzionale-Risonante (PR) in modo da

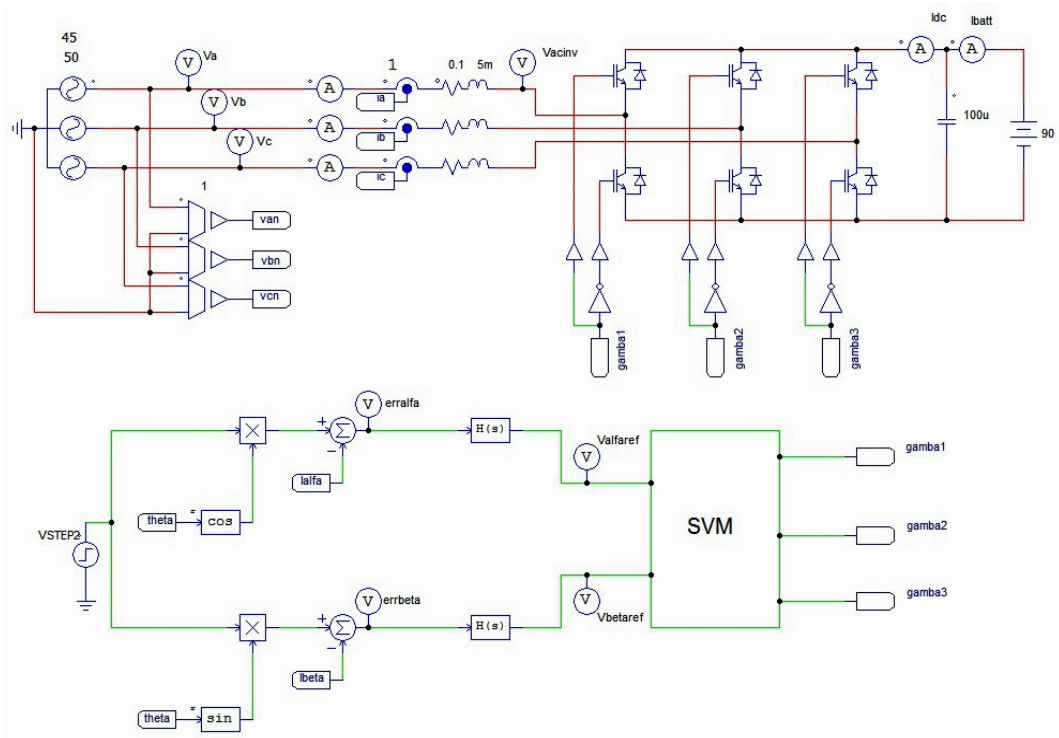


Figura 4.2: Schema del circuito di controllo della corrente per la carica

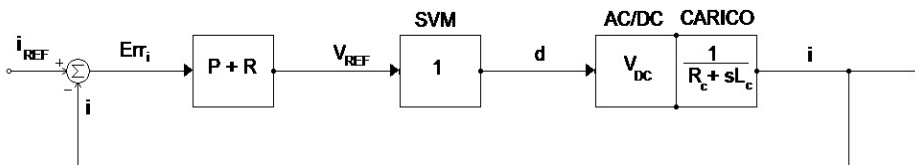


Figura 4.3: Schema a blocchi del controllo di corrente

ottenere un errore a regime nullo (vedi [9]); in alternativa avremmo dovuto operare in un sistema di riferimento dq ed ottenere le stesse prestazioni utilizzando un regolatore Proporzionale-Integrale (PI).

Dallo schema a blocchi di Figura 4.3 emerge che la corrente di riferimento voluta i_{REF} viene confrontata con la corrente di linea istantanea misurata dai sensori di corrente, per entrambe le componenti α e β . Il risultato del confronto viene processato dal regolatore di corrente in modo da ottenere in uscita il valore della tensione di riferimento da mandare al blocco modulatore rappresentato dalla Space Vector Modulation (SVM). In uscita dal blocco SVM ci sono i segnali di comando da inviare ai sei interruttori del convertitore AC/DC (vedi [10]). Il guadagno introdotto dal convertitore è pari alla tensione lato continua V_{DC} e un ulteriore blocco è costituito dall'ammittenza dovuta all'induttore L_C

e al resistore R_C .

Il segnale di riferimento di corrente (come si può vedere da Fig. 4.2) è costituito da una sinusoide con valore di picco assegnato pari V_{STEP} e fase pari al *coseno* (nel caso della componente di riferimento α o il *seno* nel caso della componente β) della fase istantanea ($theta$) della tensione di linea, calcolata con l'*arcotangente* come riportato in Figura 4.4.

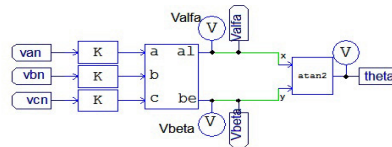


Figura 4.4: Metodo per il calcolo della fase istantanea della tensione di linea

Moltiplicando il valore di picco della corrente per il *coseno* (o il *seno*) di $theta$ si ottiene, mediante il controllo, uno sfasamento pressochè nullo tra corrente e tensione di linea, e quindi anche un fattore di potenza unitario in ingresso alla rete.

4.2.2 Il regolatore PR

Il regolatore PR in un sistema di riferimento stazionario permette di ottenere le stesse prestazioni di un regolatore PI in un sistema di riferimento sincrono, con dei miglioramenti dal punto di vista della risposta transitoria. La funzione di trasferimento di un regolatore PR è espressa dall'equazione 4.1 e un esempio di diagramma di Bode con modulo e fase della funzione di trasferimento del regolatore è riportato in Figura 4.5.

$$H_{PR}(s) = K_P + \frac{2K_R\omega_c s}{s^2 + 2\omega_c s + \omega_0^2} \quad (4.1)$$

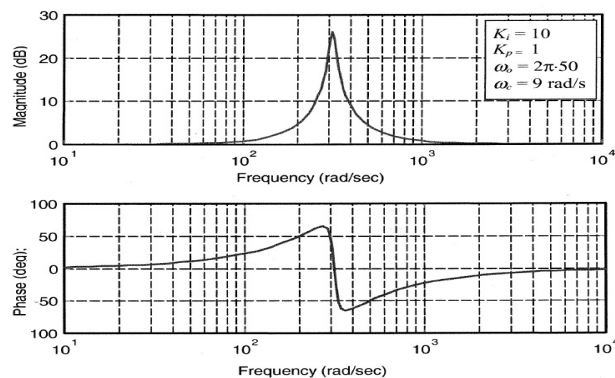


Figura 4.5: Diagramma di Bode della f.d.t. del regolatore PR

Dalla Figura 4.5 si nota un guadagno molto elevato in corrispondenza della frequenza di risonanza.

Le costanti K_R e K_P sono proprie dei regolatori Proporzionale e Risonante, ω_0 è la pulsazione fondamentale pari a $2\pi f_0$ con f_0 pari a 50Hz e ω_c è una costante corrispondente ad una pulsazione propria del regolatore risonante (vedi [11], [12]). La costante K_P ha la funzione di migliorare la risposta transitoria del sistema, come accade per il parametro proporzionale di un regolatore PI. Il parametro ω_c invece è usato per impostare l'altezza del picco di risonanza.

Nelle Figure 4.6, 4.7 e 4.8 possiamo apprezzare come cambia l'andamento in frequenza del regolatore PR al variare rispettivamente dei parametri K_R , ω_c e K_P (vedi [13]).

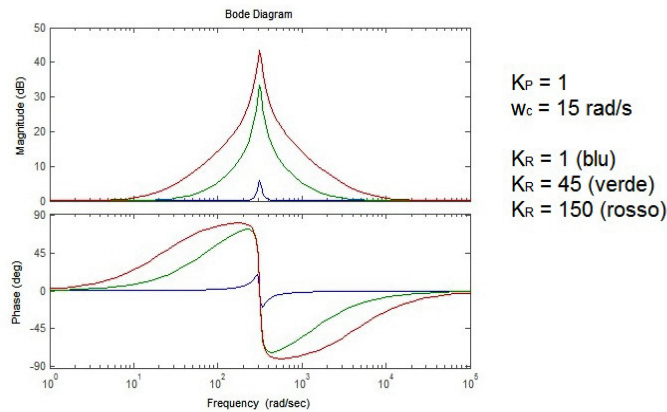


Figura 4.6: Diagramma di Bode del regolatore al variare di K_R

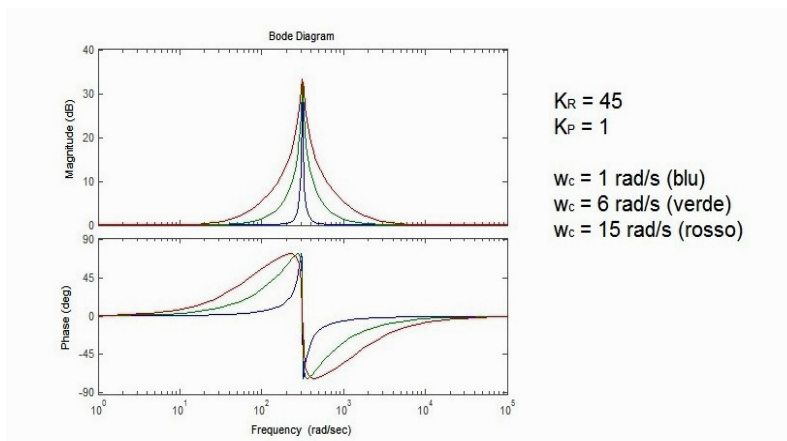


Figura 4.7: Diagramma di Bode del regolatore al variare di ω_c

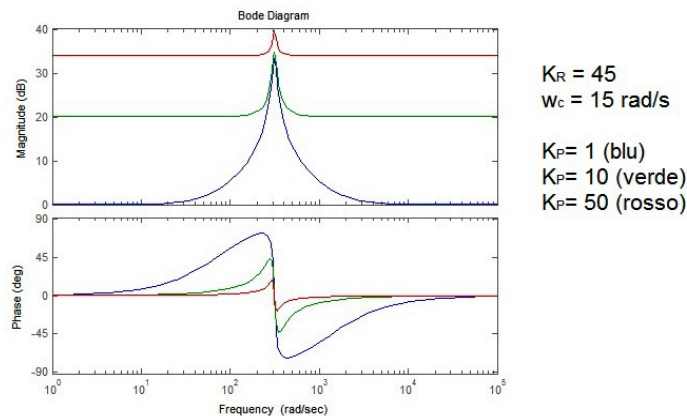


Figura 4.8: Diagramma di Bode del regolatore al variare di K_P

Osservando le curve delle Figure 4.6, 4.7 e 4.8 si può concludere che l'altezza del picco di risonanza aumenta con l'aumentare di ω_c , comportando allo stesso tempo un lieve aumento della banda del regolatore. Un aumento di K_R porta invece all'allargamento del picco di risonanza e quindi ad un aumento della banda del regolatore, considerando in questo caso che un valore troppo elevato può comportare l'instabilità del sistema nel caso di una tensione di rete notevolmente distorta. Un aumento di K_R , infine, comporta un aumento del guadagno del regolatore.

In seguito a varie prove e simulazioni si è dedotto che ω_c deve assumere solitamente un valore nell'intervallo 5-15 rad/s per poter sopperire all'eventuale distorsione della tensione di rete. Si è inoltre dedotto che la variazione di K_R non influisce sulle prestazioni del sistema dal punto di vista della risposta transitoria, che è invece regolata dal parametro K_P come già anticipato in precedenza; precisamente, il sistema risponde più velocemente all'aumentare del parametro K_P .

Queste osservazioni suggeriscono un semplice procedimento per progettare un regolatore PR: inizialmente si sceglie un guadagno K_P tale che il regolatore sia stabile e dia una risposta transitoria soddisfacente, in seguito si progetta la componente risonante in modo da ottenere modulo e fase desiderati garantendo comunque la stabilità del sistema.

4.2.3 Dimensionamento del regolatore

Il progetto del regolatore PR fa riferimento all'anello di controllo della corrente riportato in Figura 4.3.

Il regolatore deve essere dimensionato in modo da garantire la stabilità del sistema e di ottenere una velocità di risposta adeguata (vedi [14]). Per garantire

ciò è stato analizzato l'intero sistema calcolandone la funzione di trasferimento ad anello aperto $G_{OL}(s)$:

$$G_{OL}(s) = H_{PR}(s) \cdot V_{DC} \cdot \frac{1}{R_C + sL_C} \quad (4.2)$$

e la funzione di trasferimento ad anello chiuso $G_{CL}(s)$:

$$G_{CL}(s) = \frac{G_{OL}(s)}{1 + G_{OL}(s)} = \frac{H_{PR}(s) \cdot V_{DC}}{R_C + sL_C + H_{PR}(s) \cdot V_{DC}} \quad (4.3)$$

Il diagramma di Bode del blocco corrispondente all'ammettenza di ingresso, utile alla determinazione dell'andamento del sistema, è riportato di seguito in Figura 4.9.

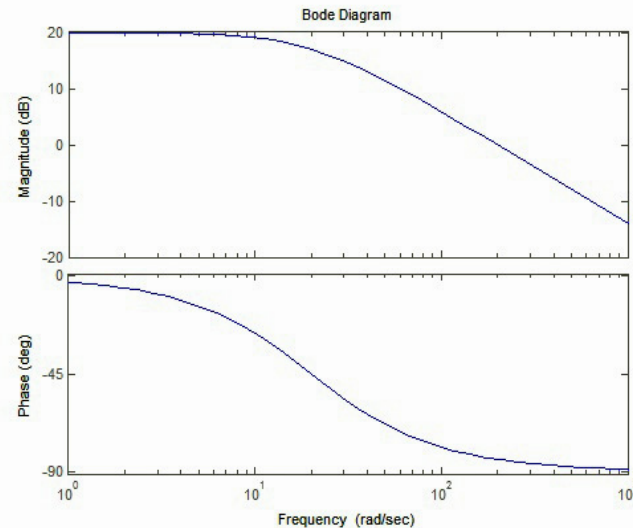


Figura 4.9: Diagramma di Bode della f.d.t. corrispondente all'ammettenza di ingresso

Per trovare i valori dei tre parametri del regolatore si considerano le seguenti specifiche che deve soddisfare il sistema, imponendo inizialmente un valore di ω_C pari a 15rad/s:

- Banda passante del sistema a catena chiusa pari a circa un decimo della frequenza di commutazione del convertitore AC/DC, quindi $f_{CR} \cong 1\text{KHz}$;
- Margine di fase del sistema a catena aperta superiore a 70°.

La prima specifica si ottiene imponendo:

- $|G_{CL}(j\omega_{CR})| = 1$.

La seconda, invece, è soddisfatta dalla relazione:

- $PM = \angle G_{OL}(j\omega_{CR}) + 180^\circ$.

Dalla soluzione delle equazioni derivanti dalle due specifiche del sistema è possibile determinare i valori del regolatore PR tramite Matlab, arrotondabili opportunamente ai valori seguenti:

$$K_P = 1$$

$$K_R = 45$$

Per cui la funzione di trasferimento del regolatore è espressa da:

$$H_{PR}(s) = \frac{s^2 + 1380s + 98696}{s^2 + 30s + 98696}$$

Gli andamenti delle funzioni di trasferimento ad anello aperto e ad anello chiuso del sistema sono riportati rispettivamente in Figura 4.10 e in Figura 4.11.

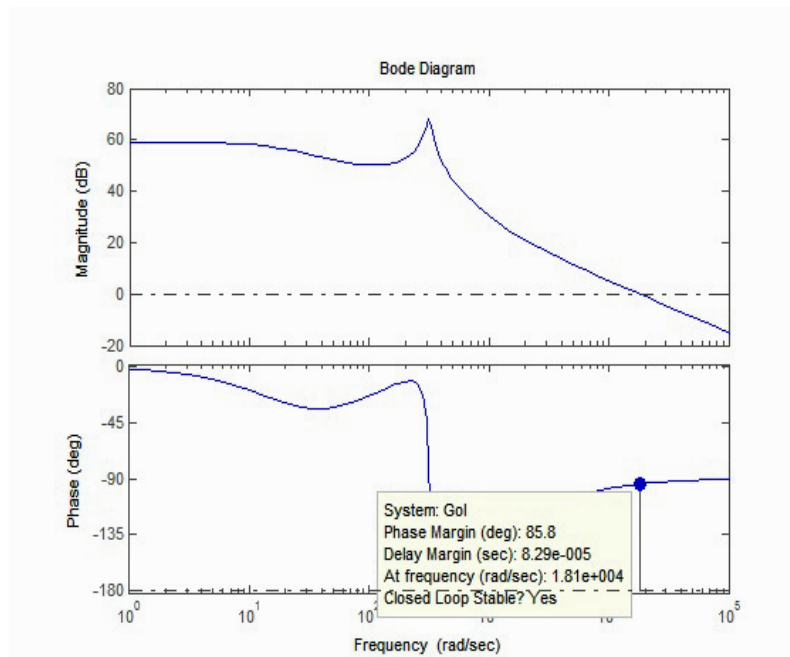


Figura 4.10: Diagramma di Bode della f.d.t. ad anello aperto del sistema

Dalla Figura 4.11 si può notare come la frequenza di attraversamento f_{CR} del sistema sia pari circa a 1KHz.

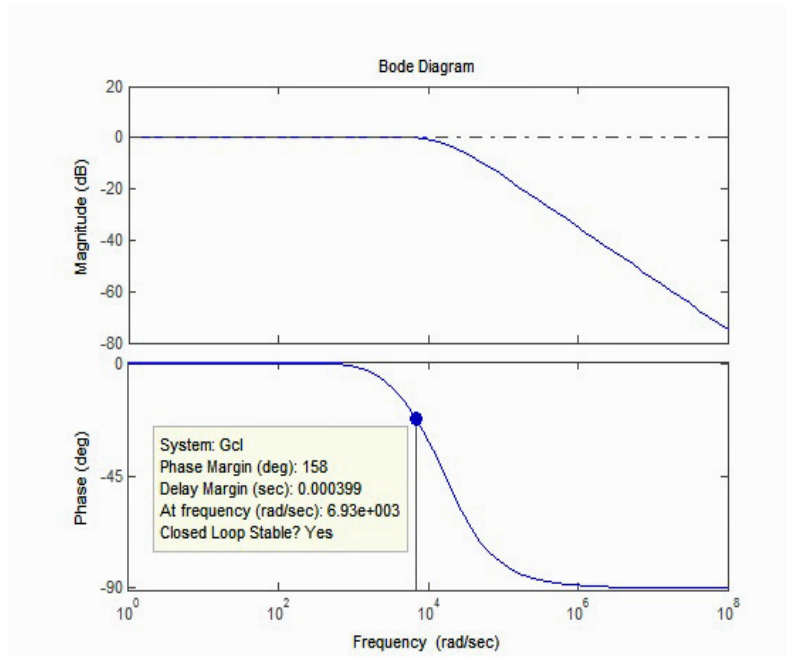


Figura 4.11: Diagramma di Bode della f.d.t. ad anello chiuso del sistema

4.2.4 Simulazioni del controllo di corrente dal punto di vista analogico

Le simulazioni sono state effettuate con il software di simulazione PSIM e lo schema del circuito è riportato in Figura 4.2. Nel blocco regolatore è stata inserita la funzione di trasferimento $H_{PR}(s)$ calcolata nel paragrafo precedente.

Per studiare il comportamento del sistema al variare dell'ampiezza del segnale di riferimento di corrente è stato inserito un generatore a gradino che passa da un valore di picco iniziale pari a 2A ad un valore di picco finale pari a 8A.

Le forme d'onda della corrente di riferimento $i_{alfaRef}$ (in blu) e della corrente di linea trasformata i_{alfa} (in rosso) sono riportate in Figura 4.12.

In Figura 4.13 si possono vedere invece gli andamenti delle tre correnti di linea nell'intervallo di variazione a gradino della corrente di riferimento.

Dai risultati delle simulazioni si osserva che le correnti seguono perfettamente il loro riferimento dopo un intervallo di tempo pari a circa due periodi di commutazione.

Di seguito sono riportati in Figura 4.14 gli andamenti della corrente e della tensione di fase, del segnale in ingresso err_{alfa} al regolatore e del segnale in uscita dal regolatore $V_{alfaRef}$.

Dalla figura 4.14 si osserva che la corrente e la tensione di fase sono perfettamente in fase, fornendo così un fattore di potenza pari a 1.

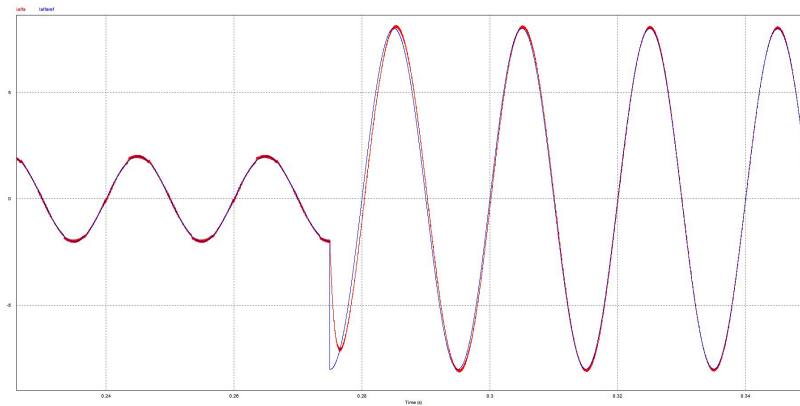


Figura 4.12: Forme d'onda delle correnti

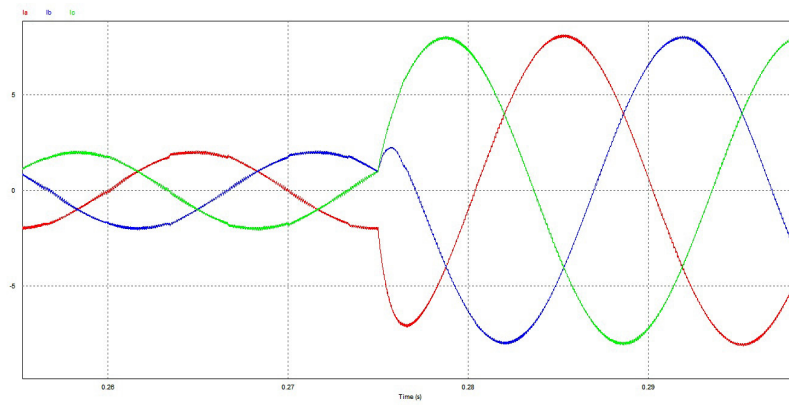


Figura 4.13: Andamento delle tre correnti di linea

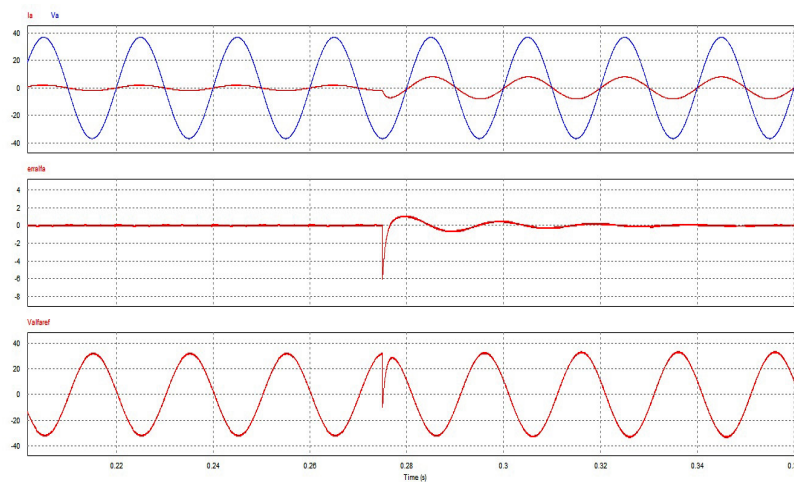


Figura 4.14: Segnali in ingresso e in uscita dal regolatore

4.2.5 Studio e simulazioni del controllo di corrente dal punto di vista digitale

Per simulare il comportamento del sistema nel *dominio-z*, e quindi dal punto di vista digitale, si modificano le funzioni di trasferimento ricorrendo alla nota trasformazione di Tustin:

$$s = \frac{2}{T} \cdot \frac{z - 1}{z + 1} \quad (4.4)$$

che ci permette di ottenere, sostituendo il valore di s ottenuto dall'eq. 4.4 nella funzione di trasferimento corrispondente espressa nel dominio- s (eq. 4.1), la funzione di trasferimento del regolatore nel dominio- z :

$$H_{PR}(z) = \frac{b_0 z^2 + b_1 z + b_2}{a_0 z^2 + a_1 z + a_2} \quad (4.5)$$

dove i coefficienti b_n e a_n sono determinati tramite le opportune equazioni in Matlab, considerando $T=10^{-4}$ s come l'inverso della frequenza di campionamento che è pari a 10KHz (vedi [15]).

La funzione di trasferimento del regolatore ottenuta dalle equazioni appena considerate risulta essere la seguente:

$$H_{PR}(z) = \frac{1.067z^2 - 1.996z + 0.9296}{z^2 - 1.996z + 0.997} \quad (4.6)$$

L'andamento della f.d.t. definita sopra (eq. 4.6) segue lo stesso andamento della rispettiva f.d.t. nel dominio- s , come possiamo vedere dalla Figura 4.15 dove la f.d.t. nel dominio- z è tracciata con linea verde mentre quella nel dominio- s è tracciata con linea blu.

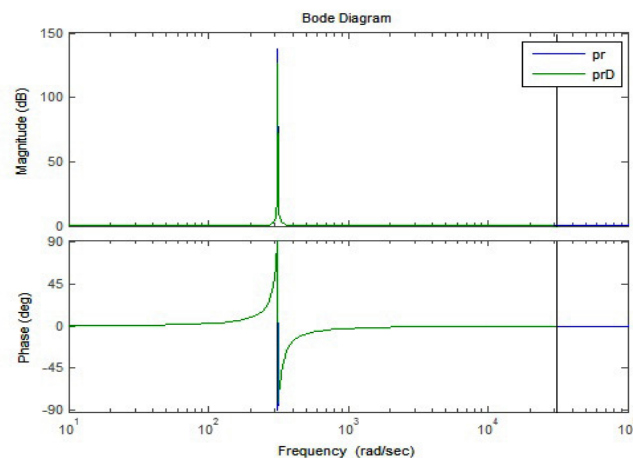


Figura 4.15: Confronto tra gli andamenti delle f.d.t. in dominio- s e in dominio- z

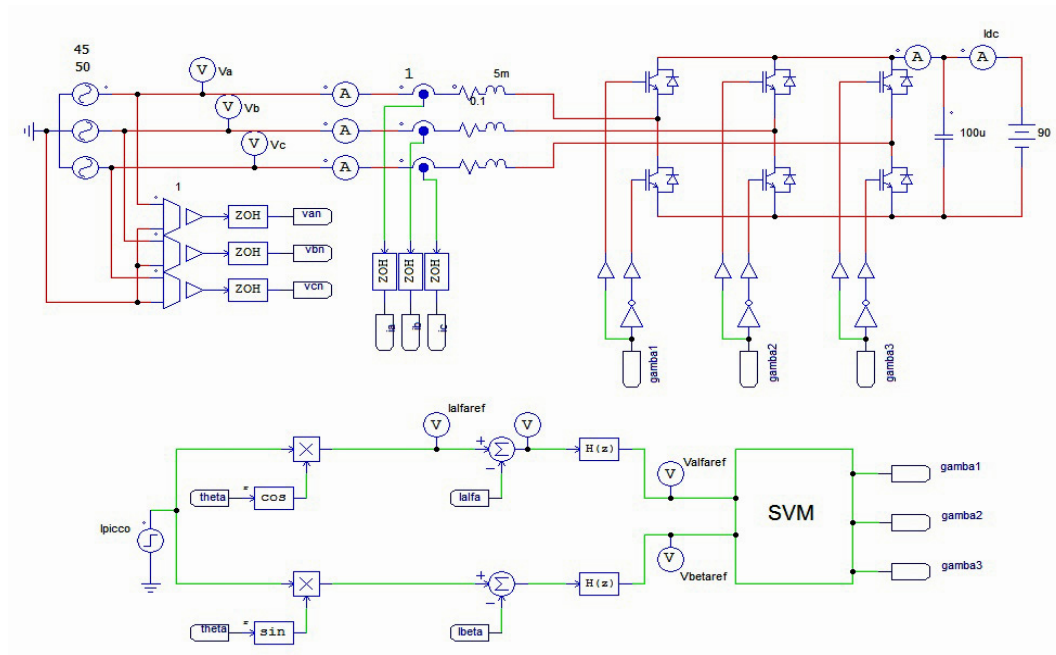


Figura 4.16: Sistema in esame dal punto di vista digitale

Il sistema in esame (riportato in Figura 4.16) è stato simulato dal punto di vista digitale usando il software di simulazione PSIM e modificandolo opportunamente inserendo dei campionatori alla frequenza di 10KHz e modificando le f.d.t. dei regolatori.

I risultati delle simulazioni effettuate con questo sistema digitale sono riportate di seguito: in Figura 4.17 sono rappresentate la corrente i_{alfa} e il suo riferimento $i_{alfaref}$ e in Figura 4.18 sono riportati gli andamenti delle tre correnti di linea.

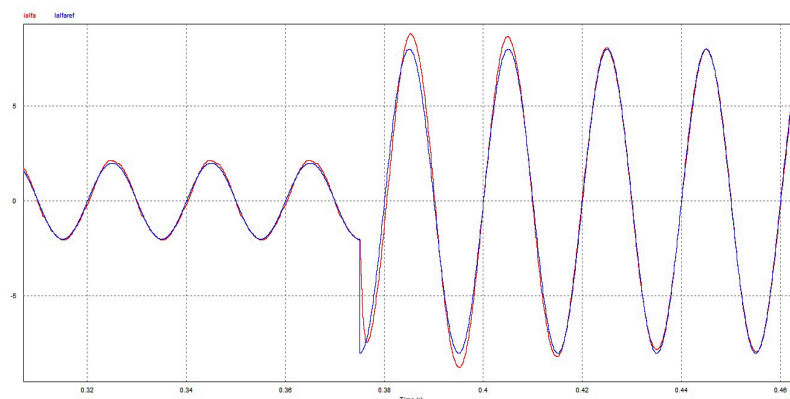


Figura 4.17: Andamento della corrente e del suo riferimento

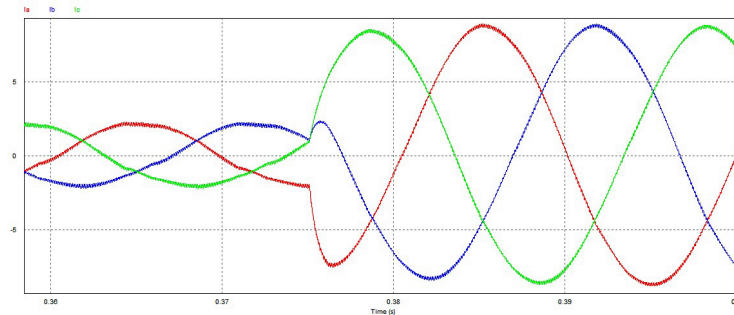


Figura 4.18: Andamento delle tre correnti di linea

Dalle figure 4.17 e 4.18 si vede che, in seguito alla variazione a gradino del riferimento di corrente, il sistema risponde prontamente riassetandosi in un intervallo pari a circa due periodi di commutazione.

4.3 Studio dell'anello di controllo di corrente per la scarica delle batterie

Il circuito del controllo della corrente per la scarica delle batterie è riportato in Figura 4.19.

Come si può osservare il circuito di Figura 4.19 è molto simile a quello di Figura 4.2. Essi differiscono solamente per il fattore moltiplicativo (pari a -1) posto in seguito al blocco moltiplicativo tra il valore di picco della corrente di riferimento e il *coseno* (o il *seno*) della fase istantanea *theta* della tensione. Ciò deriva dal fatto che durante la scarica si vuole ottenere un fattore di potenza pari a -1 tra la corrente di linea e la tensione, cioè uno sfasamento tra le due grandezze pari a 180° .

Lo schema a blocchi dell'anello di corrente rispecchia perfettamente quello riportato in Figura 4.3 e quindi il progetto del regolatore di corrente, sempre di tipo Proporzionale-Risonante (PR), avviene con lo stesso procedimento seguito nel caso della carica delle batterie e riportato nei paragrafi 4.2.1, 4.2.2 e 4.2.3.

4.3.1 Simulazioni del controllo di corrente dal punto di vista analogico

Le simulazioni sono state effettuate con il software di simulazione PSIM e lo schema del circuito è riportato in Figura 4.19. Nel blocco regolatore è stata inserita la funzione di trasferimento $H_{PR}(s)$ calcolata nel paragrafo 4.2.3.

Per studiare il comportamento del sistema al variare dell'ampiezza del segnale di riferimento di corrente è stato inserito un generatore a gradino che

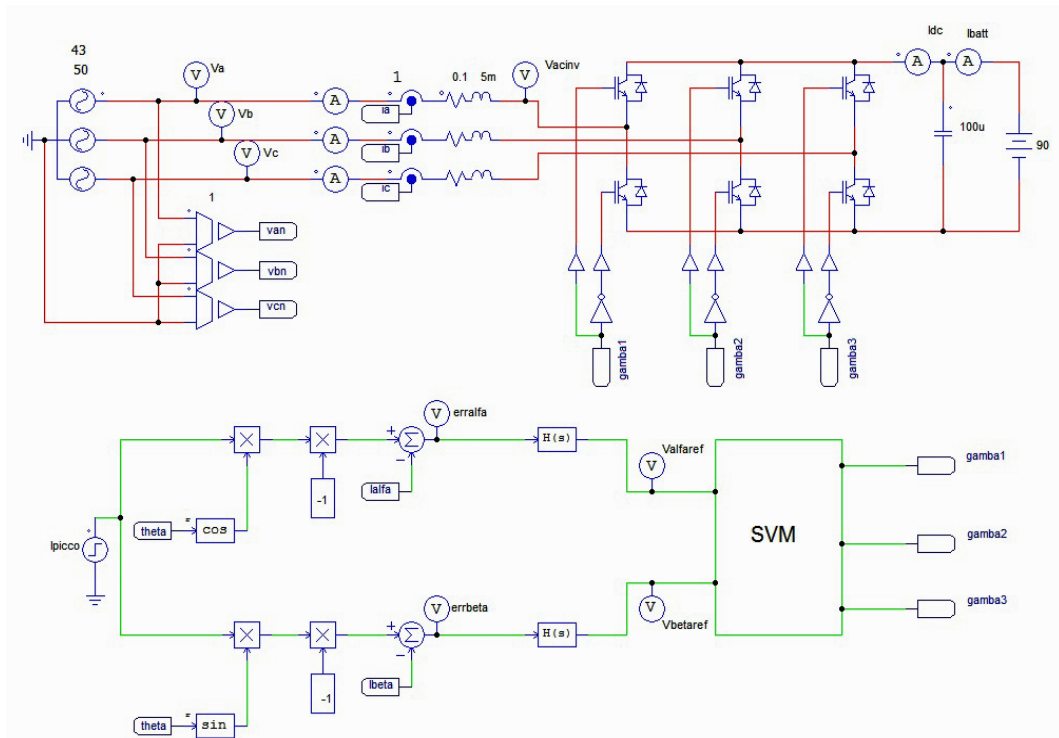


Figura 4.19: Schema del circuito di controllo della corrente per la scarica

passa da un valore di picco iniziale pari a 2A ad un valore di picco finale pari a 8A.

Le forme d'onda della corrente di riferimento $i_{alfaRef}$ (in blu) e della corrente di linea trasformata i_{alfa} (in rosso) sono riportate in Figura 4.20.

Dai risultati delle simulazioni si osserva che le correnti seguono perfettamente il loro riferimento dopo un intervallo di tempo pari a circa due periodi di commutazione.

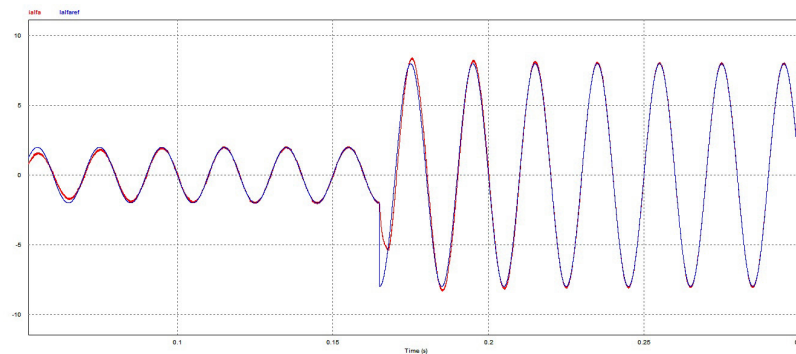


Figura 4.20: Forme d'onda delle correnti

Di seguito sono riportati in Figura 4.21 gli andamenti della corrente e della tensione di fase.

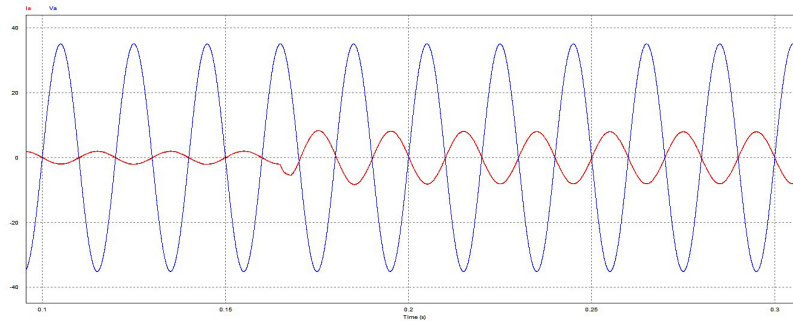


Figura 4.21: Andamento della corrente e della tensione di fase

Dalla figura 4.21 si osserva che la corrente e la tensione di fase sono sfasate esattamente di 180° , fornendo così un fattore di potenza pari a -1 come desiderato.

Nella Figura 4.22 è riportato l'andamento della corrente di fase trasformata $i_{\alpha fa}$, della corrente di batteria i_{batt} e della tensione di batteria V_{batt} durante la scarica con corrente massima pari a 15A. Si può vedere dalla Figura 4.22 come la corrente di batteria sia negativa e come la tensione di batteria scenda con il passare del tempo dal valore di 76.39V al valore di 68.69V.

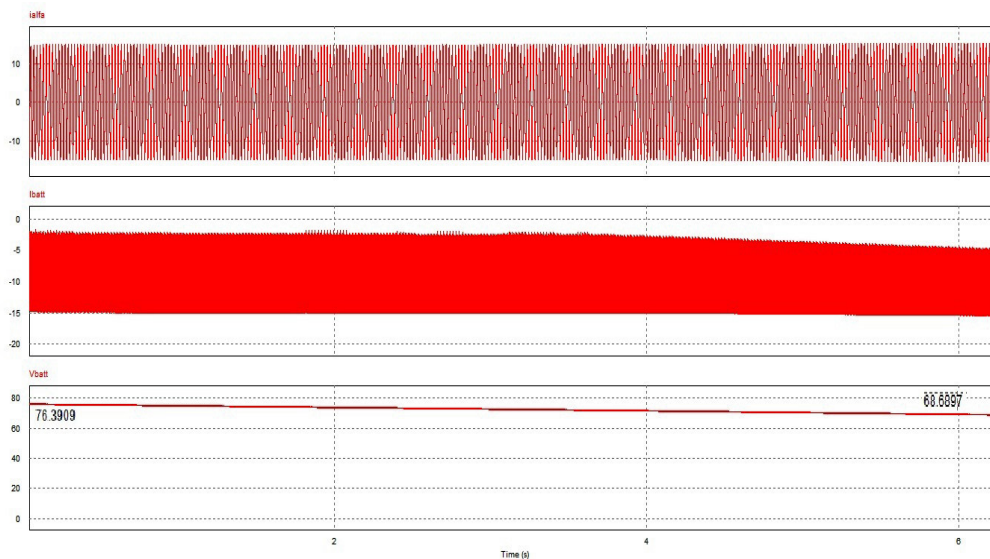


Figura 4.22: Andamento della corrente $i_{\alpha fa}$, della corrente di batteria i_{batt} e della tensione di batteria

4.3.2 Studio e simulazioni del controllo di corrente dal punto di vista digitale

Analogamente al controllo di corrente per la carica delle batterie anche in questo caso si è modificato il circuito opportunamente in modo da renderlo funzionante nel dominio discreto. Seguendo lo stesso procedimento già esposto nel paragrafo 4.2.5 si ottiene la stessa espressione della f.d.t. del regolatore PR (eq. 4.6) usato nel controllo per la carica.

In Figura 4.23 è riportato l'andamento della corrente i_{alfa} che segue il suo riferimento $i_{alfaref}$ dopo circa due periodi di commutazione, mentre in Figura 4.24 si può notare la perfetta opposizione di fase tra la corrente e la tensione di fase.

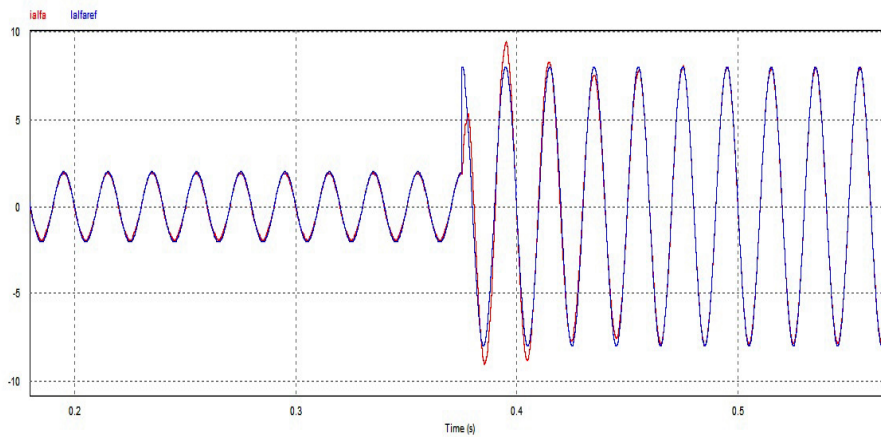


Figura 4.23: Andamento della corrente i_{alfa} e del suo riferimento

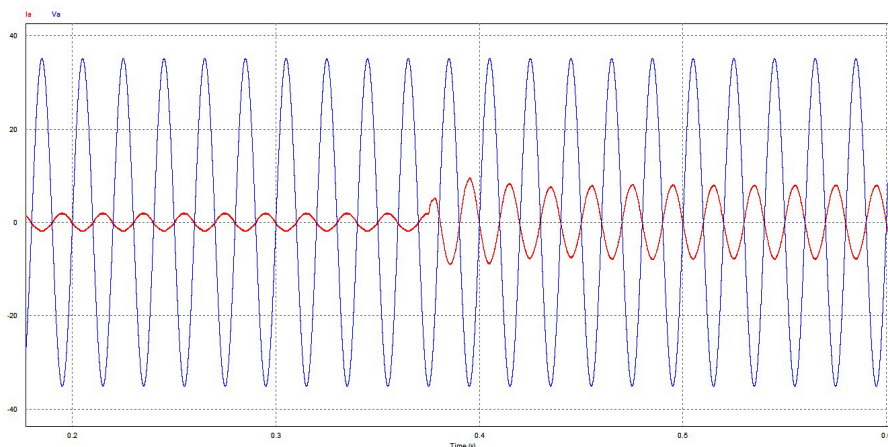


Figura 4.24: Andamento della corrente e della tensione di fase

4.4 Studio dell'anello di controllo di tensione per la carica delle batterie

Per allungare la vita media di una batteria al piombo è necessario caricarla prima con una corrente costante e infine, quando è quasi carica, a tensione costante. In figura 4.25 è riportato il ciclo di carica della batteria (vedi [16]). Quando questa risulta scarica, si ha la carica a corrente costante e la sua tensione inizia a crescere. Poi, quando la tensione raggiunge il valore massimo consentito che in questo caso è di 102V, la corrente deve essere diminuita. In questo caso si parla di carica della batteria a tensione costante.

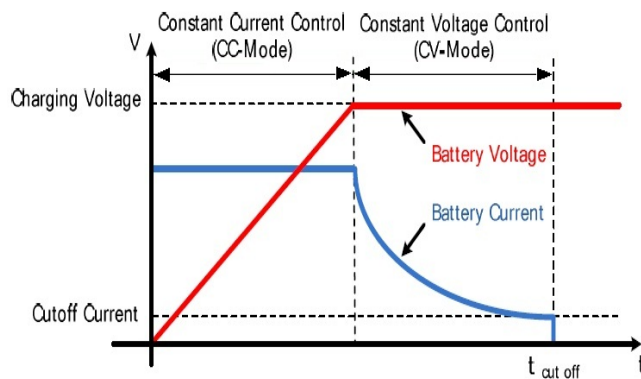


Figura 4.25: Carica di una batteria

4.4.1 Schema a blocchi

Il diagramma a blocchi del controllo di tensione è rappresentato in figura 4.26, mentre il relativo schema di controllo della carica a tensione costante è riportato in 4.27. Il valore della tensione di riferimento (V_{DC_ref}) è pari a 102V, che è la massima tensione di carica consentita dal banco batterie da 90V.

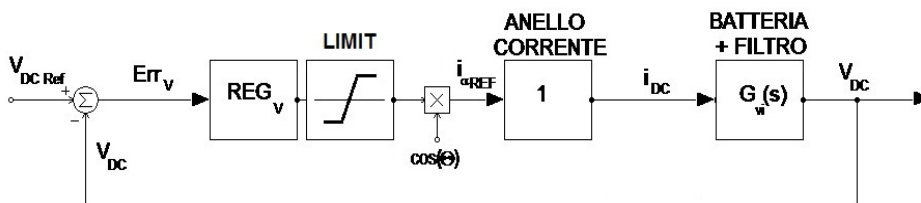


Figura 4.26: Schema a blocchi del controllo di tensione

In figura 4.27 si può notare come l'ampiezza del riferimento di corrente sia fornita in uscita dall'anello di tensione: il valore della tensione di batteria

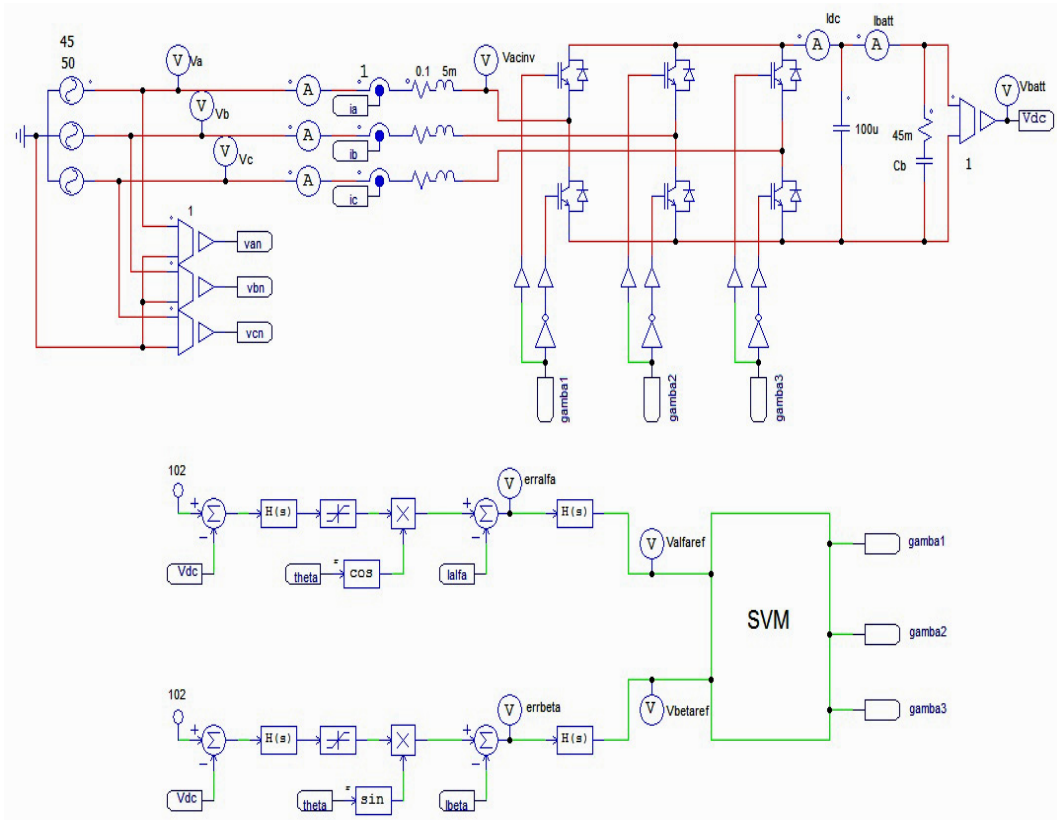


Figura 4.27: Schema del circuito di controllo della tensione

misurato dai sensori viene confrontato con il valore di riferimento (102V) e l'errore Err_V viene processato da un regolatore di tensione (REG_V) opportuno che analizzeremo nei prossimi paragrafi (vedi [8]). Per salvaguardare l'integrità degli interruttori del convertitore AC/DC e della componentistica utilizzata è stato inserito un blocco per limitare il valore assoluto della corrente ad un valore massimo di 15A.

L'anello interno di corrente è lo stesso progettato nel controllo di corrente e ha una banda passante di circa $1KHz$. L'anello esterno di tensione è molto lento quindi la funzione di trasferimento ad anello chiuso dell'anello interno è unitaria, essendo in banda.

Il blocco di carico composto dal pacco batterie (modellato con la serie di una capacità C_b e una resistenza R_b) e dal filtro di uscita (il condensatore C_1) è raffigurato dal punto di vista circuitale in Figura 4.28. La funzione di trasferimento che lo rappresenta è denominata $G_{vi}(s)$ ed è espressa, in modo semplificato dopo alcuni passaggi algebrici, dall'equazione seguente:

$$G_{vi}(s) = \frac{V_{DC}(s)}{i_{DC}(s)} = \frac{1}{s} \cdot \frac{1 + sR_bC_b}{(C_1 + C_b) + sC_1C_bR_b} \quad (4.7)$$

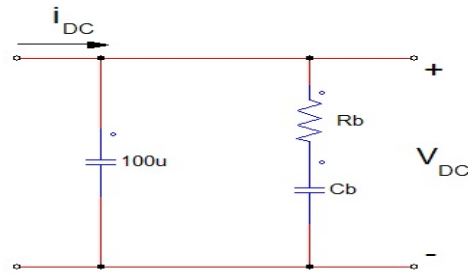


Figura 4.28: Blocco circuitale composto dal pacco batterie e dal filtro di uscita

La resistenza R_b rappresenta la resistenza interna del pacco batterie: ogni batteria è caratterizzata da una resistenza interna di $3\text{m}\Omega$ e quindi la resistenza interna totale della serie delle quindici batterie è pari a $45\text{m}\Omega$. Il valore della capacità C_b verrà stimato nel prossimo paragrafo.

Il condensatore C_1 deve essere dimensionato opportunamente per poter ridurre l'ondulazione di corrente ai capi della batteria. Affinchè ciò si verifichi bisogna che a 10KHz l'impedenza del condensatore C_1 sia almeno un ordine di grandezza inferiore alla resistenza R_b . Dai calcoli si ottiene che il condensatore C_1 deve avere una capacità minima pari a 3.6mF .

Per il nostro sistema è stato deciso di utilizzare come filtro un condensatore già a disposizione di capacità C_1 pari a $100\mu\text{F}$; in questo modo l'ondulazione di corrente nella batteria sarà più accentuata.

Per ovviare al problema si può inserire in serie alla batteria un'induttanza di filtro L_1 dimensionata opportunamente in modo che l'impedenza di C_1 a 10KHz sia inferiore al minimo di un ordine di grandezza rispetto all'impedenza serie dovuta all'induttanza L_1 e alla resistenza R_b . Dai calcoli si ottiene un valore minimo di induttanza pari a circa 1H ; tale valore richiederebbe un induttore molto oneroso e quindi questa ipotesi viene tralasciata per rimanere alla soluzione del filtro con il solo condensatore C_1 .

Calcolo della capacità equivalente della batteria C_b

Per ricavare in forma grafica l'andamento della funzione di trasferimento $G_{vi}(s)$ e per vedere tramite simulazione lo stato di carica della batteria, pur con qualche semplificazione, si è deciso di modellare il banco batterie con una capacità C_b posta in serie ad una resistenza R_b (resistenza interna totale delle batterie pari a $45\text{m}\Omega$).

Il valore di C_b lo si è calcolato in forma grafica dal datasheet della batteria utilizzata, come riportato in Figura 4.29.

Nel grafico riportato si individua una regione in cui le variazioni di tensione e di corrente nel tempo siano lineari, per esempio la zona delimitata in blu nell'intervallo di tempo tra 2 e 6 ore.

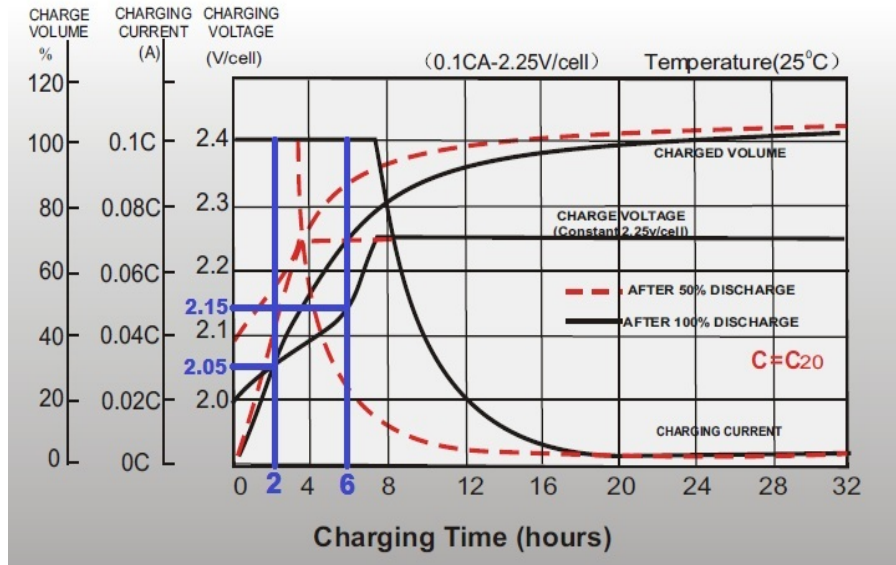


Figura 4.29: Calcolo della capacità di batteria

Da qui si ricava che la variazione di carica ∂Q in questo intervallo è pari a:

$$\partial Q = \int i \cdot dt = (0.1 \cdot 200) \cdot (6 - 2) \cdot 3600 = 288000C \quad (4.8)$$

dove il valore della corrente i è stato calcolato dall'espressione $(0.1 \cdot C)$ con $C=C_{20}=200$ Ah, come riportato nel datasheet.

Nello stesso intervallo temporale, ai piccoli segnali, la variazione di tensione ∂V è pari a:

$$\partial V = 2.15 - 2.05 = 0.1V \quad (4.9)$$

A questo punto la capacità di una cella equivale al rapporto:

$$C_{cella} = \frac{\partial Q}{\partial V} = 2.88 \cdot 10^6 F \quad (4.10)$$

Dato che una singola batteria è formata da tre celle e che in totale si dispongono di quindici batterie collegate in serie, la capacità totale C_b del banco batterie è pari a:

$$C_b = \frac{C_{cella} \cdot 3}{15} = \frac{8.64 \cdot 10^6}{15} = 5.76 \cdot 10^5 F \quad (4.11)$$

A questo punto siamo in grado di sostituire i valori calcolati nell'espressione di $G_{vi}(s)$ riportata in equazione 4.7:

$$G_{vi}(s) = \frac{1}{s} \cdot \frac{25920s + 1}{2.592s + 5.76 \cdot 10^5} \quad (4.12)$$

L'andamento in frequenza della f.d.t. $G_{vi}(s)$ è riportato in Figura 4.30.

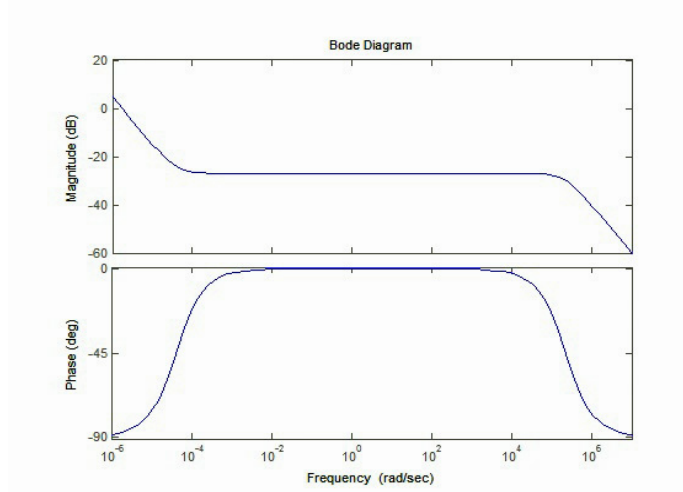


Figura 4.30: Diagramma di Bode della f.d.t. $G_{vi}(s)$

Dall'espressione di $G_{vi}(s)$ (eq. 4.12) e dal relativo diagramma di bode si osserva che lo zero della f.d.t. è situato in corrispondenza di:

$$\frac{1}{\tau_b} = \frac{1}{25920} = 3.85 \cdot 10^{-5} \text{ rad/s}$$

dove $\tau_b = R_b \cdot C_b = 45 \cdot 10^{-3} \cdot 5.76 \cdot 10^5 = 25920 \text{ s}$.

4.4.2 Scelta e dimensionamento del regolatore

Nello schema a blocchi del controllo di tensione (figura 4.26) si osserva come le prestazioni dell'anello di controllo della tensione dipendano solamente dall'andamento di $G_{vi}(s)$ e del regolatore.

Analizzando l'andamento della f.d.t. $G_{vi}(s)$ di fig. 4.30 si nota che per ottenere una banda adeguata nell'anello di controllo di tensione è necessario utilizzare un regolatore proporzionale con l'aggiunta di un polo:

$$REG_V(s) = \frac{K_P}{1 + s\tau_b} \tag{4.13}$$

Il polo è stato posizionato alla pulsazione $1/\tau_b$ in modo da annullare l'effetto dello zero introdotto da $G_{vi}(s)$ alla stessa pulsazione. La funzione di trasferimento ad anello aperto è quindi pari a:

$$\begin{aligned} G_{OL}(s) &= REG_V(s) \cdot G_{vi}(s) \\ &= \frac{K_P}{1 + s\tau_b} \cdot \frac{1}{s} \cdot \frac{1 + s\tau_b}{(C_1 + C_b) + sC_1\tau_b} \\ &= \frac{K_P}{s} \cdot \frac{1}{(C_1 + C_b) + sC_1\tau_b}. \end{aligned} \tag{4.14}$$

Scegliendo un valore di K_P pari a $6 \cdot 10^6$ si riesce ad ottenere un margine di fase (PM) e una banda passante del sistema a catena aperta (f_{CR}) pari a:

$$PM = 90^\circ$$

$$f_{CR} \cong 1.65 Hz$$

La funzione di trasferimento del regolatore diventa quindi:

$$REG_V(s) = \frac{6 \cdot 10^6}{1 + 25920s}$$

e il suo diagramma di Bode tracciato con Matlab è riportato in Figura 4.31.

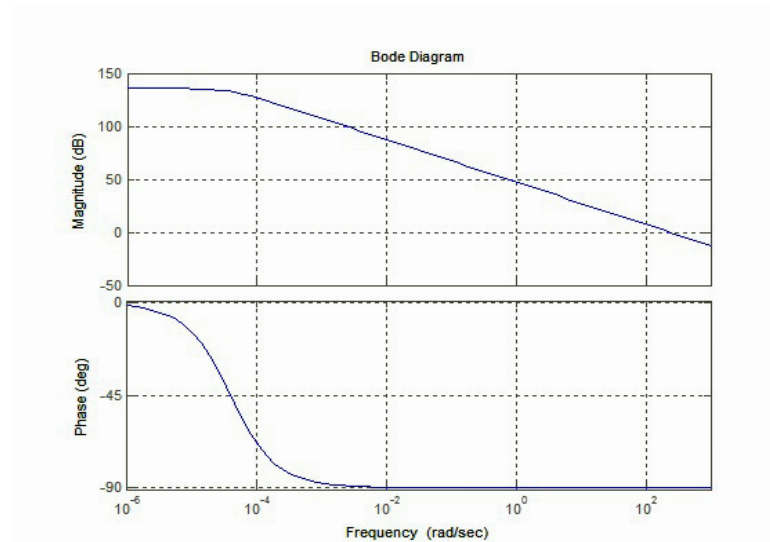


Figura 4.31: Diagramma di Bode del regolatore di tensione

I diagrammi di Bode del sistema a catena aperta e del sistema a catena chiusa sono riportati rispettivamente in Figura 4.32 e in Figura 4.33.

Si può osservare dai due diagrammi di Bode che la frequenza di attraversamento del sistema a catena chiusa coincide con la frequenza di attraversamento del sistema a catena aperta (circa 1.65 Hz).

La risposta al gradino del sistema a catena chiusa, calcolata con Matlab, è soddisfacente come si può vedere dalla Figura 4.34.

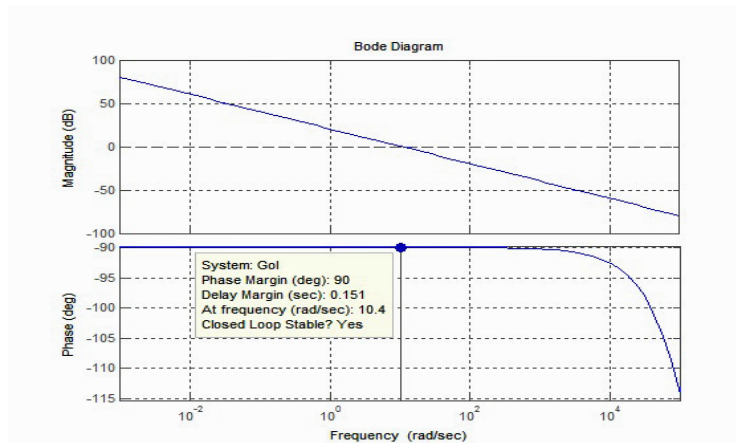


Figura 4.32: Diagramma di Bode del sistema a catena aperta

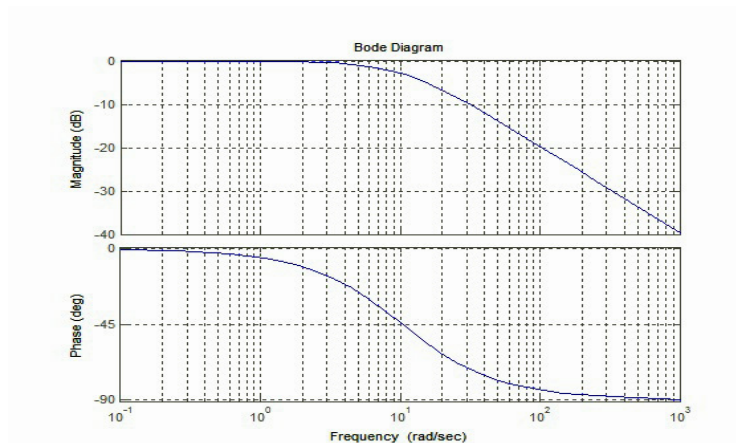


Figura 4.33: Diagramma di Bode del sistema a catena chiusa

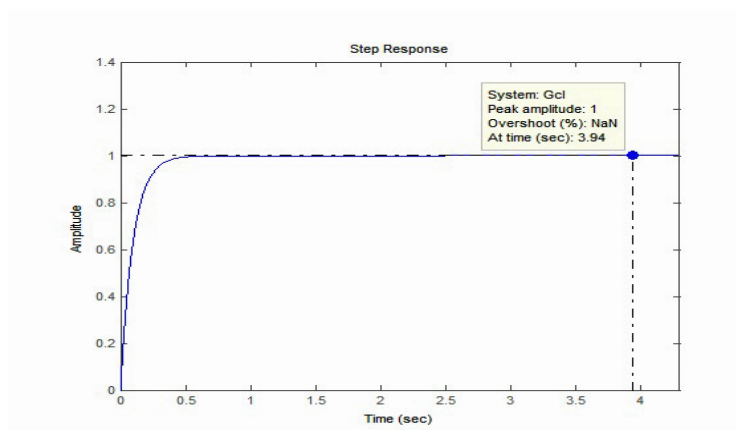


Figura 4.34: Risposta al gradino del sistema a catena chiusa

4.4.3 Simulazioni del controllo di tensione dal punto di vista analogico

Le simulazioni sono state effettuate con il software di simulazione PSIM e lo schema del circuito è riportato in Figura 4.27. Nel blocco regolatore di tensione è stata inserita la funzione di trasferimento $REG_V(s)$ calcolata nel paragrafo precedente. Nel blocco limitatore è stata imposta una corrente massima con valore assoluto pari a 15A al fine di salvaguardare l'integrità dei componenti.

Per studiare il comportamento del sistema durante la prima fase di carica a corrente costante, e successivamente durante la fase di carica a tensione costante (vedi figura 4.25), è stata effettuata una simulazione i cui risultati sono riportati in Figura 4.35.

Nei primi due grafici sono raffigurati l'andamento nel tempo della corrente e quello della tensione di batteria, mentre nel terzo e nel quarto grafico sono riportati gli andamenti temporali rispettivamente della corrente e della tensione di *fase A* della linea. Dal terzo e dal quarto grafico si osserva che, una volta raggiunta la tensione massima ai capi della batteria, la corrente di fase diminuisce come accade per la corrente di riferimento.

I risultati della simulazione non sono molto significativi in quanto non si riesce ad osservare chiaramente le due fasi del ciclo di carica CC-CV. Il motivo risiede nel fatto che il passo di simulazione è vincolato ad essere molto ristretto ($10^{-5}s$) a causa della presenza del blocco SVM e del controllo di corrente che operano a frequenze elevate, rispettivamente pari a 10kHz e 1 kHz. Per visualizzare andamenti più significativi bisognerebbe quindi aumentare di molto

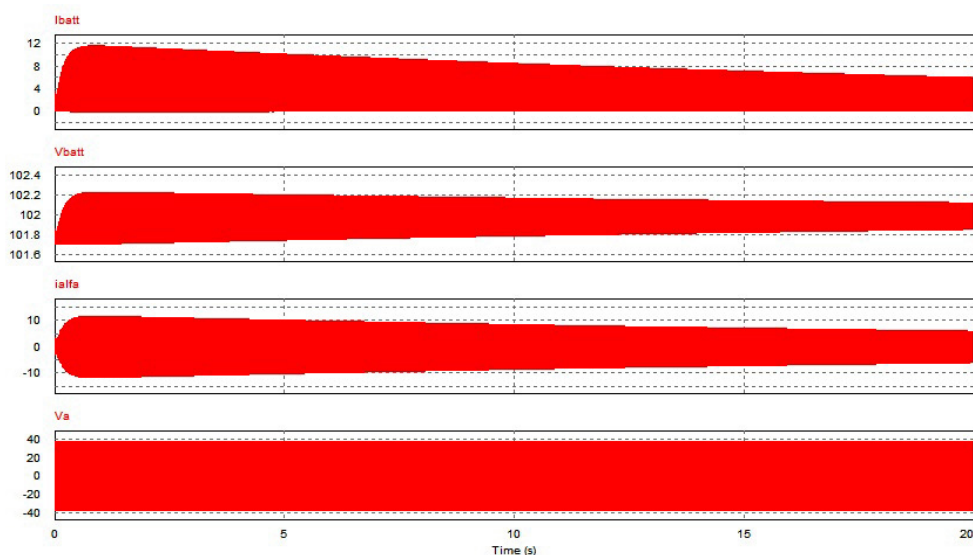


Figura 4.35: Andamento delle correnti e delle tensioni del circuito

il tempo di simulazione; tuttavia ciò non è possibile essendo la capacità del software non idonea a supportare la memorizzazione di un tal numero di punti.

Per ovviare a tale problema si è semplificato il sistema di simulazione trascurando l'apporto fornito dal controllo di corrente e dal modulatore SVM (che sappiamo essere correttamente funzionanti), potendo quindi aumentare di molto il passo di simulazione ed ottenere risultati significativi.

Per fare ciò si è mantenuta la struttura dell'anello di controllo di tensione e del blocco formato dal pacco batterie e dal filtro di uscita: la corrente di riferimento in uscita dall'anello di tensione viene fatta scorrere sul carico tramite un generatore di corrente pilotato, come raffigurato in Figura 4.36.

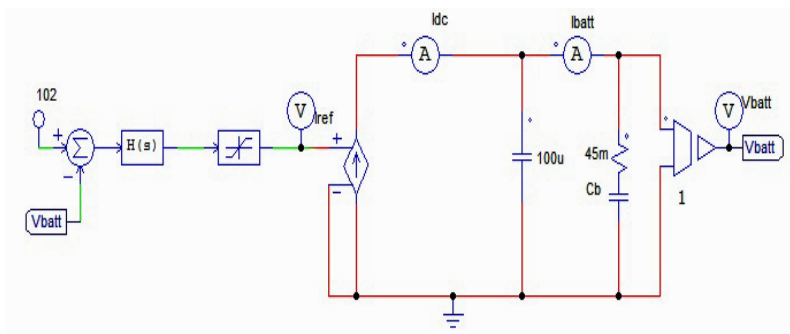


Figura 4.36: Sistema semplificato per la simulazione del controllo di tensione

I risultati della simulazione ottenuti con questo sistema semplificato sono riportati in Figura 4.37, dove si osservano chiaramente le due fasi di carica CC-CV, e quindi il corretto funzionamento del controllo di tensione.

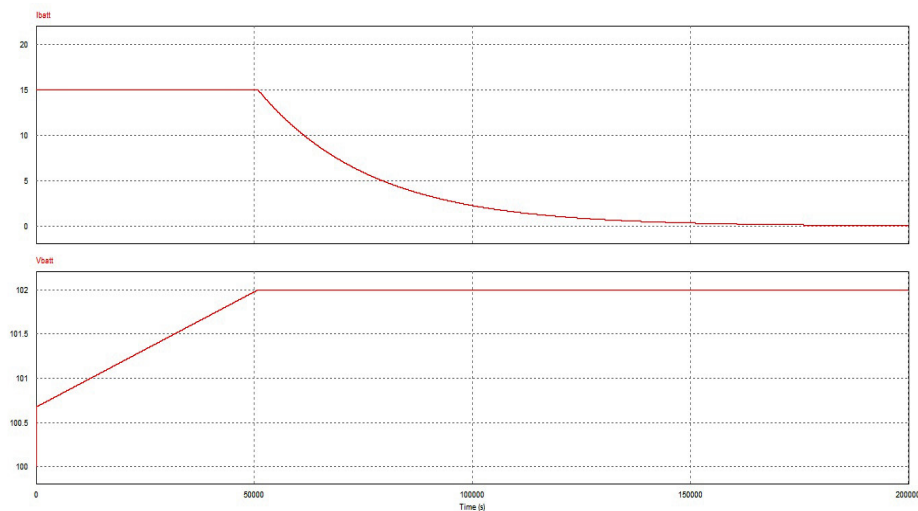


Figura 4.37: Andamento della corrente e della tensione di batteria in funzione del tempo

4.4.4 Studio e simulazioni del controllo di tensione dal punto di vista digitale

Per simulare il comportamento del sistema nel *dominio-z*, e quindi dal punto di vista digitale, come per il controllo di corrente si modificano le funzioni di trasferimento ricorrendo alla nota trasformazione di Tustin:

$$s = \frac{2}{T} \cdot \frac{z - 1}{z + 1} \quad (4.15)$$

che ci permette di ottenere, sostituendo il valore di s ottenuto dall'eq. 4.15 nella funzione di trasferimento corrispondente espressa nel dominio- s (eq. 4.13), la funzione di trasferimento del regolatore nel dominio- z :

$$REG_V(z) = \frac{b_0 z + b_1}{a_0 z + a_1} \quad (4.16)$$

dove i coefficienti b_n e a_n sono determinati tramite le opportune equazioni in Matlab, considerando $T=10^{-4}$ s come l'inverso della frequenza di campionamento che è pari a 10KHz.

La funzione di trasferimento del regolatore ottenuta dalle equazioni appena considerate, dopo alcuni passaggi algebrici, risulta essere la seguente:

$$REG_V(z) = \frac{(K_P T)z + K_P T}{(T + 2\tau_b)z + (T - 2\tau_b)} = \frac{0.01157z + 0.01157}{z - 1} \quad (4.17)$$

L'andamento della f.d.t. definita sopra (eq. 4.17) segue lo stesso andamento della rispettiva f.d.t. nel dominio- s , come possiamo vedere dalla Figura 4.38 dove la f.d.t. nel dominio- z è tracciata in verde mentre quella nel dominio- s è tracciata in blu.

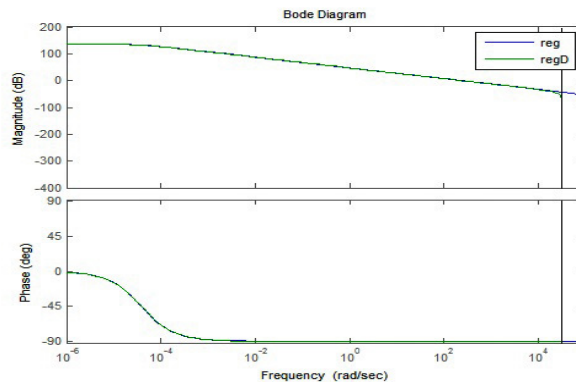


Figura 4.38: Confronto tra gli andamenti delle f.d.t. in dominio- s e in dominio- z

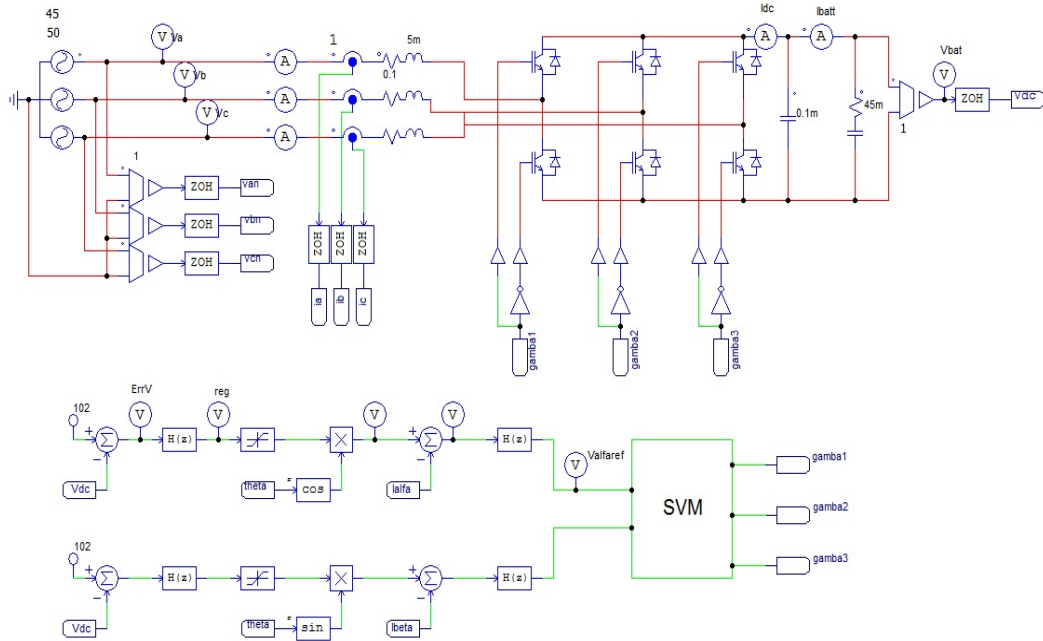


Figura 4.39: Sistema di controllo dal punto di vista digitale

Dalla figura 4.38 si vede chiaramente che gli andamenti in z e in s sono coincidenti.

Il sistema in esame è stato simulato dal punto di vista digitale usando il software di simulazione PSIM, modificando opportunamente il sistema inserendo dei campionatori alla frequenza di 10KHz dove necessario e modificando le f.d.t. dei regolatori, come riportato in Figura 4.39.

Per motivi analoghi a quelli citati per il controllo analogico di tensione e riguardanti la complessità e l'onerosità richieste nel simulare tale sistema, si è deciso di semplificare il sistema seguendo lo stesso ragionamento effettuato nel caso analogico, adottando un generatore di corrente pilotato come in Figura 4.40

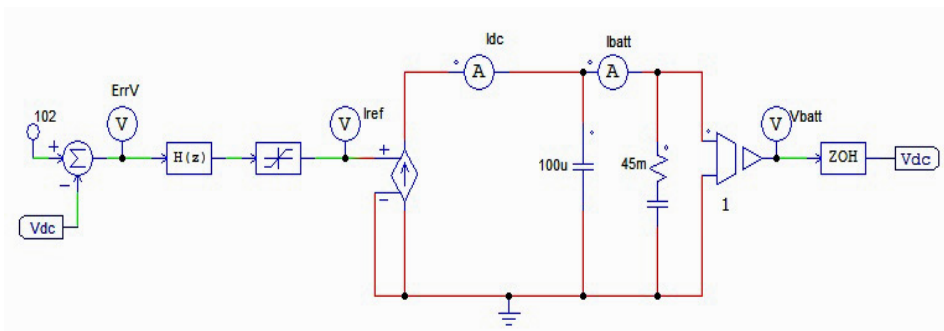


Figura 4.40: Sistema di controllo digitale semplificato

e aggiungendo opportunamente dei blocchi campionatori di segnale operanti alla frequenza di 10KHz.

I risultati delle simulazioni effettuate con questo sistema digitale semplificato sono riportate in Figura 4.41.

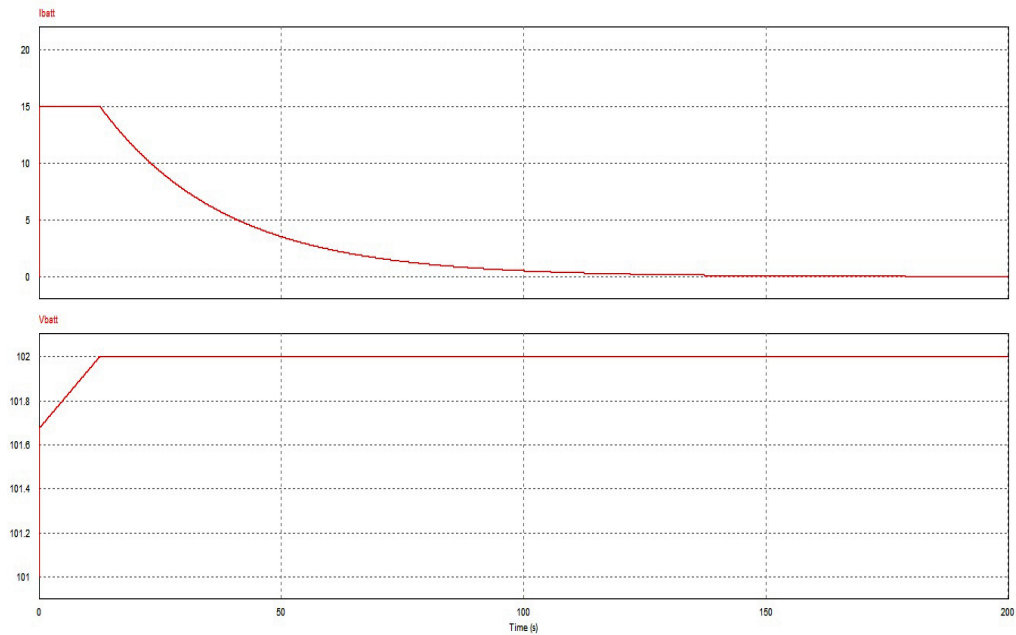


Figura 4.41: Andamento della corrente e della tensione di batteria utilizzando il sistema di controllo semplificato

Dalla figura 4.41 si notano chiaramente le due fasi di carica della batteria, come per il sistema di controllo analogico, e quindi il corretto funzionamento del controllo di tensione.

L'anello interno di controllo della corrente ha le caratteristiche del controllo progettato nel paragrafo ???. Il valore di picco della corrente di riferimento, in questo sistema, proviene dal blocco **CS** di Figura 5.1 che contiene al suo interno un semplice algoritmo che fa avviare il processo di carica o di scarica del banco batterie. L'algoritmo è riportato qui di seguito:

```
begin
if (in[0]==0)
    out[0]= -in[2];
else
    out[0]= in[1];
end;
```

dove $in[0]$ rappresenta il valore della variabile **CS**, $in[1]$ l'uscita dell'anello di regolazione della tensione e $in[2]$ il valore assunto dalla variabile **pot**. Se $in[0]$ vale 0 significa che l'utente ha scelto di *scaricare* le batterie: l'uscita del blocco CS assume il valore opposto di quello della variabile *pot* (che rappresenta il valore fornito manualmente tramite il potenziometro); in questo modo abbiamo fissato il valore di picco della corrente di scarica (negativa).

Se $in[0]$ vale 1, invece, l'utente sceglie di *caricare* le batterie: l'uscita del blocco CS assume il valore dato in uscita dall'anello di controllo di tensione presente all'ingresso $in[1]$; in questo modo si avvia il processo di carica delle batterie fino al raggiungimento della tensione massima di 102V, con lo stesso controllo progettato nel paragrafo 4.4.

Il valore della variabile CS è fornito in realtà da un interruttore manuale tramite il quale l'utente sceglie se effettuare il processo di carica o di scarica.

5.1.1 Simulazioni della carica e della scarica dal punto di vista analogico

Per simulare la carica delle batterie si imposta il valore logico della variabile *CS* a 1; le grandezze significative assumono così gli stessi andamenti visti nelle figure 4.35 e 4.37.

Per simulare la scarica delle batterie, invece, si imposta il valore logico della variabile *CS* a 0; le grandezze significative assumono in questo caso gli stessi andamenti visti nelle figure 4.20, 4.21 e 4.22.

5.2 Implementazione dell'algoritmo di carica e di scarica nel DSP

Il circuito di controllo di carica e di scarica delle batterie viene implementato nel dispositivo DSP procedendo con la discretizzazione del sistema di figura 5.1 e ottenendo il sistema riportato in Figura 5.2.

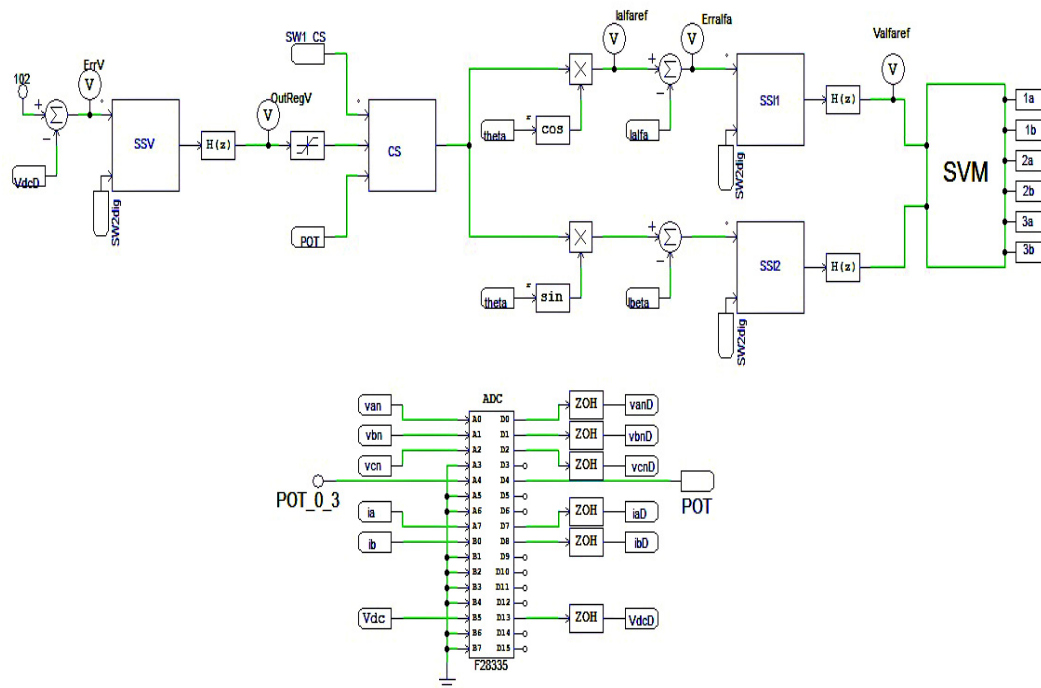


Figura 5.2: Sistema di controllo di carica e di scarica discretizzato

Le grandezze significative del circuito vengono rilevate da sensori installati nel sistema e il loro valore viene opportunamente scalato per poter essere compatibile con i valori accettati dal convertitore Analogico/Digitale (ADC) del DSP, compresi tra $0 \div 3V$ nel caso di grandezze DC e tra $-1.5 \div +1.5V$ nel caso di grandezze AC. I fattori di scala delle grandezze verranno calcolati dettagliatamente in seguito.

I valori di V_{alfa} , V_{beta} , I_{alfa} , I_{beta} e $theta$ presenti nel sistema di controllo vengono calcolati mediante la trasformazione $\alpha\beta$ come riportato in Figura 5.3. In figura 5.2 si osserva che in ingresso al convertitore ADC viene collegato anche il segnale proveniente dal potenziometro esterno regolabile manualmente, rappresentato qui dal segnale **POT-0-3**. Il segnale in ingresso, compreso tra $0 \div 3V$, deve essere scalato opportunamente all'interno dell'ADC per poter ottenere in uscita il valore massimo desiderato della corrente di riferimento (**POT**), come anticipato in precedenza nel paragrafo 5.1.

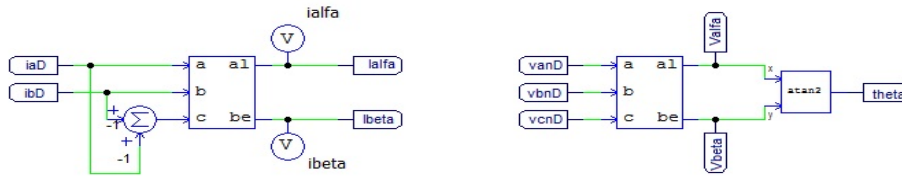


Figura 5.3: Calcolo delle componenti *alfa* e *beta* e della fase istantanea della tensione

Il blocco *CS* svolge la stessa funzione dell'omonimo blocco definito nel paragrafo 5.1 mentre la variabile **SW1-CS** di figura 5.2 assume il valore logico 0 o 1, a seconda che si voglia caricare o scaricare il banco batterie. Questo valore è legato allo stato dell'interruttore SW1-CS collegato al DSP come ingresso digitale.

Per salvaguardare l'incolumità del sistema è aggiunta la possibilità di attivare o interrompere il funzionamento del sistema di controllo tramite un interruttore **SW2-SS** accessibile dall'utente. A seconda dello stato in cui si trova tale interruttore gli ingressi dei regolatori sono attivi oppure nulli e la PWM è attivata o disattivata.

Il collegamento degli interruttori *SW1-CS* e *SW2-SS* al dispositivo DSP e i loro modi di funzionamento sono riportati in Figura 5.4.

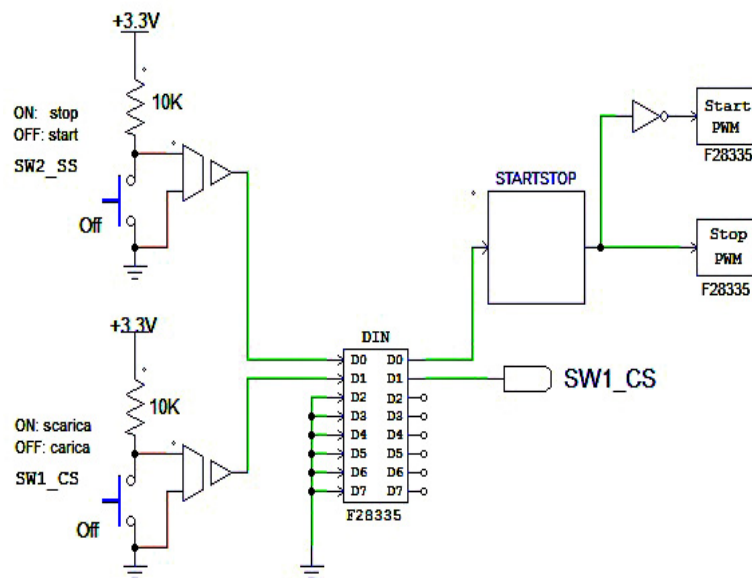


Figura 5.4: Collegamento al DSP e funzionamento degli interruttori

Il blocco denominato *STARTSTOP* contiene l'algoritmo che consente di attivare o disattivare la modulazione.

Il blocco istruzioni è qui riportato:

```
begin
if (IN==0)
    OUT=1;
else IN=0;
end;
```

e ci fa capire che se *SW2-SS* è nello stato ON la modulazione è interrotta, altrimenti è attiva.

Il blocco SVM, inoltre, è stato configurato in modo che la modulazione funzioni solamente se l'interruttore SW2-SS si trova nello stato OFF (Start) e non direttamente all'accensione del sistema.

Gli ingressi dei regolatori assumono il valore desiderato dal sistema di controllo solamente se l'interruttore SW2-SS è impostato su OFF (Start) altrimenti assumono valore nullo, per non rischiare di saturare i regolatori e di avere dei picchi elevati di corrente all'accensione del sistema. I blocchi che attivano o disattivano i regolatori sono denominati *SSV*, *SSI1*, *SSI2* in Fig. 5.2 e contengono tutti il blocco istruzioni qui riportato:

```
begin
if (IN2==1)
    OUT= IN1;
else
    OUT=0;
end;
```

dal quale si intuisce che i regolatori danno in uscita i valori desiderati solamente quando l'interruttore SW2-SS (IN2 nel blocco istruzioni) si trova nello stato logico '1' (OFF=Start).

5.2.1 Scalamento delle grandezze rilevate dal circuito

Scalamento delle correnti di linea

Lo scalamento dei valori di corrente rilevati dai rispettivi sensori viene effettuato da un circuito apposito presente nella scheda di interfaccia tra il DSP e il sistema. Lo scopo di questo circuito è di scalare opportunamente il valore fornito in uscita dal sensore affinché rimanga entro i limiti accettati in ingresso al DSP.

I sensori di corrente impiegati nella rilevazione sono prodotti dalla LEM e sono denominati LTS 15-NP. Dal relativo Datasheet (riportato in Appendice D) si può vedere come in uscita si abbia un valore di tensione proporzionale alla corrente rilevata, secondo la seguente equazione:

$$V_{outSens} = 2.5 \pm (0.625 \cdot \frac{I_P}{I_{PN}}) \quad (5.1)$$

dove il valore di I_P rappresenta il valore rilevato di corrente e il valore I_{PN} il valore massimo misurabile, pari a 15 A.

Nel Datasheet è riportato graficamente (Figura 5.5) l'andamento della tensione di uscita in funzione della corrente rilevata dal sensore.

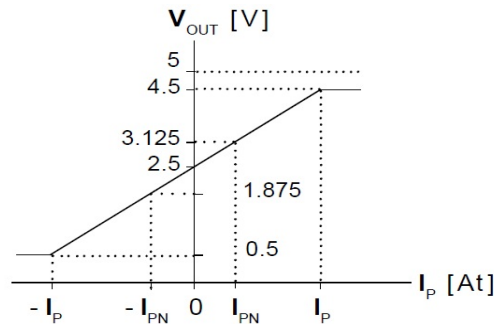


Figura 5.5: Andamento della tensione in uscita dal sensore in funzione della corrente rilevata

Dato che alla massima corrente il rispettivo valore di tensione in uscita dal sensore è pari circa a 4.5 V si è deciso di scalare questa grandezza massima in modo che risulti limitata entro i valori consentiti in ingresso dal convertitore ADC (da 0 a 3V). Per fare ciò si deve impostare un fattore di scalamento pari al valore di 0.65, generato dal circuito di Figura 5.6.

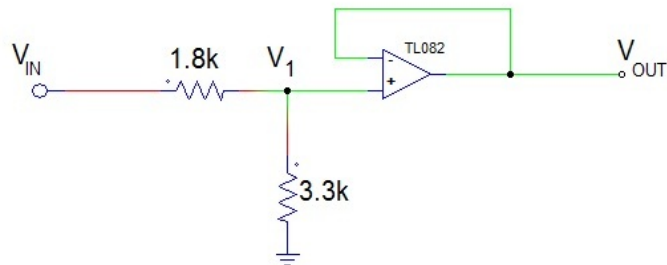


Figura 5.6: Circuito di scalamento

Il valore massimo e minimo di tensione in uscita dal sensore sono pari rispettivamente a 4.5V e a 0.5V, quindi i valori di tensione scalati in ingresso al

convertitore ADC del DSP saranno compresi tra 0.325V e 2.925V, considerando correnti sia positive che negative.

Scalamento delle tensioni lato AC

Lo scalamento dei valori di tensione rilevati dai rispettivi sensori nel lato AC del convertitore viene effettuato da un circuito apposito situato nella scheda di interfaccia tra il DSP e il sistema. Lo scopo di questo circuito è di scalare opportunamente il valore fornito in uscita dal sensore affinché rimanga entro i limiti accettati in ingresso al DSP.

I sensori di tensione impiegati nella rilevazione sono prodotti dalla LEM e sono denominati LV 25-400. Dal relativo Datasheet (riportato in Appendice E) si può vedere come esso fornisce in uscita un valore di corrente (in mA) proporzionale alla tensione rilevata, partendo dalla considerazione che con valore massimo di tensione misurabile di 400V in ingresso si hanno in uscita 25mA. Il valore di corrente in uscita dal sensore $I_{outSens}$ con una tensione misurata V_{mis} si calcola quindi secondo l'equazione:

$$I_{outSens}[mA] = V_{mis} \cdot \frac{25mA}{400V} \quad (5.2)$$

Per ottenere un valore di tensione adeguato in ingresso al convertitore ADC del DSP, in funzione del valore di corrente in uscita dal sensore, si adotta il circuito di scalamento riportato in Figura 5.7.

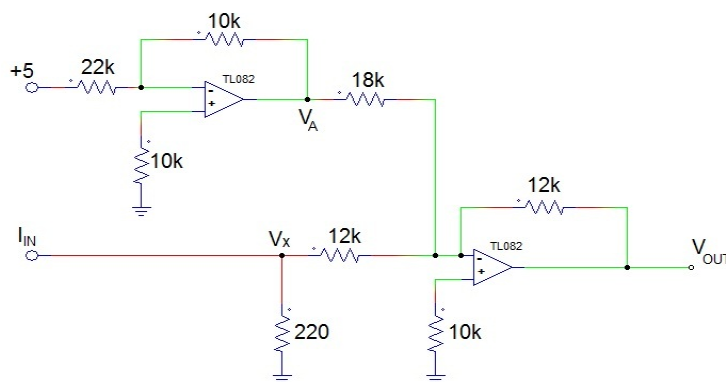


Figura 5.7: Circuito di scalamento

Dato che i valori ammessi in ingresso al DSP variano da un valore minimo pari a 0V ad un valore massimo di 3V e che i valori della tensione nel lato AC del convertitore assumono valori simmetrici, positivi e negativi, si è deciso di far corrispondere al valore di 0V della tensione rilevata il valore di 1.5V in ingresso al DSP (valore medio tra 0 e 3 V). Per fare ciò si è adottata la parte superiore

del circuito di Fig. 5.7 che ha la funzione di fornire un valore di *Offset* costante pari a 1.5V al valore di uscita V_{OUT} .

Dalla teoria degli amplificatori si ottiene una tensione V_A pari a 2.25V. L'amplificatore in basso a destra è configurato da sommatore e l'uscita corrispondente al valore di offset assume un valore pari a:

$$2.25V \cdot \frac{12k}{18k} = 1.5V$$

come previsto dalla teoria.

La parte inferiore del circuito che ha come valore di ingresso la corrente in uscita dal sensore (I_{IN}) ha la funzione di fornire in uscita un valore proporzionale al valore di tensione rilevato.

Dato che il valore di picco massimo della tensione nel lato AC del sistema è pari a circa 100V, i range di valori disponibili nel DSP da 1.5÷3V e da 0÷1.5V, rispettivamente per valori positivi e negativi di tensione, devono essere adattati a tale valore massimo. Per mantenere dei margini di sicurezza al fine di salvaguardare l'integrità del DSP si è deciso di riservare un intervallo di tensioni ristretto tra 0.125V e 2.875V.

Per soddisfare ciò si è adottata la configurazione circuitale riportata in Fig. 5.7. Dato che in corrispondenza alla tensione massima pari a 100V si ha una corrente in uscita dal sensore pari a 6.25mA (secondo l'eq. 5.2) si è posta una resistenza in ingresso pari a 220Ω (molto inferiore al valore a valle pari a 12kΩ) in modo da poter approssimare il calcolo della tensione V_X come:

$$V_X = 220 \cdot I_{IN}$$

e di ottenere così un contributo massimo pari a :

$$V_{OutSens,MAX} = 220 \cdot 6.25mA = 1.375V$$

che, sommato al valore di offset pari a 1.5V, fornisce proprio il valore massimo desiderato della tensione di uscita V_{OUT} pari a 2.875V.

Scalamento della tensione lato DC

Lo scalamento del valore di tensione nel lato DC del convertitore viene effettuato da un circuito apposito situato in parte nella scheda di interfaccia tra il DSP e il sistema e in parte nella scheda che gestisce le alimentazioni. Lo scopo di questo circuito è di scalare il valore di tensione fornito direttamente dal carico lato DC affinché rimanga entro i limiti accettati in ingresso al DSP (da 0 a 3V). Dato che la tensione massima prevista al lato DC è pari a 112 V si è dimensionato il circuito in modo da ottenere una grandezza scalata pari ad 1/50 della tensione massima, ottenendo in ingresso al DSP una tensione pari a 2.24V nel caso peggiore.

Il valore di tensione presente ai capi del carico viene trasferito alla scheda direttamente da una coppia di fili connessi ai due estremi dello stesso. La prima parte del circuito di scalamento, riportata in Figura 5.8, è situata nella scheda delle alimentazioni per poter salvaguardare la componentistica della scheda di interfaccia nel caso di sovratensioni.

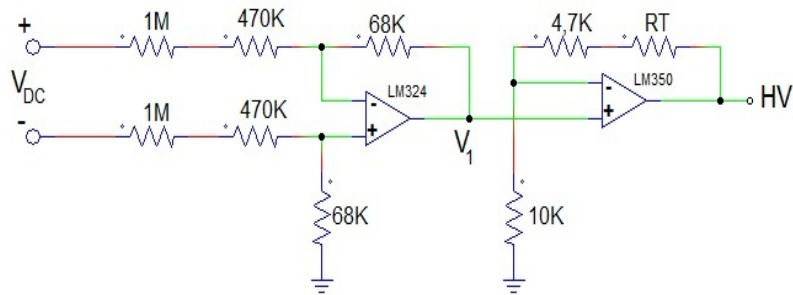


Figura 5.8: Prima parte del circuito di scalamento

Dalla Figura 5.8 applicando le equazioni degli amplificatori operazionali si calcola una tensione nel punto V_1 pari a:

$$V_1 = 0.046 \cdot V_{DC}$$

ed una tensione nel punto HV pari a:

$$HV = 1.9 \cdot V_1 = 0.0874 \cdot V_{DC}$$

impostando il valore della resistenza tarabile manualmente R_T a $4.3k\Omega$.

La seconda parte del circuito di scalamento è situata nella scheda di interfaccia tra DSP e sistema. In Figura 5.9 è riportato il circuito con i valori dei rispettivi componenti.

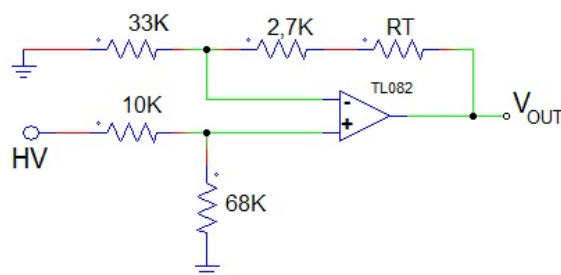


Figura 5.9: Seconda parte del circuito di scalamento

Dalla Figura 5.9 si calcola il valore di V_{OUT} come:

$$V_{OUT} = 0.23 \cdot HV = 0.02 \cdot V_{DC}$$

che corrisponde ad $1/50$ della tensione presente nel lato DC del convertitore, avendo impostato in questo caso il valore della resistenza tarabile a $5k\Omega$.

Si nota come il fattore complessivo di scalamento della tensione ai capi del carico DC possa essere variato semplicemente cambiando opportunamente il valore delle due resistenze tarabili presenti nei due circuiti appena considerati.

Configurazione dei fattori di scala in ambito simulativo

Il circuito di controllo del sistema implementato nel DSP richiede di configurare correttamente i fattori di guadagno applicati dal convertitore ADC. Nel caso delle correnti di linea, abbiamo visto che il valore fornito in ingresso all'ADC è pari a:

$$V_{OUT} = 0.65 \cdot 2.5 + \left(0.65 \cdot 0.625 \cdot \frac{I_P}{15}\right) = 1.625 + 0.027 \cdot I_P$$

Il valore scalato presente in ingresso all'ADC deve essere opportunamente ri-scalato per ottenere in uscita dall'ADC (o meglio in ingresso al sistema di controllo interno al DSP) un valore pari a quello reale presente nel sistema.

Nel caso delle correnti di linea, dall'equazione appena considerata si ricava:

$$I_P = 37.04 \cdot V_{OUT} - 60.185 \quad (5.3)$$

che rappresenta il valore di corrente in ingresso al sistema di controllo in funzione del valore di tensione in entrata al convertitore ADC.

Nel caso delle tensioni nel lato AC, invece, abbiamo visto che il valore fornito in ingresso all'ADC è pari a:

$$V_{OUT} = 1.5 + 220 \cdot I_{IN} = 1.5 + 220 \cdot 6.25 \cdot 10^{-5} \cdot V_{IN} = 1.5 + 0.01375 \cdot V_{IN}$$

Anche in questo caso il valore scalato presente in entrata all'ADC deve essere opportunamente ri-scalato per ottenere in ingresso al sistema di controllo un valore pari a quello reale presente nel sistema.

Nel caso delle tensioni del lato AC, dall'equazione appena considerata si ricava:

$$V_{IN} = 72.727 \cdot V_{OUT} - 109.09 \quad (5.4)$$

che rappresenta il valore di tensione in ingresso al sistema di controllo in funzione del valore di tensione in entrata al convertitore ADC.

Nel caso della tensioni nel lato DC, infine, abbiamo visto che il valore fornito in ingresso all'ADC è pari a:

$$V_{OUT} = 0.02 \cdot V_{DC}$$

e di conseguenza in uscita dal convertitore ADC un valore pari a:

$$V_{DC} = 50 \cdot V_{OUT} \quad (5.5)$$

che rappresenta il valore reale di tensione in ingresso al sistema di controllo in funzione del valore di tensione in entrata al convertitore ADC.

Considerando le tre equazioni 5.3, 5.4 e 5.5 si può procedere alla configurazione del convertitore ADC, impostando i guadagni relativi ad ogni grandezza.

In Figura 5.10 sono schematizzate le grandezze in ingresso e in uscita dal convertitore ADC, con i rispettivi addendi di scalamento; nella parte sottostante è riportata la configurazione interna al convertitore ADC.

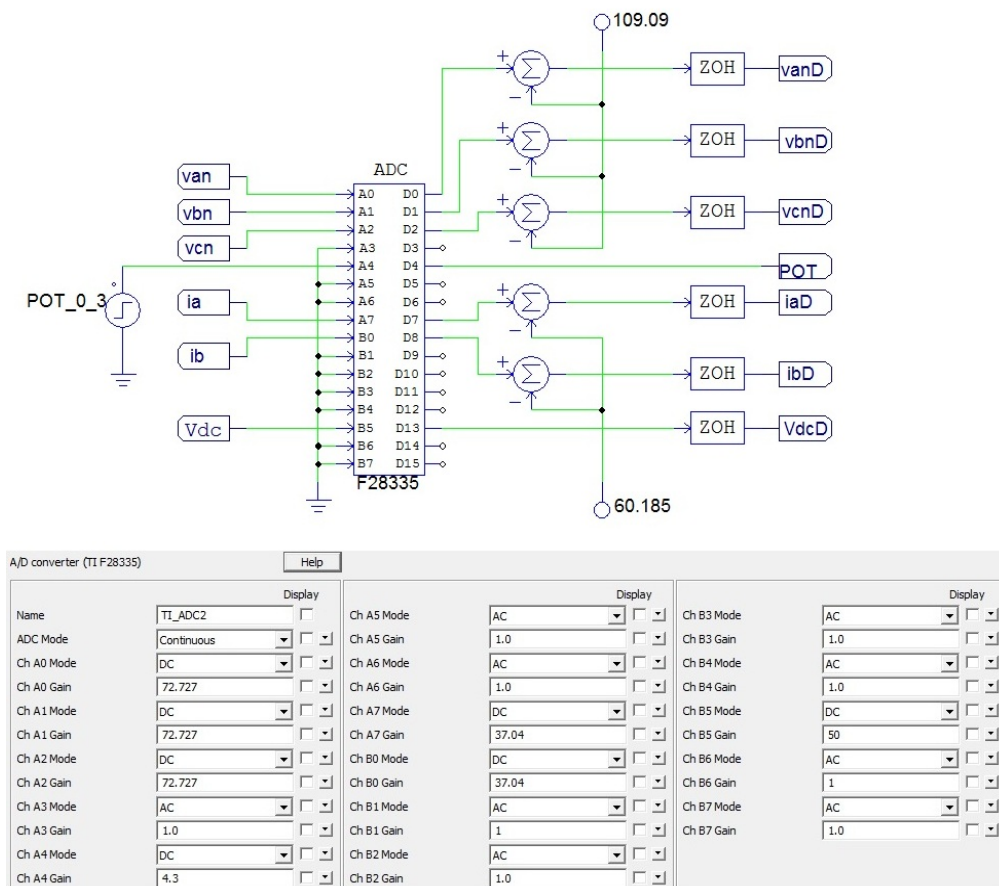


Figura 5.10: Configurazione del convertitore ADC e dei fattori di scalamento delle grandezze del sistema

A tal riguardo si osserva come il fattore di scala relativo all'ingresso in cui è collegato il potenziometro (Ch-A4) sia pari a 4.3, per ottenere tramite la regolazione una corrente massima di scarica pari a $(3 \cdot 4.3) = 12.9$ A.

5.2.2 Simulazioni della carica

Il processo di carica delle batterie viene effettuato impostando l'interruttore *SW1-CS* nello stato OFF. Per default il processo di modulazione inizia solamente se l'interruttore *SW2-SS* si trova nello stato OFF (Start), altrimenti la modulazione rimane disattivata.

In Figura 5.11 sono riportati gli andamenti delle tre correnti di linea, della corrente I_{alfa} e del suo riferimento $I_{alfaref}$.

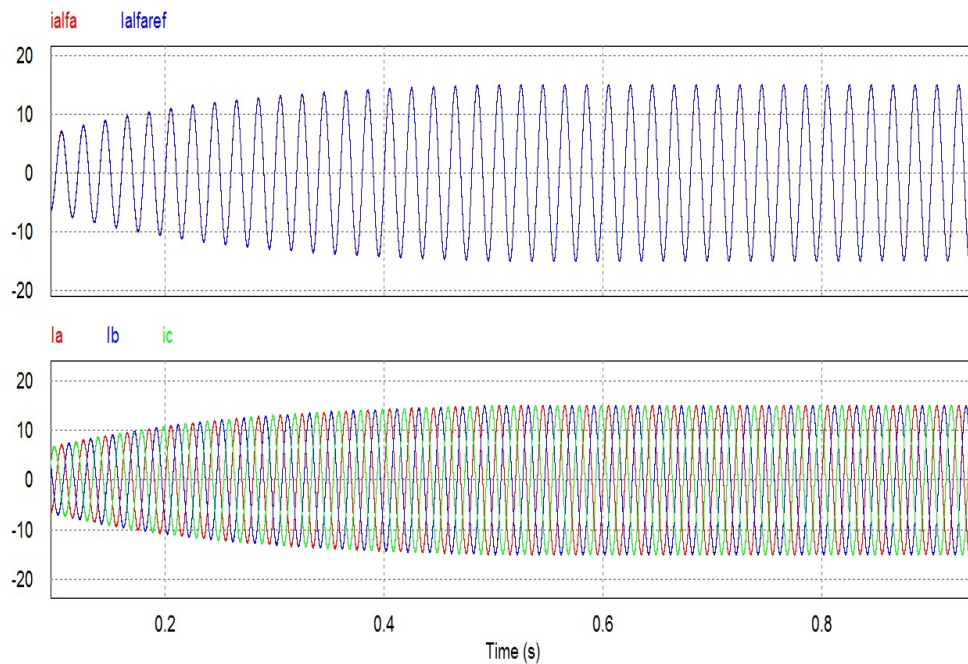


Figura 5.11: Andamento della corrente I_{alfa} , $I_{alfaref}$ e delle tre correnti di linea

Si nota dalla figura 5.11 che la corrente I_{alfa} segue perfettamente il suo riferimento ed è limitata ad un valore massimo imposto pari a 12A. Il segnale di Start/Stop è a 0 e quindi la modulazione è attiva.

In Figura 5.12 infatti è riportato l'andamento della tensione e della corrente di batteria, in testimonianza del fatto che è attivo il processo di carica.

Dalla figura 5.12 si nota come la tensione di batteria rimanga stabile e come la corrente di batteria diminuisca una volta raggiunto il valore massimo di carica pari a 102V, come previsto dal processo di carica CC-CV introdotto nei capitoli precedenti.

Se l'interruttore *SW2-SS* si trova invece nello stato ON (Stop) le forme d'onda delle correnti di linea, della corrente e della tensione di batteria e del segnale fornito dall'interruttore *SW2-SS* seguono gli andamenti riportati in Figura 5.13.

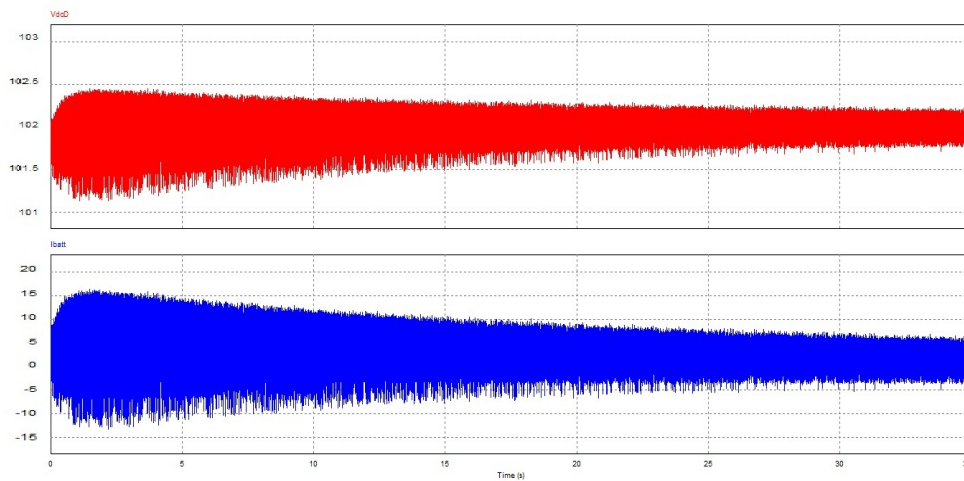


Figura 5.12: Andamento della tensione e della corrente di batteria

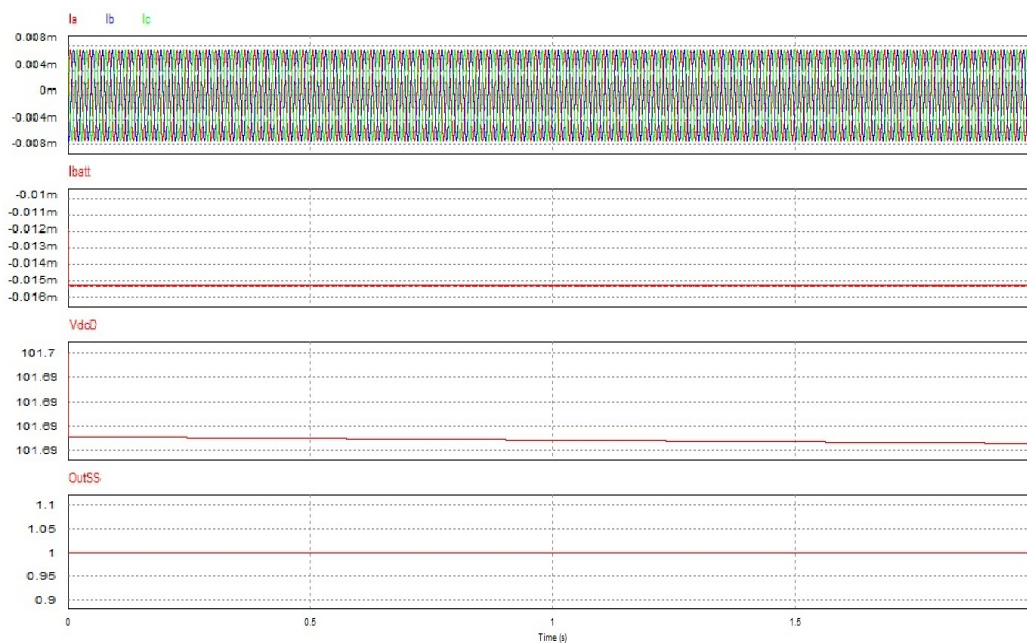


Figura 5.13: Andamenti delle correnti di linea, della corrente e della tensione di batteria e del segnale fornito dall'interruttore SW2-SS

Dalla Figura 5.13 si nota come le correnti siano pressochè nulle e come la tensione di batteria rimanga stabile al valore di pre-carica (qui pari a circa 101.7V). Il segnale proveniente dall'interruttore assume il valore logico 1 per confermare che la modulazione è disattivata.

5.2.3 Simulazioni della scarica

Il processo di scarica delle batterie viene effettuato impostando l'interruttore *SW1-CS* nello stato ON. Per default il processo di modulazione inizia solamente se l'interruttore *SW2-SS* si trova nello stato OFF (Start), altrimenti la modulazione rimane disattivata.

In Figura 5.14 sono riportati gli andamenti: del segnale fornito manualmente dal potenziometro, del segnale fornito dall'interruttore per lo Start/Stop della modulazione, della corrente I_{alfa} in relazione al suo riferimento $I_{alfaref}$ e, infine, delle tre correnti di linea.

In Figura 5.14 si è simulato il comportamento delle correnti di scarica durante un intervallo di variazione manuale del segnale del potenziometro, il quale rappresenta il valore assoluto massimo della corrente di scarica. Si osserva che la modulazione è attiva con l'interruttore SW2-SS nello stato OFF (valore logico 0) e che la corrente I_{alfa} segue alla perfezione la variazione del suo riferimento $I_{alfaref}$ dal valore massimo di 2.15A al valore di 10.75A, applicato tramite un segnale a gradino con un tempo di transizione tra i due stati pari a 10 ms.

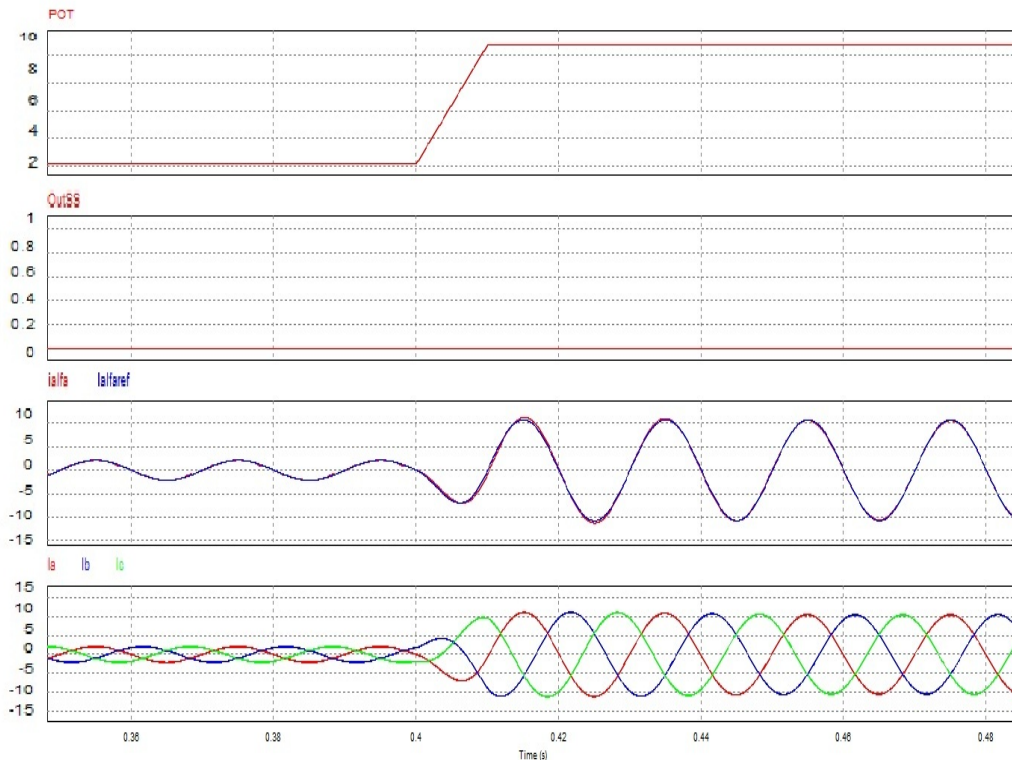


Figura 5.14: Andamenti del segnale del potenziometro, del segnale fornito da SW2-SS, della corrente I_{alfa} e del riferimento $I_{alfaref}$ e delle correnti di linea

In Figura 5.15 è riportato l'andamento della tensione e della corrente di batteria, in testimonianza del fatto che è attivo il processo di scarica. Si nota infatti come la tensione stia calando nel tempo e come la corrente assuma un valore medio negativo (qui pari a -5.4A), con uno step iniziale dovuto alla variazione del segnale proveniente dal potenziometro.

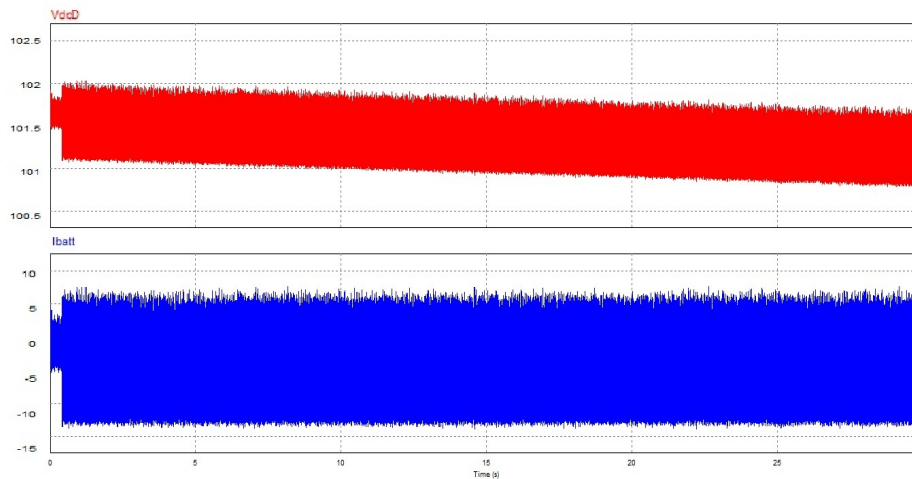


Figura 5.15: Andamento della tensione e della corrente di batteria

Se l'interruttore SW2-SS si trova invece nello stato ON (Stop) le forme d'onda delle correnti di linea, della corrente e della tensione di batteria e del segnale fornito dall'interruttore SW2-SS seguono gli stessi andamenti visti precedentemente in Figura 5.13.

5.3 Implementazione della Space Vector Modulation nel DSP

Il circuito che realizza la modulazione vettoriale *SVM* (spiegata in dettaglio in Appendice A) è stato progettato attraverso il software di simulazione PSIM. Il circuito utilizzato per testare il corretto funzionamento del blocco SVM è riportato in Figura A.1.

Si può osservare dal circuito in Figura A.1 come venga generata una terna trifase di tensioni all'interno del DSP, senza dover collegare esternamente tre generatori di tensione. La terna trifase di tensioni viene convertita nel sistema di riferimento $\alpha\beta$ da un blocco apposito e viene mandata in ingresso al blocco SVM che genera i segnali di comando degli interruttori dell'inverter. Il carico collegato all'inverter è costituito da un circuito serie RL trifase.

Il blocco SVM è stato implementato seguendo il procedimento descritto in Appendice A come riportato nello schema a blocchi di Figura 5.17.

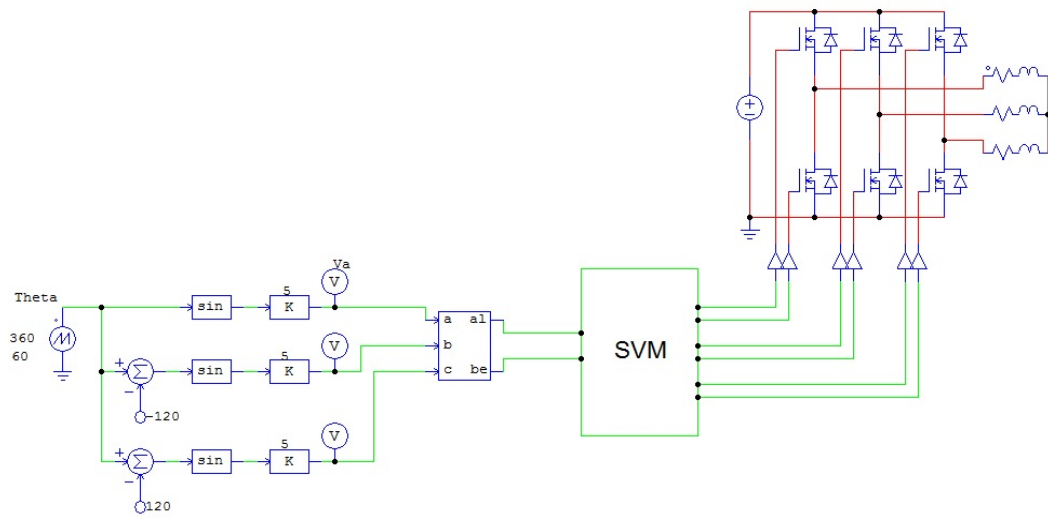


Figura 5.16: Circuito complessivo che comprende il blocco SVM

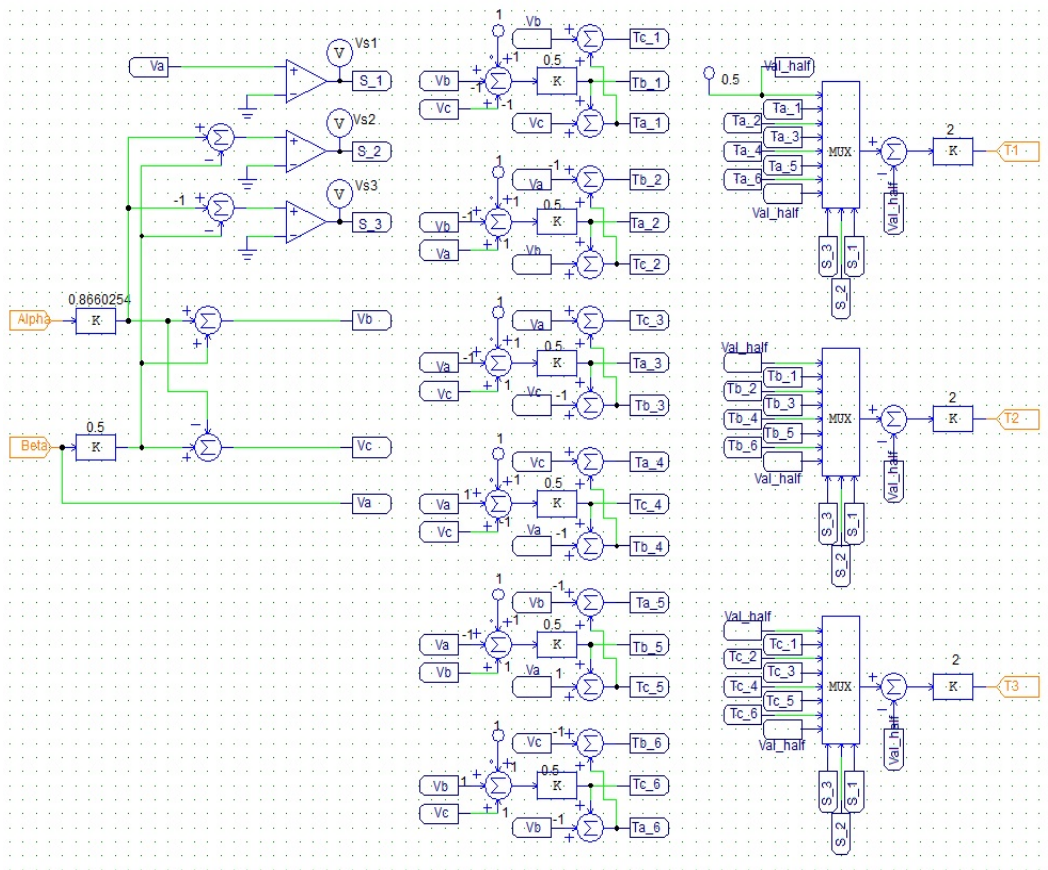


Figura 5.17: Blocco SVM

In uscita dal blocco SVM le forme d'onda dei tre segnali di comando degli interruttori assumono gli andamenti riportati in Figura 6.3, mentre le correnti sul carico RL dell'inverter assumono gli andamenti di Figura 5.19.

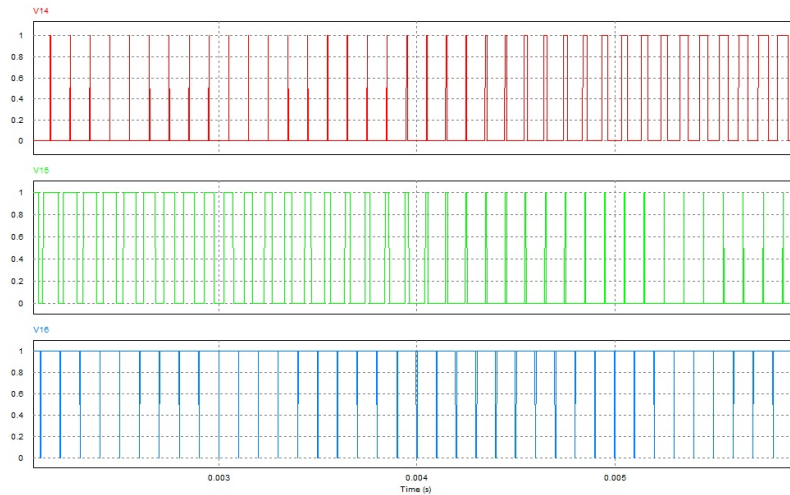


Figura 5.18: Forme d'onda dei tre segnali di comando

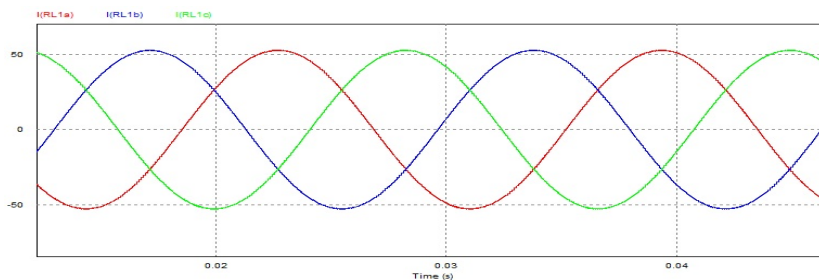


Figura 5.19: Forma d'onda delle correnti sul carico RL

A questo punto tramite il software di simulazione PSIM è possibile generare il codice in linguaggio-C selezionando l'opzione "Generate Code" dal menu di simulazione. Per caricare nel DSP il codice generato da PSIM è necessario compilare il progetto in ambiente Code Composer Studio e configurare le porte di I/O del nostro dispositivo direttamente da PSIM: in Figura 5.20 è mostrato il blocco "Hardware Config" in cui sono configurati i pin GPIO00, GPIO01 e GPIO02 come uscite di segnali PWM.

Per provare il corretto funzionamento del blocco SVM implementato nel DSP ho collegato ognuna delle tre uscite del DSP sopracitate ad un amplificatore operazionale configurato da inseguitore e seguito da un filtro RC per filtrare le forme d'onda. Per ottenere una frequenza di taglio dei filtri di circa 500 Hz ho dimensionato il circuito di Figura 5.21 con PSIM, ottenendo un valore di resistenza pari a 3.3 K Ω e un valore di capacità pari a 0.1 μ F.

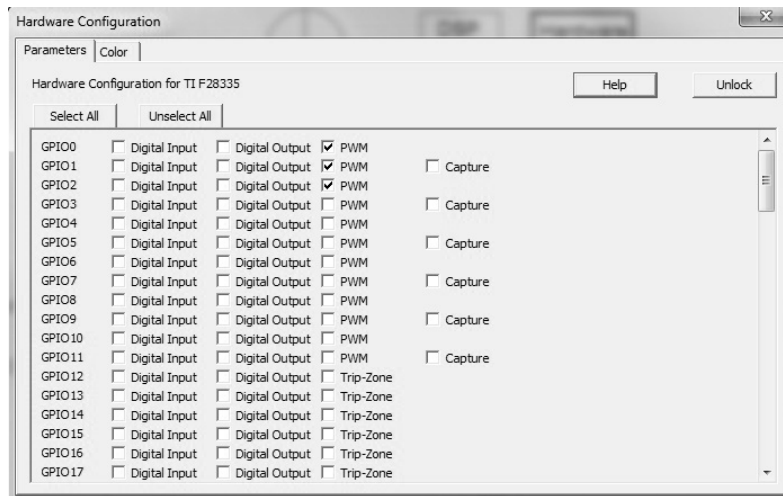


Figura 5.20: Configurazione I/O del DSP in ambiente PSIM

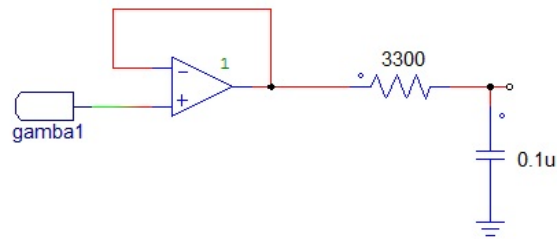


Figura 5.21: Filtro collegato in uscita ad ogni segnale di comando degli interruttori

Dalla simulazione effettuata con PSIM in uscita dai filtri si ottengono le tre forme d'onda di Figura 5.22.

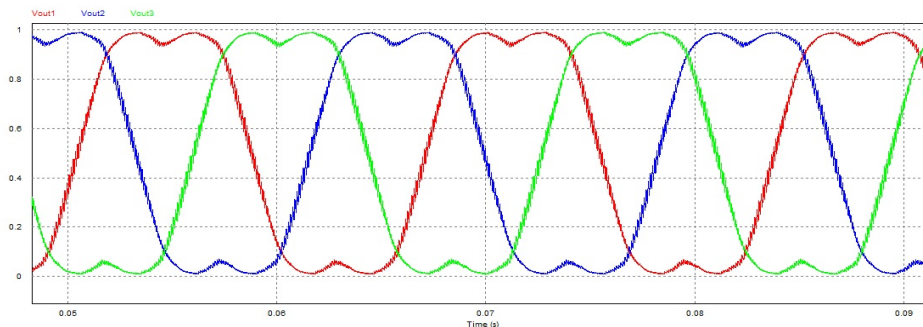


Figura 5.22: Forme d'onda in uscita dai filtri

La predisposizione dell'apparato sperimentale e i risultati ottenuti dalle prove pratiche con il sistema sono riportati nel capitolo successivo.

5.4 Realizzazione dell'interfaccia tra DSP e sistema

Il dispositivo DSP accetta in ingresso solamente dei segnali con valore compreso entro determinati valori, da 0 a 3V nel caso di grandezze DC e da -1.5 a +1.5V nel caso di grandezze AC, come già anticipato. Per assicurarsi di operare entro questi valori è necessario connettere il DSP al sistema mediante dei circuiti montati appositamente in una scheda di interfaccia.

Le funzioni di questa scheda riguardano soprattutto lo scalamento dei segnali rilevati nel sistema e utilizzati quindi nel controllo implementato nel DSP, e l'installazione dei componenti utili all'interfacciamento tra l'utente e il sistema. Per supportare questa scheda è necessaria una scheda di alimentazione che fornisce in uscita la tensione DC richiesta pari a 24V.

La struttura delle connessioni tra i vari componenti del sistema e i segnali che vengono trasferiti tra i vari blocchi sono riportati in Figura 5.23.

Dalla figura si osserva come il dispositivo DSP comunichi solamente con la scheda di interfaccia che, a sua volta, è collegata con tutti i componenti del sistema. La scheda di alimentazione e i sensori, invece, scambiano segnali solamente con il sistema e la scheda di interfaccia.

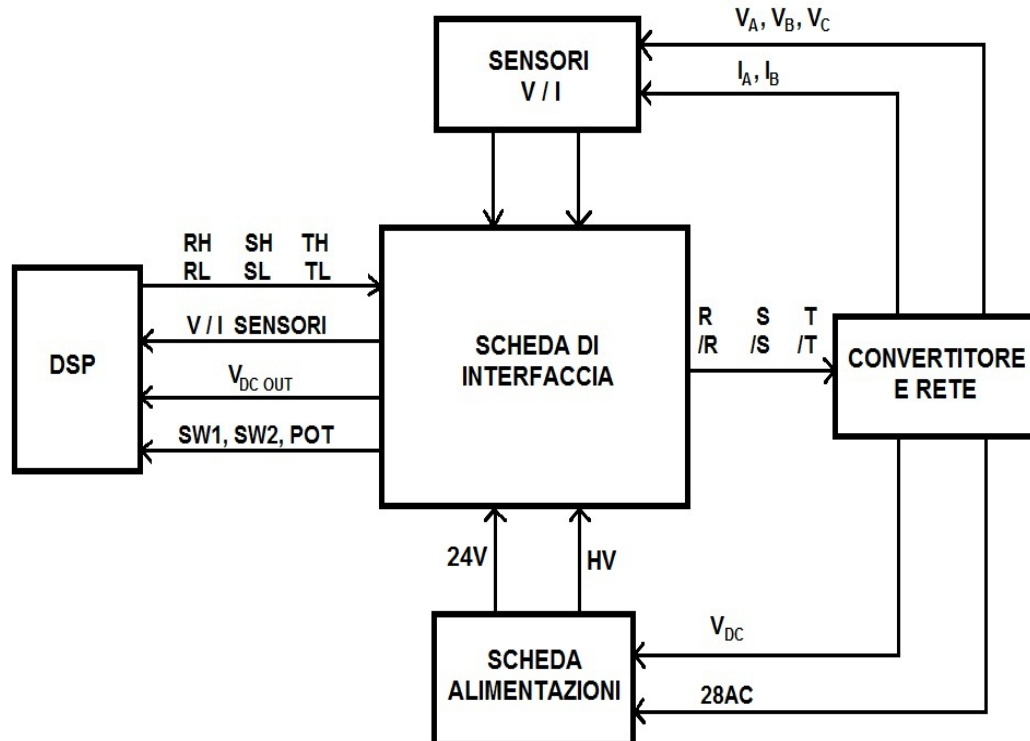


Figura 5.23: Collegamenti e segnali trasferiti tra i vari blocchi del sistema

Le due funzioni svolte dalla scheda di alimentazione sono le seguenti:

- trasformare i 28AC provenienti dall'uscita del trasformatore 220-0V/28-0V nei 24V richiesti dalla scheda di interfaccia;
- scalare opportunamente la tensione ai capi del lato DC del convertitore nel valore HV visto in precedenza.

In Figura 5.24 è riportata un'immagine della scheda di alimentazione utilizzata.

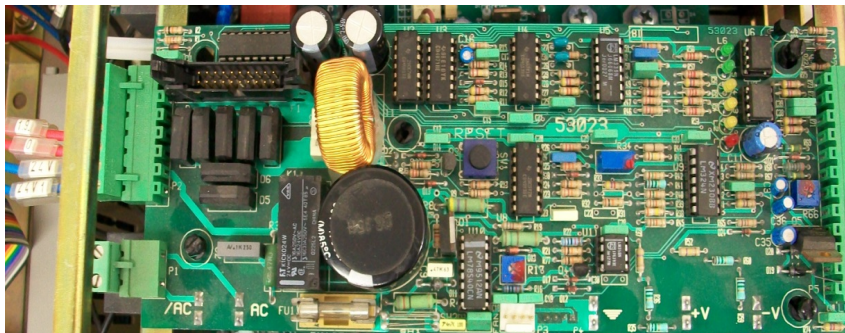


Figura 5.24: Scheda di alimentazione

La scheda di interfaccia costituisce il blocco principale tra DSP e sistema e svolge le funzioni elencate di seguito:

- scalare opportunamente:
 - i valori di tensione del lato AC del convertitore per adattarli ai valori accettati dal DSP;
 - i valori di corrente di linea per adattarli ai valori accettati dal DSP;
 - il valore di tensione HV proveniente dalla scheda di alimentazione per adattarlo ai valori accettati dal DSP;
- trasferire al DSP i valori di tensione prodotti dagli interruttori manuali $SW1$, $SW2$ e POT ;
- abilitare il trasferimento, tramite l'azionamento manuale dell'interruttore $SW6$, dei sei valori di comando calcolati nel DSP agli opportuni driver del convertitore DC/AC;
- produrre tramite un regolatore di tensione i 5V a partire dai 24V provenienti dalla scheda di alimentazione;
- produrre tramite un regolatore di tensione i 3.3V a partire dai 5V.

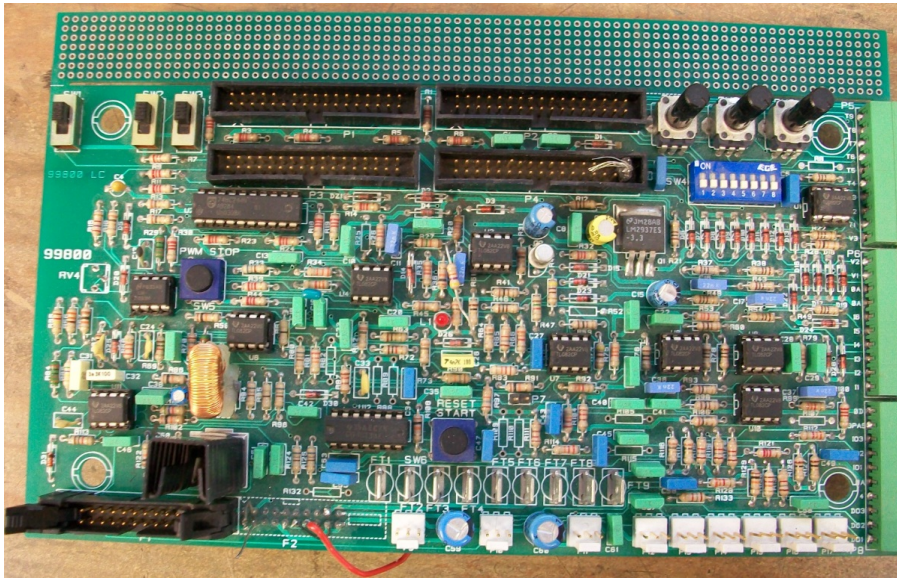


Figura 5.25: Scheda di interfaccia

Le funzioni svolte dagli interruttori manuali $SW1$, $SW2$ e POT sono già state spiegate in precedenza, come i calcoli degli scalamenti relativi alle tensioni e alle correnti.

In Figura 5.25 è riportata un'immagine della scheda di interfaccia utilizzata. Il blocco sensori, infine, è costituito dai sensori di corrente di linea e dai sensori di tensione situati nel lato AC del convertitore: le correnti di linea rilevate sono solamente due visto che la terza viene calcolata come l'opposto della somma di quelle rilevate, mentre è necessario prelevare le tre tensioni di fase collegando i tre sensori tra ognuna delle fasi e un centro stella comune.

I datasheet dei sensori utilizzati sono riportati in Appendice, mentre il DSP utilizzato è riportato in Figura 5.26.

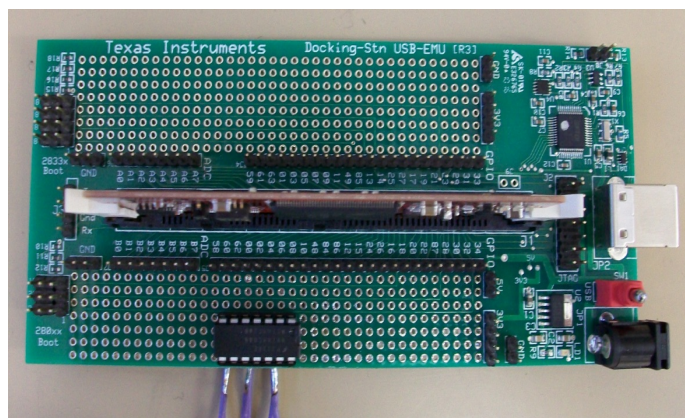


Figura 5.26: Dispositivo DSP utilizzato

Capitolo 6

Prove e risultati sperimentali

6.1 Prove di funzionamento della SVM

Il funzionamento della *Space Vector Modulation* (SVM) è stato provato, in prima istanza, rilevando i sei segnali di comando in uscita dal DSP in assenza di collegamento con il resto del sistema.

Per riconoscere il corretto funzionamento della modulazione le tensioni di fase e quelle concatenate sono state filtrate opportunamente secondo lo schema del filtro di Figura 5.21. La realizzazione dei tre filtri è stata effettuata in una basetta millefori.

Le forme d'onda delle tensioni di fase e concatenate rilevate in uscita dai filtri sono riportate in Figura 6.1.

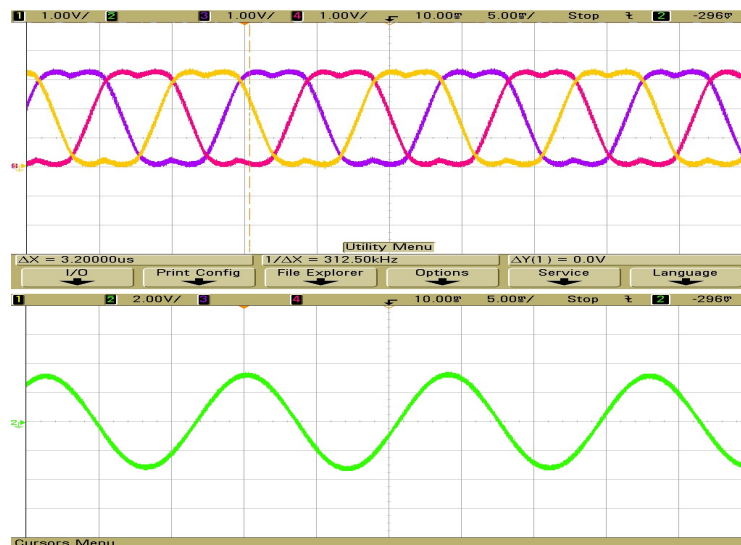


Figura 6.1: Forme d'onda delle tensioni di fase e concatenate filtrate

Dalla figura si notano gli andamenti desiderati delle forme d'onda, attestando così il corretto funzionamento della modulazione.

Nel secondo step di prova i sei segnali di comando in uscita dal DSP sono stati collegati ai rispettivi PIN della scheda di interfaccia (come in Figura 6.2) e si sono rilevate le forme d'onda filtrate in uscita dalla scheda stessa, cioè in ingresso al convertitore. Le prove sono state effettuate in assenza di carico.

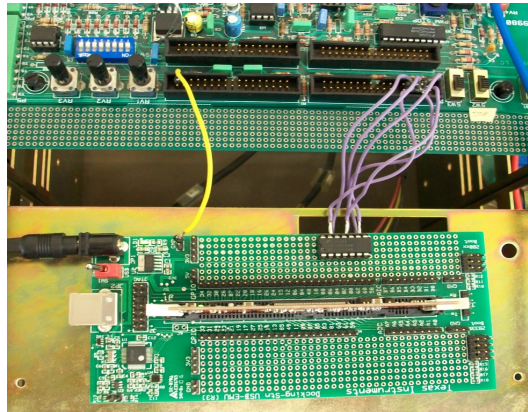


Figura 6.2: Collegamento tra DSP e interfaccia

Gli andamenti dei comandi relativi ad una delle tre gambe dell'inverter sono riportati in Figura 6.3. Nella parte superiore della figura sono riportati i comandi, complementari, in uscita dal DSP; nella parte inferiore sono riportati i segnali di comando in uscita dalla scheda di interfaccia e quindi in ingresso ai driver del convertitore.

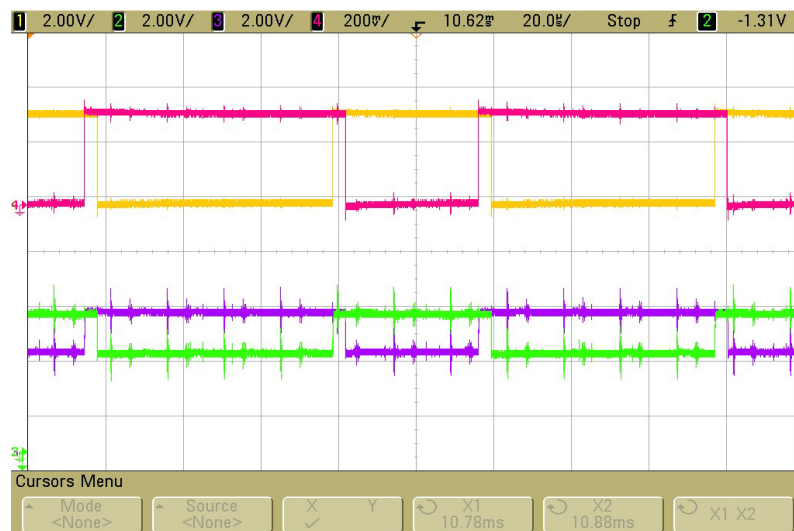


Figura 6.3: Comandi in uscita dal DSP e in ingresso al convertitore

Si nota che sono stati introdotti dei tempi morti nelle commutazioni per salvaguardare l'incolumità degli interruttori. Si osserva inoltre che i segnali in uscita dal DSP assumono valori pari a 0 o a 3.3V, mentre gli stessi segnali scalati in uscita dalla scheda di interfaccia assumono valori pari a 3.3 o a 5V, per poter comandare opportunamente i driver degli interruttori tramite degli optoisolatori.

Nell'intervallo di tempo morto, in cui i due interruttori sono entrambi interdetti, ho analizzato i tempi di spegnimento e di accensione degli interruttori IGBT. Considerando in maniera dettagliata le forme d'onda di Figura 6.3 si sono calcolati gli intervalli di spegnimento e di accensione come riportato in Figura 6.4.

Dalle misurazioni con i cursori si sono trovati dei tempi di spegnimento pari a circa 400ns e dei tempi di accensione pari a circa 100ns, in accordo con i dati riportati nel datasheet del modulo IGBT (vedi Appendice B).

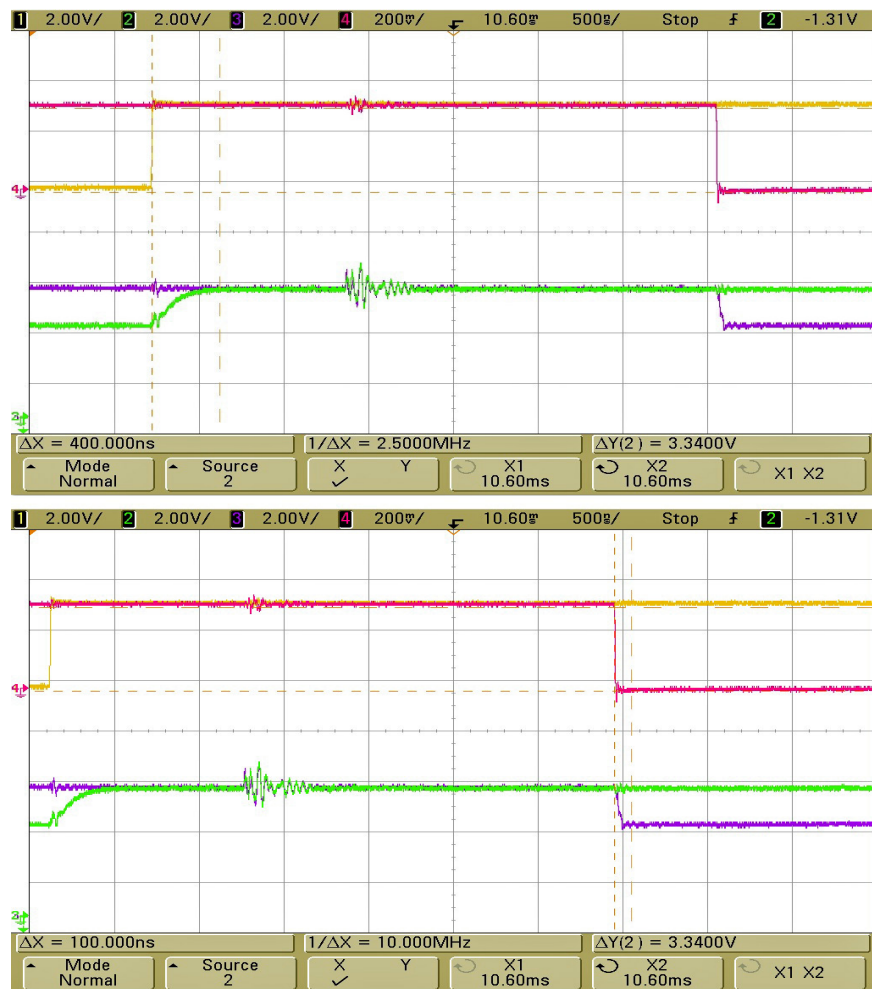


Figura 6.4: Intervalli di spegnimento e di accensione degli IGBT

Nel terzo step di prova si è fornita una tensione pari a 14V al lato DC tramite un generatore mentre al lato AC si è connesso a stella un carico RC costituito dai filtri già considerati. *Il polo negativo del generatore al lato DC è stato connesso al nodo comune di stella del carico al lato AC.*

Le forme d'onda delle tensioni concatenate rilevate in uscita dal carico di filtro al lato AC sono riportate in Figura 6.5.

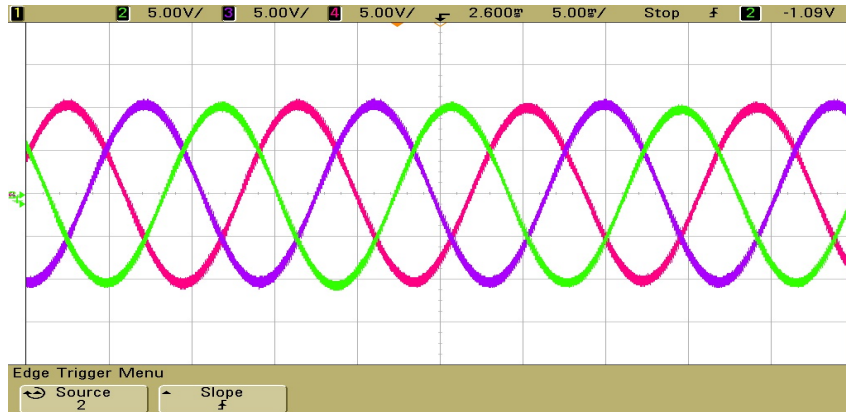


Figura 6.5: Tensioni concatenate al lato AC del convertitore

Le forme d'onda delle tensioni di fase rilevate ai capi del carico di filtro al lato AC sono riportate in Figura 6.6, per due diversi valori della tensione di carico al lato DC: nel caso di sinistra pari a 14V e nel caso di destra pari a 7V.

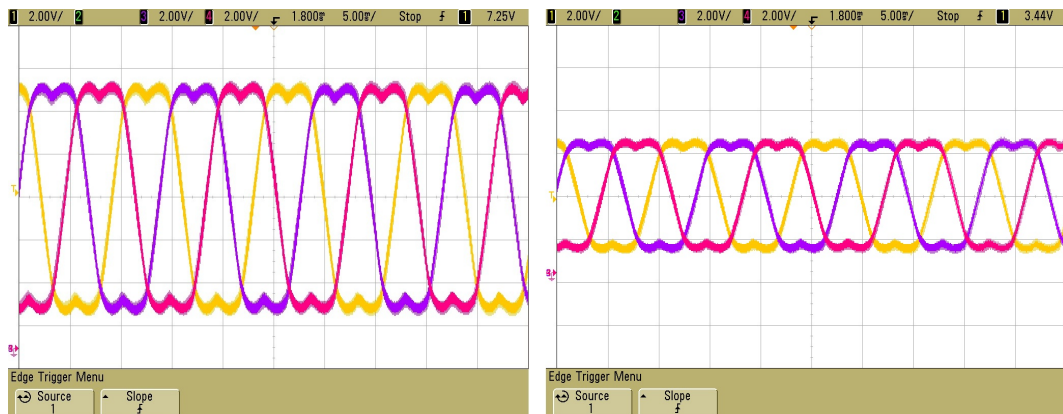


Figura 6.6: Tensioni di fase al lato AC del convertitore

Si può notare che l'ampiezza picco-picco delle forme d'onda di destra è pari alla metà di quella delle forme d'onda di sinistra, come ci si aspettava.

Analizzando le forme d'onda (2V/div) come in Figura 6.7 si osserva che il ripple picco-picco è pari circa ad 1V, come riportato in dettaglio nella parte destra della figura.

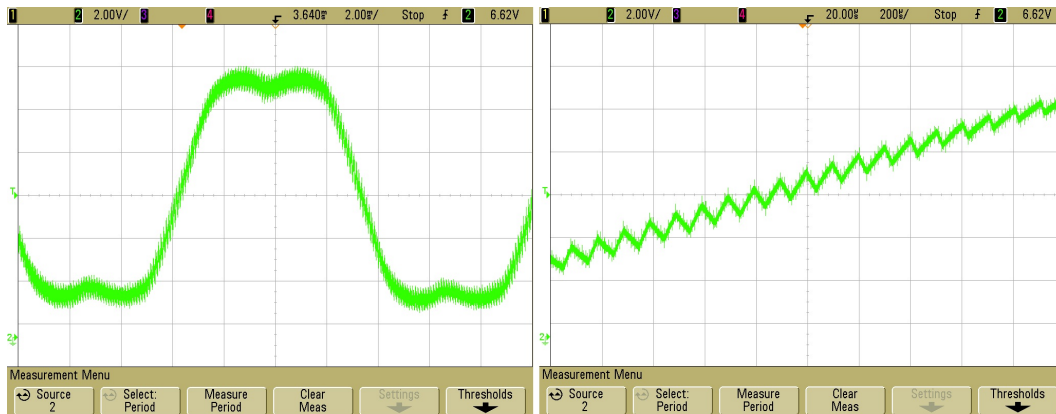


Figura 6.7: Ripple nelle forme d'onda

Questo ripple dipende dai valori di resistenza e di capacità del filtro collegato al lato AC del convertitore. Dall'analisi di Fourier, in seguito ad alcuni passaggi matematici, si ottiene che il ripple picco-picco in uscita dal filtro dipende dall'attenuazione A del filtro alla frequenza di PWM (10kHz) e dall'ampiezza picco-picco S del segnale PWM (in questo caso pari a 14V) secondo la formula seguente:

$$V_{RIPPLE} \cong S \cdot A \cdot \frac{\pi}{2} = 14 \cdot 0.045 \cdot 1.57 = 0.98V$$

in concordanza con il valore stimato dai grafici delle grandezze rilevate con l'oscilloscopio.

Il quarto e ultimo step di prova prevede le stesse connessioni del terzo step con la differenza che il *centro stella del carico al lato AC viene scollegato dal polo negativo del generatore al lato DC*. La tensione applicata al lato DC è sempre fissata a 14V.

Le forme d'onda delle tensioni concatenate, non influenzate dal collegamento tra centro stella e lato DC, assumono andamenti analoghi a quelli del caso precedente e sono riportati in Figura 6.8.

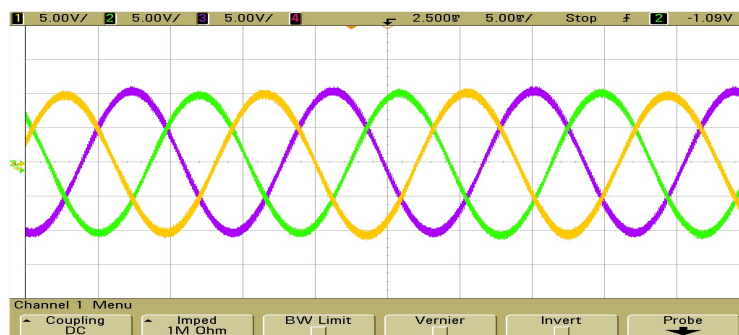


Figura 6.8: Tensioni concatenate al lato AC

Le tensioni di fase invece, diversamente dai casi precedenti, assumono andamenti sinusoidali dovuti al fatto che il centro stella del carico al lato AC è scollegato dalla massa del lato DC. Si è misurata quindi la tensione presente tra il centro stella e la massa (il polo negativo) del lato DC del convertitore, ottenendo un segnale pressochè sinusoidale con frequenza tripla a quella della tensione di fase. In Figura 6.9 sono riportati gli andamenti della tensione di fase A (in giallo) e del segnale filtrato presente tra il centro stella e la massa del lato DC (in verde).

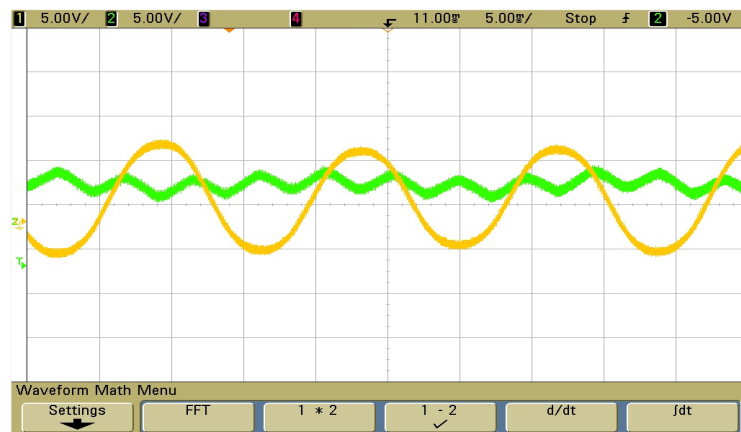


Figura 6.9: Andamento del segnale di fase e di terza armonica

Facendo la somma dei due segnali mediante la funzione **Math** presente nell'oscilloscopio si ottiene un segnale equivalente a quello di fase dei casi precedenti (Figura 6.10); ciò sta a significare che tra il centro stella e la massa del lato DC è presente il segnale di terza armonica previsto dalla teoria dei convertitori AC/DC trifase.

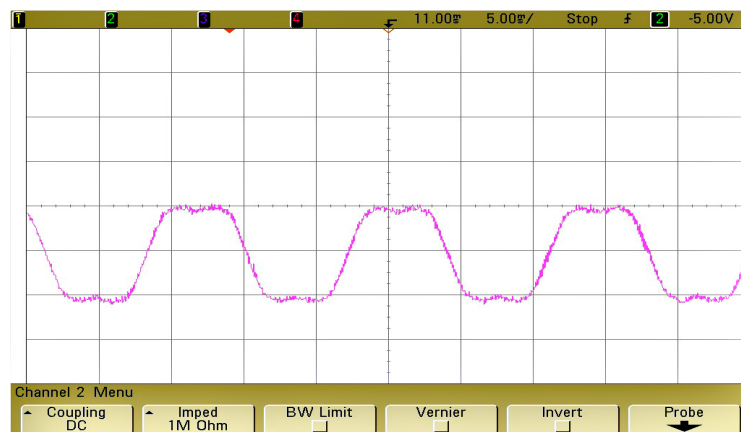


Figura 6.10: Somma dei segnali di fase e di terza armonica

6.2 Prove sul controllo di corrente

Il funzionamento dell'anello di controllo viene testato rilevando le correnti in uscita dall'inverter sul carico RL e impostando il controllo secondo lo schema di Figura 6.11.

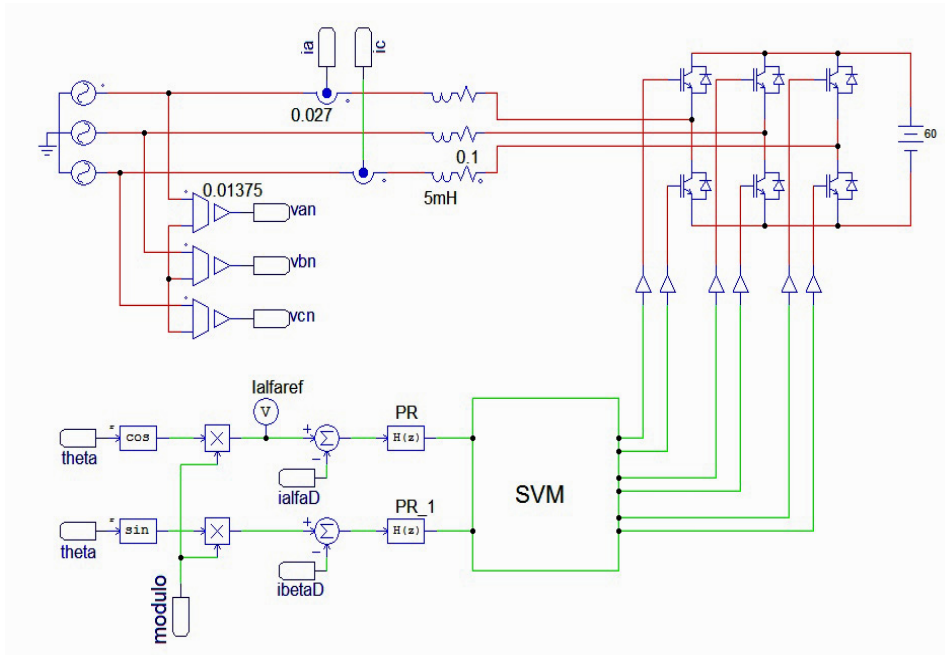


Figura 6.11: Anello di controllo della corrente

I due regolatori *Proporzionali-Risonanti* sono stati implementati seguendo il procedimento già esposto nel paragrafo 4.2 e assumono la funzione di trasferimento già riportata nell'equazione 4.6:

$$H_{PR}(z) = \frac{1.067z^2 - 1.996z + 0.9296}{z^2 - 1.996z + 0.997} \quad (6.1)$$

I segnali $I_{\alpha}D$ e $I_{\beta}D$ rappresentano le componenti alfa e beta della terna di correnti sul carico RL, l'angolo θ rappresenta la fase istantanea della terna di tensioni di fase e, infine, il $modulo$ rappresenta l'ampiezza delle sinusoidi di riferimento. Queste quattro grandezze vengono calcolate opportunamente nel convertitore ADC secondo lo schema di Figura 6.12.

In Fig. 6.12 si osserva che il modulo è dato dal segnale proveniente da un potenziometro installato sulla scheda di interfaccia e collegato al DSP tramite l'ADC: il guadagno introdotto dal DSP è pari ad un fattore 5 in modo da ottenere un modulo massimo di 15A con una tensione di 3V.

All'ingresso dei due segnali di corrente nel DSP sono stati posti due filtri passa-basso con frequenza di taglio pari a circa 1KHz per poter ridurre i disturbi ad alta frequenza sulle correnti.

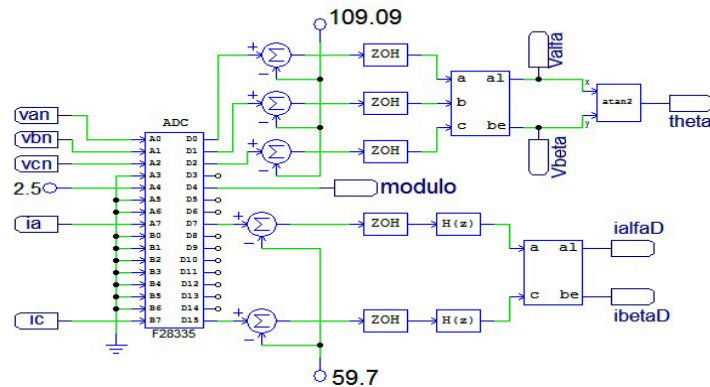


Figura 6.12: Calcolo delle grandezze dell'anello di corrente

L'installazione dei due sensori di corrente ha richiesto preliminarmente una taratura degli stessi per verificarne il corretto funzionamento. In seguito a ciò è stato modificato il valore dell'Offset in ingresso al DSP ad un valore di 59.7, rispetto al valore teorico di 60.185 già calcolato in Figura 5.10.

Il primo step di prova è stato effettuato impiegando un regolatore di corrente *Proporzionale* con guadagno pari a 100, per verificare il corretto funzionamento del sistema al variare dell'ampiezza della corrente di riferimento impostata con il potenziometro. Dalla rilevazione delle correnti tramite delle sonde di corrente (100mV/1A) si è constatato il corretto funzionamento del sistema di controllo; le forme d'onda di due delle tre correnti sul carico RL sono riportate in Figura 6.13, per un valore dell'ampiezza del riferimento impostato a 12A e per una tensione al lato DC pari a 40V.

Nel secondo step di prova si è impiegato il regolatore Proporzionale-Risonante e si sono analizzate le forme d'onda delle due correnti già considerate con il regolatore Proporzionale. In Figura 6.14 si può osservare come le forme d'onda in questo caso, a parità di ampiezza e di tensione al lato DC, assumano andamenti migliori dal punto di vista dei guadagni rispetto a quelli di fig. 6.13, grazie al contributo della parte risonante.

In Figura 6.15 è riportato l'andamento del segnale di errore calcolato internamente all'anello di controllo: esso è prelevato dal circuito di controllo come uscita PWM (guadagno pari a 5) e filtrato opportunamente con un LPF. Si può apprezzare il suo andamento sinusoidale, causato dal ritardo tra il segnale di riferimento e quello di corrente sul carico (di ampiezza pari a 12A), con un'ampiezza massima dell'errore pari circa a 240mV (equivalente a 1.2A). Si è notato che si verifica l'errore massimo in prossimità del passaggio per lo zero della rispettiva corrente di linea, mentre un errore nullo in corrispondenza dei picchi delle sinusoidi: questo significa che la corrente di linea segue in modo adeguato l'ampiezza del proprio riferimento, con un lieve sfasamento introdotto dal filtro in uscita.

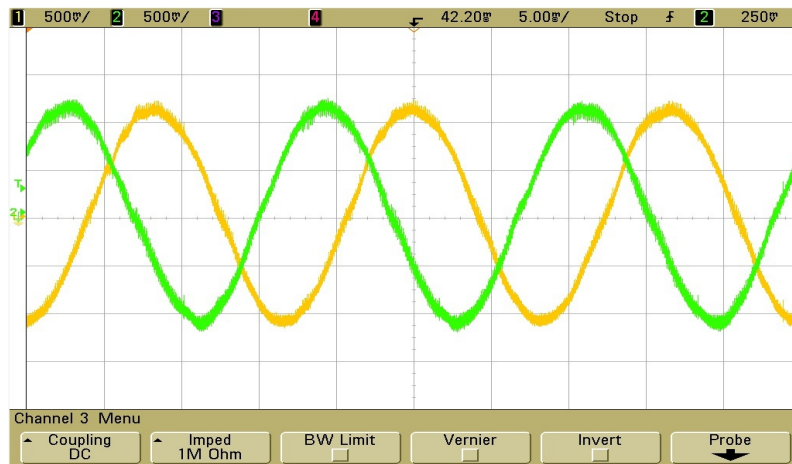


Figura 6.13: Andamento delle correnti con regolatore P e ampiezza di 12A

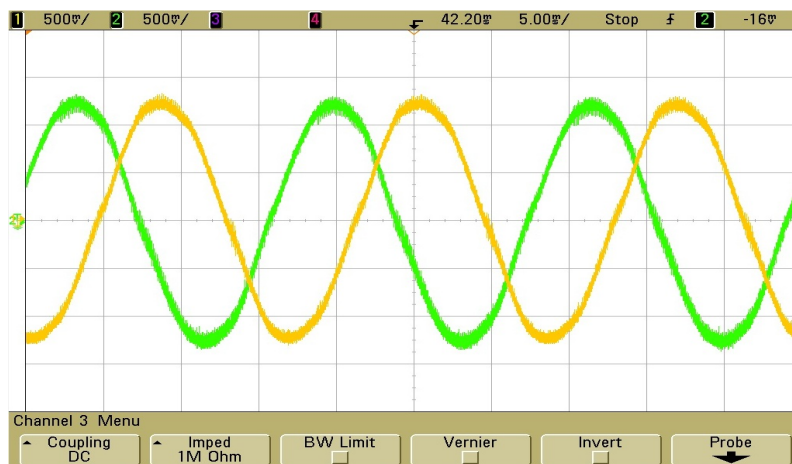


Figura 6.14: Andamento delle correnti con regolatore PR e ampiezza di 12A

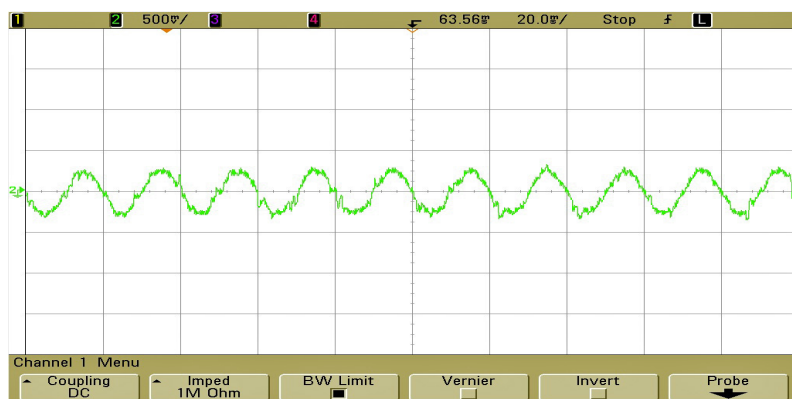


Figura 6.15: Andamento del segnale di errore interno all'anello di controllo

Nel terzo step di prova si è analizzata la risposta del controllo alla variazione a gradino dell'ampiezza della corrente di riferimento. Per effettuare questa variazione a gradino si è installato un interruttore nella scheda di interfaccia e lo si è configurato nel DSP come ingresso digitale. In Figura 6.16 è riportato schematicamente il collegamento dell'interruttore al DSP.

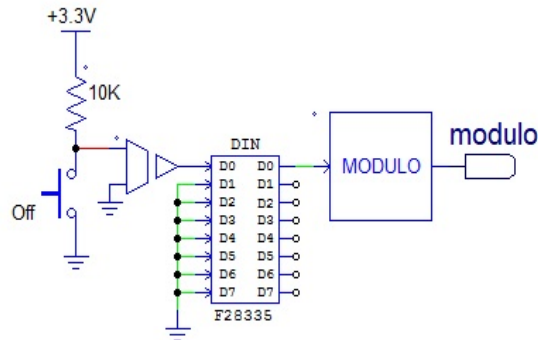


Figura 6.16: Configurazione dell'interruttore nel sistema

In figura si osserva che quando l'interruttore è nello stato ON il DSP riceve in ingresso il valore logico '0', mentre quando commuta nello stato OFF si ha in ingresso il valore logico '1'. Questo valore viene opportunamente scalato all'interno del DSP tramite le istruzioni contenute nel blocco *MODULO*:

```
begin
if IN==1
    OUT= 10;
else
    OUT=5;
end;
```

in modo da fissare il modulo del segnale di riferimento ad un valore pari a 10 quando il segnale logico in ingresso al DSP vale '1', oppure ad un valore pari a 5 quando il segnale logico è pari a '0'.

Le forme d'onda delle due correnti rilevate nell'intervallo in cui viene variata a gradino la corrente di riferimento da un valore iniziale di 5A ad uno finale di 10A sono riportate in Figura 6.17 (5A/div). La tensione applicata al lato DC dal generatore è pari a 40V.

Si può apprezzare come il sistema risponda prontamente alla variazione del proprio riferimento entro un intervallo di tempo molto ridotto, soddisfacendo le esigenze di tempestività dell'anello di controllo.

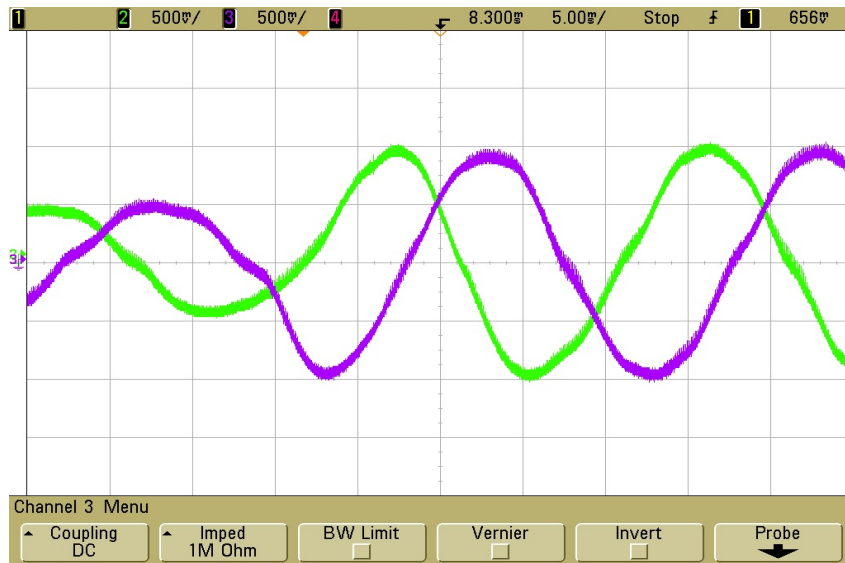


Figura 6.17: Andamenti delle correnti in seguito alla variazione a gradino del riferimento da 5A a 10A

6.3 Prove sulla scarica delle batterie

Il processo di scarica delle batterie in rete è stato raggiunto per passi, partendo inizialmente dalla configurazione di Figura 6.11 in cui viene regolata con segno positivo la corrente uscente dall'inverter. Al lato DC del convertitore viene collegato il banco batterie che fornirà energia al carico RL e alla rete.

L'angolo di fase θ delle tensioni di rete viene calcolato rilevando la terna di tensioni trifase tramite degli opportuni sensori, calcolandone le componenti α e β e, infine, facendone l'arcotangente (vedi Figura 6.12).

I tre sensori di tensione sono stati tarati attentamente per poter ottenere dei valori di tensione scalati opportunamente in ingresso al DSP.

Il primo step di prova è stato effettuato fornendo la tensione al lato DC con un generatore e trasferendola attraverso l'inverter al carico costituito dal circuito RL. Per il momento l'energia non viene trasferita in rete, la quale è comunque collegata al circuito di controllo per poter risalire alla fase istantanea delle tensioni tramite i rispettivi sensori.

La tensione trifase proveniente dalla rete scorre attraverso un trasformatore di isolamento 380V/380V e viene quindi scalata da un VARIAC alla tensione desiderata da fornire in ingresso al circuito. Per le nostre esigenze è necessario che la tensione in uscita dal VARIAC sia fissata in modo da garantire il funzionamento sia per la carica che per la scarica.

In Figura 6.18 è riportata una foto dell'apparato sperimentale utilizzato per effettuare le prove di scarica e di carica con il sistema.

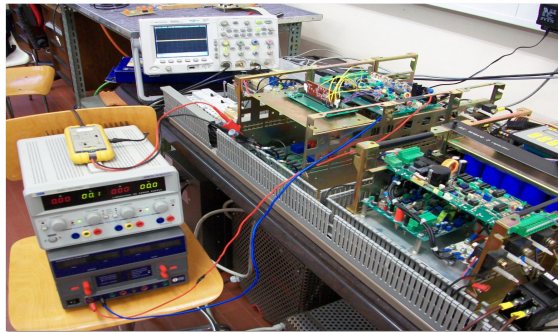


Figura 6.18: Foto dell'apparato sperimentale utilizzato

Rilevando tramite una sonda differenziale la tensione di una fase in uscita dal VARIAC si osserva in Figura 6.19 come essa assuma un andamento lievemente trapezoidale e non perfettamente sinusoidale, sia a vuoto che a carico.

Per capire la provenienza di questa anomalia si è rilevata anche la tensione in uscita dalla rete di utenza a monte del VARIAC, riportata in Figura 6.20 in condizioni a vuoto e a carico. In figura si nota come l'andamento della tensione di rete non presenti andamenti trapezoidali, che deduciamo essere causati all'azione del VARIAC.



Figura 6.19: Tensione in uscita dal VARIAC (in viola) a vuoto (sinistra) e a carico (destra) (5V/div)

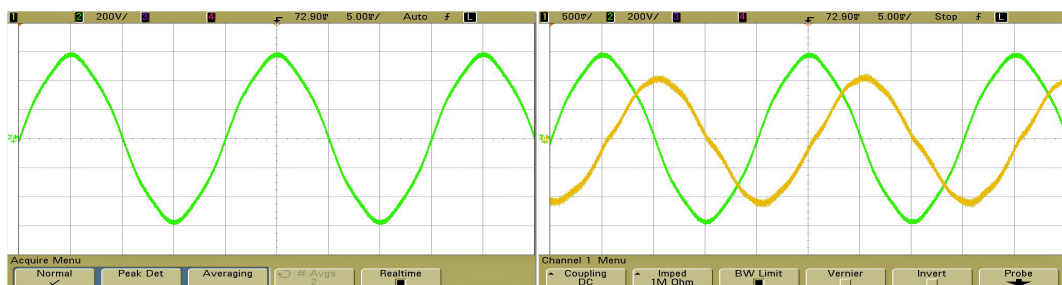


Figura 6.20: Tensione di rete (in verde) a vuoto (sinistra) e a carico (destra) (200V/div)

Lo scopo della prova è quello di verificare che la corrente sul carico RL in uscita dal convertitore è in fase con la tensione di rete, comportando così la scarica delle batterie con un fattore di potenza unitario.

Le rilevazioni della corrente nella *fase A* del carico e della tensione nella rispettiva fase della rete sono state effettuate con opportune sonde, mostrando i risultati di Figura 6.21. Si osserva la bontà della forma d'onda della corrente, anche se non perfettamente sinusoidale a causa dell'andamento trapezoidale della rispettiva tensione.

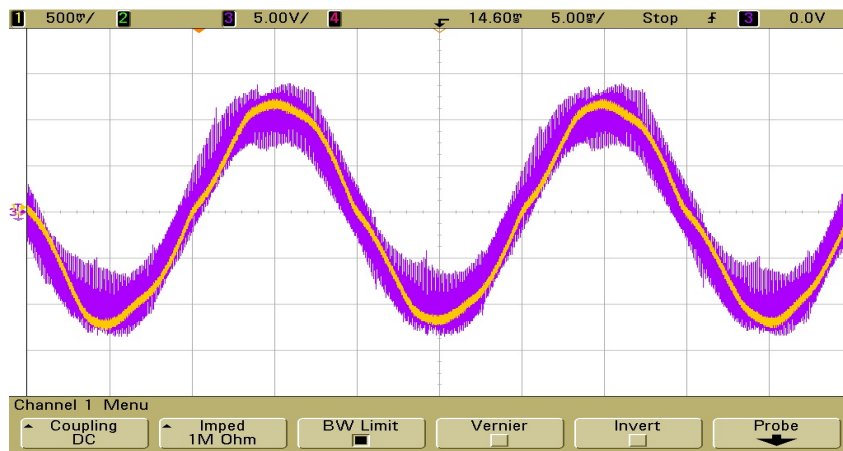


Figura 6.21: Andamenti della tensione(viola) e della corrente di fase(arancio)

In Figura 6.22 è riportata un'istantanea rilevata con l'oscilloscopio in cui si può osservare come la corrente e la rispettiva tensione di fase siano in fase tra loro in più periodi di rete, ottenendo così un fattore di potenza unitario.

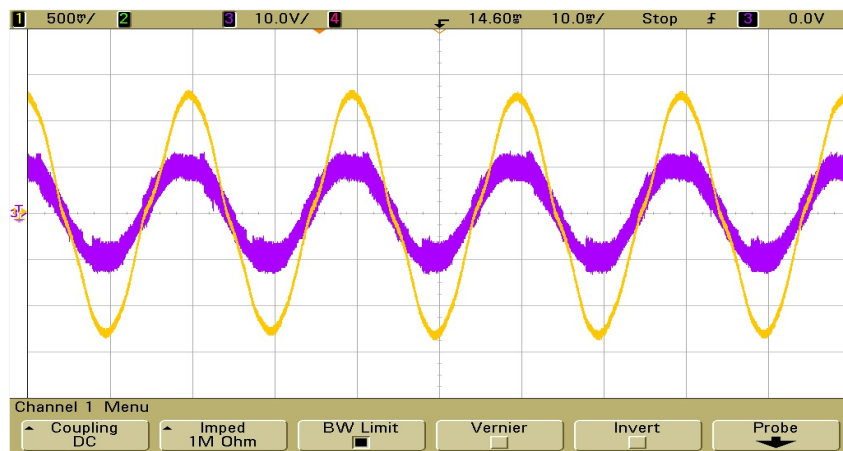


Figura 6.22: Andamento della corrente e della rispettiva tensione di fase (PF=1)

Il secondo step di prova prevede il collegamento del banco batterie da 48V al lato DC del convertitore, al posto del generatore. Anche in questo caso le forme d'onda sono molto simili a quelle appena viste in Figura 6.22.

Nel terzo step di prova, infine, si collega al lato AC del convertitore la rete di utenza, in serie ad un induttore. La tensione di rete viene opportunamente scalata da un VARIAC che fornisce in uscita un valore di tensione che consente sia la carica che la scarica del banco batterie: in seguito all'analisi vettoriale delle grandezze del circuito (tensione in uscita dal VARIAC, caduta sull'induttore e sul convertitore, tensione di batteria) si è impostata una tensione in uscita dal VARIAC pari a 18V.

In Figura 6.23 sono riportati gli andamenti istantanei della corrente e della tensione della rispettiva fase al lato AC del convertitore e della corrente di batteria (con verso positivo entrante nelle batterie). In Figura 6.24, invece, sono riportati gli andamenti calcolati su otto campioni delle stesse grandezze.

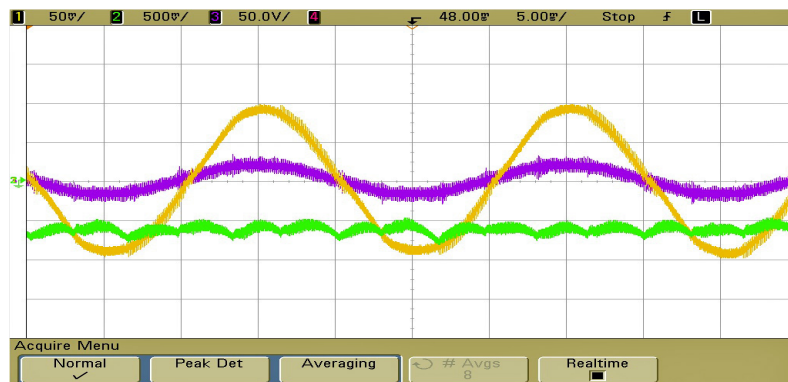


Figura 6.23: Andamento della corrente di batteria (verde), della corrente di fase (arancio) e della rispettiva tensione (viola) (5A/div, 50V/div)

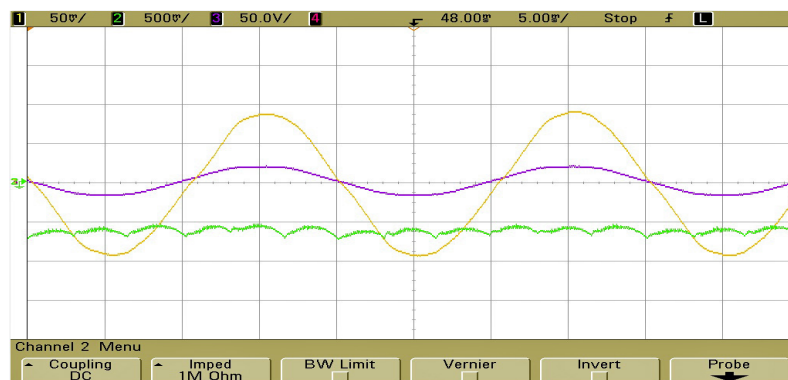


Figura 6.24: Andamento medio della corrente di batteria (verde), della corrente (arancio) di fase e della rispettiva tensione (viola) (viola) (5A/div, 50V/div)

Nelle figure 6.23 e 6.24 si nota come la corrente di batteria sia pressochè continua e negativa e come la corrente e la rispettiva tensione di fase siano perfettamente in fase tra loro, in conferma del fatto che si sta effettuando la scarica del banco batterie.

6.4 Prove sulla carica delle batterie

Le prove sulla carica delle batterie prevede il controllo della corrente di linea in modo che risulti in opposizione di fase con la rispettiva tensione di fase. Per fare ciò si introduce un fattore moltiplicativo unitario negativo nel calcolo della fase della corrente di riferimento, come già visto nel Capitolo 4. Il modulo della corrente di riferimento, invece, viene calcolato dall'anello di controllo esterno di tensione ed è limitato al valore massimo di 13.5A .

I collegamenti dei vari blocchi del circuito sono analoghi a quelli già visti per la scarica delle batterie e le forme d'onda della corrente e della rispettiva tensione di fase al lato AC del convertitore sono riportate in Figura 6.25.

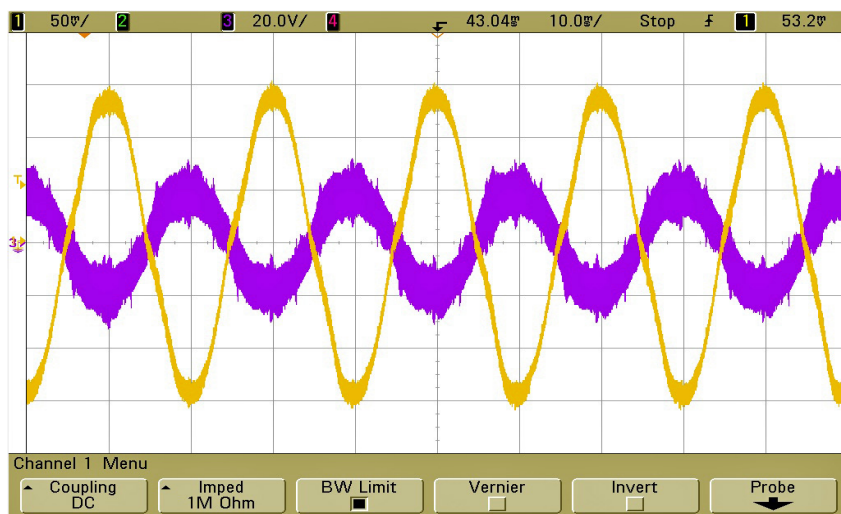


Figura 6.25: Andamento della corrente(arancio) e della rispettiva tensione di fase(viola)

Si osserva che rispetto agli andamenti di figura 6.21 in questo caso le due forme d'onda sono sfasate tra loro di 180° , in testimonianza del fatto che si sta caricando il banco batterie con un fattore di potenza unitario.

L'andamento della corrente di batteria, assieme all'andamento della corrente e della rispettiva tensione di fase, è riportato in Figura 6.26. L'andamento medio delle stesse grandezze è invece riportato in Figura 6.27.

Nelle figure 6.26 e 6.27 si nota come la corrente di batteria sia positiva e come la corrente e la rispettiva tensione di fase siano perfettamente in opposizione di fase tra loro, in conferma del fatto che si sta effettuando la carica del banco batterie.

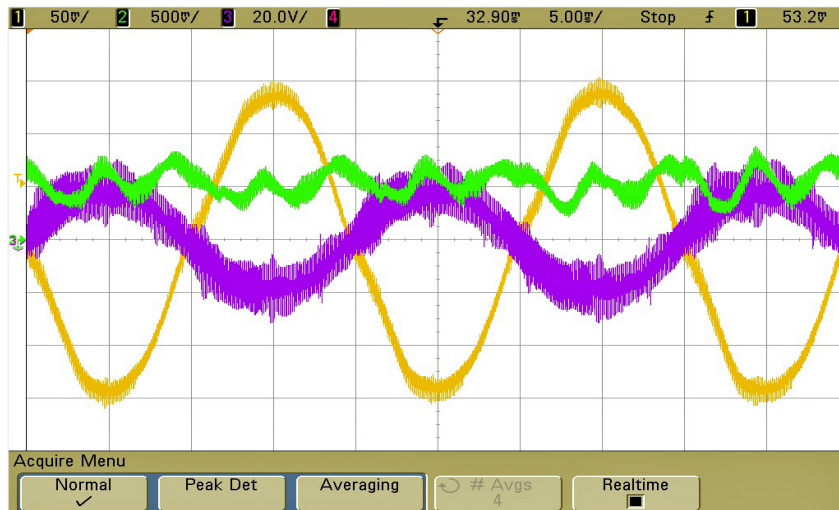


Figura 6.26: Andamento della corrente di batteria (verde), della corrente (arancio) e della rispettiva tensione di fase(viola) (5A/div, 20V/div)

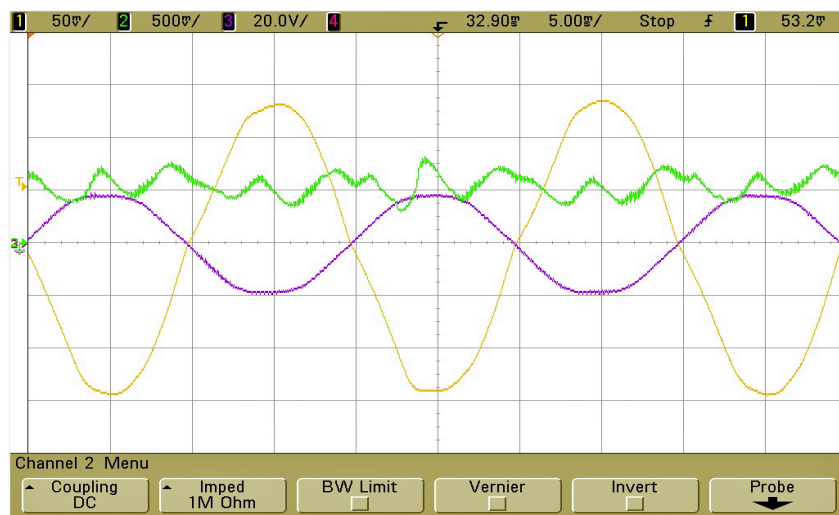


Figura 6.27: Andamento medio della corrente di batteria (verde), della corrente (arancio) e della rispettiva tensione di fase(viola) (5A/div, 20V/div)

Capitolo 7

Conclusioni

Questo lavoro di tesi è stato suddiviso in due parti: nella prima si è studiato il funzionamento del caricabatterie bidirezionale, del software di simulazione PSIM e del DSP TMS320F28335. In particolare su quest'ultimo è stata posta attenzione al tool di sviluppo Code Composer Studio, al linguaggio di programmazione C e alle periferiche disponibili in relazione alle sue elevate prestazioni. E' stato approfondito lo studio del convertitore analogico-digitale a 12 bit, dei sei modulatori PWM e infine dell'unità logico aritmetica in virgola mobile, la quale ha mostrato tutte le sue potenzialità di elaborazione e di scrittura.

Si è passati poi allo studio della modulazione vettoriale SVM, che permette di ottenere indici di modulazione superiori rispetto alla PWM sinusoidale. In seguito allo studio è stato implementato tale algoritmo nel DSP per poi verificarne il corretto funzionamento ad anello aperto.

La seconda parte del lavoro ha previsto lo studio di un controllo di corrente innovativo da applicare al convertitore AC/DC, impiegando un regolatore di tipo *Proporzionale-Risonante* con il vantaggio di attenuare le componenti al di fuori della frequenza di risonanza. Quest'ultima è stata fissata a 50Hz in modo che la corrente e la rispettiva tensione di rete forniscano un fattore di potenza unitario, al fine di caricare o scaricare in modo efficiente le batterie. In primis si è verificato il corretto funzionamento del regolatore adottando la funzione di trasferimento ideale in simulazione (attraverso i software PSIM e Matlab-Simulink), per poi implementare la f.d.t. completa nel controllo interno al DSP.

Il controllo di corrente è proiettato nel sistema di riferimento *alfa/beta* per ottenere un errore a regime nullo; si sarebbero potute ottenere prestazioni simili implementando il controllo nel sistema di riferimento rotante d/q e impiegando dei regolatori Proporzionali-Integrali.

A questo punto si è studiato un controllo di tensione per la carica delle batterie: la scelta è ricaduta su un semplice regolatore Proporzionale con l'aggiunta di un polo, in modo da ottenere prestazioni soddisfacenti del sistema.

L'uscita dell'anello esterno di tensione, limitata ad un valore di 15A per salvaguardare i componenti del sistema, rappresenta il modulo della corrente di riferimento applicato in ingresso all'anello interno di corrente.

Una volta conclusa la parte simulativa si è implementato il sistema di controllo nel microprocessore. Dopodichè l'attenzione è stata rivolta alla realizzazione del caricabatterie: si sono analizzate in dettaglio le schede di interfaccia e di alimentazione, apportando le opportune modifiche e testando il loro funzionamento volta per volta; si sono installati i tre sensori di tensione e i due di corrente, tarandoli uno ad uno in modo corretto. Da ultimo sono stati effettuati tutti i collegamenti tra il circuito di potenza e quello di segnale del sistema, operando test di funzionamento intermedi.

Infine, con l'installazione completa dell'apparato sperimentale, è stata organizzata una serie di prove con il sistema: in prima analisi si è testato il funzionamento dell'algoritmo di modulazione SVM collegando le uscite del DSP ai rispettivi driver del convertitore. In secondo luogo si è esaminato l'anello di corrente: come primo passo i segnali di riferimento sono stati posti in fase con una terna di tensioni generate all'interno del DSP (quindi senza collegare la rete al sistema) apprezzando l'andamento conforme al riferimento della corrente al lato AC del convertitore; come secondo passo si è collegata la rete di utenza trifase al sistema verificando il corretto funzionamento del controllo per entrambi i versi della corrente di linea. In conclusione si è verificata la resa dei processi di carica (adottando l'anello di tensione) e scarica, rilevando gli andamenti della corrente di batteria, della corrente di linea e della rispettiva tensione.

I risultati sperimentali hanno evidenziato il corretto funzionamento e la prontezza del sistema, in analogia alle prestazioni ottenute in simulazione.

Appendice A

Modulazione vettoriale (SVM)

La tecnica di modulazione vettoriale SVM (*Space Vector Modulation*) è usata molto frequentemente per implementare il controllo PWM nei convertitori switching trifase. Il principio base di funzionamento della SVM è spiegato qui di seguito in riferimento ad un inverter trifase alimentato in tensione, come quello in Figura A.1.

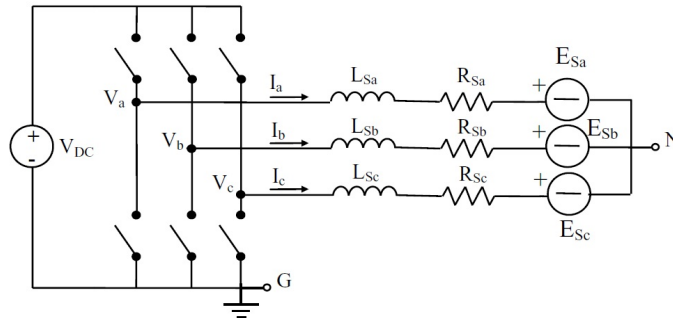


Figura A.1: Inverter trifase

Lo schema di un controllo di corrente per un inverter trifase alimentato in tensione mediante SVM è rappresentato in Figura A.2.

L'applicazione della SVM richiede che la tensione istantanea di fase in uscita dall'inverter, rappresentata dal vettore $\vec{V}_{abc} = [V_a \ V_b \ V_c]$, sia proiettata nel sistema di riferimento $\alpha\beta$ secondo lo schema di Figura A.3 e secondo la relazione riportata nell'equazione (A.1).

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (\text{A.1})$$

Osservando la Figura A.1 è immediato cogliere come in ogni istante ciascuna tensione di uscita dell'inverter rispetto al punto G sia pari a zero oppure al

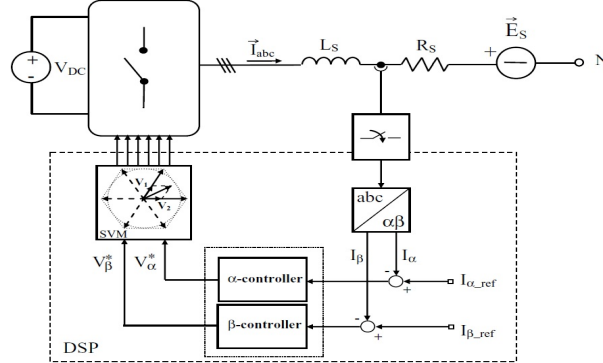


Figura A.2: Schema di controllo mediante SVM di un inverter

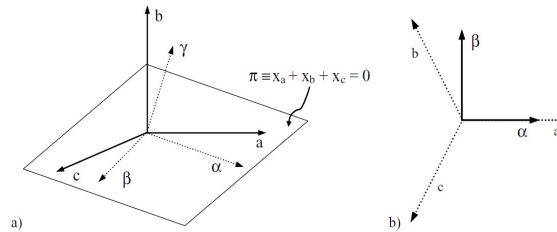


Figura A.3: Rappresentazione grafica dei due sistemi di coordinate

valore V_{DC} , quindi il vettore \vec{V}_{abc} può assumere, in ogni istante, soltanto uno degli otto possibili valori totali. La relazione tra il vettore di comando degli interruttori (vettore di stato) $[x_a \ x_b \ x_c]$ e il vettore della tensione di fase rispetto al punto N $[V_{an} \ V_{bn} \ V_{cn}]$ è espressa dall'equazione (A.2).

$$\begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} = \frac{V_{DC}}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} \quad (\text{A.2})$$

In accordo con l'equazione (A.2), in tabella A.1 sono riportati gli otto vettori di stato e le tensioni di fase in termini di V_{DC} , mentre in Figura A.5 sono

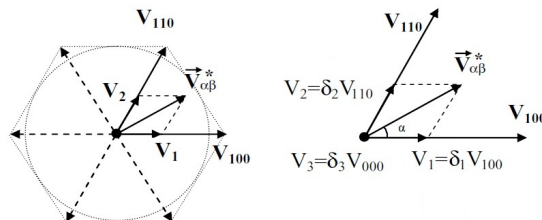


Figura A.4: Generazione del vettore di tensione di riferimento nel caso di $\vec{V}_{\alpha\beta}^*$ giacente nel primo settore

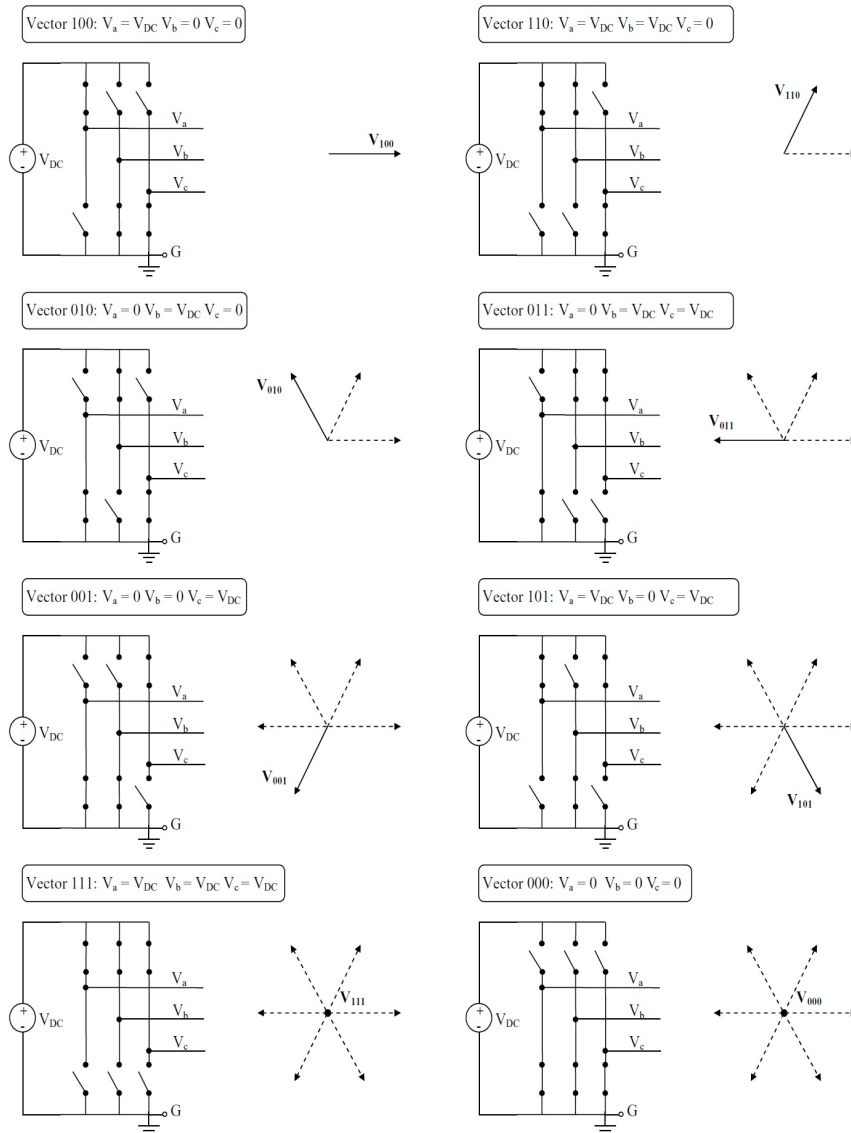


Figura A.5: Le otto possibili configurazioni dell'inverter con i rispettivi vettori di stato

rappresentate le otto configurazioni che può assumere il vettore di stato. Si può osservare come ci siano due configurazioni in cui il vettore ha modulo nullo.

L'idea alla base della SVM è semplice e può essere espressa facendo riferimento alla Figura A.4. Combinando opportunamente i vettori generabili istantaneamente dall'inverter, è possibile generare mediamente qualunque vettore che giaccia all'interno dell'esagono raffigurato. Si parte dal vettore $\vec{V}_{\alpha\beta}^*$ ottenuto mediante la trasformazione $\alpha\beta$ (riferimento all'equazione (A.1)) della terna V_a , V_b e V_c di tensioni istantanee che si vogliono realizzare. Il vettore $\vec{V}_{\alpha\beta}^*$

Tabella A.1: Rappresentazione degli otto vettori di stato e delle tensioni di fase corrispondenti

Vettori di tensione	x_a	x_b	x_c	V_{an}	V_{bn}	V_{cn}
V_{000}	0	0	0	0	0	0
V_{100}	1	0	0	2/3	-1/3	-1/3
V_{110}	1	1	0	1/3	1/3	-2/3
V_{010}	0	1	0	-1/3	2/3	-1/3
V_{011}	0	1	1	-2/3	1/3	1/3
V_{001}	0	0	1	-1/3	-1/3	2/3
V_{101}	1	0	1	1/3	-2/3	1/3
V_{111}	1	1	1	0	0	0

che giace nel settore k viene scomposto in due vettori V_k e V_{k+1} aventi le direzioni dei due vettori di stato adiacenti, nel nostro esempio ($k=1$) rispettivamente i vettori \vec{V}_{100} e \vec{V}_{110} . Esattamente lo stesso ragionamento viene applicato per differenti locazioni del vettore desiderato all'interno dell'esagono. La lunghezza di ciascuna proiezione, V_k e V_{k+1} , determina le frazioni δ_k e δ_{k+1} del periodo di modulazione T_s occupate da ogni vettore di uscita, in accordo con le relazioni seguenti, nel caso di $k=1$:

$$\delta_1 = \frac{|\vec{V}_1|}{|\vec{V}_{100}|} = \frac{T_1}{T_s} \quad \delta_2 = \frac{|\vec{V}_2|}{|\vec{V}_{110}|} = \frac{T_2}{T_s} \quad (\text{A.3})$$

Normalmente è richiesta l'applicazione del vettore di tensione con modulo nullo per una frazione δ_3 del periodo di modulazione per soddisfare la seguente condizione:

$$\delta_1 + \delta_2 + \delta_3 = 1 \quad (\text{A.4})$$

che esprime semplicemente il fatto che il periodo di modulazione deve essere occupato interamente dai vettori di tensione. Seguendo questo procedimento, la tensione media in uscita media dall'inverter \vec{V}_0 sarà data da

$$\vec{V}_0 = \delta_1 \cdot \vec{V}_{100} + \delta_2 \cdot \vec{V}_{110} + \delta_3 \cdot \vec{V}_{111} = \vec{V}_1 + \vec{V}_2 = \vec{V}_{\alpha\beta}^* \quad (\text{A.5})$$

come da aspettativa. Si nota che (i) il vettore con modulo nullo può essere sia \vec{V}_{111} che \vec{V}_{000} , (ii) l'ordine di applicazione dei vettori di uscita dell'inverter è arbitrario e può essere considerato come un grado di libertà nell'implementazione della SVM, (iii) la commutazione da V_k a V_{k+1} richiede sempre la commutazione di una singola fase dell'inverter.

L'implementazione della procedura appena descritta richiede una sequenza di calcoli. In ogni periodo di modulazione, date le componenti α e β del vettore di riferimento $\vec{V}_{\alpha\beta}^*$ bisogna:

1. Localizzare i due vettori di uscita dell'inverter adiacenti ad esso, cioè individuare il settore dell'esagono in cui giace $\vec{V}_{\alpha\beta}^*$
2. Determinare le durate δ_1 , δ_2 e δ_3 di applicazione dei vettori di stato adiacenti a $\vec{V}_{\alpha\beta}^*$
3. Determinare l'intervallo di conduzione di ogni transistor ($S_1 \rightarrow S_6$)

Questi calcoli vengono implementati mediante l'uso di un DSP.

Dato un arbitrario vettore di riferimento $\vec{V}_{\alpha\beta}^*$, scomposto in $\vec{V}_\alpha + j\vec{V}_\beta$, l'angolo di fase può essere calcolato come:

$$\alpha = \arctan\left(\frac{V_\beta}{V_\alpha}\right) \quad \alpha \in [0, 2\pi] \quad (\text{A.6})$$

Dalla Figura A.6 si nota che ogni quadrante comprende due settori, quindi il quadrante in cui giace il vettore di riferimento è determinato semplicemente valutando il segno della componente reale e di quella immaginaria del vettore stesso.

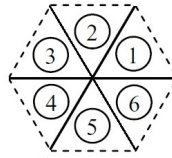


Figura A.6: Numerazione dei settori dell'esagono

Una volta determinato il quadrante, per esempio il primo quadrante, il vettore giace nel settore I se:

$$\arctan\left(\frac{V_\beta}{V_\alpha}\right) \leq \frac{\pi}{3} \quad (\text{A.7})$$

cioè se:

$$V_\beta \leq V_\alpha \cdot \tan\left(\frac{\pi}{3}\right) = \sqrt{3} \cdot V_\alpha \quad (\text{A.8})$$

altrimenti il vettore giace nel settore II. Analogamente, nel secondo quadrante (con $V_\alpha < 0$ e $V_\beta > 0$) il vettore giace nel settore III se:

$$\arctan\left(\frac{V_\beta}{-V_\alpha}\right) \leq \frac{\pi}{3} \quad (\text{A.9})$$

cioè se:

$$V_\beta \leq \sqrt{3} \cdot (-V_\alpha) \quad (\text{A.10})$$

altrimenti giace nel settore II. Considerazioni analoghe possono essere applicate al terzo e al quarto quadrante.

Una volta determinato il settore in cui giace $\vec{V}_{\alpha\beta}^*$ ed i vettori di stato adiacenti ad esso si passa al calcolo dei tempi di applicazione di ciascun vettore adiacente. Nel seguito T_k rappresenta metà del tempo di conduzione del vettore \vec{V}_k , mentre T_0 rappresenta metà del tempo di conduzione del vettore nullo. Di conseguenza i tempi di conduzione vengono calcolati dalle equazioni seguenti:

$$\int_0^{T_s} \vec{V}_{\alpha\beta}^* dt = \int_0^{\frac{T_0}{2}} \vec{V}_0 dt + \int_{\frac{T_0}{2}}^{\frac{T_0}{2}+T_k} \vec{V}_k dt + \int_{\frac{T_0}{2}+T_k}^{\frac{T_0}{2}+T_k+T_{k+1}} \vec{V}_{k+1} dt + \int_{\frac{T_0}{2}+T_k+T_{k+1}}^{T_s} \vec{V}_7 dt \quad (\text{A.11})$$

$$T_0 + T_k + T_{k+1} = T_s \quad (\text{A.12})$$

Considerando che $\vec{V}_0 = \vec{V}_7 = \vec{0}$, che $\vec{V}_{\alpha\beta}^*$ è assunto costante e il fatto che \vec{V}_k , \vec{V}_{k+1} sono vettori costanti, l'equazione (A.11) si riduce a:

$$\vec{V}_{\alpha\beta}^* \cdot T_s = \vec{V}_k \cdot T_k + \vec{V}_{k+1} \cdot T_{k+1} \quad (\text{A.13})$$

Scomponendo questa equazione vettoriale nelle sue parti reale ed immaginaria si ottiene:

$$\begin{aligned} \begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} T_s &= \frac{2}{3} V_{DC} \left(T_k \begin{bmatrix} \cos \frac{(k-1)\pi}{3} \\ \sin \frac{(k-1)\pi}{3} \end{bmatrix} + T_{k+1} \begin{bmatrix} \cos \frac{k\pi}{3} \\ \sin \frac{k\pi}{3} \end{bmatrix} \right) \\ &= \frac{2}{3} V_{DC} \begin{bmatrix} \cos \frac{(k-1)\pi}{3} & \cos \frac{k\pi}{3} \\ \sin \frac{(k-1)\pi}{3} & \sin \frac{k\pi}{3} \end{bmatrix} \begin{bmatrix} T_k \\ T_{k+1} \end{bmatrix} \end{aligned} \quad (\text{A.14})$$

dove k rappresenta il settore determinato dalla fase del vettore di riferimento. Il requisito per avere il minimo numero di commutazioni per ciclo è raggiunto se in ogni settore dispari la sequenza dei vettori applicati segue l'ordine $\vec{V}_0 \vec{V}_k \vec{V}_{k+1} \vec{V}_7 \vec{V}_{k+1} \vec{V}_k \vec{V}_0$, mentre in ogni settore pari la sequenza dei vettori attivi sono applicati nell'ordine inverso cioè: $\vec{V}_0 \vec{V}_{k+1} \vec{V}_k \vec{V}_7 \vec{V}_k \vec{V}_{k+1} \vec{V}_0$. Risolvendo l'equazione (A.14) si ricavano i tempi di conduzione:

$$\begin{bmatrix} T_k \\ T_{k+1} \end{bmatrix} = \sqrt{3} \frac{T_s}{V_{DC}} \begin{bmatrix} \sin \frac{k\pi}{3} & -\cos \frac{k\pi}{3} \\ -\sin \frac{(k-1)\pi}{3} & \cos \frac{(k-1)\pi}{3} \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} \quad (\text{A.15})$$

Due esempi di una possibile sequenza di generazione sono mostrati in Figura A.7.

Usualmente si sceglie la successione dei vettori in modo che il passaggio da un vettore al successivo si ottenga facendo commutare una sola fase dell'invertitore, e in modo che venga invertito l'ordine dei vettori ad ogni periodo. Si ottengono in tal modo andamenti che si ripetono ogni due periodi T_s . Andamenti ancora

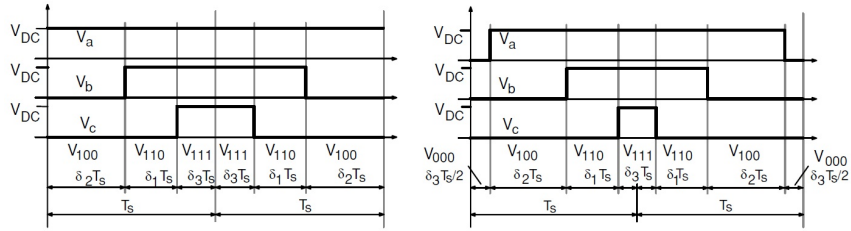


Figura A.7: Due differenti successioni di vettori di stato per ottenere determinati vettori in uscita

più simmetrici, che portano ad una riduzione dell'ondulazione delle correnti, si ottengono suddividendo il tempo di conduzione del vettore nullo in due parti uguali durata pari a T_0 , posti l'uno all'inizio e l'altro alla fine del semiperiodo, secondo l'equazione:

$$T_0 = T_s - (T_k + T_{k+1}) \tag{A.16}$$

Con riferimento alla Figura A.4, nella Figura A.8 seguente sono riportati gli intervalli di conduzione dei transistor per ogni settore dell'esagono in cui giace il vettore di riferimento, per un dato valore di $\vec{V}_{\alpha\beta}^*$.

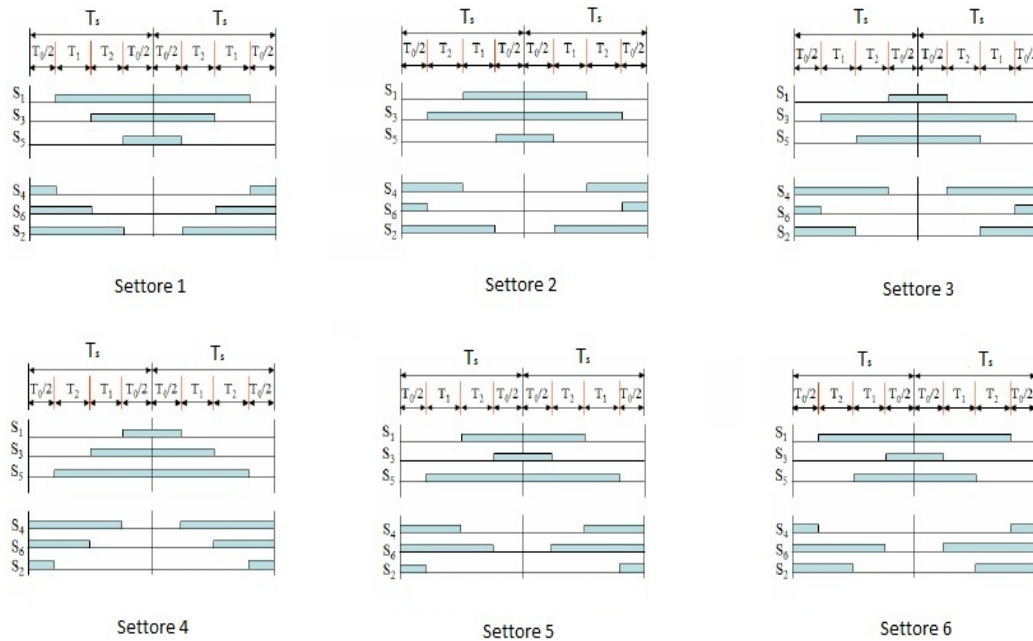


Figura A.8: Intervalli di conduzione dei transistor per ogni settore dell'esagono in cui giace il vettore di riferimento

Nella tabella A.2 sono riportati gli intervalli totali di conduzione di ciascun transistor della parte superiore dell'inverter.

Tabella A.2: Tempi di conduzione totali dei transistor superiori dell'inverter

Settore	Tempi di conduzione
1	$S_1 = T_1 + T_2 + T_0/2$ $S_3 = T_2 + T_0/2$ $S_5 = T_0/2$
2	$S_1 = T_1 + T_0/2$ $S_3 = T_1 + T_2 + T_0/2$ $S_5 = T_0/2$
3	$S_1 = T_0/2$ $S_3 = T_1 + T_2 + T_0/2$ $S_5 = T_2 + T_0/2$
4	$S_1 = T_0/2$ $S_3 = T_1 + T_0/2$ $S_5 = T_1 + T_2 + T_0/2$
5	$S_1 = T_2 + T_0/2$ $S_3 = T_0/2$ $S_5 = T_1 + T_2 + T_0/2$
6	$S_1 = T_1 + T_2 + T_0/2$ $S_3 = T_0/2$ $S_5 = T_1 + T_0/2$

Un argomento di una certa rilevanza nella pratica applicativa riguarda la modalità di funzionamento in condizioni limite di tensione dello SV-PWM, e conseguentemente dei criteri di saturazione dei segnali di comando.

Per sua natura, la tecnica SV-PWM è in grado di sintetizzare vettori di tensione finché questi sono contenuti nell'esagono della tensione di uscita dell'inverter trifase. Cioè, in altri termini, l'esagono di tensione rappresenta il luogo dei vertici dei vettori di tensione massimi sintetizzabili dall'inverter trifase (per questo si parla anche di esagono "limite" di tensione). Infatti, si può dimostrare analiticamente che l'esagono limite è il luogo dei punti caratterizzati da tempo di applicazione del vettore nullo pari a zero ($T_0=0$), il che corrisponde all'applicazione dei vettori attivi per tutto il periodo di PWM ($T_1 + T_2 = T_s$). Di contro, per vettori esterni all'esagono limite l'algoritmo dello SV-PWM porta al calcolo di tempi di applicazione dei vettori attivi la cui somma è maggiore del periodo di PWM ($T_1 + T_2 > T_s$).

In questo caso è possibile definire dei criteri di correzione dei tempi (che di fatto sono criteri di limitazione dell'ampiezza del vettore) tali da soddisfare determinate caratteristiche di funzionamento e garantire nel contempo il corretto pilotaggio dell'unità di PWM. Peraltro, se si vuole assicurare con lo SV-PWM una alimentazione (come media nel periodo) di tipo *sinusoidale*, cioè vettori rotanti di ampiezza costante, sarà necessario restare nei limiti del cerchio inscritto all'esagono di tensione. A tal proposito, si verifica facilmente che l'ampiezza massima della tensione di fase della terna $[V_a \ V_b \ V_c]$, che corrisponde ad un vettore rotante avente ampiezza equivalente al raggio del cerchio inscritto all'esagono di Figura A.4, equivale a:

$$U_{M,max} = \frac{V_{DC}}{2 \cdot \cos(30)} = 1.155 \cdot \frac{V_{DC}}{2} = \frac{V_{DC}}{\sqrt{3}} \quad (\text{A.17})$$

e comporta una tensione concatenata di linea pari a:

$$U_{ab,max} = \sqrt{3} \cdot \frac{V_{DC}}{\sqrt{3}} = V_{DC} \quad (\text{A.18})$$

Questo fatto porta ad una conclusione interessante: l'applicazione della SVM aumenta il range delle possibili tensioni di uscita sinusoidali del 15% rispetto a ciò che si ottiene in uscita dalla PWM sinusoidale e di conseguenza porta ad un aumento dell'indice di modulazione, che assume un valore massimo in zona lineare pari a 1.155 .

Nel seguito è presentata la modalità di funzionamento al limite di tensione, quando si vuole evitare che l'ampiezza del vettore sintetizzato fuoriesca dal cerchio inscritto in modo da garantire un funzionamento sempre *sinusoidale* dell'inverter. In tal caso si rinuncia a sfruttare completamente la capacità dell'inverter ma si impedisce che la modulazione introduca una distorsione della tensione che, di solito, è causa di instabilità negli azionamenti controllati in corrente. La logica di applicazione è la seguente:

1. Si calcola l'ampiezza del vettore di riferimento $|\vec{V}_{\alpha\beta}^*|$
2. si calcola il rapporto tra questo ed il limite di tensione $\xi = \frac{|\vec{V}_{\alpha\beta}^*|}{V_{DC}/\sqrt{3}}$
3. Se $\xi > 1$ allora si pone:

$$T_{1,lim} = \frac{T_1}{\xi} ; \quad T_{2,lim} = \frac{T_2}{\xi} ;$$

$$T_{0,lim} = T - (T_{1,lim} + T_{2,lim})$$

Questa saturazione conserva la direzione del vettore di tensione (data dal rapporto tra i tempi di applicazione dei vettori attivi T_1/T_2) e garantisce un tempo di applicazione del vettore nullo $T_0 \geq 0$ (l'uguaglianza a zero si verifica solo in corrispondenza delle bisettrici dei sestanti).

Per un'analisi più dettagliata del funzionamento della tecnica di modulazione SVM si rimanda all'articolo [7]. Rispetto alla tecnica di modulazione sinusoidale

standard (SPWM) la SV-PWM ha il vantaggio di garantire la commutazione di una sola gamba dell'inverter ad ogni transizione da uno stato al successivo. In questo modo si ottiene un contenuto armonico inferiore in uscita e la frequenza minima di commutazione degli interruttori.

Appendice B

Datasheet del modulo inverter

6MBI25S-120

IGBT Modules

IGBT MODULE (S series)
1200V / 25A 6 in one-package

■ Features

- Compact package
- P.C board mount
- Low $V_{ce(sat)}$

■ Applications

- Inverter for motor drive
- AC and DC servo drive amplifier
- Uninterruptible power supply
- Industrial machines, such as welding machines

■ Maximum ratings and characteristics

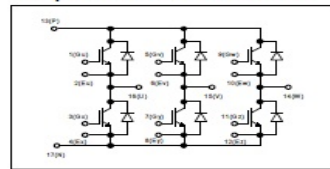
● Absolute maximum ratings ($T_c=25^\circ\text{C}$ unless otherwise specified)

Item	Symbol	Rating	Unit
Collector-Emitter voltage	V_{ces}	1200	V
Gate-Emitter voltage	V_{ges}	± 20	V
Collector current	Continuous	$T_c=25^\circ\text{C}$	35
		$T_c=80^\circ\text{C}$	25
	1ms	$T_c=25^\circ\text{C}$	70
		$T_c=80^\circ\text{C}$	50
	1ms	$-I_c$	25
		$-I_c$ pulse	50
Max. power dissipation (1 device)	P_c	180	W
Operating temperature	T_j	+150	$^\circ\text{C}$
Storage temperature	T_{stg}	-40 to +125	$^\circ\text{C}$
Isolation voltage	V_{is}	AC 2500 (1min.)	V
Screw torque	Mounting *1	3.5	N·m

*1 : Recommendable value : 2.5 to 3.5 N·m (M5)



■ Equivalent Circuit Schematic



● Electrical characteristics ($T_j=25^\circ\text{C}$ unless otherwise specified)

Item	Symbol	Characteristics			Conditions	Unit
		Min.	Typ.	Max.		
Zero gate voltage collector current	I_{ces}	-	-	1.0	$V_{ge}=0V$, $V_{ce}=1200V$	mA
Gate-Emitter leakage current	I_{ges}	-	-	0.2	$V_{ce}=0V$, $V_{ge}=\pm 20V$	μA
Gate-Emitter threshold voltage	$V_{ge(th)}$	5.5	7.2	8.5	$V_{ce}=20V$, $I_c=25mA$	V
Collector-Emitter saturation voltage	$V_{ce(sat)}$	-	2.3	2.6	$T_j=25^\circ\text{C}$, $V_{ge}=15V$, $I_c=25A$	V
		-	2.8	-	$T_j=125^\circ\text{C}$	
Input capacitance	C_{ies}	-	3000	-	$V_{ge}=0V$	pF
Output capacitance	C_{oes}	-	625	-	$V_{ce}=10V$	
Reverse transfer capacitance	C_{res}	-	550	-	$f=1MHz$	
Turn-on time	t_{on}	-	0.35	1.2	$V_{co}=600V$	μs
	t_r	-	0.25	0.6	$I_c=25A$	
	t_{ri}	-	0.1	-	$V_{ge}=\pm 15V$	
Turn-off time	t_{off}	-	0.45	1.0	$R_{\theta}=51\Omega$	μs
	t_r	-	0.08	0.3		
Diode forward on voltage	V_F	-	2.5	3.3	$T_j=25^\circ\text{C}$, $I_F=25A$, $V_{ge}=0V$	V
		-	2.0	-	$T_j=125^\circ\text{C}$	
Reverse recovery time	t_r	-	-	0.35	$I_F=25A$	μs

● Thermal resistance characteristics

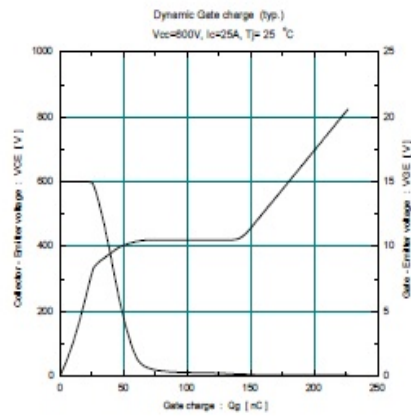
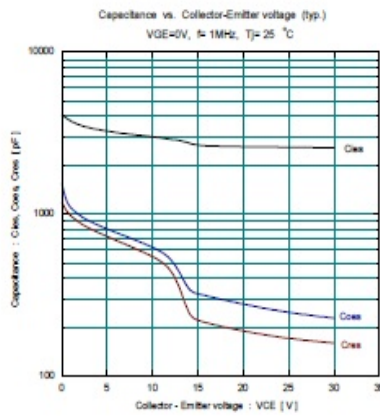
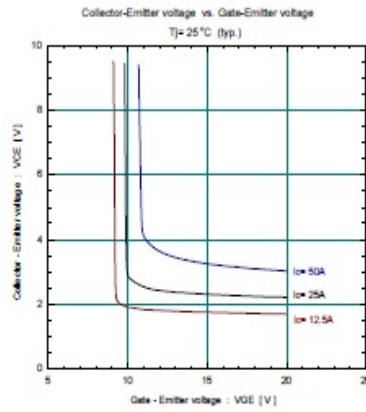
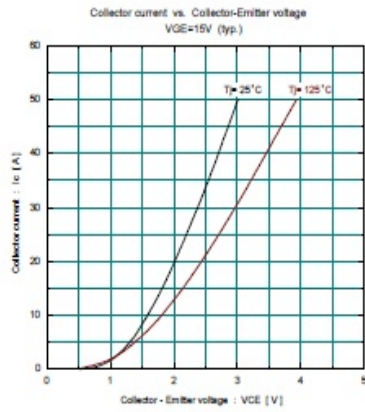
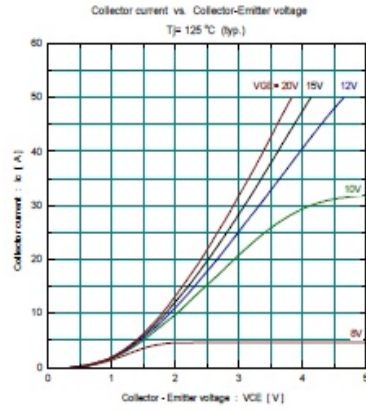
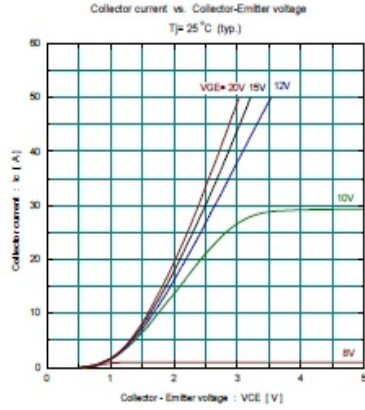
Item	Symbol	Characteristics			Conditions	Unit
		Min.	Typ.	Max.		
Thermal resistance	$R_{th(j-c)}$	-	-	0.89	IGBT	$^\circ\text{C/W}$
	$R_{th(j-c)}$	-	-	1.30	FWD	$^\circ\text{C/W}$
	$R_{th(c-f)}^*2$	-	0.05	-	the base to cooling fin	$^\circ\text{C/W}$

*2 : This is the value which is defined mounting on the additional cooling fin with thermal compound

6MBI25S-120

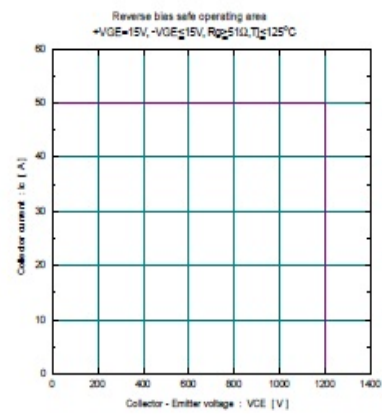
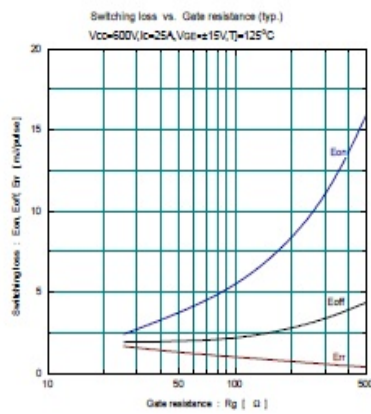
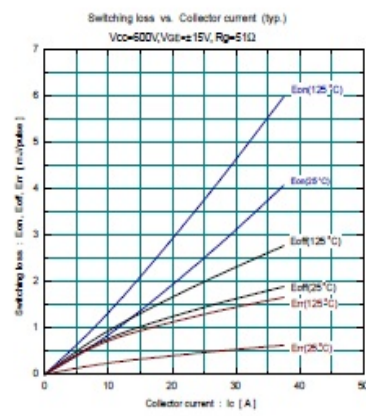
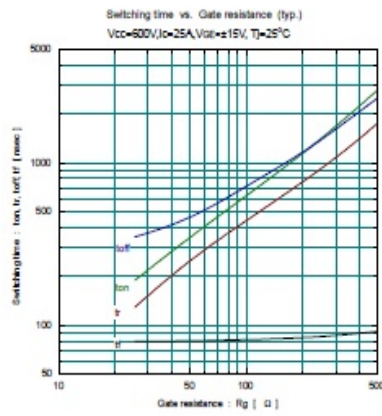
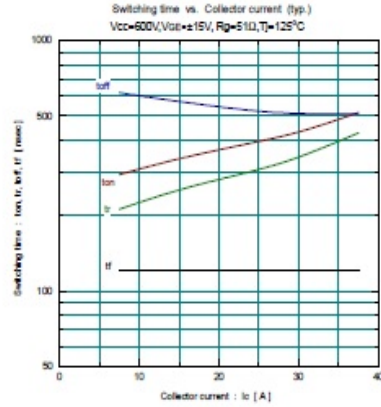
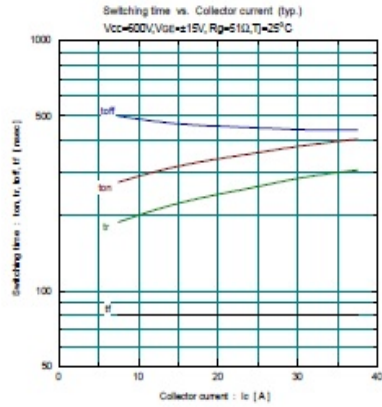
IGBT Modules

■ Characteristics



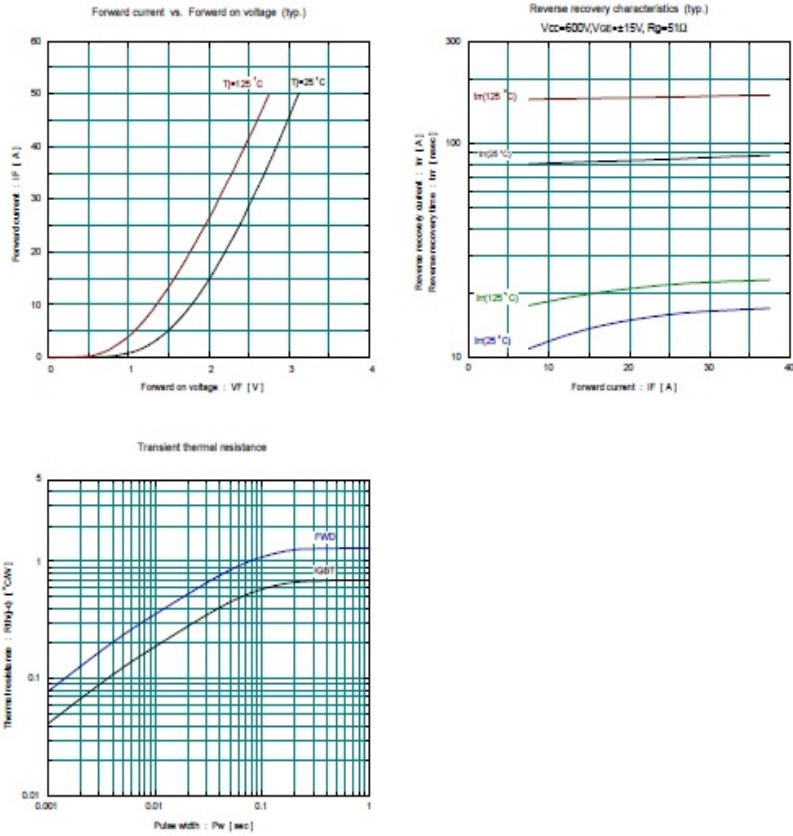
6MBI25S-120

IGBT Modules

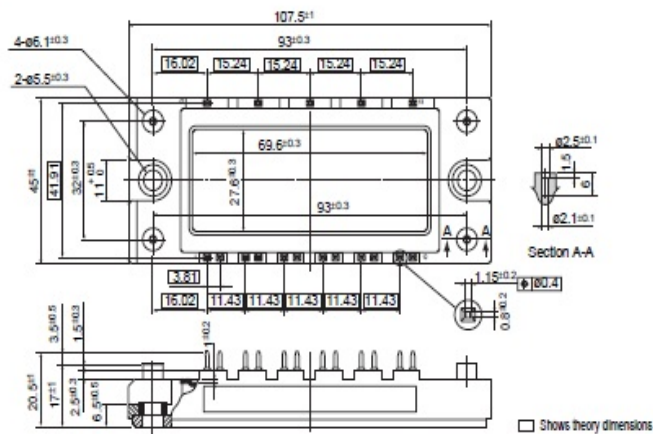


6MBI25S-120

IGBT Modules



■ Outline Drawings, mm



Appendice C

Datasheet della batteria



LPG SERIES-GEL Battery LPG6-200 (6V200AH)

Specification		
Nominal Voltage	6V	
Nominal Capacity(20HR)	200.0AH	
Dimension	Length	322 ± 3mm (12.68 inches)
	Width	178 ± 2mm (7.01 inches)
	Container Height	228 ± 2mm (8.98 inches)
	Total Height (with Terminal)	234 ± 2mm (9.21 inches)
Approx Weight	Approx 31.5 kg (69.46lbs)	
Terminal	T11	
Container Material	ABS	
Rated Capacity	200.0 AH/10.0A	(20hr, 1.80V/cell, 25°C/77°F)
	185.0 AH/18.5A	(10hr, 1.75V/cell, 25°C/77°F)
	160.0 AH/32.0A	(5hr, 1.75V/cell, 25°C/77°F)
	139.2 AH/46.4A	(3hr, 1.75V/cell, 25°C/77°F)
	110.0 AH/110.0A	(1hr, 1.67V/cell, 25°C/77°F)
Max. Discharge Current	1800A (5s)	
Internal Resistance	Approx 3.0mΩ	
Operating Temp. Range	Discharge	-20~55°C (-4~131°F)
	Charge	0~40°C (32~104°F)
	Storage	-20~50°C (-4~122°F)
Nominal Operating Temp. Range	25 ± 3°C (77 ± 5°F)	
Cycle Use	Initial Charging Current less than 50.0A. Voltage	7.2V~7.5V at 25°C(77°F)Temp. Coefficient -15mV/°C
	No limit on Initial Charging Current Voltage	6.75V~6.9V at 25°C(77°F)Temp. Coefficient -10mV/°C
Standby Use	40°C (104°F)	103%
	25°C (77°F)	100%
	0°C (32°F)	86%
Capacity affected by Temperature	Leoch LPG series batteries may be stored for up to 9 months at 25°C(77°F) and then a freshening charge is required. For higher temperatures the time interval will be shorter.	
	Self Discharge	



Applications

- ◆ Telecommunications
- ◆ Solar system
- ◆ Wind power system
- ◆ Engine starting
- ◆ Wheelchair
- ◆ Floor cleaning machines
- ◆ Golf trolley
- ◆ Boats



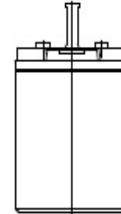
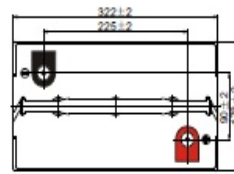
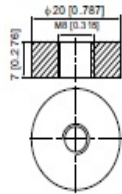
Constant Current Discharge (Amperes) at 25 °C (77°F)														
F.V/Time	20min	30min	45min	1h	2h	3h	4h	5h	6h	7h	8h	9h	10h	20h
1.85V/cell	169.2	132.8	101.3	84.8	53.8	41.0	34.0	29.3	25.3	22.4	20.2	18.5	17.5	9.60
1.80V/cell	193.8	148.4	111.7	93.6	58.2	43.9	36.0	30.8	26.6	23.5	21.2	19.4	18.2	10.0
1.75V/cell	217.8	163.2	120.8	100.2	61.7	46.4	37.7	32.0	27.5	24.3	21.9	20.0	18.5	10.2
1.70V/cell	234.6	174.8	128.3	106.0	65.4	48.3	39.0	33.0	28.5	25.1	22.5	20.5	19.0	10.3
1.67V/cell	244.2	181.6	132.8	110.0	67.1	49.9	39.9	33.7	28.9	25.5	22.9	20.8	19.3	10.4
1.60V/cell	264.6	194.4	142.7	116.8	69.8	51.9	41.4	34.7	29.6	26.0	23.3	21.2	19.6	10.6

Constant Power Discharge (Watts) at 25 °C (77°F)														
F.V/Time	20min	30min	45min	1h	2h	3h	4h	5h	6h	7h	8h	9h	10h	20h
1.85V/cell	323.8	255.9	196.5	165.1	105.1	80.3	66.8	57.9	50.1	44.5	40.2	36.8	34.8	19.2
1.80V/cell	366.1	283.3	215.1	181.3	113.3	85.8	70.5	60.6	52.4	46.4	42.0	38.6	36.3	19.9
1.75V/cell	406.9	308.7	230.8	193.1	119.6	90.4	73.6	62.7	54.1	47.9	43.3	39.7	37.0	20.3
1.70V/cell	433.5	327.8	243.3	203.1	126.2	93.9	75.9	64.5	55.9	49.4	44.5	40.7	37.8	20.5
1.67V/cell	446.2	337.0	250.2	209.6	128.8	96.4	77.5	65.7	56.7	50.0	45.1	41.1	38.2	20.7
1.60V/cell	478.1	357.3	266.8	221.3	133.4	99.8	80.2	67.5	57.8	51.0	45.8	42.0	38.9	21.0

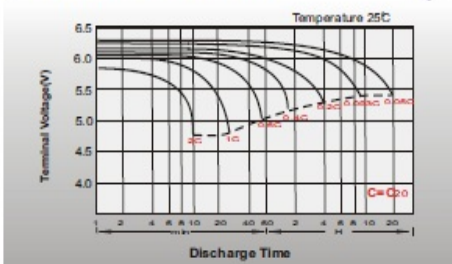


Dimensions

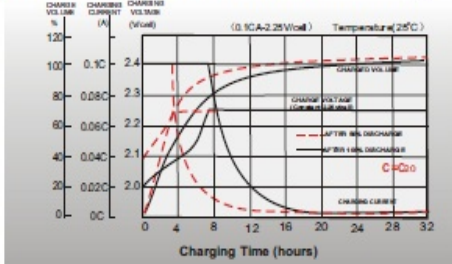
T11 Terminal
Unit: mm [inches]



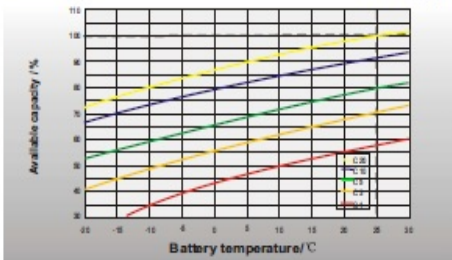
Discharge Characteristics



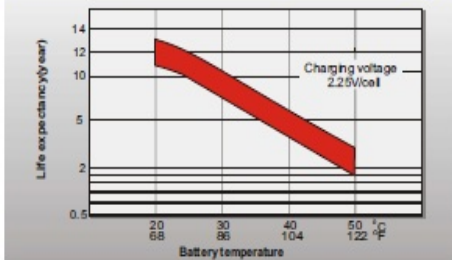
Float Charging Characteristics



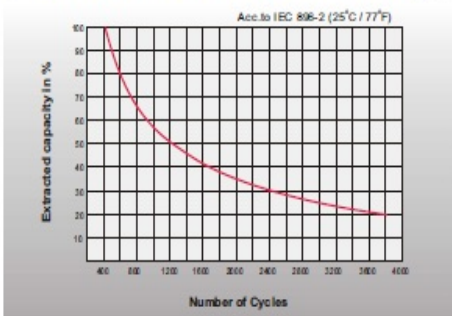
Temperature Effects in Relation to Battery Capacity



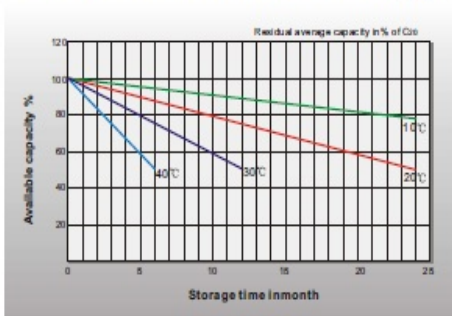
Effect of Temperature on Long Term Float Life



Cycle Life in Relation to Depth of Discharge



General Relation of Capacity VS. Storage Time



Sales Office

China sales office:

Add: 5th Floor, Xinbaohui Bldg., Nanhai Blvd.,
Nanshan, Shenzhen, China. 518052
Tel: +86-755-86036060 (100 lines)
Fax: +86-755-26067269
E-mail: export@leoch.com

North America sales office:

Add: 19751 Descartes, Unit A,
Foothill Ranch, CA 92610, USA
Tel: 949-588-5853
Fax: 949-588-5966
E-mail: sales@leoch.us

Europe sales office:

Add: 12C Wheatstone Park, Waterwells
Business Park, Gloucester, GL2 2AQ, UK.
Tel: +44(0) 1452 751016
Fax: +44(0) 1452-690125
E-mail: Sales.Europe@leoch.com



Appendice D

Datasheet dei sensori di corrente



Current Transducer LTS 15-NP

$I_{PN} = 15 \text{ At}$

For the electronic measurement of currents : DC, AC, pulsed, mixed, with a galvanic isolation between the primary circuit (high power) and the secondary circuit (electronic circuit).



Electrical data			
I_{PN}	Primary nominal r.m.s. current	15	At
I_P	Primary current, measuring range	0 .. ± 48	At
I_{DC}	Overload capability	250	At
V_{OUT}	Analog output voltage @ $I_P = 0$	2.5 ± (0.625 · I_P/I_{PN})	V
	$I_P = 0$	2.5 ¹⁾	V
N_S	Number of secondary turns (± 0.1 %)	2000	
R_L	Load resistance	≥ 2	kΩ
R_{IM}	Internal measuring resistance (± 0.5 %)	83.33	Ω
TCR_{IM}	Thermal drift of R_{IM}	< 50	ppm/K
V_C	Supply voltage (± 5 %)	5	V
I_C	Current consumption @ $V_C = 5 \text{ V}$	Typ 28 + $I_{OUT}^2/(R_L)$	mA

Accuracy - Dynamic performance data			
X	Accuracy @ I_{PN} , $T_A = 25^\circ\text{C}$	± 0.2	%
	Accuracy with R_{IM} @ I_{PN} , $T_A = 25^\circ\text{C}$	± 0.7	%
ϵ_L	Linearity error	< 0.1	%
TCV_{OUT}	Thermal drift of V_{OUT} @ $I_P = 0$		
	- 10°C .. + 85°C	Typ 65	Max 120 ppm/K
	- 40°C .. - 10°C		170 ppm/K
TCC_D	Thermal drift of the gain		50 ppm/K
V_{DM}	Residual voltage @ $I_P = 0$, after an overload of 3 x I_{PN}		± 0.5 mV
	5 x I_{PN}		± 2.0 mV
	10 x I_{PN}		± 2.0 mV
t_{rs}	Reaction time @ 10 % of I_{PN}	< 100	ns
t_r	Response time @ 90 % of I_{PN}	< 400	ns
di/dt	di/dt accurately followed	> 35	A/μs
f	Frequency bandwidth (0 .. - 0.5 dB)	DC .. 100	kHz
	(- 0.5 .. 1 dB)	DC .. 200	kHz

General data			
T_A	Ambient operating temperature	- 40 .. + 85	°C
T_S	Ambient storage temperature	- 40 .. + 100	°C
m	Mass	10	g
	Standards	EN 50178 : 1997	
		IEC 60960-1 : 2001	

Notes : ¹⁾ Absolute value @ $T_A = 25^\circ\text{C}$, $2.475 < V_{OUT} < 2.525$
²⁾ $I = I_P/N_S$
³⁾ Only due to TCR_{IM}

Features

- Closed loop (compensated) multi-range current transducer using the Hall effect
- Unipolar voltage supply
- Compact design for PCB mounting
- Insulated plastic case recognized according to UL 94-V0
- Incorporated measuring resistance
- Extended measuring range.

Advantages

- Excellent accuracy
- Very good linearity
- Very low temperature drift
- Optimized response time
- Wide frequency bandwidth
- No insertion losses
- High immunity to external interference
- Current overload capability.

Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Switched Mode Power Supplies (SMPS)
- Power supplies for welding applications.

Application domain

- Industrial.

Copyright protected.

060228/16
Page 1/5

LEM Components

LEM reserves the right to carry out modifications on its transducers, in order to improve them, without previous notice.

www.lem.com



Current Transducer LTS 15-NP

Isolation characteristics

V_d	R.m.s. voltage for AC isolation test, 50/60 Hz, 1 mn	3	kV
\hat{V}_w	Impulse withstand voltage 1.2/50 μ s	>8	kV
V_p	R.m.s. voltage for partial discharge extinction @ 10pC	Min >1.5	kV
dCp	Creepage distance ⁴⁾	15.5	mm
dCl	Clearance distance ⁵⁾	8.35	mm
CTI	Comparative Tracking Index (Group III a)	175	

Application examples

According to EN 50178 and IEC 61010-1 standards and following conditions :

- Over voltage category OV 3
- Pollution degree PD2
- Non-uniform field

	EN 50178	IEC 61010-1
dCp, dCl, \hat{V}_w	Rated isolation voltage	Nominal voltage
Single isolation	600 V	600 V
Reinforced isolation	300 V	300 V

Notes : ⁴⁾ On housing

⁵⁾ On PCB with soldering pattern UTEC93-703.

Safety



This transducer must be used in electric/electronic equipment with respect to applicable standards and safety requirements in accordance with the following manufacturer's operating instructions.



Caution, risk of electrical shock

When operating the transducer, certain parts of the module can carry hazardous voltage (eg. primary busbar, power supply).

Ignoring this warning can lead to injury and/or cause serious damage.

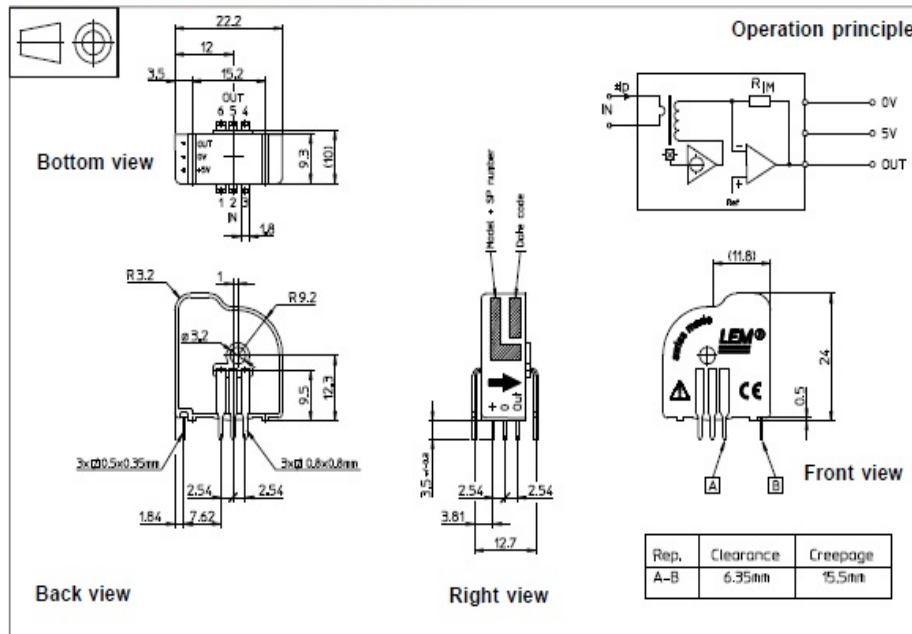
This transducer is a built-in device, whose conducting parts must be inaccessible after installation.

A protective housing or additional shield could be used.

Main supply must be able to be disconnected.



Dimensions LTS 15-NP (in mm. 1 mm = 0.0394 inch)



Number of primary turns	Primary nominal r.m.s. current I_{PN} [A]	Nominal output voltage V_{OUT} [V]	Primary resistance R_p [mΩ]	Primary insertion inductance L_p [μH]	Recommended connections
1	± 15	2.5 ± 0.625	0.18	0.013	
2	± 7.5	2.5 ± 0.625	0.81	0.05	
3	± 5	2.5 ± 0.625	1.62	0.12	

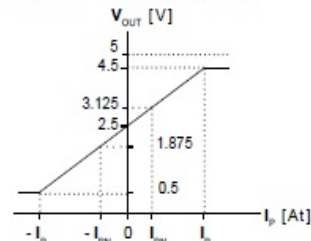
Mechanical characteristics

- General tolerance ± 0.2 mm
- Fastening & connection of primary
Recommended PCB hole 1.3 mm
- Fastening & connection of secondary
Recommended PCB hole 0.8 mm
- Additional primary through-hole ∅ 3.2 mm

Remarks

- V_{OUT} is positive when I_p flows from terminals 1, 2, 3 to terminals 6, 5, 4.
- Temperature of the primary jumper should not exceed 100°C.

Output Voltage - Primary Current



060228/16

LEM reserves the right to carry out modifications on its transducers, in order to improve them, without previous notice.

Page 3/3

Appendice E

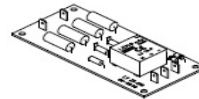
Datasheet dei sensori di tensione



Voltage Transducer LV 25-400

For the electronic measurement of voltages : DC, AC, pulsed..., with a galvanic isolation between the primary circuit (high voltage) and the secondary circuit (electronic circuit).

$V_{PN} = 400 \text{ V}$



Electrical data

V_{PN}	Primary nominal r.m.s. voltage	400	V			
V_P	Primary voltage, measuring range	0 .. ± 600	V			
I_{PN}	Primary nominal r.m.s. current	10	mA			
R_M	Measuring resistance	R_{Mmin}	R_{Mmax}			
				with $\pm 12 \text{ V}$	@ $\pm 400 \text{ V}_{max}$	30
			@ $\pm 600 \text{ V}_{max}$	30	100	Ω
		with $\pm 15 \text{ V}$	@ $\pm 400 \text{ V}_{max}$	100	320	Ω
	@ $\pm 600 \text{ V}_{max}$	100	180	Ω		
I_{SN}	Secondary nominal r.m.s. current	25	mA			
K_N	Conversion ratio	400 V / 25 mA				
V_C	Supply voltage ($\pm 5\%$)	$\pm 12 \dots 15$	V			
I_C	Current consumption	10 (@ $\pm 15\text{V}$) + I_D	mA			
V_d	R.m.s. voltage for AC isolation test ¹⁾ , 50 Hz, 1 mn	4.1	kV			

Features

- Closed loop (compensated) voltage transducer using the Hall effect
- Transducer with insulated plastic case recognized according to UL 94-V0
- Primary resistor R_1 and transducer mounted on printed circuit board 128 x 60 mm.

Advantages

- Excellent accuracy
- Very good linearity
- Low thermal drift
- High immunity to external interference.

Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Uninterruptible Power Supplies (UPS)
- Power supplies for welding applications.

Accuracy - Dynamic performance data

X_G	Overall Accuracy @ V_{PN} , $T_A = 25^\circ\text{C}$	± 0.8	%
E_L	Linearity	< 0.2	%
I_D	Offset current @ $I_P = 0$, $T_A = 25^\circ\text{C}$	Typ	Max
		± 0.10	± 0.60
I_{DT}	Thermal drift of I_D	-25°C .. +25°C	± 0.10 / ± 0.60
		+25°C .. +70°C	± 0.10 / ± 0.60
t_r	Response time @ 90 % of V_{Pmax}	15	μs

General data

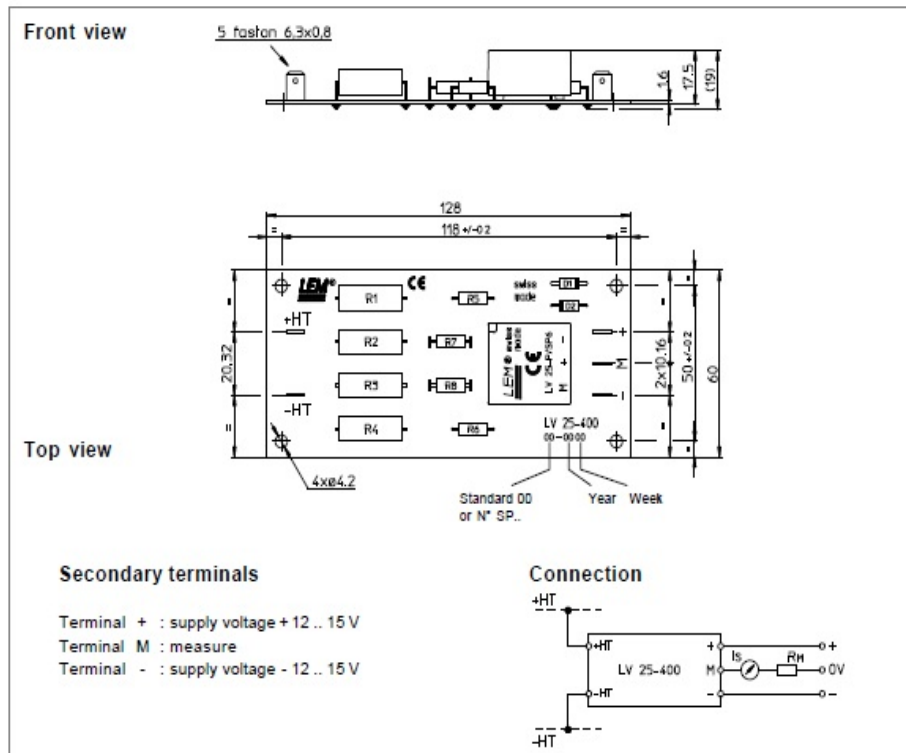
T_A	Ambient operating temperature	-25 .. +70	$^\circ\text{C}$
T_S	Ambient storage temperature	-40 .. +85	$^\circ\text{C}$
N	Turns ratio	2500 : 1000	
P	Total primary power loss	4	W
R_1	Primary resistance @ $T_A = 25^\circ\text{C}$	40	k Ω
R_S	Secondary coil resistance @ $T_A = 70^\circ\text{C}$	110	Ω
m	Mass	60	g
	Standards ²⁾	EN 50178	

Notes : ¹⁾ Between primary and secondary
²⁾ A list of corresponding tests is available

980909/2

LEM Components

www.lem.com


Dimensions LV 25-400 (in mm. 1 mm = 0.0394 inch)

Mechanical characteristics

- General tolerance ± 0.3 mm
- Fastening 4 holes $\varnothing 4.2$ mm
- Connection of primary Faston 6.3 x 0.8 mm
- Connection of secondary Faston 6.3 x 0.8 mm

Remarks

- I_s is positive when V_p is applied on terminal +HT.
- The primary circuit of the transducer must be linked to the connections where the voltage has to be measured.
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

Bibliografia

- [1] M. Kisacikoglu, B. Ozpineci, *Examination of a PHEV Bidirectional Charger System for V2G Reactive Power Compensation*, 2010 IEEE.
- [2] Texas Instruments, *TMS320F28335 Digital Signal Controllers, Data Manual.pdf*, SPRS439I, June 2007 - Revised March 2011.
- [3] Powersim Inc., *PSIM User's Guide.pdf*, Version 9.1, Release 1, July 2011.
- [4] Powersim Inc., *Help on the Embedded Software Block.pdf*.
- [5] Powersim Inc., *SmartCtrl User's Guide.pdf*.
- [6] Powersim Inc., *SimCoder User's Guide.pdf*.
- [7] Jin-Woo Jung, Prof. Ali Keyhani, *Space Vector PWM Inverter*, February 2005.
- [8] Xiaohu Zhou, S. Lukic, A. Huang, *Design and control of grid-connected converter in bi-directional battery charger for plug-in hybrid electric vehicle application*, 2009 IEEE.
- [9] Y. Guo, P. Zeng, L. Li, W. Deng, *The application of stationary VOC-PR with PLL for grid side converter-based wind power generation*, 2009 IEEE.
- [10] D.Sera, M. Lungeanu, R. Teodorescu, *Low-Cost Digital Implementation of Proportional-Resonant Current Controllers for PV Inverter Applications Using Delta Operator*, 2005 IEEE.
- [11] D. N. Zmood, D.G. Holmes, *Stationary Frame Current Regulation of PWM Inverters With Zero Steady-State Error*, 2003 IEEE.
- [12] H. Cha, T.K. Vu, *Design and Control of Proportional-Resonant Controller Based Photovoltaic Power Conditioning System*, 2009 IEEE.
- [13] H. Wang, W. Zhan, *Design and Optimization of Proportional Resonant Controller for Rotor Current of a Wind Turbine Driven DFIG*, 2007 IEEE.

- [14] Xiaohu Zhou, S. Lukic, A. Huang, G. Wang, *Multi-function bi-directional battery charger for plug-in hybrid electric vehicle application*, 2009 IEEE.
- [15] Z. Yan, L. Fei, *Research on digital implementation of proportional-resonant controller based on a three-phase PV grid-connected system* , 2008 IEEE.
- [16] K. Kim, S. Park, S. Lee, *Battery charging system for PHEV and EV using single phase AC/DC PWM buck converter*, IEEE.