



UNIVERSITÀ DEGLI STUDI DI PADOVA

DIPARTIMENTO DI TECNICA E GESTIONE DEI SISTEMI
INDUSTRIALI

CORSO DI LAUREA TRIENNALE IN INGEGNERIA MECCANICA
E MECCATRONICA

TESI DI LAUREA

**SETUP SPERIMENTALE BASATO SU SMU PER LA
CARATTERIZZAZIONE DI MOSFET DI POTENZA**

Relatore: Prof./Ing Paolo Magnone

Correlatore: Prof./Ing Alessandro Sona

Laureando: CLAUDIO FURLAN

*Matricola:*1047855-IMM

ANNO ACCADEMICO 2015-2016

SOMMARIO

Il suddetto documento vuole essere una spiegazione del lavoro svolto in laboratorio per allestire un set-up destinato alla caratterizzazione di MOSFET di potenza tramite l'utilizzo di SMU. Oltre che per l'analisi dei dati ottenuti, questo lavoro risulta utile per comprendere come tale postazione di misura sia stata ideata e quali tipologie di test sia possibile effettuare. Ciò al fine di lasciare una traccia per i prossimi utenti di questa apparecchiatura e per coloro i quali siano interessati ad ampliarla o modificarla per ottenerne un diverso utilizzo. Il testo si apre innanzitutto con una spiegazione del funzionamento di dispositivi MOSFET di potenza, per poi passare, nei successivi capitoli, alla vera e propria esposizione della configurazione hardware e software del setup sperimentale, per concludersi infine con la discussione dei dati emersi dai primi test eseguiti. Questi risultati, oltre a fornire una prima caratterizzazione dei DUT, sono utili per verificare il regolare funzionamento dell'apparecchiatura e la corretta configurazione delle routine di test. Oltre all'analisi dei dati ottenuti tramite SMU, si è ricorso all'utilizzo di apparecchiatura ausiliaria rispetto al setup, come un oscilloscopio per la verifica del corretto andamento temporale delle sollecitazioni, al fine di convalidare ulteriormente la bontà dei risultati emersi.

INDICE

Introduzione	9
1. Dispositivi MOSFET di potenza	10
1.1. Importanza componenti di potenza	11
1.2. Struttura di un dispositivo MOSFET	12
1.3. Caratteristica IV in lineare e in saturazione	15
1.4. MOSFET di potenza	22
1.5. Limiti di funzionamento	31
1.6. Affidabilità di MOSFET di potenza	32
2. Strumentazione di misure per la caratterizzazione elettrica	34
2.1. Set-up sperimentale	34
2.2 Keithley 2651A SMU	37
2.3. Collegamento tramite TSP link	38
2.4. ADC	39
2.5. Test Script Builder	40
2.6. Memoria interna del dispositivo	41
3. Implementazione e applicazione del set-up sperimentale	43
3.1. Impostazione dell'SMU	43
3.2. Implementazione delle routine di test	45
3.2.1. Caratteristiche IV statiche	45
3.2.2. Treni di impulsi	47
3.2.3. Salvataggio dei dati	50
3.2.4. Test completo	50

3.3.Analisi dei risultati ottenuti	52
3.3.1.Stress HTGB	52
3.3.2.Rampe lineari	55
Conclusione	58

Bibliografia:

Baliga B.J., 2008, *Fundamentals Of Power Semiconductors Devices*, New York, NY, Springer Science & Business Media.

Jaeger R. C., Blalock T.N., 2013, *Microelettronica*, 4^{ed.}, Milano, Italia, Mc Graw-Hill Education (Italy).

Mohan N., Undeland T. M., Robbins W. P., *Power Electronics: Convertes, Applications and Design, Third edition*, Hoboken, NJ, John Wiley & Sons Inc.

https://en.wikipedia.org/wiki/Power_MOSFET, 22 Febbraio 2016

LISTA DELLE FIGURE

- 1-1 Grafico potenza/frequenza dei dispositivi di potenza.
- 1-2 Grafico potenza/corrente dei dispositivi di potenza.
- 1-3 Mosfet a canale N <http://electronics.stackexchange.com/questions/212768/p-chanel-mosfet-series-configuration>
- 1-4 Funzionamento MOSFET a canale N in regione di accumulazione
- 1-5 Funzionamento MOSFET a canale N in regione di svuotamento
- 1-6 Funzionamento MOSFET a canale N in regione di inversione
- 1-7 MOSFET a canale N in regime lineare
- 1-8 MOSFET a canale N in regime di triodo
- 1-9 MOSFET a canale N in regime di saturazione
- 1-10 Caratteristica IV MOSFET in funzione di V_{DS} <http://www.ni.com/newsletter/50081/en/>
- 1-11 Caratteristica IV in funzione di V_{GS} <http://www.vishay.com/docs/63302/si2342ds.pdf>
- 1-12 VD MOSFET http://www.eetimes.com/document.asp?doc_id=1273148
- 1-13 Caratteristica IV power MOSFET (da inserire fonte)
- 1-14 Resistenze VD MOSFET http://www.industrial-electronics.com/DC_pwr_3b.html
- 1-15 U MOSFET
http://www.silvaco.com/tech_lib_TCAD/simulationstandard/2005/aug/a2/a2.html
- 1-16 Campo elettrico VD MOSFET e campo elettrico CoolMOS
http://www.eeweb.com/blog/fairchild_semiconductor/fast-super-junction-mosfets-driving-and-layout
- 1-17 Rapporto resistenza e breakdown voltage VD MOSFET e CoolMOS
http://www.eeweb.com/blog/fairchild_semiconductor/fast-super-junction-mosfets-driving-and-layout
- 1-18 Safe operating area <http://powerelectronics.com/discrete-power-semis/semiconductor-back-basics-power-mosfets>

- 2-1 Set-up di test power MOSFET a canale p con SMU 2651A e SMU 2601B
- 2-2 Set-up di test power MOSFET a canale p con SMU 2651A e alimentatore GW INSTEK GPS-4303
- 2-3 Circuito sviluppato tramite software KiCad
- 2-4 SMU 2651A, SMU 2651A reference manual

- 2-5 Quadranti di funzionamento SMU 2651A da datasheet dell'apparecchio
- 2-6 Collegamento tramite TSP Link[®] di SMU 2651A da datasheet dell'apparecchio
- 2-7 Accuratezza di misura di SMU 2651A da datasheet dell'apparecchio
- 3-1 LXI web interface
- 3-2 Apertura scollegamento strumento tramite Instrument Console
- 3-3 Rampe logaritmiche in funzione del valore di asintoto, SMU 2651A reference manual
- 3-4 Rampa di tensione a valori variabili, SMU 2651A reference manual
- 3-5 Treno di impulsi acquisito tramite oscilloscopio
- 3-6 Treno di impulsi con tempi do off logarimici
- 3-7 Acquisizione all'oscilloscopio della routine di test completa
- 3-8 Tempo di salita impulso di ampiezza 350 μ s
- 3-9 Tempo di salita impulso di ampiezza 400 μ s
- 3-10 Variazione della corrente con stress V_{GS} di 20 V
- 3-11 Variazione della corrente con stress V_{GS} di 30V
- 3-12 Resistenza on tramite caratterizzazione IV con $V_{GS}=10V$
- 3-13 Resistenza on tramite caratterizzazione IV con $V_{GS}=20V$
- 3-14 Resistenza on tramite caratterizzazione IV con $V_{GS}=30V$

INTRODUZIONE

Data la continua crescita a livello mondiale della richiesta di componenti di potenza, sempre più utilizzati per la conversione dell'energia elettrica, risulta sempre più necessario testarne il funzionamento in base alle esigenze di utilizzo. Tutto ciò, unito alla grande quantità di tipologie di componenti disponibili (MOSFET, IGBT, SCR, etc.) e al fatto che ciascuno di essi possa essere costruito con diverse metodologie, per sfruttarne al meglio determinate caratteristiche, porta alla necessità di condurre test in grado di confrontarne in maniera chiara le differenze di comportamento. In tale modo si possono generare datasheet completi e precisi, che aiutino a velocizzare la scelta degli utenti in base alle loro esigenze, evitando inutili rallentamenti nella catena produttiva e avvicinando così produttori e utilizzatori. Per sviluppare al meglio questo dialogo, spesso le aziende si uniscono in associazioni, come la Electronic Industries Alliance, per creare insieme delle linee guida per la verifica dei componenti, che possono in seguito divenire norme di riferimento.

In questo documento si illustrano le fasi iniziali della creazione di una postazione di analisi dei componenti di potenza che consenta di valutare sia le prestazioni che l'affidabilità del dispositivo stesso.

Il primo capitolo analizza il funzionamento dei MOSFET di potenza, le principali grandezze che li caratterizzano, e gli standard per la loro analisi. Nel secondo capitolo è descritto l'hardware utilizzato nella postazione di misura e come ciascun strumento comunica con gli altri, mentre il terzo capitolo tratta dell'implementazione software e dei test effettuati. Si conclude infine con un'esposizione dei possibili sviluppi futuri della postazione, al fine di ottenere test sempre più completi ed aderenti agli standard di riferimento.

CAPITOLO 1

DISPOSITIVI MOSFET DI POTENZA

1.Importanza dei componenti di potenza

Negli ultimi anni la domanda di componenti di potenza (MOSFET, IGBT, tristori...) è costantemente cresciuta e si sono moltiplicati i campi di applicazione di queste tecnologie. Le cause di questo incremento sono riconducibili soprattutto a due fattori: l'enorme riduzione dei costi dei microprocessori, elementi indispensabili nel controllo di potenza, e la necessità di ridurre al minimo gli sprechi di energia, dato l'incremento del costo di tale bene e una crescita di sensibilità per quanto concerne il suo impatto ambientale.

Tutto ciò, unito a normative sempre più severe, ha comportato un enorme incremento nella produzione di raddrizzatori e di controllori, sia per uso domestico che per utilizzo industriale, basati su diversi componenti di potenza, a seconda delle caratteristiche di ingresso e uscita desiderate.

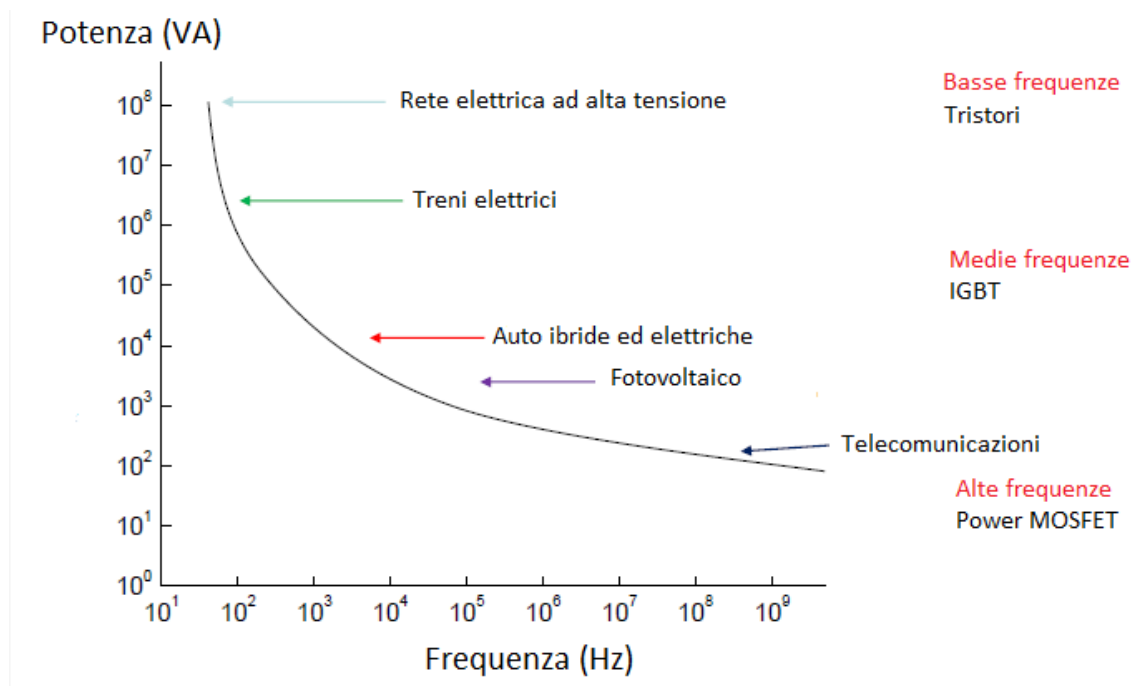


Fig.1-1

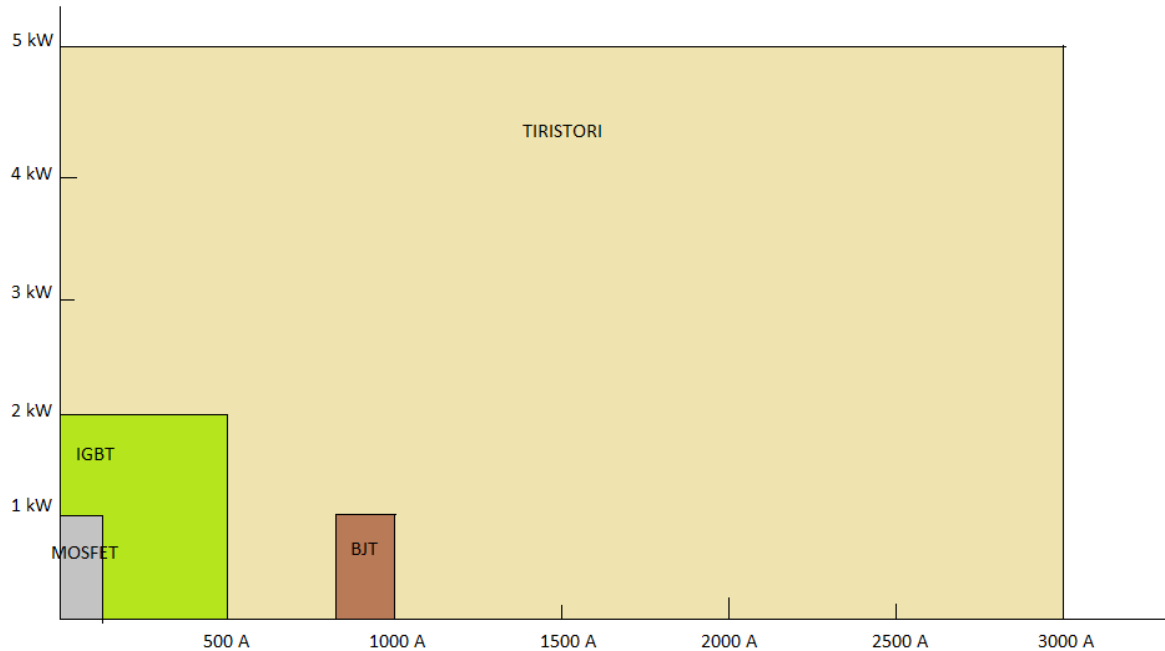


Fig.1-2

Come si vede in figura 1-1 e 1-2, i diversi componenti si differenziano per i livelli di tensione e corrente (e quindi di potenza) sopportabili e per la massima frequenza di commutazione a cui possono lavorare. In particolare si può notare il comportamento dei MOSFET, che a fronte di frequenze di switch elevatissime, presentano range di tensione medio/bassa. Sono quindi dispositivi ideali per la creazione di convertitori e raddrizzatori, con altissime velocità di commutazione, per dispositivi funzionanti con la rete elettrica di bassa tensione o con batterie in continua, come quelle delle auto elettriche. Il continuo espandersi di questi mercati e la necessità di aumentarne sempre di più il rendimento energetico, rende necessario lo sviluppo di MOSFET di potenza con tecnologie costruttive sempre più raffinate, per aumentarne le prestazioni e, allo stesso tempo, ridurre costo e dimensione. Altri vantaggi dei MOSFET sono l'elevata impedenza di ingresso, l'elevato guadagno di potenza, il controllo in tensione e la stabilità termica. Nelle più diffuse applicazioni, elevata capacità di corrente di uscita, bassa resistenza RDS(on) ed elevata frequenza di commutazione sono diventati poi nel tempo requisiti essenziali.

2. Struttura di un dispositivo MOSFET

La sigla MOSFET è un acronimo di metal-oxide-semiconductor field-effect transistor. La struttura di base è formata da uno stack dei tre strati; metallo, ossido (di solito SiO_2) e semiconduttore drogato (principalmente silicio, con drogaggio di tipo p o n a seconda dell'utilizzo). A questa struttura sono collegati i terminali di Source, Gate Drain e a volte è presente anche un terminale detto Bulk o Body. Questa configurazione (conduttore, dielettrico, semiconduttore) crea un condensatore, di capacità $C_{ox} = \epsilon_{ox} / t_{ox}$, con t_{ox} ed ϵ_{ox} rispettivamente spessore dello strato di ossido e permittività elettrica dell'ossido.

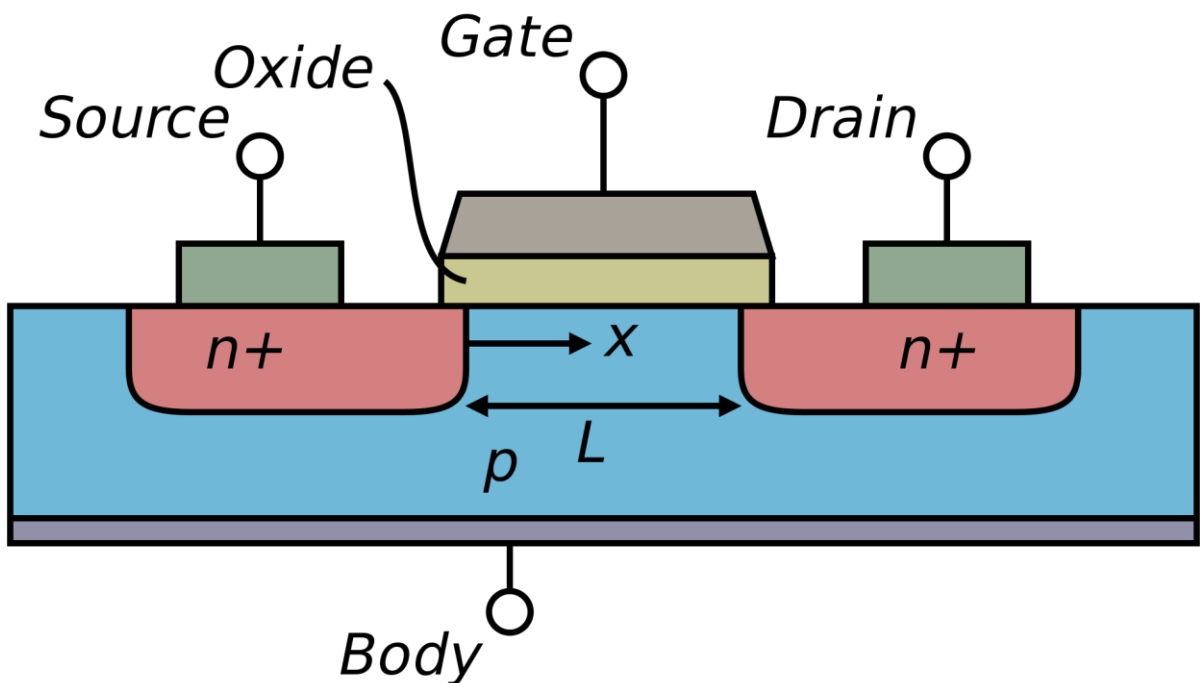


Fig.1-3 MOSFET a canale N

I MOSFET sono inoltre classificabili in due categorie, ossia a canale N e a canale P, a seconda del tipo di portatori di carica che vengono utilizzati per generare le correnti, elettroni nei primi e lacune nei secondi.

Per quanto riguarda gli n-MOSFET, il substrato subisce un drogaggio di tipo P, mentre le estremità adiacenti ai terminali di SOURCE e DRAIN sono fortemente drogati N. Esistono tre regioni di

funzionamento, a seconda della tensione applicata al terminale di gate rispetto al body (detta V_{GS} , poiché generalmente si collegano a massa sia il terminale di source che quello di bulk).

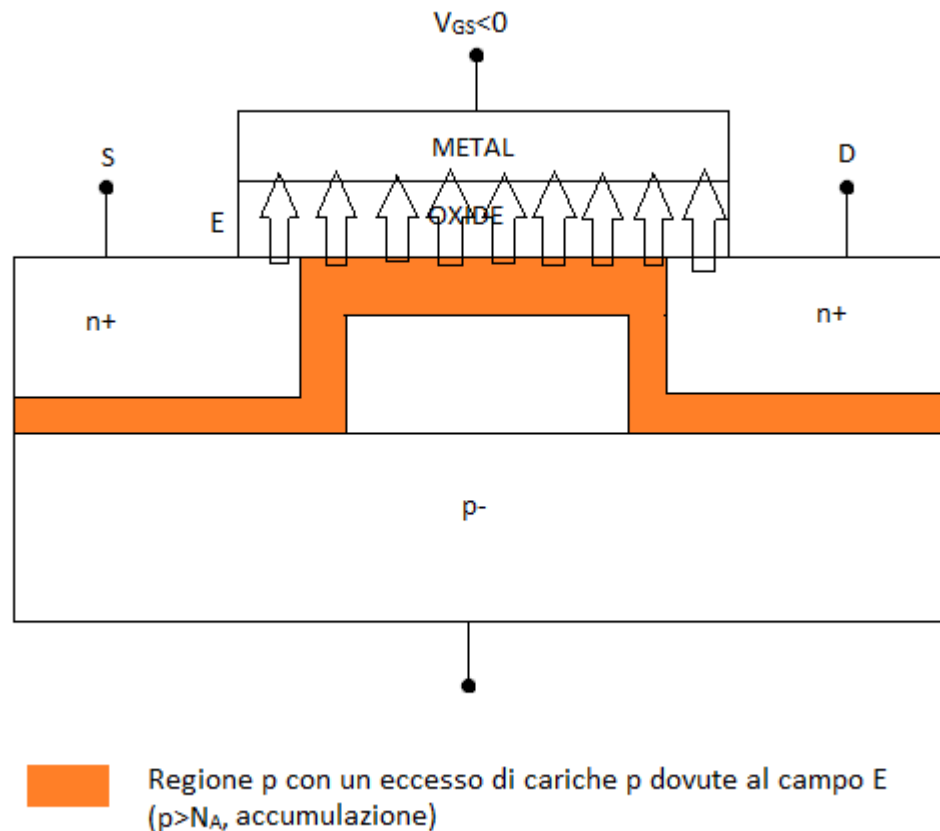


Fig.1-4

Per tensioni $V_{GS} < 0$ si dice che l'n-MOS è in regione di accumulazione, si crea un campo elettrico con verso uscente dallo strato di semiconduttore e diretto verso il metallo che respinge gli elettroni presenti, aumentando la concentrazione di lacune all'interfaccia ossido-semiconduttore rispetto alla drogatura effettiva di quest'ultimo.

Oltre che lo zero, un'altra tensione importante per il MOSFET è la V_T , ossia la sua tensione di soglia. Essa dipende dalla struttura MOS e dal drogaggio del substrato, e si esprime come:

$$V_T = V_{TO} + \gamma(\sqrt{V_{SB} + 2\phi_F} - \sqrt{2\phi_F}) \quad (1-1)$$

In cui V_{TO} è il valore di V_T se la tensione V_{SB} , ossia quella tra source e substrato, è uguale a zero. Tale condizione in molti casi non è verificata, causando la comparsa del cosiddetto effetto body. Il termine γ è relativo all'effetto body e dipende da C_{OX} e C_D , associate all'ossido e alla regione di svuotamento. Infine, il termine $2\phi_F$ è relativo al potenziale superficiale, cioè è approssimativamente pari alla tensione ai capi della zona di svuotamento quando inizia l'inversione.

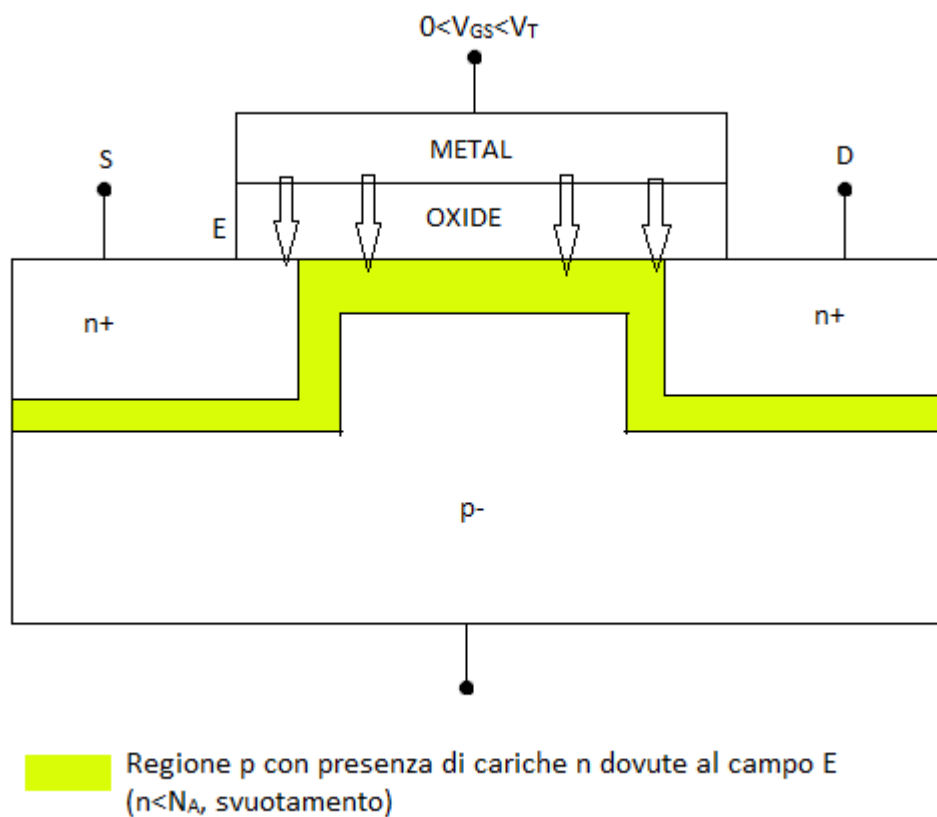


Fig. 1-5

Per tensioni $0 < V_{GS} < V_T$, il MOSFET opera in regione di svuotamento. In questo caso, il campo elettrico tra gli strati di ossido e semiconduttore inverte il suo verso, respingendo le lacune, che assumono una concentrazione inferiore a quella della regione interna del substrato. Lo spessore della regione di svuotamento dipende dal drogaggio e dalla tensione applicata.

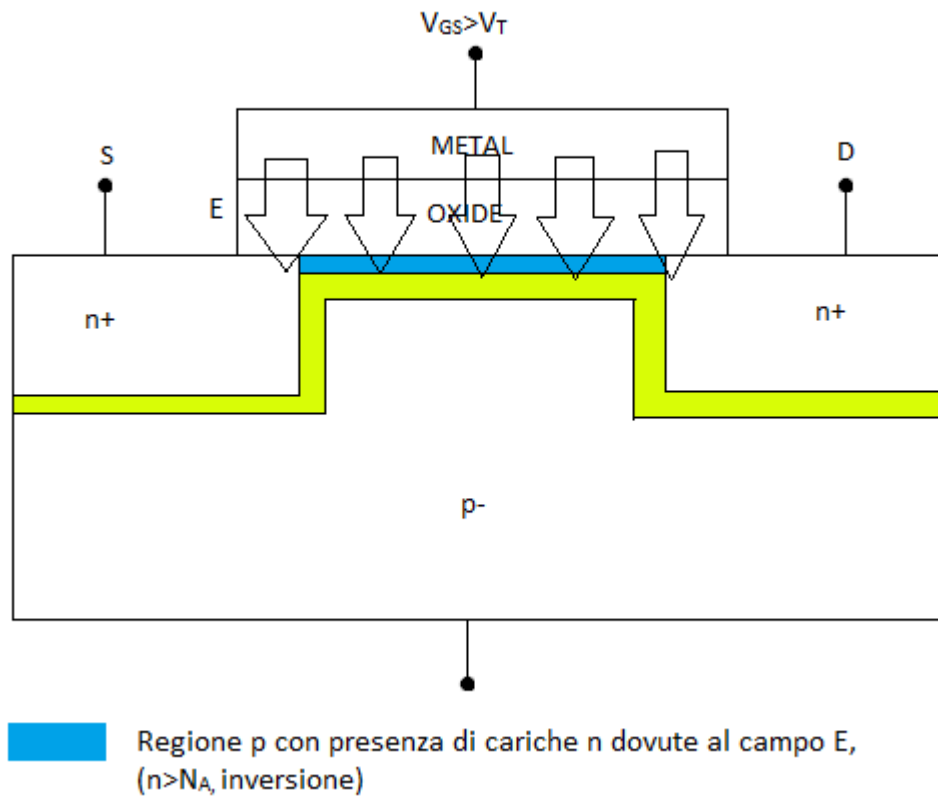


Fig.1-6

Quando $V_{GS} = V_T$ si giunge alla regione di inversione: la densità di elettroni all'interfaccia eguaglia il drogaggio del silicio, per poi superarlo in caso di ulteriore crescita di V_{GS} . Si viene così a creare un canale di tipo n nel substrato di tipo p, che, in caso di una differenza di potenziale tra gli elettrodi di source e drain, genera un flusso di portatori di carica per trascinamento. Per convenzione si considera entrante nel drain e uscente dal source.

3.Caratteristica IV in lineare e in saturazione

Come visto in precedenza, l'applicazione di una tensione positiva all'elettrodo di gate permette il passaggio di corrente grazie alla creazione del canale. La corrente circolante dipende dalla quantità di cariche libere, dovuta principalmente al valore di V_{GS} :

$$Q' = C_{OX}(V_{GS} - V_T) \quad (1-2)$$

In cui le due tensioni sono rispettivamente la tensione gate-source e la tensione di soglia. Esse vengono poi accelerate dal campo elettrico parallelo alla giunzione tra ossido e semiconduttore, determinato dal rapporto V_{DS}/L . Questi due parametri sono però interconnessi tra loro, in quanto la differenza di potenziale tra gate e canale non risulta costante e pari a V_{GS} , ma pari a $V_{OX}(x)=V_{GS}-V(x)$ con $V(x)$ che varia da zero in corrispondenza del source a V_{DS} quando si giunge al drain. Pertanto la 1-2 risulta, in maniera più generale:

$$Q' = C_{OX}(V_{OX}(x) - V_T) \quad (1-3)$$

Per $V_{DS}=0$ ($V_{DS} \ll V_{GS}-V_T$) la tensione è circa uguale a $V_{GS}-V_T$ su tutto il canale, si può considerare la densità di carica costante, come pure la sua conducibilità, che determina la resistenza (R). Il MOSFET lavora pertanto in zona lineare e la corrente si ricava facendo il rapporto tra V e R.

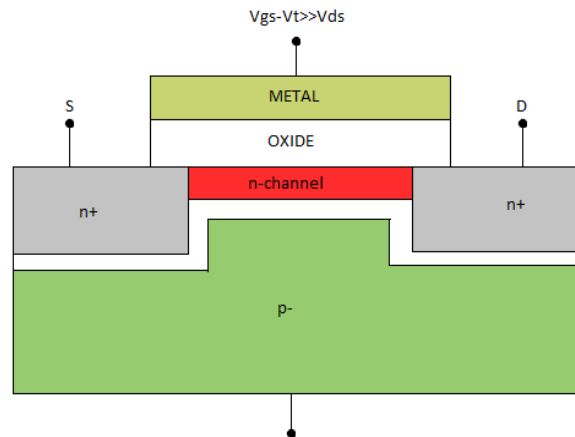


Fig.1-7

Conoscendo la generica espressione della resistenza, cioè:

$$R = \frac{1}{\sigma} \frac{L}{A} \quad (1-4)$$

In cui L indica la lunghezza del canale, A è l'area della sua sezione, ossia lo spessore t per la larghezza W e σ la conduttività elettrica, risulta:

$$I_{DS} = (V_{DS}) \sigma \frac{Wt}{L} \quad (1-5)$$

Sapendo che $\sigma = q \cdot \mu_N \cdot n$, con q carica dell'elettrone, μ_N mobilità degli elettroni e n concentrazione di portatori di carica libera, sostituendoli nella (numero formula sopra), ci si accorge che il termine $q \cdot n \cdot t$ rappresenta la densità superficiale di carica Q' (C/cm²), che si può esprimere anche con la 1-2 La corrente risulta quindi:

$$I_{DS} = C_{OX} \mu_N \frac{W}{L} (V_{GS} - V_T) V_{DS} \quad (1-6)$$

Ed il termine $C_{OX} \mu_N W/L$ viene spesso raccolto in un unico coefficiente, denominato K, in quanto, a parità di condizioni dell'ambiente, esso dipende solo dai parametri costruttivi del MOSFET.

Al crescere della V_{DS} , non possiamo più utilizzare la 1-2, ma dobbiamo utilizzare la più precisa 1-3, tenendo in considerazione anche il fatto che, giunti a $V_{DS} = V_{GS} - V_T$, il canale si chiude, cioè esiste un punto oltre il quale la densità di carica libera risulta nulla. In realtà, poiché tale strozzatura (pinch-off) si ottiene per elevati valori di V_{DS} , il moto delle cariche non è bloccato, come per il dispositivo spento ($V_{GS} = 0$), ma le cariche libere posseggono abbastanza energia cinetica per attraversare la zona finale del canale senza ricombinarsi totalmente con gli accettori fissi presenti.

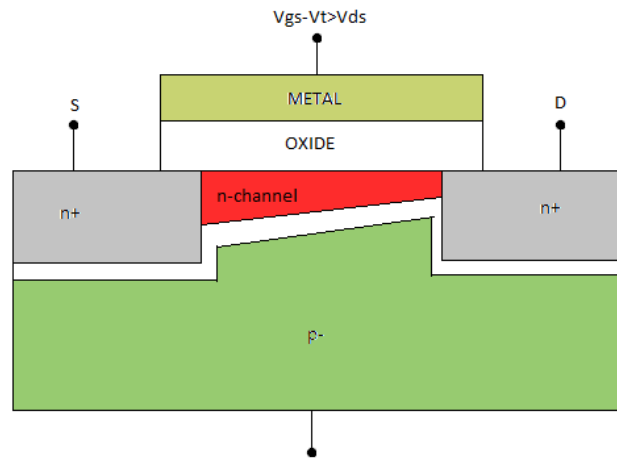


Fig 1-8

Per tensioni $V_{DS} < V_{GS} - V_T$ il MOSFET lavora in regione triodo, la corrente in un tratto del canale, si ottiene moltiplicando la densità superficiale di carica per la larghezza W del canale e per la velocità delle cariche.

$$I_{DS} = Q' W v \quad (1-7)$$

Quest'ultimo parametro, risulta pari a $\mu_N E$, ossia al prodotto della mobilità per il campo elettrico. Infatti, nonostante E generi, su ciascuna carica q , una forza $F = q \cdot E$, gli elettroni, a causa degli urti con le altre particelle elementari, non accelerano indefinitamente, ma arrivano ad una velocità di regime. Per definizione, inoltre, il campo elettrico è l'opposto del gradiente del potenziale cambiato di segno. Sostituendo nella 1-7 si ottiene:

$$I_{DS} = C_{OX} (V_{GS} - V_T) W \mu_N E = C_{OX} \mu_N W (V_{GS} - V_T - V(x)) \frac{dV}{dx} \quad (1-8)$$

Moltiplicando ambo i membri per dx possiamo integrare I_{DS} in dx e il secondo termine in dV:

$$\int_0^L I_{DS} dx = \int_0^{V_{DS}} C_{OX} \mu_N W (V_{GS} - V_T - V(x)) dV \quad (1-9)$$

Si ottiene così l'espressione:

$$I_{DS} L = \frac{1}{2} C_{OX} \mu_N W \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad (1-10)$$

Dividendo entrambi i termini per L si giunge pertanto a:

$$I_{DS} = \frac{1}{2} C_{OX} \mu_N \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DS}}{2} \right) V_{DS} \quad (1-11)$$

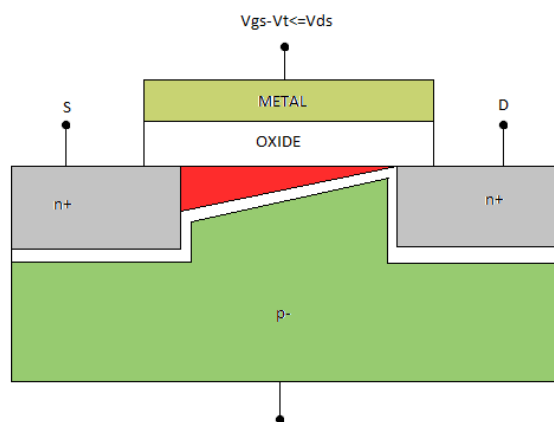


Fig 1-9

Se infine V_{DS} cresce, fino a superare $V_{GS}-V_T$, come precedentemente spiegato, la corrente si porta ad un valore costante. Tale valore si può ottenere ponendo $V_{DS}=V_{GS}-V_T$ nella 1-11:

$$I_{DS} = \frac{1}{2} C_{OX} \mu_N \frac{W}{L} (V_{GS} - V_T)^2 \quad (1-12)$$

Come già spiegato, al crescere della V_{DS} , cala la lunghezza della parte di canale dove sono presenti le cariche libere, il canale effettivo è pertanto più corto di L al crescere della tensione e inserendo il suo vero valore nella n-n, dovrebbe farne aumentare l'intensità di corrente, essendone inversamente proporzionale. Questo aumento risulta non trascurabile nel caso di canale corto ($L < 1 \mu m$). Esso può essere stimato moltiplicando la I_{DS} ottenuta dalla formula 1-12, per un fattore $1 + \lambda V_{DS}$, in cui λ è una costante dipendente dalle caratteristiche del MOSFET e lega la riduzione della lunghezza del canale all'incremento della V_{DS} :

$$I_{DS} = \frac{1}{2} C_{OX} \mu_N \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \quad (1-13)$$

Inoltre, sempre nel caso di MOSFET a canale corto, la velocità dei portatori raggiunge il suo limite prima che V_{DS} eguagli $V_{GS}-V_T$ e vada a chiudere il canale. Ciò accade perché esiste un valore del campo elettrico E_{SAT} oltre al quale gli urti interni tra gli elettroni, diventando sempre più frequenti, ne rallentano drasticamente il moto. Conoscendo E_{SAT} (che è una caratteristica del materiale), si può calcolare V_{DSSAT} come $|E_{SAT}/L|$ e se risulta minore di $V_{GS}-V_T$, la corrente di saturazione risulta:

$$I_{DS} = C_{OX} \mu_N \frac{W}{L} \left(V_{GS} - V_T - \frac{V_{DSSAT}}{2} \right) V_{DSSAT} (1 + \lambda V_{DS}) \quad (1-14)$$

La corrente totale è quindi dipendente dalle due tensioni in ingresso, V_{GS} e V_{DS} , oltre che alle sue dimensioni fisiche (L è fondamentale per la determinazione della V_{DSSAT}). Il MOSFET può anche essere visto come un amplificatore a transconduttanza, avente per ingresso la V_{GS} e uscita la I_{DS} , con

una altissima resistenza in ingresso, poiché, per la presenza dello strato di ossido, non entra corrente dal gate.

La struttura e il funzionamento dei p-MOSFET risultano quasi duali a quanto appena descritto per quello a canale n, basta infatti applicare un drogaggio inverso al semiconduttore e invertire le convenzioni di segno delle tensioni e delle correnti per giungere alle stesse formule.

L'uso combinato di MOSFET di tipo p e di tipo n consente di creare interruttori, inverter ed altre porte logiche, con una dissipazione di potenza statica pressoché nulla, che, in caso di commutazioni lente, consente un notevole risparmio energetico, dato che alimentazione e massa non risultano mai connesse tra loro.

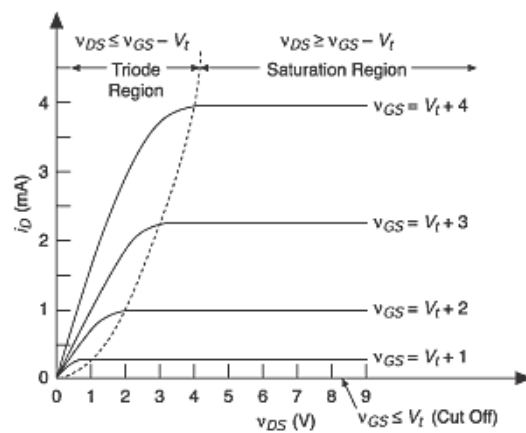


Fig. 1-10

In fig. 1-10 si può notare come l'andamento della corrente in funzione della V_{DS} sia formato da un insieme di curve molto simili tra loro, con una iniziale zona crescente, prima linearmente, poi più lentamente, fino al raggiungimento della zona di saturazione, nella quale la corrente rimane costante al crescere della V_{DS} . Al crescere della V_{GS} la caratteristica di uscita del MOSFET assume valori di corrente più elevati.

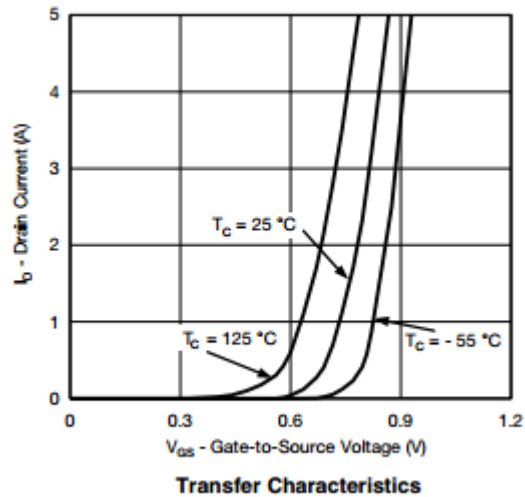


Fig 1-11

In Fig. 1-11 è riportata invece la trans-caratteristica del MOSFET: I_D in funzione di V_{GS} per una data V_{DS} . Per valori inferiori alla V_T , che qui è definita per tre diverse temperature, il dispositivo è interdetto, entra quindi in saturazione e poi in zona lineare, dove la corrente sale molto più rapidamente della tensione.

4.MOSFET di potenza

Ad un interruttore per applicazioni di potenza è richiesto di fornire un'elevata corrente in uscita quando attivo e di "bloccare" una elevata tensione quando spento, senza giungere a condizioni di breakdown e riducendo al minimo la dissipazione di potenza. La dissipazione di potenza statica è dovuta a correnti di leakage residue quando si trova in stato di off ed è legata alla caduta di tensione ai capi dell'interruttore quando il dispositivo è acceso. Per un MOSFET con composizione standard queste due necessità risultano in conflitto, poiché la corrente, in stato on, è inversamente proporzionale alla lunghezza del canale, mentre la tensione di breakdown aumenta all'aumentare della lunghezza stessa.

Risulta pertanto necessario utilizzare diversi layout per ovviare a questi problemi, creando, ad esempio, un MOSFET a struttura verticale (Vertically Diffused MOSFET) per disaccoppiare queste due caratteristiche.

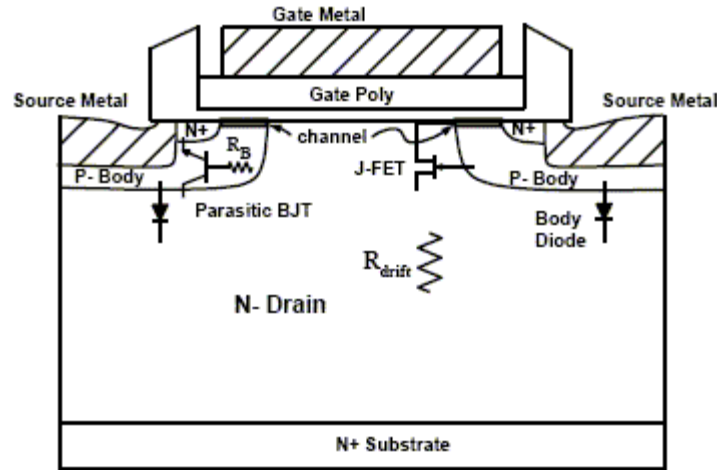


Fig.1-12

Questa tipologia di MOSFET è costruita a partire dal substrato di tipo n, andando poi a operare un drogaggio selettivo nelle zone in cui si vogliono creare le due regioni di body e successivamente quelle di source. Ciò può essere fatto poiché il drogaggio di un semiconduttore, non può essere facilmente rimosso, ma può essere compensato. Se infatti prendiamo il numero di coppie elettrone/lacuna all'equilibrio termico del materiale intrinseco, cioè:

$$n_i^2 = BT^3 e^{-\frac{E_g}{kt}} \quad (1-15)$$

Ricordando che, per i materiali drogati, esso è pari al prodotto tra la concentrazione di elettroni liberi e quella di lacune, possiamo utilizzarla nella formula della neutralità della carica per capire l'effettivo legame tra drogaggio e cariche libere:

$$q(N_D + p - N_A - n) = 0 \quad (1-16)$$

$$\left(N_D + \frac{n_i^2}{n} - N_A - n\right) = 0$$

$$n_i^2 + n(N_D - N_A) - n^2 = 0$$

$$n = \frac{(N_D - N_A) \pm \sqrt{(N_D - N_A)^2 - 4n_i^2}}{2} \quad (1-17)$$

Se $N_D - N_A \gg 2n_i$ vediamo che gli elettroni liberi all'equilibrio sono pari a $N_D - N_A$, si può dimostrare analogamente come p sia pari a $N_A - N_D$. Quando entrano in campo elevati livelli di drogaggio di tipo opposto, si può concludere che il risultato finale dipenda dalla sola differenza tra i due livelli, dimostrando quindi la possibilità di compensare drogaggi preesistenti nel materiale. Per riuscire ad ottenere i drogaggi selettivi, bisogna proteggere le zone che non devono essere modificate tramite il rivestimento con un film di ossido di silicio, nitruro di silicio o ossido di silicio, ottenuto ad esempio da deposizione chimica da fase di vapore. Questo processo viene eseguito esponendo il semiconduttore ad un gas contenente le sopracitate specie chimiche ed in grado di depositarle reagendo col semiconduttore. Questi film protettivi possono essere in seguito rimossi, tramite attacco di tipo chimico, basato sull'impiego di acidi, per poter aprire le finestre in cui inserire i contatti.

La struttura così ottenuta contiene al suo interno diverse giunzioni p-n, che funzionano da diodi e BJT parassiti. Poiché il BJT parassita è formato dalla giunzione npn tra regione di drift, body e source, cortocircuitare source e body permette di spegnerlo ($V_{BE} = V_{SB} = 0$). Il diodo tra body e regione di drift, nelle normali condizioni di utilizzo statico del MOSFET, risulta invece sempre contropolarizzato, e potrebbe sembrare pertanto ininfluenza ai fini del funzionamento del dispositivo. In realtà, per rapide transizioni dallo stato ON a quello OFF e viceversa, può accadere che la tensione V_{DS} risulti negativa, attivando il diodo e generando una corrente elevata che potrebbe risultare dannosa, dato il suo legame esponenziale con la tensione:

$$I_D = I_s (e^{\frac{v_D}{v_t}} - 1) \quad (1-18)$$

Ricordando anche che la tensione inversa sopportabile dal diodo non è infinita, ma esiste un valore di tensione, dipendente dal tipo di giunzione che porta a rottura ed a una scarica elettrica inversa

(ossia nella stessa direzione della I_{DS}) elevatissima, che apre pertanto il circuito indipendentemente dalla V_{GS} applicata. Pertanto l'andamento della corrente nel MOSFET assume quello di figura 1-13.

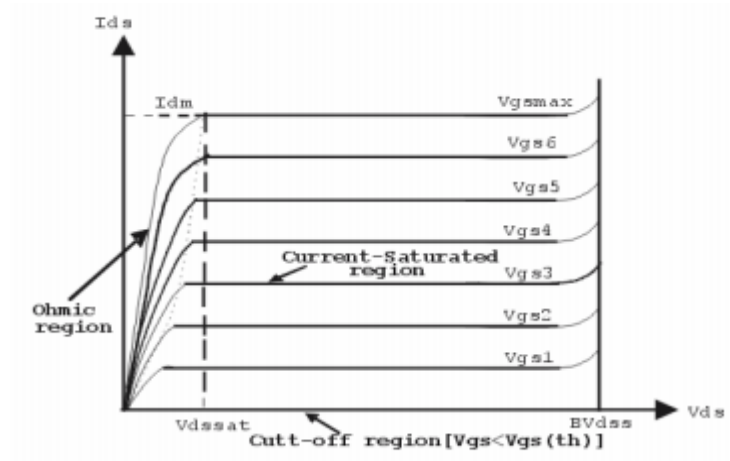


Fig.1-13

Poiché il diodo parassita è situato tra due regioni poco drogate, la rottura avviene per effetto valanga, che si verifica quando gli elettroni sono soggetti ad un campo elettrico troppo elevato. In questa condizione, le cariche libere acquisiscono una enorme energia cinetica e, impattando contro gli atomi della struttura, liberano gli elettroni vincolati, che vengono a loro volta accelerati dal campo elettrico, liberandone altri a loro volta, e causando pertanto l'effetto valanga. Si arriva alla condizione di breakdown secondo la formula:

$$BV \text{ condition} : \int_0^W \alpha_F dx = 1 \quad (1-19)$$

In cui α_F rappresenta il coefficiente di impatto di ionizzazione (secondo l'approssimazione di Fulop) ed è pari a:

$$\alpha_F = 1.8 * 10^{-35} E^7 \quad (1-20)$$

Inoltre la tensione di breakdown è legata anche al drogaggio dello strato epitassiale dalla formula:

$$BV = 5.34 * 10^{13} N_D^{-\frac{3}{4}} \quad (1-21)$$

Pertanto si tende a ridurre il drogaggio di tale zona, che ha come conseguenza anche l'aumento di spessore della regione di svuotamento.

Allo stesso tempo, agendo sulla lunghezza e la larghezza del canale, si può incrementare il massimo valore di corrente erogabile. Data la struttura simmetrica del MOSFET, che risulta in realtà essere un accoppiamento di due strutture elementari, esso viene percorso dalla corrente attraverso due differenti rami, passando in parallelo per i due canali. Nei componenti commerciali, formati da un numero n elevato di celle elementari connesse in parallelo, ciò comporta che la larghezza effettiva del canale sia n volte quella del singolo canale, incrementando drasticamente la corrente totale che risulta n volte quella del singolo canale. Molto spesso, inoltre, al fine di ridurre le dimensioni totali del MOSFET, si riduce la lunghezza L del canale, aumentando ulteriormente la corrente in grado di circolarvi (vedi formule da 1-5 a 1-14).

Il layout verticale modifica anche il valore della resistenza tra source e drain, la quale, per dispositivo acceso (ON) non è più pari alla sola resistenza di canale, ma è dovuta alla somma di più contributi, qui elencati secondo il loro valore specifico ($\Omega \cdot \text{cm}^2$):

R_{CS} , (R_{CD}): resistenze al contatto tra il semiconduttore e il metallo nei terminali di source e drain, dove ρ_c indica la resistenza specifica di contatto, W_c la larghezza della finestra di contatto (contact window width), W_s la larghezza della zona drogata N del source e W_{PITCH} la larghezza della cella.

$$R_{CS} = \frac{\rho_c}{W_c - W_s} W_{PITCH} \quad (1-23)$$

R_s : resistenza interna del semiconduttore drogato n del source, con R_{SH} resistenza specifica superficiale della regione di source e L_s la sua lunghezza.

$$R_S = R_{SH} * L_S \frac{W_{PITCH}}{2} \quad (1-24)$$

R_{SUB} : resistenza del substrato di tipo n del drain, in cui ρ_D rappresenta la resistività del substrato e t_{SUB} il suo spessore.

$$R_{SUB} = \rho_D * t_{SUB} \quad (1-25)$$

R_{CH} : resistenza del canale dipendente dalla V_{GS} , presupponendo funzionamento in regione di triodo, per V_{DS} tendente a zero.

$$R_{CH} = \frac{\partial v_{DS}}{\partial i_{DS}} = \frac{1}{\frac{1}{2} C_{OX} \mu_N \frac{W}{L} (V_{GS} - V_T)} \quad (1-27)$$

R_{ACC} : resistenza di accumulazione, con K_A coefficiente di correzione per tenere conto della dispersione di corrente tra regione di accumulazione e di JFET, L_A distanza tra il termine del canale e il centro del gate.

$$R_{ACC} = K_A * \frac{L_A}{\mu_n A C_{OX} (V_G - V_{TH})} \frac{W_{PITCH}}{2} \quad (1-28)$$

R_J : dovuta alla regione di svuotamento, estesa lateralmente, che causa effetto JFET, ρ_{JFET} è la resistività di tale regione, x_{JP} rappresenta la profondità di giunzione della regione drogata p ed x_A è l'estensione della regione di JFET.

$$R_J = \frac{\rho_{JFET} x_{JP} W_{PITCH}}{x_A} \quad (1-29)$$

R_{DRIFT} : resistenza dello stato epitassiale, in cui t è lo spessore dello strato epitassiale, q la carica elementare, μ la mobilità degli elettroni, N_D il drogaggio e A la superficie di tale regione.

$$R_D = \frac{t}{q\mu N_D} \quad (1-30)$$

Per dispositivi di potenza con $BV > 100$ V, la resistenza ON è dominata da R_{DRIFT} , per tensioni di breakdown inferiori, vanno considerati anche tutti gli altri contributi.

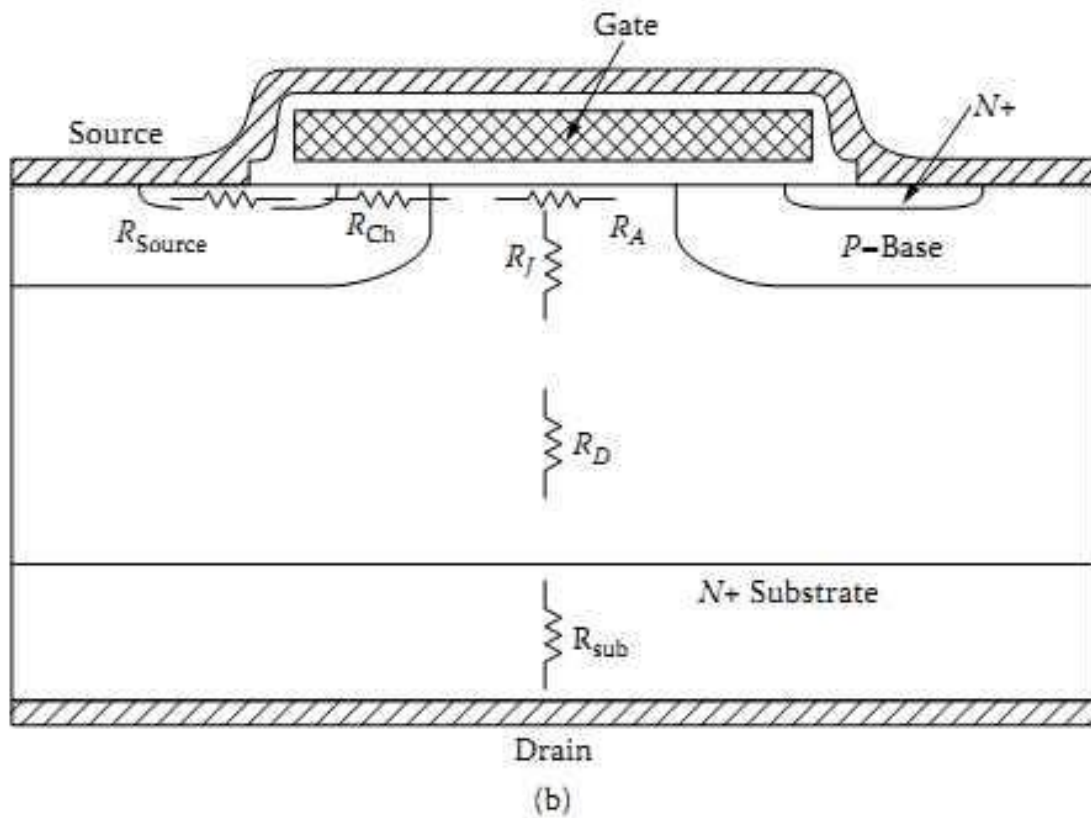


Fig 1-14

In ogni caso, i produttori di MOSFET di potenza, operano in maniera tale da minimizzare il più possibile tutti i contributi non necessari ad avere alta tensione di breakdown, per ridurre la

dissipazione di potenza con dispositivo in stato ON. A tal proposito la struttura vertically diffused è stata ulteriormente modificata per ottenere ad esempio U-MOSFET e CoolMOS.

I primi presentano una forma ad U, con l'elettrodo di gate collocato in una trincea all'interno dello strato di silicio, al fine di rendere il canale verticale ed eliminare il JFET parassita. Questo elemento è dovuto alla giunzione pnp, formata dai due body (p) e dallo strato epitassiale(n-).

Nel JFET non esiste una netta distinzione tra source e drain, ma si determinano solo in base al potenziale applicato (il terminale a potenziale più alto è il drain e l'altro risulta il source). Se le giunzioni pn sono contropolarizzate, gli elettroni liberi vengono respinti verso il centro del canale, restringendone la larghezza e ostacolando il passaggio della corrente. Nel MOSFET a canale n, poiché il gate del JFET corrisponde ai due body del MOSFET, che sono cortocircuitati al Source, applicando V_{DS} e V_{GS} positive, ossia in condizione ON, si verifica la contropolarizzazione di questo transistor e ne risulta un elevato valore di resistenza.

Con la configurazione U-MOSFET, i due body non sono più separati da una regione n, ma dall'ossido, ed il JFET è eliminato in qualsiasi condizione di funzionamento. Rimuovendo il JFET è possibile inoltre ridurre W_{PITCH} , diminuendo di conseguenza il contributo delle altre componenti resistive.

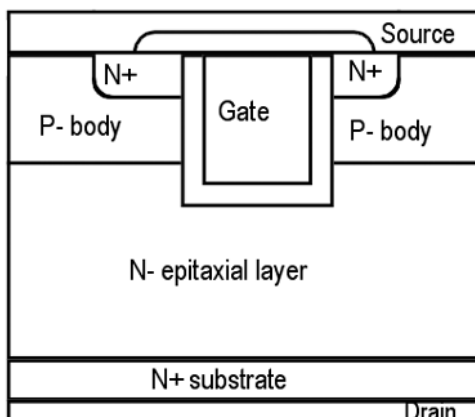


Fig. 1-15

I Super Junction MOS (CoolMOS) vengono impiegati per tensioni molto elevate (superiori ai 500 V) e, grazie ad un principio a compensazione di carica, riescono a ridurre fino a cinque volte la componente R_D quando il dispositivo si trova in ON, riducendo così il maggiore contributo alla

resistenza totale. Ciò avviene grazie alla modifica dello strato epitassiale, che viene realizzato da colonne di silicio con drogatura alternativamente di tipo n e di tipo p. Ne risulta una struttura con un campo elettrico uniforme lungo la direzione verticale. Minore è la pendenza del campo elettrico e maggiore risulta la tensione di breakdown, ma, per i VD MOSFET, tale valore è proporzionale al drogaggio, mentre la R_D ne risultava direttamente proporzionale. Con l'utilizzo della tecnologia Super Junction questa necessità compromessa tra le due caratteristiche viene in conseguenza aggirata.

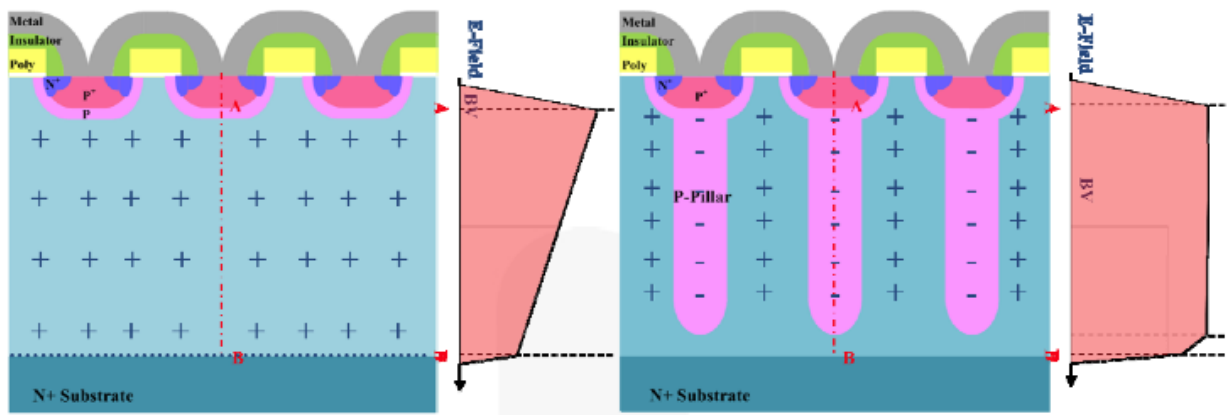


Fig. 1-16

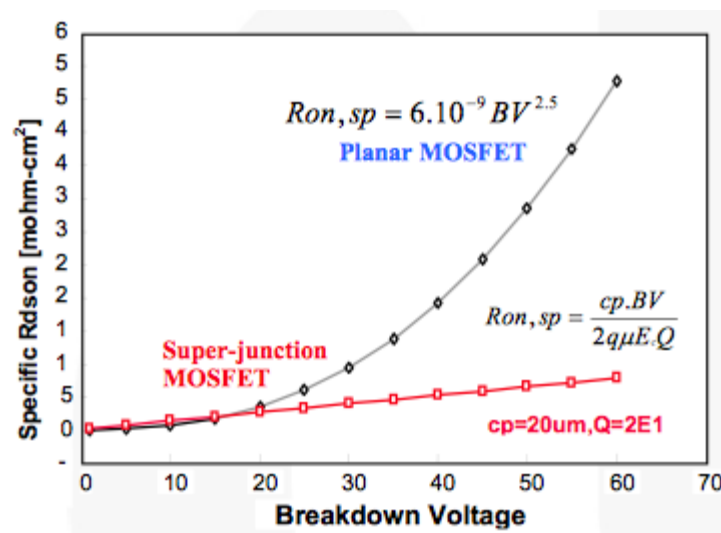


Fig.1-17

5. Limiti Del Dispositivo

Rottura dell'ossido di gate: esiste un limite di tensione V_{GS} (indicato nei datasheet) oltre al quale si rischia di danneggiare irrimediabilmente l'ossido. L'utilizzo di tensioni di poco inferiori al limite comporta comunque una diminuzione nella vita del componente.

Massima tensione drain-source: corrisponde alla tensione di breakdown, raggiungerla causa rottura a valanga e pericolose sovracorrenti nel dispositivo.

Massima corrente di drain: dovuta al surriscaldamento per effetto joule sulle resistenze interne, è infatti possibile superare questo limite con impulsi di breve durata, sul datasheet sono presenti sia l'intensità della corrente continua che di quella impulsata (e la durata di tale impulso)

Massima temperatura: massimo valore di temperatura a cui il dispositivo può lavorare, i fattori che la determinano sono la resistenza termica tra substrato e package e tra package e ambiente. Eventuali dispositivi di dissipazione del calore possono contribuire ad aumentare questa temperatura.

Safe operating area: Il prodotto tra V_{DS} e I_{DS} non deve superare la massima potenza dissipabile dal MOSFET, pertanto non è possibile mantenere entrambi i parametri al loro valore massimo, ma esiste un'area di sicurezza nel grafico I_{DS} , V_{DS} (delimitata anche dal valore della R_{ON}) entro la quale collocarsi per rientrare nei limiti di funzionamento del dispositivo. Anche qui, come per la I_{DS} c'è un margine di incremento in caso di sollecitazione impulsata.

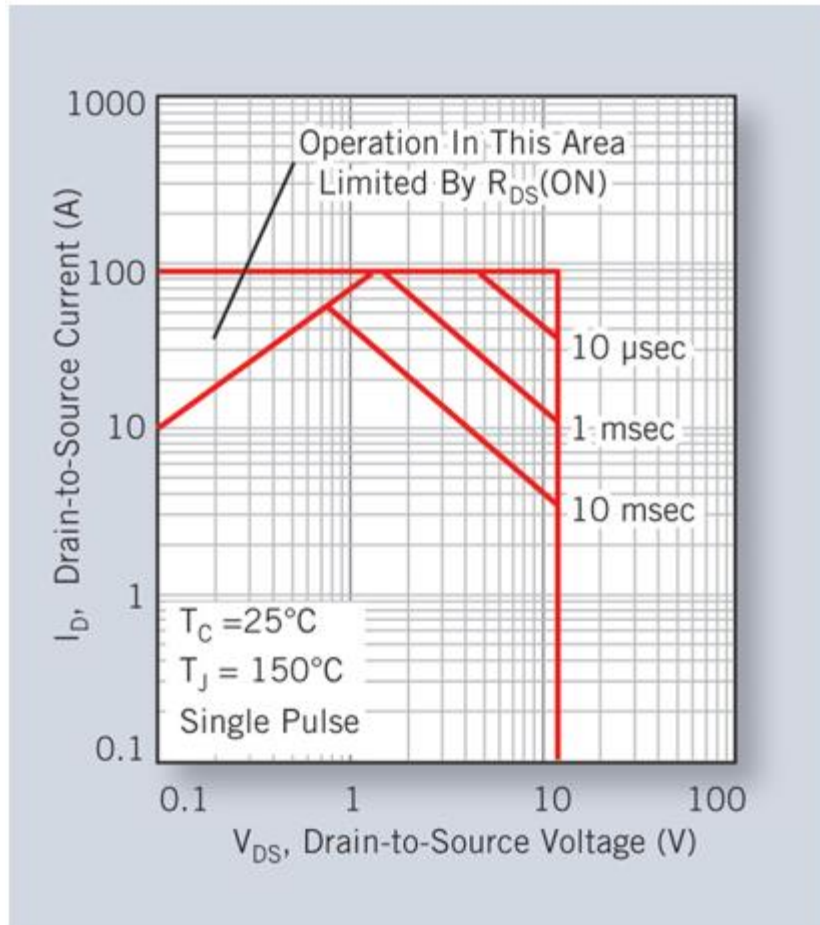


Fig 1-18

6. Affidabilità di MOSFET di potenza

L' organismo di standardizzazione dei semiconduttori della Electronic Industries Alliance (JEDEC), propone varie tipologie di test per componenti di potenza, atti a determinarne il comportamento e l'affidabilità durante il loro ciclo vitale e permettere a costruttori e acquirenti di meglio definire i prodotti, al fine di implementarne lo sviluppo per i primi e velocizzarne la scelta per i secondi. Tutto ciò; avviene con simulazioni dell'utilizzo reale di ogni componente, per avere un'idea del suo comportamento durante tutta la vita utile. A tal fine il componente deve essere stressato ad una temperatura molto più elevata di quella di funzionamento effettivo, per ottenerne un più rapido degrado, e quindi ottenere i risultati di affidabilità a lungo termine in tempi idonei ad un test.

Lo standard JEDEC definisce strettamente come configurare le misure e stressare il componente: innanzitutto il circuito di test deve essere disegnato in modo da non sottoporre a stress più elevato di quello previsto e per dissipare correttamente il calore in eccesso, oltre che la potenza sviluppata in caso di rottura di un componente sotto test, per non danneggiare gli altri presenti. Inoltre tutte le apparecchiature utilizzate per l'alimentazione e la misura devono essere calibrate e avere elevata stabilità termica. La temperatura dell'ambiente di test, deve poter mantenere una temperatura di giunzione nel DUT di 125 °C e non deve variare di più di 5 °C rispetto a quella nominale.

È importante, inoltre, non superare i limiti del dispositivo, spiegati nel precedente paragrafo e disponibili nei singoli datasheet. È possibile superare i valori di tensione nominale per velocizzare la durata di test, ma bisogna comunque rimanere al di sotto dei limiti di rottura.

I tempi di stress devono essere ben definiti, e non devono tener conto di eventuali interruzioni per la misura del degrado del dispositivo. In caso di tempi di attesa troppo elevati tra una fase di stress e la successiva, è possibile che vi sia un recupero del dispositivo. Esistono pertanto tabelle che indicano tempi ulteriori di stress in caso non sia possibile ridurre questi tempi morti, al fine di riportare il DUT alle corrette condizioni.

Gli stress applicati possono essere applicati in modo continuo o impulsato (biasing stress), oppure con valori variabili (operating stress).

Esempi di questi test sono HTFB (o HTGB) e HTRB. Il test HTFB consiste nello stressare in maniera diretta, ossia applicando una tensione di gate superiore alla soglia. La tensione di alimentazione può essere continua oppure impulsata, per avere anche il massimo valore di corrente. L'HTRB impone invece una contropolarizzazione del MOSFET ($V_{GS} < V_T$), per avvicinarsi il più possibile al breakdown, e verificare il degrado in condizione off.

CAPITOLO 2

STRUMENTAZIONE DI MISURA PER LA CARATTERIZZAZIONE ELETTRICA

1. Setup sperimentale

Per la caratterizzazione elettrica di componenti di potenza si è scelto di utilizzare un setup basato su SMU, utilizzando uno o due di questi apparecchi, a seconda della disponibilità e del tipo di test che si vuole implementare. L'utilizzo di due SMU consente di effettuare test HTFB o HTRB sia con biasing stress che con operating stress.

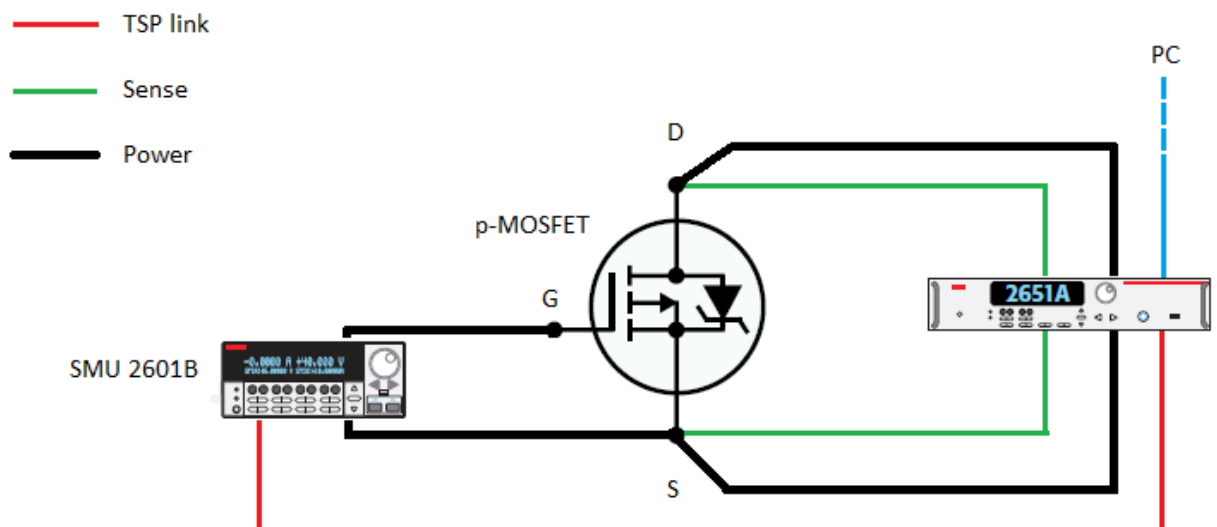


Fig.2-1

Questa configurazione, visibile in fig.2-1, si basa sul collegamento di una unità SMU tra gate e source del DUT, e di un'altra unità tra drain e source, con possibilità di utilizzare una connessione a due o quattro fili. Le due unità vengono poi interconnesse tra loro tramite TSP link per sincronizzare gli eventi di trigger. Inoltre una delle due unità è connessa al pc tramite connessione LAN, RS232 oppure IEE-488.

La seconda configurazione (fig.2-2), che è stata utilizzata nei nostri test, utilizza solamente una SMU, collegabile sempre a due o quattro fili tra drain e source e connessa al pc. Per fornire una tensione V_{GS} al DUT viene invece utilizzato un alimentatore GW INSTEK GPS-4303, che è in grado di fornire una tensione di uscita (a singolo canale) nel range 0-30V.

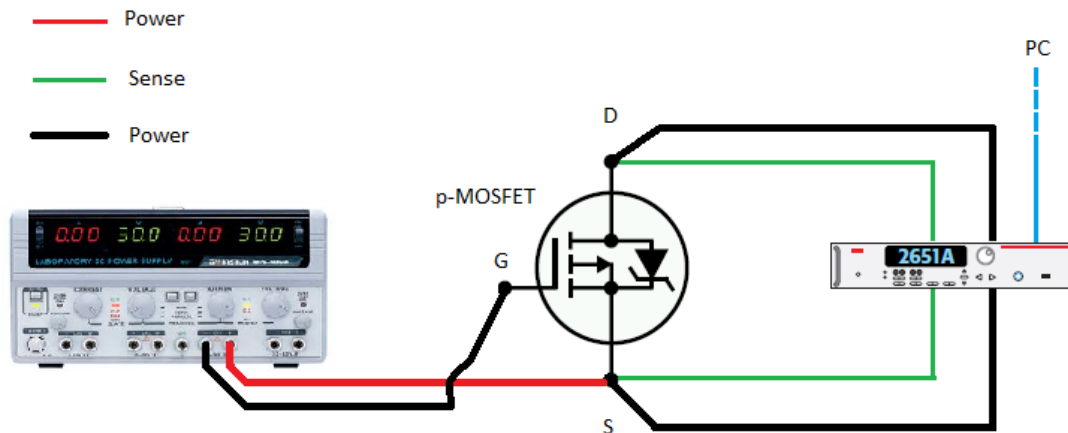


Fig. 2-2

Tale tensione viene utilizzata per stressare il device under test (DUT), mentre l'SMU, tramite forme d'onda impulsive, viene utilizzato per misurare il degrado del dispositivo nel tempo, applicando una tensione V_{DS} per un piccolo intervallo e misurando la corrente. Pertanto questo tipo di connessione permette di effettuare test di tipo HTGB di tipo biasing stress a valori costanti.

DUT: sono stati utilizzati U-MOSFET a canale p forniti da ST Microelectronics, modello STD36P4LLF6, con una struttura a trincea di tipo STripFET™ F6. Al contrario di quanto indicato sul datasheet sono forniti con package TO251 e non DPAK. Presentano una tensione di breakdown di 40 V e sopportano una corrente di ON fino a 36 A in continua, alla temperatura di 25°C. La potenza totale è di 60 W e si caratterizzano per una bassa R_{ON} , che può giungere al massimo a 0.0205 ohm con $V_{GS}=10V$ e $I_{DS}=18A$.

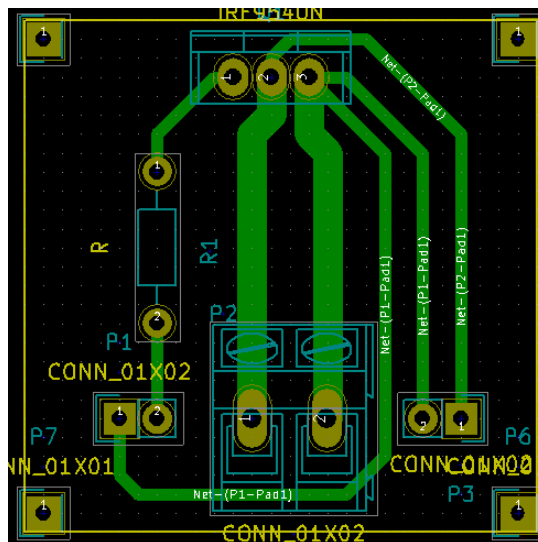


Fig 2-3 circuito da kicad

Per una opportuna polarizzazione del MOSFET è stato realizzato un piccolo circuito stampato, il cui schema è visibile in figura 2-3, che consente il collegamento diretto dell'alimentazione alla V_{GS} tramite i due connettori in basso a sinistra, inserendo anche una resistenza variabile, per le eventuali correnti di leakage, e che consente di generare e monitorare la V_{DS} in modalità a quattro fili. In alto è presente il connettore a 3 pin per il collegamento del MOSFET, le tre piazzole sono (da sinistra) gate, drain e source. In basso i tre connettori sono, da sinistra, collegamento della V_{GS} , collegamento di "force" della V_{DS} , collegamento di "sense" di V_{DS} . Tutti i connettori presentano passo di 2,54 mm, tranne quello di "force" del segnale di drain avente passo di 5.08 mm. La larghezza delle piste è di 0.8 mm ad esclusione di quelle di potenza, che sono da 2 mm. L'SMU, potendo erogare tensioni negative, viene collegata con l'uscita alta al drain e con quella bassa al source, mentre l'alimentatore deve essere connesso con il positivo al source e il negativo al gate, per poter erogare le tensioni negative necessarie a polarizzare correttamente il p-MOSFET.

I quattro pin agli angoli della scheda non sono stati collegati, ed i fori sono stati utilizzati per inserire dei supporti di appoggio.

Per gli sviluppi futuri questo circuito potrebbe adattato al fine di consentire il collocamento del power MOSFET in un apposito heater per monitorarne costantemente la temperatura e ottenere quindi un parametro in più per caratterizzare il suo comportamento.

2.KEITHLEY 2651A SMU

L'acronimo SMU deriva da Source Measure Unit e definisce una categoria di strumenti da laboratorio molto apprezzata, in quanto sono in grado sia di generare uscite di varia natura (sia tensione che corrente, sia continue che impulsate) e di misurare al contempo come mutano tali valori per il DUT. Ciò consente all'operatore di semplificare notevolmente il lavoro di sincronizzare più macchinari per operare test dinamici.



Fig. 2-4

In particolare, il modello 2651A di Keithley, è progettato per caratterizzare e testare dispositivi di potenza, con tensioni e correnti sia positive che negative, rispettivamente fino a 40 V e 50 A in caso di impulsi (2000 W di potenza istantanea) e con potenze fino a 200 W per misure in continua.

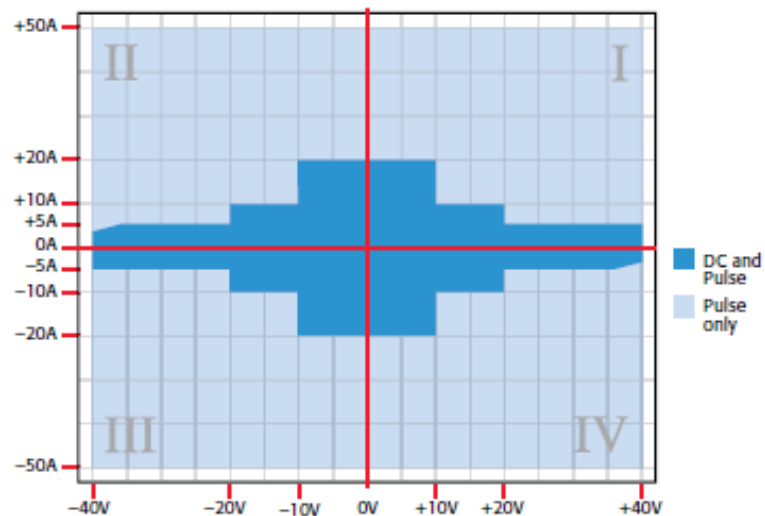


Fig. 2-5

Il massimo duty-cycle applicabile è variabile a seconda della regione di funzionamento ed è calcolabile tramite un'equazione, che considera i seguenti parametri:

P_{CS} : La massima potenza generata da un canale dello strumento che può essere correttamente dissipata dal sistema di raffreddamento dello strumento stesso. Per il modello 2651A è pari a 370 W.

T_{AMB} : La temperatura dell'ambiente in cui lo strumento opera (in gradi centigradi).

P_{DER} : Fattore che penalizza la dissipazione di calore, se $T_{AMB} > 30^\circ \text{C}$ e si pone pari a $3(T_{AMB} - 30)$.

V_{OA} : L'amplificazione in uscita, pari a 18.5 per range di tensione fino a 10 V, 27 per range di 20 V e 64 per 40 V.

V_P : Il valore di tensione dell'impulso, preso con segno positivo se appartenente al primo o terzo quadrante di funzionamento, negativo nel secondo o quarto.

V_B : Il livello di bias della tensione, preso con le stesse convenzioni di segno di V_P .

I_P : La corrente che fluisce all'interno dello strumento quando la tensione raggiunge il valore dell'impulso.

I_B : La corrente che transita per il canale quando ci si trova al livello di bias.

Se lo stato off è pari a 0 V e 0 A, V_B e I_B sono entrambe nulle.

$$DutyCycle \leq \left[\frac{(P_{CS} - P_{DER}) - |(V_{OA} - V_B)(I_B)|}{|(V_{OA} - V_P)(I_P)| - |(V_{OA} - V_B)(I_B)|} \right] \quad (2-1)$$

3. Collegamento di più strumenti tramite TSP link

Se le specifiche del test eccedono i limiti di tensione e corrente dell'SMU, oppure se sono necessarie diverse sorgenti di alimentazione, come V_{DS} e V_{GS} per un MOSFET, è possibile combinare più prodotti Keithley tramite l'interfaccia TSP link, se supportata. Questo tipo di connessione, creata tramite cavi di tipo ethernet e porte dedicate, consente di creare una rete con un massimo di 32 nodi. Il collegamento può sincronizzare i trigger tra un macchinario e l'altro ed un pc connesso ad uno qualsiasi dei nodi è in grado di accedere all'intera rete, prelevando dati dai buffer o inviando

comandi o script a ciascuno strumento. È inoltre possibile connettere due modelli 2651A in serie, per incrementare il range di tensione fino a 80 V, oppure, collegandoli in parallelo creare impulsi nel DUT fino a 100 A.

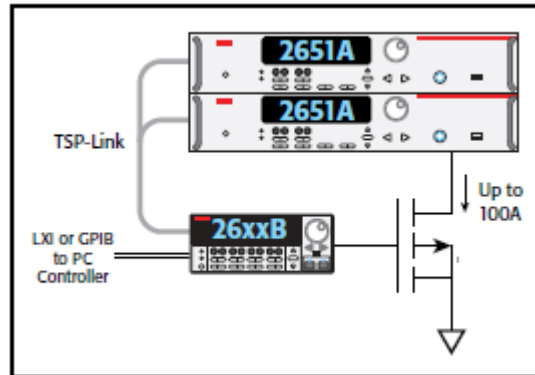


Fig.2-6

4.ADC

Nell'SMU 2651A sono presenti due differenti ADC per la conversione delle misurazioni effettuate. Per acquisizioni veloci, l'ADC a 18 bit (fast ADC) consente di arrivare a 1 MS/s ossia una misurazione ogni microsecondo, e la massima velocità di campionamento può essere tenuta fino all'esaurimento del buffer interno, che può contenere fino a 5000 letture. Al riempimento di tale memoria, l'acquisizione rallenta ed assume la massima velocità permessa dalla velocità dell'SMU di elaborare i dati acquisiti.

L'ADC a 22 bit utilizza una tecnica raziometrica di conversione ad integrazione. Sono quindi necessari periodici refresh del riferimento per ridurre la deriva della misura. È inoltre possibile impostare l'NPLC, ossia il Number of Power Line Cycles, che indica quante volte integrare il segnale d'ingresso per ottenere l'output, potendo quindi variare velocità di acquisizione e accuratezza. Il minimo intervallo di misura possibile è NPLC/Frequenza, pertanto con una frequenza di rete di 50 Hz e NPLC pari a 1 si può effettuare una misura ogni 20 ms. L'NPLC può essere impostato tra 0.001 e 25.

L'acquisizione dei dati è in ogni caso prioritaria rispetto alle altre operazioni svolte dall'SMU, sia riguardanti la sorgente che il display. Una acquisizione rapida per tempi prolungati può quindi causare ritardi ai messaggi visualizzati sul display e addirittura modificare l'andamento di sweep e

impulsi del test. In questo caso risulta necessario ridurre la velocità di acquisizione o il numero totale di campioni.

L'accuratezza di misura, oltre che dall'ADC utilizzato, dipende anche dal range di misure.

VOLTAGE ACCURACY SPECIFICATIONS ^{1, 2}						
Range	SOURCE			MEASURE		
	Programming Resolution	Accuracy ±(% reading + volts)	Noise (Vpp) (typical) 0.1 Hz to 10 Hz	Default Display Resolution	Integrating ADC Accuracy ³ ±(% reading + volts)	High-Speed ADC Accuracy ⁴ ±(% reading + volts)
100.000 mV	5 µV	0.02% + 500 µV	100 µV	1 µV	0.02% + 300 µV	0.05% + 600 µV
1.00000 V	50 µV	0.02% + 500 µV	500 µV	10 µV	0.02% + 300 µV	0.05% + 600 µV
10.0000 V	500 µV	0.02% + 5 mV	1 mV	100 µV	0.02% + 3 mV	0.05% + 8 mV
20.0000 V	500 µV	0.02% + 5 mV	1 mV	100 µV	0.02% + 5 mV	0.05% + 8 mV
40.0000 V	500 µV	0.02% + 12 mV	2 mV	100 µV	0.02% + 12 mV	0.05% + 15 mV

CURRENT ACCURACY SPECIFICATIONS ⁵						
Range	SOURCE			MEASURE		
	Programming Resolution	Accuracy ±(% reading + amps)	Noise (Ipp) (typical) 0.1Hz to 10Hz	Default Display Resolution	Integrating ADC Accuracy ³ ±(% reading + amps)	High-Speed ADC Accuracy ⁴ ±(% reading + amps)
100.000 nA	2 pA	0.1 % + 500 pA	50 pA	1 pA	0.08% + 500 pA	0.08% + 800 pA
1.00000 µA	20 pA	0.1 % + 2 nA	250 pA	10 pA	0.08% + 2 nA	0.08% + 4 nA
10.0000 µA	200 pA	0.1 % + 10 nA	500 pA	100 pA	0.08% + 8 nA	0.08% + 10 nA
100.000 µA	2 nA	0.03% + 60 nA	5 nA	1 nA	0.02% + 25 nA	0.05% + 60 nA
1.00000 mA	20 nA	0.03% + 300 nA	10 nA	10 nA	0.02% + 200 nA	0.05% + 500 nA
10.0000 mA	200 nA	0.03% + 8 µA	500 nA	100 nA	0.02% + 2.5 µA	0.05% + 10 µA
100.000 mA	2 µA	0.03% + 30 µA	1 µA	1 µA	0.02% + 20 µA	0.05% + 50 µA
1.00000 A	200 µA	0.08% + 3.5 mA	300 µA	10 µA	0.05% + 3 mA	0.05% + 5 mA
5.00000 A	200 µA	0.08% + 3.5 mA	300 µA	10 µA	0.05% + 3 mA	0.05% + 5 mA
10.0000 A	500 µA	0.15% + 6 mA	500 µA	100 µA	0.12% + 6 mA	0.12% + 12 mA
20.0000 A	500 µA	0.15% + 8 mA	500 µA	100 µA	0.08% + 8 mA	0.08% + 15 mA
50.0000 A ⁶	2 mA	0.15% + 80 mA	N/A	100 µA	0.05% + 50 mA ⁷	0.05% + 90 mA ⁸

Fig. 2-7

5. Test Script Builder

Oltre che mediante pannello frontale, l'SMU è controllabile da remoto tramite PC, eseguendo ad esempio un collegamento LAN. È possibile inviare singoli comandi per le singole operazioni, oppure creare script e funzioni con più parametri, che possono essere in seguito caricati nella memoria interna del dispositivo ed essere richiamati dal menu. Per consentire ciò, viene fornito un pacchetto software denominato Test Script Builder, che contiene al suo interno script preimpostati per generare sweep e treni di impulsi basilari.

Il TSB è un interprete del linguaggio di Lua, con l'aggiunta di alcuni comandi specifici per l'SMU. Lua è un linguaggio di programmazione con una sintassi semplice, che consente però di utilizzare costrutti complessi: le variabili non presentano alcun tipo predefinito, ma, assumono volta per volta quello più adatto a rappresentare il contenuto assegnato. Consente di vedere le funzioni come oggetti e di assegnarle pertanto a variabili, rendendo molto semplice creare strutture ricorsive.

Ogni script viene interpretato da una virtual machine, pertanto non soffre di problemi di portabilità e molto spesso gli stessi script possono essere usati su diverse tipologie di dispositivi. È presente un sistema di gestione automatica della memoria che ne permette un uso ottimale nei sistemi embedded dotati di scarsa memoria interna.

Uno script può essere composto da più files, ciascuno contenente diverse funzioni che possono richiamarsi le une con le altre. Non è possibile utilizzare funzioni che non siano state poste all'interno del progetto, se un file contiene funzioni utilizzate da diverse routine, esso deve essere incluso nel Run Configurator per ciascuna di esse, verrà quindi caricato tante volte quante sino le routine che lo utilizzano.

Sono presenti pochissime parole chiave, anche le funzioni di base, come print, possono essere profondamente modificate, per adattarsi al meglio alle esigenze dell'utilizzatore.

6. Memoria interna del dispositivo

Il Modello 2651A dispone di 32 MB di memoria per le operazioni di runtime, di cui:

- 5 MB per le operazioni del firmware
- 1MB per le operazioni interne dello strumento
- 2 MB per gli aggiornamenti del firmware
- 24 MB per il salvataggio di buffer e per le configurazioni degli sweep

Ciascuna misurazione effettuata occupa circa 15 byte, è facile quindi calcolare la memoria necessaria a immagazzinare i dati di un singolo script. Complessivamente i 24 MB hanno una capacità teorica di 1'600'000 campioni (la memoria occupata per la configurazione dello sweep riduce però questa capacità). Questo valore non è così elevato, pensando infatti di acquisire tre valori contemporaneamente, come ad esempio tensione, corrente e tempo, alla massima velocità dell'ADC fast, ossia 1Ms/s, si può campionare un intervallo di tempo di solo 0.53 secondi. La creazione di buffer dinamici, che riservano tutta la memoria necessaria a soddisfare la capacità richiesta dall'utente (anche se poi non viene raccolto un numero di campioni tale da riempirli) e la scelta della velocità di campionamento, deve essere quindi fatta in maniera oculata, prevedendo eventuali possibili saturazioni e attuando processi che possano svuotare i buffer, ad esempio

salvando i dati su supporto USB sovrascrivendo poi quelli già salvati. Questa memoria dinamica è inoltre di tipo volatile, qualsiasi dato contenuto al suo interno viene cancellato allo spegnimento della macchina e non può essere recuperato.

L'SMU contiene inoltre due buffer aggiuntivi dedicati, di memoria non volatile. Ciascuno di essi può contenere fino a 140000 campioni (se non si rilevano i tempi) e tutto ciò che viene salvato al loro interno, rimane memorizzato anche allo spegnimento della macchina.

CAPITOLO 3

IMPLEMENTAZIONE ED APPLICAZIONE DEL SET-UP SPERIMENTALE

1. Impostazione dell'SMU

Innanzitutto è stato stabilito il collegamento tra SMU e pc tramite LAN. Per fare ciò è necessario modificare le impostazioni della scheda di rete del pc, in modo tale che il **Protocollo Internet Versione 4 (TCP/IPv4)** non ottenga automaticamente un indirizzo IP, ma usi quello impostato da utente (es: 192.168.000.001 e valore di subnet mask: 255.255.255.000). Bisogna inoltre disabilitare anche l'ottenimento automatico del server DNS, ma non è necessario inserire dei parametri manualmente. Dal menu dell'SMU è poi necessario impostare l'indirizzo IP in modo tale che differisca da quello del pc per il numero a tre cifre dopo l'ultimo punto (es: 192.168.000.002).

A questo punto, collegando fisicamente i due dispositivi e inserendo l'indirizzo IP dell'SMU nel browser del pc si può visualizzare una pagina, denominata LXI Web Interface, contenente tutti i dati relativi alla connessione.

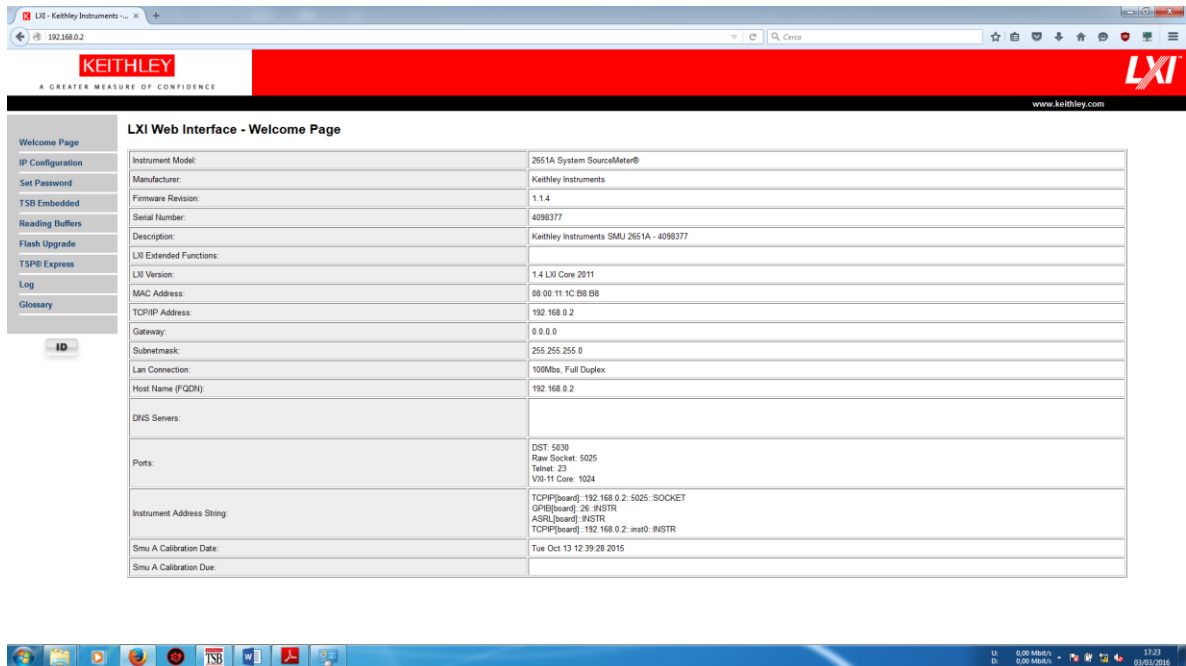


Fig 3-1 LXI Web Interface

A questo punto è possibile comunicare con l'SMU tramite il TSP builder, selezionando lo strumento dall'Instrument Console. Per fare ciò bisogna inserire la seguente riga: `""TCP/IP::*indirizzo_IP_strumento*::INSTR"` (es: `TCP/IP::192.168.0.2::INSTR`). Senza aprire la connessione, il TSB non è in grado di effettuare il run ed eseguire gli script.

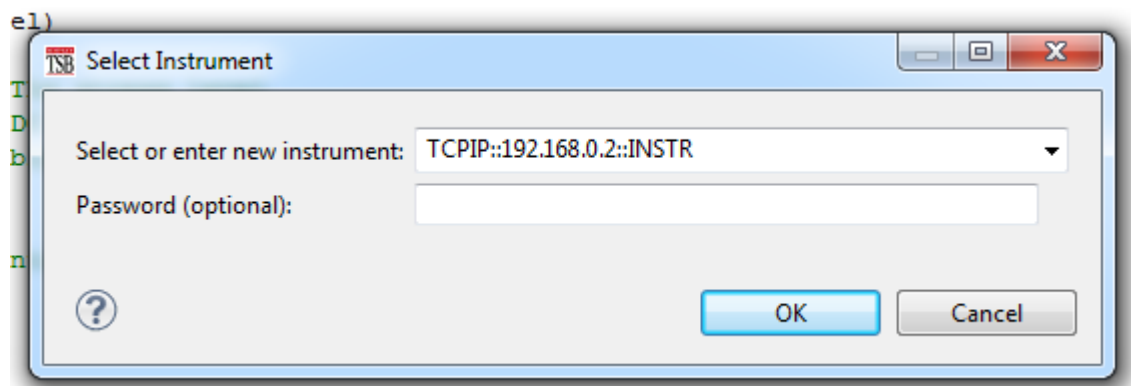


Fig 3-2

2.Implementazione delle routine di test

Per poter eseguire un test di tipo HTFB è necessario disporre di diverse funzioni, da usare in combinazione tra loro per ottenere tutti i dati necessari all'analisi. Tutte le funzioni vengono usate per sollecitare i terminali drain e source imponendo una tensione V_{DS} , mentre la tensione V_{GS} , che è in realtà la vera fonte di stress del dispositivo, viene mantenuta ad un livello costante. Pertanto, pur avendo creato del codice che lavora con ben definiti intervalli temporali, è necessaria la presenza di un operatore che attivi e disattivi manualmente la tensione V_{GS} per non stressare il dispositivo per tempi più lunghi di quelli stabiliti. Le funzioni necessarie ai test risultano essere: rampe per la caratterizzazione IV e treni di impulsi atti a misurare il degrado nel tempo con V_{GS} costante, ad una prefissata tensione V_{DS} .

2.1.Rampe

Esistono diverse tipologie di rampe preimpostate, che si differenziano per la modalità con cui si giunge dal valore iniziale a quello finale, che può essere:

-lineare: la funzione accetta come parametri un valore di tensione iniziale, un valore finale e il numero di passi per completare l'operazione. La differenza tra i due valori di tensione viene divisa in gradini di ampiezza uniforme, in maniera tale da giungere dal valore di partenza a quello di arrivo in un numero di passi inferiore di una unità rispetto al valore inserito dall'utente.

-logaritmica: anche in questo caso la funzione accetta come parametri un valore di tensione iniziale, un valore finale e il numero di passi per completare l'operazione. In più però è richiesto di inserire un valore di asintoto. Il numero effettivo di passi risulta ancora inferiore di uno rispetto a quello inserito. I gradini però non hanno più un andamento costante, ma la loro altezza varia in funzione dei parametri inseriti, seguendo una ben precisa formula:

$$v_i = A + kb^i \quad (3-1)$$

Con v_i pari alla tensione i-esima, A è il valore dell'asintoto, b il rapporto tra le dimensioni del gradino e k il livello iniziale. Il parametro b è calcolabile come:

$$b = 10^{\left(\frac{\log_{10}(V_{END}-A) - \log_{10}(V_{START}-A)}{N-1}\right)} \quad (3-2)$$

Dove V_{END} e V_{START} sono i valori iniziali e finali di tensione.

In figura 3-3 sono visibili diversi andamenti della curva logaritmica con gli stessi valori iniziali e finali, ma differenti valori per l'asintoto.

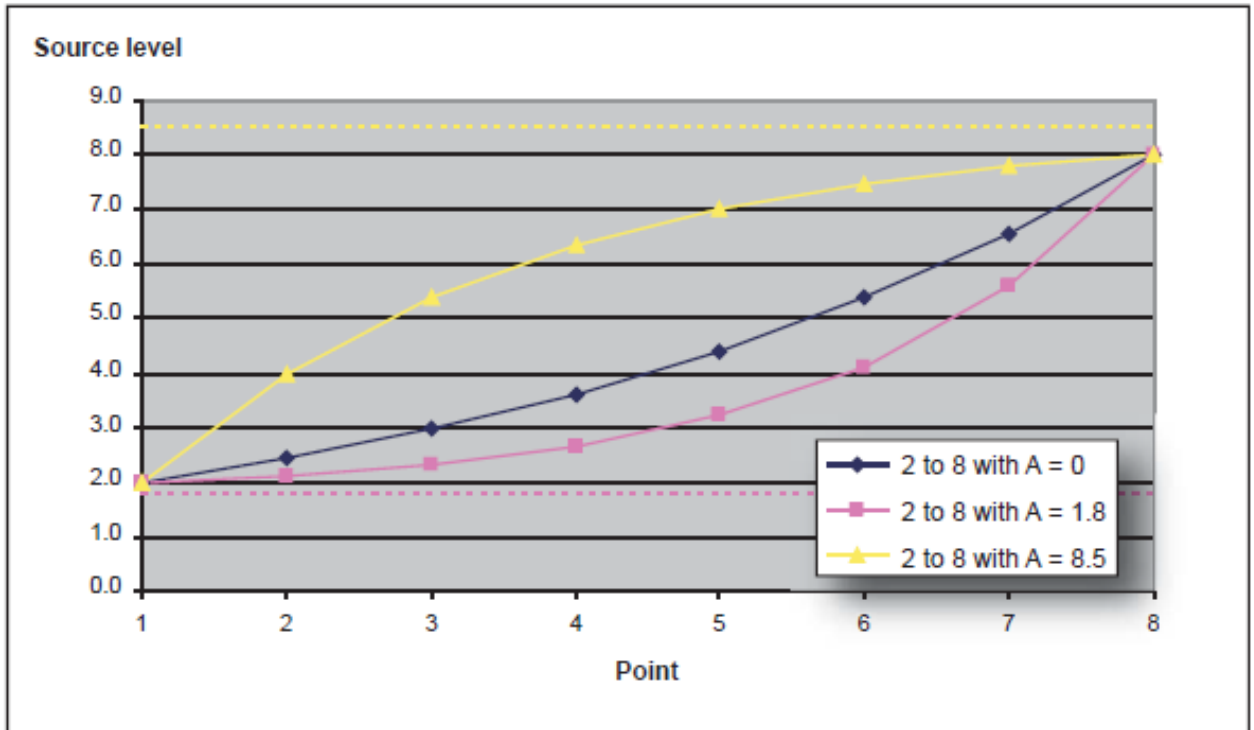


Fig 3-3

-a lista: non viene più inserito un valore iniziale ed uno finale, e nemmeno un numero di passi, al loro posto si inserisce un array di valori, che vengono utilizzati come output seguendo l'ordine di inserimento, un esempio di tale esecuzione è riportato in figura 3-4.

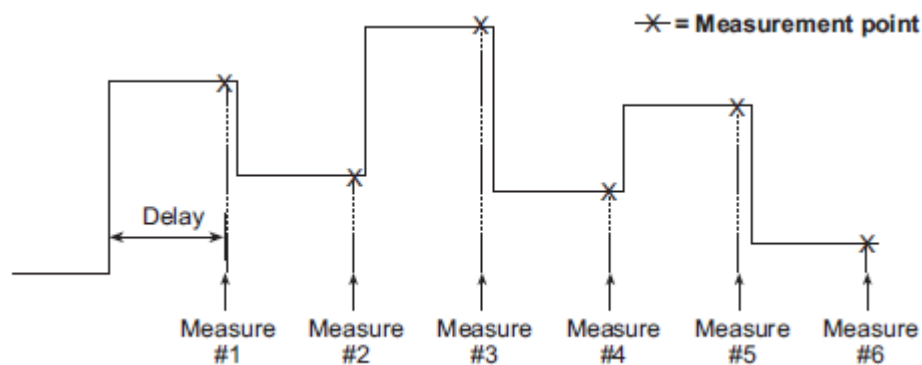


Fig. 3-4

Tutte queste rampe possono essere eseguite sia in maniera continua che in maniera impulsata. Per eseguirle in maniera impulsata bisogna sempre tenere conto dei diversi duty cycle ottenibili (si veda il capitolo 2) e bisogna operare tramite la configurazione dei trigger, creando dei treni di impulsi ad ampiezza di tensione variabile (spiegati nel paragrafo 3.2.2).

Negli esempi precaricati viene utilizzato il solo ADC ad integrazione, poiché questo tipo di sollecitazione viene utilizzato per la caratterizzazione IV, è stato mantenuto tale ADC in maniera tale da avere la migliore accuratezza possibile per le curve ricavate con l'applicazione di queste funzioni. Se però si utilizzano le rampe impulsate bisogna prestare attenzione ai tempi di misura dell'ADC, che non devono superare la durata dell'impulso stesso, e potrebbero portare a optare per l'ADC FAST.

2.2. Treni di impulsi

La generazione di treni di impulsi è necessaria ad implementare funzioni per caratterizzazioni IV che riducano il self heating, cioè il surriscaldamento del DUT dovute alla presenza di una tensione e di una corrente continue e consente di stressare il dispositivo a tensioni superiori a quella nominale. Il treno di impulsi è fondamentale anche nel test di stress HTFB, in quanto lo stress applicato sulla V_{GS} deve essere disturbato il meno possibile dalla tensione applicata sulla V_{DS} per misurare la variazione di corrente, anche utilizzando impulsi di ampiezza variabile. Il controllo della durata e del tempo di off dell'impulso può avvenire mediante l'utilizzo di trigger. Tramite essi è possibile controllare le operazioni di generazione di un'uscita e quelle di misura. Possono essere attivati e disattivati in

diverse maniere: da stimolo manuale tramite il pulsante apposito, situato nel pannello frontale, da segnale ricevuto da un altro apparecchio collegato tramite TSP link, tramite l'individuazione di un evento ed infine tramite l'utilizzo di timer. Quest'ultima modalità è quella utilizzata per gestire i treni di impulsi. Infatti, dopo uno stimolo iniziale, generato all'avvio della routine stessa, tutta la procedura viene gestita tramite due timer, il primo regola l'intero periodo e la misurazione, che in questo caso è presa in maniera asincrona, il secondo regola l'impulso. Un counter applicato al trigger 1 controlla la generazione del corretto numero di impulsi impostato dall'utente.

Con il lancio della funzione, si genera un evento per il trigger 1, che attiva il conto alla rovescia sui due timer, porta l'uscita al livello impostato per l'impulso ed avvia la misurazione, la quale lavora in maniera asincrona e termina automaticamente dopo aver raccolto il numero di campioni impostati, senza tener conto dell'andamento dell'uscita. Con l'estinguersi del timer 2 (pari al tempo t_{ON} dell'impulso) si genera un evento per il trigger 2, il quale forza l'uscita al valore impostato per la fase di off. L'SMU si mantiene in questa condizione fino alla fine del conto alla rovescia per il timer 1 ($t_{ON}+t_{OFF}$). Giunti a questo punto, viene confrontato il numero di cicli generati con quello indicato dal counter, se i due valori risultano uguali, il treno di impulsi è terminato, altrimenti viene generato un altro evento per il trigger 1, che riattiva tutto il ciclo.

Questa modalità di trigger genera un'onda che parte con un impulso t_{ON} e finisce con un periodo t_{OFF} di attesa (fig.3-5).

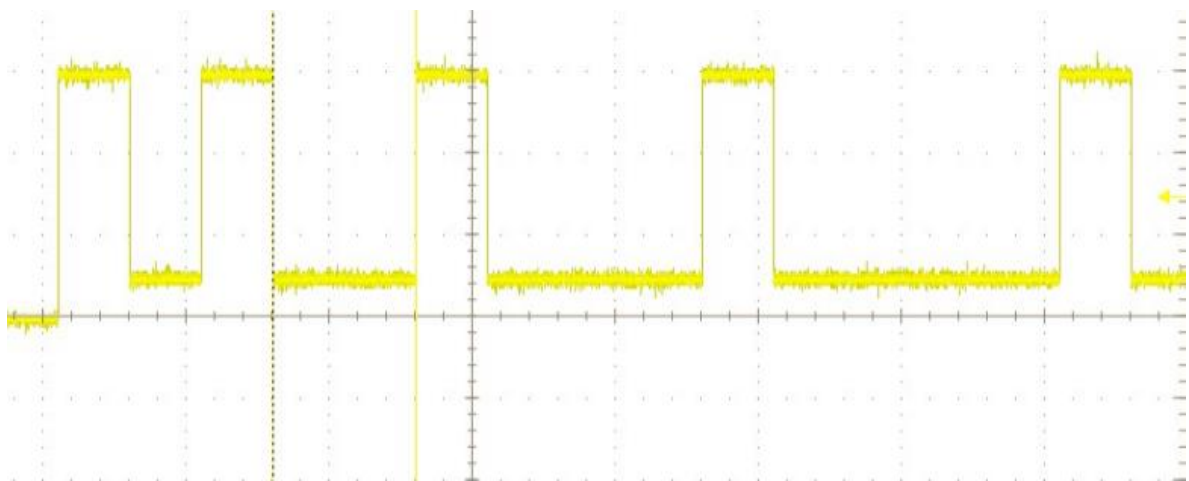


Fig.3-5

Se si vuole avviare la funzione con un periodo di attesa, in seguito al quale avviare il primo impulso, si può modificare rapidamente lo svolgimento della routine, tramite la disabilitazione del passthrough. Tale comando è quello che forza il trigger 1 ad attivare tutti gli eventi appena viene avviata la funzione. Disabilitandolo viene invece attivato il solo timer, al cui termine si generano tutti gli altri eventi. In figura 3-6 è visibile un treno di impulsi con tempi di off in scala logaritmica ed il comando passthrough disabilitato.

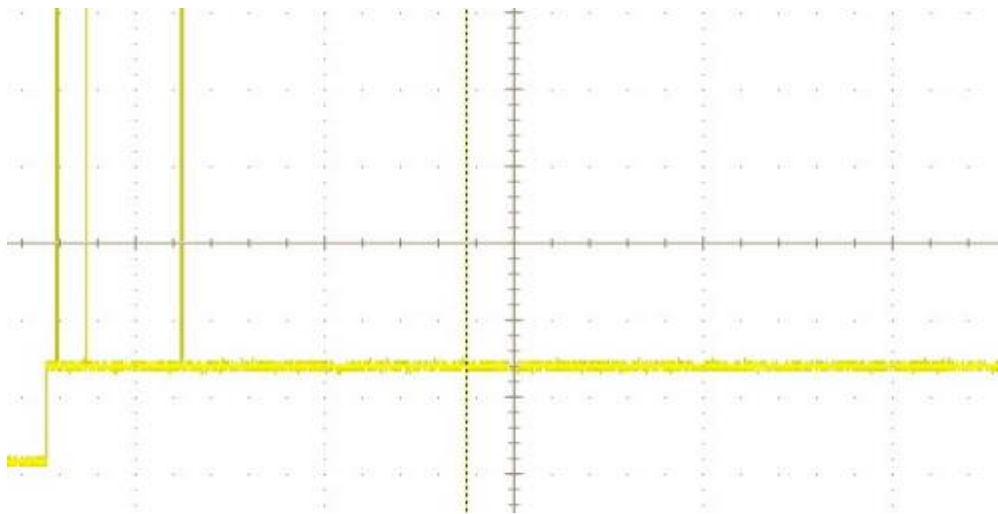


Fig.3-6

Una seconda modalità per creare treni di impulsi è quello di impostare la misurazione in maniera sincrona, impostare un valore di uscita della tensione e decidere il numero e la durata delle misurazioni da effettuare. Procedendo con l'avvio, l'uscita viene mantenuta al valore desiderato per il tempo prestabilito dalle misurazioni (il tempo totale è pari al prodotto tra il numero di misurazioni e la durata della singola misura). Alternando brevi intervalli al livello di tensione elevato e intervalli più lunghi a tensione nulla, è possibile generare un treno di impulsi che consente di misurare eventuali perdite anche nei periodi di off. Un grave problema di questo approccio è però il limite massimo di tempo di misura, impostato dalla macchina a 1 secondo. Ciò, oltre a creare una mole di dati superflua in fase off (basterebbe verificare a lunghi intervalli il non sussistere di grandi correnti di leakage), porta anche a una veloce saturazione dei buffer, e non può quindi essere utilizzato per test di lunga durata.

2.3.Salvataggio dei dati

Di default, le funzioni di base dell'SMU, non salvano i dati ottenuti su di un supporto ben definito, ma li acquisiscono posizionandoli nei due buffer e visualizzandoli nel riquadro Instrument Console. Risultano pertanto poco leggibili e non sicuri, in quanto è facile trovare funzioni che eseguano un reset dell'SMU, svuotando di conseguenza il buffer. È stata quindi implementata una funzione che permette il salvataggio dei dati su supporto USB, e che può essere rapidamente modificata per le esigenze dell'utilizzatore. Salvando i file in formato .txt o .csv è possibile aprirli con un editor di testo, un foglio di calcolo o altri programmi applicativi e visualizzare immediatamente i dati sotto forma di tabelle, per un rapida elaborazione.

La funzione di salvataggio può facilmente essere impostata per acquisire dati in un documento già esistente, aggiungendo i nuovi dati in coda a quelli già presenti. Il suo funzionamento si basa infatti sull'apertura di un file tramite il comando `io.open(file,mode)` che genera un id per il file, da usare nelle impostazioni di scrittura e un messaggio di errore, che ha valore nil in caso di corretta apertura del file. Le modalità utilizzabili sono:

`r=read`; il file viene aperto per la sola lettura, ci si può ad esempio caricare una funzione.

`w=write`; il file viene aperto per la scrittura, che va a sovrascrivere dati preesistenti

`a=append`; il file può aggiungere i dati ottenuti in coda a quelli già presenti.

3.2.4 Test completo

La funzione complessiva che svolge il test HTGB è basata dall'uso in sequenza di: una rampa lineare, un treno di impulsi con tempi di off cumulativi, ed infine da una ulteriore rampa lineare e dal salvataggio dei dati ottenuti. Le funzioni elencate nei paragrafi precedenti sono in grado di soddisfare quasi tutte le specifiche richieste dal test. Di base, però, il treno di impulsi funziona a periodo costante. Esso è stato quindi modificato per non ricevere in ingresso un solo valore, ma un array di tempi per il valore di off, e eseguirli poi in maniera cumulativa. Si è voluto migliorare ulteriormente tale funzione creandone una seconda che genera la sequenza temporale in scala logaritmica (quella richiesta dal test), semplicemente inserendo il tempo di off del primo impulso.

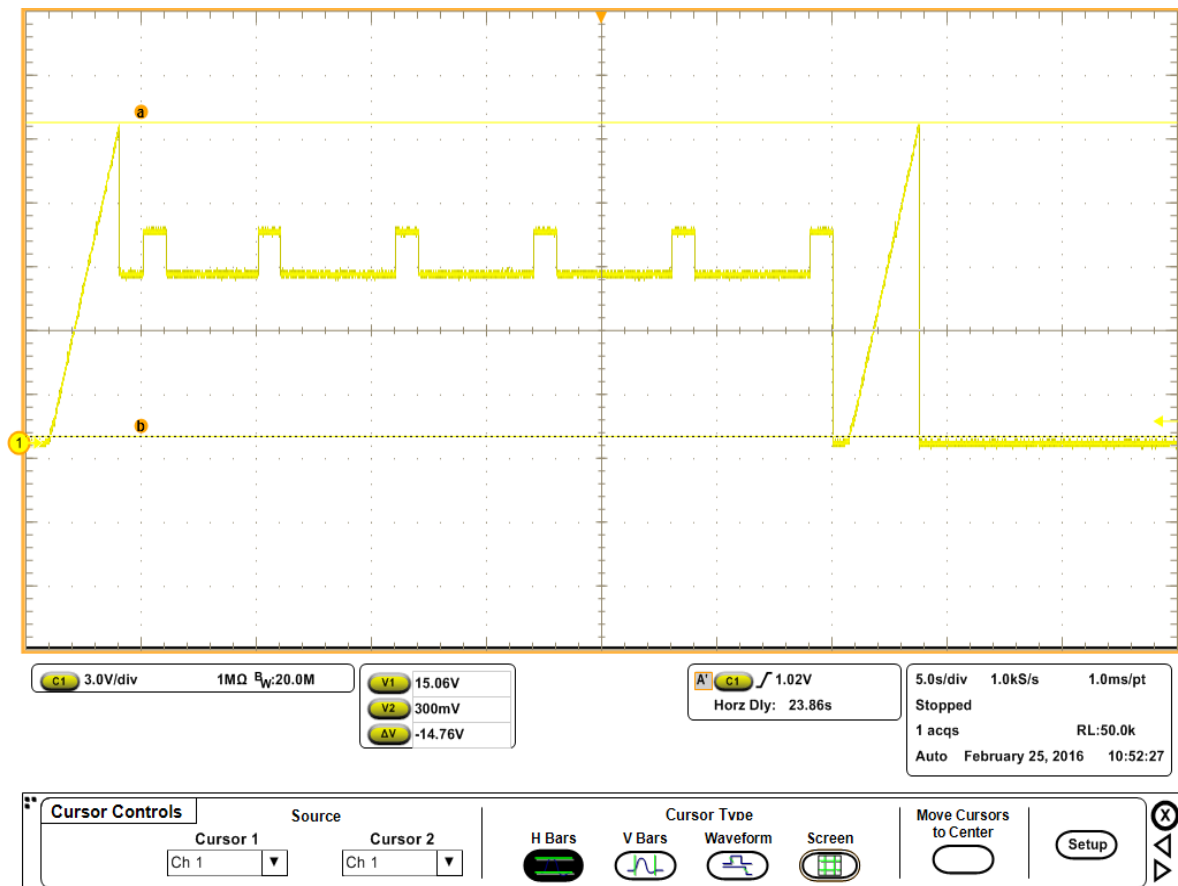


Fig.3-7

Si può notare un piccolo ritardo (di circa 500ms) prima dell'applicazione della seconda rampa di tensione, ciò è dovuto alla necessità di resettare le impostazioni dell'SMU, altrimenti verrebbe applicata una scala di tempi logaritmica anche alla seconda rampa, la quale, avendo un gran numero di passi, giungerebbe al termine in un tempo infinito.

3. Analisi dei risultati ottenuti

3.1 Stress HTFB

Sono stati effettuati vari test con due diversi valori di V_{GS} per verificare il degrado nel tempo della corrente di uscita dovuta ad uno stress HTFB. I test sono stati eseguiti a temperatura ambiente, sebbene la temperatura rappresenti un importante parametro per accelerare il processo di degradazione. In tutte le misurazioni, V_{DS} è stata tenuta a 0 V durante la fase di stress e a -0.01 V durante la misura, con un tempo di impulso pari a 500 μ s. La scelta di quest'ultimo parametro non è casuale, esso infatti deve essere il più breve possibile, per non influenzare lo stress vero e proprio, ma allo stesso tempo deve permettere di portare la tensione a regime, per ottenere i risultati corretti. Sebbene nel nostro caso la tensione di gate sia mantenuta costante durante l'intero test, nell'ottica di un set-up completo di due SMU, la fase di misura prevedrebbe anche una riduzione della tensione di gate (dal valore elevato di stress ad un opportuno valore più basso). Di conseguenza, l'applicazione di una tensione di gate di basso valore porterebbe ad un parziale recupero degli effetti di degrado. Per tale motivo è necessario minimizzare i tempi richiesti durante la fase di misura. Sono pertanto state eseguite delle analisi all'oscilloscopio su di una resistenza per visualizzare l'andamento temporale dell'impulso. Partendo con un tempo di 350 μ s, si può vedere in figura 3-8, il valore di regime è raggiunto in maniera tardiva, mentre applicando un t_{ON} di 400 μ s si ha una stabilizzazione per un tempo sufficiente ad effettuare la misurazione. Per avere un certo margine di sicurezza è stato deciso di sollecitare i terminali di source e drain con impulsi della durata

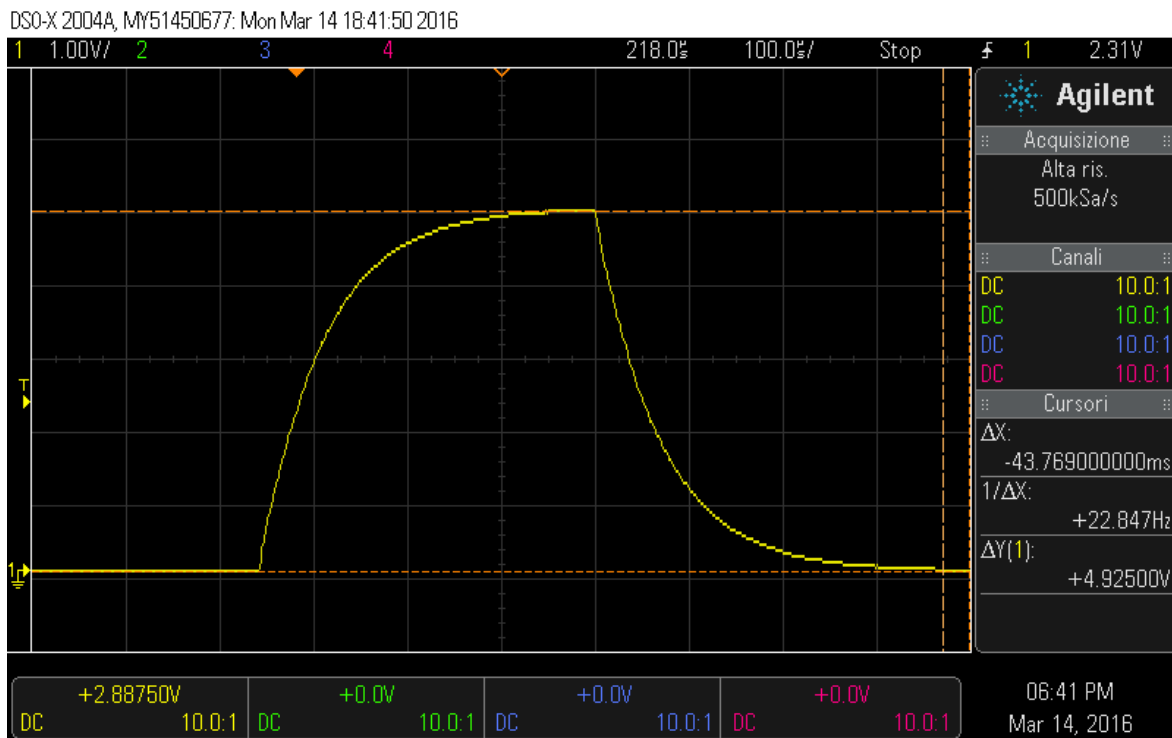


Fig.3-8

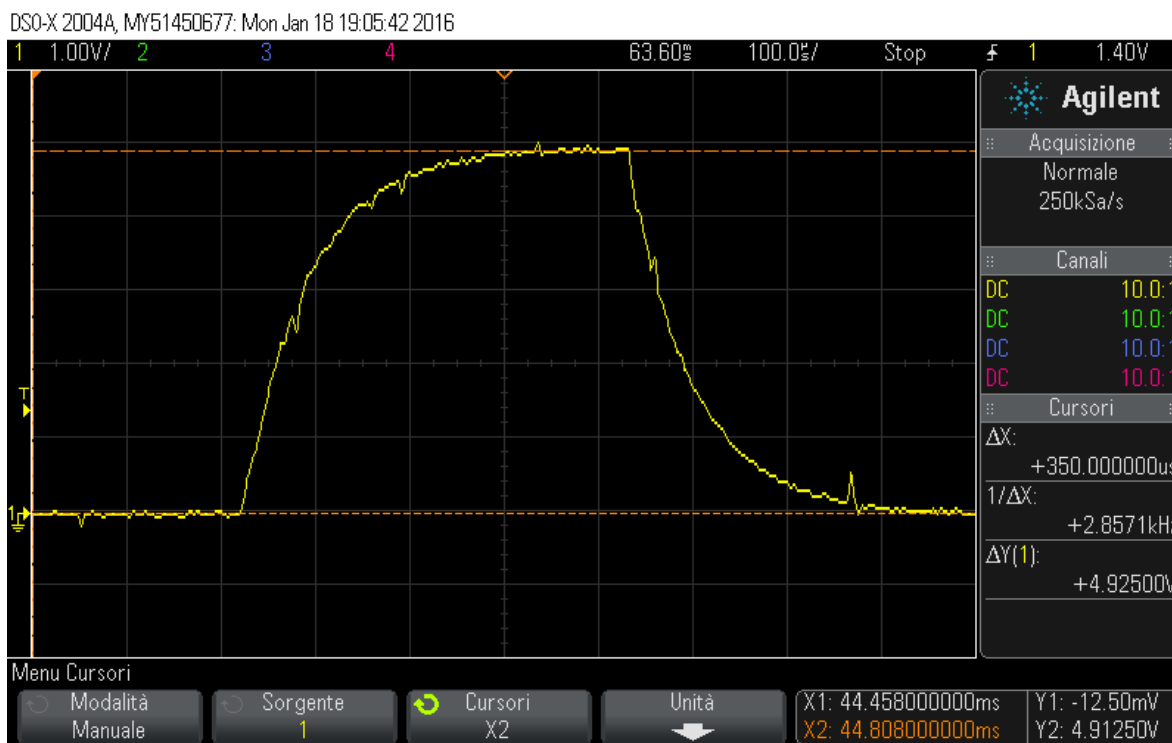


Fig.3-9

Sono stati eseguiti due test a V_{GS} costante e con l'applicazione di un treno di impulsi con $t_{ON}=500\mu s$ e t_{OFF} crescente e con tempi cumulativi sulla V_{DS} . I test sono stati effettuati a temperatura ambiente e senza eseguire un monitoraggio della temperatura di giunzione. I parametri variabili tra i due cicli sono visibili in tabella 3-1.

	TEST 1	TEST 2
V_{GS} stress	-20 V	-30 V
V_{DS} sense	-0.010 V	-0.010 V
T_{STRESS} (totale)	23400 s (6.5 h)	18000 s (5 h)

Tab.3-1

Per il test 1, il cui andamento della corrente in funzione del tempo è riportato in Fig. 3-10, la variazione di corrente durante l'intero esperimento risulta essere compresa entro i limiti accuratezza dell'ADC, che, per il range di corrente utilizzato, ossia 1 A, è di 5 mA. Una sollecitazione di questo tipo non comporta pertanto un degrado delle caratteristiche del MOSFET.

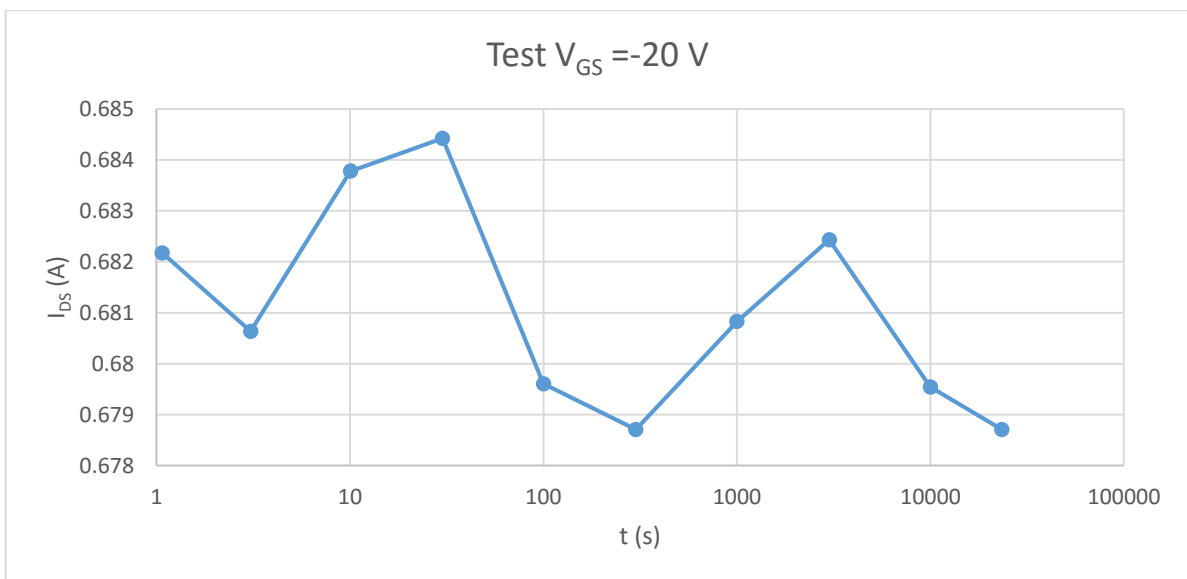


Fig. 3-10

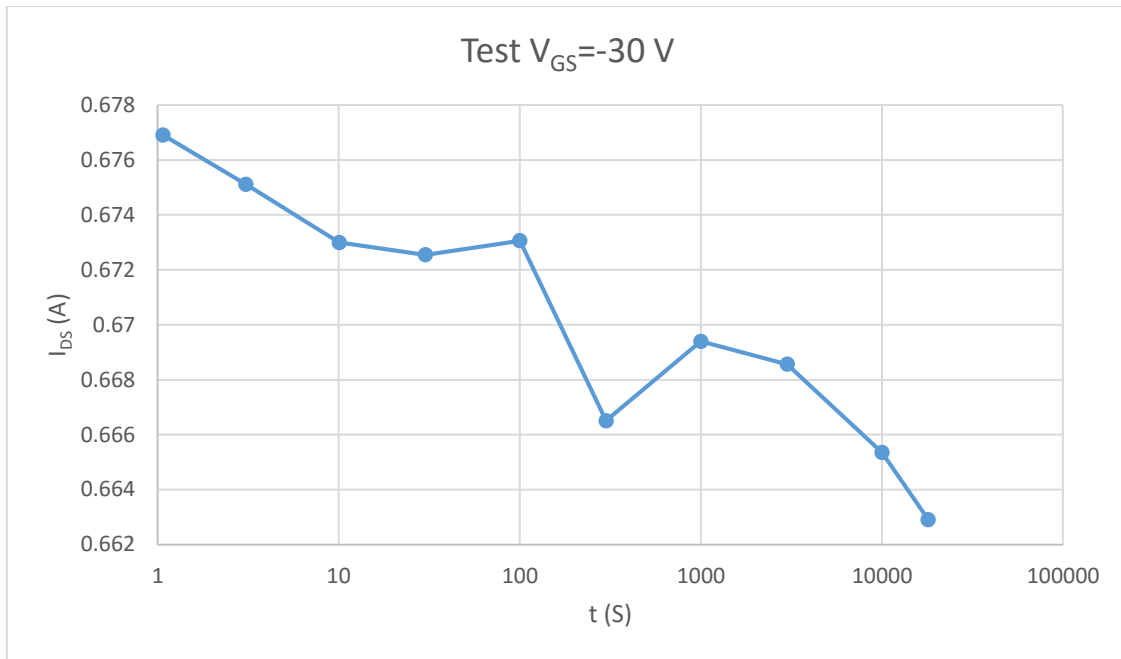


Fig.3-11

Il secondo test, eseguito ad una tensione di gate più elevata, evidenzia invece un trend decrescente per la corrente, con delle piccole oscillazioni ancora riconducibili all'accuratezza di misura. La riduzione di corrente osservata sperimentalmente è di 14 mA ($I_{DS}(1) = -0.67691$ A, $I_{DS}(18000) = -0.66291$ A), corrispondente ad una variazione percentuale del 2.06%.

Questa perdita della capacità di condurre corrente, legata all'aumento della tensione di soglia V_T con l'applicazione di una tensione V_{GS} di stress, viene recuperata molto lentamente dal dispositivo, se lasciato a riposo.

3.2. Rampe lineari

Sono state eseguite varie rampe di tensione per determinare la resistenza di on dei DUT. La tensione V_{GS} è stata posta inizialmente a -10 V, cioè il valore nominale da datasheet e la V_{DS} spazia tra 0 e -0.01 V, per polarizzare il dispositivo in regione lineare. Il valore di resistenza risultante si è assestato attorno a 0,0167 ohm. Tale valore risulta essere confrontabile con quanto riportato nel datasheet (vedi fig.3-12).

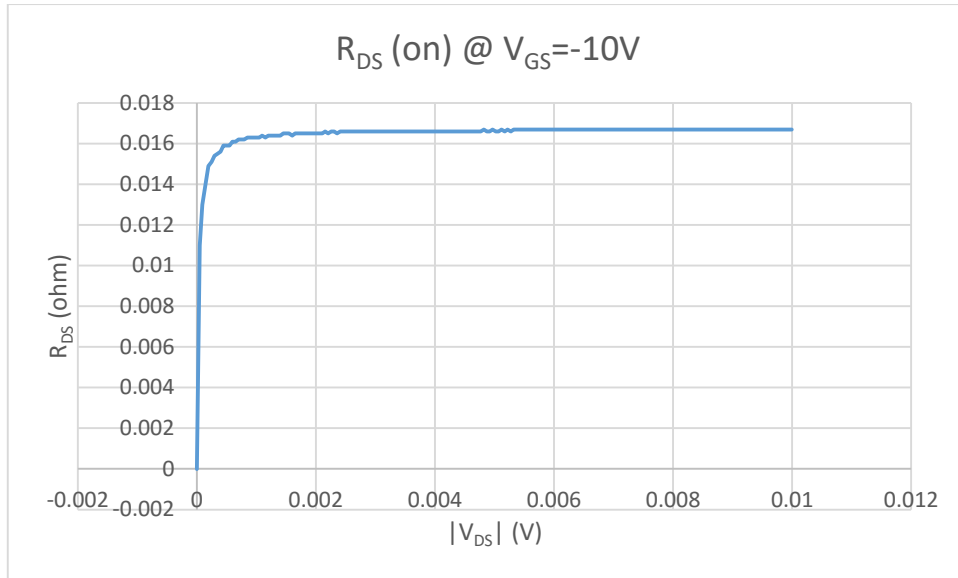


Fig.3-12

Il test è stato reiterato in seguito con le stesse condizioni per la V_{DS} , ma imponendo prima una tensione V_{GS} di -20 V e poi di -30 V. Come da previsioni la resistenza è risultata inferiore al caso precedente, in quanto all'aumentare della V_{GS} aumenta il numero di portatori liberi nelle regioni di canale ed accumulazione e di conseguenza calano i corrispondenti valori di resistenza (fig.3-14,3-15).

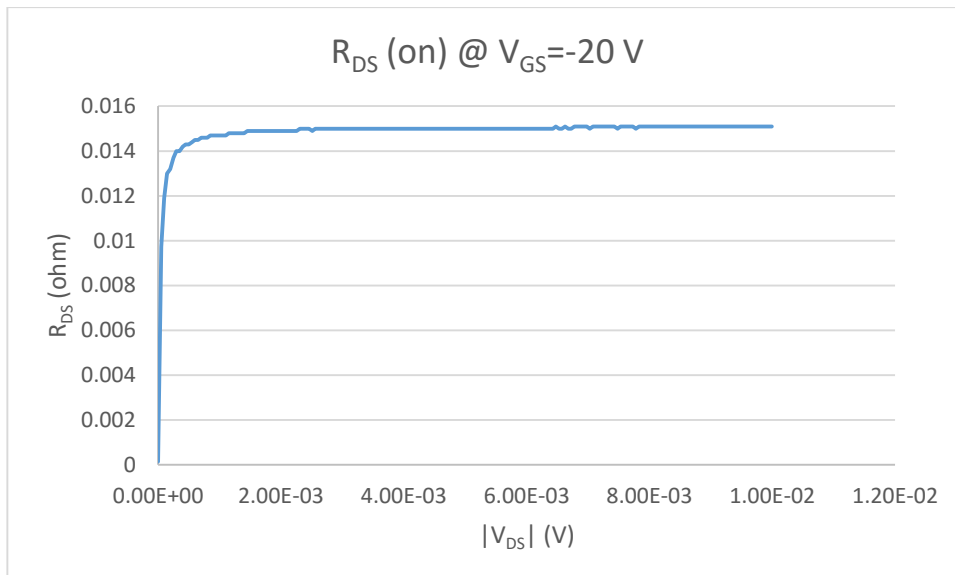


Fig.3-13

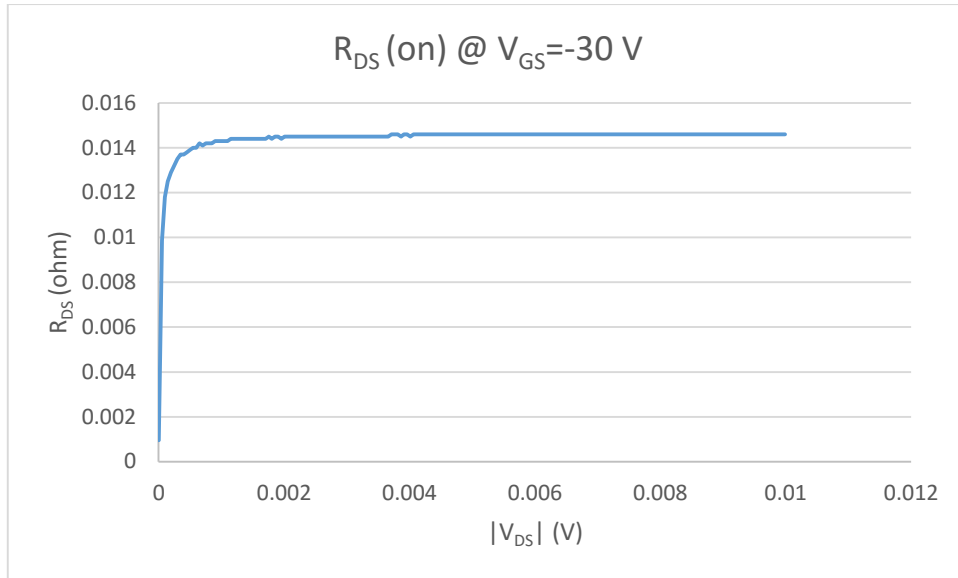


Fig.3-14

Il valore di R_{ON} si assesta a 0.0148 ohm nel caso di $V_{GS} = -20V$ e a 0.0146 ohm per $V_{GS} = -30 V$. Il calo di resistenza è dunque del 11.9% nel caso di passaggio da 10 a 20 V e del 13.09% con passaggio da 10 a 30 V. E' bene precisare che tali test ad elevate tensioni di gate sono stati eseguiti al puro scopo dimostrativo, in quanto il funzionamento del MOSFET non è garantito per valori di tensioni di gate superiori a 20 V (in valore assoluto).

Conclusione

L'elaborato ha avuto come scopo finale quello di impostare le prime fasi di un lavoro di analisi dell'affidabilità di MOSFET di potenza. Per fare ciò è stato necessario analizzare il comportamento intrinseco di tali dispositivi, considerare una possibile configurazione di setup sperimentale e studiare il funzionamento di hardware e software scelto per questo lavoro.

Lo studio teorico degli elementi da analizzare è una parte fondamentale nelle operazioni di misura, poiché consente di prevedere a grandi linee il comportamento dei DUT e permette di notare immediatamente dati anomali emergenti dalle analisi, in modo tale da correggere la metodologia di studio in caso di risultati non coerenti.

Altrettanto importante risulta essere lo studio delle apparecchiature, che consentono di operare le scelte migliori per ottenere massima affidabilità sui dati raccolti e non incorrere in inutili perdite di tempo per l'utilizzo e l'eventuale adattamento di apparecchiature non idonee o superflue all'analisi da effettuare.

I test sui dispositivi MOSFET, realizzati mediante le routine opportunamente realizzate in ambiente TSP, hanno portato all'analisi delle caratteristiche IV al variare della tensione V_{GS} . Confrontando i dati sperimentali della resistenza con quelli riportati sul datasheet è emerso un buon accordo confermando l'accuratezza del set-up sperimentale.

Sono stati eseguiti dei test di lunga durata di tipo HTFB, ottenendo dati utili ad una prima stima del degrado di corrente dovuto a sollecitazioni costanti sul gate, che risulta piuttosto stabile con l'applicazione di tensione fino a 30 V.

I dati ottenuti si possono considerare anche come un riscontro della corretta configurazione di setup, e consentono pertanto di cominciare a sviluppare ulteriori migliorie per giungere ad una configurazione di test a due SMU. Questo permetterebbe studiare in contemporanea il comportamento al variare sia della tensione gate-source, sia di quella drain-source, ottenendo una più ampia visione di insieme.

Completando il set-up sperimentale con un opportuno controllo della temperatura, si è grado di testare i dispositivi di potenza seguendo tutte le direttive dello standard JEDEC, portando a compimento il progetto di studio di cui questo elaborato rappresenta l'impostazione di partenza.