

UNIVERSITÀ  
DEGLI STUDI  
DI PADOVA



**UNIVERSITÀ DEGLI STUDI DI PADOVA**

Dipartimento di Ingegneria Industriale

Corso di Laurea Magistrale in Ingegneria dell'Energia Elettrica

TESI DI LAUREA MAGISTRALE IN INGEGNERIA  
DELL'ENERGIA ELETTRICA  
**PROGETTAZIONE E CONTROLLO DI  
UN RADDRIZZATORE ATTIVO  
BIDIREZIONALE CONNESSO IN BT.**

Relatore:

Manuele Bertoluzzo

Laureando:

Giovanni Romanato

n.matricola 1219087

anno accademico 2020/2021



# Indice

<b>1</b>	<b>Introduzione</b>	<b>6</b>
1.1	Contesto energetico di interesse . . . . .	6
1.2	Connessione alla rete tramite DC bus . . . . .	7
1.2.1	Convertitore AC/DC . . . . .	7
1.2.2	Convertitori DC/DC . . . . .	8
1.3	Descrizione di un utente attivo secondo la CEI 0-21 . . . . .	9
<b>2</b>	<b>Principio di funzionamento di un raddrizzatore attivo</b>	<b>14</b>
2.1	Raddrizzatore a diodi monofase . . . . .	14
2.2	Ponte ad H . . . . .	16
2.2.1	Commutazione con modulazione a larghezza di impulso . . . . .	18
<b>3</b>	<b>Controllo di un raddrizzatore attivo</b>	<b>26</b>
3.1	Contestualizzazione del lavoro di tesi . . . . .	26
3.2	Il filtro lato rete . . . . .	29
3.3	Dimensionamento degli anelli di tensione e di corrente . . . . .	32
3.3.1	Dimensionamento dell'anello di corrente . . . . .	33
3.3.2	Dimensionamento dell'anello di tensione . . . . .	37
3.3.3	Simulazioni . . . . .	42
<b>4</b>	<b>Progettazione di un anello ad aggancio di fase</b>	<b>53</b>
4.1	PLL basato sulla trasformata inversa di Park . . . . .	54
4.1.1	Descrizione matematica del PLL . . . . .	55
4.1.2	Dimensionamento del regolatore . . . . .	56
4.2	Second Order Generalized Integrator Based PLL . . . . .	58
4.2.1	Descrizione matematica del SOGI . . . . .	58
4.2.2	SOGI-PLL: schema completo. . . . .	60
4.3	Metodo di rilevamento del passaggio per lo zero . . . . .	62
4.3.1	Zero Crossing con controllo della fase . . . . .	63

4.3.2	Zero Crossing con controllo della fase e con filtraggio della tensione . . . . .	65
4.4	Confronto tra i vari metodi . . . . .	65
4.4.1	Filtraggio della frequenza . . . . .	66
4.4.2	Simulazioni . . . . .	68
<b>5</b>	<b>Implementazione della logica del Sistema di Protezione di Interfaccia</b>	<b>85</b>
5.1	Quadro normativo di interesse . . . . .	88
5.2	Descrizione dei singoli blocchi . . . . .	89
5.2.1	Blocco: Soglie di parallelismo . . . . .	90
5.2.2	Blocco: avviamento e sincronizzazione . . . . .	91
5.2.3	Blocco: riconnessione da interruzione . . . . .	92
5.2.4	Blocco: SPI . . . . .	94
5.2.5	Blocco: Ripristino del normale funzionamento da transitorio di sovra-frequenza . . . . .	98
5.3	Controllo della potenza reattiva . . . . .	101
5.4	Simulazione con il sistema di protezione. . . . .	104
<b>6</b>	<b>Discretizzazione del sistema di controllo per l'implementazione al calcolatore</b>	<b>110</b>
6.1	Discretizzazione degli anelli ad aggancio di fase . . . . .	110
6.1.1	Discretizzazione dei blocchi ZC e ZC-F . . . . .	110
6.1.2	Discretizzazione del SOGI-PLL . . . . .	114
6.1.3	Discretizzazione del IPB-PLL . . . . .	118
6.1.4	Simulazioni a tempo discreto . . . . .	119
6.2	Discretizzazione degli anelli di controllo del raddrizzatore attivo . . . . .	121
6.3	Raggruppamento di tutte le logiche di controllo . . . . .	127
<b>7</b>	<b>Conclusioni</b>	<b>129</b>
<b>A</b>	<b>Funzione complessiva di controllo del RA</b>	<b>131</b>



# Capitolo 1

## Introduzione

Prima di entrare nel merito del lavoro di tesi è doveroso spendere alcune parole di introduzione.

### 1.1 Contesto energetico di interesse

Negli ultimi anni si sta assistendo ad un sostanziale cambiamento del sistema elettrico nazionale, principalmente causato dai seguenti fattori:

- Aumento dei generatori da fonti rinnovabili (FER) con taglie che vanno dai pochi kW per uso domestico ai MW per grossi impianti; in Italia, dal 1990 al 2017, la penetrazione di energia da fonti rinnovabili nel consumo finale di energia è aumentata dal 4% al 17% [1], grazie all'installazione di oltre 30GW di FER.
- Crescita dei consumi legata sia all'aumento della popolazione, sia all'elettificazione dei processi<sup>1</sup>.
- diffusione dei sistemi di storage, prevalentemente di tipo elettrochimico, volti a svolgere azioni di *power quality*<sup>2</sup> e di *energy management*<sup>3</sup>. Alla fine del 2019, in Italia si possono contare circa 18000 sistemi di accumulo collegati a generatori da FER, per un totale di 80MW/160MWh [2].
- diffusione dei prosumer, ossia quegli utenti sia passivi che attivi<sup>4</sup> che causano, appunto, flussi bidirezionali di potenza.

A differenza di come era stato pensato agli inizi del secolo scorso, il sistema elettrico attuale risulta, quindi, più complesso, perché caratterizzato da flussi bidirezionali di

---

<sup>1</sup>Si pensi, ad esempio, all'aumento della potenza che la rete deve trasmettere per sostenere la diffusione dei veicoli elettrici.

<sup>2</sup>Come compensazione dei cali di tensione, livellamento della potenza, stabilizzazione di rete

<sup>3</sup>Come livellamento di carico, gestione dei picchi di potenza

<sup>4</sup>Consumer+producer=prosumer.

potenza su tutti i livelli di tensione. In fig. 1.1 si possono vedere i principali elementi che lo compongono.

Stando a quanto riportato da Terna in [3], questo cambiamento del mix energetico pone l'attenzione sui seguenti aspetti:

- gestione della rete: le FER causano la riduzione dell'inerzia di rete e della potenza di corto-circuito;
- caratteristiche delle FER: intermittenza della fonte, incapacità di operare la regolazione della frequenza, aumento della sovra-produzione notturna;
- localizzazione delle FER: distanza della produzione – prevalentemente al sud – dal luogo di consumo – prevalentemente al nord – e gestione della generazione distribuita.

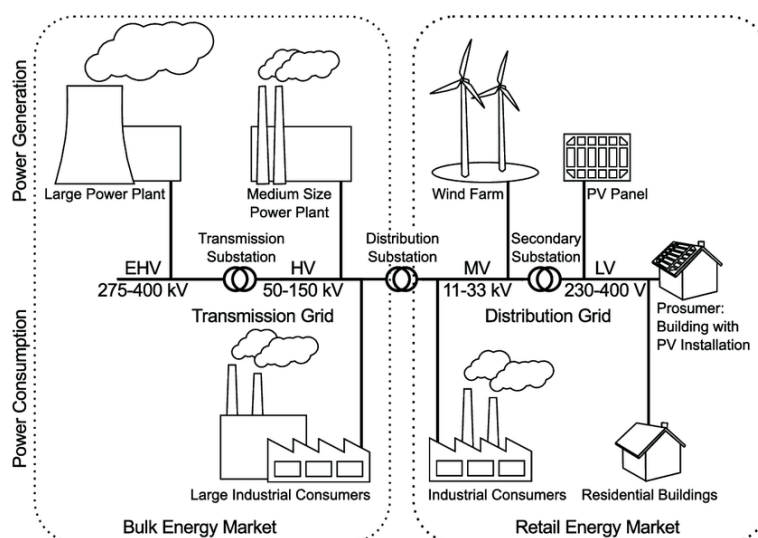


Figura 1.1: Diagramma dell'attuale sistema elettrico nazionale.

## 1.2 Connessione alla rete tramite DC bus

Tutti gli elementi di rete citati in precedenza, ovvero impianti eolici e fotovoltaici, sistemi di accumulo stazionari e sistemi di ricarica dei veicoli elettrici sono accomunati dalla medesima modalità di interfaccia con la rete, mostrata in fig. 1.2, mediante l'uso di convertitori statici.

### 1.2.1 Convertitore AC/DC

Il primo step consiste nel raddrizzare la tensione di rete per poter caricare il condensatore lato DC. Tale compito può essere svolto tramite dispositivi più o meno sofisticati, che qui di seguito vengono brevemente riassunti (fig. 1.3).

**raddrizzatore a diodi** L'impiego di un raddrizzatore a diodi ha come vantaggi il basso costo e la facilità di gestione, a causa della totale assenza di un sistema di controllo; per questo, d'altro canto, ha scarse prestazioni in quanto assorbe corrente molto distorta e non in fase con la tensione. Inoltre permette il flusso di potenza solo dalla rete verso il carico.

**raddrizzatore con PFC** Per evitare i problemi che il semplice raddrizzatore a diodi comporta, a valle di questo si può inserire un circuito di controllo del fattore di potenza<sup>5</sup> costituito da un convertitore di tipo boost: controllando il duty cycle dell'interruttore si può imporre che, mediamente, la corrente assuma un andamento di tipo sinusoidale. Si ottiene perciò un relativamente basso contenuto armonico della corrente assorbita da rete e un fattore di potenza unitario. Rimane, però, il problema dell'unidirezionalità del flusso di potenza.

**raddrizzatore attivo** Come verrà più dettagliatamente spiegato nel cap. 3, l'impiego di un raddrizzatore attivo garantisce, oltre ai vantaggi del sistema precedente, anche la possibilità di gestire flussi bidirezionali di potenza.

In ingresso al raddrizzatore, qualsiasi esso sia, deve essere inserito un filtro per limitare l'iniezione in rete di armoniche di corrente, in quanto creano distorsione della tensione nel punto di accoppiamento comune, disturbando gli altri utenti, e comportano inutili perdite joule nella rete. Tale filtro è generalmente composto da una combinazione di induttanze e condensatori, con eventuali resistenze di scarica; se ne parlerà più approfonditamente nel par. 3.2.

### 1.2.2 Convertitori DC/DC

A prescindere dal tipo di carico connesso, è necessario poter regolare il valore di tensione che il DC bus fornisce<sup>6</sup>. Anche qui sono possibili varie configurazioni, presentate brevemente di seguito (fig. 1.4).

**convertitore Buck** La soluzione più semplice consiste nell'adottare un regolatore di tipo abbassatore, o buck. A fronte di un basso costo e facilità di regolazione, si è vincolati dall'unidirezionalità del flusso di potenza e non si ha isolamento galvanico tra carico e rete.

**convertitore bidirezionale Buck-Boost** Aggiungendo in antiparallelo al transistor e al diodo del convertitore Buck, rispettivamente, un diodo e un transistor, si ottiene un convertitore in grado di scambiare potenza in entrambe le direzioni:

---

<sup>5</sup>in inglese *Power Factor Control*, PFC

<sup>6</sup>La batteria o l'impianto di generazione hanno infatti una propria tensione di lavoro che solitamente è diversa da quella del DC bus.



quando il carico assorbe potenza il convertitore è di tipo abbassatore, al contrario si comporta da circuito elevatore, o boost. Ancora, però, non si ha isolamento galvanico tra monte e valle.

**convertitori ad alta frequenza** Per poter garantire isolamento galvanico del carico dalla rete, è necessario introdurre un trasformatore. A valle del condensatore vi sono, quindi: un inverter ad alta frequenza, il trasformatore ad alta frequenza<sup>7</sup> e un raddrizzatore attivo ad altra frequenza<sup>8</sup>. Tra i sistemi che fanno uso di questa topologia vi sono i Sistemi di Ricarica Wireless per veicoli elettrici, il cui schema si può osservare in fig. 1.5.

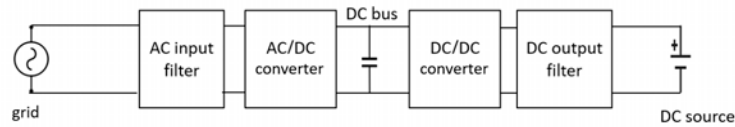


Figura 1.2

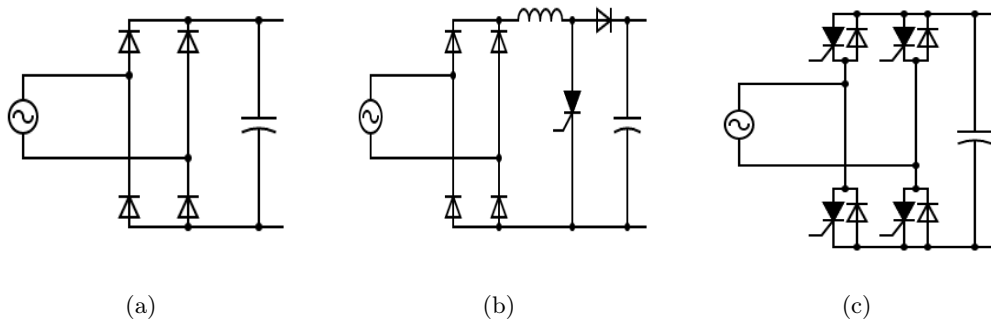


Figura 1.3: Schema di principali tipi di raddrizzatori: (a) ponte a diodi, (b) ponte a diodi con PFC e (c) ponte a tiristori.

### 1.3 Descrizione di un utente attivo secondo la CEI 0-21

Questo lavoro di tesi pone il proprio interesse sui sistemi *bidirezionali* di connessione della rete BT a carichi in corrente continua; per esempio carica batterie bidirezionali per veicoli elettrici che implementano la logica *Vehicle to Home* (V2H). Di seguito, quindi,

<sup>7</sup>La scelta di mettere in questo punto il trasformatore e non a monte, lato rete, costringendo l'aggiunta di due blocchi – l'inverter e il raddrizzatore – è motivata dal fatto che, a parità di potenza, maggiore è la frequenza minori sono le dimensioni dei componenti del trasformatore. Il risparmio, in termini di peso e costo, nell'inserire il trasformatore nel punto di alta frequenza supera di gran lunga il costo dei due convertitori statici aggiuntivi.

<sup>8</sup>In alternativa, sostituibile con la cascata di un ponte a diodi, un condensatore e un chopper.

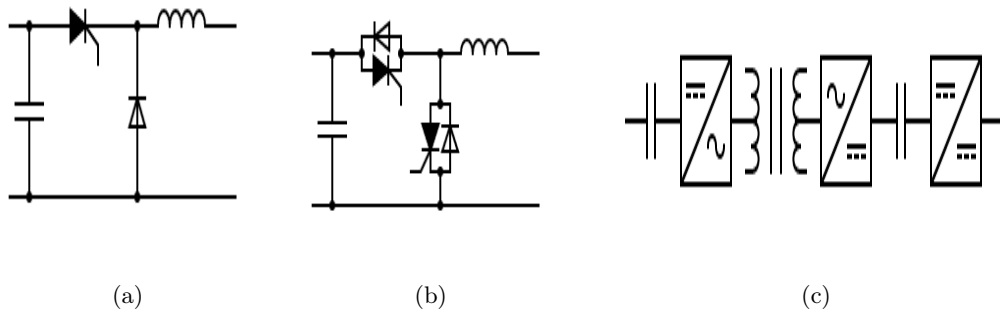


Figura 1.4: Schema di principali tipi di convertitori DC/DC: (a) convertitore buck, (b) convertitore bidirezionale e (c) convertitore ad alta frequenza.

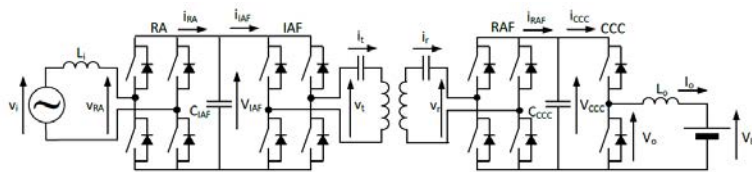


Figura 1.5: Sistema di ricarica wireless per veicoli elettrici, in questo caso di tipo bidirezionale.

verranno raccolte e sintetizzate le informazioni principali che la norma di riferimento, la CEI 0-21 fornisce a riguardo [4].

### Classificazione dell'impianto

Secondo quanto riportato dalla norma, gli impianti di utilizzazione possono essere caratterizzati, oltre che per la potenza disponibile, secondo i seguenti criteri: potenza dei carichi, sensibilità dei carichi alla qualità dell'alimentazione, disturbi immessi in rete e interrompibilità.

In particolare, i carichi attivi connessi tramite convertitori statici vengono definiti come *carichi distortanti* in fase di assorbimento di potenza<sup>9</sup> e, nel funzionamento da generatore, vengono indicati come *impianti di produzione distortanti*.

È importante sottolineare che, dalla liberalizzazione del mercato elettrico, l'energia elettrica è diventata a tutti gli effetti un bene scambiabile. Aggiungendo, poi, il fatto che sono sempre più diffusi utenti sensibili ai disturbi di rete, è nato il concetto di *Power quality*, ovvero una serie di caratteristiche per definire e commisurare la qualità del servizio di fornitura. In tal senso è stata redatta la norma CEI EN 50160, alla quale si rimanda per una descrizione specifica dei vari eventi di rete<sup>10</sup>. Parallelamente, vige anche la norma CEI EN 61000, specifica per la compatibilità elettromagnetica e

<sup>9</sup>In particolare sono causa di variazioni di tensione e di assorbimento di armoniche.

<sup>10</sup>Ossia: variazioni lente o veloci di tensione e/o frequenza, presenza di armoniche, dissimmetrie, flicker, interruzioni e buchi di tensione.

CEI EN 61000-3-2  
For absorbed current <16 A per phase

Harmonic order	Max. permissible harmonic current (rms)
Odd harmonics	
<b>3</b>	2.30
<b>5</b>	1.14
<b>7</b>	0.77
<b>9</b>	0.40
<b>11</b>	0.33
<b>13</b>	0.21
<b>15 ≤ n ≤ 39</b>	0.23 (15/n)
Even harmonics	
<b>2</b>	1.08
<b>4</b>	0.43
<b>6</b>	0.30
<b>8 ≤ n ≤ 40</b>	0.23 (8/n)

Figura 1.6: Valori limite del contenuto armonico di corrente per carichi attivi connessi in BT, con corrente nominale inferiore ai 16A, secondo la norma CEI EN 61000-3-2.

l'emissione di armoniche; in fig. 1.6 se ne riportano i dati significativi di interesse per questa tesi.

### Schema di connessione di un utente attivo

Come riportato in fig. 1.7, il Punto di Accoppiamento Comune (PAC) divide la rete tra la porzione di competenza del Gestore di rete e quella di proprietà dell'Utente.

Subito a valle del PAC vi è il *Dispositivo Generale* (DG) che separa l'intero impianto Utente dalla rete BT del Distributore in caso di guasto a valle del punto di connessione (guasto interno); esso non deve aprire per guasti a monte dell'impianto dell'Utente, ma solo per guasti interni.

Quindi è presente il *Dispositivo Di Interfaccia* (DDI) che ha lo scopo di evitare che:

- in caso di mancanza dell'alimentazione sulla rete, l'Utente possa alimentare la rete stessa;
- in caso di guasto o di valori anormali di tensione e frequenza sulla rete BT cui è connesso l'Utente attivo, l'Utente stesso possa continuare ad alimentare il guasto o la rete;

- in caso di richiuse automatiche/manuali di interruttori sulla rete del Distributore, il generatore possa trovarsi in discordanza di fase con la rete con possibilità di danneggiamento.

Il DDI deve essere costituito da un interruttore automatico con bobina di apertura a mancanza di tensione manovrabile dall'operatore, ovvero da un contattore combinato con fusibili conforme alla Norma CEI EN 60947-4-1 (categoria AC-1 o AC-3 rispettivamente in assenza o presenza di carichi privilegiati fra l'uscita in c.a. del sistema di generazione e dispositivo di interfaccia). Tra DG e DDI vengono connessi i carichi che non possono venire alimentati in isola, detti carichi non privilegiati.

Il DDI viene innescato da *Sistema di Protezione di Interfaccia* (SPI) che, per sistemi di potenza inferiore a 6kW, può essere integrato nella logica di controllo del convertitore. Il SPI verrà descritto in dettaglio nel cap. 5.

A valle del DDI vi è il *Dispositivo Di Generatore* (DDG), il quale separa il generatore dall'impianto, assicurando l'avviamento, l'esercizio e l'arresto dell'impianto di produzione in condizioni ordinarie<sup>11</sup> e la protezione dello stesso, quando si manifesta un guasto o un funzionamento anomalo.

Tra il DDI e il DDG vanno connessi i carichi che possono essere alimentati in isola, detti carichi privilegiati. Se essi mancano, il DDI e il DDG possono coincidere.

---

<sup>11</sup>Cioè in assenza di guasti o di funzionamenti anomali del sistema di produzione.

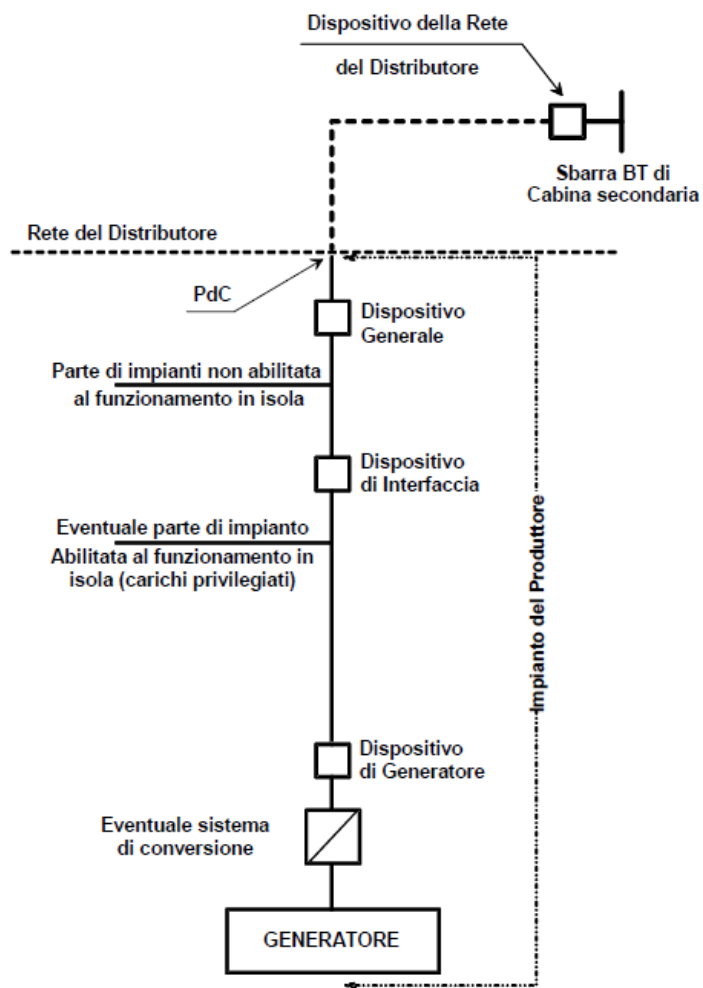


Figura 1.7: Schema circuitale di un utente attivo connesso in bassa tensione

## Capitolo 2

# Principio di funzionamento di un raddrizzatore attivo

Prima di descrivere il principio di funzionamento di un raddrizzatore attivo, è opportuno spendere qualche parola per il più semplice raddrizzatore a diodi monofase, con il quale, poi, sarà opportuno fare un confronto in termini di prestazioni.

### 2.1 Raddrizzatore a diodi monofase

Un raddrizzatore a diodi è un circuito come quello in fig. 2.1, dove il lato DC può generalmente essere rappresentato tramite tre tipologie di carico [5]: una resistenza (fig. (a)) per modellizzare un qualsiasi carico in grado di operare con fattore di potenza unitario; un generatore ideale di corrente (fig. (b)) per rappresentare un induttore ad elevata impedenza in serie all'uscita del raddrizzatore stesso o un generatore ideale di tensione (fig. c) per rappresentare un carico costituito dal parallelo di un grosso condensatore e da una resistenza in cui la costante di tempo RC sia molto maggiore rispetto al periodo di rete.

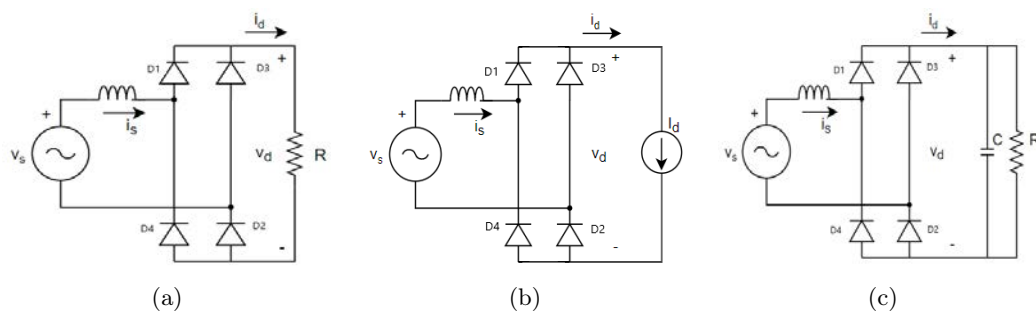


Figura 2.1: Raddrizzatore a diodi con tre tipologie di carico: (a) resistenza, (b) generatore ideale di corrente e (c) generatore ideale di tensione.

**Carico resistivo o con g.d.c.**

Nel caso di un carico formato da una pura resistenza o da un generatore ideale di corrente, gli andamenti delle grandezze elettriche in ingresso  $v_s$  e  $i_s$  e quelle di uscita  $v_d$  e  $i_d$  sono riportati in fig. 2.2. In entrambi i circuiti, quando  $v_s$  è positiva conducono i diodi 1 e 2 e si ha che  $v_d = v_s$  e  $i_s = i_d$ ; altrimenti, se  $v_s$  è negativa conducono i diodi 3 e 4 e si ha che  $v_d = -v_s$  e  $i_s = -i_d$ . In questo caso, si ipotizza l'induttanza lato rete  $L_s = 0$ , cosicché da avere variazioni istantanee della corrente. Si possono facilmente ottenere le seguenti grandezze significative:

- tensione media di uscita:  $V_{d0} = \frac{2\sqrt{2}}{\pi}V_s$
- il fattore di potenza è unitario.

Inoltre, esclusivamente per il caso con g.d.c:

- valore efficace delle armoniche di corrente di rete:

$$I_{sh} = \begin{cases} 0 & \text{con } h \text{ pari} \\ \frac{2\sqrt{2}}{h\pi}I_d & \text{con } h \text{ dispari} \end{cases}$$

- valore di distorsione armonica della corrente lato AC:  $THD = 48.43\%$

Considerando (fig. 2.3), invece, l'induttanza lato rete  $L_s$  diversa da zero, si ha che la variazione della corrente  $i_s$  da  $+I_d$  a  $-I_d$  non potrà essere istantanea, ma necessiterà di un intervallo di tempo  $u$  che causa:

- uno sfasamento tale che  $\cos u = 1 - \frac{\omega L_s I_d}{\sqrt{2}V_s}$ ;
- una diminuzione del valore medio della tensione di  $\Delta V_d = \frac{\omega L_s I_d}{2\pi}$ .

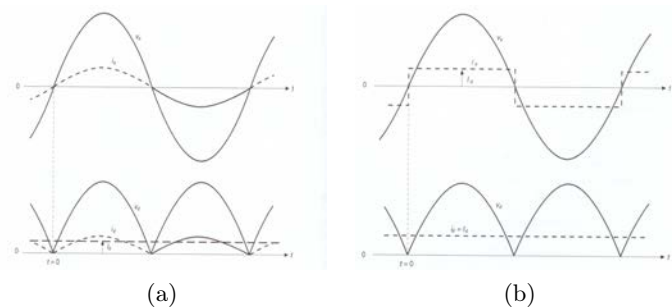


Figura 2.2: Andamenti delle grandezze elettriche: (a) del circuito in fig. 2.1.a , (b) del circuito in fig. 2.1.b.

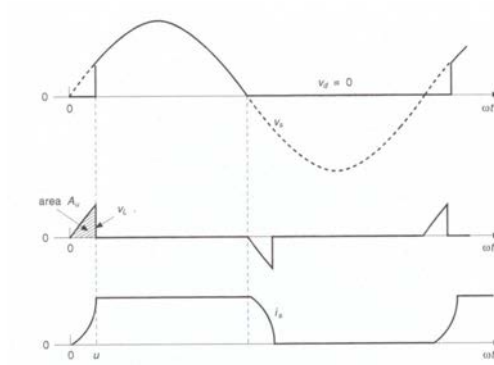


Figura 2.3: Andamento non della tensione e della corrente con  $L_s$  diversa da zero.

### Carico con g.d.t.

Considerando in circuito di fig. 2.1(c), le forme d'onda delle grandezze elettriche sono presentate in fig. 2.4. Valgono le seguenti considerazioni:

- Quando  $v_s > V_d$  i diodi 1 e 2 (oppure 3 e 4) iniziano a condurre; ciò avviene in corrispondenza di  $\theta_b$  soluzione dell'equazione  $V_d = \sqrt{2}V_s \sin \theta_b$ ;
- la corrente  $i_s$  raggiunge il suo valore massimo quando  $v_s = V_d$ , in corrispondenza dell'angolo  $\theta_p = \pi - \theta_b$ , per simmetria;
- dall'equazione differenziale del circuito equivalente

$$v_L = L_s \frac{di_d}{dt} = \sqrt{2}V_s \sin(\omega t) - V_d$$

si può ricavare l'espressione della corrente  $i_s$ , che si annulla in  $\theta_f$ , ossia quando l'area A eguaglia l'area B <sup>1</sup>;

- il fattore di potenza è basso e il contenuto armonico particolarmente elevato, avendo un miglioramento di tali valori con l'aumento della potenza – cioè della corrente – trasmessa (fig. 2.5).

## 2.2 Ponte ad H

Nel paragrafo precedente sono stati descritti i raddrizzatori a diodi a frequenza di linea, che sono sempre più usati nei sistemi a commutazione dell'elettronica di potenza. Tuttavia, soffrono di alcuni aspetti negativi quando connessi ad un bus DC, come per il caso di studio di questa tesi: il basso fattore di potenza, l'alto contenuto armonico della corrente di rete e l'unidirezionalità del flusso di potenza portano a sostituirli con

<sup>1</sup>Le aree sottese alla tensione  $v_L$  corrispondono all'energia immagazzinata nell'induttore che, mediamente, è nulla.



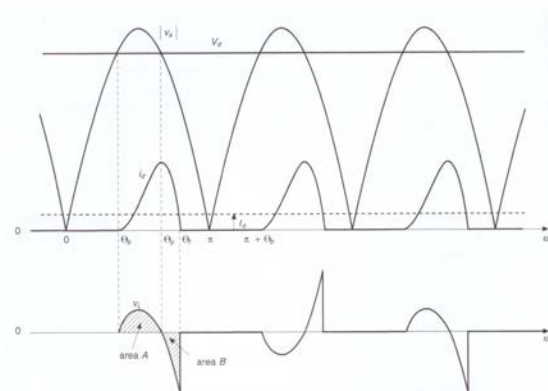


Figura 2.4: Andamento delle grandezze elettriche del circuito di fig. 2.1.c.

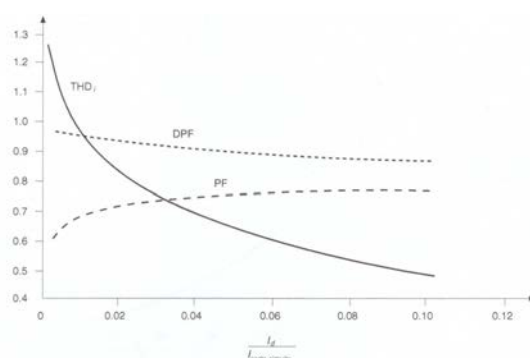


Figura 2.5: Andamento del fattore di potenza, del THD e del DPF in funzione della corrente assorbita dal carico, in relazione al circuito di fig. 2.1.c.

i cosiddetti *raddrizzatori attivi* o *ponti a H* o *inverter monofase*, di seguito richiamati più semplicemente con l'abbreviazione RA. L'obiettivo, dunque, che ci si prefissa nell'utilizzo di un RA è quello di scambiare una corrente – positiva o negativa – potendo controllare la fase rispetto alla tensione e con il minor contenuto armonico possibile.

Lo schema di un RA è mostrato in fig. 2.6(a); si può osservare come esso derivi dallo schema del raddrizzatore a diodi aggiungendo in antiparallelo dei dispositivi elettronici controllabili<sup>2</sup>, come i MOSFET o gli IGBT: così facendo si ottiene un sistema in grado di operare su tutti e quattro i quadranti (fig. 2.6(b)) e la modalità di lavoro sono imposte esclusivamente dal sistema di controllo. Di seguito in questo capitolo si presenteranno due tecniche di controllo: la PWM bipolare e la PWM unipolare.

Per una maggior chiarezza espositiva, lo schema in fig. 2.6(a) e la trattazione seguente considerano il convertitore nel funzionamento da inverter, dal quale è comunque semplice ricavare quello da raddrizzatore.

<sup>2</sup>Per le applicazioni considerate in questa tesi, non è possibile adoperare semplici tiristori, poiché essi hanno la sola chiusura comandata: l'apertura, invece, avviene quando la corrente, imposta dal circuito esterno, inverte il proprio segno.

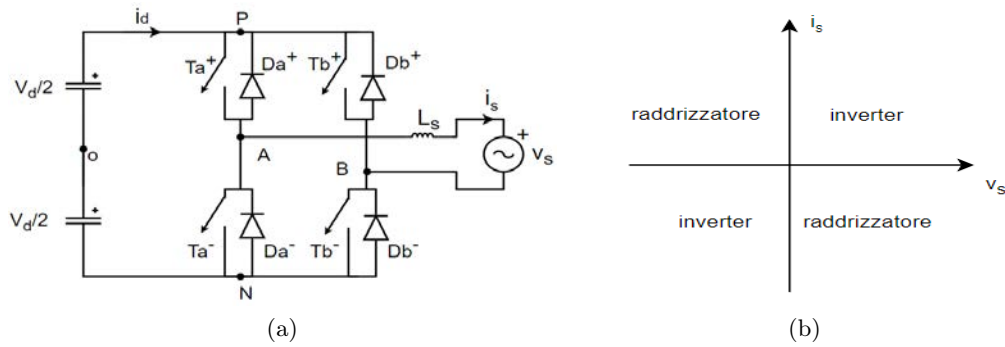


Figura 2.6: (a) Schema circuitale di un raddrizzatore attivo monofase e (b) modalità operative nei quattro quadranti.

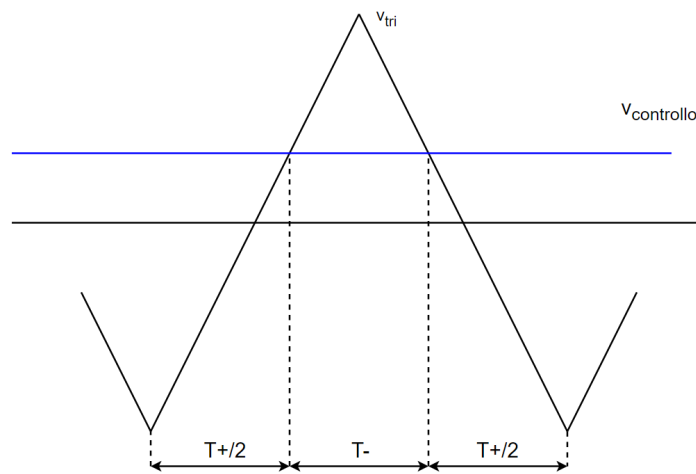


Figura 2.7: Confronto di  $v_{tri}$  e  $v_{controllo}$  nell'intervallo  $T_s$

### 2.2.1 Commutazione con modulazione a larghezza di impulso

La tecnica di commutazione a larghezza di impulso – in inglese *Pulse Width Modulation*, abbreviata PWM – consiste nel confrontare un segnale di controllo  $v_{controllo}$  con un segnale triangolare  $v_{tri}$  alla frequenza di commutazione per generare il segnale di controllo degli interruttori. Il principio di base consiste nel poter controllare il valor medio della tensione in uscita dalle singole gambe dell'inverter, calcolato nel periodo di commutazione  $T_s$ .

Considerando una sola gamba dell'inverter della fig. 2.6(a), ad esempio la gamba A, si possono fare le seguenti considerazioni introduttive.

Sia il segnale  $v_{tri}$ , come detto, un segnale triangolare di frequenza  $f_s$  e valore di picco  $\hat{V}_{tri}$  e il segnale di controllo una sinusoide alla frequenza di rete  $f_n$  e valore massimo  $\hat{V}_{controllo}$ . Si definiscono il rapporto di modulazione di ampiezza come

$$m_a = \frac{\hat{V}_{controllo}}{\hat{V}_{tri}}$$

e il rapporto di modulazione di frequenza

$$m_f = \frac{f_s}{f_n}$$

Gli interruttori Ta+ e Ta- sono comandati secondo la seguente logica, indipendentemente dal verso della corrente  $i_s$ :

$$\text{se } v_{controllo} > v_{tri} \text{ allora Ta+ chiuso, Ta- aperto} \implies v_{Ao} = \frac{V_d}{2}$$

$$\text{se } v_{controllo} < v_{tri} \text{ allora Ta+ aperto, Ta- chiuso} \implies v_{Ao} = -\frac{V_d}{2}$$

Innanzitutto è da notare che gli interruttori di una gamba sono sempre pilotati in modo complementare, per evitare di averli entrambi chiusi, cortocircuitando l'alimentazione. Va aggiunto che, nell'atto pratico, è impensabile di riuscire a comandare due interruttori contemporaneamente, per questo si devono introdurre i cosiddetti *tempi morti*, ossia l'inserimento intenzionale di un ritardo al comando di chiusura rispetto a quello di apertura. Non si discuterà di questo aspetto poiché la maggior parte dei microprocessori in commercio è in grado di implementare questa procedura.

In secondo luogo, poiché l'uscita  $v_{Ao}$  oscilla tra i due valori  $\frac{V_d}{2}$  e  $-\frac{V_d}{2}$  si possono impostare i seguenti passaggi algebrici osservando la fig. 2.7. Immaginando che  $m_f$  sia sufficientemente grande,  $v_{controllo}$  si può pensare costante nell'intervallo  $T_s$ . Da semplici considerazioni geometriche si ha che l'intervallo in cui risulta chiuso l'interruttore superiore vale:

$$T^+ = \frac{1}{2} \left( \frac{v_{controllo}}{\hat{V}_{tri}} + 1 \right) T_s$$

mentre quello in cui conduce Ta- è semplicemente:

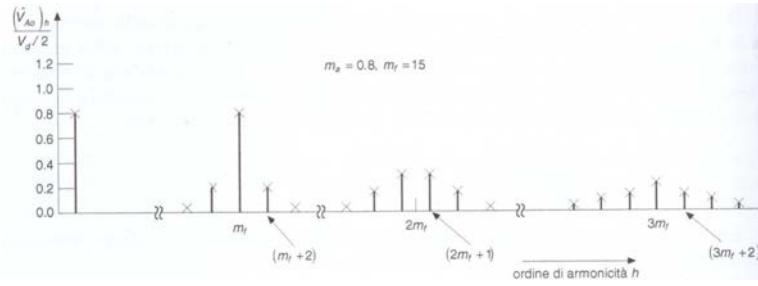
$$T^- = T_s - T^+$$

Nel periodo  $T_s$  la tensione  $v_{Ao}$  avrà valor medio:

$$\begin{aligned} V_{Ao} &= \frac{V_d T^+ - T^-}{2 T_s} \\ &= \frac{V_d (2T^+ - T_s)}{2 T_s} \\ &= \frac{V_d v_{controllo}}{2 \hat{V}_{tri}} \end{aligned} \tag{2.1}$$

E, avendo ipotizzato che il segnale di controllo vari in modo sinusoidale, si ha che anche la tensione in uscita  $v_{Ao}$  varia, mediamente nei singoli periodi  $T_s$ , sinusoidalmente tra  $m_a \frac{V_d}{2}$  e  $-m_a \frac{V_d}{2}$ , ossia:

$$(v_{Ao})_1 = m_a \sin \omega_1 \frac{V_d}{2} \tag{2.2}$$


 Figura 2.8: Amoniche presenti nel segnale  $v_{Ao}$ .

Per un rapporto di modulazione di frequenza  $>9$  le ampiezze delle armoniche sono praticamente indipendenti da  $m_f$ , seppur questo definisca la loro frequenza; infatti che le armoniche presenti nella tensione  $v_{Ao}$  hanno frequenza:

$$f_h = (jm_f \pm k)f_1 \quad (2.3)$$

con  $j$  e  $k$  presi necessariamente uno pari e l'altro dispari. Alcune armoniche sono riportate in fig. 2.8.

Quanto detto finora è valido solo se si opera con  $m_a \leq 1$  ossia nella cosiddetta zona lineare. Aumentando  $m_a$  si entra nella zona di sovrarmodulazione in cui si perde la linearità tra il valore di picco della sinusoide  $(v_{Ao})_1$  e il rapporto  $m_a$ . Per valori di  $m_a$  sufficientemente elevati la tensione sintetizzata degenera in un'onda quadra, avente ampiezza della fondamentale pari a  $\frac{4}{\pi} \frac{V_d}{2}$  (fig. 2.9).

Dopo aver visto il comportamento di una singola gamba, si propongono di seguito le due tecniche PWM più famose per coordinare le due gambe dell'inverter contemporaneamente: la PWM bipolare e la PWM unipolare.

### PWM bipolare

Nella logica bipolare, un solo segnale di controllo è confrontato con un solo segnale triangolare, così come è stato presentato nella parte introduttiva: ciò fornisce un segnale di comando unico che viene usato direttamente dalla gamba A, mentre la gamba B ne usa la negazione. Le due gambe hanno perciò comportamento complementare e si possono verificare solo le due seguenti condizioni:

$$\text{se } v_{controllo} < v_{tri} \text{ allora Ta+ e Tb- chiusi} \implies v_s = v_{Ao} - v_{Bo} = V_d$$

$$\text{se } v_{controllo} < v_{tri} \text{ allora Ta- e Tb+ chiusi} \implies v_s = v_{Ao} - v_{Bo} = -V_d$$

Ossia l'andamento di  $v_s$  oscilla tra  $\pm V_d$  con frequenza  $f_s$  (fig 2.10) e il valore di picco della fondamentale è:

$$\begin{cases} (\hat{V}_s)_1 = m_a V_d & \text{per } m_a \leq 1 \\ V_d < (\hat{V}_s)_1 < \frac{4}{\pi} V_d & m_a > 1 \end{cases} \quad (2.4)$$

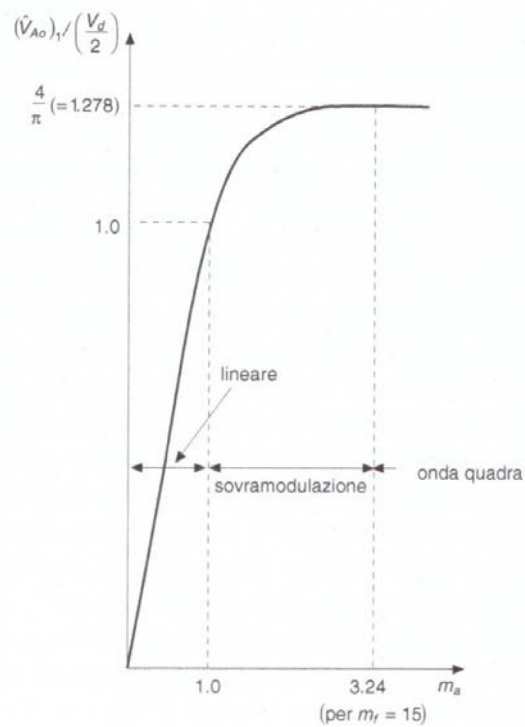


Figura 2.9: Andamento del valore di picco della fondamentale della tensione  $v_{A0}$  in funzione di  $m_a$ .

È interessante, inoltre, osservare l'andamento della corrente lato DC. Ipotizzando, grazie al filtro posto in uscita dall'inverter, che la tensione sintetizzata sia:

$$v_s = (v_s)_1 = \sqrt{2}V_s \sin(\omega_1 t)$$

la corrente avrà perciò andamento:

$$i_s = \sqrt{2}I_s \sin(\omega_1 t + \varphi)$$

con  $\varphi$  che dipenderà dalla natura del carico. Da un semplice bilancio di potenza tra le due porte dell'inverter<sup>3</sup> si ha che:

$$i_d^* = \frac{v_s i_s}{V_d} = \frac{V_s I_s}{V_d} \cos \varphi - \frac{V_s I_s}{V_d} \cos(2\omega_1 t - \varphi)$$

Tale equazione mostra che la corrente lato DC ha una componente continua responsabile del trasferimento di potenza e una componente a frequenza  $2f_s$  (fig. 2.11).

<sup>3</sup>Qui si ipotizza che la tensione lato DC sia costante, in pratica il condensatore ha una capacità non infinita, perciò si assisterà ad un ripple di tensione.

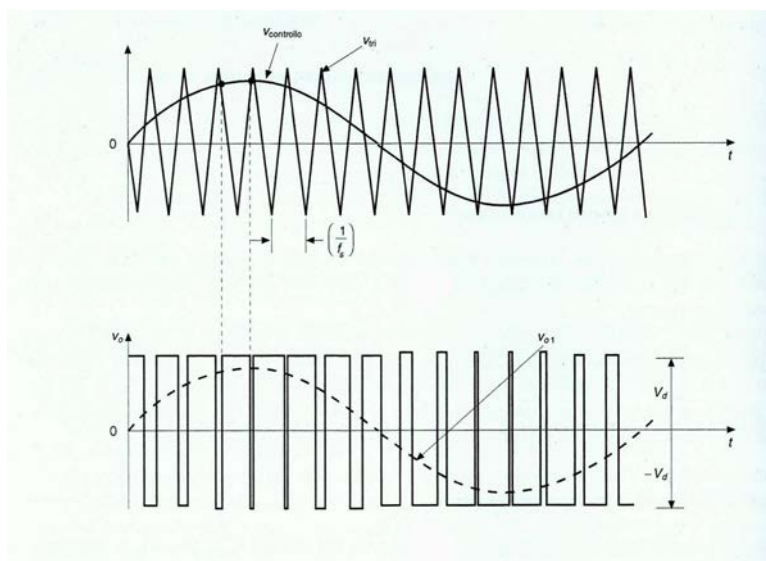


Figura 2.10: Andamento della tensione  $v_s$  e della sua fondamentale sintetizzate con PWM bipolare.

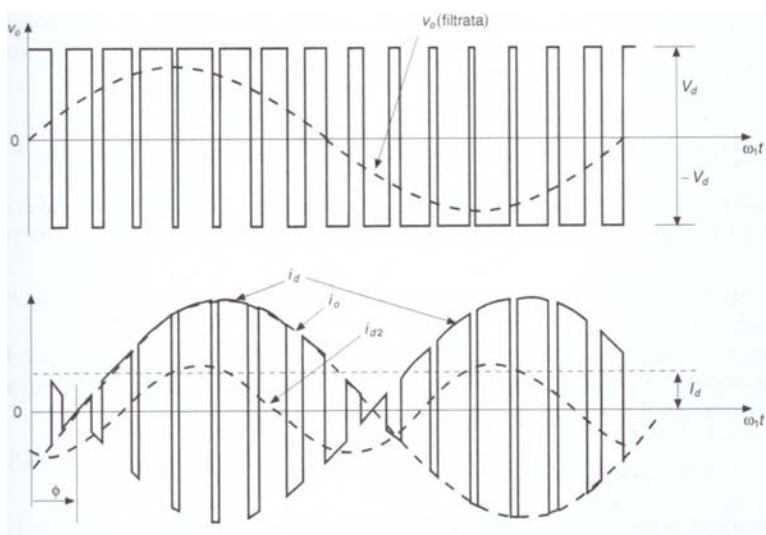


Figura 2.11: Andamento della corrente  $i_d$  nel caso di PWM bipolare.

**PWM unipolare**

In questo caso, i segnali di comando per i rami A e B sono creati separatamente, confrontando  $v_{tri}$  con  $v_{controllo}$  e  $-v_{controllo}$ . Per la gamba A si ottiene quindi la seguente logica:

$$\text{se } v_{controllo} > v_{tri} \text{ allora Ta+ chiuso, Ta- aperto} \implies v_{AN} = V_d$$

$$\text{se } v_{controllo} < v_{tri} \text{ allora Ta+ aperto, Ta- chiuso} \implies v_{AN} = 0$$

In modo duale si ha la logica per il ramo B:

$$\text{se } -v_{controllo} > v_{tri} \text{ allora Tb+ chiuso, Tb- aperto} \implies v_{BN} = V_d$$

$$\text{se } -v_{controllo} < v_{tri} \text{ allora Tb+ aperto, Tb- chiuso} \implies v_{BN} = 0$$

Si possono perciò verificare le quattro seguenti combinazioni:

$$\text{Ta+, Tb- chiusi: } v_s = v_{AN} - v_{BN} = V_d$$

$$\text{Ta-, Tb+ chiusi: } v_s = v_{AN} - v_{BN} = -V_d$$

$$\text{Ta+, Tb+ chiusi: } v_s = v_{AN} - v_{BN} = 0$$

$$\text{Ta-, Tb- chiusi: } v_s = v_{AN} - v_{BN} = 0$$

Si possono osservare gli andamenti delle tensioni prodotte in fig. 2.12. Si noti che la tensione  $v_s$  oscilla tra  $V_d$  e 0 oppure tra 0 e  $-V_d$ , ossia si ha un salto di tensione che i componenti elettronici devono sopportare dimezzato, rispetto al caso bipolare<sup>4</sup>. Inoltre questa tecnica ha il vantaggio di comportarsi come se si fosse raddoppiata la frequenza di commutazione, a patto di scegliere un valore pari di  $m_f$ <sup>5</sup>: siccome le due tensioni  $v_{AN}$  e  $v_{BN}$  sono sfasate di  $180^\circ$  le armoniche a frequenza  $m_f f_s$  saranno sfasate di  $180^\circ \cdot m_f = 0^\circ$ , ossia si elideranno a vicenda nella sottrazione  $v_s = v_{AN} - v_{BN}$ .<sup>6</sup> Continuano a valere le eq. 2.4.

<sup>4</sup>Per questo motivo si parla di "unipolare" e "bipolare".

<sup>5</sup>Nel caso bipolare si consiglia, invece, un valore dispari, cosicché le armoniche pari si annullino, come tutti i coefficienti del coseno nell'analisi di Fourier.

<sup>6</sup>La stessa cosa vale per le armoniche attorno a  $m_f$ , essendo anch'esse pari (si veda l'eq. 2.3, in cui essendo  $j = 1$ ,  $k$  è pari.)

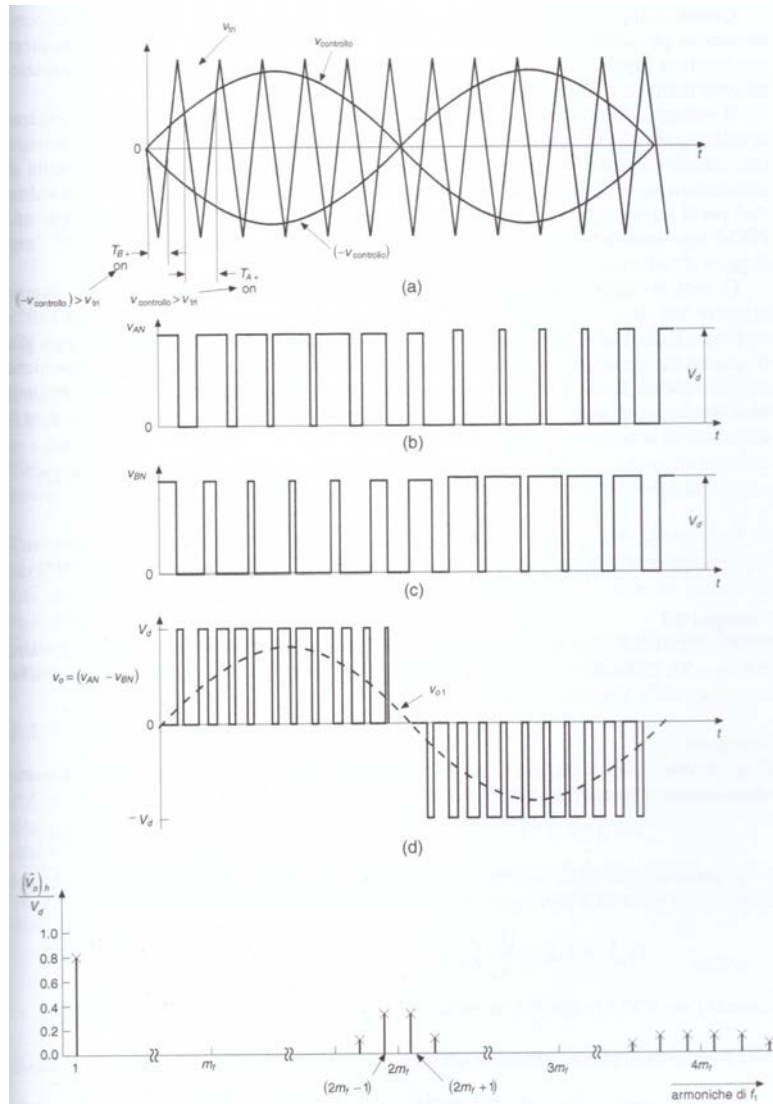


Figura 2.12: PWM unipolare: (a) confronto tra i segnali logici, (b) tensione in uscita dalla gamba A, (c) tensione in uscita dalla gamba B, (d) tensione in uscita dall'inverter e (e) contenuto armonico della stessa.





## Capitolo 3

# Controllo di un raddrizzatore attivo

### 3.1 Contestualizzazione del lavoro di tesi

Questo lavoro di tesi si inserisce in un più ampio progetto che consiste nello sviluppare, in tutte le sue parti, un sistema di ricarica wireless<sup>1</sup> con funzionalità *Vehicle to Home* (V2H)<sup>2</sup>, connesso perciò alla rete domestica. Lo schema circuitale di tale dispositivo si può osservare in fig. 3.1; partendo da sinistra (lato rete) si hanno [6]:

**raddrizzatore attivo:** il convertitore bidirezionale AC/DC gestisce, in estrema sintesi, la *qualità* dello scambio di potenza tra rete e il bus DC, controllando la forma d'onda della corrente assorbita, in termini di contenuto armonico e di fattore di potenza; inoltre ha il compito di gestire logiche di protezione;

**inverter ad alta frequenza:** la tensione continua<sup>3</sup> del bus DC viene convertita in alternata a 85KHz per alimentare le bobine di accoppiamento, immediatamente a valle; alzare notevolmente la frequenza permette di scegliere, a parità di tensione indotta al secondario, bobine più piccole<sup>4</sup> e di avere correnti circolanti minori<sup>5</sup>; tipicamente l'inverter è controllato con la tecnica dello *phase shift*;

**rete di compensazione:** Al fine di aumentare l'efficienza complessiva e diminuire il fattore di dimensionamento delle bobine e del convertitore di alimentazione, si introduce una rete di compensazione che risuona con l'induttanza della bobina; ciò è fatto sia con la bobina trasmittente sia con quella ricevente e si possono sfruttare vari schemi<sup>6</sup>;

---

<sup>1</sup>In inglese *wireless power transfer system*, WPTS

<sup>2</sup>Si intende innanzitutto di poter scambiare potenza in entrambe le direzioni, poi di implementare una serie di logiche ad alto livello di controllo del flusso di potenza, affinché l'intero sistema abitazione-sistema di ricarica-veicolo sia gestito nel migliore dei modi.

<sup>3</sup>A meno del ripple di tensione causato dal raddrizzatore.

<sup>4</sup>Rispetto ad averle alimentate a 50Hz.

<sup>5</sup>E quindi minori perdite.

<sup>6</sup>I più utilizzati: compensazione serie, compensazione parallelo e compensazione LCL.

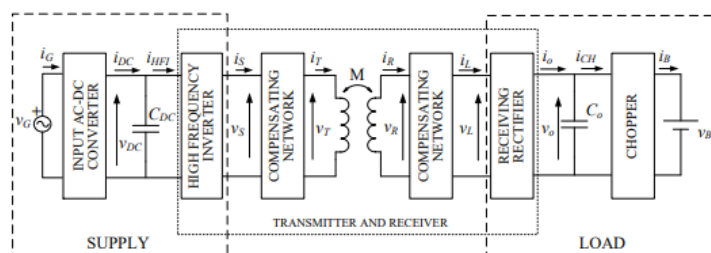


Figura 3.1: Schema generale di un sistema WPT risonante.

**bobine di accoppiamento:** il trasferimento di potenza vero e proprio tra la parte stazionaria e quella installata a bordo del veicolo avviene tramite l'accoppiamento magnetico tra due bobine: la mancanza di un nucleo ferromagnetico e la distanza tra esse<sup>7</sup> rendono il loro dimensionamento una delle maggiori sfide in questo ambito;

**raddrizzatore ricevente:** la tensione indotta al secondario viene raddrizzata tramite un convertitore AC/DC del tutto simile all'inverter ad alta frequenza<sup>8</sup> visto in precedenza, che va a caricare un bus DC;

**chopper:** per controllare la tensione continua sintetizzata dal raddrizzatore sopra indicato, si utilizza un convertitore DC/DC; questo va ad alimentare, tramite opportuni filtri di accoppiamento, la batteria.

Questo lavoro di tesi si concentra sul primo dei componenti appena elencati: lo scopo è quello di progettare il raddrizzatore attivo bidirezionale, focalizzandosi sul suo controllo e sulla gestione delle logiche di protezione che, da normativa, vanno implementate. Presto ci si rende conto che tale dispositivo è presente in tutti i sistemi che prevedono un'interfaccia tra un bus DC e la rete – in questo caso domestica – e quindi non strettamente legato ai sistemi WPT; per questo motivo, nel seguito della trattazione, non si fanno considerazioni sulla natura del carico connesso al bus DC.

Il circuito preso in considerazione è riportato in fig. 3.2. Per quanto riguarda il circuito di potenza si trovano:

- un generatore ideale di tensione rappresentante la rete di bassa tensione, ossia in grado di riprodurre una tensione sinusoidale con frequenza compresa tra i 47.5Hz e i 51.5Hz e ampiezza compresa tra l'85% e il 110% del valore nominale  $\sqrt{2} \cdot 230V$ (<sup>9</sup>);

<sup>7</sup>Essendo una inserita nel suolo, l'altra posta nel sottoscocca dell'automobile.

<sup>8</sup>In questo caso è impossibile utilizzare un semplice ponte di Graetz per garantire la bidirezionalità del flusso di potenza.

<sup>9</sup>Questi sono i limiti di operatività indicati dalla norma CEI 0-21, perciò sono state eseguite simulazioni anche con valori esterni agli intervalli indicati per osservare, ad esempio, l'intervento delle protezioni.

- un interruttore, qui ideale, che rappresenta il dispositivo di interfaccia;
- il filtro per ridurre il contenuto armonico delle correnti scambiate con la rete (si veda par. 3.2) e adattare la tensione alternata di rete alla tensione commutata ad alta frequenza presente all'ingresso del raddrizzatore attivo;
- il raddrizzatore attivo monofase (si riveda a riguardo il par. 2.2);
- il condensatore C atto a livellare la tensione creando il cosiddetto Bus DC; seguendo quanto indicato nel dimensionamento di massima presentato in [6], si è assunto un valore di 1.21mF;
- per rappresentare un carico attivo si è utilizzato un generatore ideale di corrente costante; questo può rappresentare un generico carico DC connesso al condensatore<sup>10</sup>, come una batteria; è altresì valido per descrivere il caso di sistema WPT perché l'inverter ad alta frequenza (85KHz) assorbe una corrente praticamente costante<sup>11</sup>.

Per quanto riguarda la parte di controllo si hanno:

- il blocco che rileva la fase e la frequenza di rete a partire dalla misura della tensione, nello schema indicato con PLL<sup>12,13</sup> (si veda a proposito il cap. 4); subito a valle di questo, il blocco chiamato *controllo del fattore di potenza* modifica la fase per poter imporre un certo sfasamento tra la corrente scambiata e la tensione di rete (si veda par. 5.3);
- le misure della tensione sul condensatore  $v_d$ , della tensione di rete  $v_s$  e della corrente  $i_s$  entrano, con il riferimento di tensione  $V_d^*$  e la stima della fase fornita dal PLL, nel blocco *anello di tensione e di corrente* che, tramite opportuni regolatori, crea il riferimento di tensione per implementare la logica PWM (si veda il par. 3.3);
- tale riferimento di tensione è input del blocco *PWM* che implementa la logica di PWM unipolare così come descritta nel par. 2.2.1.
- infine si trova il blocco *SPI* che implementa tutte le logiche di protezione previste dalla norma CEI 0-21, a partire dalle misure di tensione e di frequenza di rete (verranno descritte nel cap. 5).

<sup>10</sup>Direttamente oppure tramite chopper, ammesso che la frequenza di comando dell'interruttore sia sufficientemente alta, rispetto ai 100Hz a cui si ha il ripple di tensione sul condensatore

<sup>11</sup>Ovvero il condensatore, dimensionato per attenuare il ripple a 100Hz, è praticamente insensibile alle variazioni introdotte dall'inverter che hanno frequenza di circa  $2 \cdot 85kHz$ .

<sup>12</sup>Anche se, come si mostra nel cap. 4, esistono schemi Non-PLL in grado di assolvere lo stesso compito.

<sup>13</sup>In questo caso si sono svolte le simulazioni solo con il metodo IPB-PLL, consapevoli che il dimensionamento degli altri blocchi di fig. 3.2 non è sensibile al tipo di PLL scelto, nonostante la dinamica dell'intero schema lo sia.

tensione di rete nominale	$v_s = \sqrt{2} \cdot 230 \sin(2\pi 50t)$
potenza nominale	$P_n = 3.3kW$
tensione rif. sul condensatore	$V_d^* = 450V$
frequenza di commutazione	$f_{pwm} = 50 * 400Hz$
corrente nominale lato DC	$ I_{d,n}  = 7.3A$
capacità C	$C=1.21mF$

Tabella 3.1: Valori delle grandezze elettriche utilizzati nelle simulazioni.

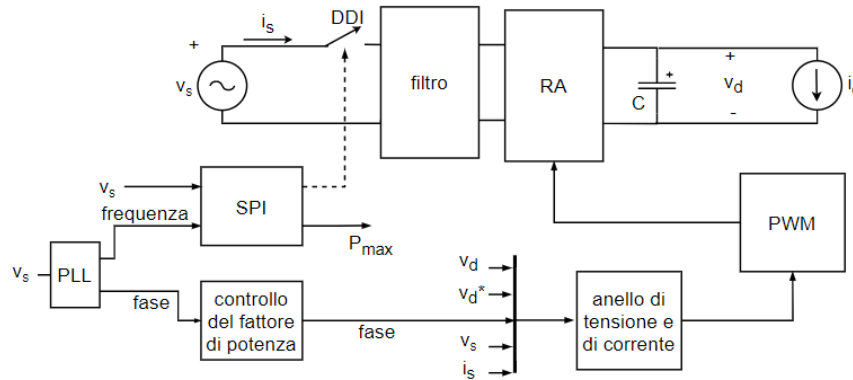


Figura 3.2: Circuito di potenza analizzato e relativo schema di controllo.

Per chiarezza, si riportano nella tab. 3.1 alcuni dei valori delle grandezze elettriche utilizzati nelle simulazioni, presi da [6]. Indubbiamente la scelta del valore di tensione del bus DC e della capacità del condensatore sono conseguenza della natura del carico connesso e, come si vedrà, influenzano il dimensionamento dei regolatori; nonostante ciò tutte le considerazioni che verranno fatte sui risultati delle simulazioni non perdono di validità generale pur avendo fissato, per ovvie necessità di implementazione, tali valori.

### 3.2 Il filtro lato rete

Il ruolo del filtro lato rete nei sistemi connessi tramite convertitore statico è duplice: da un lato deve avere un predominante comportamento induttivo per garantire un corretto accoppiamento tra il raddrizzatore attivo e la rete; in secondo luogo ha il compito di filtrare le armoniche che la PWM introduce [7]. Un filtro costituito da un singolo induttore è la soluzione più semplice. Nonostante ciò, le norme che regolano le emissioni di disturbi in rete prevedono severe restrizioni per frequenze sopra un certo valore, di conseguenza molto spesso si opta per un filtro passa basso LCL<sup>14</sup>. Rispetto a semplici filtri induttivi, per impianti di potenza di qualche kilowatt, si è visto che i filtri LCL

<sup>14</sup>Nei convertitori di grossa taglia si utilizza, invece, una serie di filtri LC, ognuno accordato su una particolare armonica. Siccome questa tesi è incentrata sugli utenti attivi connessi in BT, questi filtri non verranno trattati.

raggiungono migliori valori di attenuazione, portando ad una complessiva riduzione dei costi e del peso [8].

Un filtro LCL è mostrato in fig. 3.3; la sua funzione di trasferimento nel caso ideale<sup>15</sup> è:

$$H(s) = \frac{I_s(s)}{V_{ra}(s)} = \frac{1}{sL_{ra}L_sC_f} \frac{1}{s^2 + \omega_{res}^2}$$

$$\omega_{res} = \sqrt{\frac{L_{ra} + L_s}{L_{ra}L_sC_f}} \quad (3.1)$$

dove  $L_s$  e  $L_{ra}$  sono le induttanze di filtro rispettivamente lato rete e lato RA,  $C_f$  è il condensatore di filtro. Tale funzione di trasferimento ha però guadagno infinito alla frequenza di risonanza: ciò crea instabilità e, soprattutto, una condizione molto pericolosa per la rete<sup>16</sup>. In letteratura si possono trovare vari metodi di smorzamento, che si distinguono in [7]:

**smorzamento attivo** che consiste nella modifica dei parametri del controllore affinché non vi siano armoniche di corrente circolanti con frequenza vicina a quella di risonanza; questo metodo è efficiente, poiché non causa perdite ulteriori, ma è sensibile alle incertezze sui parametri del controllore;

**smorzamento passivo** che consiste nell'introduzione di una resistenza in serie al condensatore, detta *damping resistance* ( $R_d$ ), che limita il guadagno della f.d.t.  $H(s)$  in  $\omega_{res}$ ; questo metodo introduce perdite e quindi fa diminuire il rendimento totale del sistema.

In questo lavoro di tesi si è optato per l'introduzione della resistenza  $R_d$ , così facendo la f.d.t.  $H(s)$  diventa:

$$H_R(s) = \frac{I_s(s)}{V_{ra}(s)} = \frac{1 + sCR_d}{L_{ra}L_sC_f s^3 + (L_{ra} + L_s)C_f R_d s^2 + (L_{ra} + L_s)s} \quad (3.2)$$

### Determinazione dei parametri del filtro

Per determinare i parametri  $L_s$ ,  $L_{ra}$ ,  $C_f$  e  $R_d$  si segue la procedura ampiamente descritta in [9], [10] e [11].

**step 1** Si definiscono le grandezze base:

$$Z_b = \frac{V_s^2}{P_n} = 16.03\Omega$$

$$C_b = \frac{1}{2\pi f_n Z_b} = 198\mu F$$

<sup>15</sup>Ossia trascurando la resistenza.

<sup>16</sup>Se dovessero, infatti, circolare piccole correnti a tale frequenza si avrebbero enormi cadute di tensione.

e si può calcolare la capacità di filtro come percentuale della capacità base  $C_b$ ; andando ad imporre, sostanzialmente, la potenza reattiva sul condensatore. Maggiore è la capacità scelta, maggiore sarà la corrente che dovrà fluire nell'inverter e quindi minore sarà l'efficienza complessiva; contrariamente, una capacità troppo piccola implica una maggior induttanza<sup>17</sup> e quindi una maggior c.d.t. sul filtro. Il valore consigliato dalla letteratura e scelto in questa tesi è:

$$C_f = 0.05 \cdot C_b = 9.9\mu F$$

**step 2** Quando la frequenza di switching è molto maggiore di quella di rete<sup>18</sup> il valore medio della tensione in uscita dall'inverter può essere considerato costante nel periodo di commutazione  $T_{pwm}$ , cosicché la corrente sull'induttore sia in buona approssimazione di forma triangolare, o a denti di sega. In questo caso il ripple di corrente generato dalla logica PWM unipolare vale [10]:

$$\Delta i_s = \frac{V_d T_{pwm}}{2L_{ra}} (1 - m_a \sin(\omega_n t)) m_a \sin(\omega_n t)$$

che ha valore massimo con  $m_a = 0.5$  e  $\omega_n t = \pi/2$ :

$$\Delta I_{max} = \frac{V_d T_{pwm}}{8L_{ra}}$$

Tipicamente  $\Delta I_{max}$  si sceglie tra il 2% e 10%, tenendo in considerazione che minore è il ripple che si accetta, minori saranno le perdite negli interruttori ma maggiore sarà l'induttanza richiesta. In questa tesi è stato impostato un valore di 4% della corrente nominale<sup>19</sup>, ossia 0.5A. Sostituendo nell'ultima equazione tale valore, insieme a  $T_{pwm} = 1/(400 \cdot 50)[s]$  e  $V_d = 450V$  si ottiene:

$$L_{ra} = \frac{V_d T_{pwm}}{8\Delta I_{max}} = 5.625mH \quad (3.3)$$

**step 3** Dopo aver ottenuto l'induttanza  $L_{ra}$  calcolata nell'eq. 3.3 sulla base del ripple massimo di corrente accettabile, si può calcolare l'induttanza lato rete con la seguente:

$$L_s = \frac{\sqrt{1/K_a^2 + 1}}{C_f (2\pi f_{pwm})^2} = 3.14 \cdot 10^{-5} H$$

avendo scelto il fattore di attenuazione  $K_a = 0.2$  come consigliato in [8].

**step 4** Una volta scelti i parametri  $L_s$ ,  $L_{ra}$ ,  $C_f$  si deve verificare la stabilità del sistema, di cui si accennava nell'introduzione, che si esplica nel verificare che la frequenza

---

<sup>17</sup>Essendo queste vincolate dalla frequenza di risonanza.

<sup>18</sup>In questo lavoro è stato impostato un rapporto di modulazione di frequenza pari a 400.

<sup>19</sup>Si intende la corrente  $i_s$  che si ha quando si trasferisce la potenza nominale  $P_n = 3.3kW$ .

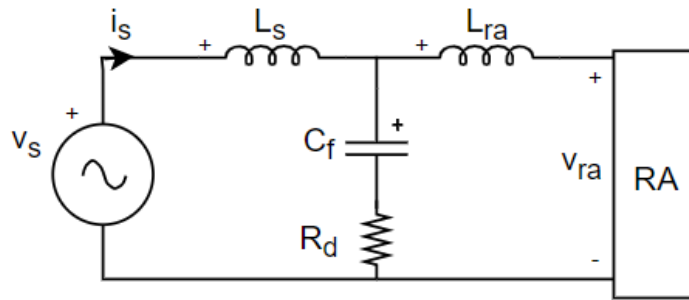


Figura 3.3: Filtro LCL posto tra il raddrizzatore attivo e la rete.

di risonanza sia distante sia da quella di rete che da quella di commutazione. Tramite l'eq. 3.1 si ottiene una frequenza di risonanza di 9056Hz, che soddisfa la condizione di stabilità:

$$10f_n \leq f_{res} \leq 0.5f_{pwm}$$

Nel caso non venisse soddisfatta tale condizione, si dovrebbe tornare allo step 3 oppure scegliere un rapporto di modulazione  $m_f$  maggiore.

**step 5** Per introdurre lo smorzamento passivo citato in precedenza, si sceglie solitamente una resistenza pari ad un terzo dell'impedenza del condensatore:

$$R_d = \frac{1}{3\omega_{res}C_f} = 0.6\Omega$$

In fig. 3.4 è riportato il diagramma di Bode del filtro ottenuto con i parametri calcolati sopra, si possono notare: il comportamento induttivo a bassa frequenza, il comportamento di un filtro passa basso ad alta frequenza e l'effetto della resistenza di smorzamento<sup>20</sup>.

### 3.3 Dimensionamento degli anelli di tensione e di corrente

Lo schema che permette di creare il segnale di riferimento per la logica PWM, che comanda poi gli interruttori del RA, è costituito dalla concatenazione di due anelli di controllo [12]:

**anello di tensione:** l'anello più esterno confronta la misura della tensione  $v_d$  con il riferimento  $V_d^*$  e ottiene come output del regolatore il riferimento, in ampiezza, di corrente che l'inverter deve scambiare con la rete; dal punto di vista circuitale l'inverter non controlla direttamente il valore della corrente a partire da un riferimento di potenza, ma si limita a mantenere costante la tensione del bus DC:

<sup>20</sup>Se non ci fosse si avrebbe guadagno infinito alla frequenza di risonanza.



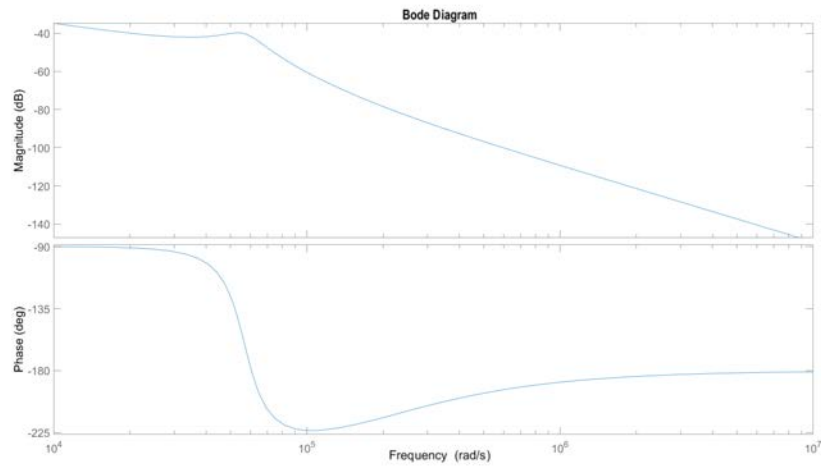


Figura 3.4: Diagramma di Bode del filtro LCL.

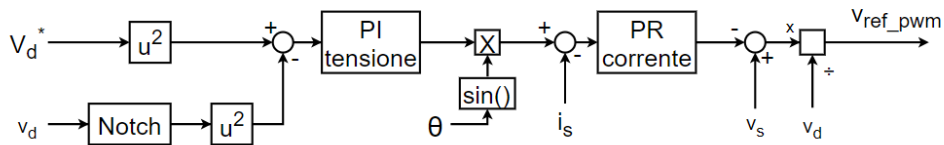


Figura 3.5: Anelli di tensione e della corrente.

automaticamente aumenterà l'ampiezza della corrente in risposta ad un abbassamento della tensione del condensatore – dovuta ad un aumento della potenza assorbita dal carico – e viceversa.

**anello di corrente:** il valore dell'ampiezza della corrente fornita dall'anello di tensione e la stima della fase fornita dal PLL vengono utilizzati per creare il riferimento, sinusoidale, di corrente che, confrontato con la misura di  $i_s$ , entra nell'anello di corrente, il quale fornisce in output il valore di riferimento per la logica PWM unipolare (se ne parlerà nel par. 3.3.1)

In fig. 3.5 si riporta lo schema a blocchi complessivo dei due anelli di controllo.

### 3.3.1 Dimensionamento dell'anello di corrente

Riprendendo lo schema di fig. 3.5, il PI dell'anello di tensione, per come sarà progettato, fornisce in output il valore di riferimento dell'ampiezza della corrente che il RA deve scambiare; tale valore è poi moltiplicato per il seno dell'angolo fornito dal PLL: si ottiene così il riferimento sinusoidale di corrente, dal quale, per differenza con la misura di corrente  $i_s$ , si ottiene il segnale di errore su cui agirà il regolatore.

La prima cosa da osservare è che il sistema si comporta come un generatore di tensione comandato in corrente. Si consideri a proposito il circuito di fig. 3.6 in cui il

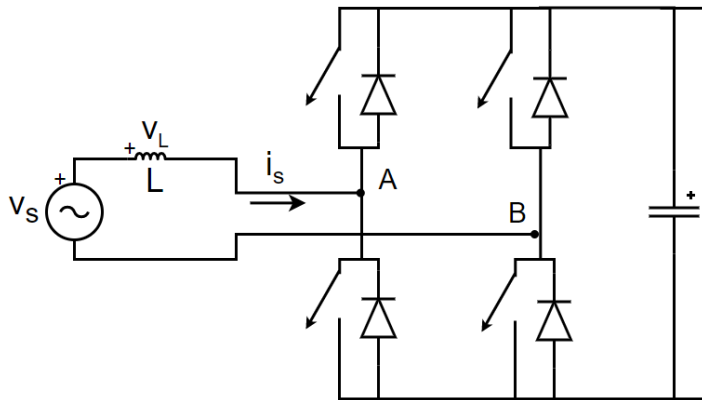


Figura 3.6: Circuito della maglia lato AC costituita dalla rete, dal filtro (qui una semplice induttanza) e dal RA.

filtro lato rete è, per semplicità, una pura induttanza. Il sistema di controllo, infatti, a partire da un riferimento di corrente, pilotando gli interruttori, impone una tensione sulla porta di ingresso del RA<sup>21</sup> tale che la differenza di potenziale che si viene a creare ai capi dell'induttanza,  $v_L = v_s - v_{AB}$ , generi esattamente la corrente voluta. In altre parole il regolatore dà in uscita il valore di tensione  $v_L$  che vi deve essere ai capi dell'induttanza affinché si generi una corrente pari a quella di riferimento. Sottraendo questo alla misura di tensione  $v_s$  si ottiene la tensione  $v_{AB}$  che il RA deve ricreare. Come ultimo passaggio, il valore  $v_{AB}$  viene diviso per la tensione istantanea  $v_d$  presente sul condensatore per ottenere il segnale di riferimento per la PWM unipolare, ossia il rapporto di modulazione di ampiezza  $m_a = v_{AB}/v_d$ , come definito nel par. 2.2.

In secondo luogo, si osservi come il riferimento di corrente sia un segnale sinusoidale; risulta perciò inappropriato l'utilizzo di un regolatore PI come per l'anello di tensione, non essendo in grado di annullare l'errore a regime e per la sua scarsa capacità di rimozione delle armoniche [13]. La soluzione che si propone in questo lavoro consiste nell'utilizzare un regolatore di tipo proporzionale-risonante, per la sua capacità di essere meno sensibile alle armoniche e per avere errore a regime nullo se il riferimento è sinusoidale alla frequenza di risonanza, come verrà mostrato in seguito. Inoltre, come proposto in [13], si potrebbe facilmente implementare il sistema di controllo aggiungendo in parallelo altri regolatori risonanti, accordati alle frequenze che si vogliono compensare, di 5<sup>a</sup> e 7<sup>a</sup> armonica ad esempio, cosicché si possa sintetizzare una corrente che abbia la fondamentale con l'ampiezza e il fattore di potenza desiderati e le altre armoniche atte a compensare la tensione di rete<sup>22</sup>, creando a tutti gli effetti un compensatore attivo monofase.

In sintesi, l'anello di corrente è rappresentabile tramite lo schema a blocchi di fig.

<sup>21</sup>Che sarà pari a  $+v_d$ ,  $-v_d$  o 0.

<sup>22</sup>Sia dalle armoniche che introduce l'inverter sia da quelle già presenti in linea.

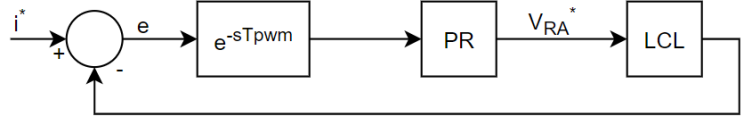


Figura 3.7: Anello di corrente.

3.7, in cui l'errore  $e$  viene ottenuto dalla differenza della corrente di riferimento e quella misurata; si considera poi il ritardo dovuto dal campionatore del microprocessore pari a  $T_{pwm}$ ; quindi si hanno il regolatore PR, che fornisce in uscita il valore di tensione che il RA dovrebbe ricreare, e il blocco del filtro LCL, rappresentato dalla sua f.d.t. (si vedano l'eq. 3.1 per il caso ideale e l'eq. 3.2 con la resistenza di smorzamento).

### Descrizione di un regolatore proporzionale-risonante

Un regolatore proporzionale-risonante (PR) ideale è rappresentato dalla seguente funzione di trasferimento [14]:

$$PR_{ideale}(s) = k_p + k_i \frac{s}{s^2 + \omega_0^2}$$

dove  $k_p$  è il guadagno proporzionale,  $k_i$  è il guadagno integrale e  $\omega_0$  è la frequenza di risonanza. Il secondo addendo della f.d.t.  $PR_{ideale}$  introduce un guadagno infinito alla frequenza di risonanza, mentre è trasparente alle altre armoniche<sup>23</sup>. Per evitare, però, i problemi di instabilità dovuti al guadagno infinito, si aggiunge un coefficiente di smorzamento ottenendo:

$$PR(s) = k_p + k_i \frac{2\omega_c s}{s^2 + 2\omega_c s + \omega_0^2} = \frac{k_p s^2 + 2\omega_c(k_p + k_i)s + k_p \omega_0^2}{s^2 + 2\omega_c s + \omega_0^2}$$

dove  $\omega_c$  indica la banda attorno a  $\omega_0$  in cui il PR agisce, seppur con guadagno non-infinito.

A questo punto si può scrivere la funzione di trasferimento a catena aperta dello schema a blocchi di fig. 3.7, in cui si considera, per ora, il filtro LCL senza resistenza di smorzamento.

$$GH_{ideale}(s) = \frac{1}{1 + sT_{pwm}} \frac{k_p s^2 + 2\omega_c(k_p + k_i)s + k_p \omega_0^2}{s^2 + 2\omega_c s + \omega_0^2} \frac{1}{sL_{ra}L_s C_f} \frac{1}{s^2 + \omega_{res}^2} \quad (3.4)$$

L'errore  $e(t)$  ha espressione:

$$e(t) = i^*(t) - i(t) \xrightarrow{\text{Laplace}} E(s) = I^*(s) \frac{1}{1 + GH_{ideale}}$$

<sup>23</sup>Ossia ha guadagno unitario e fase nulla alle frequenze diverse da quella di risonanza.

Quindi, sostituendovi l'espressione 3.4, si può calcolare l'errore a regime del PR quando l'ingresso è una sinusoida  $i(t) = \hat{I} \sin(\omega_0 t)$  tramite il teorema del valore finale:

$$\begin{aligned} \lim_{x \rightarrow \infty} (e(t)) &= \lim_{s \rightarrow 0} (sE(s)) = \lim_{s \rightarrow 0} \left( s \frac{I(s)}{1 + GH_{ideale}(s)} \right) \\ &= \lim_{s \rightarrow 0} \left( \frac{sI \frac{\omega_n}{s^2 + \omega_n^2}}{1 + \frac{1}{1 + sT_{pwm}} \frac{k_p s^2 + 2\omega_c(k_p + k_i)s + k_p \omega_0^2}{s^2 + 2\omega_c s + \omega_0^2} \frac{1}{sL_{ra}L_sC_f} \frac{1}{s^2 + \omega_{res}^2}} \right) \\ &= 0 \end{aligned}$$

Questo dimostra che la scelta di un regolatore PR garantisce di avere errore a regime nullo, ossia di ricreare perfettamente un riferimento sinusoidale.

Se si introduce anche la resistenza di smorzamento  $R_d$  nel filtro, allora la f.d.t. di catena aperta si complica e diventa:

$$GH(s) = \frac{1}{1 + sT_{pwm}} \frac{k_p s^2 + 2\omega_c(k_p + k_i)s + k_p \omega_0^2}{s^2 + 2\omega_c s + \omega_0^2} \frac{1 + sCR_d}{L_{ra}L_sC_f s^3 + (L_{ra} + L_s)C_f R_d s^2 + (L_{ra} + L_s)s}$$

Per la scelta dei parametri  $k_p$ ,  $k_i$  e  $\omega_c$  si è cercato di trovare un compromesso tra le seguenti esigenze:

- avere guadagno maggiore possibile alla frequenza di risonanza affinché la f.d.t. in catena chiusa

$$W(s) = \frac{GH(s)}{1 + GH(s)} \xrightarrow{s=j\omega_0} 1$$

che si ottiene diminuendo  $\omega_c$  e aumentando  $k_i$ ;

- assicurare il funzionamento anche per frequenze diverse da quella nominale<sup>24</sup>: ossia allargare la banda passante;
- avere una dinamica sufficientemente rapida, aumentando  $k_p$  e diminuendo  $k_i$ .

Sulla base di queste considerazioni, dopo varie simulazioni, sono stati considerati ottimali i seguenti valori:

$$k_p = 100 \quad k_i = 5000 \quad \omega_0 = 2\pi 50 \text{ rad/s} \quad \omega_c = 1 \text{ rad/s}$$

In fig. 3.8 è riportato il diagramma di Bode del regolatore proporzionale-risonante così ottenuto.

<sup>24</sup>Si ricorda che la norma CEI 0-21 prevede che si garantisca il funzionamento con frequenze comprese tra 47.5Hz e 51.5Hz.

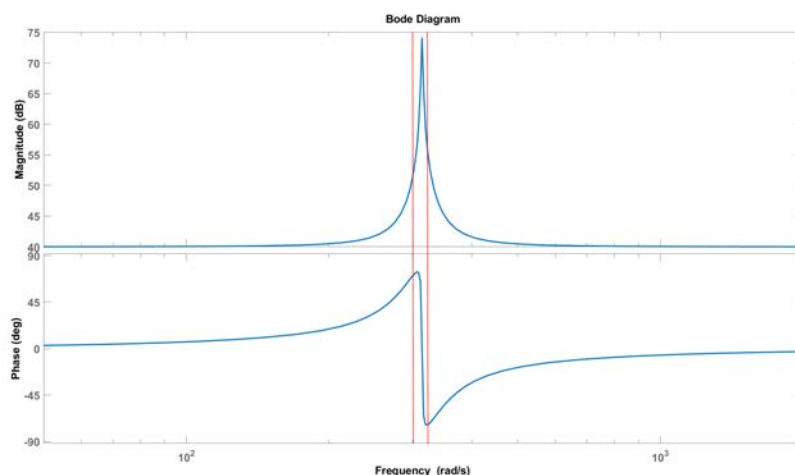


Figura 3.8: Diagramma di Bode del regolatore PR. In rosso sono indicati i limiti di funzionamento in frequenza.

In fig. 3.9, invece, si possono osservare i diagrammi di Bode della f.d.t.  $GH(s)$  e della sua approssimazione:

$$GH_{\text{approssimato}} = \frac{16788}{s}$$

Tramite questa approssimazione, la f.d.t. in catena chiusa  $W(s)$  si semplifica nel seguente blocco del primo ordine:

$$W_{\text{corrente}}(s) = \frac{\frac{16788}{s}}{1 + \frac{16788}{s}} = \frac{1}{1 + s\tau_{\text{corr}}} \quad \text{con } \tau_{\text{corr}} = 5.9 \cdot 10^{-5} s \quad (3.5)$$

Ciò sarà utile nel dimensionamento del regolatore dell'anello di tensione: rappresentare l'anello di corrente con un blocco del primo ordine permette di dimensionare un regolatore più robusto<sup>25</sup> evitando di dover sviluppare i calcoli con l'intera espressione di  $W(s)$ .

### 3.3.2 Dimensionamento dell'anello di tensione

L'anello di tensione si basa sulla differenza tra i quadrati del valore misurato e di quello di riferimento della tensione sul condensatore. Tale variazione si verifica, infatti, nel caso in cui ci fosse una discrepanza tra la potenza che il carico assorbe con quella che, nello stesso istante, viene fornita dal RA, causando una variazione di energia accumulata nel condensatore e, di conseguenza, della tensione del bus DC. Queste considerazioni portano a scrivere una serie di equazioni che descrivono esattamente questo bilancio di potenza in ingresso e in uscita al condensatore. Chiamando con  $p_s$  la potenza istantanea

<sup>25</sup>Rispetto a quello che si otterrebbe rappresentando l'anello di corrente con un semplice guadagno unitario.

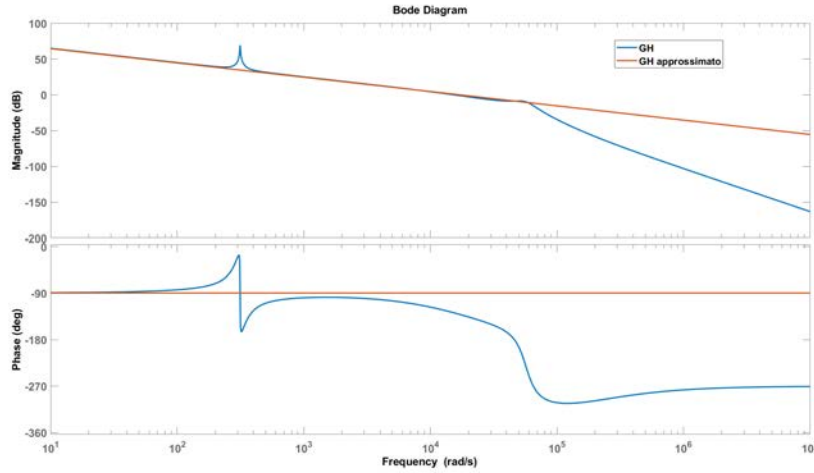


Figura 3.9: Diagramma di Bode di  $GH(s)$  e di  $GH_{approssimato}(s)$ .

fornita dalla rete<sup>26</sup>, con  $p_L$  quella assorbita dal carico e con  $w_C$  l'energia immagazzinata nel condensatore C, ipotizzando il RA con rendimento unitario si ha che:

$$p_s - p_L = \frac{dw_C}{dt} = \frac{1}{2}C \frac{d(v_d^2)}{dt}$$

$$\frac{2}{C}(p_s - p_L) = \frac{d(v_d^2)}{dt}$$

e passando al dominio di Laplace:

$$\frac{2}{C}(P_s - P_L) = sV_d^2 \quad (3.6)$$

Dalle precedenti equazioni si nota come convenga calcolare l'errore come differenza tra i quadrati della misura di  $v_d$  e del riferimento  $V_d^*$ , così da mantenere lo schema lineare; comunque questo non crea problemi di segno perché il sistema è pensato per lavorare sempre con tensioni positive sul condensatore. L'eq. 3.6 può essere rappresentata con lo schema a blocchi preliminare di fig. 3.10.

A questo punto, dovendo considerare il fatto che, internamente all'anello di tensione, vi è quello di corrente, conviene far sì che l'uscita del regolatore sia il riferimento in ampiezza della corrente  $\hat{I}_s^*$ ; questo non crea problemi perché tale valore è legato alla potenza  $p_s$  tramite la seguente equazione:

$$p_s = \frac{\hat{I}_s^* \hat{V}_s}{2}$$

perciò si può includere il coefficiente moltiplicativo  $\hat{V}_s/2$  nel guadagno del regolatore. Ossia: a partire dallo schema di fig. 3.10 si moltiplica il blocco regolatore per il fat-

<sup>26</sup>Queste considerazioni non dipendono dalla direzione del flusso di potenza.

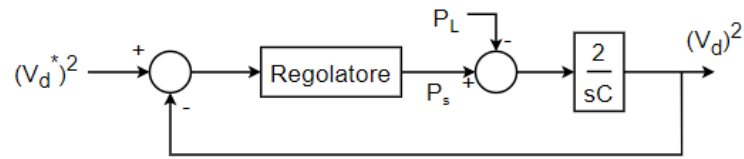


Figura 3.10: Schema a blocchi preliminare dell'anello di tensione.

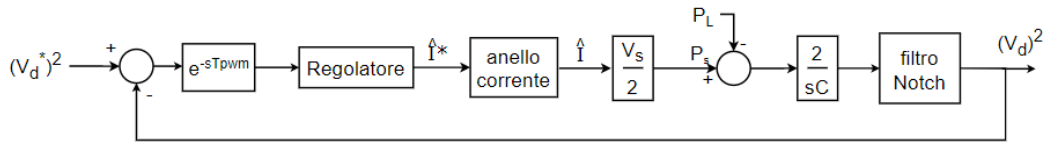


Figura 3.11: Schema a blocchi definitivo dell'anello di tensione.

tore  $2/\hat{V}_s$  ottenendo un nuovo regolatore che ha come uscita non più il riferimento di potenza, bensì quello di corrente; tale riferimento entra nell'anello di corrente, che qui è rappresentato dalla f.d.t  $W_{\text{approssimato}}$  (eq. 3.5); quindi si ottiene l'ampiezza di corrente  $\hat{I}_s = \hat{I}_s^*$  che, moltiplicata per  $\hat{V}_s/2$  dà il valore di potenza  $p_s$ . Inoltre, vengono inseriti il ritardo del microprocessore e un filtro Notch (che verrà descritto successivamente). Si ottiene, quindi, lo schema di fig. 3.11.

### Introduzione di un filtro Notch

Così come indicato nella trattazione teorica della logica PWM unipolare al par. 2.2.1, la tensione  $v_d$  in uscita al RA ha una componente di seconda armonica sovrapposta alla tensione continua che, a regime, vale  $V_d^*$ . Siccome il trasferimento di potenza è causato dalla sola componente continua della tensione  $v_d$ , il regolatore dell'anello di tensione ha il compito di mantenere costante solo tale componente e trascurare la naturale oscillazione a 100Hz. Per fare ciò si può scegliere tra due soluzioni. La prima consiste nel mantenere la banda passante del regolatore molto bassa (almeno una decade sotto i 100Hz): questo rallenterebbe però la dinamica del sistema. In alternativa si è optato di mantenere la banda passante del regolatore più elevata, garantendo così buone prestazioni, filtrando la misura di tensione  $v_d$  con un filtro Notch.

Un filtro Notch è un filtro che, idealmente, si comporta come un puro guadagno unitario tranne che per la frequenza di risonanza  $\omega_0$  in cui il guadagno è  $-\infty$ , ovvero è in grado di eliminare da un segnale una specifica armonica. La sua funzione di trasferimento è:

$$N(s) = \frac{s^2 + \beta s + \omega_0^2}{s^2 + \omega_b s + \omega_0^2}$$

dove  $\omega_b$  è detta banda passante e ne definisce la capacità filtrante: maggiore è  $\omega_b$  più è ampio lo spettro di frequenze attorno a  $\omega_0$  che vengono filtrate, ma minore è

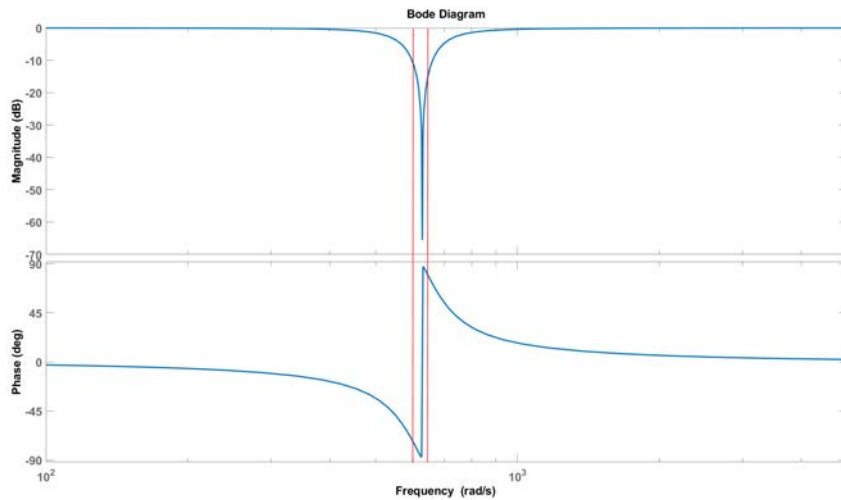


Figura 3.12: Diagramma di Bode del filtro Notch utilizzato nelle simulazioni. In rosso sono evidenziati i limiti di frequenza previsti dalla CEI 0-21.

l'attenuazione delle ampiezze delle relative armoniche. Al numeratore, inoltre, si ha anche un termine in  $s$  con coefficiente  $\beta$ : tipicamente questo è nullo, ma in questo caso viene introdotto perché aiuta ad amplificare la banda passante, senza perdere troppo il potere attenuante. In questo caso, è opportuno avere una banda passante sufficientemente larga, in quanto la norma CEI 0-21 impone che i dispositivi connessi alla rete di bassa tensione, tramite convertitori statici, siano in grado di operare per frequenze comprese tra 47.5Hz e 51.5Hz<sup>27</sup>. Sono stati ritenuti ottimali i seguenti valori:

$$\omega_0 = 2\pi 100 \quad \omega_b = 2\pi 30 \quad \beta = 0.1$$

Il diagramma di Bode del filtro Notch con tali valori è presentato in fig.3.12.

### Dimensionamento del regolatore

Grazie all'inserimento del filtro Notch, si ha che l'errore in ingresso al regolatore dell'anello di tensione è una quantità continua<sup>28</sup>. Questo permette di poter scegliere un regolatore di tipo integrale-proporzionale. Si può escludere a priori la scelta di un regolatore puramente proporzionale perché il RA deve condurre una corrente diversa da zero quando l'errore è nullo, ossia quando la tensione del bus DC ha raggiunto il valore di  $V_d^*$ .

<sup>27</sup>Ovvero il filtro Notch deve essere in grado di filtrare le frequenze tra i 95Hz e i 103Hz.

<sup>28</sup> $V_d^*$  è infatti una costante per ipotesi e l'uscita del filtro Notch è praticamente la sola componente continua di  $v_d$ . Ad essere precisi questo segnale contiene ancora le armoniche ad alta frequenza introdotte dalla PWM unipolare, ma l'azione di filtraggio del regolatore stesso fa sì che possano essere trascurate.



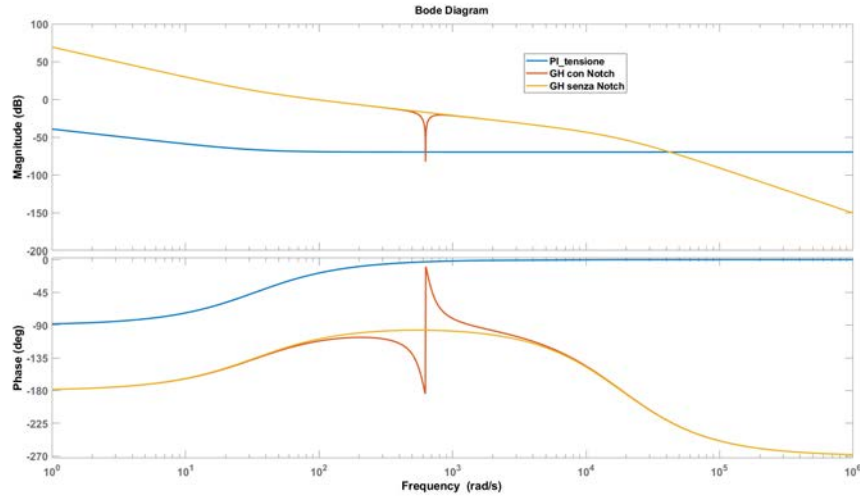


Figura 3.13: Diagrammi di Bode del regolatore PI ottenuto e della f.d.t.  $GH(s)$ , con e senza filtro Notch.

Un regolatore di tipo proporzionale-integrale (PI) ha una funzione di trasferimento del tipo:

$$PI(s) = k_P + \frac{k_i}{s} = k_i \left( \frac{1 + s\tau}{s} \right) \quad \text{con} \quad \tau = \frac{k_P}{k_i}$$

Per il suo dimensionamento, si consideri lo schema a blocchi di fig. 3.11 in cui la funzione di trasferimento a catena aperta è:

$$GH(S) = \frac{1}{1 + sT_{pwm}} \frac{k_i(1 + s\tau_i)}{s} \frac{1}{1 + s\tau_{corr}} \frac{\hat{V}_s}{2} \frac{2}{sC} \frac{s^2 + \beta s + \omega_0^2}{s^2 + \omega_b s + \omega_0^2}$$

Immaginando di imporre il margine di fase  $m_\varphi = 70^\circ$ <sup>(29)</sup> e la frequenza di attraversamento  $\omega_{att} = 2\pi 15 \text{ rad/s}$  si ha che<sup>30</sup>:

$$m_\varphi = \text{atan}(\omega_{att}\tau) - \text{atan}(\omega_{att}T_{pwm}) - \text{atan}(\omega_{att}\tau_{corr}) \longrightarrow \tau = 0.0301$$

e imponendo che la funzione di trasferimento  $GH(s)$  abbia modulo unitario in  $\omega_{att}$  si ottiene:

$$k_i = 0.01098 \longrightarrow k_p = k_i\tau = 3.30 \cdot 10^{-4}$$

I diagrammi di Bode del regolatore PI ottenuto e della f.d.t.  $GH(s)$  sono mostrati in fig. 3.13.

<sup>29</sup>Un buon compromesso tra capacità filtrante e velocità di risposta.

<sup>30</sup>Osservazione: la f.d.t. del filtro Notch può essere trascurata nei calcoli successivi perchè ha guadagno unitario e ritardo nullo in  $\omega = \omega_{att}$

### 3.3.3 Simulazioni

In questa sezione verranno presentati i risultati ottenuti dalle simulazioni, volte a osservare il comportamento dei blocchi sopra dimensionati in varie condizioni, di regime e transitorie. Il circuito di fig. 3.2 è stato implementato con il software Simulink di Matlab tramite lo schema presentato in fig. 3.14; si possono osservare gli esplosi dei vari sotto-blocchi nelle successive figure 3.15<sup>31,32</sup>, 3.16 e 3.17. Per chiarezza, in tab. 3.2 sono riassunti i parametri di taratura dei vari componenti, da aggiungersi a quelli già presentati in tab. 3.1. Mancano nello schema il DDI e i blocchi che implementano le logiche di protezione, ai quali verrà dedicato un capitolo a sé.

#### Sim.1) Regime con tensione nominale

La prima simulazione prevede: tensione di alimentazione e potenza erogata dal DC bus verso rete pari a quelle nominali<sup>33</sup>, fattore di potenza unitario. I risultati sono mostrati in fig. 3.18 e 3.19. Si noti l'effetto del filtro Notch che lascia l'oscillazione a 100Hz della tensione sul condensatore. A regime si ha un THD di corrente pari a 0.09%.

#### Sim.2) Regime con frequenza di alimentazione non nominale

La seconda simulazione mantiene gli stessi valori della precedente, tranne che la frequenza di alimentazione è fissata a 48Hz. Gli andamenti dei transitori sono pressoché identici al caso precedente: si confrontino i grafici di fig. 3.20 e 3.21 con i due del paragrafo precedente; l'unica differenza riscontrata è che, a regime, la corrente di rete ha un THD del 1.9%, dovuto al filtro Notch e al regolatore PR, entrambi aventi un guadagno minore per frequenze diverse da quelle di risonanza per cui sono stati pensati. Questo risultato può considerarsi soddisfacente se confrontato con i limiti di contenuto armonico ammissibili per utenti connessi in bassa tensione. Se si volesse una maggior precisione a regime si potrebbero implementare il filtro Notch e il regolatore PR in modalità adattiva, ovvero fare in modo che i loro parametri vengano ricalcolati sulla base della misura di frequenza fornita dal PLL, così da avere, ad ogni istante, tali blocchi centrati con la corretta frequenza di risonanza e guadagni, a tale frequenza, sufficientemente alti. Questo aspetto verrà approfondito nel cap. 6.

<sup>31</sup>In questo caso è stato utilizzato il PLL basato sulla trasformata di park. Tale scelta non è vincolante, poiché qui si è interessati alla dinamica degli anelli di controllo della tensione e della corrente, che è indifferente al tipo di PLL scelto. Il dimensionamento dei parametri dei blocchi che costituiscono il PLL verrà trattato nel capitolo 4.

<sup>32</sup>L'uscita del blocco PLL è l'angolo corrispondente alla fase istantanea della tensione di rete; a questo, prima di essere utilizzato per ricreare il riferimento di corrente, viene aggiunta la variabile *angolo* nel caso si volesse ottenere un fattore di potenza non unitario. Nel ca. 5.3 si presenterà una funzione ad hoc che regola il fattore di potenza seguendo le direttive della norma CEI 0-21.

<sup>33</sup>Ossia si è imposta con il g.i.c una corrente circolante di -7.3A.

#### Sim.3) Salto di tensione.

Si ipotizza ora che la tensione di alimentazione subisca una variazione a gradino dell'ampiezza (dal 100% al 90%), mentre la frequenza e la potenza sono mantenute nominali (rispettivamente 50Hz e 3.3kW erogati in rete). Si ipotizza anche che tutti i filtri e i regolatori siano a regime nell'istante in cui si ha la variazione, in altre parole si impone il gradino di tensione dopo che il transitorio iniziale si sia esaurito. Ovviamente una diminuzione della tensione richiede un'aumento della corrente: in fig. 3.22 si vede che la corrente trova la nuova condizione di regime in circa 5-6 periodi di rete, mostrando una leggera sovra elongazione. Tale aumento della corrente porta all'incremento della tensione media  $V_d$ , prima che il PI di tensione ristabilisca il regime (fig. 3.23).

#### Sim.4) Salto del riferimento di potenza scambiata.

Si simula ora il comportamento in risposta ad una variazione a gradino della potenza scambiata, dal 100% al 75% della potenza nominale, che si riflette nell'imporre al generatore ideale di corrente un salto del riferimento di corrente da -7.3A a -5.4A. Gli altri parametri sono quelli nominali. Ancora si attende che il sistema abbia trovato l'equilibrio prima di inserire il disturbo. Nella fig. 3.25 si osserva il transitorio, durato circa 0.1s in cui la tensione del condensatore tende a diminuire<sup>34</sup>; si nota anche che il ripple della tensione  $v_d$  diminuisce con la corrente. In fig. 3.24 è riportato l'andamento della corrente  $i_s$ .

#### Sim.5) Variazione a rampa del riferimento di potenza scambiata.

Parallela alla simulazione Sim.4) è interessante verificare il comportamento del sistema di controllo in risposta a una variazione a rampa della potenza scambiata. Ci sono, infatti, molte situazioni in cui questo si verifica, così come indicato nella norma CEI 0-21. In particolare è significativo imporre una variazione di  $0.2P_n/min$ . Per non allungare troppo la simulazione, in  $t = 0,5s$  si fa diminuire il riferimento di potenza dal 100% con tale pendenza per 14s; inoltre, per lo stesso motivo, il PLL è sostituito con un riferimento ideale di fase, visto che la tensione di rete è mantenuta costante. I risultati sono riportati nelle fig. 3.26 e 3.27, in cui si presentano gli andamenti dei valori efficaci della corrente di rete e del ripple della tensione sul condensatore, i quali, come ci si aspettava, diminuiscono con andamento lineare insieme alla potenza. Il THD della corrente sintetizzata si è mantenuto costantemente inferiore allo 0.1% in tutto l'intervallo di variazione della potenza, in quanto essa si può considerare molto lenta rispetto alle dinamiche degli anelli di controllo. Inoltre, si riporta che la tensione media sul condensatore è mantenuta efficacemente uguale ai 450V di riferimento<sup>35</sup>

<sup>34</sup>Proprio perchè improvvisamente il carico attivo diminuisce del 25% la fornitura di potenza.

<sup>35</sup>Con un errore inferiore ai 0.01V.

Filtro LCL	$L_{ra} = 5.625mH$ $L_s = 3.14e - 5H$ $R_d = 0.6\Omega$ $C_f = 9.9\mu F$
Filtro Notch	$\omega_0 = 2\pi 100rad/s$ $\omega_b = 2\pi 30rad/s$ $\beta = 0.1$
PI tensione	$K_p = 3.30e - 4$ $K_i = 0.01098$
PR corrente	$K_p = 100$ $K_i = 5000$ $\omega_0 = 2\pi 50rad/s$ $\omega_c = 1rad/s$
PI del PLL	$K_p = 0.2828$ $K_i = 18.068$

Tabella 3.2: Valori dei parametri di taratura utilizzati nelle simulazioni.

#### Sim.6) Variazione a gradino del fattore di potenza.

L'ultima simulazione prevede di valutare la risposta del sistema alla richiesta di variare il fattore di potenza. Impostate tutte le grandezze a valori nominali, si è fatto variare il fattore di potenza da 1 a 0.95, ottenendo i risultati mostrati nelle fig. 3.28 e 3.29. In circa 0.1s si raggiunge la nuova condizione di regime, riportando il THD della corrente a zero. Come ci si aspettava, il valore efficace della corrente  $i_s$  e quindi l'ampiezza del ripple della tensione  $v_d$  sono aumentati, per sostenere il trasferimento di potenza reattiva introdotto.

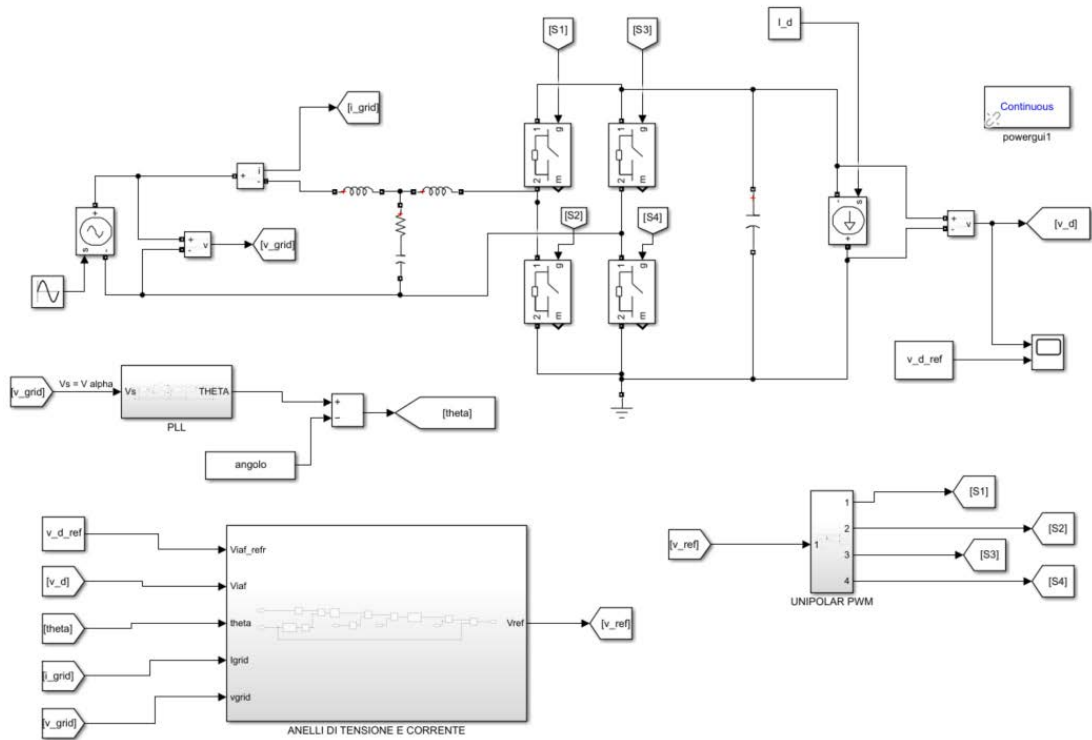


Figura 3.14: Circuito implementato con il software Simulink.

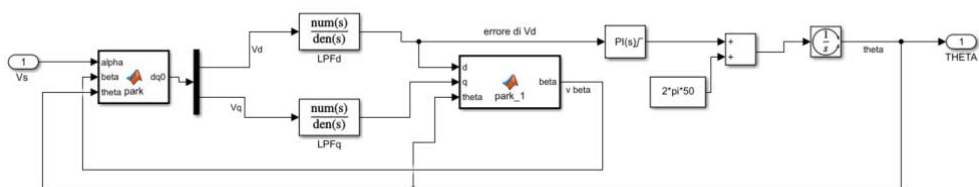


Figura 3.15: Blocco che implementa il IPB-PLL nel circuito di fig. 3.14.

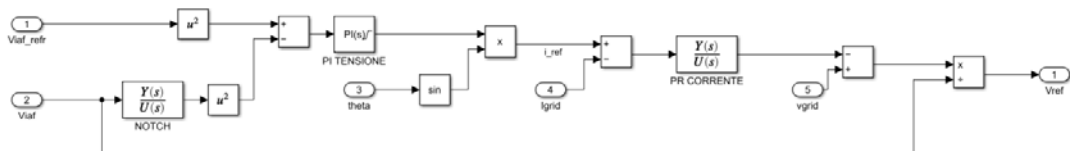


Figura 3.16: Blocco che implementa il controllo della tensione  $V_d$  e della corrente  $i_s$  nel circuito di fig. 3.14.

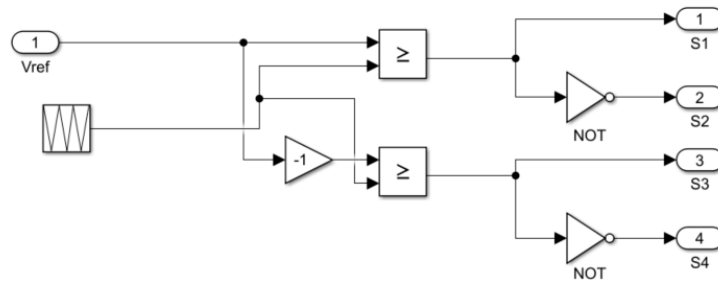


Figura 3.17: Blocco che implementa la logica di PWM unipolare, nel circuito di fig. 3.14.

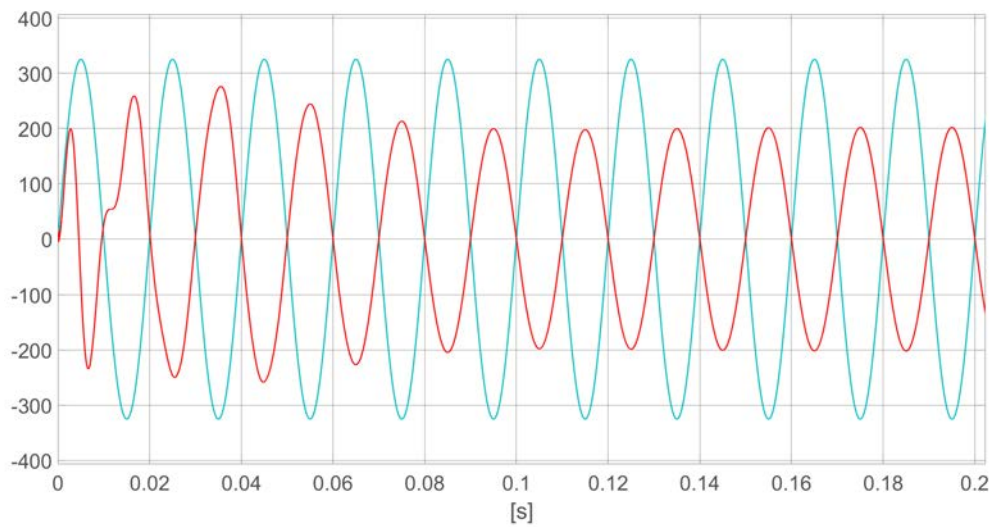


Figura 3.18: **(Sim.1)** Confronto della tensione nominale (azzurro)[V] con la corrente ottenuta (rosso)[A]. In questo grafico la corrente è riscalata di un fattore x10.

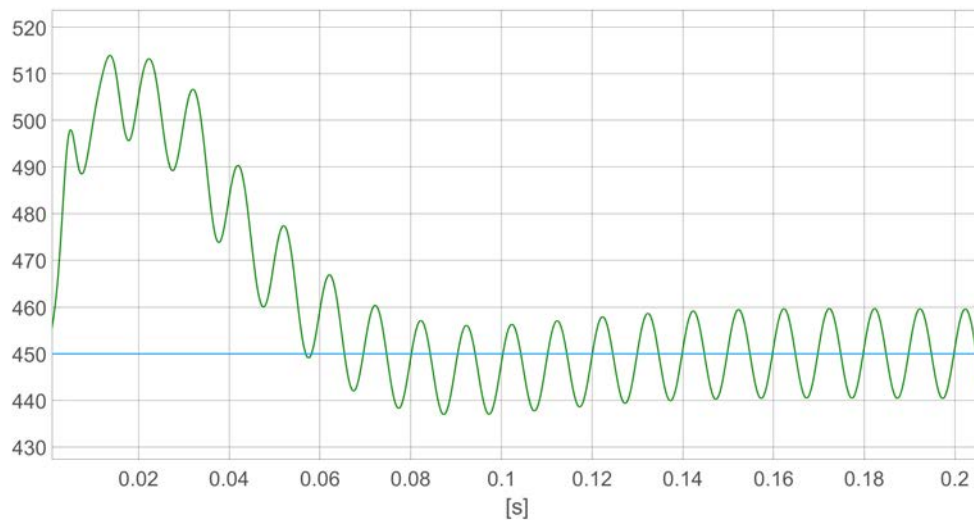


Figura 3.19: **(Sim.1)** Confronto tra la tensione  $v_d$  (verde) e il riferimento di 450V.

### 3.3. DIMENSIONAMENTO DEGLI ANELLI DI TENSIONE E DI CORRENTE

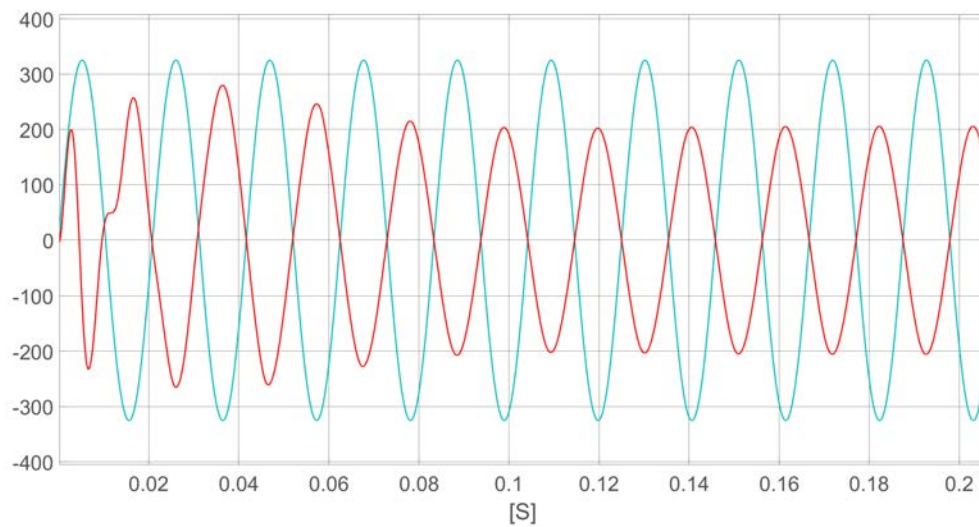


Figura 3.20: **(Sim.2)** Confronto della tensione nominale (azzurro)[V] con la corrente ottenuta (rosso)[A]. In questo grafico la corrente è riscalata di un fattore x10.

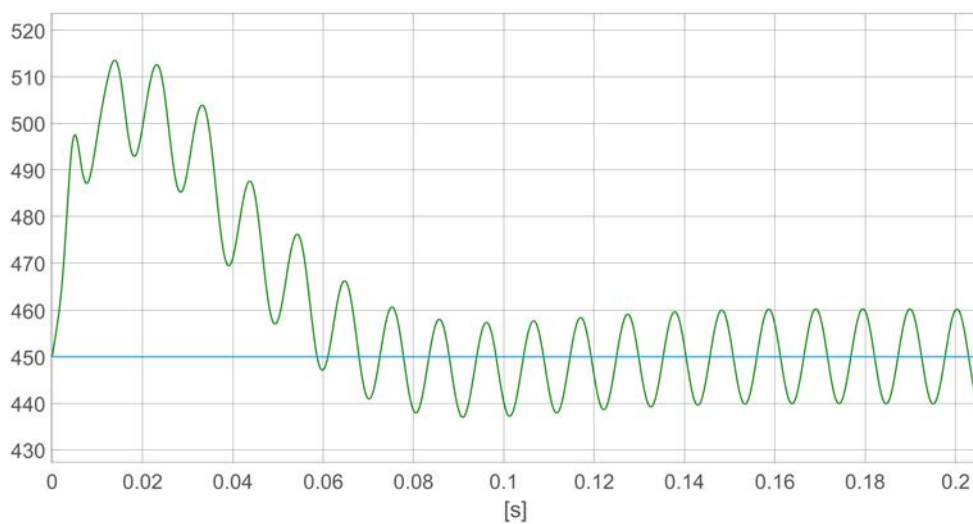


Figura 3.21: **(Sim.2)** Confronto tra la tensione  $v_d$  (verde) e il riferimento di 450V.

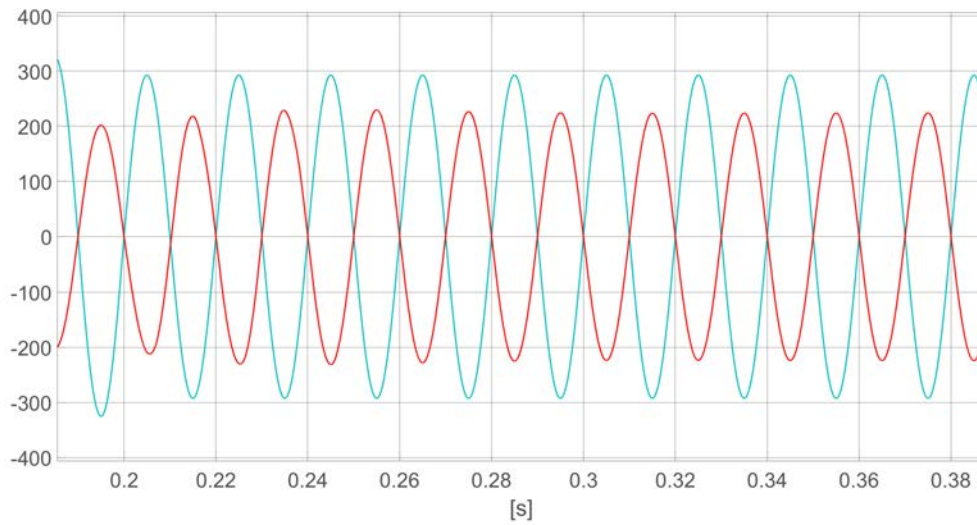


Figura 3.22: **(Sim.3)** Confronto di tensione (azzurra)[V] e corrente (rossa)[A] lato rete nel caso di salto dell'ampiezza della tensione in  $t=0.2$ s. In questo grafico la corrente è riscalata di un fattore x10.

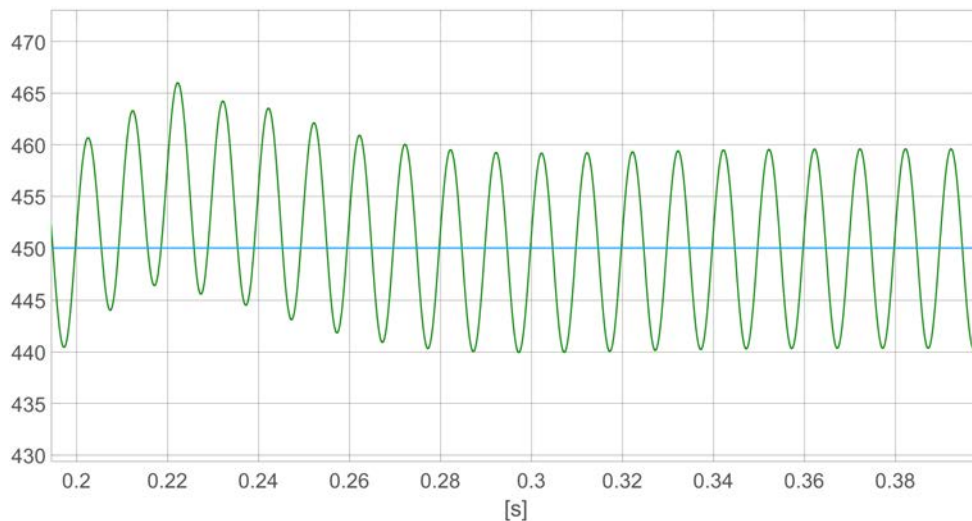


Figura 3.23: **(Sim.3)** Andamento della tensione del DC bus in seguito a un salto dell'ampiezza della tensione.



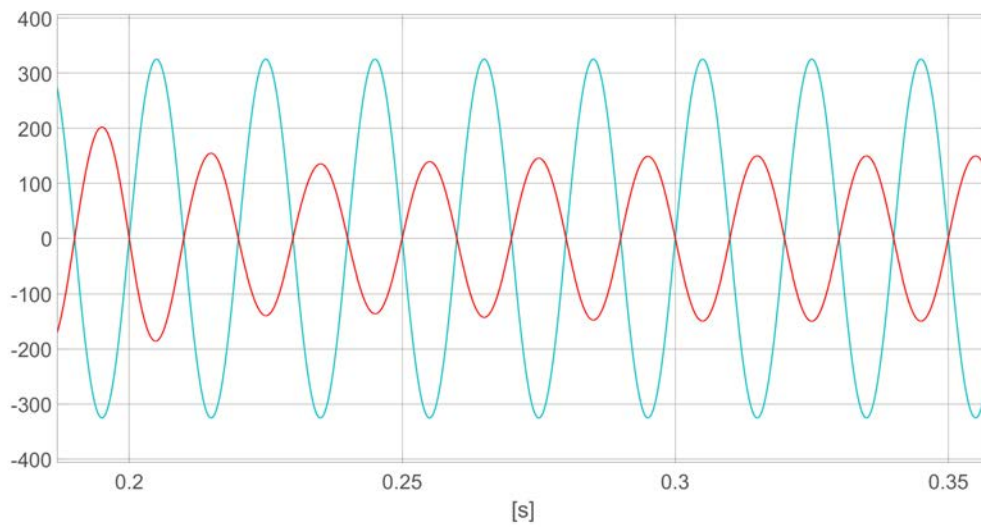


Figura 3.24: **(Sim.4)** Andamento della tensione (azzurro)[V] e della corrente (rosso)[A], qui moltiplicata x10.

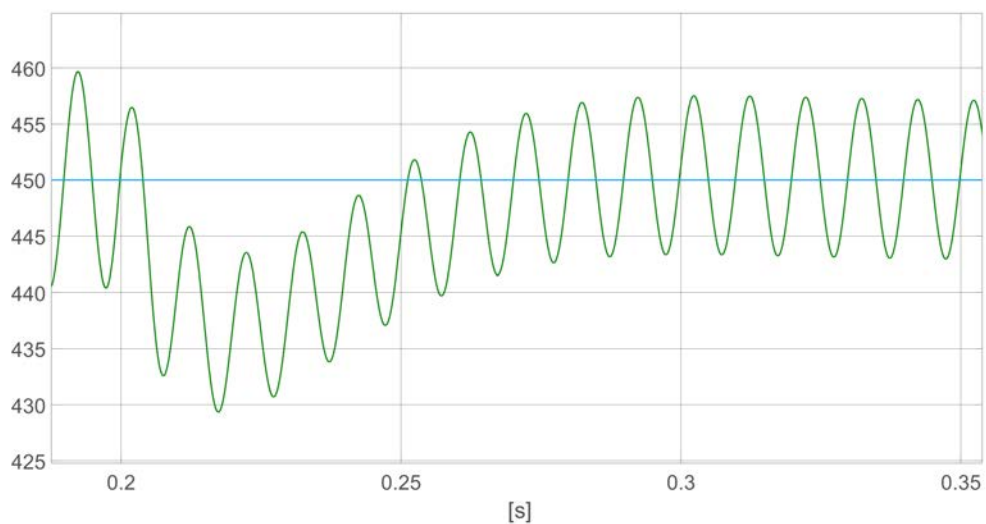


Figura 3.25: **(Sim.4)** Andamento della tensione  $v_d$  rispetto al riferimento.

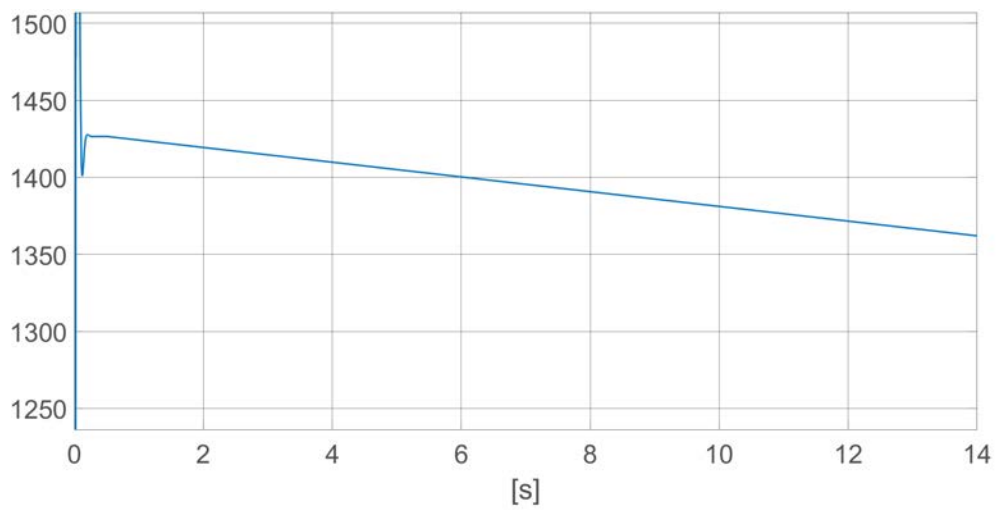


Figura 3.26: **(Sim.5)** Andamento del valore efficace della corrente  $i_s$ , moltiplicato di un fattore x100 per poterne apprezzare la variazione.

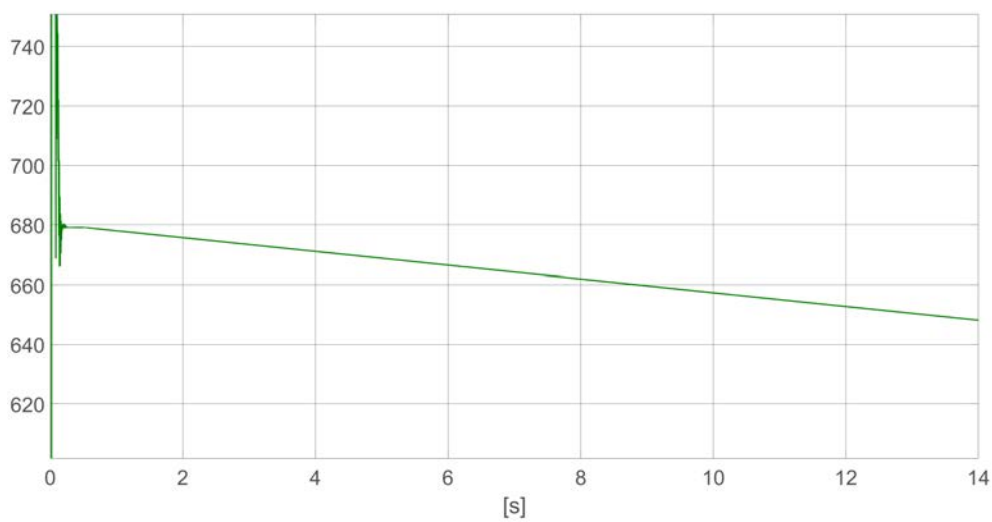


Figura 3.27: **(Sim.5)** Andamento del valore efficace del ripple della tensione  $v_d$ , moltiplicato di un fattore x100 per poterne apprezzare la variazione.

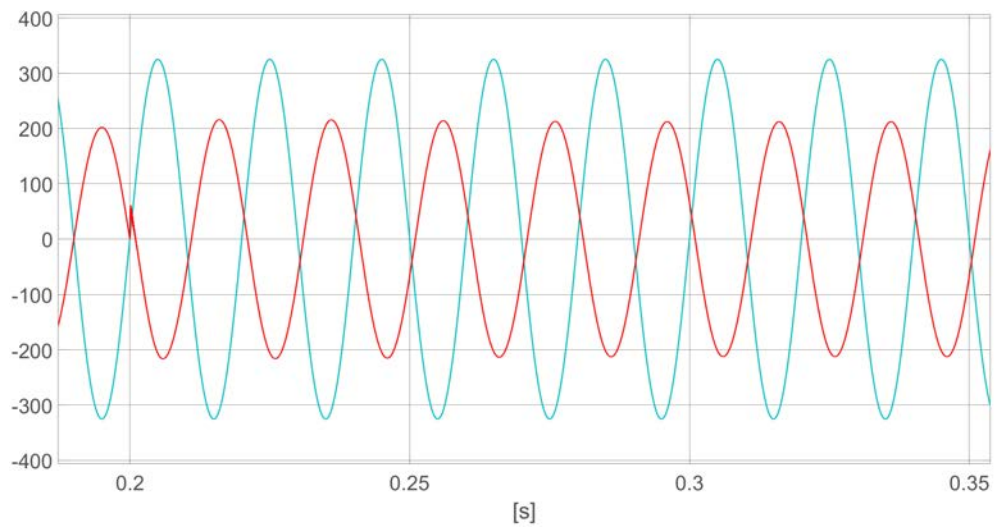


Figura 3.28: **(Sim.6)** Tensione (azzurro)[V] e corrente (rosso)[A], moltiplicata di un fattore x10, nel caso di una variazione del fattore di potenza in  $t = 0.2s$ .

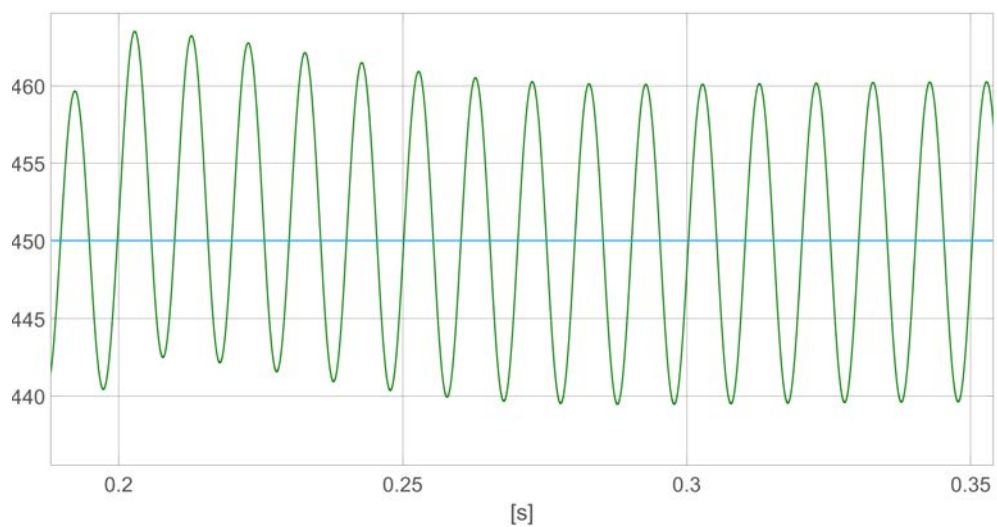


Figura 3.29: **(Sim.6)** Andamento della tensione  $v_d$  in seguito a una variazione del fattore di potenza in  $t = 0.2s$ .



## Capitolo 4

# Progettazione di un anello ad aggancio di fase

La stima accurata della frequenza e della fase della tensione di rete gioca un ruolo fondamentale in sistemi monofase<sup>1</sup> come compensatori statici della potenza attiva e passiva, dispositivi FACTS<sup>2</sup>, gruppi di continuità (UPS) e tutta la tecnologia legata alla generazione distribuita<sup>3</sup>. Essendo tutti questi sistemi interconnessi alla rete tramite convertitori statici, la conoscenza della fase istantanea della tensione è necessaria per poter ricreare un riferimento sinusoidale di corrente, in fase con la tensione stessa<sup>4</sup>; la frequenza, invece, viene utilizzata per poter implementare logiche di protezione a livello superiore [15].

La letteratura scientifica offre vari schemi per assolvere questo compito, che si possono raggruppare in due grandi categorie: quelli che implementano un anello ad aggancio di fase (in inglese *Phase Locked Loop*, PLL) e quelli che, al contrario, sfruttano altre logiche e che vengono semplicemente definiti come Non-PLL. In tab. 4.1 se ne propone un rapido riassunto e si rimanda ai riferimenti contenuti nell'overview di [16] per una più approfondita introduzione.

Un generico PLL segue la struttura presentata in fig. 4.1: la tensione di rete è input di un blocco chiamato *phase detector*, generalmente costituito da un moltiplicatore sinusoidale che crea un errore, il quale entra in un anello di regolazione (*loop filter*) che, nel tentativo di annullare tale errore, crea il segnale di riferimento per il *voltage controlled oscillator* (VCO), che ha il compito di creare il segnale di output, teoricamente identico, in fase, con quello di ingresso. I vari metodi PLL si distinguono sostanzialmente nel modo in cui attuano la creazione del segnale di errore, ossia per il primo blocco.

---

<sup>1</sup>E anche in quelli trifase, certamente.

<sup>2</sup>Acronimo inglese di *Flexible AC transmission system*.

<sup>3</sup>Compresi anche i carica batterie per auto.

<sup>4</sup>Oppure, più in generale, poter regolare il fattore di potenza.

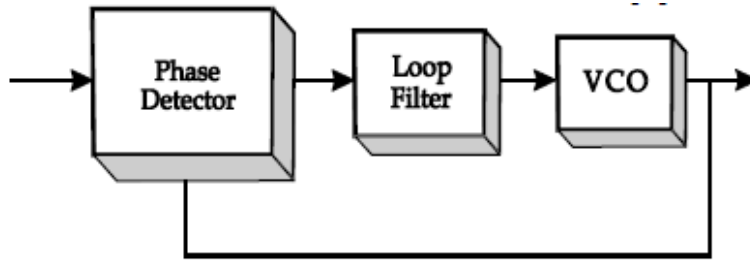


Figura 4.1: Struttura generica di un PLL monofase

PLL based methods	Non-PLL based methods
T/4 Delay	Fourier Analysis
Inverse PArk'S Transform	Inducverters
Enanched	Zero Crossing
Rubust PLL	
SOGI PLL	

Tabella 4.1: Sistemi di sincronizzazione alla rete monofase

Per quanto riguarda questo lavoro di tesi, si è deciso di analizzare il comportamento e le prestazioni di tre dei metodi presenti in tab. 4.1, cercando di scegliere quelli più diversi tra loro: il PLL basato sulla trasformata di Park, il PLL che sfrutta un integratore del secondo ordine e il metodo di rilevamento del passaggio per lo zero.

## 4.1 PLL basato sulla trasformata inversa di Park

Un primo approccio per la creazione di un PLL potrebbe essere quello di adattare la struttura del corrispettivo PLL trifase al sistema monofase. Il PLL trifase applica le trasformate di Clark e Park alla terna di tensioni di rete ottenendo due segnali (comunemente indicati con  $V_d$  e  $V_q$ ), uno dei quali è proporzionale all'errore di fase. Ovviamente, nel sistema monofase si pone il problema di non aver a disposizione una terna di sinusoidi. Si può ovviare a questo problema in vari modi<sup>5</sup>; in questo paragrafo si propone il metodo basato sulla trasformata inversa di Park (in inglese *Inverse Park Based PLL*, abbreviato IPB-PLL).

L'idea di fondo consiste nel considerare la tensione di rete  $V_g$  come la componente  $V_\alpha$  nel sistema  $\alpha\beta$  e creare la componente in quadratura  $V_\beta$  tramite l'impiego della trasformata inversa di Park, sfruttando la retroazione dell'angolo  $\theta$  proveniente dall'anello di controllo. Se ne può apprezzare lo schema in fig. 4.2, dove per  $T$  e  $T^{-1}$  si intendono rispettivamente le matrici della trasformata diretta e inversa di Park, qui di seguito riportate:

<sup>5</sup>Da cui nascono i vari tipi di PLL che, come si è detto, differiscono in come affrontano tale problema.

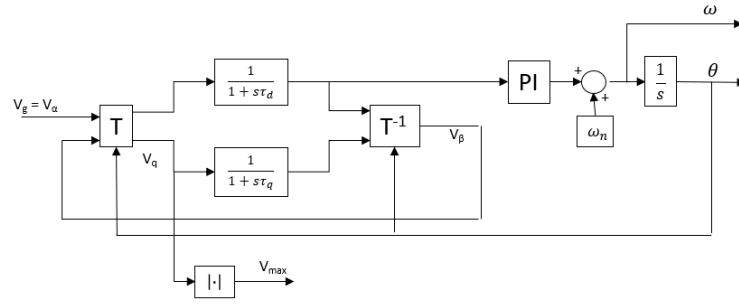


Figura 4.2: Schema del PLL basato sulla trasformata inversa di Park.

$$T = \begin{bmatrix} \cos\theta & \sin\theta \\ -\sin\theta & \cos\theta \end{bmatrix} \quad T^{-1} = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix}$$

I due filtri passa basso del primo ordine hanno il duplice scopo di filtraggio e di introdurre un leggero ritardo in modo tale che l'anello compreso tra i due blocchi operanti la trasformata diretta e inversa di Park non sia istantaneo, degenere. Secondo quanto suggerito dalla letteratura, saranno impostati  $\tau_d = 0.1ms$  e  $\tau_q = 1ms$  [17]. Come si può notare, le costanti di tempo scelte sono differenti. Una prima motivazione di questa scelta si basa sul seguente ragionamento: nello schema del PLL è possibile identificare due anelli: quello più esterno costituito dalla matrice  $\mathbf{T}$ , dal filtro passa basso di asse d, dal controllore PI e dall'integratore; l'altro, più interno, comprende la matrice  $\mathbf{T}$ , il filtro passa basso di asse q e la matrice  $\mathbf{T}^{-1}$ ; la costante di tempo di asse d deve essere quindi più piccola di quella di asse q perchè nell'anello d vi è anche il ritardo introdotto dal controllore e dall'integratore. Sicuramente questo argomento meriterebbe un'analisi più approfondita.

#### 4.1.1 Descrizione matematica del PLL

Risulta interessante osservare alcuni passaggi matematici, qui di seguito riportati.

Sia in ingresso una tensione sinusoidale  $V_g = V \sin(\theta) = V_\alpha$  e sia la retroazionata  $V_\beta = V \sin(\theta - \pi/2) = -V \cos(\theta)$ . Chiamando con  $\theta_s$  la stima dell'angolo di fase in retroazione dall'anello di controllo, applicando la trasformata di Park si ottengono i seguenti passaggi algebrici:

$$\begin{aligned} V_d &= \cos(\theta_s)V_\alpha + \sin(\theta_s)V_\beta \\ &= V [\cos(\theta_s)\sin(\theta) - \sin(\theta_s)\cos(\theta)] \\ &= V \sin(\theta - \theta_s) \cong V(\theta - \theta_s) \text{ con } \theta_s \rightarrow \theta \end{aligned} \quad (4.1)$$

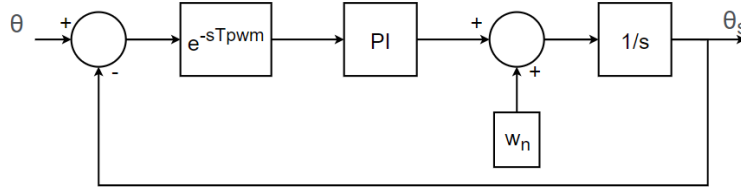


Figura 4.3: Schema a blocchi semplificato per il dimensionamento del PI.

$$\begin{aligned}
 V_q &= -\sin(\theta_s)V_\alpha + \cos(\theta_s)V_\beta \\
 &= -V [\cos(\theta_s)\cos(\theta) + \sin(\theta_s)\sin(\theta)] \\
 &= -V\cos(\theta - \theta_s) \cong -V \text{ con } \theta_s \rightarrow \theta
 \end{aligned} \tag{4.2}$$

Per questo motivo, portando il segnale  $V_d$  in ingresso a un regolatore proporzionale-integrale la differenza  $(\theta - \theta_s)$  tenderà ad annullarsi, ottenendo il risultato sperato. Parallelamente, dal valore assoluto del segnale  $V_q$  si ottiene il valore di picco della sinusoide, che è certamente un'informazione importante per implementare logiche di protezione basate sulla misura della tensione.

#### 4.1.2 Dimensionamento del regolatore

Essendo l'uscita  $V_d$  un segnale costante, per ottenere un errore nullo a regime è sufficiente adottare un regolatore di tipo proporzionale-integrale (PI), per il cui dimensionamento si può far fronte allo schema a blocchi di fig. 4.3, che si ricava dalla fig. 4.2 introducendo la semplificazione dell'eq. 4.1.

La funzione di trasferimento a catena aperta, trascurando per ora il ritardo introdotto dal microprocessore, è:

$$G(s) = K_p \frac{\tau_i s + 1}{\tau_i s^2} \tag{4.3}$$

Di conseguenza, la f.d.t. a catena chiusa vale:

$$W(s) = \frac{\theta_s(s)}{\theta(s)} = \frac{k_p s + \frac{k_p}{\tau_i}}{s^2 + k_p s + \frac{k_p}{\tau_i}} \tag{4.4}$$

Come previsto, è un sistema del secondo ordine che, come di consueto, conviene riscrivere nel seguente modo:

$$W(s) = \frac{2\zeta\omega_{nat}s + \omega_{nat}^2}{s^2 + 2\zeta\omega_{nat}s + \omega_{nat}^2} \tag{4.5}$$

$$\omega_{nat} = \sqrt{\frac{k_p}{\tau_i}} \quad \zeta = \frac{\sqrt{k_p\tau_i}}{2} \tag{4.6}$$



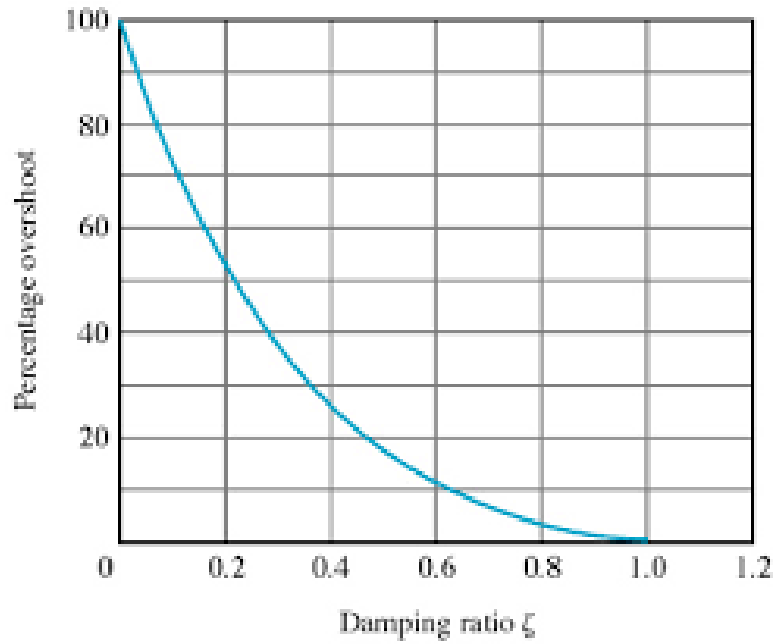


Figura 4.4: Relazione tra  $\zeta$  e la sovra-elongazione [18].

dove  $\zeta$  è detto coefficiente di smorzamento e  $\omega_{nat}$  pulsazione naturale. Come presentato in [18], vi sono vari metodi per il corretto posizionamento dei poli della funzione; qui si utilizza quello proposto in [7] in cui i parametri del controllore PI possono essere calcolati, in via preliminare<sup>6</sup>, tramite le seguenti:

$$k_p = 2\zeta\omega_{nat} = \frac{9.2}{t_s} \quad (4.7)$$

$$\tau_i = \frac{2\zeta}{\omega_{nat}} = \frac{t_s\zeta^2}{2.3} \quad (4.8)$$

Dove  $t_s$  è il tempo di assestamento. Queste formule sono espresse ipotizzando un segnale di input di ampiezza unitaria: nel caso in analisi perciò i due guadagni vanno divisi per il valore  $230\sqrt{2}$ . Imponendo  $t_s = 0.1s$  e  $\zeta = 0.6$ <sup>(7)</sup> si ottengono  $k_p = 0.2828$ ,  $\tau_i = 0.0156$  e  $k_i = 18.068$ . Nonostante il metodo riportato sia un dimensionamento preliminare, dopo varie simulazioni si è concluso che i valori sopraindicati corrispondano alla scelta migliore, ossia fungano da compromesso tra le due seguenti esigenze: da una parte avere un sistema sufficientemente rapido per garantire transitori veloci ad eventi come salti di frequenza e/o ampiezza della tensione di linea; dall'altra un regolatore con la banda passante sufficientemente bassa da essere in grado di filtrare disturbi e armoniche. La difficoltà a garantire entrambi i comportamenti è uno dei difetti preponderanti del IPB-PLL.

<sup>6</sup>Ossia, quelle presentate sono formule "comode" ottenute dall'introduzione di approssimazioni, perciò tali valori vanno validati dalle simulazioni ed, eventualmente, aggiustati.

<sup>7</sup>Ricavata dal grafico di fig. 4.4 ammettendo una sovraelongazione del 10%.

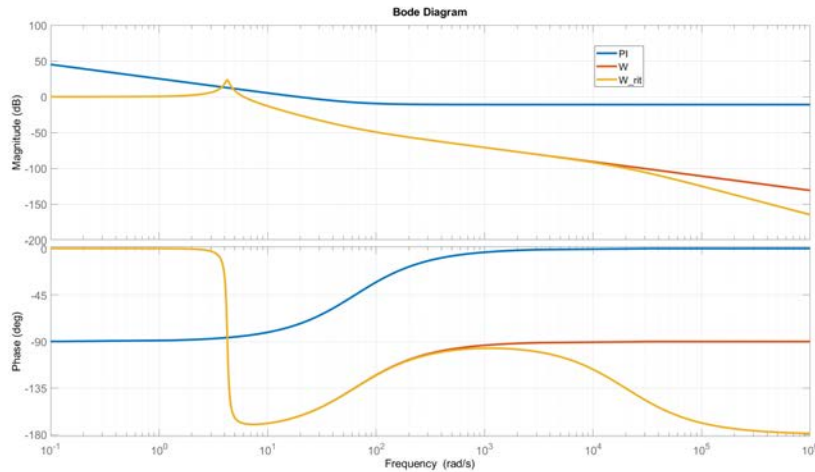


Figura 4.5: Diagramma di Bode del controllore PI, della f.d.t.  $W(S)$  e della medesima considerando il ritardo del controllore.

In fig. 4.5 sono riportati i diagrammi di Bode del controllore PI ottenuto, della funzione di trasferimento  $W(s)$  dell'anello del PLL e della medesima avendo considerato il ritardo introdotto dal microprocessore, pari a  $T_{pwm}$ : si può notare che l'anello ottenuto ha comportamento fortemente attenuante alle alte frequenze, introdotte dalla discretizzazione.

## 4.2 Second Order Generalized Integrator Based PLL

Come si è visto nel paragrafo 4.1, a partire dal segnale di ingresso  $v$  si è sintetizzato il segnale in fase  $v'$  e quello in quadratura  $qv'$  sfruttando le proprietà della trasformata inversa di Park che, appunto, mantiene l'ortogonalità fra gli ingressi. Di seguito si propone un metodo alternativo, basato su un integratore del secondo ordine (in inglese *Second Order Generalized Integrator*, abbreviato con SOGI). Questo schema promette prestazioni simili al precedente, ma con una minore sensibilità ai disturbi e alle armoniche [19].

Un integratore del secondo ordine è rappresentato in fig. 4.6(a) ed ha una funzione di trasferimento del tipo:

$$H_{SOGI} = \frac{\omega_n s}{s^2 + \omega_n^2}$$

dove  $\omega_n$  è la frequenza di risonanza.

### 4.2.1 Descrizione matematica del SOGI

Facendo riferimento alla fig. 4.6(b), si possono scrivere i seguenti passaggi algebrici:

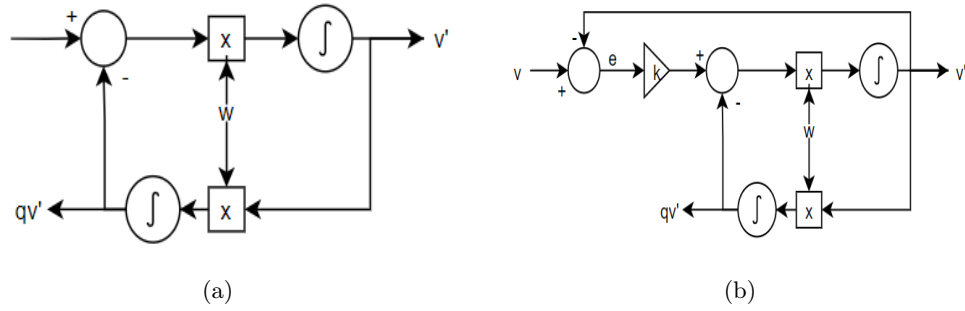


Figura 4.6: (a) schema a blocchi di un SOGI, (b) con la retroazione e la definizione dell'errore.

$$E = V - V' \quad (4.9)$$

$$\frac{\omega_n V'}{s} = qV' \quad (4.10)$$

$$\omega_n(k \cdot E - qV') \frac{1}{s} = V' \quad (4.11)$$

Sostituendo 4.9 e 4.10 in 4.11 si ottiene:

$$\begin{aligned} \omega_n(V - V') \frac{1}{s} &= V' \\ \omega_n k V s &= s^2 V' + s \omega_n k V' + \omega_n^2 V' \end{aligned} \quad (4.12)$$

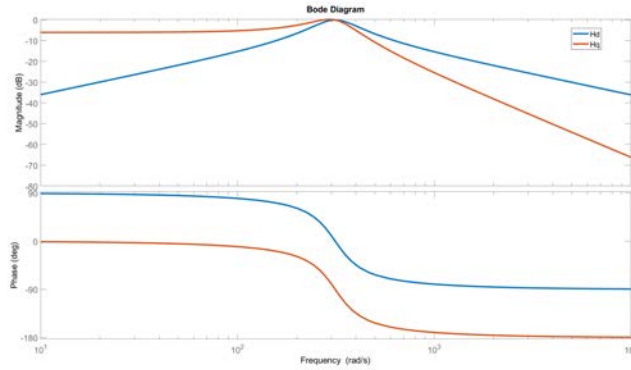
da cui si può definire la funzione di trasferimento:

$$H_d(s) = \frac{V'}{V} = \frac{s \omega_n k}{s^2 + s \omega_n k + \omega_n^2} \quad (4.13)$$

Sostituendo, invece, 4.10 in 4.12 si ottiene la seguente funzione di trasferimento:

$$H_q(s) = \frac{qV'}{V} = \frac{\omega_n^2 k}{s^2 + s \omega_n k + \omega_n^2} \quad (4.14)$$

I diagrammi di Bode delle due f.d.t sono riportati in fig. 4.7. Si può osservare come la f.d.t.  $H_d$  si differenzi dalla  $H_q$  per una  $s$  al numeratore, a meno di una costante: questo suggerisce il ritardo di  $90^\circ$  tra le uscite dei due segnali. In sintesi il SOGI sintetizza un segnale in fase  $v'$  e uno in quadratura  $qv'$  con la fondamentale del segnale di ingresso  $v$  – ponendo  $\omega_n$  pari alla pulsazione di rete; in particolare  $qv'$  è in quadratura in ritardo rispetto a  $v'$ . Inoltre, l'intero comportamento del blocco è determinato dal parametro  $k$ : maggiore è  $k$  più è veloce la dinamica del sistema ma minore è la capacità filtrante; tipicamente si scelgono valori compresi tra 0.3 e 3, mentre il valore di optimum è circa 0.7 [20]. In questo lavoro di tesi si è scelto  $k=0.7$ . In fig. 4.8 si riporta l'effetto del SOGI


 Figura 4.7: Diagramma di Bode delle f.d.t.  $H_d$  e  $H_q$ 

in un segnale a 50Hz contenente sia una componente continua sia un rumore casuale.

È interessante inoltre osservare la funzione di trasferimento dell'errore rispetto all'ingresso:

$$\frac{E(s)}{V(s)} = \frac{V - V'}{V} = 1 - H_d(s) = \frac{s^2 + \omega_n^2}{s^2 + s\omega_n k + \omega_n^2} \quad (4.15)$$

Che corrisponde alla f.d.t di un filtro Notch. Si riportano, per completezza, alcuni passaggi matematici che dimostrano come si possa valutare l'eventuale offset DC  $V_0$  del segnale di ingresso tramite l'errore  $e$  (si veda a proposito [21]).

$$v = V_0 1(t) + V \sin(\omega_n t)$$

applicando la trasformata di Laplace:

$$V(s) = \frac{V_0}{s} + \frac{V\omega_n}{s^2 + \omega_n^2} = V_0 \frac{s + \frac{V}{V_0}\omega_n + \frac{\omega_n^2}{s}}{s^2 + \omega_n^2}$$

da cui, tramite 4.15:

$$E(s) = V(s) \cdot \frac{s^2 + \omega_n^2}{s^2 + s\omega_n k + \omega_n^2} = \frac{V_0}{s} \frac{s^2 + \frac{V}{V_0}\omega_n s + \omega_n^2}{s^2 + s\omega_n k + \omega_n^2}$$

che, scegliendo  $k \approx \frac{V}{V_0}$ , si semplifica in:

$$E(s) = \frac{V_0}{s} \implies e(t) = V_0 1(t)$$

#### 4.2.2 SOGI-PLL: schema completo.

Una volta creati i segnali  $v'$  e  $qv'$ , si può procedere in modo simile a quanto fatto per il IPB-PLL, creando lo schema a blocchi presentato in fig. 4.9. In particolare, sono da precisare due osservazioni.

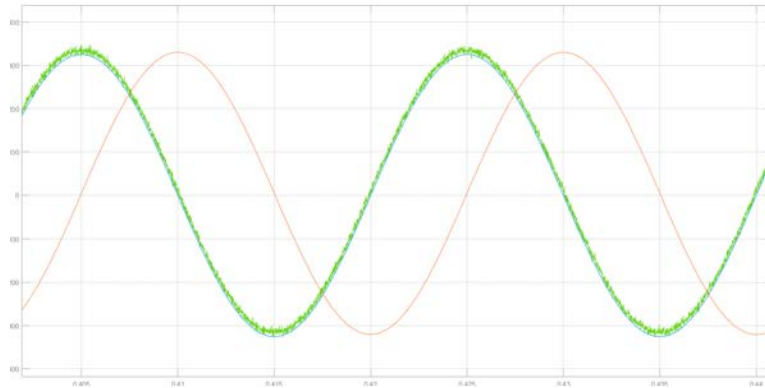


Figura 4.8: Funzionamento del SOGI su un segnale a 50Hz contenente sia rumore che un offset.

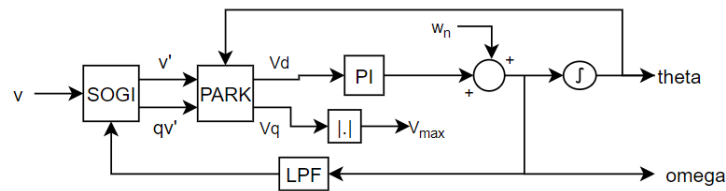


Figura 4.9: Schema a blocchi completo del SOGI-PLL.

In primo luogo si può notare che il valore della pulsazione angolare  $\omega$  prodotto dall'anello di controllo è retroazionato tramite un filtro passa basso del primo ordine (LPF) e coincide esattamente con l'input omonimo nello schema 4.6. La letteratura propone anche uno schema più semplice<sup>8</sup> — senza retroazione — in cui il SOGI è "centrato" sempre sulla pulsazione nominale  $\omega_n = 2\pi 50$ : questa soluzione non può essere accettabile in un sistema come quello elettrico monofase, in cui la frequenza di rete può variare molto dai 50Hz nominali in quanto il SOGI introduce un ritardo non nullo alle frequenze diverse da quella di risonanza<sup>9</sup>: si avrebbe, quindi, un PLL stabile, ma che andrebbe a regime con un errore non nullo. Risulta necessario, perciò, implementare un SOGI adattivo, accettando minor prontezza nei transitori. Il filtro passa basso utilizzato in questo punto è stato impostato con costante di tempo  $\tau = 0.005$ .

In secondo luogo, si può osservare che, a regime, cioè quando  $\theta_s \rightarrow \theta$ , le uscite del SOGI sono nella forma delle eq.  $v' = V \sin(\theta)$  e  $qv' = V \sin(\theta - \pi/2) = -V \cos(\theta)$ . Di conseguenza sono valide tutte le eq. 4.1-4.8. e il dimensionamento preliminare del regolatore risulta identico a quanto descritto nel par. 4.1.2. Considerando la capacità filtrante del SOGI stesso, si possono modificare leggermente i guadagni del PI, favorendo la velocità di risposta. Sono stati scelti  $K_{p,sogi} = 0.5656$  e  $K_{i,sogi} = 28.9$ .

<sup>8</sup>E, ovviamente, più veloce non avendo un filtro nel ramo di retroazione.

<sup>9</sup>Si riveda a proposito i diagrammi di Bode di fig. 4.7.

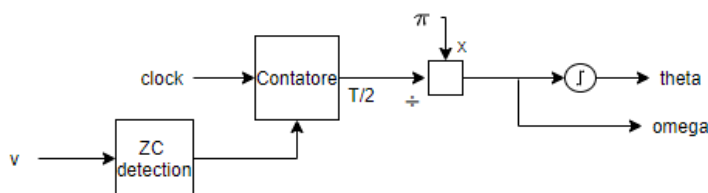


Figura 4.10: Schema a blocchi del metodo Zero Crossing proposto in letteratura.

### 4.3 Metodo di rilevamento del passaggio per lo zero

La terza alternativa presentata in questa tesi consiste in un metodo Non-PLL<sup>10</sup> che stima la frequenza e la fase a partire dalla misura del periodo, calcolato come tempo trascorso tra due passaggi per lo zero successivi. In inglese viene chiamato *Zero Crossing Method*, perciò d'ora in poi abbreviato con ZC.

Per la sua semplicità, il metodo ZC è largamente utilizzato tanto che esistono in mercato dei circuiti integrati che lo implementano (si veda il NE565 e il CD4046 della Texas Instruments [22] [23]). I vantaggi offerti da questo metodo sono:

- facilità di implementazione e basso costo computazionale;
- immunità alle variazioni di ampiezza del segnale;
- robustezza.

Gli svantaggi, invece:

- possiede un ritardo intrinseco di mezzo periodo di rete<sup>11</sup>;
- soffre la presenza di offset DC sul segnale ed eventuali rumori sovrapposti che causano passaggi per lo zero non desiderati.

Lo schema che si trova in letteratura è presentato in fig. 4.10 [19]. La totale mancanza di una qualsiasi logica di retroazione lo rende, però, così com'è, inutilizzabile. Si pensi, per esempio, ad un salto di frequenza: il ZC aggiusta la misura di frequenza nel semiperiodo successivo all'evento; però in tale intervallo transitorio integra il valore di pulsazione angolare precedente, accumulando uno sfasamento che poi non è più in grado di annullare. In virtù di questa considerazione, si propongono di seguito due soluzioni.

<sup>10</sup>In quanto non è presente un anello di controllo ad aggancio di fase. Si vedrà poi che la mancanza di tale regolatore renderà tale sistema molto robusto e prevedibile

<sup>11</sup>Basandosi sull'individuazione dei passaggi per lo zero, devo aspettare che questo evento sussista.

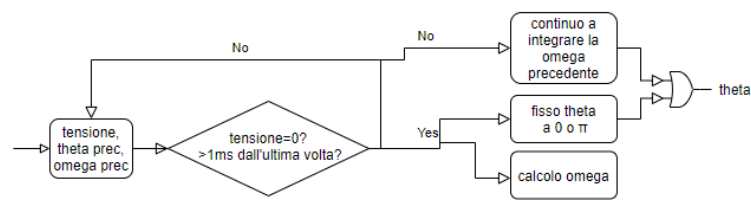


Figura 4.11: Diagramma a flusso del metodo ZC con la logica di controllo della fase.

### 4.3.1 Zero Crossing con controllo della fase

Il primo tipo di ZC che si propone aggiunge a quello di fig. 4.10 una logica che forza l'angolo  $\theta$  a 0 (o  $\pi$ ) quando la tensione passa per lo zero, a prescindere dal profilo di integrazione assunto nel semiperiodo precedente. Complessivamente si attua diagramma a flusso in fig. 4.11.

Praticamente si seguono questi step:

1. tramite la funzione *sign* di Matlab<sup>12</sup> si può rilevare il passaggio dello zero quando si verifica che il segno della tensione di ingresso è diverso da quello rilevato nell'istante di simulazione precedente. Si trascura l'evento se sono trascorsi meno di 1ms dall'ultimo passaggio per lo zero<sup>13</sup>. Quando si verifica questo evento vengono svolte le seguenti operazioni:
  - tramite la conoscenza dell'istante attuale e di quello in cui è avvenuto l'ultimo passaggio per lo zero si calcola il nuovo valore della pulsazione tramite  $\omega = \pi/\Delta t$ ;
  - dalla valutazione della pendenza del segnale si fissa l'angolo  $\theta$  a 0 (se la pendenza è positiva) o a  $\pi$  (se negativa);
  - si memorizza l'istante in cui accade il passaggio per lo zero che servirà nel semiperiodo successivo;
2. Se, nell'attuale istante di simulazione, il segnale è diverso da zero, si ricava theta integrando l'ultimo valore di omega calcolato. In questa circostanza, l'integrazione consiste semplicemente nell'implementare una funzione lineare con pendenza  $\omega$  e valore iniziale pari 0 o  $\pi$  a seconda dell'ultimo valore di  $\theta$  fissato di cui al punto 1.

Di seguito sono riportate le linee di codice che implementano questo metodo.

<sup>12</sup>Che restituisce il valore 1 se l'input è positivo, 0 se nullo e -1 se negativo.

<sup>13</sup>Se è presente un rumore sovrapposto al segnale, si potrebbero verificare oscillazioni attorno allo zero vicine tra loro che, se non trascurate, porterebbero a una misura errata della frequenza. Oppure immaginando che, nell'istante di simulazione in cui avviene il passaggio per lo zero, la tensione sia esattamente nulla, cioè inferiore alla sensibilità del processore, la funzione *sign* cambierebbe valore sia nello step in cui la tensione si annulla sia in quello successivo, seguendo la sequenza 1/0/-1 oppure -1/0/1: è necessario dunque trascurare il secondo evento.

```

function [omega,theta]=zero_crossing_detector_retroazionato(u,time)

persistent u_prec; %segnale all'istante precedente
persistent istante_p; %ultimo istante di zero crossing
persistent omega_p;
persistent theta_p; %valore di theta negli zero_Crossing = 0° o 180°
persistent zero_crossing; %=1 se attraverso con pendenza positiva,
                        %=-1 se attraverso con pendenza negativa,
                        %=0 se non sto attraversando

if isempty(u_prec)
u_prec=0;
istante_p=0;
omega_p=2*50*pi;
theta_p=0;
zero_crossing=0;
end

theta=0; %serve solo per inizializzare la variabile nel primo step

%% ZC detection
if(sign(u_prec)~= sign(u) && (time-istante_p)>0.001) %c'è il crossing
omega_p=pi/(time-istante_p);
istante_p=time;
if(sign(u)>sign(u_prec)) %attraversamento con pendenza positiva
zero_crossing=1;
else zero_crossing=-1; %attraversamento con pendenza negativa
end

else
zero_crossing=0; %non c'è il crossing
end

u_prec=u;
omega=omega_p;

%% calcolo theta

if (zero_crossing==0) %integro normalmente-->qui basta implementare una retta

```



```
theta=theta_p+omega*(time-istante_p);  
end  
if(zero_crossing==1)  
theta=0;  
theta_p=0;  
end  
if(zero_crossing==-1)  
theta=pi;  
theta_p=pi;  
end  
end
```

### 4.3.2 Zero Crossing con controllo della fase e con filtraggio della tensione

Tramite l'introduzione del controllo della fase presentata nel par. 4.3.1 si è creato uno schema robusto e prevedibile: come si vedrà nelle simulazioni presentate a fine capitolo, qualsiasi sia l'entità del disturbo<sup>14</sup> esso andrà a regime in un semiperiodo. Rimane, però, la sensibilità ad un offset DC<sup>15</sup> e ai rumori ad alta frequenza<sup>16</sup>.

Nel tentativo di risolvere questo problema, si propone l'introduzione in ingresso di un filtro del secondo ordine che, in via teorica, si vorrebbe fosse come quello presentato in fig. 4.12, in grado cioè di attenuare le componenti continue e quelle ad alta frequenza, mantenendo inalterate, in fase e in ampiezza, la fondamentale. La funzione di trasferimento del suddetto filtro è la seguente:

$$F(s) = k_f \frac{s}{(1 + s\tau_1)(1 + s\tau_2)}$$

Scegliendo  $k = 0.1$ ,  $\tau_1 = 0.1$  e  $\tau_2 = 0.001$  si ottiene il filtro presentato in fig. 4.13.

## 4.4 Confronto tra i vari metodi

Di seguito si presentano le simulazioni effettuate tramite il software Simulink in cui vengono utilizzati i quattro metodi di stima della fase sopra indicati, confrontandone le prestazioni in risposta a possibili eventi di rete. Sia nelle figure che nel testo successivo, si adottano i seguenti acronimi: IPB-PLL per il PLL che sfrutta la trasformata inversa

---

<sup>14</sup>Salto di fase, salto di frequenza o salto in ampiezza.

<sup>15</sup>Una traslazione verticale del segnale rende inutilizzabile questo metodo.

<sup>16</sup>Qui non si fa riferimento al fatto che la sovrapposizione di un rumore ad alta frequenza causi passaggi per lo zero vicini tra loro, in quanto sono già filtrati dalla logica che trascura un evento se non sono trascorsi 1ms dal precedente; ma al fatto che suddetto rumore potrebbe anticipare o ritardare l'istante in cui si ha il passaggio per lo zero.

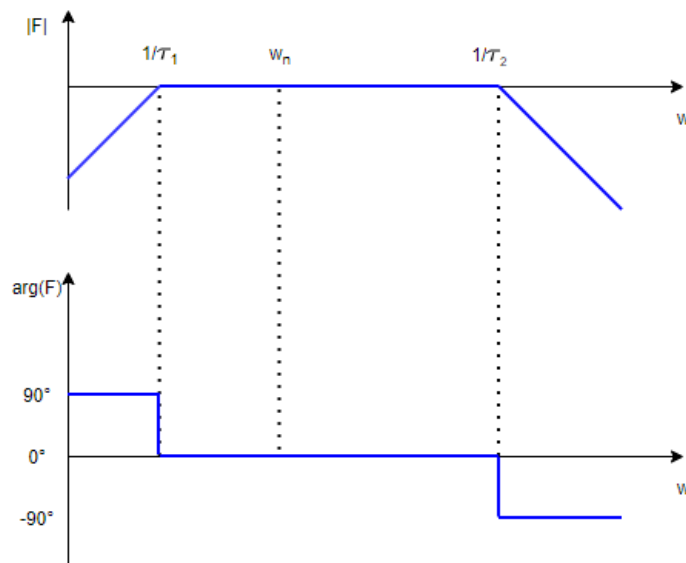


Figura 4.12: Diagramma asintotico di Bode del filtro  $F(s)$ .

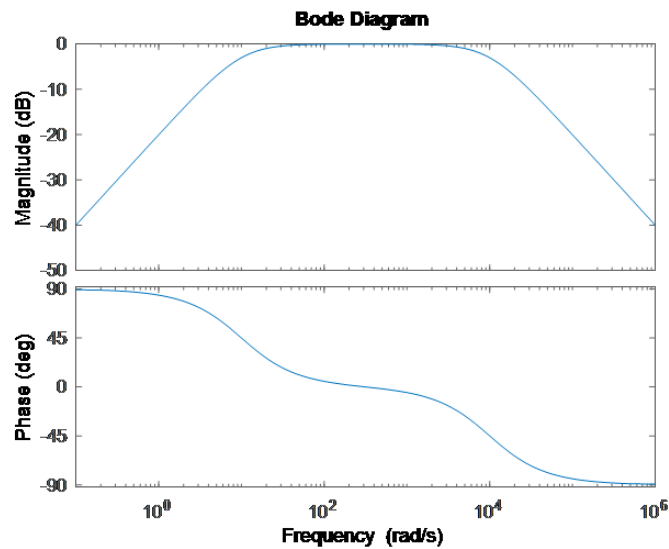


Figura 4.13: Diagramma di Bode del filtro  $F(s)$  scelto.

di Park; SOGI-PLL per quello che utilizza l'integratore del secondo ordine; ZC per il metodo di rilevamento del passaggio per lo zero con il controllo della fase; ZC-F per il metodo ZC con l'aggiunta del filtro.

#### 4.4.1 Filtraggio della frequenza

Prima di procedere con le simulazioni, è doveroso descrivere come è stata filtrata la misura di frequenza, sia per ottenere un valore meno oscillante di quello fornito direttamente dagli anelli di controllo, sia per rispettare le richieste della Norma CEI 0-21,

che impone di trascurare i transitori di frequenza inferiori ai 40ms.

Per fare ciò, in uscita ai IPB-PLL e SOGI-PLL, si è deciso di anteporre al segnale di frequenza fornito dal PLL un filtro passa basso con costante di tempo pari a 0.01 e, in cascata, un funzione Matlab ad-hoc qui di seguito riportata e descritta.

```
function y = pulisci_freq(u,time)

%questa funzione pulisce il segnale u dai transitori minori di 40ms

persistent u_prec;
persistent istante_prec; %ultimo istante in cui u=u_prec
persistent transitorio; %=1 quando sono in transitorio, se no =0

if isempty(u_prec)
u_prec=50;
istante_prec=0;
transitorio=0;
end

delta=0.001; %massima differenza per considerare il segnale invariato

if(abs(u-u_prec)<delta && transitorio==0) %il segnale non è cambiato
    u_prec=u;
end
if (abs(u-u_prec)>=delta && transitorio==0)%il segnale è appena cambiato
istante_prec=time;
transitorio=1;
end

if (transitorio==1 && (time-istante_prec)>=0.040)
transitorio=0;
u_prec=u;
end

y = u_prec;
end
```

Sinteticamente, tale funzione definisce la variabile *transitorio* che viene posta pari

a 1 nel momento in cui il segnale di ingresso cambia<sup>17</sup>. Dal momento in cui avviene la variazione del segnale  $u$  l'intervallo di transitorio dura 40ms, durante il quale si continua a dare in output il valore di  $u$  prima della variazione, chiamato  $u_{prec}$ , nell'attesa di verificare, in questi 40ms, se la variazione è transitoria o persistente. Ovviamente, questo causa un ritardo di 40ms nel segnale finale, ma ciò è accettabile dato che consente di evitare il continuo innesco di procedure come l'intervento di protezioni e la modifica della potenza massima scambiabile, che, altrimenti, interverrebbero in maniera intempestiva.

Per quanto riguarda i metodi ZC e ZC-F, avendo questi un transitorio di frequenza noto, lungo al massimo un semiperiodo, che è inferiore a 40ms, si è deciso di inserire solo la funzione *pulisci-freq* e non il filtro passa basso, il quale prolungherebbe inutilmente il transitorio.

Di seguito si distingueranno, quindi, i segnali "frequenza" e "frequenza filtrata".

#### 4.4.2 Simulazioni

##### Sim.1) Raggiungimento del regime con tensione nominale

La prima simulazione consiste nel fornire una tensione di rete nominale, ossia con frequenza pari a 50Hz e valore efficace di 230V, e analizzare la velocità con cui i sistemi vanno a regime.

In tutti i successivi grafici, per coerenza e chiarezza, le curve relative al IPB-PLL saranno di colore rosso, quelle relative al SOGI-PLL di colore azzurro, quelle relative al ZC di colore blu e quelle relative al ZC-F di color verde. Si trascurino le linee verticali dei grafici in cui si riporta l'errore di stima dell'angolo, dovute all'aver imposto la ciclicità tra 0 e  $2\pi$  degli integratori.

I grafici in fig. 4.14, riportano rispettivamente l'andamento dell'errore nella stima di  $\theta$ , la frequenza calcolata e quella filtrata. Si può osservare che i sistemi più pronti sono il IPB e lo ZC, seguiti da SOGI e ZC-F, che devono attendere che i filtri vadano a regime. Per lo stesso motivo anche la frequenza filtrata va a regime dopo circa mezzo secondo, nonostante quella calcolata si stabilizzi prima. Si possono considerare comunque tutti comportamenti accettabili in quanto 500ms costituiscono un transitorio trascurabile avendocelo solo in fase di avviamento.

D'ora in poi tutti gli eventi di rete simulati verranno studiati oltre i primi 500ms, dopo cioè che tutti i filtri presenti siano andati a regime.

**Osservazione:** questa simulazione è stata eseguita imponendo che la sinusoide di tensione di rete avesse fase nulla in  $t = 0s$ . La cosa importante è che il sistema risulta stabile anche se si impone una fase iniziale qualsiasi, tra 0 e  $2\pi$ , ovviamente con transitori

<sup>17</sup>Si considera cambiato se la variazione da quello nell'istante precedente è maggiore di  $\delta$ , in questo caso 0.001Hz.

più o meno lunghi. Questo è importante in quanto, nella pratica, non è nota la fase della tensione nell'istante di accensione dell'impianto.

##### **Sim.2) Salto in frequenza**

In questo caso si simula un salto della frequenza di rete da 50Hz a 48Hz., mantenendo l'ampiezza a valore nominale. In fig. 4.16 sono riportati i risultati ottenuti, che si possono sintetizzare nel seguente modo: la risposta più tempestiva nell'inseguimento della fase è fornita dai due metodi ZC che vanno a regime in un semiperiodo; a seguire il IPB-PLL e il SOGI, che va a regime in circa 0.2s. Le stesse considerazioni valgono per la misura della frequenza.

A titolo informativo, per avere un termine di confronto, un errore di stima dell'angolo pari a 0.05rad corrisponde ad un  $\cos\varphi = 0.99875$ .

##### **Sim.3) Salto in tensione**

In questa simulazione si genera un salto dell'ampiezza della tensione dal 100% del valore nominale al 85%, mantenendo la frequenza a 50Hz. Come si può osservare in fig. 4.18, il sistema ZC è totalmente immune alla variazione di ampiezza, come previsto. Il ZC-F, invece, ha un piccolo transitorio di assestamento dovuto al filtro in ingresso. Il più sensibile al salto di tensione è il IPB-PLL. Si noti dal confronto dei grafici rossi (IPB-PLL) di fig.4.18(b) e (c) l'importanza di un sistema di filtraggio della frequenza.

##### **Sim.4) Salto di fase**

In questa prova si è simulato un salto di fase di  $\pi/4$ , mantenendo ampiezza e frequenza nominali. In fig. 4.20 si possono apprezzare i comportamenti dei vari sistemi. In questo caso tutti e quattro i sistemi presentano una buona capacità di adattamento della fase; nonostante ciò, i due metodi PLL presentano un grosso svantaggio: la componente integrale del regolatore PI mantiene il transitorio di frequenza per un tempo prolungato, in questo caso circa 30÷40ms, sufficiente a far sì che anche il segnale di frequenza filtrata ne risenta, con conseguenze spiacevoli<sup>18</sup>. Al contrario, i metodi ZC e ZC-F trovano la nuova condizione di regime in mezzo semiperiodo, ossia circa 20ms: essendo questo transitorio inferiore ai 40ms di taratura del filtro posto sul segnale di frequenza, esso viene trascurato.

---

<sup>18</sup>Si ricorda che sulla base del segnale di frequenza filtrata agiscono tutte le logiche di protezione e di regolazione della potenza attiva previste dalla normativa e presentate al cap.5. In questo caso, ad esempio, si avrebbe uno scatto intempestivo del DDI.

**Sim.5) Presenza di armoniche**

In questa prova si simula una tensione contenente le seguenti armoniche: fondamentale a 50Hz e ampiezza nominale, 3°armonica con tensione di picco pari a 25V, 5°armonica a 17V e 7°armonica a 10V, per un THD complessivo pari al 9.7%<sup>19</sup> In fig. 4.22 si può apprezzare quanto indicato dalla letteratura scientifica, ossia: il IPB-PLL soffre la presenza di armoniche, sostanzialmente perchè la sua rapidità di risposta fa sì che sia in grado di seguire la variazione di fase introdotta dalle armoniche stesse<sup>20</sup>; il SOGI invece, è in grado di filtrare parzialmente il segnale<sup>21</sup>. Per avere un termine di paragone significativo, creando un segnale sinusoidale con l'angolo stimato dal IPB e dal SOGI si ottiene una senoide con THD pari rispettivamente a 3.0% e 1.1%. I metodi che si basano sul rilevamento dello zero non soffrono, invece, della presenza di armoniche<sup>22</sup>. Ad essere precisi il ZC-F si stabilizza con un errore non nullo, perché il filtro di cui al par. 4.3.2 introduce uno sfasamento alle armoniche superiori: l'entità di tale errore è comunque trascurabile, ricordando che uno sfasamento di 0.02rad corrisponde ad un  $\cos\varphi = 0.9998$ .

Da notare come la misura di frequenza fornita dal sistema IPB sia completamente inattendibile.

**Sim.6) Presenza di un rumore e di un offset**

Come ultima prova di confronto si sovrappone alla tensione nominale un disturbo casuale di ampiezza massima pari a 25V e una componente continua pari a 10V. Si conferma quanto ipotizzato all'inizio di questo capitolo: mentre IPB-PLL e ZC soffrono questo tipo di disturbo, il SOGI-PLL ha un buon comportamento e il ZC-F risulta praticamente insensibile.

**Conclusioni**

A conclusione delle suddette simulazioni si può sostenere che, come ipotizzato, i metodi ZC e ZC-F risultano quelli più robusti e prevedibili. In virtù del fatto che la tensione viene misurata, e quindi il segnale contiene necessariamente un disturbo, e che la tensione di rete potrebbe avere una componente omopolare, si preferisca il ZC-F a quello senza filtro. Nonostante il metodo IPB-PLL sia sufficientemente veloce a raggiungere

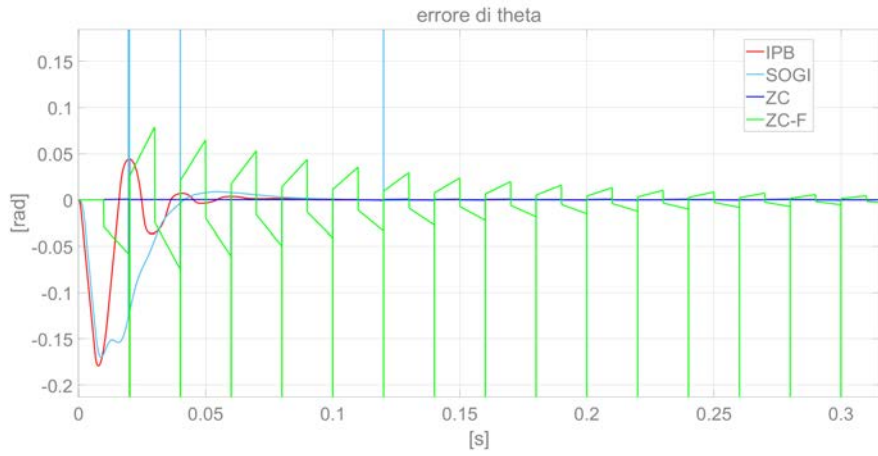
<sup>19</sup>Considerando che in BT sono ammesse distorsioni massime del 8%, si può considerare una prova rappresentativa, perché peggiorativa.

<sup>20</sup>Se ne potrebbe migliorare il comportamento diminuendo la banda passante del regolatore PI, comportando, però, un rallentamento notevole delle dinamiche legate alle simulazioni precedenti. Osservato, quindi, che la misura di frequenza è bene che sia il più rapida possibile, perché su di essa si basa il sistema di protezione, il valori dei guadagni proposti per il regolatore PI sono già da pensarsi come optimum tra prontezza e capacità filtrante.

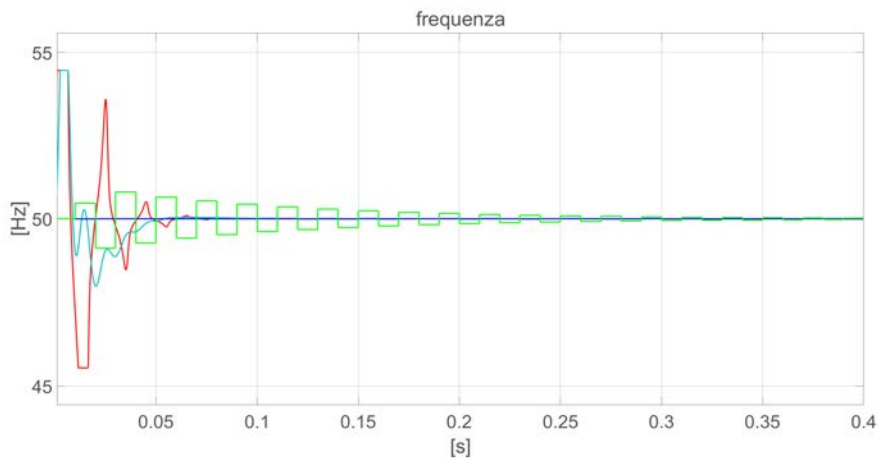
<sup>21</sup>Si potrebbe scegliere il parametro  $k$  di regolazione del SOGI più piccolo, perdendo però in prontezza nella risposta.

<sup>22</sup>In quanto tutte le armoniche si annullano nello stesso istante.

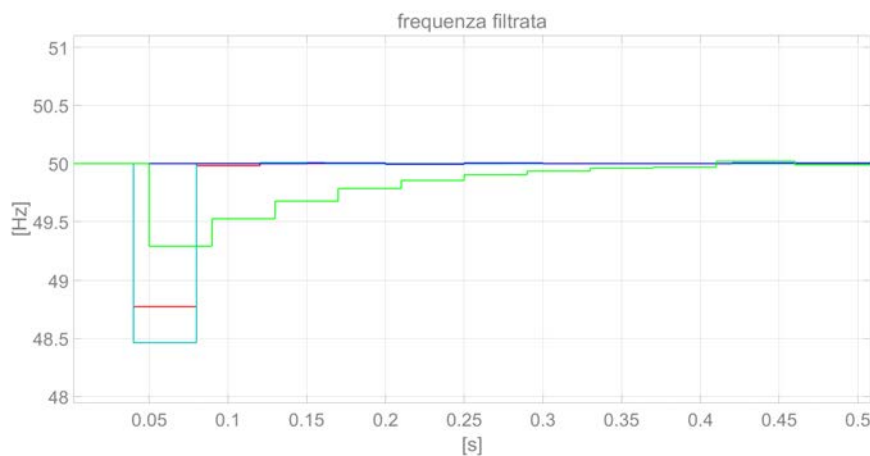
la stabilità dopo ai vari tipi di gradini (simulazioni 1÷4), la sua suscettibilità alle armoniche e ai disturbi non lo rende particolarmente sicuro per un ambiente come quello della bassa tensione. Un buon compromesso risulta essere il SOGI-PLL, che dimostra una miglior capacità di filtraggio a patto di una dinamica leggermente più lenta.



(a)



(b)



(c)

Figura 4.14: (Sim.1) Raggiungimento del regime con tensione nominale: (a) errore nella stima di theta, (b) calcolo della frequenza e (c) frequenza filtrata.



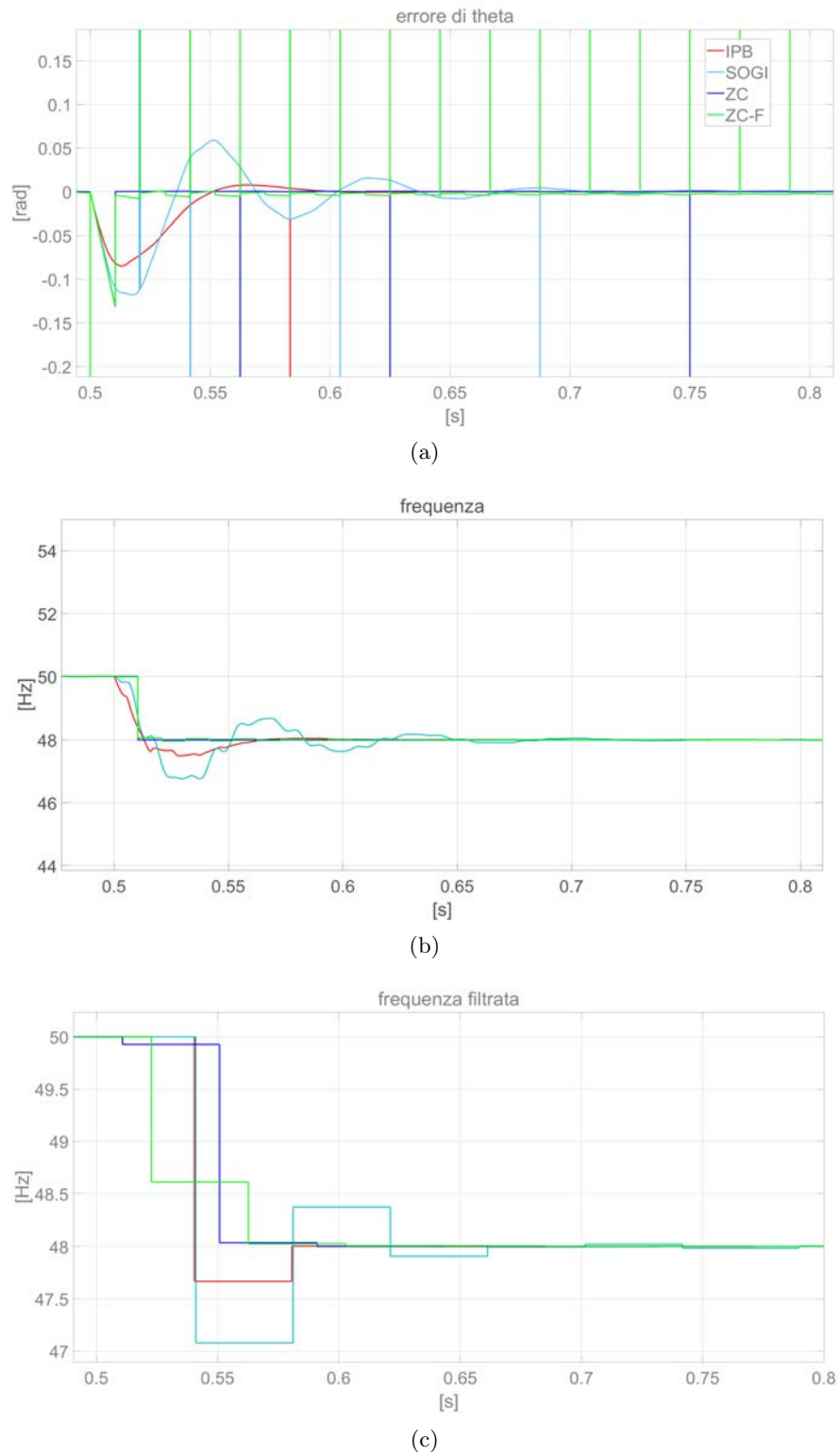
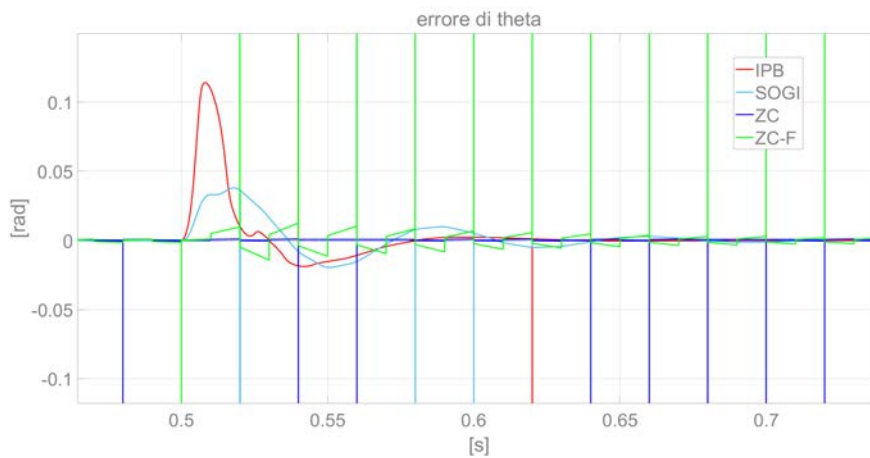
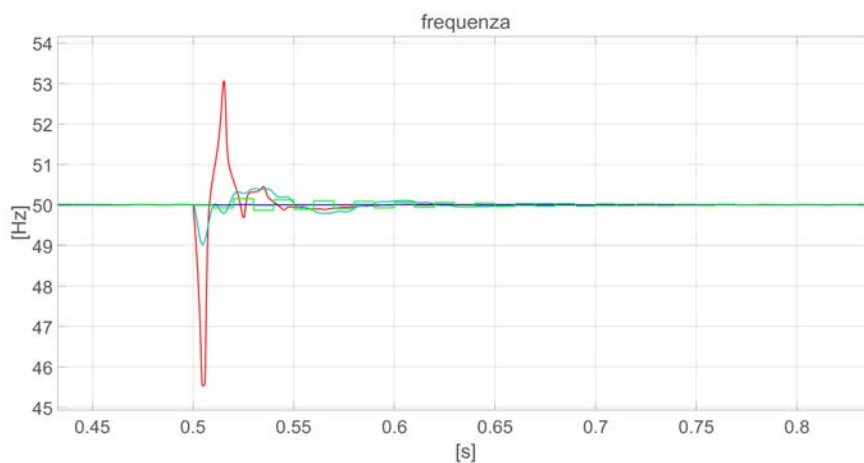


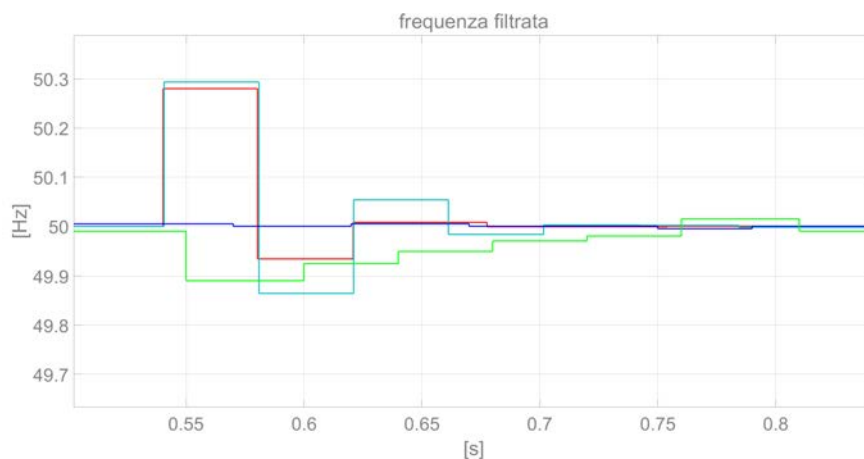
Figura 4.15: Sim.2) Salto di frequenza: (a) errore nella stima di theta, (b) calcolo della frequenza e (c) frequenza filtrata.



(a)

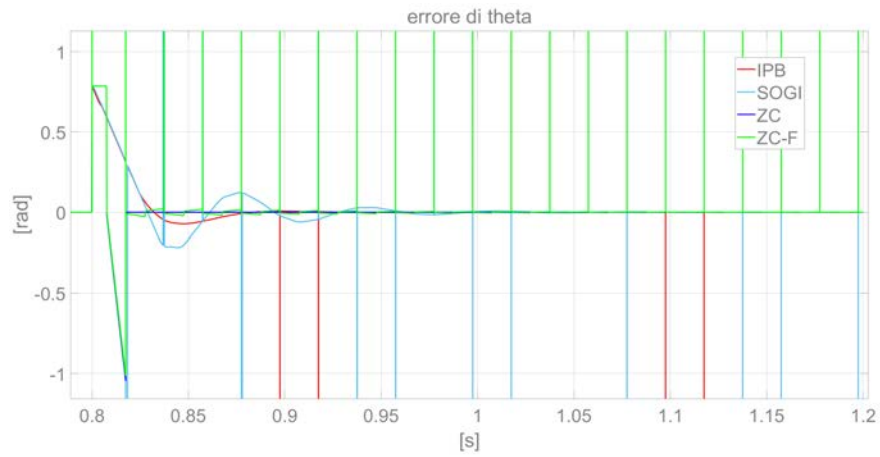


(b)

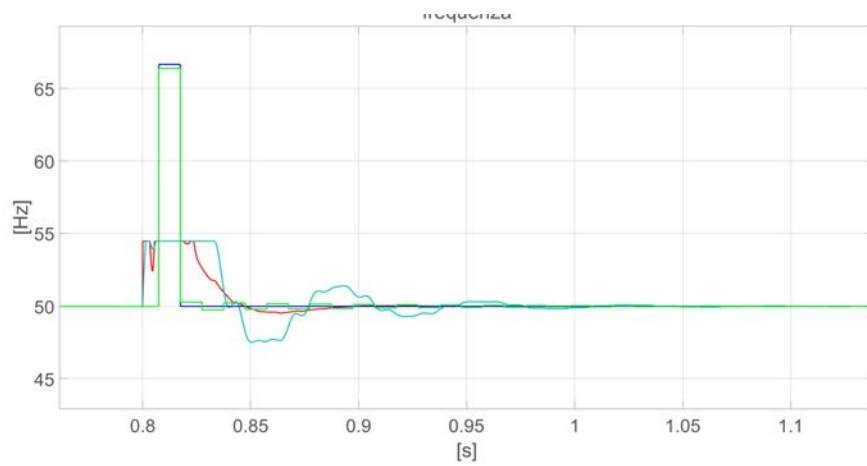


(c)

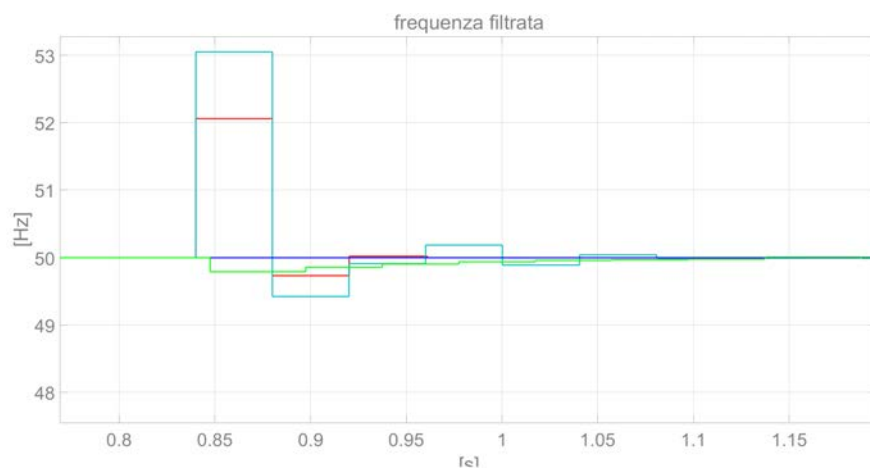
Figura 4.16: (Sim.3) Salto di tensione: (a) errore nella stima di theta, (b) calcolo della frequenza e (c) frequenza filtrata.



(a)

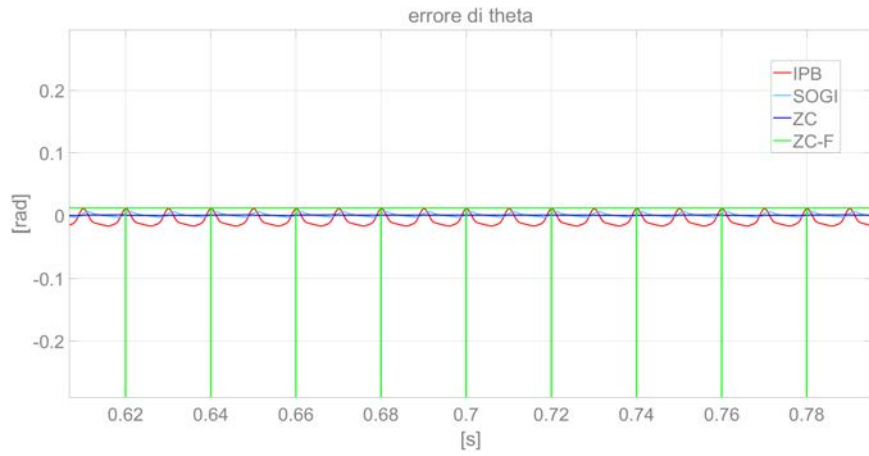


(b)

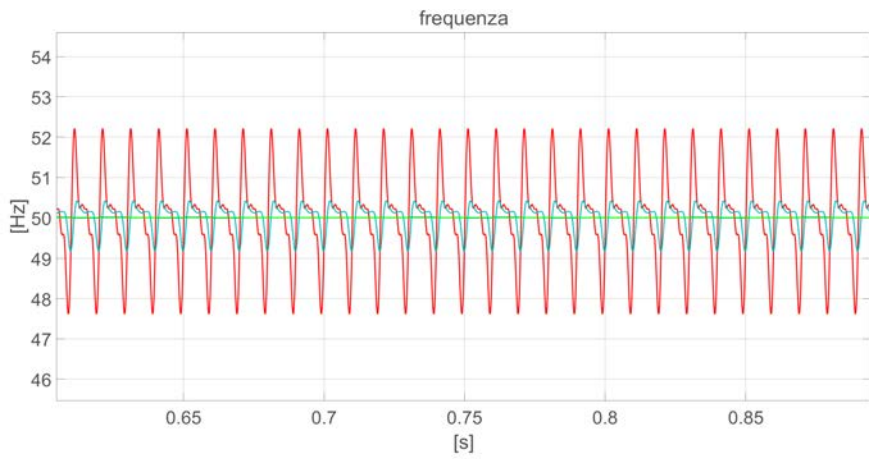


(c)

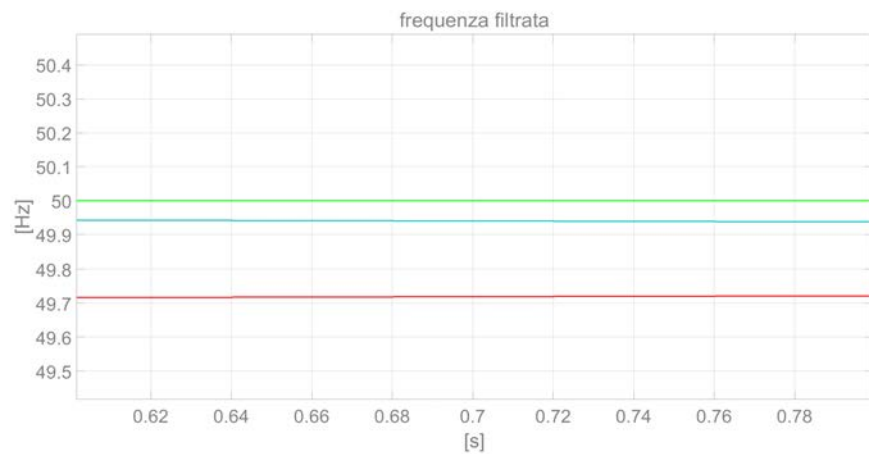
Figura 4.17: (Sim.4) Salto di fase: (a) errore nella stima di theta, (b) calcolo della frequenza e (c) frequenza filtrata.



(a)



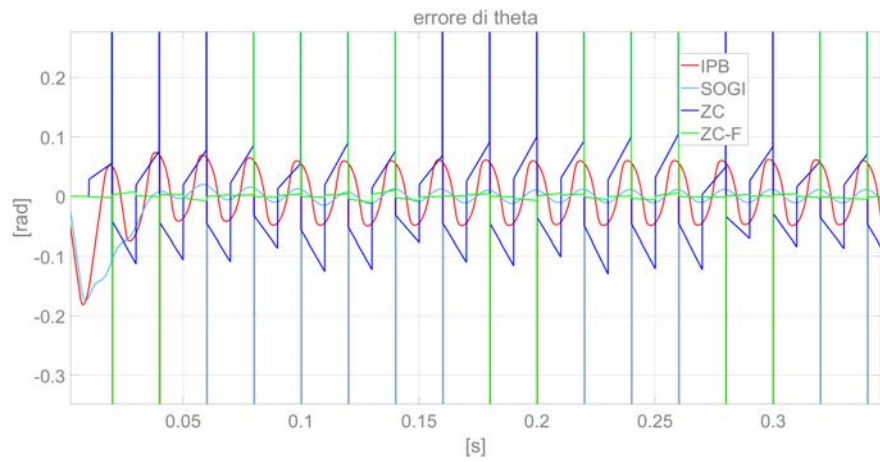
(b)



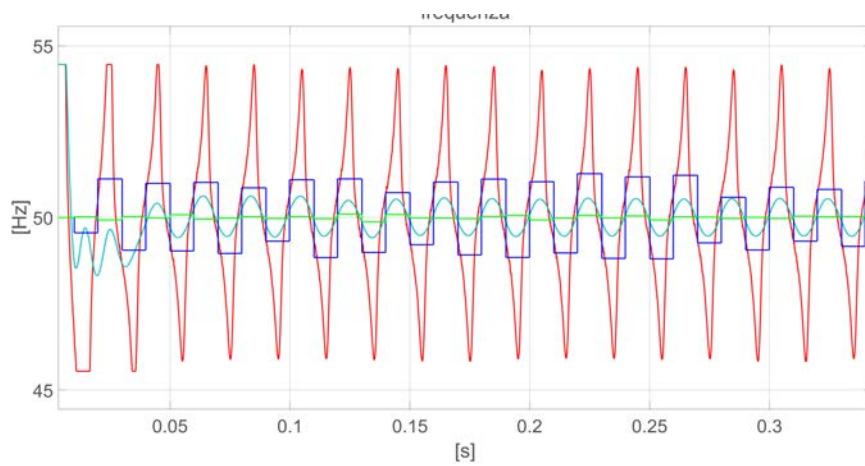
(c)

Figura 4.18: (Sim.5) Presenza di armoniche: (a) errore nella stima di theta, (b) calcolo della frequenza e (c) frequenza filtrata.

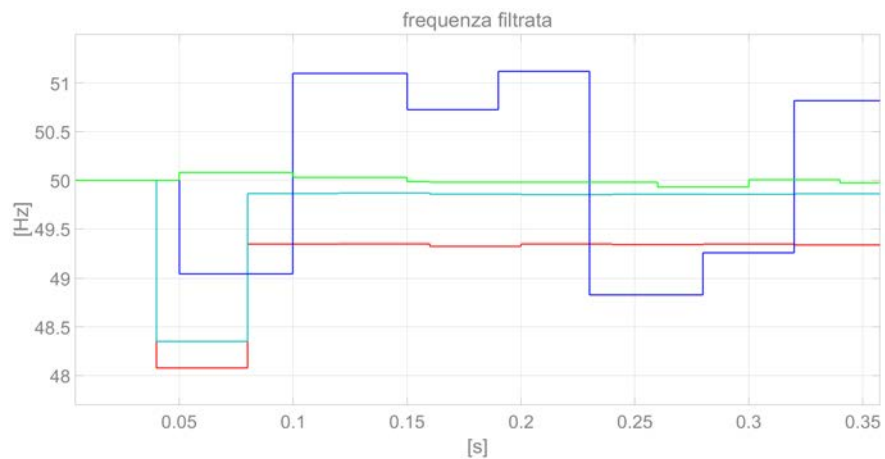
#### 4.4. CONFRONTO TRA I VARI METODI



(a)



(b)



(c)

Figura 4.19: (Sim.6) Presenza di un rumore casuale e di un offset DC: (a) errore nella stima di theta, (b) calcolo della frequenza e (c) frequenza filtrata.



## Capitolo 5

# Implementazione della logica del Sistema di Protezione di Interfaccia

Come introdotto nel par. 1.3, al raddrizzatore bidirezionale di un utente attivo connesso in bassa tensione compete anche tutta una serie di logiche di controllo e protezione, che prende il nome di *Sistema di Protezione di Interfaccia* (SPI)<sup>1</sup>. L'intero compito del SPI si esplica in due azioni: comandare l'apertura e/o la chiusura del Dispositivo di Interfaccia (DDI), impedendo che l'impianto alimenti isole indesiderate o guasti in rete, e il calcolo del riferimento di potenza massima scambiabile con la rete, in base alle condizioni di operatività. Si include in questo capitolo, inoltre, la descrizione del blocco che regola il fattore di potenza, non perché competa al SPI, bensì per affinità con le altre funzioni che verranno presentate di seguito, essendo anche questa un adeguamento alla norma CEI 0-21.

Si mostra in fig. 5.1 lo schema complessivo del SPI:

- dalle misure di ampiezza e frequenza si valuta se vengono rispettate le soglie di parallelismo: in tal caso in uscita il comando verde vale 1, altrimenti 0;
- tale comando è necessario per i tre blocchi centrali che gestiscono tre diverse condizioni di anomalia o di transizione: il *regime di sovra-frequenza*, *l'avviamento e la sincronizzazione* con la rete, *la riconnessione dopo un'interruzione*;
- questi tre blocchi forniscono dei limiti di potenza scambiabile tra rete e impianto: il minore (il più stringente) sarà utilizzato come riferimento (percorso rosso);
- la concatenazione dei blocchi *Soglie di parallelismo*, *Avviamento e sincronizzazione* e *Riconnessione da interruzione* costruisce l'input del blocco *SPI*, che verifica altre condizioni e crea il segnale di *Comando* per il DDI (percorso blu).

---

<sup>1</sup>Mentre per impianti di taglia maggiore il SPI è un dispositivo a parte, in questo caso, secondo la norma, è inglobabile nel sistema di controllo del RA.

In tutte le funzioni presentate in seguito si è cercato di adottare la medesima logica per la compilazione di tutte le variabili booleane, consistente nel porle uguali a 0 qualora l'azione fosse riconducibile all'apertura del DDI e, dualmente, lasciarle pari a 1 quando si dovesse intendere una condizione positiva, tale per cui il DDI possa rimanere in conduzione.

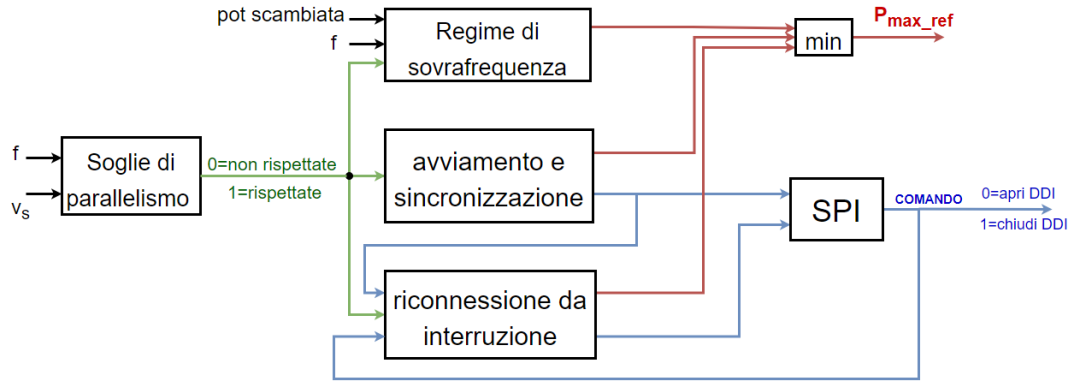


Figura 5.1: Schema a blocchi che descrive le funzioni del SPI.

Prima di continuare con la trattazione dei singoli blocchi, è da osservare che il tutto opera sulla base di tre misure:

**frequenza di rete:** la stima della frequenza di rete viene fornita dal sistema di rilevazione della fase (PLL), dopo essere stata opportunamente filtrata, nelle modalità descritte nel par. 4.4.1, in quanto la normativa chiede di trascurare transitori di frequenza inferiori ai 40ms<sup>(2)</sup>, al fine di evitare scatti inopportuni;

**potenza scambiata:** questo valore può essere facilmente stimato come prodotto<sup>3</sup> della tensione di riferimento del bus DC<sup>4</sup> e del valor medio della corrente  $i_d$ . In alternativa, si può utilizzare direttamente il riferimento di potenza, qualora vi fosse a valle un dispositivo – come l’inverter ad alta frequenza nei sistemi WTP – che controlla tale grandezza.

**ampiezza della tensione di rete:** <sup>5</sup> tale valore è direttamente fornito dai sistemi PLL (si veda ad esempio la fig. 4.2); nel caso si utilizzassero altri metodi che non forniscono questa misura – come il sistema di rilevamento della fase ZC – si propone di seguito una funzione *ad hoc*.

<sup>2</sup>Si vedrà che questa durata è molto più piccola rispetto alle tempistiche previste dalla norma sull'intervento del SPI.

<sup>3</sup>Ipotizzo il RA con rendimento unitario.

<sup>4</sup>Ipotizzando che il sistema di controllo della tensione mantenga il valore medio di  $v_d$  sufficientemente stabile attorno a quello di riferimento.

<sup>5</sup>In alternativa si può misurare il valore efficace, ma con un maggior costo computazionale.



---

## Funzione per il calcolo dell'ampiezza della tensione

Per calcolare il valore di picco della tensione, si opera innanzitutto il quadrato del segnale di misura di  $v_s$ , cosicché da avere solo valori positivi e dimezzare il tempo di aggiornamento del valore massimo<sup>6</sup>. Quindi si eseguono i seguenti step:

**step 1:** vengono definite delle variabili persistenti in cui si mantengono in memoria il valore massimo ( $max$ ) assunto dal segnale di ingresso nell'attuale semiperiodo, il valore di picco del semiperiodo precedente ( $max\_p$ ) e la variabile booleana *aggiornato* che assume il valore 1 quando aggiorno  $max\_p$  con il valore di  $max$ .

**step 2:** finché il segnale non supera una certa soglia (qui impostata a 100) non ha senso cercare il massimo e non si fa nulla;

**step 3:** quando il segnale ha superato la soglia sopracitata allora tramite un ciclo if si modifica la variabile  $max$  salvando in essa il valore di picco calcolato nell'attuale semiperiodo;

**step 4:** quando l'input torna ad essere inferiore a 100 si aggiorna il valore  $max\_p$  con quello di  $max$  e si reiposta  $max$  al valore iniziale<sup>7</sup>; ponendo la variabile *aggiornato* pari a 1 non si ripete questo step fino alla fine del successivo semiperiodo;

**step 5:** l'output è calcolato come la radice della variabile  $max\_p$ ; questa funzione ha un ritardo intrinseco di un semiperiodo.

Si riportano le linee di codice:

```
function v_max_vero = calcolo_max_tensione(v_quadrato)

persistent max_p;
persistent max;
persistent aggiornato;

if isempty(max_p)
max_p=0;
max=100; %ossia 10^2 volt, sotto i quali non si cerca il max
aggiornato=0;
end

if(v_quadrato>100) %ha senso cercare il max
if(v_quadrato>max)
```

---

<sup>6</sup>Raddrizzando la sinusoide si può calcolare il valore di picco ogni semiperiodo.

<sup>7</sup>Un qualsiasi valore basso, qui scelto 100, in modo che possa riaggiornarsi nel semiperiodo successivo

```
max=v_quadrato;
aggiornato=0; %vale 1 se ho messo il max in max_p
end
end

if(v_quadrato<100 && aggiornato==0)
max_p=max;
max=100;
aggiornato=1; %ho già aggiornato il valore, ora basta per un semiperiodo
end

v_max_vero=sqrt(max_p);
end
```

## 5.1 Quadro normativo di interesse

In questo paragrafo si cercherà di condensare tutte le informazioni contenute nella norma CEI 0-21 [4] utili a comprendere le logiche e i valori utilizzati nello schema in fig. 5.1.

Innanzitutto la normativa prevede tre condizioni di funzionamento anormali: avviamento e sincronizzazione, riconnessione da interruzione e ripristino del normale funzionamento dopo un transitorio da sovra-frequenza. Tutte queste devono poter avvenire solo qualora la tensione di rete si mantenga stabile entro questi limiti:

$$85\%V_n \leq V_s \leq 110\%V_n$$
$$49.9Hz \leq f_s \leq 50.1Hz \quad (5.1)$$

Questa condizione sarà valutata dal blocco *Soglie di parallelismo*. La norma, quindi, continua specificando:

**Avviamento e sincronizzazione:** si intende una qualsiasi riconnessione dell'impianto in seguito a distacchi previsti e non dipendenti dall'intervento delle protezioni<sup>8</sup>. L'operazione è consentita se la condizione 5.1 è rispettata per almeno 30s continuativi. Dall'istante di avviamento la potenza massima scambiabile deve essere fatta aumentare da 0 a  $P_n$  con un gradiente massimo di  $0.2P_n/min$ .

**Riconnessione da interruzione:** la riconnessione conseguente all'intervento delle protezioni di interfaccia è consentita se la condizione 5.1 è rispettata per almeno 300s

---

<sup>8</sup>Esempi: avviamento dell'impianto fotovoltaico al mattino, riconnessione dopo una manutenzione, etc.

Protezione	Soglia	Tempo di Intervento <sup>12</sup>
Massima tensione 59.S1	$1.1V_n$	massimo 603s
Massima tensione 59.S2	$1.15V_n$	0.2s
Minima tensione 27.S1	$0.85V_n$	1.5s
Minima tensione 27.S2	$0.15V_n$	nullo
Massima frequenza 81>.S1	$50.2\text{Hz}V_n$	0.1s
Minima frequenza 81<.S1	$49.8\text{Hz}V_n$	0.1s
Massima frequenza 81>.S2	$51.5\text{Hz}V_n$	0.1s oppure 1s
Minima frequenza 81<.S2	$47.5\text{Hz}V_n$	0.1s oppure 4s

Tabella 5.1: Soglie di intervento del SPI. Gli utenti connessi tramite generatori statici devono prevedere la possibilità di scegliere tra le soglie 81.S1 (soglia stretta) e 81.S2 (soglia larga).

e, anche in questo caso, la potenza scambiabile deve aumentare con un gradiente non superiore a  $0.2P_n/min$ .

**Ripristino da sovra-frequenza<sup>9</sup>:** se le condizioni 5.1 vengono rispettate per almeno 300s, si può ripristinare l'ordinario regime di produzione con un gradiente positivo massimo pari al 20% del valore di potenza prodotta prima dell'evento<sup>10</sup> al minuto. Durante la condizione di sovra-frequenza è previsto anche un controllo della potenza attiva, che verrà descritto direttamente al par. 5.2.5.

In secondo luogo, il sistema di controllo dell'inverter ha il compito di svolgere anche le azioni del Sistema di Protezione di Interfaccia (SPI), ossia di verificare, con continuità, che la tensione di rete rispetti le soglie, sia in ampiezza che in frequenza, riportate in tab. 5.1<sup>11</sup>: in caso in cui almeno una soglia non venisse rispettata, va comandata l'apertura del DDI con un ritardo intenzionale opportuno. La norma, inoltre, prevede che il DDI possa essere comandato anche dal segnale di teledistacco e da una rete di comunicazione. Lo schema logico dell'intervento del DDI è riassunto in fig. 5.2.

## 5.2 Descrizione dei singoli blocchi

Nei seguenti paragrafi si vuole descrivere le funzioni create con il software MATLAB Simulink per implementare le procedure descritte sopra.

<sup>10</sup>Ossia quando sono stati superati i 50.2Hz.

<sup>11</sup>La possibilità di rimanere connessi in soglia larga è stata introdotta da pochi anni per evitare che i generatori si staccassero facilmente in seguito a guasti in rete, portando ad un'ulteriore perdita di potenza immessa. Se da un lato si è migliorata la stabilità del sistema, dall'altro si è incrementata la probabilità della creazione di isole indesiderate, tanto che è stato necessario aggiornare la Norma CEI 0-16 con le cosiddette protezioni anti-islanding.

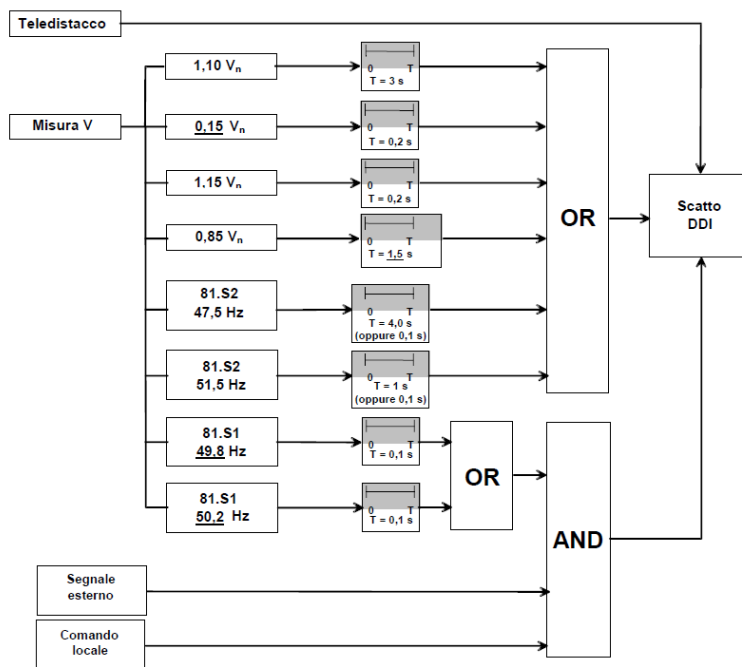


Figura 5.2: Schema a blocchi dell'intervento del SPI.

### 5.2.1 Blocco: Soglie di parallelismo

Come indicato sopra, tutte e tre le procedure di ritorno a una condizione di normale funzionamento si possono iniziare se e solo se è verificata per un certo intervallo di tempo la condizione 5.1. Per questo motivo si è creato una funzione che verifica esattamente questo, sulla base delle misure di frequenza e di ampiezza della tensione: l'unica variabile in output è chiamata *soglie\_rispettate* e vale 1 se la 5.1 è soddisfatta, altrimenti 0<sup>13</sup>. Lo script della funzione è il seguente:

```
function soglie_rispettate = soglie_parallelismo(v_grid_max,freq)

vmax=230*1.1*sqrt(2);
vmin=230*0.85*sqrt(2);
fmax=50.1;
fmin=49.9;

if(v_grid_max<=vmax && v_grid_max>=vmin && freq<=fmax && freq>=fmin)
    soglie_rispettate=1;
else
    soglie_rispettate=0;
```

<sup>13</sup>Si ricorda che si cerca di attribuire alle variabili booleane il valore 0 quando il loro significato riporta all'apertura del DDI, altrimenti si mantiene il valore 1.

```
end
end
```

### 5.2.2 Blocco: avviamento e sincronizzazione

L'avviamento e la sincronizzazione è gestita da una funzione che ha come input il segnale *soglie\_rispettate* e quello di clock. Innanzitutto vengono inizializzate delle variabili persistenti:

- *abilita\_avviamento* che inizialmente è nulla, poi, una volta effettuato l'avviamento viene posta a 1;
- *istante\_p\_soglie* in cui si salva l'ultimo istante in cui non vengono rispettate le soglie di parallelismo: confrontandola con il clock si può capire se sono state rispettate le condizioni 5.1 per almeno 30s;
- *istante\_avvio* in cui si memorizza l'istante in cui avviene la sincronizzazione, tramite il quale si può gestire il controllo a rampa della potenza;
- *pmax\_calcolata* in cui si salva il limite di potenza che, appunto, è nullo inizialmente, poi cresce a rampa nei primi 300s dopo l'avviamento e infine si stabilizza al valore nominale.

La funzione è costituita sostanzialmente da due cicli if: il primo analizza il segnale *soglie\_parallelismo* finché questo non rimane pari a 1 per 30s<sup>14</sup>; il secondo implementa la crescita a rampa del limite di potenza. Gli output sono le variabili *abilita\_avviamento* e *p\_max*. Di seguito le linee di codice utilizzate:

```
function [abilita_avviamento,p_max] =
    avviamento_sincronizzazione(soglie_parallelismo,time)

persistent istante_p_soglie;
persistent abilita_avviamento_p;
persistent istante_avvio;
persistent pmax_calcolata;

    if isempty(istante_p_soglie)
        istante_p_soglie=0;
        abilita_avviamento_p=0;
        istante_avvio=0;
        pmax_calcolata=0;
```

---

<sup>14</sup>Dopo di che la variabile *abilita\_avviamento* sarà posta pari a 1 e non si entrerà più in tale ciclo.

```

        end

%%
if(abilita_avviamento_p==0)
    if(soglie_parallelismo==0)
        istante_p_soglie=time;
    end

    if(time-istante_p_soglie>=30) %se sono passati 30s dentro le soglie
        abilita_avviamento_p=1;
        istante_avvio=time;
    end
end

if(abilita_avviamento_p==1 && (time-istante_avvio)<=300 )
    pmax_calcolata=0.2*3300*(time-istante_avvio)/60;
end

abilita_avviamento=abilita_avviamento_p;
p_max=pmax_calcolata;
end

```

### 5.2.3 Blocco: riconnessione da interruzione

Questo blocco gestisce la riconnessione dopo l'intervento dei dispositivi di protezione di interfaccia; esso sfrutta i seguenti input: la retroazione<sup>15</sup> del segnale *comando* con cui il blocco SPI gestisce il DDI<sup>16</sup>; il segnale *soglie\_parallelismo*; il clock e la retroazione<sup>17</sup> del segnale *abilita\_avviamento*, che serve semplicemente per discriminare se il *comando* è nullo perchè l'impianto deve ancora essere avviato o per un intervento del DDI.

La funzione sfrutta delle variabili persistenti che sono corrispondenti, nel significato, a quelle del paragrafo precedente: *istante\_p\_soglie*, *abilita\_riconnessione\_p*, *istante\_riconnessione* e *pmax\_calcolata*. Nel momento in cui *comando*=0 e *abilita\_avviamento*=1, ossia il DDI ha aperto, si inizia a controllare l'input *soglie\_parallelismo*: quando tale variabile persiste pari a 1 per 300s si pone *abilita\_riconnessione*=1 e si implementa l'aumento a rampa della potenza limite. Lo script è riportato di seguito:

<sup>15</sup>Nello schema Simulink va ritardata per evitare anelli istantanei.

<sup>16</sup>Più precisamente, bisognerebbe considerare direttamente lo stato del DDI, essendo questo comandabile anche da parti esterne, come il telecontrollo, e non solo dal SPI; ma, siccome basterebbe nella pratica fare il prodotto logico fra i vari segnali di comando, qui, per semplicità, si è pensato di retroazionare direttamente l'uscita del SPI.

<sup>17</sup>Come prima, ritardata.

## 5.2. DESCRIZIONE DEI SINGOLI BLOCCHI

---

```
function [abilita_riconnessione,p_max] =
riconnessione_da_interruzione(abilita_avviamento,soglie_parallelismo,time,comando)

persistent istante_p_soglie;
persistent abilita_riconnessione_p;
persistent istante_riconnessione;
persistent pmax_calcolata;

    if isempty(istante_p_soglie)
        istante_p_soglie=0;
        abilita_riconnessione_p=1;
        istante_riconnessione=0;
        pmax_calcolata=0;
    end
%%
if(comando==0 && abilita_avviamento==0)
    abilita_riconnessione_p=1;
end

if(abilita_avviamento==1)
    if(comando==0 && abilita_riconnessione_p==1)
        abilita_riconnessione_p=0; %così il giro dopo non ripeto questo if
    end
end

%%
if(abilita_riconnessione_p==0)
    if(soglie_parallelismo==0)
        istante_p_soglie=time;
    end

    if(time-istante_p_soglie>=300)
        abilita_riconnessione_p=1;
        istante_riconnessione=time;
    end
end

%%
```

```

if(abilita_riconnessione_p==1 && (time-istante_riconnessione)<=300 )
pmax_calcolata=0.2*3300*(time-istante_riconnessione)/60;
end

abilita_riconnessione=abilita_riconnessione_p;
p_max=pmax_calcolata;

end

```

#### 5.2.4 Blocco: SPI

Nel blocco chiamato semplicemente *SPI*, viene implementato il controllo delle soglie di tab. 5.1. Lo scopo è quello di sintetizzare il segnale *comando* che gestisce il DDI<sup>18</sup>.

Innanzitutto, si analizzano le variabili provenienti dai due blocchi precedenti – *abilita\_riconnessione* e *abilita\_avviamento* –: se almeno una delle due è nulla allora il DDI deve restare aperto senza nessun altro controllo.

Se ciò non è verificato si procede con la verifica delle soglie; per ognuna di esse vengono definite le variabili *allarme\_nome-soglia*, *istante\_allarme\_nome-soglia* e *comando\_nome-soglia* e si impostano due cicli if: nel momento in cui una soglia viene superata, la variabile "allarme" viene posta uguale a 0 e si memorizza l'istante in cui ciò accade; quindi, nell'istante successivo si entra nel secondo if in cui si attende il ritardo intenzionale previsto, al termine del quale la variabile *comando\_nome-soglia* viene posta pari a 0. Fatto ciò per ogni tipo di soglia, il segnale *comando* è calcolato come prodotto dei segnali di comando delle singole soglie, cosicché sia sufficiente che una sola soglia non venga rispettata per far scattare il DDI. In conclusione si ripristinano le variabili "allarme" al valore unitario, per poter ricominciare lo script dopo una futura altra interruzione.

Le linee di codice sono:

```

function comando =
SPI(v_grid_max, freq, time, abilita_avviamento, abilita_riconnessione)

persistent allarme_tensione_max_1;
persistent istante_allarme_tensione_max_1;
persistent allarme_tensione_max_2;
persistent istante_allarme_tensione_max_2;

```

<sup>18</sup>In cui lo 0 comanda l'apertura e 1 la chiusura.



```
persistent allarme_tensione_min_1;
persistent istante_allarme_tensione_min_1;
persistent allarme_tensione_min_2;
persistent istante_allarme_tensione_min_2;
persistent allarme_freq_max;
persistent istante_allarme_freq_max;
persistent allarme_freq_min;
persistent istante_allarme_freq_min;

        if(isempty(istante_allarme_tensione_max_1))
            allarme_tensione_max_1=1; %di default metto gli allarmi disattivate con
            istante_allarme_tensione_max_1=0;
            allarme_tensione_max_2=1;
            istante_allarme_tensione_max_2=0;
            allarme_tensione_min_1=1;
            istante_allarme_tensione_min_1=0;
            allarme_tensione_min_2=1;
            istante_allarme_tensione_min_2=0;
            allarme_freq_max=1;
            istante_allarme_freq_max=0;
            allarme_freq_min=1;
            istante_allarme_freq_min=0;
        end

%%
if(abilita_avviamento==0 || abilita_riconnessione==0)
    comando=0;
    allarme_tensione_max_1=1;
    allarme_tensione_max_2=1;
    allarme_tensione_min_1=1;
    allarme_tensione_min_2=1;
    allarme_freq_max=1;
    allarme_freq_min=1;

else

%SOGLIE:
max_tensione_1=1.1*230*sqrt(2);
```

```
max_tensione_2=1.15*230*sqrt(2);
min_tensione_1=0.85*230*sqrt(2);
min_tensione_2=0.15*230*sqrt(2);

%soglia stretta freq
%max_freq=50.5;
%min_freq=49.5;

%soglia larga freq
max_freq=51.5;
min_freq=47.5;

if(v_grid_max>max_tensione_1 && allarme_tensione_max_1==1)
allarme_tensione_max_1=0; %zero domaninate = c'è un problema!
istante_allarme_tensione_max_1=time;
end

if(allarme_tensione_max_1==0 && (time-istante_allarme_tensione_max_1)>=1)
comando_tensione_max_1=0;
else comando_tensione_max_1=1;
end

if(v_grid_max>max_tensione_2 && allarme_tensione_max_2==1)
allarme_tensione_max_2=0; %zero domaninate = c'è un problema!
istante_allarme_tensione_max_2=time;
end

if(allarme_tensione_max_2==0 && (time-istante_allarme_tensione_max_2)>=0.2)
comando_tensione_max_2=0;
else comando_tensione_max_2=1;
end

if(v_grid_max<min_tensione_1 && allarme_tensione_min_1==1)
allarme_tensione_min_1=0; %zero domaninate = c'è un problema!
istante_allarme_tensione_min_1=time;
end

if(allarme_tensione_min_1==0 && (time-istante_allarme_tensione_min_1)>=1.5)
```

```
comando_tensione_min_1=0;
else comando_tensione_min_1=1;
end

if(v_grid_max<min_tensione_2 && allarme_tensione_min_2==1)
allarme_tensione_min_2=0; %zero domaninate = c'è un problema!
istante_allarme_tensione_min_2=time;
end

if(allarme_tensione_min_2==0 && (time-istante_allarme_tensione_min_2)>=0.2)
comando_tensione_min_2=0;
else comando_tensione_min_2=1;
end

if(freq>max_freq && allarme_freq_max==1)
allarme_freq_max=0; %zero domaninate = c'è un problema!
istante_allarme_freq_max=time;
end

if(allarme_freq_max==0 && (time-istante_allarme_freq_max)>=0.1)
comando_freq_max=0;
else comando_freq_max=1;
end

if(freq<min_freq && allarme_freq_min==1)
allarme_freq_min=0; %zero domaninate = c'è un problema!
istante_allarme_freq_min=time;
end

if(allarme_freq_min==0 && (time-istante_allarme_freq_min)>=0.1)
comando_freq_min=0;
else comando_freq_min=1;
end

comando=comando_tensione_max_1*comando_tensione_max_2*comando_tensione_min_1*
comando_tensione_min_2*comando_freq_max*comando_freq_min;
```

end

end

### 5.2.5 Blocco: Ripristino del normale funzionamento da transitorio di sovra-frequenza

Secondo quanto descritto nell'allegato F della norma CEI 0-21, gli utenti attivi oltre gli 800W devono partecipare al controllo della frequenza, quando questa supera la soglia di 50,2Hz, adeguando il limite di potenza immessa in rete secondo la seguente logica.

Siano definiti:

- Statismo s: valore percentuale compreso tra il 2% e il 12% che indica la variazione percentuale della frequenza che porta ad una diminuzione del 100% della potenza immessa; di default la norma consiglia 2.6% ossia la potenza immessa si annulla se la frequenza oltrepassa di 1.3Hz il valore limite;
- *pot\_istante\_superamento*: potenza istantanea immessa in rete nell'istante in cui la frequenza supera i 50,2Hz; se in quel momento l'utente sta assorbendo potenza tale valore è nullo;
- *pot\_limite\_minimo*: potenza minima raggiunta durante il transitorio di sovra-frequenza, definita univocamente da *pot\_istante\_superamento*, dallo statismo s impostato e dall'entità della sovra-frequenza, misurata rispetto alla soglia di attivazione (50,2 Hz), tramite la:

$$pot\_limite\_minimo = pot\_istante\_superamento \left( 1 - \frac{f_{max} - 50.2}{1.3} \right)$$

avendo scelto  $s=2.6\%$ . Si noti come conti la massima sovra-frequenza, rispetto ai 50.2Hz, e non quella istantanea: ciò comporta che nel transitorio il limite di potenza possa solo diminuire.

Solo quando le soglie 5.1 vengono rispettate per più di 300s, si può ripristinare il regime di produzione, aumentando il limite di potenza erogabile secondo la combinazione dei due seguenti profili:

- riportare il limite di potenza al valore *pot\_istante\_superamento* con un gradiente compreso tra il 5% $P_n$  e il 20% della *pot\_istante\_superamento* al minuto, impiegandoci cioè almeno 5 minuti;
- se non si è ancora raggiunto il valore di  $P_n$ , si può continuare con lo stesso gradiente o con un gradiente comunque inferiore al 20% $P_n$  al minuto.

É interessante osservare che la soglia di sovra-frequenza (50.2Hz) non coincida con il limite superiore delle soglie di parallelismo (50.1Hz): questo perché si attende che la rete ritorni stabilmente ad un regime che sia capace di gestire un nuovo aumento della potenza immessa; se i due limiti coincidessero si potrebbero verificare situazioni cicliche spiacevoli<sup>19</sup> come: sovra-frequenza → regolazione della potenza attiva → ripristino della frequenza corretta → aumento della potenza in rete → di nuovo sovra-frequenza e così via.

La procedura appena descritta viene implementata tramite il seguente script:

```
function p_max = sovrafrequenza(freq, pot,soglie_parallelismo,time)

persistent pot_istante_superamento;
persistent pot_limite_minimo;
persistent pot_limite;    %valore limite cresce nella fase di ripristino
persistent regime_sovrafreq;    %=0 in condizioni normali,
                                %=1 quando sono in regime di sovrafrequenza
persistent istante_p_soglie;
persistent  abilita_ritorno_regime; %=1 quando posso tornare a regime
persistent  istante_ritorno_regime;

if isempty(pot_istante_superamento)
    pot_istante_superamento=0;
    pot_limite=0;
    pot_limite_minimo=3300;%di default è la pot nominale
    regime_sovrafreq=0;
    istante_p_soglie=0;
    abilita_ritorno_regime=0;
    istante_ritorno_regime=0;
end

if(pot>0) %sto assorbendo potenza, non faccio controllo pot attiva
    pot_limite_minimo=0;
    p_max=0;
    pot_limite=0;

else

    if(freq>50.2 && regime_sovrafreq==0)
```

---

<sup>19</sup>Soprattutto in reti deboli.

```

regime_sovrafreq=1;
pot_istante_superamento=abs(pot);
abilita_ritorno_regime=0;
pot_limite=0;
end

if (regime_sovrafreq==1)
limite_pot_istantaneo=pot_istante_superamento*(1-(freq-50.2)/1.3);

        if (limite_pot_istantaneo<pot_limite_minimo)
pot_limite_minimo=limite_pot_istantaneo;
        end

end

end

if(soglie_parallellismo==0)
        istante_p_soglie=time;
end

if(time-istante_p_soglie>=300 && regime_sovrafreq==1)
        abilita_ritorno_regime=1;
        regime_sovrafreq=0;
        istante_ritorno_regime=time;
end

if(abilita_ritorno_regime==1)
        if(pot_limite<pot_istante_superamento)
                pot_limite=pot_limite_minimo+0.2*pot_istante_superamento*
                        (time-istante_ritorno_regime)/60;
        elseif(pot_limite>=pot_istante_superamento && pot_limite<3300)
                %tempo in cui sono stato nell'if precedente

delta_t_1= (pot_istante_superamento-pot_limite_minimo)/
                (0.2*pot_istante_superamento/60);
pot_limite=pot_istante_superamento+(0.2*3300/60)*
                (time-(istante_ritorno_regime+delta_t_1));
        else
                abilita_ritorno_regime=0;
                pot_limite_minimo=3300;
        end

end

```

```
end

p_max=max(pot_limite_minimo, pot_limite);

end
```

### 5.3 Controllo della potenza reattiva

Secondo quanto riportato nell'Allegato B della Norma CEI 0-21, tutti gli utenti attivi di taglia superiore ai 3kW sono tenuti a svolgere il servizio di rete di regolazione della tensione, che consiste nell'assorbimento di potenza reattiva di tipo capacitivo qualora la tensione di rete fosse troppo elevata. In particolare il fattore di potenza va regolato secondo le seguenti specifiche:

- La regolazione del  $\cos\varphi$  va effettuata quando la tensione di rete supera il valore di *lock-in*, tipicamente fissato a  $1.05V_n$ . Il nuovo valore del fattore di potenza va aggiornato in massimo 10s; in questo lavoro è stato scelto di attivare la funzione che calcola il nuovo valore ogni 0.1s.
- Se l'utente sta erogando meno del 50% della potenza nominale o sta assorbendo potenza<sup>20</sup> allora deve continuare a operare con  $\cos\varphi = 1$ .
- Se l'utente sta erogando più del 50% della potenza nominale, allora il  $\cos\varphi$  deve essere ridotto linearmente da 1 a 0.9, secondo la seguente:

$$\cos\varphi = 1 + \frac{0.1}{0.5} \left( \frac{P}{P_n} + 0.5 \right) \quad (5.2)$$

- La regolazione deve essere interrotta<sup>21</sup> se si verifica almeno una delle due situazioni seguenti:
  - ~ La tensione di rete torna sotto il valore di *lock-out*, tipicamente fissata a  $V_n$ .
  - ~ La potenza erogata rientra sotto il 50% della potenza erogata.

L'andamento del valore del  $\cos\varphi$  in funzione della potenza scambiata si può apprezzare in fig. 5.3.

Prima di continuare è interessante fare qualche commento sulle due condizioni di lock-out.

---

<sup>20</sup>Ad essere precisi la normativa permette di lavorare con fattore di potenza non unitario (ma maggiore di 0.9) se la potenza immessa in rete è inferiore al 20% di  $P_n$ , ma in questo lavoro si è preferito adottare sempre  $\cos\varphi = 1$ .

<sup>21</sup>Ossia si riporta il fattore di potenza a 1.

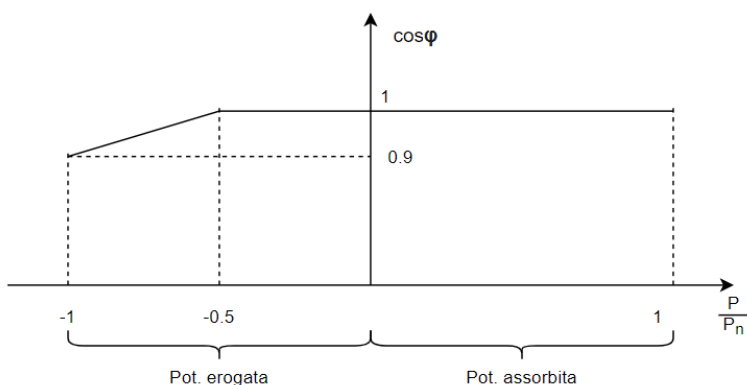


Figura 5.3: Andamento del  $\cos\varphi$  in funzione della potenza scambiata con la rete.

**Lock-out di tensione:** è interessante notare come il valori di lock-in e di lock-out – rispettivamente 105% e 100% di  $V_n$  – non coincidano<sup>22</sup>. Questa scelta permette di evitare situazioni instabili che si potrebbero verificare se i due valori fossero presi uguali, ad esempio, pari a  $1.05V_n$ : la tensione si alza  $\rightarrow$  inizia la regolazione della potenza reattiva  $\rightarrow$  la tensione si riabbassa sotto il valore di lock-in  $\rightarrow$  si cessa la regolazione  $\rightarrow$  la tensione torna a salire, e così via. Questo andamento oscillatorio, tanto più probabile quanto è debole la rete nel punto di connessione dell'utente, è da evitare, perciò si prende il valore di lock-in minore dell'altro estremo.

**Lock-out di potenza:** come si è detto prima, se la potenza erogata in rete diventa inferiore al 50% di  $P_n$ , va interrotta la regolazione del fattore di potenza. Questa scelta è dettata dalla natura della rete di bassa tensione che, a differenza di quelle di media o alta tensione, non è quasi totalmente induttiva, ma ha una predominante componente resistiva, tanto che non si possa affermare che la tensione si regoli solamente con la potenza reattiva, in quanto le cadute di tensione sulle resistenze<sup>23</sup> non sono trascurabili. Per questo se un utente sta erogando potenza in rete, sta contribuendo a aumentare la tensione e quindi, se questa è già alta, deve compensare assorbendo potenza reattiva. Ma se lo scambio con la rete è basso, inferiore al 50% appunto, allora il suo contributo all'innalzamento della tensione non è consistente e perciò non è tenuto a fare regolazione<sup>24</sup>.

<sup>22</sup>Ragionamento analogo si era fatto nel caso della regolazione della potenza attiva, in cui c'era discrepanza tra la soglia di sovra-frequenza, pari a 50.2Hz, e il livello di ritorno a regime, pari a 50.1Hz.

<sup>23</sup>Causate proprio dal flusso di potenza attiva.

<sup>24</sup>Si ricordi, anche, che la regolazione della tensione è un servizio che l'utente sta fornendo all'ente distributore; per questo il lock-out di potenza al 50% risulta essere un compromesso normativo tra l'esigenza di migliorare la qualità del servizio (infatti avrebbe senso controllare il fattore di potenza a qualsiasi regime di produzione) e l'impossibilità di caricare l'utente di doveri che, teoricamente, dovrebbero essere remunerati.



Di seguito sono riportate le linee di codice della funzione che implementa la regolazione del  $\cos\varphi$ . In input si ha il valore di potenza scambiata istantanea, il segnale di clock per poter lanciare la funzione stessa ogni 0.1s e la misura della tensione di rete. Dopo un primo ciclo if che semplicemente riporta il valore di potenza nell'intervallo  $\pm P_n$ <sup>25</sup>, si ha la parte centrale del codice che calcola il  $\cos\varphi$  come indicato sopra. Infine vi è la verifica delle condizioni di lock-out. L'output del blocco è un angolo positivo in radianti che va sottratto alla fase fornita dal PLL affinché si assorba potenza reattiva capacitiva<sup>26</sup>.

```
function angolo = fcontrollo_cosphi(potenza,vgrid_picco,time)

persistent istante_p;    %l'ultimo istante in cui ho calcolato l'angolo
persistent angolo_p;    %l'ultimo angolo calcolato

if isempty(istante_p)
    istante_p=0;
    angolo_p=0;
end

angolo=angolo_p;

V_lockin=sqrt(2)*230*1.05;
V_lockout=sqrt(2)*230*1;
pot_pu=potenza/3300; %pot in p.u.____def. POTENZE POSITIVE ENTRANTI

if (time-istante_p>=0.1 && vgrid_picco>=V_lockin)

    if(pot_pu>1)
        pot_pu=1;
    end
    if(pot_pu<-1)
        pot_pu=-1;
    end
end
```

---

<sup>25</sup>Potrebbe succedere che errori di misura facciano risultare uno scambio di potenza oltre quella nominale.

<sup>26</sup>Sembra contraddittorio, ma si ricordi che la sinusoide  $\sin(\theta_{PLL})$  viene moltiplicata per il riferimento in ampiezza di corrente fornito dall'anello di tensione che, in questo caso, è *negativo*, perché si sta erogando potenza attiva: questo inverte la tipica convenzione di fase che caratterizza induttori e condensatori e porta a dover *ritardare* la fase della corrente rispetto a quella della tensione, sottraendo gli angoli.

```

%%

if(pot_pu>0) %assorbo potenza
cosfi=1;
end

if(pot_pu<=0 && pot_pu>=-0.5) %erogo meno del 50%Pn
cosfi=1;
end

if(pot_pu<=-0.5) %erogo più del 50%Pn
cosfi=1+0.2*(pot_pu+0.5);
end

angolo=acos(cosfi);
angolo_p=angolo;

istante_p=time;
end

%LOCK-OUT

if (vgrid_picco<=V_lockout || pot_pu>=-0.5)
    cosfi=1;
    angolo=acos(cosfi);
    angolo_p=angolo;
    istante_p=time;
end
end

```

## 5.4 Simulazione con il sistema di protezione.

A conclusione di questo capitolo si presentano i risultati ottenuti con il software MATLAB Simulink in cui vengono simulati tutti gli eventi contemplati dalla Norma CEI 0-21: avviamento e sincronizzazione, interruzione per superamento delle soglie con suc-

cessiva riconnessione, regolazione della potenza attiva in transitorio di sovra-frequenza e regolazione del fattore di potenza.

Lo schema Simulink implementato è quello mostrato in fig. 5.4. Come si può osservare, esso non contiene nè il circuito di potenza, nè il sistema di controllo del RA (ossia quello formato dal PLL, dagli anelli di tensione e di corrente e dalla PWM). Non solo questa scelta è stata forzata dalla necessità di avere uno schema complessivo non troppo oneroso dal punto di vista computazionale<sup>27</sup>, ma è anche giustificata dai risultati ottenuti alla fine dei cap. 3 e 4: il sistema di controllo del RA è infatti sia estremamente più rapido delle dinamiche previste dalla CEI 0-21<sup>28</sup>, sia indipendente dalla logica di controllo del DDI<sup>29</sup>. L'aver, dunque, simulato esclusivamente le logiche del SPI e della regolazione del fattore di potenza, senza l'affiancamento al resto del circuito, non comporta mancanza di generalità o trascuratezza di accoppiamenti tra le varie parti del sistema di controllo totale.

La simulazione è stata condotta imponendo i profili di frequenza e di tensione<sup>30</sup> mostrati in fig. 5.5, in un intervallo complessivo di 2000s. Si è ipotizzato che l'impianto lavori sempre erogando la massima potenza disponibile. Le grandezze di interesse sono presentate nelle fig. 5.6, 5.7, 5.8. I quattro eventi simulati si possono distinguere tramite i riquadri colorati.

**Avviamento e sincronizzazione** (riquadro giallo) Si può notare che nei primi 30s la variabile *abilita\_avviamento*, e quindi anche quella *comando*, è nulla. Dopo di che<sup>31</sup> il limite di potenza cresce da 0 a  $P_n$  nei successivi 300s.

**Regolazione della potenza reattiva** (riquadro verde) Tra i 350s e i 400s la tensione assume un valore di  $1.08V_n$ , si attiva perciò la regolazione del fattore di potenza. Siccome, in questo intervallo di tempo, si sta erogando potenza massima, il  $\cos\varphi$  scende a 0.9. Per quando detto sopra, la funzione che fa ciò viene compilata ogni 0.1s, difatti il grafico della tensione e quello del  $\cos\varphi$  presentano suddetti salti con un ritardo relativo proprio di  $0.1s$ <sup>32</sup>. In questo frangente gli altri grafici non vengono interessati.

**Superamento delle soglie e successiva riconnessione** (riquadro azzurro) Nell'istante 420s si è simulato un superamento delle soglie portando il valore della tensione

---

<sup>27</sup>Si pensi che sono stati simulati 2000s per poter osservare tutti e quattro gli eventi descritti in questo capitolo.

<sup>28</sup>Si riveda la (Sim.5), ad esempio, al par. 3.3.3.

<sup>29</sup>Nè il PLL, nè gli anelli di tensione-corrente sono influenzati dallo stato del DDI e/o dal limite di potenza scambiabile, ma dipendono esclusivamente dalle misure di tensione e di corrente. Dualmente, le funzioni descritte in questo capitolo non dipendono dalla forma della corrente che l'inverter sintetizza, ma solo dalle misure di tensione e frequenza e, come detto, la misura di frequenza fornita dal PLL può pensarsi istantanea.

<sup>30</sup>Viene direttamente imposto il valore di picco della tensione di rete.

<sup>31</sup>Siccome la tensione e la frequenza imposti rispettano le soglie di parallelismo.

<sup>32</sup>Ovviamente graficamente non si percepisce.

al 80% di  $V_n$  per i successivi 20s. Dopo 1.5s di ritardo intenzionale<sup>33</sup>, i segnali *comando* e *abilita\_riconnessione* vanno a 0 e si ha l'apertura del DDI. Quindi si attendono i 20s in cui la tensione è inaccettabile e ulteriori 300s previsti dalla norma, dopo di che i segnali di comando tornano a 1 e la potenza massima cresce a rampa in altri 300s.

**Transitorio di sovrافrequenza** (riquadro rosso) Per osservare il comportamento del sistema con una sovrافrequenza, si è ipotizzato che la frequenza assumesse il valore di 50.5Hz nell'intervallo 1100s÷1150s e, 50.3Hz nel intervallo 1150s÷1200s, per poi tornare a valore nominale. In fig. 5.7 si può osservare che la potenza massima è stata fatta diminuire subito a circa 2600W e mantenuta costante finché non sono passati 300s oltre l'istante in cui la frequenza è tornata al di sotto dei 50.1Hz. Da notare che, come impone la normativa, anche se nel secondo tratto la frequenza si è abbassata da 50.5Hz a 50.3Hz, il riferimento di potenza non si è rialzato, appunto perché conta la massima variazione di frequenza e non quella istantanea.

---

<sup>33</sup>Ovviamente dal grafico complessivo non si vedono.

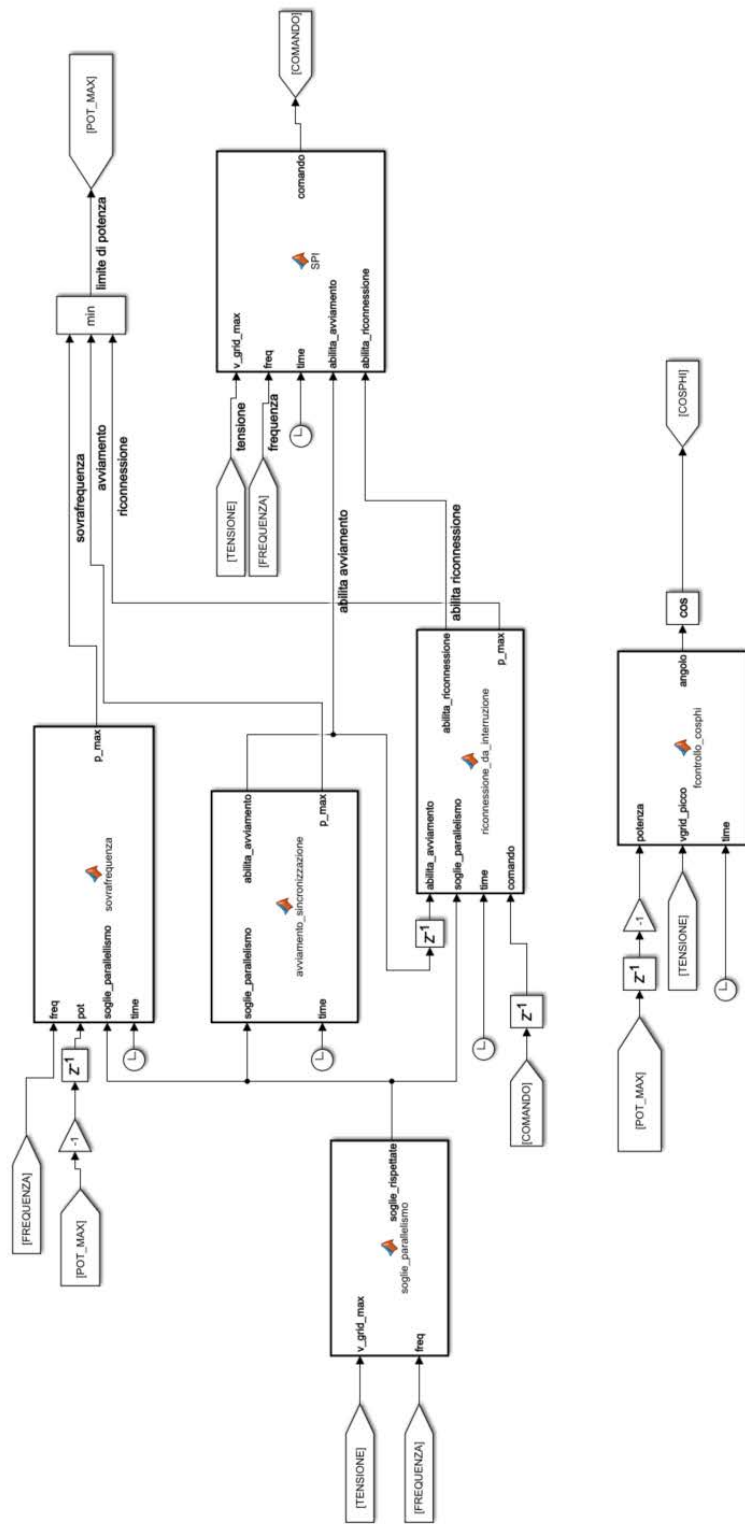


Figura 5.4: Implementazione tramite il software MATLAB Simulink dello schema.

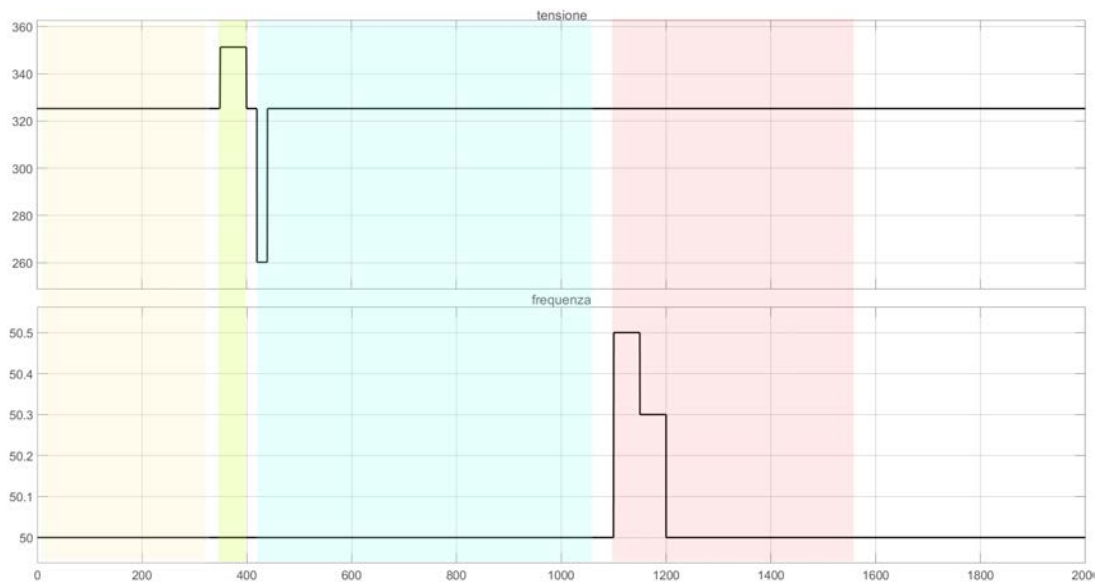


Figura 5.5: Valore di picco della tensione [V] e della frequenza [Hz] in funzione del tempo [s] utilizzati nella simulazione.

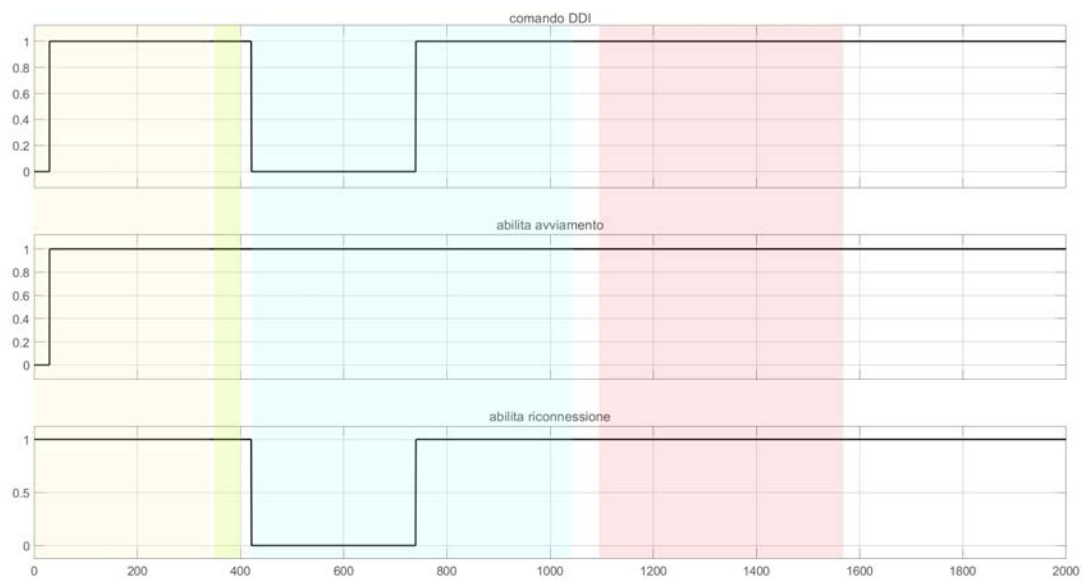


Figura 5.6: Andamento in funzione del tempo dei segnali *comando* generato dal blocco *SPI*, *abilita\_avviamento* e *abilita\_riconnessione*.

#### 5.4. SIMULAZIONE CON IL SISTEMA DI PROTEZIONE.

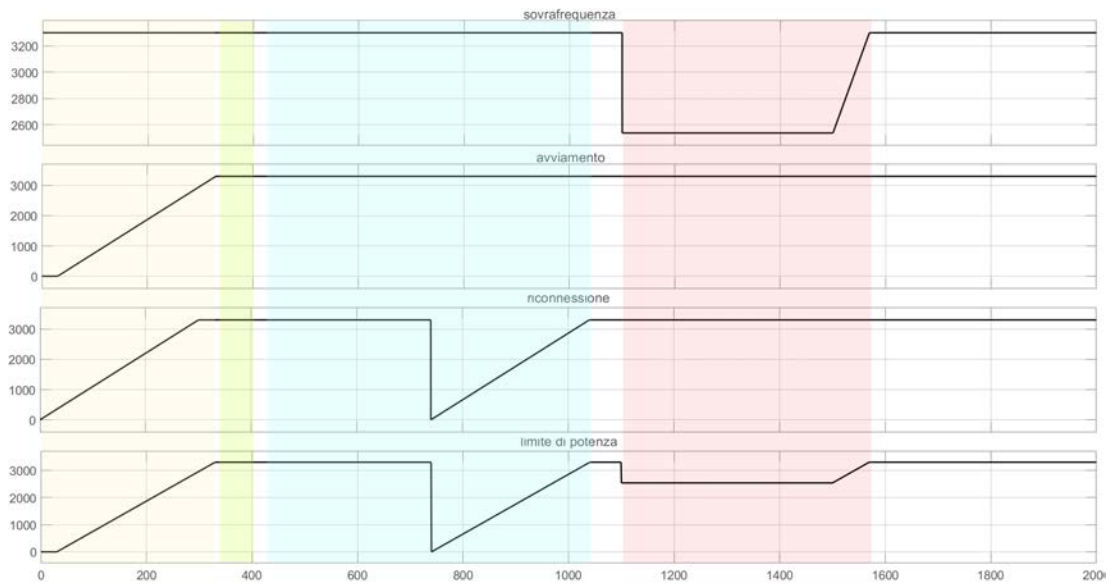


Figura 5.7: Valori limite di potenza [W] forniti rispettivamente dal blocco che gestisce il transitorio di sovrafrequenza, quello che gestisce l'avviamento e quello che opera la riconnessione da interruzione. Il quarto grafico è il valore limite complessivo, calcolato come minimo dei tre precedenti.

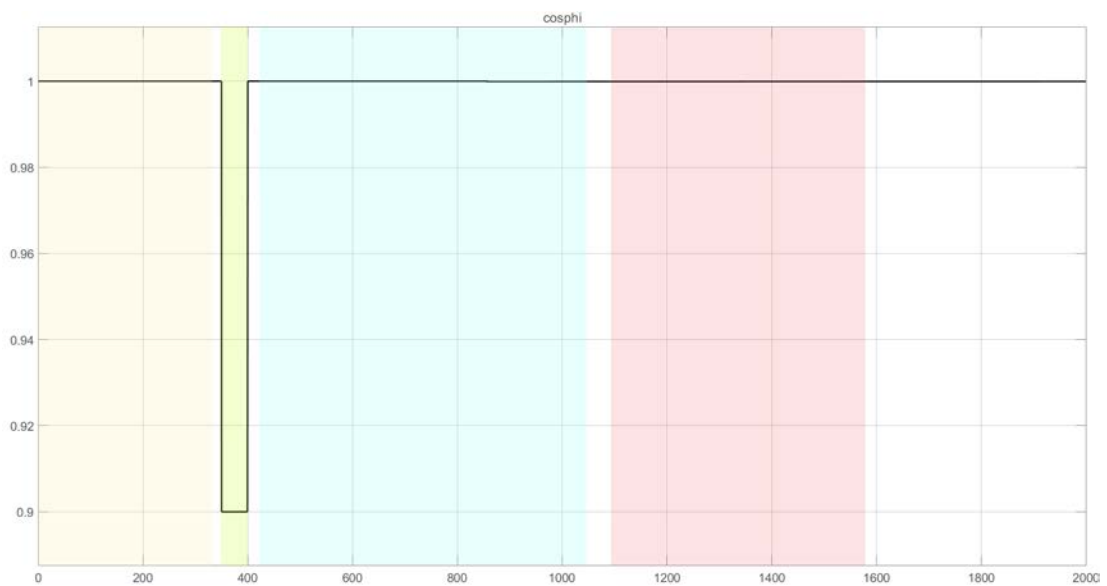


Figura 5.8: Andamento del  $\cos\varphi$  in funzione del tempo.

## Capitolo 6

# Discretizzazione del sistema di controllo per l'implementazione al calcolatore

Quanto presentato finora, e simulato a tempo continuo tramite il software MATLAB Simulink, deve ora essere riscritto in una forma implementabile da un microprocessore: in particolare ogni blocco e funzione di trasferimento a tempo continuo che fanno parte del sistema di controllo necessitano di essere riformulati in una funzione<sup>1</sup> a tempo discreto.

### 6.1 Discretizzazione degli anelli ad aggancio di fase

In questa sezione verranno prima discretizzati i quattro PLL proposti nel cap. 4 e, poi, mostrati i risultati di simulazioni simili a quelle indicate al par. 4.4.2.

#### 6.1.1 Discretizzazione dei blocchi ZC e ZC-F

La discretizzazione dei metodi ZC e ZC-F non comporta particolari difficoltà: lo ZC è di per sé già implementato tramite una funzione, perciò rimane inalterato rispetto a quello descritto al par. 4.3; lo ZC-F, invece, necessita che venga discretizzato il filtro del secondo ordine in ingresso.

Si ricorda che il filtro adottato era il seguente:

$$F(s) = k_f \frac{s}{(1 + s\tau_1)(1 + s\tau_2)}$$

Dopo le prime simulazioni, però, si è valutata la possibilità di sostituirlo con un filtro avente una banda passante più stretta. Si è deciso, quindi, di sostituirlo con un vero

---

<sup>1</sup>Funzione Matlab in questo caso.



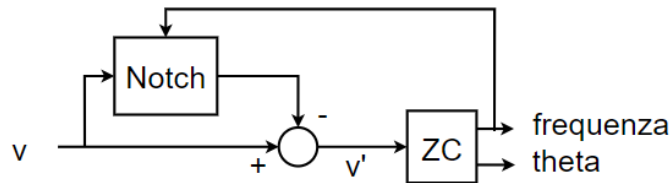


Figura 6.1: Schema a blocchi dello ZC-F con l'inserimento del filtro Notch.

e proprio filtro Notch, con frequenza di risonanza pari a 50Hz e banda passante di 30Hz. Lo schema a blocchi con la suddetta modifica è presentato in fig. 6.1; si ricorda che il filtro Notch, idealmente, cancella solo l'armonica alla frequenza di risonanza, perciò bisogna sottrarre dal segnale di ingresso l'uscita del filtro Notch per ottenere la fondamentale a 50Hz. Un'altra osservazione è da farsi: in questo caso sarà necessario implementare il filtro Notch in modo adattivo per garantire il perfetto funzionamento anche per frequenze diverse dai 50Hz; questo perchè il filtro Notch introduce un ritardo non nullo per le frequenze incluse nella banda passante, che si ripercuote nella stima della fase<sup>2</sup>. Una volta implementato il filtro in forma discreta, lo si può facilmente rendere adattivo retroazionando la misura della frequenza<sup>3,4</sup> per calcolare, ad ogni periodo, i parametri del filtro stesso. Una soluzione alternativa è proposta nell'approfondimento in coda a questo paragrafo.

La f.d.t. a tempo continuo di un filtro Notch è la seguente:

$$N(s) = \frac{s^2 + \beta s + \omega_0^2}{s^2 + \omega_b s + \omega_0^2} \quad (6.1)$$

La teoria dei controlli propone varie trasformazioni dalla variabile  $s$  alla variabile  $z$ , per ottenere la f.d.t. a tempo discreto a partire da quella a tempo continuo. Tipicamente, la più utilizzata è la trasformazione di *Tustin*, o bilineare, definita da:

$$s = \frac{2}{T} \frac{1 - z^{-1}}{1 + z^{-1}} \quad (6.2)$$

Come spiegato in [24], la trasformazione di Tustin, seppur mantenendo la stabilità del sistema, introduce una compressione dell'asse delle frequenze: questo comporterebbe che il filtro Notch discreto risuonasse alla frequenza errata. Viene proposta perciò la

<sup>2</sup>Da notare che la misura di frequenza rimane corretta perchè tutti gli zeri vengono traslati nel tempo di una medesima quantità.

<sup>3</sup>Prima del filtro che elimina i transitori inferiori ai 40ms, altrimenti si introdurrebbe un ritardo inutile.

<sup>4</sup>Da notare che il sistema è stabile perchè la misura della frequenza è corretta anche se il segnale di ingresso ha una pulsazione diversa da quella di risonanza del filtro; perciò, in seguito ad una variazione di frequenza del segnale di ingresso, la retroazione corregge i parametri del filtro Notch e, trascorso il transitorio di assestamento dello stesso, anche la stima della fase va a regime.

trasformata di *Tustin con pre-compensazione della frequenza*, definita da:

$$s = \gamma \frac{z-1}{z+1} \text{ con } \gamma = \frac{\hat{\omega}}{\tan\left(\frac{\hat{\omega}T}{2}\right)} \quad (6.3)$$

Dove la  $\hat{\omega}$  è la pulsazione di risonanza del filtro. Sostituendo la 6.3 in 6.1 si ottiene la f.d.t. a tempo discreto:

$$N(z) = \frac{Az^{-2} + Bz^{-1} + C}{Dz^{-2} + Ez^{-1} + F} \quad (6.4)$$

con:

$$A = \gamma^2 - \beta\gamma + \omega_0^2$$

$$B = 2(\omega_0^2 - \gamma^2)$$

$$C = \gamma^2 + \beta\gamma + \omega_0^2$$

$$D = \gamma^2 - \omega_b\gamma + \omega_0^2$$

$$E = 2(\omega_0^2 - \gamma^2)$$

$$F = \gamma^2 + \omega_b\gamma + \omega_0^2$$

Considerando le sequenze  $x(k)$  e  $y(k)$  come ingresso e uscita del blocco  $N(z)$ , si può implementare la versione discreta del controllore con il seguente iter:

$$y(k) = [-D \cdot y(k-2) - E \cdot y(k-1) + A \cdot x(k-2) + B \cdot x(k-1) + C \cdot x(k)]/F$$

che si può implementare con le seguenti linee di codice:

```
function y = notch(x,fo,fb,beta)

T=1/(50*400);
wo=2*pi*fo;
wb=2*pi*fb;
gamma=wo/tan(wo*T/2);

A=gamma^2-beta*gamma+wo^2;
B=-2*gamma^2+2*wo^2;
C=gamma^2+beta*gamma+wo^2;
D=gamma^2-wb*gamma+wo^2;
E=-2*gamma^2+2*wo^2;
F=gamma^2+wb*gamma+wo^2;

persistent y_pp;
```

```
persistent y_p;
persistent x_pp;
persistent x_p;

if(isempty(y_pp))
y_pp=0;
y_p=0;
x_pp=0;
x_p=0;
end

y=(-D*y_pp -E*y_p +A*x_pp +B*x_p +C*x)/F;

y_pp=y_p;
y_p=y;
x_pp=x_p;
x_p=x;

end
```

Un'ultima modifica è stata apportata alla funzione che calcola la fase in base al rilevamento del passaggio per lo zero, utilizzata sia nel ZC che nel ZC-F. Nell'intervallo che va dall'istante  $kT_s$  all'istante  $(k+1)T_s$  viene stimata la fase  $\theta$ , che serve per il riferimento dell'anello di corrente per determinare gli stati degli interruttori, i quali verranno applicati nell'intervallo successivo. È bene quindi che nell'istante  $k$  si possa calcolare, o meglio predire, il valore di  $\theta$  che si avrà nell'intervallo successivo, per compensare il ritardo intrinseco nella logica discreta del microcontrollore. Nella funzione ZC questo è facilmente implementabile, modificando la riga di codice in cui si calcola  $\theta$  a partire dalla stima di  $\omega$  nel seguente modo:

$$\theta = \theta_p + \omega * (\text{time} - \text{istante}_p + \mathbf{T}_{\text{pwm}})$$

Ragionamento simile verrà applicato anche nei due PLL presentati in seguito.

### **Approfondimento**

Si propone di seguito un'alternativa al rendere il filtro Notch adattivo tramite la retroazione della frequenza e il ricalcolo dei parametri ad ogni periodo. A partire dallo schema a blocchi dello ZC-F in fig. 6.1, la funzione di trasferimento che lega i segnali  $v$

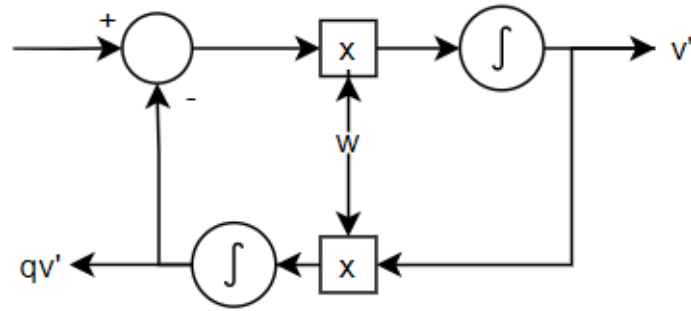


Figura 6.2: Schema a blocchi esplosi di un SOGI.

e  $v'$  è:

$$H(s) = \frac{V'(s)}{V(s)} = 1 - N(s) = \frac{(\omega_b - \beta)s}{s^2 + \omega_b s + \omega_0^2}$$

Se il segnale di ingresso  $v$  è una sinusoidale di pulsazione  $\omega$ , allora il segnale  $v'$  sarà traslato rispetto a  $v$  di una quantità pari a:

$$errore = \frac{\pi}{2} - \text{atan}\left(\frac{\omega \cdot \omega_b}{\omega_0^2 - \omega^2}\right)$$

Siccome, per i motivi detti prima, la misura della frequenza è corretta, si ha che la stima della fase riprodurrà una rampa con la corretta pendenza, ma traslata della quantità *errore* appena calcolata. In sintesi si può attuare la seguente strategia: si mantiene il filtro Notch a parametri fissi, centrato su 50Hz, e tramite la retroazione della frequenza si calcola l'*errore* che, a valle, viene sottratto alla stima della fase.

Dalle simulazioni condotte, si osserva che i due metodi sono equivalenti: entrambi raggiungono una condizione di regime con errore nullo, con transienti simili. Vista la loro similitudine, nelle simulazioni che verranno condotte a fine capitolo si mostreranno i risultati solo del caso con filtro Notch adattivo.

### 6.1.2 Discretizzazione del SOGI-PLL

L'anello ad aggancio di fase basato sull'integratore del secondo ordine, che si può osservare in fig. 4.9, presenta quattro blocchi che necessitano di essere discretizzati: l'integratore del secondo ordine, il regolatore PI, l'integratore e il filtro passa basso della retroazione della pulsazione angolare.

#### L'integratore del secondo ordine

Una prima soluzione proposta in letteratura per discretizzare il blocco che crea i segnali  $v'$  e  $qv'$  a partire da  $v$  consiste nel considerare il suo schema a blocchi, che viene riportato per comodità nella fig. 6.2. L'idea è quella di discretizzare i due integratori, uno

con la trasformazione di *Eulero in avanti* e l'altro con *Eulero all'indietro*, per evitare che si creino loop algebrici istantanei. Questa soluzione però non è la migliore perchè le due trasformazioni sopra citate introducono un ritardo non nullo: ciò porta alla sintetizzazione dei due segnali  $v'$  e  $qv'$  non in perfetta quadratura. L'alternativa qui usata, consiste nell'implementare direttamente le f.d.t. che erano state calcolate nel par. 4.2, qui di seguito riportate

$$H_d(s) = \frac{V'}{V} = \frac{s\omega_n k}{s^2 + s\omega_n k + \omega_n^2} \quad (6.5)$$

$$H_q(s) = \frac{qV'}{V} = \frac{\omega_n^2 k}{s^2 + s\omega_n k + \omega_n^2} \quad (6.6)$$

Applicando la trasformazione di Tustin con pre-compensazione si ottengono le f.d.t. discretizzate  $H_d(z)$  e  $H_q(z)$ . Per non appesantire la relazione, non si riportano i calcoli e le linee di codice, perché analoghi a quelli svolti nel paragrafo precedente per il filtro Notch.

### Il controllore PI, il filtro passa basso e l'integratore

Un controllore di tipo proporzionale-integrale ha la seguente f.d.t.:

$$PI(s) = \frac{k_p s + k_i}{s} \quad (6.7)$$

Sostituendo la 6.2 e riordinando i coefficienti della frazione algebrica ottenuta si ottiene:

$$PI(z) = \frac{(K_i \frac{T}{2} - k_p) z^{-1} + (K_i \frac{T}{2} + k_p)}{1 - z^{-1}} \quad (6.8)$$

Analogamente a prima, si può implementare l'azione del PI tramite il seguente processo iterativo:

$$y(k) = y(k-1) + Ax(k-1) + Bx(k) \quad (6.9)$$

con:

$$A = K_i \frac{T}{2} - k_p \quad B = K_i \frac{T}{2} + k_p$$

Inoltre, per evitare il fenomeno del wind-up, si è implementata la logica di anti wind-up denominata *clamping*: essa considera il segnale uscente dal sommatore del PI, se questo supera il limite impostato ed ha lo stesso segno dell'errore in ingresso allora si annulla la componente integrale (si veda la fig. 6.3).

Quanto detto è stato implementato con la seguente funzione.

```
function y = PI_tensione(x,Ki,Kp)
persistent y_p;
```

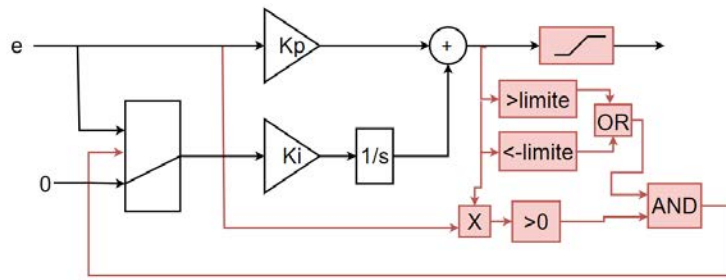


Figura 6.3: Schema a blocchi di un controllore PI con anti wind up di tipo clamping.

```

persistent x_p;
persistent somma_p;

if isempty(y_p)
y_p=0;
x_p=0;
somma_p=0;
end

K_vero=Ki;
limite=100;
T=1/(50*400);

    %logica anti windup
if(somma_p>=limite || somma_p<=-limite)
    if(x_p*somma_p>0)
        K_vero=0;
    end
end

end

A=K_vero*T/2-Kp;
B=K_vero*T/2+Kp;

y=y_p+A*x_p+B*x;

%limitatore finale
if(y>limite)

```

```
        y=limite;  
    end  
    if(y<-limite)  
        y=-limite;  
    end  
    y_p=y;  
    x_p=x;
```

Procedimento analogo si ha nella discretizzazione del filtro passa basso, la cui f.d.t. a tempo continuo vale:

$$LPF(s) = \frac{1}{1 + \tau s}$$

Tramite l'approssimazione di Tustin si ottiene:

$$y(k) = (-B \cdot y(k-1) + x(k) + x(k-1)) / A$$

con:

$$A = 1 + \frac{2\tau}{T}$$
$$B = 1 - \frac{2\tau}{T}$$

Anche l'integratore viene discretizzato in modo simile. Partendo dalla sua f.d.t.:

$$I(s) = \frac{1}{s}$$

con la trasformazione di Tustin, si ottiene:

$$y(k) = y(k-1) + (x(k) + x(k-1)) \frac{T}{2} \quad (6.10)$$

Come detto alla fine del capitolo precedente, dal blocco integratore viene calcolato anche il valore di  $\theta_{k+1}$ , semplicemente ripetendo la eq. 6.10:

$$y(k+1) = y(k) + (x(k) + x(k-1)) \frac{T}{2}$$

Le linee di codice dell'integratore sono:

```
function [y_k,y_k1] = integratore(x)  
  
persistent y_p;  
persistent x_p;  
  
if(isempty(y_p))
```

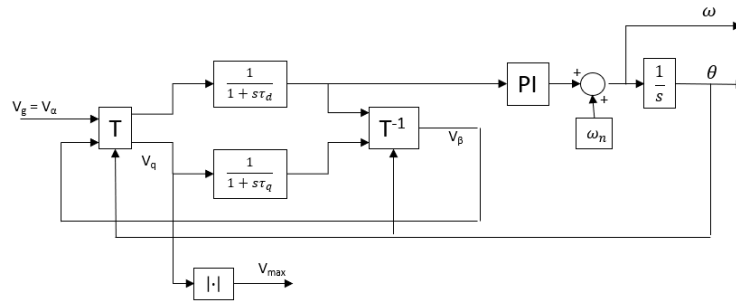


Figura 6.4: Schema del PLL basato sulla trasformata inversa di Park.

```

y_p=0;
x_p=0;
end

T=1/(50*400);

y_k=y_p+(x_p+x)*T/2;
y_k1=y_k+(x_p+x)*T/2;

%riporto theta in 0:2pi
if(y_k>2*pi)
y_k=y_k-2*pi;
end

y_p=y_k;
x_p=x;

```

### 6.1.3 Discretizzazione del IPB-PLL

Tra i vari metodi di rilevamento della fase considerati in questa tesi, quello basato sulla trasformata di Park risulta sicuramente il più suscettibile alla discretizzazione, introducendo delle problematiche dovute alla non idealità, o meglio alla non istantaneità, delle due retroazioni. Per chiarezza espositiva, si riporta in fig. 6.4 lo schema a blocchi del IPB-PLL. I singoli blocchi, ossia il controllore PI, i due filtri passa basso e l'integratore, possono essere discretizzati nelle modalità spiegate precedentemente, tramite la trasformazione di Tustin.

Se, però, ci si limita a trasformare i blocchi nei corrispettivi a tempo discreto, si ottiene un sistema instabile, a causa del ritardo, necessario, che subiscono le due retroazioni, di  $\theta$  e di  $v_\beta$ . In una simulazione a tempo discreto, infatti, nell'istante  $k$ -esimo si utilizzano le retroazioni calcolate nell'istante precedente, ossia il  $(k-1)$ -esimo:



ciò comporta che il valore di  $v_s = v_\alpha$  misurato nell'istante  $k$  entra nel blocco che opera la trasformata di Park  $\mathbf{T}$  con i valori di  $v_\beta$  e  $\theta$  dell'istante precedente; il segnale  $v_d$ , che è proporzionale all'errore della stima della fase, sarà quindi diverso da zero e il PI non riuscirà mai ad andare a regime. La letteratura scientifica tace in merito a questo problema; si propone di seguito una soluzione personale volta a ridare stabilità al sistema.

L'idea è quella di implementare una logica *predittiva*: nell'istante  $k$  non solo si calcola il valore della fase attuale,  $\theta_k$ , ma si stima<sup>5</sup> anche il valore che avrà nell'istante successivo,  $\theta_{k+1}$ . L'uscita del PLL<sup>6</sup> e la retroazione verso il blocco  $\mathbf{T}$  verranno fatte con  $\theta_{k+1}$ , il quale verrà utilizzato nell'istante successivo e corrisponderà<sup>7</sup> al vero valore della fase, come se la retroazione fosse istantanea. Contestualmente, dal blocco integratore viene predetto anche il valore della fase nell'istante  $k+2$ , per un motivo che sarà spiegato in seguito. In modo analogo a prima  $\theta_{k+2}$  si ottiene semplicemente con:

$$y(k+2) = y(k+1) + (x(k) + x(k-1))\frac{T}{2}$$

Un ragionamento simile si può impostare per gestire la retroazione di  $v_\beta$ . Nell'istante  $k$  si vorrebbe calcolare già il valore che assumerà nell'istante  $k+1$  in modo che, una volta considerato il ritardo di un periodo, la retroazione sembri istantanea. Il segnale  $v_\beta$  viene calcolato dal blocco che opera la trasformata inversa di Park  $\mathbf{T}^{-1}$  tramite la seguente:

$$v_\beta = v_d \sin(\theta) + v_q \cos(\theta) \quad (6.11)$$

Potendo ipotizzare che  $v_d$  e  $v_q$  siano costanti nell'intervallo  $T_{pwm}$ , si può predire il valore  $v_{\beta,k+1}$  implementando la eq. 6.11 inserendo il valore che  $\theta$  nell'istante  $k+1$ , il quale viene fornito dalla retroazione di  $\theta_{k+2}$ .

Il PLL diventa quindi quello presentato in fig. 6.5. Da notare che nel SOGI-PLL non è stato necessario fare questa modifica perché, essendoci una retroazione e quindi un unico anello, il controllore PI da solo riesce a dare stabilità<sup>8</sup>; qui, invece, il PI non riesce a garantire la stabilità di entrambi gli anelli.

#### 6.1.4 Simulazioni a tempo discreto

In questo paragrafo verranno riportati i risultati delle stesse simulazioni presentate nel par. 4.4.2, ma svolte a tempo discreto, adottando un periodo di campionamento

<sup>5</sup>Ipotizzando ovviamente che la frequenza non vari nel successivo intervallo  $T_{pwm}$ .

<sup>6</sup>Ancora, per le motivazioni spiegate a fine del par. 6.1.1 volte a compensare il tempo impiegato dal microcontrollore a calcolare e a imporre gli stati degli interruttori dell'inverter.

<sup>7</sup>Nei limiti dell'accuratezza della previsione.

<sup>8</sup>A essere precisi, lo fa stabilizzandosi attorno ad un valore di frequenza leggermente maggiore di quello vero; ma tale errore è impercettibile: la simulazione mostra che il PI si assesta attorno al valore di 50.005Hz quando il riferimento è a 50Hz.

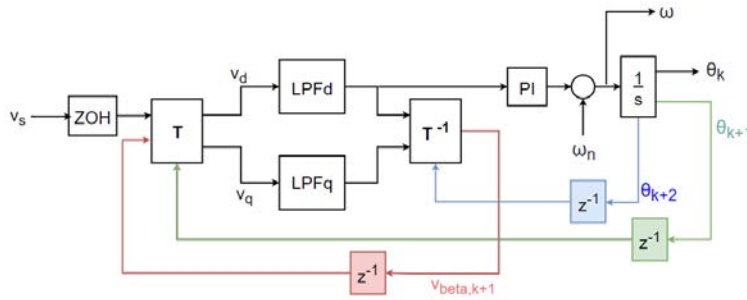


Figura 6.5: Schema a blocchi della versione discreta del IPB-PLL, in cui sono evidenziate le tre retroazioni.

pari a quello di PWM, ossia  $5 \cdot 10^{-5} s$ . Per evitare di appesantire troppo la relazione di immagini, non saranno mostrati i grafici delle frequenze filtrate, considerato che il comportamento del filtro<sup>9</sup> è già stato analizzato nel cap. 4 e qui non porterebbe a ulteriori osservazioni.

Tutte le simulazioni con le relative considerazioni vengono condensate nel seguente elenco puntato; in coda sono riportate tutte le figure.

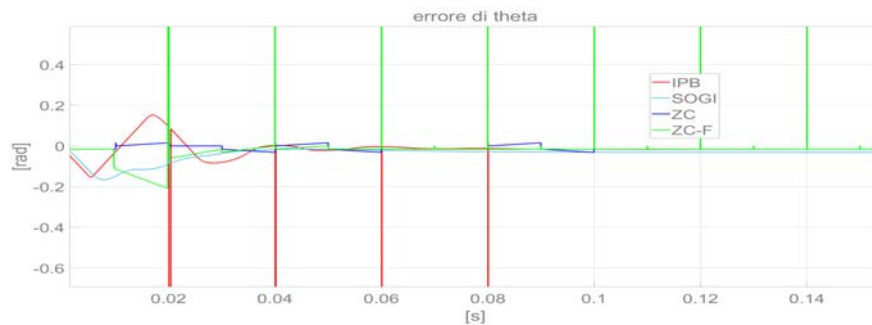
- 1) **Regime con rete a valori nominali:** (fig. 6.6) Si è analizzato il transitorio all'avviamento ipotizzando la tensione di rete a parametri nominali e fase iniziale nulla. Valgono le medesime osservazioni fatte nel caso continuo: il metodo ZC ha il transitorio più rapido<sup>10</sup>, seguito da ZC-F, che deve attendere che si carichi il filtro Notch, dal SOGI-PLL e dal IPB-PLL.
- 2) **Salto di frequenza:** (fig. 6.7) Mantenendo l'ampiezza della tensione di rete a valore nominale, si è introdotto un gradino di frequenza, da 50Hz a 48Hz. Il IPB-PLL e il ZC-F hanno un transitorio di circa 0.1s; a seguire il SOGI.
- 3) **Salto di tensione:** (fig. 6.8) Con frequenza costante a 50Hz, si impone un salto di tensione dal 100% al 85% del valore nominale. Come da aspettative, i metodi basati sulla rilevazione del passaggio per lo zero non risentono della variazione dell'ampiezza. Il più suscettibile, invece, è il IPB-PLL, in quanto le grandezze  $v_d$  e  $v_q$  sono influenzate direttamente dall'ampiezza del segnale di input.
- 4) **Salto di fase:** (fig. 6.9) Con ampiezza e frequenza nominali, si impone un salto di fase pari a  $\pi/4$ . La discretizzazione non introduce effetti particolari rispetto al caso continuo. Tutti i sistemi vanno a regime. È probabile che un evento di questo tipo porti alla disconnessione dell'impianto per intervento del SPI, in quanto la misura di frequenza esce dai limiti consentiti in tutti i metodi tranne che per lo ZC, che presenta un transitorio inferiore ai 40ms e quindi poi trascurato.

<sup>9</sup>Qui si intende quel filtro introdotto al par. 4.4.1 che trascura i transitori di frequenza inferiori a 40ms.

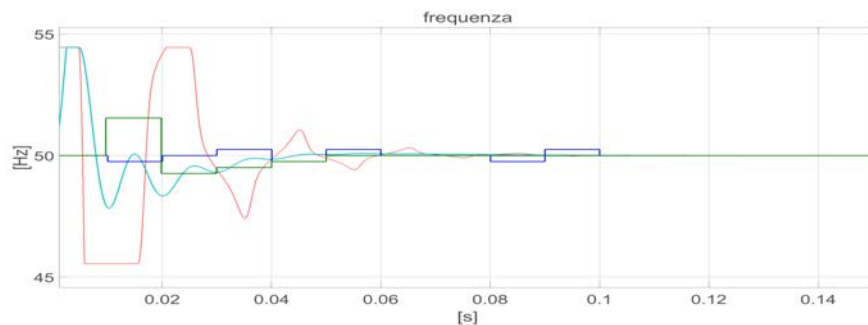
<sup>10</sup>Pari a mezzo semiperiodo, a prescindere dalla fase iniziale della tensione.

5) **Presenza di armoniche:** (fig. 6.10) In questa simulazione sono state introdotte delle armoniche di tensione per un THD complessivo di 9.7%. Poichè la collocazione temporale degli zeri non è influenzata dalla presenza di armoniche, i metodi ZC e ZC-F si comportano esattamente come nella simulazione 1. SOGI e IPB-PLL hanno invece prestazioni peggiori, soprattutto per quanto riguarda la misura di frequenza.

6) **Presenza di rumore e offset:** (fig: 6.11) Si sovrappone alla tensione nominale un offset di 10V e un disturbo casuale di ampiezza massima di 25V. L'unico metodo affidabile risulta il ZC-F, seguito dal SOGI anche se fornisce un segnale di frequenza che necessita di essere filtrato ulteriormente. IPB-PLL e ZC sono invece inutilizzabili.



(a)



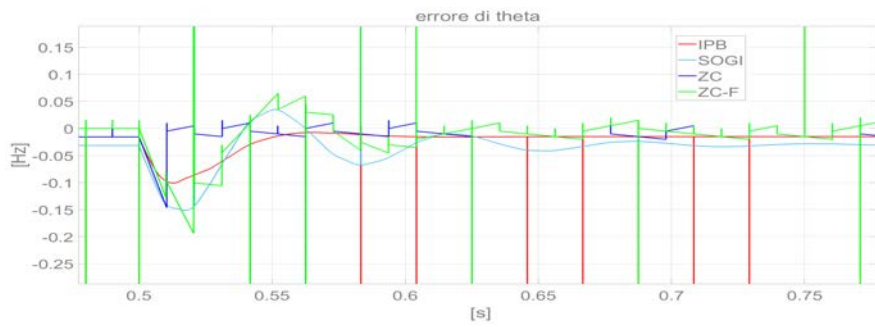
(b)

Figura 6.6: (Sim.1) Rete a regime nominale: (a) errore nella stima di theta, (b) calcolo della frequenza.

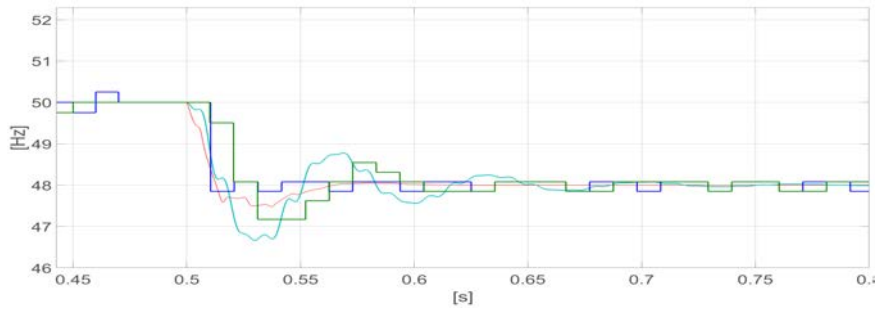
## 6.2 Discretizzazione degli anelli di controllo del raddrizzatore attivo

In questa sezione verranno discretizzati gli anelli, di tensione e di corrente, di controllo del raddrizzatore attivo. Si riporta in fig. 6.12 lo schema a blocchi di interesse.

6.2. DISCRETIZZAZIONE DEGLI ANELLI DI CONTROLLO DEL RADDRIZZATORE ATTIVO

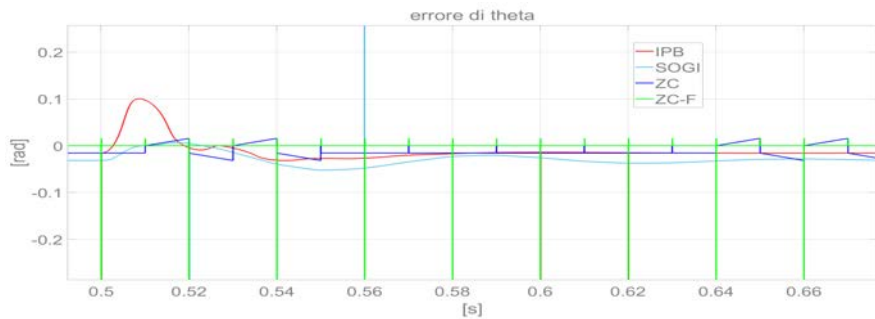


(a)

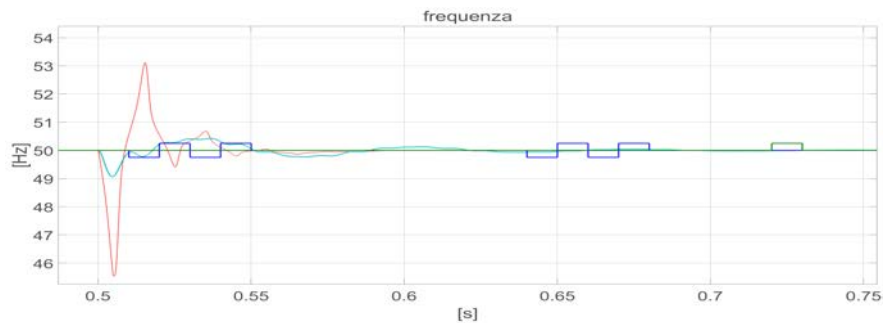


(b)

Figura 6.7: (Sim.2) Salto di frequenza: (a) errore nella stima di theta, (b) calcolo della frequenza.



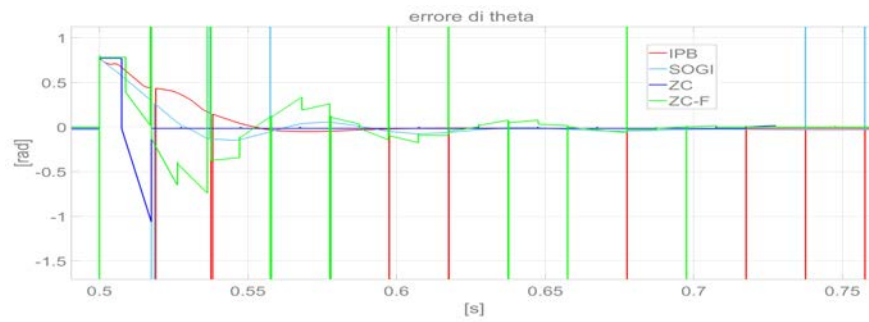
(a)



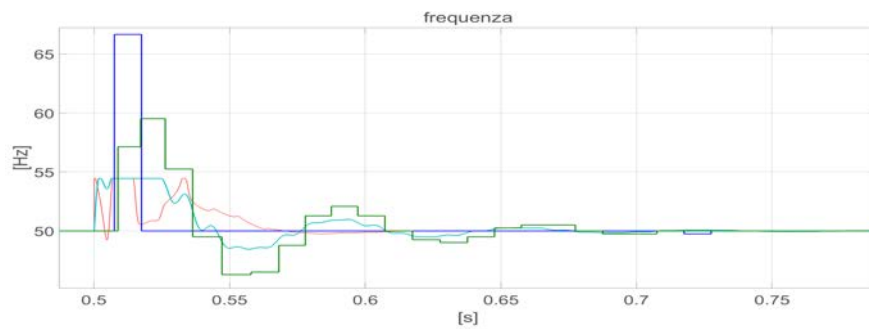
(b)

Figura 6.8: (Sim.3) Salto di tensione: (a) errore nella stima di theta, (b) calcolo della frequenza.

## 6.2. DISCRETIZZAZIONE DEGLI ANELLI DI CONTROLLO DEL RADDRIZZATORE ATTIVO

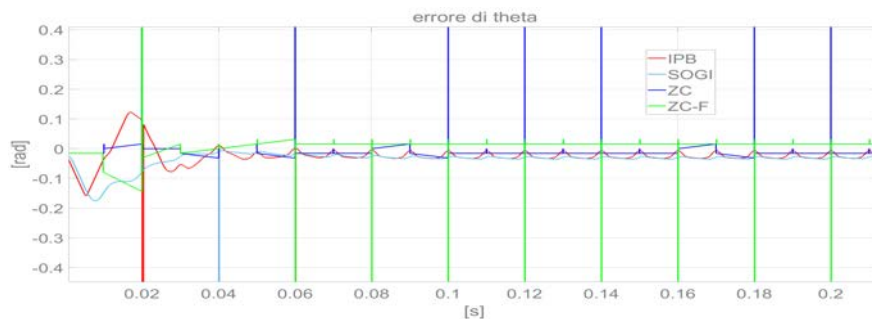


(a)

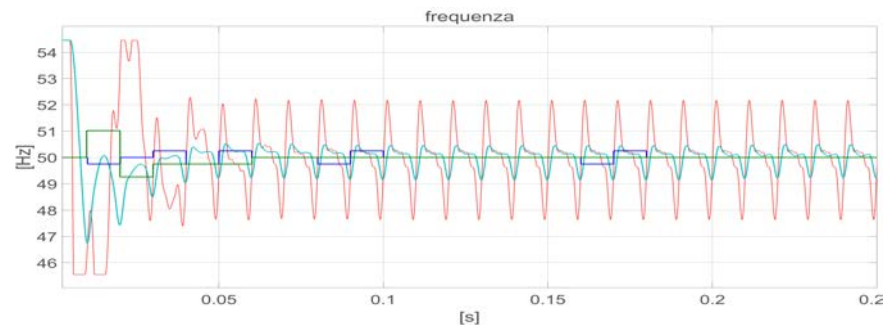


(b)

Figura 6.9: (Sim.4) Salto di fase: (a) errore nella stima di theta, (b) calcolo della frequenza.



(a)



(b)

Figura 6.10: (Sim.5) Presenza di armoniche: (a) errore nella stima di theta, (b) calcolo della frequenza.

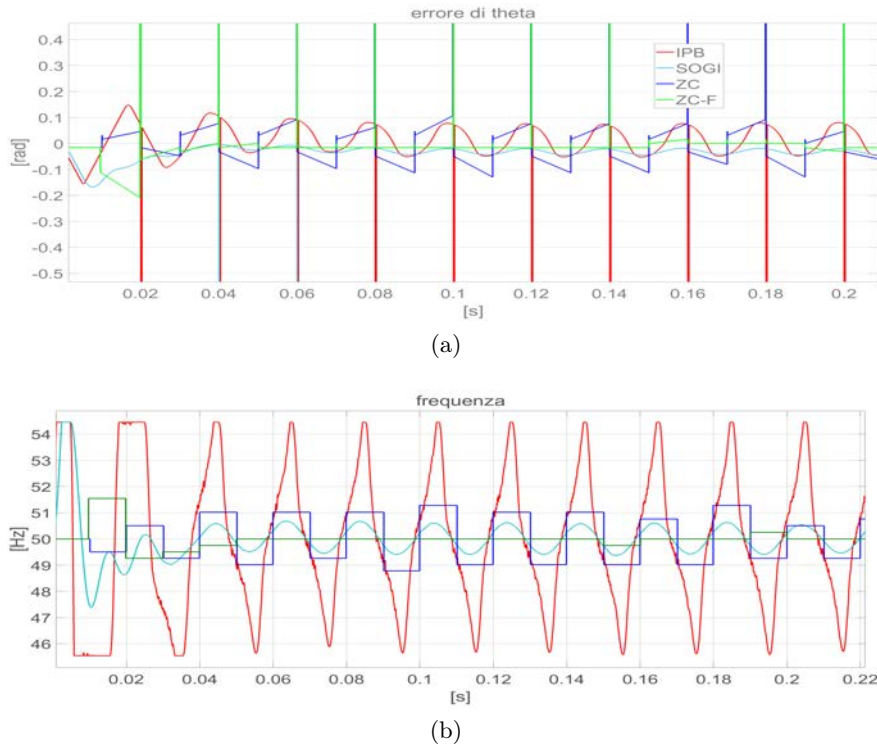


Figura 6.11: (Sim.6) Presenza di rumore e offset: (a) errore nella stima di theta, (b) calcolo della frequenza.

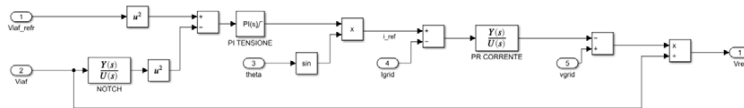


Figura 6.12: Schema a blocchi implementato tramite MATLAB Simulink degli anelli di corrente e tensione.

Per quanto riguarda il filtro Notch e il controllore PI, la discretizzazione viene effettuata nelle modalità già discusse nella sezione precedente. Il controllore PR, invece, può essere discretizzato in modo analogo al filtro Notch, ossia tramite la trasformata di Tustin con pre-compensazione della frequenza indicata all'eq. 6.3. Partendo dalla funzione di trasferimento a tempo continuo del controllore PR:

$$PR(s) = \frac{k_p s^2 + 2\omega_c(k_p + k_i)s + k_p \omega_0^2}{s^2 + 2\omega_c s + \omega_0^2}$$

e sostituendovi la eq. 6.3, si ottiene:

$$PR(z) = \frac{Az^{-2} + Bz^{-1} + C}{Dz^{-2} + Ez^{-1} + F} \quad (6.12)$$

con:

$$A = k_p \gamma^2 - 2\omega_c \gamma (k_p + k_i) + k_p \omega_0^2$$

$$B = 2k_p(\omega_0^2 - \gamma^2)$$

$$C = k_p\gamma^2 + 2\omega_c\gamma(k_p + k_i) + k_p\omega_0^2$$

$$D = \gamma^2 - 2\omega_c\gamma + \omega_0^2$$

$$E = 2(\omega_0^2 - \gamma^2)$$

$$F = \gamma^2 + 2\omega_c\gamma + \omega_0^2$$

Siccome i due anelli di tensione e corrente hanno una dinamica da considerarsi lenta rispetto alla frequenza di campionamento, la discretizzazione non porta particolari conseguenze al sistema di controllo. In virtù di ciò, viene riportata di seguito solo una simulazione, per non appesantire troppo la trattazione.

In fig. 6.13 si possono osservare i grafici relativi alla tensione e corrente di rete e la tensione del bus DC in risposta a tre eventi: accensione in  $t = 0$  con tensione di alimentazione nominale e potenza assorbita nominale; in  $t = 0.3s$  diminuzione del 50% della potenza scambiata e, in  $t = 0.5s$ , abbassamento dell'ampiezza della tensione di alimentazione dal 100% al 85% del valore nominale<sup>11</sup>. Valgono ancora tutte le considerazioni già riportate nel par. 3.3.3, a cui si rimanda. Da aggiungersi solo la seguente osservazione in relazione alla fig. 6.13 (c) in cui si può vedere come il filtro LCL introduca indubbiamente un ritardo nella corrente di rete: questo non è un problema in quanto l'anello di corrente confronta il riferimento di corrente con la misura della corrente di rete *a monte* del filtro, ossia lato rete; ne risulta che essa è effettivamente in fase con la tensione e la corrente che attraversa il RA leggermente in anticipo.

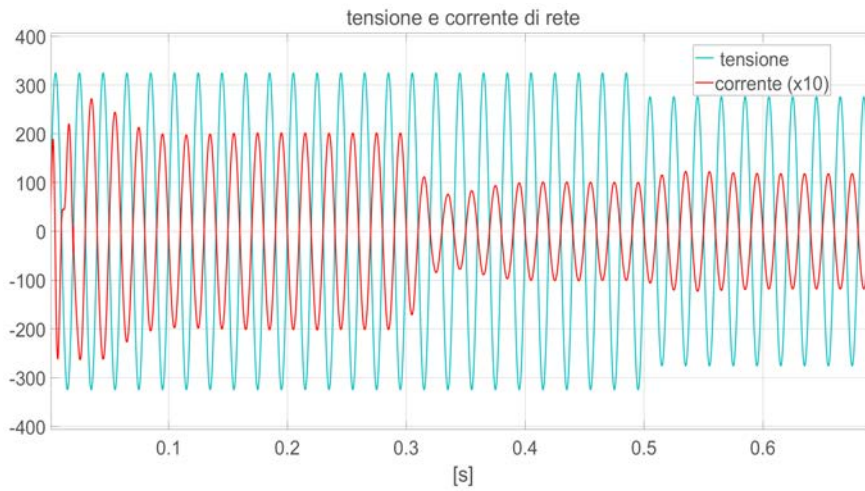
### Approfondimento

Nel par. 3.3.3 era rimasta in sospeso la possibilità di implementare in modo adattivo il filtro Notch e il regolatore PR per garantire un funzionamento ottimale anche a frequenze di alimentazione diverse da 50Hz. Avendo a disposizione i blocchi in forma discreta, questo è facilmente implementabile tramite il segnale di frequenza filtrata in arrivo dal PLL. Per continuità con quanto fatto nel par. 3.3.3, si è simulato, a tempo discreto, il comportamento del sistema a una frequenza di simulazione di 48Hz: i risultati mostrano che, senza avere modifiche sostanziali dei transistori, la versione adattiva riesce a garantire un THD della corrente di rete di 0.5%<sup>12</sup>, migliore di quello della versione a parametri fissi, pari a 2%.

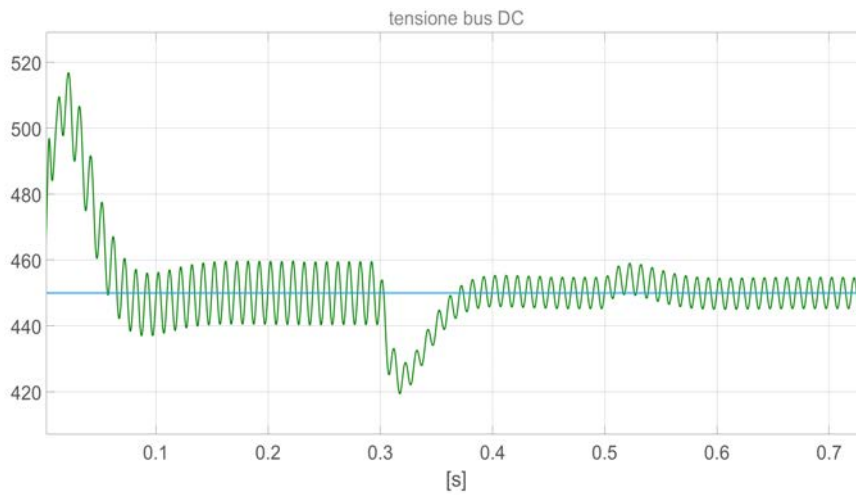
---

<sup>11</sup>Ovviamente, in questa circostanza, si trascurano i transistori "a rampa" previsti dalla norma.

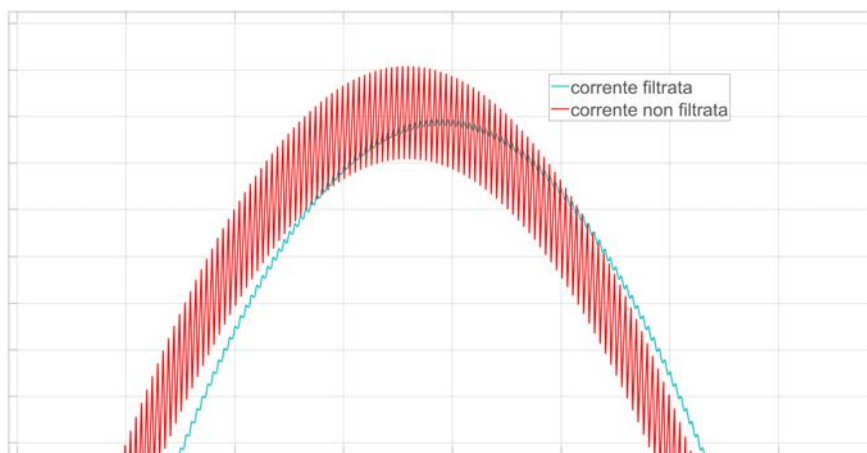
<sup>12</sup>Non nullo ovviamente a causa della discretizzazione.



(a)



(b)



(c)

Figura 6.13: (a) Tensione e corrente (amplificata di un fattore x10) di rete; (b) tensione del bus DC; (c) dettaglio del profilo della corrente di rete in cui si può apprezzare il disturbo introdotto dalla PWM, prima e dopo l'azione del filtro LCL.



### 6.3 Raggruppamento di tutte le logiche di controllo

Lo step successivo a quanto fatto finora in questo capitolo, consiste nel raggruppare tutti i blocchi, già in forma di funzione, in un unico listato che, con ulteriori modifiche, possa essere implementato da un microprocessore. L'obiettivo è, quindi, quello di arrivare a scrivere un'unica funzione che svolga tutte le operazioni necessarie per il corretto funzionamento dell'inverter: la stima della fase e della frequenza della tensione di rete (PLL); la gestione degli interruttori del RA tramite i due anelli di controllo della corrente di rete e della tensione del bus DC; l'implementazione delle protezioni e delle logiche di controllo delle potenze attiva e reattiva previste dalla norma CEI 0-21. La funzione siffatta avrà come input le misure della tensione e della corrente di rete e della tensione sul bus DC, nonchè la misura della potenza attiva scambiata istantaneamente con la rete<sup>13</sup>; gli output sono, invece: il segnale di comando per il DDI, il limite di potenza immissibile in rete<sup>14</sup> e la tensione di riferimento che, nel blocco che implementa la PWM, viene confrontata con il carrier triangolare per generare gli stati degli interruttori del RA. In Appendice A viene riportato per intero il listato della funzione generata. Non sono necessarie spiegazioni o considerazioni ulteriori a quelle già fatte nei capitoli precedenti, perché essa svolge le medesime funzioni dei singoli blocchi.

Le simulazioni svolte con la sola funzione di controllo riportata in Appendice A mostrano gli stessi risultati di quelle già discusse precedentemente, a dimostrazione della correttezza del processo di trascrizione e di sintesi del codice.

---

<sup>13</sup>In questo caso si può utilizzare direttamente il valore di riferimento di potenza fornito al dispositivo utilizzatore a valle del condensatore.

<sup>14</sup>Che verrà utilizzato dal dispositivo utilizzatore a valle, nella gestione del flusso di potenza.



## Capitolo 7

# Conclusioni

In questo lavoro di tesi si è potuto sviluppare il controllo di un raddrizzatore attivo monofase, in tutte le sue parti. In particolare, si è partiti dall'analisi di tre dei principali metodi di rilevazione della fase della tensione di rete presenti in letteratura (IPB-PLL, SOGI-PLL e ZC), ai quali se n'è aggiunto un quarto, denominato ZC-F, proposto come sintesi dei precedenti nel tentativo di combinarne i pregi. Dalle simulazioni effettuate si è ottenuto che il metodo ZC-F è in grado di garantire maggior robustezza e rapidità di adeguamento ai vari tipi di disturbi che l'ambiente elettrico di Bassa Tensione comporta, nonostante la semplicità di implementazione. In un secondo momento, è stato preso in considerazione il dimensionamento del sistema di controllo che, combinato alla logica PWM, gestisce gli stati degli interruttori: un regolatore PI e uno di tipo risonante sono stati considerati ottimali per gli anelli di controllo, rispettivamente della tensione del Bus DC e della corrente di rete, e, congiuntamente all'azione del filtro LCL opportunamente dimensionato, riescono a sintetizzare una corrente con contenuto armonico molto al di sotto dei limiti imposti dalla normativa. Parallelamente a ciò, si sono implementate tutte le logiche di protezione e di controllo delle potenze attiva e reattiva imposte dalla Norma CEI 0-21. Infine si è discretizzato il tutto, giungendo alla stesura di un'unica funzione in grado di svolgere tutti i compiti sopracitati e legati al funzionamento del Raddrizzatore bidirezionale.



## Appendice A

# Funzione complessiva di controllo del RA

```
function [v_ref,pmax,comando] = controllo(v_grid,i_grid,v_d, time,pot)
%% dati
T=1/(50*400);
v_d_ref=450;
%% variabili persistenti
%notch pll
persistent freq_p;
persistent y_pp_notchPLL;
persistent y_p_notchPLL;
persistent x_pp_notchPLL;
persistent x_p_notchPLL;
%ZC
persistent u_prec_zc; %segnale all'istante precedente
persistent istante_p_zc; %ultimo istante di zero crossing
persistent omega_pzc;
persistent theta_p_zc; %valore di theta negli zero_Crossing = 0° o 180°
persistent zero_crossing_zc; %=1 se attraverso positivo, =-1 se attraverso
%negativo, =0 se non sto attraversando
%pulisce frequenza
persistent u_prec_pulisce;
persistent istante_prec_pulisce;
persistent transitorio_pulisce;
%notch tensione
persistent y_pp_notchtensione;
```

---

```
persistent y_p_notchtensione;
persistent x_pp_notchtensione;
persistent x_p_notchtensione;
%Pi Tensione
persistent y_p_pitensione;
persistent x_p_pitensione;
persistent somma_p_pitensione;
%Pr di corrente
persistent y_pp_pr corrente;
persistent y_p_pr corrente;
persistent x_pp_pr corrente;
persistent x_p_pr corrente;
%calcolo picco tensione
persistent max_p;
persistent maxx;
persistent aggiornato;
%cosphi
persistent istante_p_angolo; %l'ultimo istante in cui ho
%calcolato l'angolo
persistent angolo_p; %l'ultimo angolo calcolato
%abilita avviamento
persistent istante_p_soglie_avv; %salvo l'ultimo istante in cui
%NON rispetto le soglie di parall.
persistent abilita_avviamento;
persistent istante_avvio;
persistent pmax_avv;
%riconessione da interruzione
persistent istante_p_soglie_interruzione;
persistent abilita_riconessione;
persistent istante_riconessione;
persistent pmax_riconessione;
%regime di sovralfrequenza
persistent pot_istante_superamento; %pot attiva erogata nell'istante del superamento
persistent pot_limite_minimo; %limite di pot più basso raggiunto
%nella fase di sovralfrequenza
persistent pot_limite;
persistent regime_sovrafreq; %=0 in condizioni normali, =1
%quando sono in regime di sovralfrequenza
```

---

```

persistent istante_p_soglie_sovraf;          %istante in cui non si
%rispettano le soglie di parallellismo
persistent  abilita_ritorno_regime; %=1 in condizioni in cui posso tornare
%a regime, messo =0 quando ci sono problemi
persistent  istante_ritorno_regime;
%spi
persistent allarme_tensione_max_1;
persistent istante_allarme_tensione_max_1;
persistent allarme_tensione_max_2;
persistent istante_allarme_tensione_max_2;
persistent allarme_tensione_min_1;
persistent istante_allarme_tensione_min_1;
persistent allarme_tensione_min_2;
persistent istante_allarme_tensione_min_2;
persistent allarme_freq_max;
persistent istante_allarme_freq_max;
persistent allarme_freq_min;
persistent istante_allarme_freq_min;
%% calcolo il picco della tensione

v_quadrato=v_grid^2;
if isempty(max_p)
max_p=0;
maxx=100; %corrisponde a 10^2 volt, sotto i quali non ha senso cercare il max
aggiornato=0;
end

if(v_quadrato>100) %ha senso cercare il max
if(v_quadrato>maxx)
maxx=v_quadrato;
aggiornato=0; %vale 1 se ho messo il max in max_p
end
end

if(v_quadrato<100 && aggiornato==0)
max_p=maxx;
maxx=100;
aggiornato=1; %ho già aggiornato il valore, ora basta per un semiperiodo

```

---

```

end

v_grid_max=sqrt(max_p);

%% cosphi

if isempty(istante_p_angolo)
istante_p_angolo=0;
angolo_p=0;
end

angolo=angolo_p;

V_lockin=sqrt(2)*230*1.05;
V_lockout=sqrt(2)*230*1;
pot_pu=pot/3300; %pot in p.u.____def. POTENZE POSITIVE ENTRANTI

if (time-istante_p_angolo>=0.1 && v_grid_max>=V_lockin)
%%
cosfi=1;    %metto cosfi=1 nel caso non si dovesse "toccare" niente

if(pot_pu>1) %riporto sotto uno nel caso sia maggiore di 1
pot_pu=1;
end
if(pot_pu<-1)
pot_pu=-1;
end

%%

if(pot_pu>0) %assorbo potenza
cosfi=1;
end

if(pot_pu<=0 && pot_pu>=-0.5) %erogo meno del 50%Pn
cosfi=1;
end

```



---

```

if(pot_pu<=-0.5) %erogo più del 50%Pn
cosfi=1+0.2*(pot_pu+0.5);
end

angolo=acos(cosfi);
angolo_p=angolo;

istante_p_angolo=time;
end

%se la tensione torna va sotto il lockout si torna a cosfi unitario senza
%aspettare il secondo
if (v_grid_max<=V_lockout || pot_pu>=-0.5)
cosfi=1;
angolo=acos(cosfi);
angolo_p=angolo;

istante_p_angolo=time;
end

%% notch del PLL
if isempty(y_pp_notchPLL)
y_pp_notchPLL=0;
y_p_notchPLL=0;
x_pp_notchPLL=0;
x_p_notchPLL=0;
freq_p=50;
end

if(time<.1)
fo_grid=50;
else fo_grid=freq_p;
end
wo_pll=2*pi*fo_grid;
wb=2*pi*30;
beta_pll=0.1;
gamma=wo_pll/tan(wo_pll*T/2);

```

---

```

A_pll=gamma^2-beta_pll*gamma+wo_pll^2;
B_pll=-2*gamma^2+2*wo_pll^2;
C_pll=gamma^2+beta_pll*gamma+wo_pll^2;
D_pll=gamma^2-wb*gamma+wo_pll^2;
E_pll=-2*gamma^2+2*wo_pll^2;
F_pll=gamma^2+wb*gamma+wo_pll^2;

y_notchPLL=(-D_pll*y_pp_notchPLL -E_pll*y_p_notchPLL+A_pll*x_pp_notchPLL
+B_pll*x_p_notchPLL +C_pll*v_grid)/F_pll;

y_pp_notchPLL=y_p_notchPLL;
y_p_notchPLL=y_notchPLL;
x_pp_notchPLL=x_p_notchPLL;
x_p_notchPLL=v_grid;

%% sommatore dopo notch PLL
u_zc=v_grid-y_notchPLL;

%% ZC
if isempty(u_prec_zc)
u_prec_zc=0;
istante_p_zc=0;
omega_pzc=2*50*pi;
theta_p_zc=0;
zero_crossing_zc=0;
end
T=1/50/400;
theta=0; %serve solo per inizializzare nel primo giro, se no dà errore
if(sign(u_prec_zc)~= sign(u_zc) && (time-istante_p_zc)>0.001)%c'è il crossing
omega_pzc=pi/(time-istante_p_zc);
istante_p_zc=time;
if(sign(u_zc)>sign(u_prec_zc)) %attraversamento con pendenza positiva
zero_crossing_zc=1;
else zero_crossing_zc=-1; %attraversamento con pendenza negativa
end

else
zero_crossing_zc=0; %non c'è il crossing

```

---

```

end

u_prec_zc=u_zc;
omega=omega_pzc;

if (zero_crossing_zc==0) %integro normalmente-->qui basta implementare una retta
theta=theta_p_zc+omega*(time-istante_p_zc+T);
end
if(zero_crossing_zc==1)
theta=0;
theta_p_zc=0;
end
if(zero_crossing_zc==-1)
theta=pi;
theta_p_zc=pi;
end

freq_dirty=omega/(2*pi);
freq_p=freq_dirty;

%% pulisci frequenza

if isempty(u_prec_pulisci)
u_prec_pulisci=50;
istante_prec_pulisci=0;
transitorio_pulisci=0;
end
delta_pulisci=0.001; %massima differenza per considerare il segnale invariato

if(abs(freq_dirty-u_prec_pulisci)<delta_pulisci && transitorio_pulisci==0)

%u_prec_pulisci=freq_dirty;
end
if (abs(freq_dirty-u_prec_pulisci)>=delta_pulisci && transitorio_pulisci==0)

istante_prec_pulisci=time;
transitorio_pulisci=1;

```

---

```

end

if (transitorio_pulisci==1 && (time-istante_prec_pulisci)>=0.040)
transitorio_pulisci=0;
u_prec_pulisci=freq_dirty;
end

freq = u_prec_pulisci;

%% NOTCH ANELLO DI TENSIONE

if(isempty(y_pp_notchtensione))
y_pp_notchtensione=0;
y_p_notchtensione=0;
x_pp_notchtensione=0;
x_p_notchtensione=0;
end

wo_notchtensione=2*pi*2*fo_grid;
wb_notchtensione=2*pi*30;
gamma_notchtensione=wo_notchtensione/tan(wo_notchtensione*T/2);
beta_notchtensione=0.1;
A_notchtensione=gamma_notchtensione^2+
    -beta_notchtensione*gamma_notchtensione+wo_notchtensione^2;
B_notchtensione=-2*gamma_notchtensione^2+2*wo_notchtensione^2;
C_notchtensione=gamma_notchtensione^2+
    +beta_notchtensione*gamma_notchtensione+wo_notchtensione^2;
D_notchtensione=gamma_notchtensione^2+
    -wb_notchtensione*gamma_notchtensione+wo_notchtensione^2;
E_notchtensione=-2*gamma_notchtensione^2+2*wo_notchtensione^2;
F_notchtensione=gamma_notchtensione^2+
    +wb_notchtensione*gamma_notchtensione+wo_notchtensione^2;

y_notchtensione=(-D_notchtensione*y_pp_notchtensione +
    -E_notchtensione*y_p_notchtensione +A_notchtensione*x_pp_notchtensione+
    +B_notchtensione*x_p_notchtensione +C_notchtensione*v_d)/F_notchtensione;

```

---

```

y_pp_notchtensione=y_p_notchtensione;
y_p_notchtensione=y_notchtensione;
x_pp_notchtensione=x_p_notchtensione;
x_p_notchtensione=v_d;

%% sottraggo i quadrati nell'anello di tensione
errore_tensione=v_d_ref^2-y_notchtensione^2;

%% PI tensione
Kp_pitensione=3.3e-4;
Ki_pitensione=0.01098;

if(isempty(y_p_pitensione))
y_p_pitensione=0;
x_p_pitensione=0;
somma_p_pitensione=0;
end

K_vero_pitensione=Ki_pitensione;
limite_pitensione=100;

if(somma_p_pitensione>=limite_pitensione || somma_p_pitensione<=-limite_pitensione)
if(x_p_pitensione*somma_p_pitensione>0)
K_vero_pitensione=0;
end
end

A_pitensione=K_vero_pitensione*T/2-Kp_pitensione;
B_pitensione=K_vero_pitensione*T/2+Kp_pitensione;

y_pitensione=y_p_pitensione+A_pitensione*x_p_pitensione+B_pitensione*errore_tensione;

if(y_pitensione>limite_pitensione)
y_pitensione=limite_pitensione;
end
if(y_pitensione<-limite_pitensione)
y_pitensione=-limite_pitensione;

```

---

```

end

y_p_pitensione=y_pitensione;
x_p_pitensione=errore_tensione;

%% calcolo corrente di riferimento ed errore di corrente
i_ref=y_pitensione*sin(theta-angolo);
errore_corrente=i_ref-i_grid;

%% PR di corrente
ki_prcoorente=5000;
kp_prcoorente=100;

if isempty(y_pp_prcoorente)
y_pp_prcoorente=0;
y_p_prcoorente=0;
x_pp_prcoorente=0;
x_p_prcoorente=0;
end
wo_prcoorente=2*pi*fo_grid;
gamma_prcoorente=wo_prcoorente/tan(wo_prcoorente*T/2);
wc_prcoorente=1;

A_prcoorente=kp_prcoorente*gamma_prcoorente^2+
-2*wc_prcoorente*gamma_prcoorente*(ki_prcoorente+kp_prcoorente)+
+kp_prcoorente*wo_prcoorente^2;
B_prcoorente=-2*kp_prcoorente*gamma_prcoorente^2+2*kp_prcoorente*wo_prcoorente^2;
C_prcoorente=kp_prcoorente*gamma_prcoorente^2+
+2*wc_prcoorente*gamma_prcoorente*(ki_prcoorente+kp_prcoorente)+
+kp_prcoorente*wo_prcoorente^2;

D_prcoorente=gamma_prcoorente^2-2*wc_prcoorente*gamma_prcoorente+wo_prcoorente^2;
E_prcoorente=-2*gamma_prcoorente^2+2*wo_prcoorente^2;
F_prcoorente=gamma_prcoorente^2+2*wc_prcoorente*gamma_prcoorente+wo_prcoorente^2;

y_prcoorente=(-D_prcoorente*y_pp_prcoorente -E_prcoorente*y_p_prcoorente+
+A_prcoorente*x_pp_prcoorente +B_prcoorente*x_p_prcoorente +

```

---

```

+C_prcorrente*errore_corrente)/F_prcorrente;

y_pp_prcorrente=y_p_prcorrente;
y_p_prcorrente=y_prcorrente;
x_pp_prcorrente=x_p_prcorrente;
x_p_prcorrente=errore_corrente;

%% creo il riferimento per la PWM
v_ref=(v_grid-y_prcorrente)/v_d;

%% NB:
%confondo il riferimento di pot con la vera potenza scambiata...non è
%compito mio gestire la potenza ---> uso come input il valore della pot di
%riferimento, da considerarsi positiva se entrante

%% inizializzo una variabile comando
persistent comando_p;
if isempty(comando_p)
comando_p=1;
end
%% calcolo soglie di parallellismo
vmax=230*1.1*sqrt(2);
vmin=230*0.85*sqrt(2);
fmax=50.1;
fmin=49.9;

if(v_grid_max<=vmax && v_grid_max>=vmin && freq<=fmax && freq>=fmin)
soglie_parallelismo=1; %cioè sto rispettando le soglie di parallellismo
else
soglie_parallelismo=0;
end

%% abilita avviamento

if isempty(istante_p_soglie_avv)
istante_p_soglie_avv=0;

```

---

```

abilita_avviamento=0;
istante_avvio=0;
pmax_avv=0;
end

if(abilita_avviamento==0) %una volta avviato non ha più senso fare questo ciclo
if(soglie_parallelismo==0)
istante_p_soglie_avv=time;
end

if(time-istante_p_soglie_avv>=30) %se sono passati 30s dentro le soglie
abilita_avviamento=1;
istante_avvio=time;
end

end

%logica di controllo della pot attiva massima
if(abilita_avviamento==1 && (time-istante_avvio)<=300 )
pmax_avv=0.2*3300*(time-istante_avvio)/60;
end
p1=pmax_avv;
%% riconnessione da interruzione

if isempty(istante_p_soglie_interruzione)
istante_p_soglie_interruzione=0;
abilita_riconnessione=1;
istante_riconnessione=0;
pmax_riconnessione=0;
end
if(comando_p==0 && abilita_avviamento==0)
    %non faccio niente perchè devo ancora avviarmi
abilita_riconnessione=1;
end

```



---

```

if(abilita_avviamento==1) %sono avviato e potrei avere delle interruzioni -> controllo!

if(comando_p==0 && abilita_riconnessione==1)
abilita_riconnessione=0; %così il giro dopo non ripeto questo if
end

end

%ora misuro i 300s di continuità delle soglie di parallellismo
if(abilita_riconnessione==0)
    %significa che ho aperto e devo iniziare a controllare le soglie
    if(soglie_parallellismo==0)
        istante_p_soglie_interruzione=time;
    end

if(time-istante_p_soglie_interruzione>=300) %se sono passati 300s dentro le soglie
abilita_riconnessione=1;
istante_riconnessione=time;
end

end

%logica di controllo della pot attiva massima
if(abilita_riconnessione==1 && (time-istante_riconnessione)<=300 )
pmax_riconnessione=0.2*3300*(time-istante_riconnessione)/60;
end
p2=pmax_riconnessione;
%% regime di sovralfrequenza

if isempty(pot_istante_superamento)
pot_istante_superamento=0;
pot_limite=0;
pot_limite_minimo=3300;%di default è la pot nominale
regime_sovrafreq=0;
istante_p_soglie_sovraf=0;
abilita_ritorno_regime=0;
istante_ritorno_regime=0;
end

```

---

```

if(pot>0) %sto assorbendo potenza, non faccio controllo pot attiva
pot_limite_minimo=3300;
p_max_sovraf=0;
pot_limite=0;

else

if(freq>50.2 && regime_sovrafreq==0)
regime_sovrafreq=1;
pot_istante_superamento=abs(pot);
abilita_ritorno_regime=0;
pot_limite=0;
end

if (regime_sovrafreq==1)
limite_pot_istantaneo=pot_istante_superamento+
    -pot_istante_superamento*(freq-50.2)/1.3; %statismo = 2.6%/Hz
%ora accetto questo limite solo se è minore del limite precedente
if (limite_pot_istantaneo<pot_limite_minimo)
pot_limite_minimo=limite_pot_istantaneo;
end
end
end
if(soglie_parallelismo==0)
istante_p_soglie_sovraf=time;
end
if(time-istante_p_soglie_sovraf>=300 && regime_sovrafreq==1)
    %se sono passati 300s dentro le soglie
abilita_ritorno_regime=1;
regime_sovrafreq=0;
istante_ritorno_regime=time;
end
if(abilita_ritorno_regime==1)
if(pot_limite<pot_istante_superamento) %riporto la pot limite al valore
%di pot attiva scambiata all'istante
%di superamento della sovralfrequenza
pot_limite=pot_limite_minimo+

```

---

```

        +0.2*pot_istante_superamento*(time-istante_ritorno_regime)/60;

elseif(pot_limite>=pot_istante_superamento && pot_limite<3300)
delta_t_1= (pot_istante_superamento-pot_limite_minimo)/(0.2*pot_istante_superamento/60);
pot_limite=pot_istante_superamento+
        +(0.2*3300/60)*(time-(istante_ritorno_regime+delta_t_1));
else
abilita_ritorno_regime=0;
pot_limite_minimo=3300;

end

end

p_max_sovraf=max(pot_limite_minimo, pot_limite);
p3=p_max_sovraf;
%% calcolo potenza limite scambiabile (è un valore positivo,
% ma è un limite solo per la pot immissibile in rete)

pmax=min([pmax_avv,pmax_riconnessione,p_max_sovraf]);
%% SPI

if(isempty(istante_allarme_tensione_max_1))
allarme_tensione_max_1=1; %di default metto gli allarmi disattivate con 1
istante_allarme_tensione_max_1=0;
allarme_tensione_max_2=1;
istante_allarme_tensione_max_2=0;
allarme_tensione_min_1=1;
istante_allarme_tensione_min_1=0;
allarme_tensione_min_2=1;
istante_allarme_tensione_min_2=0;
allarme_freq_max=1;
istante_allarme_freq_max=0;
allarme_freq_min=1;
istante_allarme_freq_min=0;

```

---

end

```
if(abilita_avviamento==0 || abilita_riconnessione==0) %devo tenere aperto
comando=0;
```

```
allarme_tensione_max_1=1;
```

```
allarme_tensione_max_2=1;
```

```
allarme_tensione_min_1=1;
```

```
allarme_tensione_min_2=1;
```

```
allarme_freq_max=1;
```

```
allarme_freq_min=1;
```

```
else
```

```
%si definiscono le soglie in base ai parametri impostati
```

```
max_tensione_1=1.1*230*sqrt(2);
```

```
max_tensione_2=1.15*230*sqrt(2);
```

```
min_tensione_1=0.85*230*sqrt(2);
```

```
min_tensione_2=0.15*230*sqrt(2);
```

```
%soglia stretta freq
```

```
%max_freq=50.5;
```

```
%min_freq=49.5;
```

```
%soglia larga freq
```

```
max_freq=51.5;
```

```
min_freq=47.5;
```

```
if(v_grid_max>max_tensione_1 && allarme_tensione_max_1==1)
```

```
allarme_tensione_max_1=0; %zero domaninate = c'è un problema!
```

```
istante_allarme_tensione_max_1=time;
```

```
end
```

```
if(allarme_tensione_max_1==0 && (time-istante_allarme_tensione_max_1)>=1)
```

```
comando_tensione_max_1=0;
```

```
else comando_tensione_max_1=1;
```

```
end
```

```
if(v_grid_max>max_tensione_2 && allarme_tensione_max_2==1)
```

---

```

allarme_tensione_max_2=0; %zero domaninate = c'è un problema!
istante_allarme_tensione_max_2=time;
end

if(allarme_tensione_max_2==0 && (time-istante_allarme_tensione_max_2)>=0.2)
comando_tensione_max_2=0;
else comando_tensione_max_2=1;
end

if(v_grid_max<min_tensione_1 && allarme_tensione_min_1==1)
allarme_tensione_min_1=0; %zero domaninate = c'è un problema!
istante_allarme_tensione_min_1=time;
end

if(allarme_tensione_min_1==0 && (time-istante_allarme_tensione_min_1)>=1.5)
comando_tensione_min_1=0;
else comando_tensione_min_1=1;
end

if(v_grid_max<min_tensione_2 && allarme_tensione_min_2==1)
allarme_tensione_min_2=0; %zero domaninate = c'è un problema!
istante_allarme_tensione_min_2=time;
end

if(allarme_tensione_min_2==0 && (time-istante_allarme_tensione_min_2)>=0.2)
comando_tensione_min_2=0;
else comando_tensione_min_2=1;
end

if(freq>max_freq && allarme_freq_max==1)
allarme_freq_max=0; %zero domaninate = c'è un problema!
istante_allarme_freq_max=time;
end

if(allarme_freq_max==0 && (time-istante_allarme_freq_max)>=0.1)
comando_freq_max=0;
else comando_freq_max=1;
end

```

---

```
if(freq<min_freq && allarme_freq_min==1)
allarme_freq_min=0; %zero domaninate = c'è un problema!
istante_allarme_freq_min=time;
end

if(allarme_freq_min==0 && (time-istante_allarme_freq_min)>=0.1)
comando_freq_min=0;
else comando_freq_min=1;
end

comando=comando_tensione_max_1*comando_tensione_max_2*
        *comando_tensione_min_1*comando_tensione_min_2*
        *comando_freq_max*comando_freq_min;
comando_p=comando;

end
```



# Bibliografia

- [1] IEA. Data and statistics iea 2020. [Online]. Available: <https://www.iea.org/data-and-statistics>
- [2] Anie rinnovabili. [Online]. Available: <https://anierinnovabili.anie.it/>
- [3] Terna.spa, “La transizione energetica in italia e il ruolo del settore elettrico e del gas.”
- [4] CEI, *Regola tecnica di riferimento per la connessione di Utenti attivi e passivi alle reti BT delle imprese distributrici di energia elettrica.*
- [5] M. N. Undeland, W. P. Robbins, and N. Mohan, “Power electronics,” in *Converters, Applications, and Design.* John Wiley & Sons, 1995.
- [6] G. Buja and M. Bertoluzzo, “Studio e progetto preliminare per un sistema di ricarica dinamica wireless,” *Report RdS/PAR2015/209*, 2016.
- [7] R. Teodorescu, M. Liserre, and P. Rodriguez, *Grid converters for photovoltaic and wind power systems.* John Wiley & Sons, 2011, vol. 29.
- [8] A. Reznik, M. G. Simões, A. Al-Durra, and S. Muyeen, “lcl filter design and performance analysis for grid-interconnected systems,” *IEEE transactions on industry applications*, vol. 50, no. 2, pp. 1225–1232, 2013.
- [9] A. A. Nazeri, P. Zacharias, F. M. Ibanez, and S. Somkun, “Design of proportional-resonant controller with zero steady-state error for a single-phase grid-connected voltage source inverter with an lcl output filter,” in *2019 IEEE Milan PowerTech.* IEEE, 2019, pp. 1–6.
- [10] J. Sedo and S. Kascak, “Design of output lcl filter and control of single-phase inverter for grid-connected system,” *Electrical Engineering*, vol. 99, no. 4, pp. 1217–1232, 2017.
- [11] *et al.*, “Study and design of lcl filter for single-phase grid-connected pv inverter,” , pp. 228–230, 2009.



- [12] M. Ciobotaru, R. Teodorescu, and F. Blaabjerg, "Control of single-stage single-phase pv inverter," *Epe Journal*, vol. 16, no. 3, pp. 20–26, 2006.
- [13] D. Zammit, M. Apap, and C. Spiteri Staines, "Comparison between pi and pr current controllers in grid connected pv inverters," 2014.
- [14] D. Zammit, C. S. Staines, M. Apap, and J. Licari, "Design of pr current control with selective harmonic compensators using matlab," *Journal of Electrical Systems and Information Technology*, vol. 4, no. 3, pp. 347–358, 2017.
- [15] S. Nayak, S. Gurunath, and N. Rajasekar, "Advanced single-phase inverse park pll with tuning of pi controller for improving stability of grid utility using soft computing technique," in *2016 Online International Conference on Green Engineering and Technologies (IC-GET)*. IEEE, 2016, pp. 1–5.
- [16] R. R. Behera and A. Thakur, "An overview of various grid synchronization techniques for single-phase grid integration of renewable distributed power generation systems," in *2016 international conference on electrical, electronics, and optimization techniques (ICEEOT)*. IEEE, 2016, pp. 2876–2880.
- [17] L. Amuda, B. Cardoso Filho, S. Silva, S. Silva, and A. Diniz, "Wide bandwidth single and three-phase pll structures for grid-tied pv systems," in *Conference Record of the Twenty-Eighth IEEE Photovoltaic Specialists Conference-2000 (Cat. No. 00CH37036)*. IEEE, 2000, pp. 1660–1663.
- [18] G. F. Franklin, J. D. Powell, and A. Emami-Naeini, *Feedback control of dynamic systems*. Pearson London, 2015.
- [19] A. Gupta, A. Porippireddi, V. U. Srinivasa, A. Sharma, and M. Kadam, "Comparative study of single phase pll algorithms for grid synchronization applications," *IJECT*, vol. 3, no. 4, pp. 237–245, 2012.
- [20] M. Ciobotaru, R. Teodorescu, and F. Blaabjerg, "A new single-phase pll structure based on second order generalized integrator," in *2006 37th IEEE Power Electronics Specialists Conference*. IEEE, 2006, pp. 1–6.
- [21] K. Mozdzyński, K. Rafał, and M. Bobrowska-Rafał, "Application of the second order generalized integrator in digital control systems," *Archives of Electrical Engineering*, vol. 63, no. 3, 2014.
- [22] Datasheet ne/se565 texas instruments. [Online]. Available: <https://datasheetspdf.com/datasheet/NE565.html>

- [23] Datasheet cd4046 texas instruments. [Online]. Available: <https://www.ti.com/product/CD4046B>
- [24] G. De Tommasi, "Appunti di controllo digitale," 2010.